

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-72025
(P2007-72025A)

(43) 公開日 平成19年3月22日(2007.3.22)

(51) Int. Cl.			F I			テーマコード (参考)
G09G	3/30	(2006.01)	G09G	3/30	J	5C080
G09G	3/20	(2006.01)	G09G	3/20	623A	
			G09G	3/20	611H	

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号	特願2005-257257 (P2005-257257)	(71) 出願人	000005234 富士電機ホールディングス株式会社 神奈川県川崎市川崎区田辺新田1番1号
(22) 出願日	平成17年9月6日(2005.9.6)	(74) 代理人	100099623 弁理士 奥山 尚一
		(74) 代理人	100096769 弁理士 有原 幸一
		(74) 代理人	100107319 弁理士 松島 鉄男
		(74) 代理人	100114591 弁理士 河村 英文
		(74) 代理人	100130960 弁理士 岡本 正之

最終頁に続く

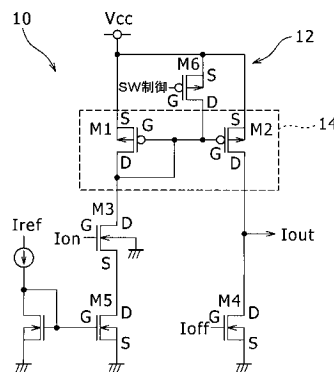
(54) 【発明の名称】 有機EL表示装置の駆動装置

(57) 【要約】

【課題】 回路規模を増大させずにリーク電流を低減する。

【解決手段】 有機EL発光素子が走査線駆動部によって選択されている期間の少なくとも出力期間に各データ線を通じて駆動電流を供給するためのデータ線駆動装置10。出力期間に駆動電流を出力する出力トランジスタM2を含むカレントミラー回路14と、出力期間以外のいずれかの期間に、出力トランジスタM2のゲート端子の電位を、該出力トランジスタのソース端子の電位に近づけるための電位変更手段(M6、20、32、M8)とをデータ線の少なくともいくつかに対応させて備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

データ線に接続された有機 EL 発光素子に対し、該有機 EL 発光素子が走査線駆動部によって選択されている期間の少なくとも一部の期間である出力期間に各データ線を通じて駆動電流を供給するためのデータ線駆動装置であって、

前記出力期間に前記駆動電流を出力する出力トランジスタを含む出力カレントミラー回路と、

前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位を、該出力トランジスタのソース端子の電位に近づける電位変更手段と

を前記データ線の少なくともいくつかに対応させて備えるデータ線駆動装置。

10

【請求項 2】

前記電位変更手段が、

前記出力トランジスタのソース端子に接続されたソース端子と該出力トランジスタのゲート端子に接続されたドレイン端子とを有するスイッチングトランジスタと、

該スイッチングトランジスタのゲート端子に、該スイッチングトランジスタを前記出力期間に絶縁状態にし、前記出力期間以外のいずれかの期間に導通状態にする開閉信号を供給する制御部と

を備える、請求項 1 に記載のデータ線駆動装置。

【請求項 3】

前記電位変更手段が、

前記出力トランジスタのソース端子に接続されたソース端子と該出力トランジスタのゲート端子に接続されたドレイン端子とを有する第 1 制御トランジスタと、

該第 1 制御トランジスタと対になって制御用カレントミラー回路を形成する第 2 制御トランジスタと

を備え、

前記第 2 制御トランジスタの電流が前記出力期間に停止され前記出力期間以外のいずれかの期間に流されることにより、前記第 1 制御トランジスタの電流が制御されて、前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位が該出力トランジスタのソース端子の電位に近づけられる、請求項 1 に記載のデータ線駆動装置。

20

【請求項 4】

前記電位変更手段が、前記第 1 制御トランジスタのソース端子と前記第 1 制御トランジスタのゲート端子との間に設けられた制御スイッチングトランジスタをさらに備え、

前記出力期間に、該制御スイッチングトランジスタが導通状態にされて、前記第 1 制御トランジスタに電流が流れないようにされる、請求項 3 に記載のデータ線駆動装置。

30

【請求項 5】

基準電流が、前記出力期間に、前記出力カレントミラー回路において前記出力トランジスタと対をなす入力トランジスタに流され、前記出力期間以外のいずれかの期間に、前記第 2 制御トランジスタに流される、請求項 3 に記載のデータ線駆動装置。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、有機 EL 表示装置を駆動する駆動回路に関し、特に、有機 EL 表示装置を単純マトリクス駆動するための駆動回路に関する。

【背景技術】

【0002】

従来より、高精細で視認性に優れ、携帯端末機または産業用計測器の表示など広範囲な応用可能性を有する有機エレクトロルミネセンス表示装置（または有機発光ダイオード表示装置、以下「有機 EL 表示装置」という）が開発されている。図 4 は、従来の単純マトリクス駆動（あるいは、デューティ駆動）される有機 EL 表示装置 100 の電氣的な構成を示すブロック図である。有機 EL 表示装置 100 は、有機 EL 表示パネル 110 と、走

50

走査線駆動部 120 と、データ線駆動装置 130 と、走査線駆動部 120 とデータ線駆動装置 130 を制御するためのコントロール回路 140 とにより構成される。有機 EL 表示パネル 110 は、複数の有機 EL 発光素子 112 を行と列のマトリクス状に備えている。有機 EL 発光素子 112 は、電気的には、複数の走査線（走査電極配線）114 とその走査線 114 に直交して配置される複数のデータ電極（データ電極配線）116 とに接続されて駆動される。

【0003】

走査線 114 は、走査線駆動部 120 によって順次走査される。この走査は、複数の走査線 114 のうち一つが選択されて、選択された走査線が順次切り替えられてゆく動作である。データ線 116 は、選択された走査線と組み合わせて、そのデータ線 116 に接続されている有機 EL 発光素子 112 に表示データにあわせた駆動電流を流すために用いられる。選択された走査線 114 は、例えば、グランド電位（0V）にされる。データ線の電位がこのグランド電位からみて有機 EL 発光素子 112 に電流を流す電位である場合には、有機 EL 発光素子 112 に発光電流が流れる。このとき、選択されていない他の走査線は、データ線の出力によって有機 EL 発光素子 112 に電流が流れないような高い電位にされる。

10

【0004】

データ線駆動装置 130 は、データ線と同等の数もしくはデータ線より多数の定電流源を含んで構成されていて、コントロール回路 140 からの制御信号によって電流変調やパルス幅変調等の変調を行って、表示データに合わせて有機 EL 発光素子の階調表示を行っている。こうして、走査ラインとデータラインとによってアドレス指定される画素を所望の輝度によって発光させる。

20

【0005】

図 5 に、従来のデータ線駆動装置 130 に含まれる最終段の出力回路の構成を示す。図 5 に示した出力回路は、パルス幅変調（PWM）による階調制御を行う場合の出力回路である。このデータ線駆動装置 130 では、内部で生成した基準電流（定電流 I_{ref} に比例したものになっている）を PMOS カレントミラーにより構成された出力回路により増幅して出力する。このときの出力電流値は基準定電流値 I_{ref} を制御することで任意の電流値とすることができる。

【0006】

このデータ線駆動装置 130 におけるパルス幅制御は、外部からのデータに応じて内部デジタル回路によって生成された PWM 信号（ I_{on1} 、 I_{on2} 、 \dots 、 I_{onN} および I_{off1} 、 I_{off2} 、 \dots 、 I_{offN} ）により行う。表示データに対応して生成される出力イネーブル信号によって、 I_{on} が “Hi” に、 I_{off} が “Lo” となる。このとき、カレントミラー回路の入力側となる PMOS トランジスタ PM11、PM21、 \dots 、PMN1 に電流が流れて、カレントミラー回路の出力側となる PMOS トランジスタ PM12、PM22、 \dots 、PMN2 を通じて各データラインに I_{out} が出力される。ライン毎に表示データに応じたパルス幅となると、 I_{on} が “Lo” に、 I_{off} が “Hi” になる。これに応じて、PMOS トランジスタ PM11、PM21、 \dots 、PMN1 に流れる電流が遮断され、出力側となる PMOS トランジスタ PM12、PM22、 \dots 、PMN2 のゲート電圧が上昇して $V_{gs} = V_{th}$ となったところで I_{out} が停止する。従来のデータ線駆動装置 130 においては、以上のような動作によって、出力電流のパルス幅制御が行われている。

30

40

【0007】

特許文献 1（特願平 10 - 112391 号公報、特に図 1、図 8、段落 [0084]）や、特許文献 2（特開 2003 - 316319 号公報、特に図 1、段落 [0014] ~ [0025]）には、カレントミラー回路によって実現される電流源によって表示を行う有機 EL 表示装置が開示されている。

【特許文献 1】特願平 10 - 112391 号公報

【特許文献 2】特開 2003 - 316319 号公報

50

【発明の開示】

【発明が解決しようとする課題】

【0008】

カレントミラー回路を構成している二つのトランジスタ、例えば、図5のPMOSトランジスタPM11とPM12や、特許文献1図8の二つのバイポーラトランジスタの閾値電圧にバラツキが存在すると、いずれかのトランジスタが完全にOFFにならない状態となってリーク電流が流れてしまう。このリーク電流によって発光すべきでない画素が発光すると、ダイナミックレンジ（コントラスト比）が悪化し表示品質が低下するおそれがある。特許文献2においては、カレントミラー回路の出力側トランジスタ（特許文献2、図1、単位回路5cのTr2）に直列になるように、リーク電流を防止するトランジスタ（同図、単位回路5cのTr1）を接続する構成が開示されている。係る構成においては、Tr2をOFFにするためのゲート電圧をVcc以上の高電圧とGND電位などの間で変調する必要があり、出力端子ごとにレベルシフト回路や増幅回路が必要になる。本発明は、係る問題を解決することを課題とする。

10

【課題を解決するための手段】

【0009】

本発明は、行と列のマトリクス状に配列された複数の有機EL発光素子と、前記複数の有機EL発光素子の少なくともいくつかを列方向に接続する複数のデータ線と、前記複数の有機EL発光素子の少なくともいくつかを行方向に接続する複数の走査線と、該走査線を順次選択して走査する前記複数の走査線に接続された走査線駆動部とを有する有機EL表示装置において用いられるデータ線駆動装置が提供される。具体的には、データ線に接続された有機EL発光素子に対し、該有機EL発光素子が走査線駆動部によって選択されている期間の少なくとも一部の期間である出力期間に各データ線を通じて駆動電流を供給するためのデータ線駆動装置であって、前記出力期間に駆動電流を出力する出力トランジスタを含む出力カレントミラー回路と、前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位を、該出力トランジスタのソース端子の電位に近づける電位変更手段とを前記データ線の少なくともいくつかに対応させて備えるデータ線駆動装置が提供される。

20

【0010】

特許文献2に記載のように、出力トランジスタに直列にリーク電流を制御するトランジスタ（Tr1）を接続すると、カレントミラー回路の対称性から、出力側ではなく入力側のトランジスタ（単位回路5b）にも同様のトランジスタ（Tr1）を接続する必要がある。しかも、出力側の各トランジスタTr1は、電流容量の大きなトランジスタとする必要がある。さらに、このトランジスタTr1を制御するには、電源電圧程度の高い電圧で動作をするゲート信号を準備する必要があり、レベルシフト回路も各ラインごとに必要となる。したがって、特許文献2の手法では必然的に回路規模が大きくなる。これに対し、本発明のように、リーク電流を確実に低減させるためにゲート端子の電位を制御する電位変更手段を用いれば、比較的小さな回路規模で十分にリーク電流を低減させることができる。

30

【0011】

また、本発明においては、前記電位変更手段が、前記出力トランジスタのソース端子に接続されたソース端子と該出力トランジスタのゲート端子に接続されたドレイン端子とを有するスイッチングトランジスタと、該スイッチングトランジスタのゲート端子に、該スイッチングトランジスタを前記出力期間に絶縁状態にし、前記出力期間以外のいずれかの期間に導通状態にする開閉信号を供給する制御部とを備えると好適である。

40

【0012】

本発明の電位変更手段にスイッチングトランジスタを用いると、出力トランジスタのゲート端子の電位が調整できる程度の電流容量の小さな素子（スイッチングトランジスタ）によって確実にリーク電流を抑制することができる。この場合には、スイッチングトランジスタのゲート端子には、出力トランジスタのゲート端子とソース端子とを接続させたり絶

50

縁させるための制御部をさらに設けて制御を行う。

【0013】

さらに、本発明においては、前記電位変更手段が、前記出力トランジスタのソース端子に接続されたソース端子と該出力トランジスタのゲート端子に接続されたドレイン端子とを有する第1制御トランジスタと、該第1制御トランジスタと対になって制御用カレントミラー回路を形成する第2制御トランジスタとを備え、前記第2制御トランジスタの電流が前記出力期間に停止され前記出力期間以外のいずれかの期間に流されることにより前記第1制御トランジスタの電流が制御されて、前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位が該出力トランジスタのソース端子の電位に近づけられると好適である。

10

【0014】

本発明において、第1および第2の制御トランジスタを有する制御用カレントミラー回路を用いる場合には、出力トランジスタのゲート端子の電位を制御するために、第2制御トランジスタの電流を制御する。この第2制御トランジスタの電流を制御するのは、出力トランジスタの電流を制御するための信号と同じ電位の信号を用いることができるため、特許文献2の場合のようにレベルシフト回路を用いる必要が無くなり、よりトランジスタ数を抑えた回路規模の小さい回路によってリーク電流の抑制が可能になる。

【0015】

本発明において制御用カレントミラー回路を用いる場合において、前記電位変更手段が、前記第1制御トランジスタのソース端子と前記第1制御トランジスタのゲート端子との間に設けられた制御スイッチングトランジスタをさらに備え、前記出力期間に、該制御スイッチングトランジスタが導通状態にされて、前記第1制御トランジスタに電流が流れないようにされると好適である。

20

【0016】

出力期間中に制御スイッチングトランジスタが導通状態にされると、制御用カレントミラー回路の第1制御トランジスタに電流が流れず、制御用カレントミラー回路が出力カレントミラー回路の動作に影響しなくなる。

【0017】

また、本発明において、基準電流が、前記出力期間に、前記出力カレントミラー回路において前記出力トランジスタと対をなす入力トランジスタに流され、前記出力期間以外のいずれかの期間に、前記第2制御トランジスタに流されると好適である。

30

【0018】

基準電流は、出力カレントミラー回路の出力電流の基準となる電流であるが、出力期間以外の期間にこの電流経路を第2制御トランジスタに流すと、制御用カレントミラー回路の基準電流となるので、基準電流を新たに生成する必要が無くなり、回路規模の増大が防止できる。

【発明の効果】

【0019】

本発明のデータ線駆動回路により、小さい回路規模であってもリーク電流を効果的に抑制することが可能となり、表示品位の高い有機EL表示装置がより低コストで実現できる。

40

【発明を実施するための最良の形態】

【0020】

以下、図面を参照して本発明の実施の形態について説明する。

【0021】

[実施の形態1]

図1および2は、本発明に係るデータ線駆動装置の第1の実施の形態の回路構成を説明する回路図である。図1のデータ線駆動装置10は、1ライン分の出力部12の構成を示す。出力トランジスタM2はPMOSトランジスタであり、同じくPMOSトランジスタである入力側トランジスタM1と共に、互いのゲート端子が接続されてカレントミラー回

50

路 14 を形成している。このカレントミラー回路 14 においては、入力側トランジスタ M1 に流れた電流とほぼ同じ電流もしくはトランジスタ M1 と M2 のサイズ比に応じて増幅された電流が出力トランジスタ M2 を流れて、Iout としてデータ線（図示しない）に流されて、表示電流となる。

【0022】

本実施の形態においては、トランジスタ M6（スイッチングトランジスタ）のソース端子とドレイン端子が、それぞれ、出力トランジスタ M2 のソース端子とゲート端子とに電氣的に接続される。出力トランジスタ M2 は、ソース端子が電源 Vcc に接続され、ドレイン端子が電源 Iout の端子と、Ioff 信号によって制御される NMOS トランジスタ M4 のドレイン端子とに接続される。トランジスタ M4 のソース端子は、GND に接続される。入力側トランジスタ M1 は、ソース端子が電源 Vcc に接続され、ドレイン端子がゲート端子と、Ion 信号によって制御される NMOS トランジスタ M3 のドレイン端子とに接続される。トランジスタ M3 のソース端子は、基準電流 Iref に比例した電流を流す NMOS トランジスタ M5 のドレイン端子に接続され、トランジスタ M5 のソース端子は GND に接続される。

10

【0023】

そして、トランジスタ M6 のゲート端子には、トランジスタ M6 の動作を制御するためのレベルシフト回路 20 の出力が接続される。本発明の電位変更手段は、本実施の形態においてはトランジスタ M6 とレベルシフト回路 20（制御部）が発明の要部となっている。このレベルシフト回路 20 の回路構成を図 2 に示す。

20

【0024】

図 2 に示されるレベルシフト回路 20 は、Ion と Ioff の電圧レベルを昇圧して電源電圧レベル（Vcc）と GND レベルとの間の信号を生成する。すなわち、Ion が Hi、Ioff が Lo である場合には、トランジスタ 22 が ON になるため、CMOS 構成の出力段トランジスタ 24P および 24N のゲート端子が GND レベルとなり、Vcc が出力される。これに対し、Ion が Lo、Ioff が Hi である場合には、PMOS トランジスタ 26 のゲート端子が GND レベルとなってトランジスタ 26 が導通するため、CMOS 構成の出力段トランジスタ 24P および 24N のゲート端子が Vcc レベルとなって、GND が出力される。

【0025】

レベルシフト回路 20 の出力は、Ion が Hi で Ioff が Lo のときには、Vcc となるので、図 1 のデータ線駆動装置 10 の出力部 12 のトランジスタ M6 のゲート端子に印加されてトランジスタ M6 が OFF になる。このとき、トランジスタ M3 は ON であり、トランジスタ M4 は OFF になるので、トランジスタ M1 に流れる電流に応じた電流がトランジスタ M2 に流れて Iout として出力される。この電流は、有機 EL 発光素子を発光させる。表示データに応じてパルス幅となって Ion が Lo で Ioff が Hi となると、レベルシフト回路 20 の出力 GND がトランジスタ M6 のゲート端子に印加されてトランジスタ M6 が ON になる。このとき、トランジスタ M3 は OFF であり、トランジスタ M4 は ON である。トランジスタ M1 と M2 のゲート端子の電位は、トランジスタ M6 が ON であるため、電源電圧 Vcc となる。したがって、トランジスタ M1 と M2 は共に十分に OFF となるので、有機 EL 発光素子を発光させるようなリーク電流は出力されない。

30

40

【0026】

[実施の形態 2]

次に、制御用カレントミラー回路を用いる第 2 の実施の形態について説明する。図 3 は、本発明に係るデータ線駆動装置の第 2 の実施の形態の回路構成を説明する回路図である。実施の形態 1 と同様の要素には同様の符号を付して説明を省略する。実施の形態 2 のデータ線駆動装置 30 には、実施の形態 1 の駆動部に用いたレベルシフト回路（図 2）は用いない。データ線駆動装置 30 においては、制御トランジスタ（第 1 制御トランジスタ）となる PMOS トランジスタ M6'（第 1 制御トランジスタ）と対になって制御用カレン

50

トミラー回路32を形成する第2制御トランジスタとなるPMOSトランジスタM7(第2制御トランジスタ)が備えられる。このトランジスタM7に流れる電流は、PMOSトランジスタM8(制御スイッチングトランジスタ)およびNMOSトランジスタM9によって制御される。すなわち、出力イネーブル信号によってI_{on}がHi、I_{off}がLoになると、電流I₁(基準電流)がトランジスタM3およびM5を流れる。したがって、カレントミラー回路を構成する入力側トランジスタM1および出力トランジスタM2のゲート端子の電位が下がり、実施の形態1の場合と同様に、I_{out}が出力されて有機EL発光素子が発光する。なお、この際には、トランジスタM9がOFFとなり、トランジスタM8のゲート端子の電位も下がるため、トランジスタM8がONとなって、トランジスタM7のゲート端子の電位が高くなり、トランジスタM7およびトランジスタM7と対となるトランジスタM6'に電流は流れない。本発明の電位変更手段は、本実施の形態において、制御用カレントミラー回路32とトランジスタM8を含む。

10

【0027】

これに対し、I_{out}の出力期間が表示データに対応した期間になるとI_{on}がLo、I_{off}がHiとなる。このとき、トランジスタM3がOFFとなりトランジスタM4がONとなるばかりではなく、トランジスタM9もONとなる。よって、電流I₂がトランジスタM9および第2制御トランジスタM7を流れて、その第2制御トランジスタM7と対になる第1制御トランジスタM6'のゲート端子の電位が下がり、第1制御トランジスタM6'と第2制御トランジスタM7がONとなって同じ電流が流れる。このために、トランジスタM1と出力トランジスタM2のゲート電位はソース電圧まで引き上げられて出力トランジスタM2のゲート・ソース間電圧がゼロとなる。こうして、出力トランジスタM2が確実にOFFになって、出力トランジスタM2を通じたリーク電流が防止できる。

20

【0028】

実施の形態2を実施の形態1と比較すれば、レベルシフト回路を備える場合よりも必要なトランジスタ数が少ないため、リーク電流を防止できる構成がより小さな回路規模で実現する。

【0029】

以上、本発明の実施の形態につき述べたが、本発明は既述の実施の形態に限定されるものではなく、本発明の技術的思想に基づいて各種の変形、変更および組み合わせが可能である。

30

【図面の簡単な説明】

【0030】

【図1】本発明の第1の実施形態のデータ線出力部の構成を示す回路図である。

【図2】本発明の第1の実施形態のデータ線出力部と共に用いるレベルシフト回路の構成を示す回路図である。

【図3】本発明の第2の実施形態のデータ線出力部の構成を示す回路図である。

【図4】従来の有機EL表示装置の構成を示すブロック図である。

【図5】従来のデータ線出力部の構成を示す回路図である。

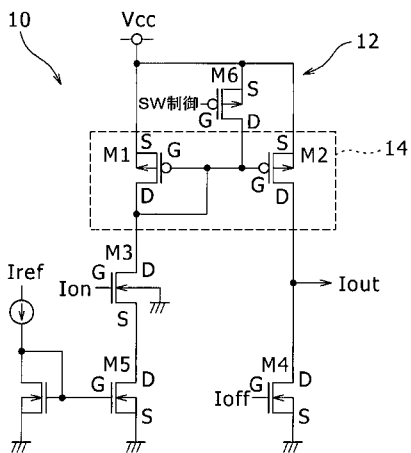
【符号の説明】

【0031】

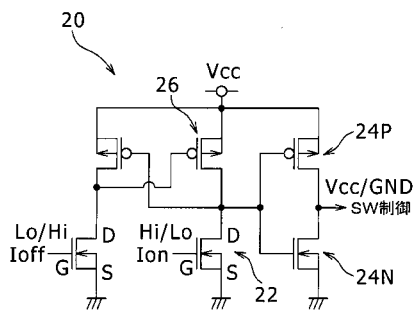
40

- 10、30 データ線駆動装置
- 14 カレントミラー回路
- 20 レベルシフト回路
- 32 制御用カレントミラー回路
- 100 有機EL表示装置

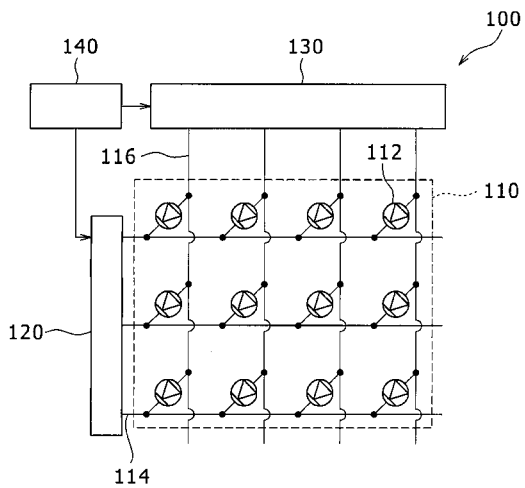
【 図 1 】



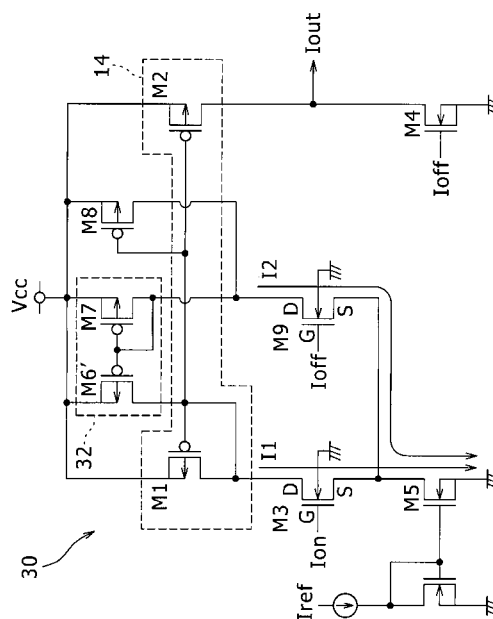
【 図 2 】



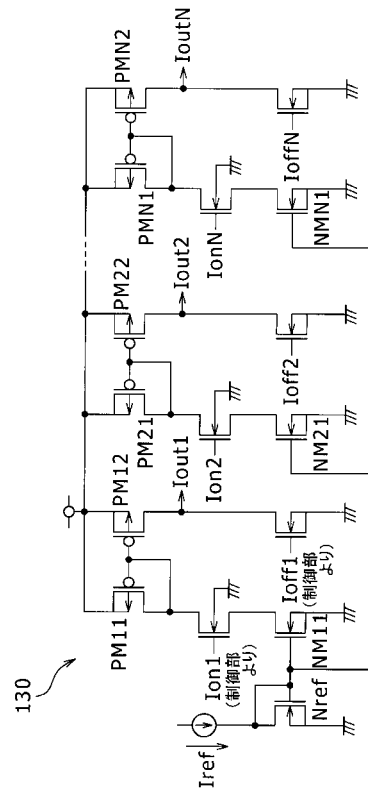
【 図 4 】



【 図 3 】



【 図 5 】



フロントページの続き

(72)発明者 佐々木 雅浩

神奈川県横須賀市長坂二丁目2番1号 富士電機アドバンステクノロジー株式会社内

Fターム(参考) 5C080 AA06 BB05 DD01 DD09 DD12 DD22 FF09 JJ02 JJ03

