

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5781145号
(P5781145)

(45) 発行日 平成27年9月16日 (2015.9.16)

(24) 登録日 平成27年7月24日 (2015.7.24)

(51) Int.Cl.	F I	
G09G 3/30 (2006.01)	G09G 3/30	H
G09G 3/20 (2006.01)	G09G 3/20	622A
HO1L 51/50 (2006.01)	G09G 3/20	623A
	G09G 3/20	631V
	G09G 3/20	641P
請求項の数 8 (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2013-262171 (P2013-262171)
 (22) 出願日 平成25年12月19日 (2013.12.19)
 (65) 公開番号 特開2014-126873 (P2014-126873A)
 (43) 公開日 平成26年7月7日 (2014.7.7)
 審査請求日 平成25年12月19日 (2013.12.19)
 (31) 優先権主張番号 10-2012-0153718
 (32) 優先日 平成24年12月26日 (2012.12.26)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046
 エルジー ディ스플레이 カンパニー リ
 ミテッド
 大韓民国 ソウル、ヨンドゥンポグ、ヨ
 ウィーテロ 128
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100106183
 弁理士 吉澤 弘司
 (72) 発明者 鄭 載 訓
 大韓民国 425-131 京畿道 安山
 市 檀園區 元谷洞 ラソン 1-チャ
 アパート デー-205

最終頁に続く

(54) 【発明の名称】 有機発光表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

ゲートラインとデータライン及びセンシングラインとの交差領域にそれぞれ形成された複数個の画素を含む表示パネルと、

前記ゲートラインにゲート信号を供給するためのゲート駆動部と、

前記データラインにデータ電圧を供給するデータ駆動部、及び前記センシングラインを通じて複数個の画素のそれぞれに含まれた駆動トランジスタの特性変化情報をセンシングしてセンシングデータを生成する複数個のアナログ-デジタルコンバータを有するセンシング部を含む複数個のデータ駆動集積回路と、

前記複数個のアナログ-デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差が保存されているメモリと、

前記ゲイン誤差及び前記オフセット誤差に基づいて前記センシングデータを補正し、補正されたセンシングデータに基づいて、入力される入力データを変調して前記複数個のデータ駆動集積回路に供給するタイミング制御部と、を含み、

前記ゲートラインは第1スイッチングトランジスタを介して前記駆動トランジスタのゲート電極に接続され、前記センシングラインは第2スイッチトランジスタを介して前記駆動トランジスタのソースに接続され、

前記タイミング制御部は、前記センシングデータ(x)から前記オフセット誤差(b)を減算演算(x-b)し、減算演算の結果値(x-b)を前記ゲイン誤差(a)で除算演算((x-b)/a)して、前記補正されたセンシングデータを算出することを特徴とす

10

20

る、有機発光表示装置。

【請求項 2】

前記タイミング制御部は、ADC ばらつき補正モードの間、前記センシング部をプリチャージ期間とセンシング期間とに分けて駆動させ、

前記センシング部は、前記プリチャージ期間の間、前記センシングラインのそれぞれにテスト電圧を供給し、前記センシング期間の間、前記アナログ - デジタルコンバータから出力される測定データを前記タイミング制御部に供給することを特徴とする、請求項 1 に記載の有機発光表示装置。

【請求項 3】

前記タイミング制御部は、前記テスト電圧の電圧レベルを段階的に増加させ、前記アナログ - デジタルコンバータから出力される電圧レベルによる測定データを取得して外部の誤差補正装置に提供し、前記誤差補正装置から提供される前記ゲイン誤差及びオフセット誤差を前記メモリに保存することを特徴とする、請求項 2 に記載の有機発光表示装置。

【請求項 4】

前記センシング部は、前記センシングラインを通じて、表示期間中、選択された水平ラインの画素に含まれた駆動トランジスタの特性変化情報をセンシングして、前記センシングデータを前記タイミング制御部に供給し、

前記タイミング制御部は、前記ゲイン誤差及び前記オフセット誤差に基づいて前記センシングデータを補正し、補正されたセンシングデータに基づいて、前記水平ラインの画素に供給される入力データを変調することを特徴とする、請求項 1 に記載の有機発光表示装置。

【請求項 5】

ゲートラインとデータライン及びセンシングラインとの交差領域にそれぞれ形成された複数個の画素を有する表示パネルと、前記センシングラインに選択的に接続される複数個のアナログ - デジタルコンバータを有するセンシング部が内蔵された複数個のデータ駆動集積回路とを含み、前記ゲートラインは第 1 スイッチングトランジスタを介して前記画素の駆動トランジスタのゲート電極に接続され、前記センシングラインは第 2 スイッチトランジスタを介して前記駆動トランジスタのソースに接続された有機発光表示装置の駆動方法において、

前記センシングラインのそれぞれに供給されたテスト電圧による前記複数個のアナログ - デジタルコンバータのそれぞれの出力データに基づいて、前記複数個のアナログ - デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差を算出する段階 (A) と、

前記複数個のアナログ - デジタルコンバータそれぞれを通じて、複数個の画素のそれぞれに含まれた駆動トランジスタの特性変化情報をセンシングして、各画素のセンシングデータを生成する段階 (B) と、

前記ゲイン誤差及びオフセット誤差に基づいて前記センシングデータを補正する段階 (C) と、

補正されたセンシングデータに基づいて、入力される入力データを変調して前記複数個のデータ駆動集積回路に供給する段階 (D) と、を含み、

前記段階 (C) は、前記センシングデータ (x) から前記オフセット誤差 (b) を減算演算 (x - b) し、減算演算の結果値 (x - b) を前記ゲイン誤差 (a) で除算演算 ((x - b) / a) して、前記補正されたセンシングデータを算出することを特徴とする、有機発光表示装置の駆動方法。

【請求項 6】

前記段階 (A) は、

前記ゲートラインにゲートオフ電圧レベルのゲート信号を供給する段階 (A1) と、

前記センシングラインにテスト電圧を供給し、前記複数個のアナログ - デジタルコンバータそれぞれを用いて、前記テスト電圧が供給された前記センシングラインのそれぞれの電圧をセンシングする段階 (A2) と、

前記複数個のアナログ - デジタルコンバータそれぞれから出力される前記データ電圧に

10

20

30

40

50

よる測定データを取得する段階（A3）と、

前記測定データに基づき、最小二乗法を用いて、前記複数個のアナログ - デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差を算出して、メモリに保存する段階（A4）と、を含んでなることを特徴とする、請求項5に記載の有機発光表示装置の駆動方法。

【請求項7】

前記段階（A2）は、前記テスト電圧の電圧レベルを段階的に増加させ、前記複数個のアナログ - デジタルコンバータそれぞれを用いて、段階的に増加するテスト電圧が供給された前記センシングラインのそれぞれの電圧をセンシングし、

前記段階（A4）は、テスト電圧の一定区間別に前記ゲイン誤差及びオフセット誤差を算出することを特徴とする、請求項6に記載の有機発光表示装置の駆動方法。

10

【請求項8】

前記段階（A4）は、前記複数個のアナログ - デジタルコンバータのそれぞれに共通のゲイン誤差及びオフセット誤差を算出し、

前記段階（C）は、前記複数個のアナログ - デジタルコンバータのそれぞれのセンシングデータに共通のゲイン誤差及びオフセット誤差を適用して補正することを特徴とする、請求項6に記載の有機発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、有機発光表示装置に係り、より具体的には、駆動トランジスタの特性変化を補償して、映像の輝度均一性を向上させることができるようにした有機発光表示装置及びその駆動方法に関する。

【背景技術】

【0002】

最近、マルチメディアの発達に伴い、平板表示装置の重要性が増大している。これに依りて、液晶表示装置、プラズマ表示装置、有機発光表示装置などの平板表示装置が商用化されている。

【0003】

平板表示装置のうち有機発光表示装置は、電子と正孔との再結合によって光を発生する有機発光素子を用いて映像を表示するもので、高速の応答速度を有し、自発光であるから視野角に問題がないので、次世代平板表示装置として注目されている。

30

【0004】

一般的な有機発光表示装置の1画素は、有機発光素子及びそれを駆動するための駆動トランジスタを含む画素回路からなる。しかし、一般的な有機発光表示装置は、薄膜トランジスタの製造工程の不均一、及び駆動時間によって各画素毎に駆動トランジスタの閾値電圧/移動度特性が異なるため、同一のデータ電圧を印加しても、各画素の駆動トランジスタに流れる電流量が互いに異なるようになる。このような各画素の駆動トランジスタに流れる電流量ばらつきは、各画素間の輝度ばらつきを誘発させて、画質の均一性を低下させる。このような問題点を解決するための方法は、特許文献1乃至特許文献3などに開示されている。

40

【0005】

前記各特許文献は、各画素にセンシングトランジスタ及びセンシングラインを形成し、データ駆動部、すなわち、データ駆動集積回路に含まれたセンシング部のアナログ - デジタルコンバータを用いて、駆動トランジスタの駆動によってセンシングラインに充電される電圧をセンシングし、センシングされた電圧によってデータを補正することによって駆動トランジスタの特性変化を補償して、各画素間の輝度ばらつきによる画質の低下を防止する。

【0006】

しかし、一般に、アナログ - デジタルコンバータは、ゲイン誤差 (gain erro

50

r) 及びオフセット誤差 (offset error) を有し、データ駆動集積回路の製造工程におけるデータ駆動集積回路間の工程ばらつきによってアナログ - デジタルコンバータから出力される出力データのばらつきが発生し、さらに、データ駆動集積回路内のアナログ - デジタルコンバータ間でもばらつきが発生するようになる。

【0007】

前記ゲイン誤差とは、アナログ入力に対する理想的なデジタル出力と比較して、実際のデジタル出力が一定の比率だけずれる誤差を意味するもので、アナログ入力範囲の中心部に正確に一致していた値がアナログ入力範囲の最低値と最高値に近接することによって発生する誤差である。即ち、増幅器における入力と出力との関係は、ある関数法則に基づいて変化している。このとき、実際に得られたゲインを関数で表した場合の直線の傾きが、理想的にゲインが得られた場合の直線の傾きとは一致しない場合がある。この傾きの差が、ゲイン誤差と称されている。即ち、ゲイン誤差とは、増幅器を通して得たゲインの値と、理想的なゲインの値との間に生じた誤差のことである。ゲイン誤差は、入出力直線の傾きの誤差として考えることができる。ゲイン誤差は、実際に得られたゲインを関数で表した場合の直線の傾きと理想的にゲインが得られた場合の直線の傾きとの比で表すこともできる。

10

【0008】

前記オフセット誤差とは、アナログ入力に対する理想的なデジタル出力に対して、実際のデジタル出力が一定の量だけずれる誤差を意味するもので、使用者が知っている信号を計測した時に、測定値が全体的に高いか、または低く出る程度を意味する。即ち、オフセット誤差とは、ゼロのアナログ入力をアナログ - デジタル変換して得られるデジタル出力と理想的なデジタル出力 (ゼロ) との差のことである。

20

【0009】

図1は、アナログ - デジタルコンバータの入力電圧に対する出力データ (出力電圧) を示す波形図で、図2は、一般的な有機発光表示装置において、複数のデータ駆動集積回路間の出力ばらつきを説明するための波形図である。

【0010】

図1において、Aグラフは、入力電圧に対する理想的な出力データ (出力電圧) を示すグラフであり、Bグラフは、入力電圧に対する実際の出力データ (出力電圧) を示すグラフである。

30

【0011】

図1からわかるように、アナログ - デジタルコンバータの入力端子に同一の入力電圧を印加しても、アナログ - デジタルコンバータの出力データにばらつきが発生するようになる。すなわち、ゲイン誤差及びオフセット誤差がない理想的なアナログ - デジタルコンバータの出力データは、Aグラフのように、入力電圧 (x) と理想的なゲイン (a) との乗算演算 (x) によって決定される。しかし、一般に、アナログ - デジタルコンバータは、ゲイン誤差及びオフセット誤差を有するため、実際のアナログ - デジタルコンバータの出力データは、Bグラフのように、入力電圧 (x) と実際のゲイン (a') との乗算演算 (x) 値 (x x a') と、実際のオフセット誤差 (すなわち、0の入力電圧に対する出力) (b) との和によって決定される。

40

【0012】

このような、アナログ - デジタルコンバータ間の出力ばらつきは、図2からわかるように、データ駆動集積回路 (D - I C # 1 ~ # 8) 間でも発生することを確認することができる。

【0013】

したがって、前記各特許文献は、前述したアナログ - デジタルコンバータのセンシングデータのばらつきによってずれたセンシングデータに基づいてデータを補正するため、駆動トランジスタの特性変化をより正確に補償できない。

【先行技術文献】

【特許文献】

50

【 0 0 1 4 】

【特許文献1】韓国公開特許第10-2010-0047505号公報

【特許文献2】韓国公開特許第10-2011-0066506号公報

【特許文献3】韓国登録特許第10-1073226号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 5 】

このように、従来は、アナログ - デジタルコンバータ間の出力ばらつきを必ずしも十分に補償し得なかった。

【 0 0 1 6 】

本発明の目的は、アナログ - デジタルコンバータ間の出力ばらつきを確実に補償し得る有機発光表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【 0 0 1 7 】

前述した技術的課題を達成するための本発明に係る有機発光表示装置は、ゲートラインとデータライン及びセンシングラインとの交差領域にそれぞれ形成された複数個の画素を含む表示パネルと；前記ゲートラインにゲート信号を供給するためのゲート駆動部と；前記データラインにデータ電圧を供給するデータ駆動部、及び前記センシングラインを通じて複数個の画素のそれぞれに含まれた駆動トランジスタの特性変化情報をセンシングしてセンシングデータを生成する複数個のアナログ - デジタルコンバータを有するセンシング部を含む複数個のデータ駆動集積回路と；前記複数個のアナログ - デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差が保存されているメモリと；前記ゲイン誤差及び前記オフセット誤差に基づいて前記センシングデータを補正し、補正されたセンシングデータに基づいて、入力される入力データを変調して前記複数個のデータ駆動集積回路に供給するタイミング制御部と；を含んで構成されることを特徴とする。

【 0 0 1 8 】

前記タイミング制御部は、前記センシングデータから前記オフセット誤差を減算演算し、減算演算の結果値を前記ゲイン誤差で除算演算して、前記補正されたセンシングデータを算出することを特徴とする。

【 0 0 1 9 】

前記タイミング制御部は、ADCばらつき補正モードの間、前記センシング部をプリチャージ期間とセンシング期間とに分けて駆動させ、前記センシング部は、前記プリチャージ期間の間、前記センシングラインのそれぞれにテスト電圧を供給し、前記センシング期間の間、前記アナログ - デジタルコンバータから出力される測定データを前記タイミング制御部に供給することを特徴とする。

【 0 0 2 0 】

前記タイミング制御部は、前記テスト電圧の電圧レベルを段階的に増加させ、前記アナログ - デジタルコンバータから出力される電圧レベルによる測定データを取得して外部の誤差補正装置に提供し、前記誤差補正装置から提供される前記ゲイン誤差及びオフセット誤差を前記メモリに保存することを特徴とする。

【 0 0 2 1 】

前記センシング部は、前記センシングラインを通じて、表示期間中、選択された水平ラインの画素に含まれた駆動トランジスタの特性変化情報をセンシングして、前記センシングデータを前記タイミング制御部に供給し、前記タイミング制御部は、前記ゲイン誤差及び前記オフセット誤差に基づいて前記センシングデータを補正し、補正されたセンシングデータに基づいて、前記水平ラインの画素に供給される入力データを変調することを特徴とする。

【 0 0 2 2 】

前述した技術的課題を達成するための本発明に係る有機発光表示装置の駆動方法は、ゲートラインとデータライン及びセンシングラインとの交差領域にそれぞれ形成された複数

10

20

30

40

50

個の画素を有する表示パネルと；前記センシングラインに選択的に接続される複数個のアナログ - デジタルコンバータを有するセンシング部が内蔵された複数個のデータ駆動集積回路と；を含む有機発光表示装置の駆動方法において、前記センシングラインのそれぞれに供給されたテスト電圧による前記複数個のアナログ - デジタルコンバータのそれぞれの出力データに基づいて、前記複数個のアナログ - デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差を算出する段階（A）と；前記複数個のアナログ - デジタルコンバータそれぞれを通じて、複数個の画素のそれぞれに含まれた駆動トランジスタの特性変化情報をセンシングして、各画素のセンシングデータを生成する段階（B）と；前記ゲイン誤差及びオフセット誤差に基づいて前記センシングデータを補正する段階（C）と；補正されたセンシングデータに基づいて、入力される入力データを変調して前記複数個のデータ駆動集積回路に供給する段階（D）と；を含んでなることを特徴とする。

10

【0023】

前記段階（C）は、前記センシングデータから前記オフセット誤差を減算演算し、前記減算演算の結果値を前記ゲイン誤差で除算演算して、前記補正されたセンシングデータを算出することを特徴とする。

【0024】

前記段階（A）は、前記ゲートラインにゲートオフ電圧レベルのゲート信号を供給する段階（A1）と；前記センシングラインにテスト電圧を供給し、前記複数個のアナログ - デジタルコンバータそれぞれを用いて、前記テスト電圧が供給された前記センシングラインのそれぞれの電圧をセンシングする段階（A2）と；前記複数個のアナログ - デジタルコンバータそれぞれから出力される前記データ電圧による測定データを取得する段階（A3）と；前記測定データに基づき、最小二乗法を用い、前記複数個のアナログ - デジタルコンバータのそれぞれのゲイン誤差及びオフセット誤差を算出して、メモリに保存する段階（A4）と；を含んでなることを特徴とする。

20

【0025】

前記段階（A2）は、前記テスト電圧の電圧レベルを段階的に増加させ、前記複数個のアナログ - デジタルコンバータそれぞれを用いて、段階的に増加するテスト電圧が供給された前記センシングラインのそれぞれの電圧をセンシングし、前記段階（A4）は、テスト電圧の一定区間別に前記ゲイン誤差及びオフセット誤差を算出することを特徴とする。

【0026】

前記段階（A4）は、前記複数個のアナログ - デジタルコンバータのそれぞれに共通のゲイン誤差及びオフセット誤差を算出し、前記段階（C）は、前記複数個のアナログ - デジタルコンバータのそれぞれのセンシングデータに共通のゲイン誤差及びオフセット誤差を適用して補正することを特徴とする。

30

【発明の効果】

【0027】

本発明によれば、アナログ - デジタルコンバータ間の出力ばらつきによるセンシングデータのばらつきを低減することができ、各画素に含まれた駆動トランジスタの特性変化をより正確に補償することができる。

【図面の簡単な説明】

40

【0028】

【図1】アナログ - デジタルコンバータの入力電圧に対する出力データを示す波形図である。

【図2】一般的な有機発光表示装置において、複数のデータ駆動集積回路間の出力ばらつきを説明するための波形図である。

【図3】本発明の実施例に係る有機発光表示装置を説明するための図である。

【図4】図3に示した1画素の構造を示す図である。

【図5】図3に示したデータ駆動集積回路を説明するための図である。

【図6】本発明の実施例に係るアナログ - デジタルコンバータの誤差補正装置を説明するための図である。

50

【図7】図8に示した誤差補正装置の構成を説明するための図である。

【図8】本発明に係る誤差補正装置を用いたADCばらつき補正モード時の回路動作、及びゲイン誤差及びオフセット誤差を算出する過程を説明するための図である。

【図9】図8に示したアナログ-デジタルコンバータのテスト電圧に対する測定データを示す波形図である。

【図10】テスト電圧の区間別ゲイン誤差及びオフセット誤差の演算補正を説明するための図(その1)である。

【図11】テスト電圧の区間別ゲイン誤差及びオフセット誤差の演算補正を説明するための図(その2)である。

【図12】本発明に係るゲイン誤差及びオフセット誤差を適用した補正を行う前後のセンシングデータをデータ駆動集積回路別に比較して示す図である。

【図13】複数のデータ駆動集積回路のセンシングデータ間のばらつきを説明するための図である。

【発明を実施するための形態】

【0029】

単数の表現は、文脈上明らかに他の意味として定義しない限り、複数の表現を含むものと理解しなければならず、「第1」、「第2」などの用語は、一つの構成要素を他の構成要素から区別するためのもので、これらの用語によって権利範囲が限定されてはならない。

【0030】

「含む」または「有する」などの用語は、一つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部品、又はこれらを組み合わせたものの存在または付加可能性をあらかじめ排除しないものと理解しなければならない。

【0031】

「少なくとも一つ」という用語は、一つ以上の関連項目から提示可能な全ての組み合わせを含むものと理解しなければならない。例えば、「第1項目、第2項目、及び第3項目のうち少なくとも一つ」の意味は、第1項目、第2項目、または第3項目のそれぞれだけでなく、第1項目、第2項目、及び第3項目のうち二つ以上から提示できる全ての項目の組み合わせを意味する。

【0032】

以下では、本発明に係る有機発光表示装置及びその駆動方法の好ましい実施例を、添付の図面を参照して詳細に説明する。

【0033】

図3は、本発明の実施例に係る有機発光表示装置を説明するための図であり、図4は、図3に示した1画素の構造を示す図であり、図5は、図3に示したデータ駆動集積回路を説明するための図である。

【0034】

図3乃至図5を参照すると、本発明の実施例に係る有機発光表示装置は、表示パネル100、ゲート駆動部200、複数のデータ駆動集積回路300、メモリ400、及びタイミング制御部500を含む。

【0035】

前記表示パネル100は複数個の画素Pを含む。前記複数個の画素Pは、複数個のゲートライングループGL、複数個のデータラインDLi、及び前記複数個のデータラインDLiに並行する複数個のセンシングラインSLiの交差によって確定される画素領域にそれぞれ形成される。

【0036】

前記複数個のゲートライングループGLiのそれぞれは、前記表示パネル100の第1方向、例えば、水平方向に沿って並ぶように形成される。このとき、前記複数個のゲートライングループGLiのそれぞれは、互いに隣接した第1及び第2ゲートラインGLa、GLbからなる。このような各ゲートライングループGLiの第1及び第2ゲートライン

10

20

30

40

50

GLa, GLbには、前記ゲート駆動部200から第1及び第2ゲート信号GSa, GSbが個別的に供給される。

【0037】

前記複数個のデータラインDLiのそれぞれは、複数のゲートライングループGLiのそれぞれと交差するように表示パネル100の第2方向、例えば、垂直方向に沿って並ぶように形成される。このような各データラインDLiには、前記データ駆動集積回路300からデータ電圧Vdataが個別的に供給される。このとき、前記複数個のデータラインDLiのそれぞれには、該当の画素Pに含まれた駆動トランジスタの閾値電圧及び移動度のそれぞれが補償されたデータ電圧Vdataが供給される。

【0038】

前記複数個のセンシングラインSLiのそれぞれは、複数個のデータラインDLiのそれぞれに並ぶように形成される。このような各センシングラインSLiには、前記データ駆動集積回路300から基準電圧Vrefまたはプリチャージ電圧Vpreが選択的に供給される。すなわち、前記基準電圧Vrefは、表示モード時に各センシングラインSLiに選択的に供給され、前記プリチャージ電圧Vpreは、センシングモード時にセンシングラインSLiに選択的に供給される。一方、各センシングラインSLiには、アナログ-デジタルコンバータのばらつき補正モード(以下、“ADCばらつき補正モード”という)時にテスト電圧が供給される。

【0039】

前記表示パネル100には、複数個のデータラインDLiのそれぞれに並ぶように形成された複数個の駆動電圧ラインPLiが形成されている。前記複数個の駆動電圧ラインPLiのそれぞれには、電圧供給部(図示せず)から駆動電圧VDDが供給される。

【0040】

前記複数個の画素Pのそれぞれは、有機発光素子OLED、及び画素回路PCを含む。

【0041】

前記有機発光素子OLEDは、画素回路PCの駆動によって駆動電圧ラインPLiからカソード電圧VSSラインに流れるデータ電流Ioledに比例して発光する。そのために、有機発光素子OLEDは、アノード電極(図示せず)、アノード電極上に形成された有機層(図示せず)、及び有機層上に形成されたカソード電極CEを含む。このとき、有機層は、正孔輸送層/有機発光層/電子輸送層の構造、または正孔注入層/正孔輸送層/有機発光層/電子輸送層/電子注入層の構造を有するように形成することができる。さらに、前記有機層は、有機発光層の発光効率及び/または寿命などを向上させるための機能層をさらに含んでなることができる。そして、カソード電極CEは、複数の画素Pのそれぞれに個別的に形成するか、または複数の画素Pに共通に接続されるように形成することができる。

【0042】

前記画素回路PCは、第1スイッチングトランジスタTsw1、第2スイッチングトランジスタTsw2、駆動トランジスタTdr、及びキャパシタCstを含むことができる。ここで、トランジスタTsw1, Tsw2, Tdrは、N型薄膜トランジスタ(TFT)であって、a-SiTFT、poly-SiTFT、OxideTFT、OrganicTFTなどであってもよい。

【0043】

前記第1スイッチングトランジスタTsw1は、ゲートライングループGLiの第1ゲートラインGLaに接続されたゲート電極、隣接したデータラインDLiに接続された第1電極、及び駆動トランジスタTdrのゲート電極である第1ノードn1に接続された第2電極を含む。このような前記第1スイッチングトランジスタTsw1は、前記第1ゲートラインGLaに供給されるゲートオン電圧レベルの第1ゲート信号GSaに応じて、データラインDLiに供給される前記データ電圧Vdataを、第1ノードn1、すなわち、駆動トランジスタTdrのゲート電極に供給する。

【0044】

10

20

30

40

50

前記第2スイッチングトランジスタ T_{sw2} は、ゲートライングループ GL_i の第2ゲートライン GL_b に接続されたゲート電極、隣接したセンシングライン SL_i に接続された第1電極、及び駆動トランジスタ T_{dr} のソース電極である第2ノード n_2 に接続された第2電極を含む。このような第2スイッチングトランジスタ T_{sw2} は、前記第2ゲートライン GL_b に供給されるゲートオン電圧レベルの第2ゲート信号 GS_b に応じて、センシングライン SL_i に供給される前記基準電圧 V_{ref} （またはプリチャージ電圧 V_{pre} ）を、第2ノード n_2 、すなわち、駆動トランジスタ T_{dr} のソース電極に供給する。

【0045】

前記キャパシタ C_{st} は、駆動トランジスタ T_{dr} のゲート電極及びソース電極、すなわち、第1及び第2ノード n_1, n_2 間に接続される第1及び第2電極を含む。このようなキャパシタ C_{st} は、第1及び第2ノード n_1, n_2 のそれぞれに供給される電圧の差電圧を充電した後、充電された電圧によって駆動トランジスタ T_{dr} をスイッチングさせる。

10

【0046】

前記駆動トランジスタ T_{dr} は、第1スイッチングトランジスタ T_{sw1} の第2電極及びキャパシタ C_{st} の第1電極に共通に接続されたゲート電極、第2スイッチングトランジスタ T_{sw2} の第1電極とキャパシタ C_{st} の第2電極及び有機発光素子 $OLED$ に共通に接続されたソース電極、及び駆動電圧ライン PL_i に接続されたドレイン電極を含む。このような駆動トランジスタ T_{dr} は、キャパシタ C_{st} の電圧によってターンオンされることによって、駆動電圧ライン PL_i から有機発光素子 $OLED$ に流れる電流量を制御する。

20

【0047】

このような画素回路 PC は、前記ゲート駆動部200から供給されるゲート信号によるデータ充電期間及び発光期間で動作する。すなわち、前記画素回路 PC は、前記データ充電期間の間、前記キャパシタ C_{st} にデータ電圧 V_{data} と基準電圧 V_{ref} との差電圧($V_{data} - V_{ref}$)を充電し、前記発光期間の間、前記キャパシタ C_{st} に保存された電圧によって駆動トランジスタ T_{dr} をターンオンさせて、データ電圧 V_{data} と基準電圧 V_{ref} との差電圧($V_{data} - V_{ref}$)によって決定されるデータ電流 I_{oled} で有機発光素子 $OLED$ を発光させる。

30

【0048】

上述した実施例においては、画素回路 PC が3個のトランジスタ及び一つのキャパシタで構成される場合を説明したが、画素回路 PC を構成するトランジスタ及びキャパシタの個数は多様に変形可能である。

【0049】

前記ゲート駆動部200は、前記表示パネル100の一侧及び/または両側の非表示領域に形成されて、ゲートライン GL に接続される。このとき、前記ゲート駆動部200は、各画素 P のトランジスタ形成工程と共に表示パネル100の基板に直接形成されて、前記ゲートライン GL のそれぞれの一側または両側に接続可能である。

【0050】

40

前記ゲート駆動部200は、前記タイミング制御部500の制御によって、1水平期間(1水平走査期間)毎にゲートオン電圧レベルの第1及び第2ゲート信号 GS_a, GS_b を生成して、ゲートライングループ GL_i に順次供給する。このとき、前記第1及び第2ゲート信号 GS_a, GS_b のそれぞれは、各画素 P のデータ充電期間の間にゲートオン電圧レベルを有し、各画素 P の発光期間の間にゲートオフ電圧レベルを有する。

【0051】

また、前記ゲート駆動部200は、前記タイミング制御部500の制御によって、1フレーム期間中、一部の水平期間に設定されたセンシング期間の間、選択された水平ラインの各画素 P を初期化期間、電圧充電期間及び電圧センシング期間で駆動するための第1及び第2ゲート信号 GS_a, GS_b を生成して、該当のゲートライングループ GL_i に供給

50

する。このとき、前記第1ゲート信号G S aは、前記初期化期間及び電圧充電期間の間のみゲートオン電圧レベルを有し、前記第2ゲート信号G S bは、センシング期間の間にゲートオン電圧レベルを有する。

【0052】

なお、前記ゲート駆動部200は、集積回路(IC)の形態で形成されて、表示パネル100の一侧及び/または両側の非表示領域に実装されたり、または集積回路(IC)の形態で形成されて、ゲートフレキシブル回路フィルム(図示せず)に実装されてもよい。このとき、前記ゲートフレキシブル回路フィルムは、フィルム付着工程によって表示パネル100に付着される。

【0053】

前記複数個のデータ駆動集積回路300のそれぞれは、前記データラインDL及び前記センシングラインSLのそれぞれに接続される。このような前記複数個のデータ駆動集積回路300のそれぞれは、前記タイミング制御部500の制御によって、各画素Pにデータ電圧及び基準電圧を供給し、センシングラインを用いて、水平ラインのうち選択された水平ラインの各画素に含まれた駆動トランジスタTdrの閾値電圧及び移動度特性の変化をセンシングして、駆動トランジスタTdrの閾値電圧センシングデータ及び移動度センシングデータを生成して、タイミング制御部500に提供する。このような前記複数個のデータ駆動集積回路300のそれぞれは、データフレキシブル回路フィルム310に実装される。前記複数個のデータフレキシブル回路フィルム310の一侧は、フィルム付着工程によって表示パネル100に形成されたデータパッド部に付着され、複数個のデータフレキシブル回路フィルム310の他側は、フィルム付着工程によってデータプリント回路基板600に付着される。

【0054】

前記複数個のデータ駆動集積回路300のそれぞれは、データ駆動部302及びセンシング部320を含む。

【0055】

前記データ駆動部302は、1水平期間毎に前記タイミング制御部500から各画素Pの画素データDATAの供給を受けてデータ電圧Vdataに変換してデータラインDLiに供給する。そして、前記データ駆動部302は、前記センシング期間の間に前記タイミング制御部500から供給されるセンシング用データDATAを、センシング用データ電圧Vdataに変換してデータラインDLiに供給する。結果的に、前記データ駆動部302は、各水平期間のデータ充電期間の間、データ電圧VdataをデータラインDLiに供給し、前記センシング期間の初期化期間、または初期化期間及び電圧充電期間の間、センシング用データ電圧VdataをデータラインDLiに供給する。そのために、前記データ駆動部302は、前記タイミング制御部500から供給されるデータスタート信号及びデータシフト信号に基づいてサンプリング信号を生成するシフトレジスタと、サンプリング信号に応じて画素データDATAをラッチするラッチ部と、複数の基準ガンマ電圧を用いて複数の階調電圧を生成する階調電圧生成部と、複数の階調電圧のうち、ラッチされたデータに対応する階調電圧をデータ電圧Vdataとして選択して出力するデジタル-アナログコンバータと、データ出力信号に応じて前記データ電圧VdataをデータラインDLiに出力する出力部と、を含んで構成することができる。

【0056】

なお、図5では、前記データ駆動部302が一つのデータラインDLiに接続されるものと示したが、設定されたチャンネル数に対応するデータラインに接続される。

【0057】

前記センシング部320は、各画素PのセンシングラインSLi毎に接続されるもので、スイッチング部322及びアナログ-デジタルコンバータ324を含む。

【0058】

前記スイッチング部322は、基準電圧Vrefが供給される基準電圧供給ラインRVL、プリチャージ電圧Vpreが供給されるプリチャージ電圧供給ラインPVL、及びア

10

20

30

40

50

ナログ - デジタルコンバータ 324 を、前記タイミング制御部 500 の制御によって選択的にセンシングライン S L i に接続させる。すなわち、前記スイッチング部 322 は、前記各水平期間の間、基準電圧供給ライン R V L をセンシングライン S L i に接続させる。反面、前記スイッチング部 322 は、前記センシング期間の初期化期間の間、プリチャージ電圧供給ライン P V L をセンシングライン S L i に接続させ、前記センシング期間のデータ充電期間の間、前記センシングライン S L i をフローティング (f l o a t i n g) させ、前記センシング期間の電圧センシング期間の間、前記センシングライン S L i をアナログ - デジタルコンバータ 324 に接続させる。

【 0 0 5 9 】

前記基準電圧 V r e f は、前記データ駆動部 302 の階調電圧生成部から出力される階調電圧のいずれか一つの電圧であってもよく、この場合、基準電圧供給ライン R V L は前記階調電圧生成部に接続される。ここで、前記基準電圧 V r e f は、0 (Z e r o) の電圧レベルを有するか、または前記有機発光素子 O L E D の導通電圧未満の電圧レベルを有することができる。

10

【 0 0 6 0 】

また、前記プリチャージ電圧 V p r e もまた、階調電圧生成部から出力される階調電圧のいずれか一つの電圧であってもよく、この場合、プリチャージ電圧供給ライン P V L は前記階調電圧生成部に接続される。

【 0 0 6 1 】

前記アナログ - デジタルコンバータ 324 は、前記スイッチング部 322 のスイッチングによってセンシングライン S L i に接続されると、前記センシングライン S L i に充電された電圧をセンシングし、センシングされた電圧をデジタル変換してセンシングデータ S d a t a を生成し、生成されたセンシングデータ S d a t a をタイミング制御部 500 に供給する。ここで、前記センシングデータ S d a t a は、プリント回路基板 600 に形成されたセンシングデータ伝送ライン 610 及び信号伝送部材 800 を介して、制御基板 700 に実装されたタイミング制御部 500 に供給される。

20

【 0 0 6 2 】

前記メモリ 400 は、制御基板 700 に実装されており、前述したセンシング部 320 に含まれた各アナログ - デジタルコンバータ 324 のゲイン誤差及びオフセット誤差が保存されている。このような各アナログ - デジタルコンバータ 324 のゲイン誤差及びオフセット誤差は、有機発光表示装置の製品出荷前の最終検査工程で行われる A D C ばらつき補正モードによって、各アナログ - デジタルコンバータ 324 から出力される測定データに基づき、補正演算過程を通じて算出されて、前記メモリ 400 に保存される。このとき、前記補正演算過程は、複数のデータ駆動集積回路 300 のそれぞれに内蔵された全てのアナログ - デジタルコンバータ 324 のそれぞれのゲイン誤差及びオフセット誤差を個別的に算出するか、またはデータ駆動集積回路 300 単位でアナログ - デジタルコンバータ 324 のそれぞれのゲイン誤差及びオフセット誤差を算出するか、または全てのアナログ - デジタルコンバータ 324 に共通のゲイン誤差及びオフセット誤差を算出することができる。このような A D C ばらつき補正モード及び補正演算過程については後述する。

30

【 0 0 6 3 】

なお、前記メモリ 400 は、タイミング制御部 500 に内蔵することができる。

40

【 0 0 6 4 】

前記タイミング制御部 500 は、前記制御基板 700 に実装されており、前記ユーザーコネクタ 710 を介して外部のシステム本体 (図示せず) またはグラフィックカード (図示せず) から入力されるタイミング同期信号及び映像データの供給を受ける。

【 0 0 6 5 】

まず、前記タイミング制御部 500 は、垂直同期信号、水平同期信号、データイネーブル信号、クロック信号などのタイミング同期信号に基づいて、ゲート駆動部 200 及び複数のデータ駆動集積回路 300 のそれぞれの駆動タイミングを制御する。

【 0 0 6 6 】

50

前記タイミング制御部500は、1水平期間単位で、前記各ゲートライングループGL_iに接続された各画素Pがデータ充電期間及び発光期間で駆動されるように、ゲート駆動部200の駆動タイミングを制御し、データ充電期間の間、データラインDL_iにデータ電圧V_{data}が供給され、基準電圧V_{ref}がセンシングラインSL_iに供給されるように、複数のデータ駆動集積回路300の駆動タイミングを制御する。

【0067】

前記タイミング制御部500は、前記センシング期間の間、選択された水平ラインの各画素Pが初期化期間、電圧充電期間、及び電圧センシング期間で駆動されるように、ゲート駆動部200の駆動を制御し、初期化期間または初期化期間及び電圧充電期間の間、データラインDL_iにセンシング用データ電圧V_{data}が供給されるように、複数のデータ駆動集積回路300のそれぞれの駆動を制御する。ここで、前記センシング期間の間、選択された水平ラインの各画素Pに含まれた駆動トランジスタT_{dr}の閾値電圧及び移動度特性の変化をセンシングする方法は、特許文献1乃至3に詳細に記載されているので、これについての説明は省略する。

10

【0068】

前記タイミング制御部500は、前記メモリ400に保存されたゲイン誤差及びオフセット誤差に基づいて、複数のデータ駆動集積回路300のセンシング部320から供給された各画素Pの駆動トランジスタT_{dr}の閾値電圧及び移動度特性の変化に対応するセンシングデータS_{data}を補正して、補正されたセンシングデータを算出し、算出された各画素Pの補正されたセンシングデータを別途のメモリ部(図示せず)に保存する。この

20

【0069】

【数1】

$$y = \frac{(x - b)}{a}$$

【0070】

数式1において、yは、補正されたセンシングデータを意味し、xは、センシングデータS_{data}を意味し、aは、アナログ-デジタルコンバータのゲイン誤差を意味し、bは、アナログ-デジタルコンバータのオフセット誤差を意味する。このような前記補正されたセンシングデータ(y)は、前記アナログ-デジタルコンバータ324の入力電圧に対する測定データの誤差が補償された値を有する。

30

【0071】

そして、前記タイミング制御部500は、外部から入力データが入力されると、前記メモリ部に保存された該当の画素の補正されたセンシングデータによって該当の画素Pの入力データを変調して、複数のデータ駆動集積回路300に供給する。これによって、タイミング制御部500は、補正されたセンシングデータに基づいて、駆動トランジスタT_{dr}の閾値電圧及び移動度特性の変化を入力データに反映して、変調データを生成するようになる。

40

【0072】

一方、前記タイミング制御部500は、外部から供給される測定同期信号によって、ゲート駆動部200及び複数のデータ駆動集積回路300のそれぞれをADCばらつき補正モードで動作させる。

【0073】

具体的に、前記ADCばらつき補正モードの際に、前記タイミング制御部500は、全てのゲートライングループGL_iにゲートオフ電圧レベルのゲート信号GSが供給されるように、ゲート駆動部200の駆動を制御する。その後、前記タイミング制御部500は、複数のデータ駆動集積回路300のそれぞれに内蔵されたセンシング部320を、プリ

50

チャージ期間及びセンシング期間で駆動させる。次に、前記タイミング制御部 500 は、前記センシング期間によってセンシング部 320 のアナログ - デジタルコンバータ 324 から出力される測定データを外部の誤差補正装置に出力し、前記誤差補正装置から供給されるアナログ - デジタルコンバータ 324 のそれぞれのゲイン誤差及びオフセット誤差、データ駆動集積回路 300 単位のゲイン誤差及びオフセット誤差、全てのアナログ - デジタルコンバータ 324 に共通のゲイン誤差及びオフセット誤差をメモリ 400 に保存する。

【0074】

前記 A D C ばらつき補正モードの際に、前記センシング部 320 は、前記プリチャージ期間の間、センシングライン S L i にテスト電圧 V t e s t を供給し、前記センシング期間の間、前記アナログ - デジタルコンバータ 324 から出力される測定データをタイミング制御部 500 に供給する。このとき、前記タイミング制御部 500 は、前記プリチャージ期間の間、前記センシングライン S L i に供給されるテスト電圧 V t e s t を複数の期間単位で増加させることができる。

10

【0075】

このような本発明の実施例に係る有機発光表示装置は、メモリ 400 に保存されたセンシング部 320 のアナログ - デジタルコンバータ 324 のゲイン誤差及びオフセット誤差に基づいて、選択された水平ラインの画素に含まれた駆動トランジスタ T d r の閾値電圧及び移動度特性に対応するセンシングデータを補正し、補正されたセンシングデータによって入力データを変調することによって、アナログ - デジタルコンバータ 324 間の出力ばらつきによるセンシングデータのばらつきを低減することができ、各画素に含まれた駆動トランジスタの特性変化をより正確に補償することができる。

20

【0076】

図 6 は、本発明の実施例に係るアナログ - デジタルコンバータの誤差補正装置を説明するための図であり、図 7 は、図 6 に示された誤差補正装置の構成を説明するための図である。

【0077】

図 6 及び図 7 を参照すると、本発明に係る誤差補正装置 900 は、前述した有機発光表示装置の制御基板 700 に実装されたユーザーコネクタ 710 を通じて前述したタイミング制御部 500 と通信しながら、前述した A D C ばらつき補正モードを行う。そのために、本発明に係る誤差補正装置 900 は、測定同期信号生成部 910、テスト電圧設定部 920、及び誤差算出部 930 を含む。

30

【0078】

前記測定同期信号生成部 910 は、A D C ばらつき補正モードを生成するための測定同期信号 M s y n c を生成して、タイミング制御部 500 に供給する。これによって、タイミング制御部 500 は、測定同期信号 M s y n c に応じて表示パネル 100 の駆動モードを A D C ばらつき補正モードに設定し、前述したゲート駆動部 200 及び複数のデータ駆動集積回路 300 のそれぞれを A D C ばらつき補正モードで動作させる。

【0079】

前記テスト電圧設定部 920 は、前記測定同期信号 M s y n c に基づいて、センシングライン S L i に供給されるテスト電圧 V t e s t の電圧値を設定するための電圧設定信号 T V S を生成して、タイミング制御部 500 に供給する。これによって、タイミング制御部 500 は、前記電圧設定信号 T V S に対応するテスト電圧 V t e s t がセンシングライン S L i に供給されるように電圧供給部を制御するか、または前述した基準ガンマ電圧生成部の出力電圧を制御する。

40

【0080】

前記誤差算出部 930 は、タイミング制御部 500 からデータ集積回路 300 単位で供給される測定データ M s e n s i n g を分析して、アナログ - デジタルコンバータ 324 のゲイン誤差 (a) 及びオフセット誤差 (b) を算出する。このとき、前記誤差算出部 930 は、測定データ M s e n s i n g に基づき、最小二乗法を用いて、ゲイン誤差 (a)

50

及びオフセット誤差 (b) を算出することができる。

【 0 0 8 1 】

そして、前記誤差算出部 9 3 0 は、算出されたゲイン誤差 (a) 及びオフセット誤差 (b) をタイミング制御部 5 0 0 に供給する。これによって、タイミング制御部 5 0 0 は、前記誤差算出部 9 3 0 から供給される前記ゲイン誤差 (a) 及びオフセット誤差 (b) をメモリ 4 0 0 に保存する。

【 0 0 8 2 】

図 8 は、本発明に係る誤差補正装置を用いた A D C ばらつき補正モード時の回路動作、及びゲイン誤差及びオフセット誤差を算出する過程を説明するための図である。

【 0 0 8 3 】

まず、前記タイミング制御部 5 0 0 は、前記測定同期信号 M s y n c のプリチャージ期間によって前記ゲート駆動部 2 0 0 の駆動を制御して、表示パネル 1 0 0 の全てのゲートライングループ G L i にゲートオフ電圧レベルのゲート信号 G S a , G S b が供給されるようにする。これと同時に、前記タイミング制御部 5 0 0 は、前記電圧設定信号 T V S に対応するテスト電圧 V t e s t がプリチャージ電圧供給ライン P V L に供給されるようにし、これと同時に、複数のデータ駆動集積回路 3 0 0 に内蔵されたセンシング部 3 2 0 のスイッチング部 3 2 2 を制御して、センシングライン S L i をプリチャージ電圧供給ライン P V L に接続させることによって、各センシングライン S L i にテスト電圧 V t e s t を充電する。

【 0 0 8 4 】

次に、前記タイミング制御部 5 0 0 は、前記測定同期信号 M s y n c のセンシング期間によってセンシング部 3 2 0 のスイッチング部 3 2 2 を制御して、センシングライン S L i をアナログ - デジタルコンバータ 3 2 4 に接続させる。これによって、各センシングライン S L i に接続されたアナログ - デジタルコンバータ 3 2 4 のそれぞれは、該当のセンシングライン S L i の電圧をデジタル変換して測定データ M s e n s i n g を生成し、生成された測定データ M s e n s i n g をタイミング制御部 5 0 0 に供給し、タイミング制御部 5 0 0 は、測定データ M s e n s i n g を誤差算出部 9 3 0 に供給する。

【 0 0 8 5 】

次に、前記タイミング制御部 5 0 0 は、前記電圧設定信号 T V S に応じて前記テスト電圧 V t e s t の電圧レベルを段階的に増加させながら、電圧レベルによる期間別に、前述した過程を繰り返して行うことによって、図 9 に示したように、テスト電圧 V t e s t の電圧レベルに対する測定データ M s e n s i n g を誤差算出部 9 3 0 に供給する。

【 0 0 8 6 】

次に、前記誤差算出部 9 3 0 は、前記テスト電圧 V t e s t の電圧レベルにおける測定データ M s e n s i n g に基づき、最小二乗法 (l e a s t s q u a r e m e t h o d) を用い、測定データ M s e n s i n g の散布度に基づいて、X と Y との間に存在する標本回帰線 ($y = a x + b$) からゲイン誤差 (a) 及びオフセット誤差 (b) を算出する。

【 0 0 8 7 】

具体的に、前記テスト電圧 V t e s t の電圧レベルによる測定データ M s e n s i n g による標本回帰線が、 " $y = a x + b$ " であれば、誤差の二乗の和は、下記の数式 2 の通りである。

【 0 0 8 8 】

【数 2】

$$f = \sum_{i=1}^n (ax + b - yi)^2$$

【 0 0 8 9 】

前記誤差算出部 9 3 0 は、下記の数式 3 のように、上記の数式 2 の関数 (f) の a、b

10

20

30

40

50

に対する偏微分値が 0 である a 、 b を求めることによって、前記ゲイン誤差 (a) 及びオフセット誤差 (b) を算出する。

【 0 0 9 0 】

【数 3】

$$f_a = \sum_{i=1}^n (2ax_i^2 + 2bx_i - 2x_i y_i), f_b = \sum_{i=1}^n (2ax_i + 2b - 2y_i)$$

$$f_a = f_b = 0$$

$$\left(\sum_{i=1}^n x_i^2 \right) a + \left(\sum_{i=1}^n x_i \right) b = \sum_{i=1}^n x_i y_i$$

10

$$\left(\sum_{i=1}^n x_i \right) a + \sum_{i=1}^n b = \sum_{i=1}^n y_i$$

$$\begin{pmatrix} \sum_{i=1}^n x_i^2 & \sum_{i=1}^n x_i \\ \sum_{i=1}^n x_i & n \end{pmatrix} \begin{pmatrix} a \\ b \end{pmatrix} = \begin{pmatrix} \sum_{i=1}^n x_i y_i \\ \sum_{i=1}^n y_i \end{pmatrix}$$

【 0 0 9 1 】

20

このとき、前記誤差算出部 930 は、前記テスト電圧 V_{test} の電圧レベルによって反復的に測定された測定データ $M_{sensing}$ を平均化して、上記の数式 2 の関数の従属変数 y_i に代入することによって、前記テスト電圧 V_{test} の電圧レベルによって間欠的に発生する測定データ $M_{sensing}$ のエラー値を補正するようになる。すなわち、前記誤差算出部 930 は、加算される測定データ $M_{sensing}$ と以前の測定データ $M_{sensing}$ とを比較して、正常範囲を超えると、該当の測定データ $M_{sensing}$ 値に平均測定データ $M_{sensing}$ 値を加算し、正常範囲であるときは、加算される測定データ $M_{sensing}$ と以前の測定データ $M_{sensing}$ とを加算するようになる。

【 0 0 9 2 】

30

なお、前記アナログ - デジタルコンバータ 324 自体のゲイン誤差及びオフセット誤差による線形性の問題により、ゲイン誤差 (a) 及びオフセット誤差 (b) の補正値は、理想的に補正されなければならない測定データ $M_{sensing}$ 値にずれを生じさせることがある。このようなずれを防止するために、前記誤差算出部 930 は、図 10 に示された C グラフのように、前記テスト電圧 V_{test} の電圧レベルに対して測定データ $M_{sensing}$ の線形性が維持される区間に分割して、区間別にゲイン誤差 (a) 及びオフセット誤差 (b) を演算して補正する。このように、前記区間別にゲイン誤差 (a) 及びオフセット誤差 (b) を演算して補正するようになれば、補正された測定データ $M_{sensing}$ 値は、図 11 に示された区間別に演算補正を行っていない D グラフと比べて、E グラフのように誤差が減少して、理想的な A グラフに近似化するようになる。

40

【 0 0 9 3 】

一方、前記誤差算出部 930 は、データ駆動集積回路 300 間のゲイン誤差 (a) 及びオフセット誤差 (b) を補正して、全てのアナログ - デジタルコンバータに共通のゲイン誤差 (a) 及びオフセット誤差 (b) を算出することができ、この場合、タイミング制御部 500 は、水平ラインのセンシング期間時に複数個のアナログ - デジタルコンバータ 324 のそれぞれから供給されるセンシングデータ S_{data} に、共通のゲイン誤差 (a) 及びオフセット誤差 (b) を適用して、補正されたセンシングデータを生成するようになる。

【 0 0 9 4 】

前述したような前記誤差算出部 930 は、最小二乗法を用いた回帰分析を通じて算出さ

50

れた各アナログ - デジタルコンバータ 3 2 4 に対するゲイン誤差 (a) 及びオフセット誤差 (b) を、タイミング制御部 5 0 0 に提供する。これによって、前記タイミング制御部 5 0 0 は、誤差算出部 9 3 0 によって提供される前記ゲイン誤差 (a) 及びオフセット誤差 (b) をメモリ 4 0 0 に保存し、前述した A D C ばらつき補正モードを終了する。ここで、各アナログ - デジタルコンバータ 3 2 4 に対するゲイン誤差 (a) 及びオフセット誤差 (b) は、ルックアップテーブル (L o o k U p T a b l e) を生成してメモリ 4 0 0 に保存することができる。

【 0 0 9 5 】

図 1 2 は、本発明に係るゲイン誤差及びオフセット誤差を適用した補正を行う前後のセンシングデータをデータ駆動集積回路別に比較して示す図であり、図 1 2 の (a) は、前記センシングデータにゲイン誤差及びオフセット誤差を適用した補正が行われた後のセンシングデータを示し、図 1 2 の (b) は、前記センシングデータにゲイン誤差及びオフセット誤差を適用した補正が行われていないセンシングデータを示す。

【 0 0 9 6 】

図 1 2 の (a) からわかるように、前記ゲイン誤差及びオフセット誤差が適用されて補正されたセンシングデータの場合、データ駆動集積回路間のばらつきが減少されたことがわかる。

【 0 0 9 7 】

図 1 3 は、複数のデータ駆動集積回路のセンシングデータ間のばらつきを説明するための図である。

【 0 0 9 8 】

図 1 3 からわかるように、複数のデータ駆動集積回路のそれぞれから出力されるセンシングデータ S d a t a の場合、アナログ - デジタルコンバータ 3 2 4 のゲイン誤差及びオフセット誤差によってデータ駆動集積回路 (D - I C # 1 ~ # 8) 毎にばらつきが発生するが、前述した A D C ばらつき補正モードによって算出されたゲイン誤差 (a) 及びオフセット誤差 (b) によって補正されたセンシングデータ S d a t a ' の場合、データ駆動集積回路 (D - I C # 1 ~ # 8) 毎にばらつきが減少したことを確認することができる。

【 0 0 9 9 】

なお、本発明の実施例に係る有機発光表示装置において、表示パネル 1 0 0 に形成された各画素 P の構造は、特許文献 1 乃至 3 に開示された画素構造からなることができる。この場合、本発明の実施例に係る有機発光表示装置は、前述したように、特許文献 1 乃至 3 に開示されたセンシング方法によってセンシングされた各画素に含まれた駆動トランジスタの特性変化に対するセンシングデータを補正することによって、アナログ - デジタルコンバータの出力ばらつきによる問題点を解決することができる。

【 0 1 0 0 】

以上で説明した本発明は、前述した実施例及び添付の図面に限定されるものではなく、本発明の技術的思想を逸脱しない範囲内で様々な置換、変形及び変更が可能であるということが、本発明の属する技術分野における通常の知識を有する者にとって明らかである。

【 符号の説明 】

【 0 1 0 1 】

- 1 0 0 表示パネル
- 2 0 0 ゲート駆動部
- 3 0 0 データ駆動集積回路
- 3 0 2 データ駆動部
- 3 2 0 センシング部
- 3 2 2 スイッチング部
- 3 2 4 アナログ - デジタルコンバータ
- 4 0 0 メモリ
- 5 0 0 タイミング制御部

10

20

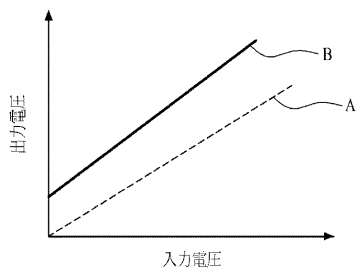
30

40

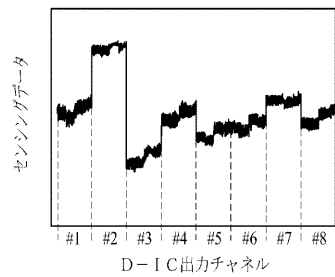
50

- 600 プリント回路基板
- 700 制御基板
- 900 誤差補正装置
- 910 測定同期信号生成部
- 920 テスト電圧設定部
- 930 誤差算出部

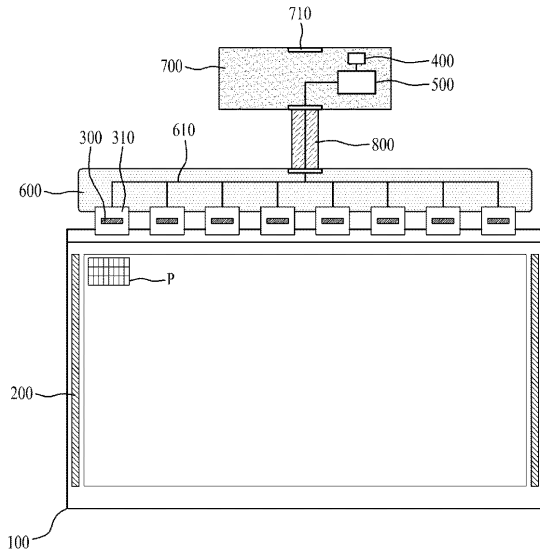
【図1】



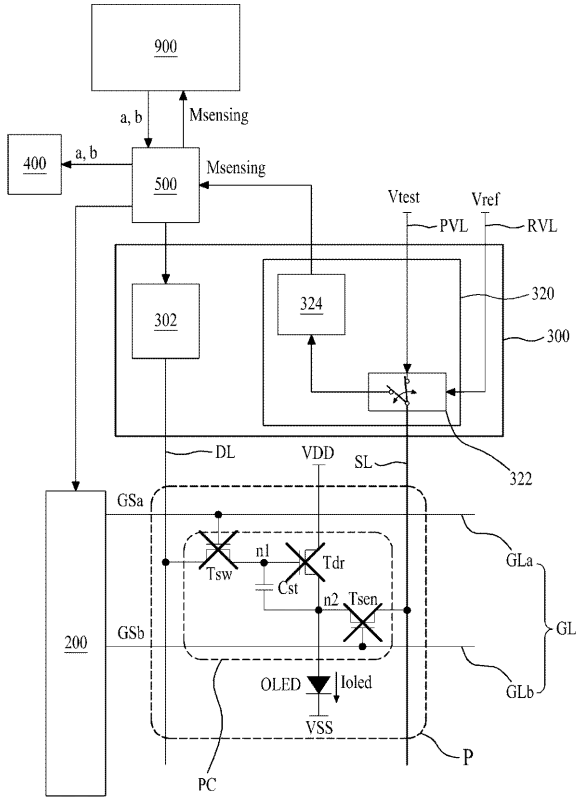
【図2】



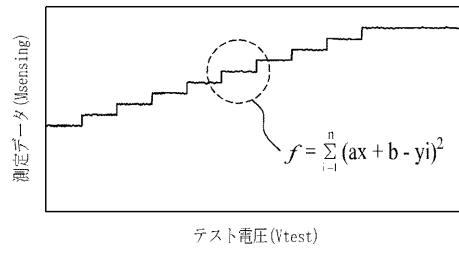
【図3】



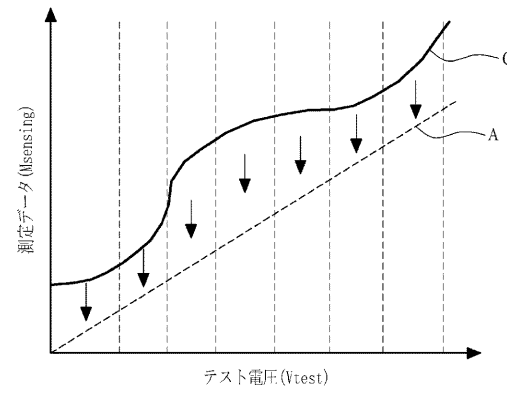
【図8】



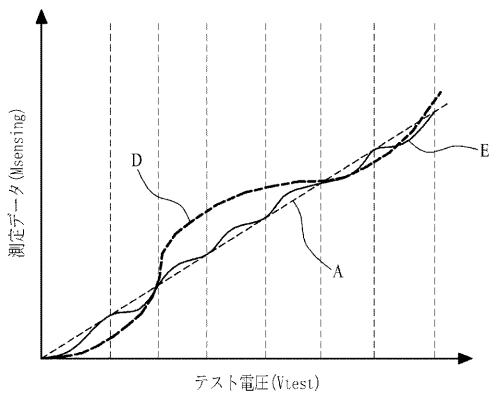
【図9】



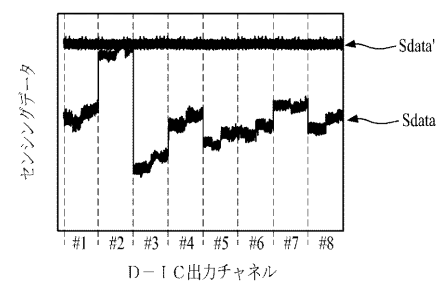
【図10】



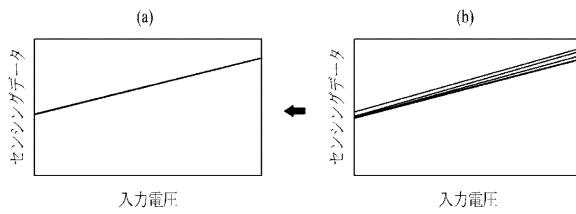
【図11】



【図13】



【図12】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/20 6 1 1 H
G 0 9 G 3/20 6 4 2 A
H 0 5 B 33/14 A

(72)発明者 尹 在 煥
大韓民国 4 6 1 - 8 2 2 京畿道 城南市 壽井區 太平二洞 3 2 6 1 - 1

審査官 中村 直行

(56)参考文献 特開2010-113153(JP,A)
特開2012-190023(JP,A)
特表2012-519881(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0

专利名称(译)	有机发光显示装置及其驱动方法		
公开(公告)号	JP5781145B2	公开(公告)日	2015-09-16
申请号	JP2013262171	申请日	2013-12-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	鄭載訓 尹在煥		
发明人	鄭載訓 尹在煥		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0842 G09G2320/0295 G09G2320/043		
FI分类号	G09G3/30.H G09G3/20.622.A G09G3/20.623.A G09G3/20.631.V G09G3/20.641.P G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH05 5C080/AA06 5C080/DD05 5C080/HH09 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB25 5C380/BA37 5C380/BA38 5C380/BB04 5C380/BC02 5C380/CA12 5C380/CA49 5C380/CB01 5C380/CC02 5C380/CC27 5C380/CC48 5C380/CD013 5C380/CF49 5C380/EA02		
代理人(译)	吉澤博		
审查员(译)	中村直之		
优先权	1020120153718 2012-12-26 KR		
其他公开文献	JP2014126873A		
外部链接	Espacenet		

摘要(译)

提供了一种能够可靠地补偿模数转换器之间的输出变化的有机发光显示装置。该数据驱动器将数据电压施加到数据线;栅极线和数据线以及显示面板,并且包括在所述感测线之间的交点形成的像素;栅极驱动器,用于向栅极线提供栅极信号和部件并且包括在通过感测线的像素中的驱动晶体管的特性变化的信息感测的模拟,以生成感测数据-数据驱动集成电路,其包括具有数字转换器的感测单元;模拟-数字转换器的增益误差和存储器与所述偏移误差存储;校正增益误差的基础和偏移误差上的感测数据,根据校正后的传感器数据,提供调制输入到数据输入数据的定时驱动集成电路还有一个控制单元。点域

(21) 出願番号	特願2013-262171 (P2013-262171)	(73) 特許権者	501426046
(22) 出願日	平成25年12月19日 (2013.12.19)		
(65) 公開番号	特開2014-126873 (P2014-126873A)		エルジー ディスプレイ カンパニー リミテッド
(43) 公開日	平成26年7月7日 (2014.7.7)		大韓民国 ソウル、ヨンドゥンポグ、ヨウイテロ 128
審査請求日	平成25年12月19日 (2013.12.19)	(74) 代理人	100094112
(31) 優先権主張番号	10-2012-0153718		弁理士 岡部 謙
(32) 優先日	平成24年12月26日 (2012.12.26)	(74) 代理人	100106183
(33) 優先権主張国	韓国 (KR)		弁理士 吉澤 弘司
		(72) 発明者	鄭載訓
			大韓民国 425-131 京畿道 安山市 禮園區 元谷洞 ラソン 1-チャ アパート デー-205