

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-49075

(P2010-49075A)

(43) 公開日 平成22年3月4日(2010.3.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 K	3K107
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 624B	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 623D	
	G09G 3/20 624A	
	G09G 3/20 622D	
審査請求 未請求 請求項の数 5 O L (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2008-213952 (P2008-213952)	(71) 出願人	306037311
(22) 出願日	平成20年8月22日 (2008.8.22)		富士フイルム株式会社
			東京都港区西麻布2丁目26番30号
		(74) 代理人	100079049
			弁理士 中島 淳
		(74) 代理人	100084995
			弁理士 加藤 和詳
		(74) 代理人	100085279
			弁理士 西元 勝一
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	高橋 俊朗
			神奈川県足柄上郡開成町牛島577番地
			富士フイルム株式会社内
		最終頁に続く	

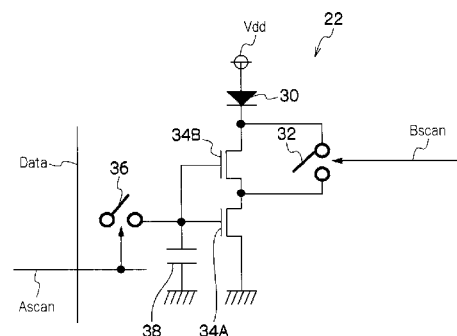
(54) 【発明の名称】 画素回路及び表示装置

## (57) 【要約】

【課題】周辺回路を複雑にすることなく、誤発光による画質低下を抑えると共に階調制御を容易にする。

【解決手段】画素回路22は、OLED30と、ノーマリオン特性であり電流駆動能力の低い順にOLED30のカソードに直列接続された高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bと、一端が高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bのゲートに各々接続され他端が接地されたコンデンサ38と、一端がデータラインDataに接続され他端がコンデンサ38の一端に接続された充電用スイッチ36と、一端がOLED30のカソードに接続され他端が高輝度用駆動トランジスタ34Aと低輝度用駆動トランジスタ34Bとの間に接続された電流バイパス用スイッチ32と、を備える。

【選択図】図2



**【特許請求の範囲】****【請求項 1】**

アノードが所定の電源に接続された発光ダイオードと、  
ノーマリオン特性であると共に電流駆動能力が異なり、且つ電流駆動能力の低い順に前記発光ダイオードのカソードに直列接続された複数の駆動トランジスタと、  
一端が前記複数の駆動トランジスタのゲートに各々接続された容量素子と、  
一端が画像データが出力されるデータラインに接続され、他端が前記容量素子の一端及び前記複数の駆動トランジスタのゲートに接続された、前記容量素子の充電用スイッチと、  
一端が前記発光ダイオードのカソードに接続され、他端が隣接する駆動トランジスタの間に接続された、少なくとも一つの電流バイパス用スイッチと、  
を備えた画素回路。

10

**【請求項 2】**

前記発光ダイオードが、有機 E L 素子である  
請求項 1 記載の画素回路。

**【請求項 3】**

前記所定の電源と前記発光ダイオードとの間に、黒表示する場合にオフする黒表示用スイッチをさらに備えた  
請求項 1 又は請求項 2 記載の画素回路。

**【請求項 4】**

20

複数の前記請求項 1 ~ 請求項 3 の何れか 1 項に記載の画素回路と、  
予め定めたフレーム期間のうち前記データラインに画像データが出力されているデータ出力期間に前記充電用スイッチをオンする充電用スイッチ制御手段と、  
前記フレーム期間のうち前記データ出力期間終了後の駆動トランジスタ駆動期間に、前記画像データに応じて前記電流バイパス用スイッチのオンオフを制御する電流バイパス用スイッチ制御手段と、  
を備えた表示装置。

**【請求項 5】**

前記フレーム期間が前記複数の駆動トランジスタの個数に応じて分割され、  
前記充電用スイッチ制御手段は、各分割期間の前記データ出力期間に前記充電用スイッチをオンし、  
前記電流バイパス用スイッチ制御手段は、各分割期間の前記データ出力期間終了後の駆動トランジスタ駆動期間に、対応する前記電流バイパス用スイッチをオンする  
請求項 4 記載の表示装置。

30

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、画素回路及び表示装置に係り、特に、発光ダイオードを用いた画素回路及び表示装置に関する。

**【背景技術】**

40

**【0002】**

近年、表示素子として有機 E L (エレクトロルミネッセンス) 素子 (以下、O L E D : Organic light-emitting diode) を用いた表示装置が注目されており、O L E D を駆動する回路等で様々な技術が提案されている (例えば特許文献 1、2 参照)。この O L E D を駆動させるためには、例えば図 10 に示すように、最低 2 つの T F T (Thin Film Transistor) で構成される駆動トランジスタが必要となる。図 10 に示す画素回路 100 では、スキャンライン 102 にスキャン信号が出力されてスイッチングトランジスタ 104 がオンし、データライン 106 にデータ信号 (画像信号) が出力されると、データ信号に応じて保持容量素子 108 が充電される。そして、スイッチングトランジスタ 104 がオフされると、保持容量素子 108 に充電

50

されたデータ信号に応じた電圧が駆動トランジスタ 110 のゲートに印加される。これにより、画像に応じた輝度で O L E D 112 が発光する。

【0003】

O L E D 112 は、液晶と異なって電流駆動素子であり、その輝度は駆動トランジスタのゲート - ソース間電圧  $V_{gs}$  で制御する。すなわち、O L E D 112 は、ゲート - ソース間電圧に応じて流れるドレイン電流に応じた輝度で発光する。このため、駆動トランジスタ 110 のゲート - ソース間電圧とドレイン電流との関係を示す駆動特性がシフトする（以下、特性シフト）と表示パネルの輝度が変化してしまう。従って、各画素の駆動トランジスタに求められる特性としては、各駆動トランジスタの信頼性が高いこと、すなわち通電による特性シフトが発生したり電荷の移動度に変化が発生したりするなどの特性変化が少なくことと、輝度ムラがなく面内均一性があること、すなわち各駆動トランジスタの特性のバラツキが少ないことの 2 点が挙げられる。

10

【0004】

I G Z O ( I n - G a - Z n - O ) など構成された無機酸化物の T F T を O L E D の画素回路に用いた場合、上記の駆動トランジスタに求められる特性のうち、面内均一性に関しては優れていることが報告されている ( P r o c e e d i n g s o f 2007 International TFT Conferennce、Rome、Italy 7.2 )。

【0005】

また、無機酸化物の T F T ではノーマリオン特性、すなわちゲート - ソース間電圧がゼロでもドレイン電流が流れる特性になりやすく、上記の信頼性に関しては、ノーマリオン特性を示す T F T の方が、特性シフトが小さい傾向を示し駆動トランジスタに適している。

20

【特許文献 1】特開 2004 - 54200 号公報

【特許文献 2】特開 2003 - 317961 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、ノーマリオン特性を示す T F T を上記特許文献 1 ~ 3 に記載されたような O L E D の画素回路に用いた場合、漏れ電流が流れて O L E D が誤発光し、画質が低下してしまう。このため、例えばデータラインを制御するデータドライバの接地線を 0 V より低い電位とするためにマイナス電源が必要になる等、周辺回路が複雑になる、という問題があった。また、ノーマリオン特性を示す T F T を用いた場合、特性シフトにより階調制御が困難になる、という問題もあった。

30

【0007】

本発明は上記問題点を解決するためになされたものであり、周辺回路を複雑にすることなく、誤発光による画質低下を抑えると共に階調制御を容易にすることが可能な画素回路及び表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記課題を解決するため、請求項 1 記載の発明の画素回路は、アノードが所定の電源に接続された発光ダイオードと、ノーマリオン特性であると共に電流駆動能力が異なり、且つ電流駆動能力の低い順に前記発光ダイオードのカソードに直列接続された複数の駆動トランジスタと、一端が前記複数の駆動トランジスタのゲートに各々接続された容量素子と、一端が画像データが出力されるデータラインに接続され、他端が前記容量素子の一端及び前記複数の駆動トランジスタのゲートに接続された、前記容量素子の充電用スイッチと、一端が前記発光ダイオードのカソードに接続され、他端が隣接する駆動トランジスタの間に接続された、少なくとも一つの電流バイパス用スイッチと、を備えたことを特徴とする。

40

【0009】

50

この発明によれば、特性シフトが少ないノーマリオン特性であると共に電流駆動能力が異なり、且つ電流駆動能力の低い順に発光ダイオードのカソードに直列接続された複数の駆動トランジスタと、発光ダイオードのカソードに接続され、他端が隣接する駆動トランジスタの間に接続された電流バイパス用スイッチと、を備えた構成としている。なお、請求項 2 に記載したように、前記発光ダイオードが、有機 EL 素子である構成とすることができる。

【0010】

このように、ノーマリオン特性の複数の駆動トランジスタを用いるため、特性シフトが少なく発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができる。また、所望の階調領域を異なる駆動特性の複数の駆動トランジスタで分担することが可能となるため、階調数の低下を防ぐことができ、階調制御を容易にすることができる。

10

【0011】

なお、請求項 3 に記載したように、前記所定の電源と前記発光ダイオードとの間に、黒表示する場合にオフする黒表示用スイッチをさらに備えた構成としてもよい。

【0012】

請求項 4 に記載の表示装置は、複数の前記請求項 1 ～ 請求項 3 の何れか 1 項に記載の画素回路と、予め定めたフレーム期間のうち前記データラインに画像データが出力されているデータ出力期間に前記充電用スイッチをオンする充電用スイッチ制御手段と、前記フレーム期間のうち前記データ出力期間終了後の駆動トランジスタ駆動期間に、前記画像データに応じて前記電流バイパス用スイッチのオンオフを制御する電流バイパス用スイッチ制御手段と、を備えたことを特徴とする。

20

【0013】

この発明によれば、特性シフトが少ないノーマリオン特性であると共に電流駆動能力が異なり、且つ電流駆動能力の低い順に所定の電源と前記発光ダイオードのアノードとの間に直列接続された複数の駆動トランジスタと、所定の電源に接続され、他端が隣接する駆動トランジスタの間に接続された電流バイパス用スイッチと、を備えた構成の画素回路を備えているため、発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができると共に、階調数の低下を防ぐことができ、階調制御を容易にすることができる。

【0014】

なお、請求項 5 に記載したように、前記フレーム期間が前記複数の駆動トランジスタの個数に応じて分割され、前記充電用スイッチ制御手段は、各分割期間の前記データ出力期間に前記充電用スイッチをオンし、前記電流バイパス用スイッチ制御手段は、各分割期間の前記データ出力期間終了後の駆動トランジスタ駆動期間に、対応する前記電流バイパス用スイッチをオンするようにしてもよい。

30

【発明の効果】

【0015】

本発明によれば、周辺回路を複雑にすることなく、誤発光による画質低下を抑えると共に階調制御を容易にすることが可能になる、という効果を有する。

【発明を実施するための最良の形態】

【0016】

以下、図面を参照して本発明の実施形態について説明する。

40

【0017】

図 1 には、本実施形態に係る表示装置 10 の概略構成図を示した。この表示装置 10 は、OLED を用いた表示パネル 12、第一の走査線駆動回路 14、第二の走査線駆動回路 16、及びデータ線駆動回路 20 を含んで構成されている。

【0018】

表示パネル 12 は、N 行 M 列分の画素回路 22<sub>11</sub> ~ 22<sub>NM</sub> を備えている。第一の走査線駆動回路 14 と 1 行目の画素回路 22<sub>11</sub> ~ 22<sub>1M</sub> とは、第一の走査線 A s c a n 1 により接続されており、第一の走査線駆動回路 14 と 2 行目の画素回路 22<sub>21</sub> ~ 22<sub>2M</sub> とは、第一の走査線 A s c a n 2 により接続されており、以下同様に、第一の走査線

50

駆動回路 1 4 と N 行目の画素回路 2 2<sub>N 1</sub> ~ 2 2<sub>N M</sub> とは、第一の走査線 A s c a n N により接続されている。

【 0 0 1 9 】

第二の走査線駆動回路 1 6 と 1 行目の画素回路 2 2<sub>1 1</sub> ~ 2 2<sub>1 M</sub> とは、第二の走査線 B s c a n 1 により接続されており、第二の走査線駆動回路 1 6 と 2 行目の画素回路 2 2<sub>2 1</sub> ~ 2 2<sub>2 M</sub> とは、第二の走査線 B s c a n 2 により接続されており、以下同様に、第二の走査線駆動回路 1 6 と N 行目の画素回路 2 2<sub>N 1</sub> ~ 2 2<sub>N M</sub> とは、第二の走査線 B s c a n N により接続されている。

【 0 0 2 0 】

データ線駆動回路 2 0 と 1 列目の画素回路 2 2<sub>1 1</sub> ~ 2 2<sub>N 1</sub> とは、データ線 D a t a 1 により接続されており、データ線駆動回路 2 0 と 2 列目の画素回路 2 2<sub>1 2</sub> ~ 2 2<sub>N 2</sub> とは、データ線 D a t a 2 により接続されており、以下同様に、データ線駆動回路 2 0 と M 列目の画素回路 2 2<sub>1 M</sub> ~ 2 2<sub>N M</sub> とは、データ線 D a t a M により接続されている。

10

【 0 0 2 1 】

なお、各画素回路は同一構成であるため、画素回路を特に限定しない場合には、単に画素回路 2 2 と称する。また、データ線、第一の走査線、第二の走査線についても、特に限定しない場合には、それぞれ単に D a t a 、 A s c a n 、 B s c a n と称する。

【 0 0 2 2 】

図 2 には、画素回路 2 2 の回路図を示した。同図に示すように、画素回路 2 2 は、O L E D 3 0 、電流バイパス用スイッチ 3 2 、高輝度用駆動トランジスタ 3 4 A 、低輝度用駆動トランジスタ 3 4 B 、充電用スイッチ 3 6 、及びコンデンサ 3 8 を含んで構成されている。

20

【 0 0 2 3 】

O L E D 3 0 のアノードは、所定の電源 V d d に接続されており、カソードは、低輝度用駆動トランジスタ 3 4 B のドレインに接続されている。高輝度用駆動トランジスタ 3 4 A のドレインは、低輝度用駆動トランジスタ 3 4 B のソースに接続されており、高輝度用駆動トランジスタ 3 4 A のソースは接地されている。すなわち、O L E D 3 0 のカソードに、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B が直列接続されている。なお、電流駆動能力が低い方の低輝度用駆動トランジスタ 3 4 B が O L E D 3 0 のカソードに接続される。

30

【 0 0 2 4 】

電流バイパス用スイッチ 3 2 の一端は、O L E D 3 0 のカソードに接続され、他端は、高輝度用駆動トランジスタ 3 4 A と低輝度用駆動トランジスタ 3 4 B との間、すなわち高輝度用駆動トランジスタ 3 4 A のドレイン及び低輝度用駆動トランジスタ 3 4 B のソースに接続されている。

【 0 0 2 5 】

高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲートは、コンデンサ 3 8 の一端が接続されている。コンデンサ 3 8 の他端は接地されている。コンデンサ 3 8 は、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲート - ソース間電圧を保持する機能を有する。

40

【 0 0 2 6 】

充電用スイッチ 3 6 の一端は、データ線 D a t a に接続されており、他端は、コンデンサ 3 8 の一端、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲートに接続されている。

【 0 0 2 7 】

データ線 D a t a には、データ線駆動回路 2 0 の図示しない電圧供給回路により、画素回路 2 2 で表示すべき画素の画像データ（輝度値）に応じた電流が出力される。この電圧供給回路は、図示は省略したが、画像データに応じた電圧を出力する電圧源と、O L E D 3 0 を発光させるための所定期間においてオンするスイッチと、を含む構成である。

【 0 0 2 8 】

50

高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B は、ノーマリオン特性、すなわちゲート - ソース間電圧が 0 V であってもドレイン電流が流れる特性である、無機酸化物の T F T で構成されている。

【 0 0 2 9 】

図 3 には、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B の特性を示すものとして、ゲート - ソース間電圧とドレイン電流との関係を示す駆動特性の特性図を示した。同図において、実線で示す駆動特性 4 4 A が高輝度用駆動トランジスタ 3 4 A の特性を示し、一点鎖線で示す駆動特性 4 4 B が低輝度用駆動トランジスタ 3 4 B の特性を示している。

【 0 0 3 0 】

ここで、O L E D 3 0 が最大輝度で発光するときの駆動電流を  $1 \mu A (1 \times 10^{-6} A)$  とすると、駆動特性 4 4 A のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、ゲート - ソース間電圧  $V_{gs} = 0 V$  でドレイン電流  $I_D$  が  $1 \times 10^{-8} A$  となり、O N / O F F 比が 1 0 0 : 1 となる。このため、O L E D 3 0 のような電流駆動型の発光素子においては、コントラストが低下するだけでなく、階調数も制限されてしまう。

【 0 0 3 1 】

一方、ゲート - ソース間電圧  $V_{gs} = 0 V$  におけるドレイン電流  $I_D$  を低下させるために、駆動特性 4 4 B のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、高輝度で発光させるために必要な電圧が非常に高くなってしまい、消費電力が増大してしまう。

【 0 0 3 2 】

そこで、本実施形態では、図 3 に示すように、高階調領域 4 6 A においては、高輝度用駆動トランジスタ 3 4 A により O L E D 3 0 を駆動し、低階調領域 4 6 B においては、低輝度用駆動トランジスタ 3 4 B により O L E D 3 0 を駆動する。これにより、コントラストの低下や階調数が制限されるのを防ぐことができると共に、消費電力の増大を抑制することができる。

【 0 0 3 3 】

なお、駆動トランジスタのゲート幅を  $W$ 、ゲート長を  $L$  とした場合に、 $W / L$  比を調整することにより、図 3 の駆動特性 4 4 A のような高輝度用駆動トランジスタ 3 4 A、駆動特性 4 4 B のような低輝度用駆動トランジスタ 3 4 B を作製することができる。すなわち、 $W / L$  を大きくすると所定のゲート - ソース間電圧に対してドレイン電流が多く流れるトランジスタを作製することができ、 $W / L$  を小さくすると所定のゲート - ソース間電圧に対してドレイン電流が少ないトランジスタを作製することができる。

【 0 0 3 4 】

高輝度用駆動トランジスタ 3 4 A、低輝度用駆動トランジスタ 3 4 B として用いる T F T は、例えば非特許文献としての“ A P P L I E D P H Y S I C S L E T T E R S 9 2 , 1 3 3 5 0 3 2 0 0 8 ”に記載された方法により作製することができる。

【 0 0 3 5 】

一方、電流バイパス用スイッチ 3 2 は、本実施形態では、ノーマリオフ型、すなわちゲート - ソース間電圧が 0 V の場合はドレイン電流が流れない図 4 に示すような駆動特性の T F T により構成される。これは、ゲート - ソース間電圧が 0 V の場合にドレイン電流が流れることにより O L E D 3 0 が誤発光するのを防ぐためである。このような T F T は、例えば非特許文献としての“ A P P L I E D P H Y S I C S L E T T E R S 9 1 , 0 9 1 9 1 0 2 0 0 7 ”に記載された方法により作製することができる。なお、電流バイパス用スイッチ 3 2 をノーマリオフ型の T F T とすることにより、特性シフトが発生する場合があるが、電流バイパス用スイッチ 3 2 は、単にスイッチとして用いるので、特性シフトが発生してもそのマージンを見込んで適切にオンオフできる範囲で制御すれば特に問題はない。

【 0 0 3 6 】

次に、画素回路 22 の具体的な動作について説明する。

【0037】

図 5 には、第一の走査線 A s c a n、第二の走査線 B s c a n、データ線 D a t a に出力される信号のタイミングチャートを示した。

【0038】

図 5 において、 $t_1 \sim t_5$  まだが 1 フレームの期間であり、本実施形態においては、1 フレームを高輝度用駆動トランジスタ 34 A の駆動期間と低輝度用駆動トランジスタ 34 B の駆動期間とに分割して各駆動トランジスタを別々に駆動する。従って、O L E D 30 の発光輝度は、高輝度用駆動トランジスタ 34 A の駆動期間における発光と低輝度用駆動トランジスタ 34 B の駆動期間における発光とを足し合わせた輝度となる。従って、データ線駆動回路 20 では、最終的に O L E D 30 が画像データに応じた輝度で発光するように、高輝度用駆動トランジスタ 34 A を駆動するための高輝度用駆動電流と低輝度用駆動トランジスタ 34 B を駆動するための低輝度用駆動電流とに分けて供給する。なお、高輝度用駆動トランジスタ 34 A の駆動期間と低輝度用駆動トランジスタ 34 B の駆動期間との比は、O L E D 30 が良好に発光される比であれば特に限定されるものではない。

【0039】

まず、 $t_1 - t_2$  のデータ出力期間（高輝度用 T F T 書き込み期間）で、データ線駆動回路 20 により画像データに応じて定められた高輝度用駆動電流がデータ線 D a t a に出力される。また、これと同期して、第一の走査線駆動回路 14 により第一の走査線 A s c a n がハイレベルとされる。これにより、充電用スイッチ 36 がオンし、データ線 D a t a に出力された高輝度用駆動電流が図 6 ( A ) に示す経路 R 1 を流れるため、コンデンサ 38 が充電される。

【0040】

そして、コンデンサ 38 が充電され、高輝度用 T F T 書き込み期間が終了すると、 $t_2 - t_3$  の駆動トランジスタ駆動期間（高輝度用 T F T 通電期間）では、データ線駆動回路 20 からデータ線 D a t a への画像データの出力がオフされると共に、第一の走査線駆動回路 14 により第一の走査線 A s c a n がローレベルとされ、充電用スイッチ 36 がオフする。また、これと同期して、第二の走査線駆動回路 16 により第二の走査線 B s c a n がハイレベルとされる。これにより、電流バイパス用スイッチ 32 がオンし、また、高輝度用駆動トランジスタ 34 A のゲート - ソース間には、充電されたコンデンサ 38 により駆動電圧が印加されているため、図 6 ( B ) に示す経路 R 2 に電流が流れ、O L E D 30 が発光する。O L E D 30 は、高輝度用駆動トランジスタ 34 A のゲート - ソース間電圧に応じた輝度、すなわち高輝度用駆動トランジスタ 34 A のドレイン電流に応じた輝度で発光する。なお、低輝度用駆動トランジスタ 34 B のゲート - ソース間にも充電されたコンデンサ 38 により駆動電圧が印加されているが、電流バイパス用スイッチ 32 の方がオン抵抗が低いいため、低輝度用駆動トランジスタ 34 B がバイパスされることとなる。

【0041】

高輝度用 T F T 通電期間が終了すると、第二の走査線駆動回路 16 により第二の走査線 B s c a n がローレベルとされる。

【0042】

そして、 $t_3 - t_4$  の期間（低輝度用 T F T 書き込み期間）で、データ線駆動回路 20 により画像データに応じて定められた低輝度用駆動電流がデータ線 D a t a に出力される。また、これと同期して、第一の走査線駆動回路 14 により第一の走査線 A s c a n が再びハイレベルとされる。これにより、充電用スイッチ 36 が再びオンし、データ線 D a t a に出力された低輝度用駆動電流が図 7 ( A ) に示す経路 R 3 を流れるため、コンデンサ 38 が充電される。

【0043】

そして、コンデンサ 38 が充電され、低輝度用 T F T 書き込み期間が終了すると、 $t_4 - t_5$  期間（低輝度用 T F T 通電期間）では、データ線駆動回路 20 からデータ線 D a t a への画像データの出力がオフされ、第一の走査線駆動回路 14 により第一の走査線 A

10

20

30

40

50

s c a n がローレベルとされ、充電用スイッチ 3 6 がオフする。また、第二の走査線 B s c a n はローレベルとされたままである。

【 0 0 4 4 】

これにより、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲート - ソース間には、充電されたコンデンサ 3 8 により駆動電圧が印加されているため、図 7 ( B ) に示す経路 R 4 に電流が流れ、O L E D 3 0 が発光する。なお、電流駆動能力が低い低輝度用駆動トランジスタ 3 4 B が O L E D 3 0 のカソードに接続されているため、O L E D 3 0 を流れる電流は、低輝度用駆動トランジスタ 3 4 B に律速となり O L E D 3 0 は、低輝度用駆動トランジスタ 3 4 B のゲート - ソース間電圧に応じた輝度、すなわち低輝度用駆動トランジスタ 3 4 B のドレイン電流に応じた輝度で発光する。

10

【 0 0 4 5 】

このような処理が 1 行目の画素回路 2 2 <sub>1 1</sub> ~ 2 2 <sub>1 M</sub> から N 行目の画素回路 2 2 <sub>N 1</sub> ~ 2 2 <sub>N M</sub> まで順次走査されて実行されることにより、表示パネル 1 2 に画像が表示される。

【 0 0 4 6 】

このように、本実施形態では、ノーマリオン特性の高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B を直列接続すると共に、低輝度用駆動トランジスタ 3 4 B をバイパスする電流バイパス用スイッチ 3 2 を備えた構成とし、高輝度領域と低輝度領域とで各駆動トランジスタを駆動するため、周辺回路を複雑にすることなく、コントラストの低下を抑え、階調制御を容易にすることができる。

20

【 0 0 4 7 】

なお、本実施形態では、2 個の駆動トランジスタを直列接続して O L E D 3 0 を発光させる構成について説明したが、3 個以上の駆動トランジスタを直列接続して O L E D 3 0 を発光させる構成としてもよい。

【 0 0 4 8 】

このような構成の画素回路 2 2 A を図 8 に示した。図 8 に示す画素回路 2 2 A は、3 個の電流駆動能力が異なる高輝度用駆動トランジスタ 3 4 A、中輝度用駆動トランジスタ 3 4 C、低輝度用駆動トランジスタ 3 4 B を、O L E D 3 0 のカソードに直列接続している。なお、高輝度用駆動トランジスタ 3 4 A が最も電流駆動能力が高く、低輝度用駆動トランジスタ 3 4 B が最も電流駆動能力が低い。また、電流バイパス用スイッチ 3 2 A が、O L E D 3 0 のカソードと、高輝度用駆動トランジスタ 3 4 A と中輝度用駆動トランジスタ 3 4 C との間に接続され、電流バイパス用スイッチ 3 2 B が、O L E D 3 0 のカソードと、中輝度用駆動トランジスタ 3 4 C と低輝度用駆動トランジスタ 3 4 B との間に接続されている。この場合、図 1 の表示装置 1 0 に第三の走査線駆動回路をさらに設け、第三の走査線 C s c a n を介して電流バイパス用スイッチ 3 2 B を制御する構成とすればよい。

30

【 0 0 4 9 】

このような構成の場合、高輝度で O L E D 3 0 を発光させる場合には、電流バイパス用スイッチ 3 2 A のみをオンして高輝度用駆動トランジスタ 3 4 A のみに電流を流し、中輝度で O L E D 3 0 を発光させる場合には、電流バイパス用スイッチ 3 2 B のみをオンして中輝度用駆動トランジスタ 3 4 C 及び高輝度用駆動トランジスタ 3 4 B に電流を流し、低輝度で O L E D 3 0 を発光させる場合には、電流バイパス用スイッチ 3 2 A、3 2 B をともにオフして低輝度用駆動トランジスタ 3 4 B、中輝度用駆動トランジスタ 3 4 C、高輝度用駆動トランジスタ 3 4 A に電流を流すようにすればよい。

40

【 0 0 5 0 】

また、図 9 に示す画素回路 2 2 B のように、所定の電源 V d d と O L E D 3 0 のアノードとの間に表示パネル 1 2 全体を黒表示にする場合にオフし、その他の場合にオンする黒表示用スイッチ 4 0 を設けた構成としてもよい。この場合、図 1 の表示装置 1 0 に第三の走査線駆動回路をさらに設け、第三の走査線 C s c a n を介して黒表示用スイッチ 4 0 を制御する構成とすればよい。

【 0 0 5 1 】

50



このように、表示パネル 1 2 全体を黒表示にしたい場合、すなわち全ての O L E D 3 0 の発光をオフしたい場合には、黒表示用スイッチ 4 0 を全てオフにすることにより、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B によるオフ電流が O L E D 3 0 に流れるのをより確実に防止することができる。

【図面の簡単な説明】

【 0 0 5 2 】

【図 1】表示装置の概略構成図である。

【図 2】画素回路の回路図である。

【図 3】ノーマリオン特性の高輝度用駆動トランジスタ及び低輝度用駆動トランジスタのゲート - ソース間電圧とドレイン電流との関係を示す特性図である。

10

【図 4】ノーマリオフ特性の充電用スイッチの特性図である。

【図 5】第一の走査線 A s c a n、第二の走査線 B s c a n、データ線 D a t a のタイミングチャートである。

【図 6】( A ) は充電時の電流の流れについて説明するための図、( B ) は高輝度発光時における電流の流れについて説明するための図である。

【図 7】( A ) は充電時の電流の流れについて説明するための図、( B ) は低輝度発光時における電流の流れについて説明するための図である。

【図 8】第 1 の変形例に係る画素回路の回路図である。

【図 9】第 2 の変形例に係る画素回路の回路図である。

【図 1 0】従来の O L E D 駆動回路の回路図である。

20

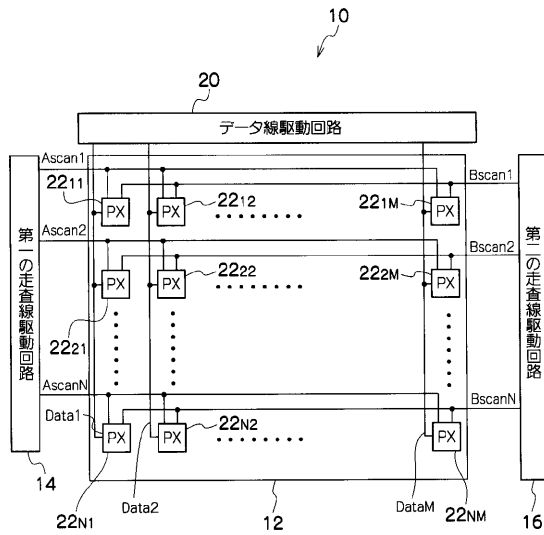
【符号の説明】

【 0 0 5 3 】

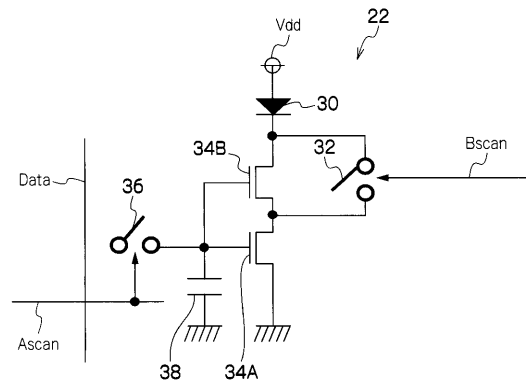
1 0            表示装置  
 1 2            表示パネル  
 1 4            第一の走査線駆動回路  
 1 6            第二の走査線駆動回路  
 2 0            データ線駆動回路  
 2 2、2 2 B、2 2 C            画素回路  
 3 2            電流バイパス用スイッチ  
 3 4 A            高輝度用駆動トランジスタ  
 3 4 B            低輝度用駆動トランジスタ  
 3 6            充電用スイッチ  
 3 8            コンデンサ  
 4 0            黒表示用スイッチ  
 A s c a n            第一の走査線  
 B s c a n            第二の走査線  
 D a t a            データ線

30

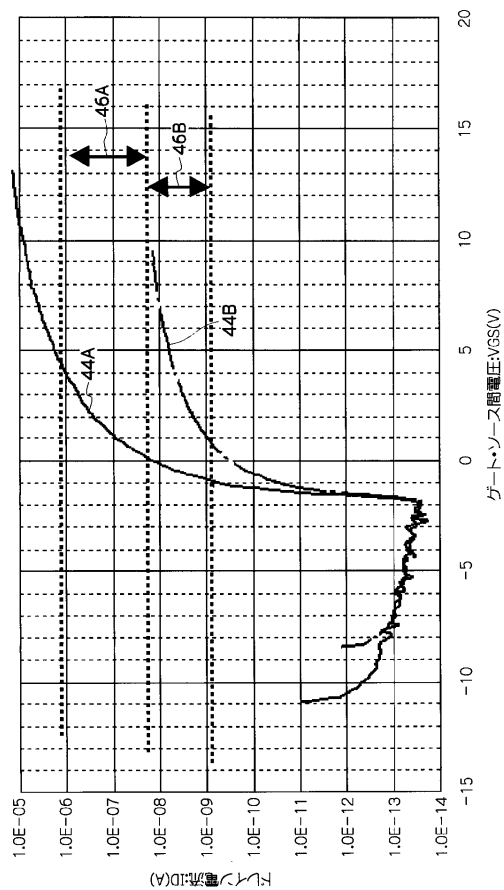
【図 1】



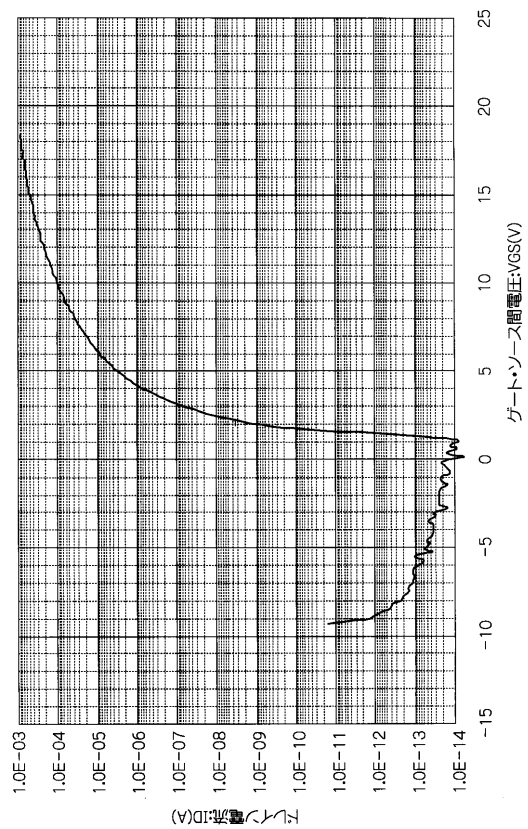
【図 2】



【図 3】

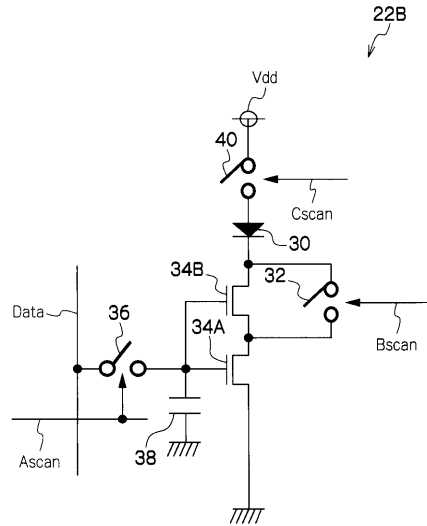


【図 4】

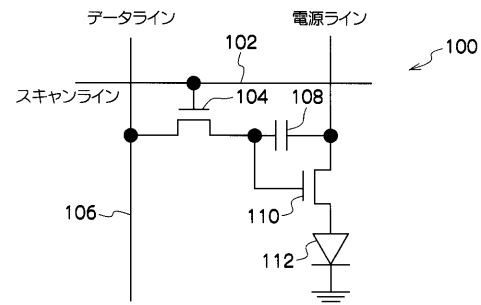




【図 9】



【図 10】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/30	J
H 0 5 B	33/14	A

F ターム(参考) 3K107 AA01 BB01 CC31 CC33 CC45 EE03 HH04 HH05  
5C080 AA06 BB05 DD01 DD03 DD26 EE28 FF07 FF11 HH21 JJ02  
JJ03 JJ04 JJ05

专利名称(译)	像素电路和显示设备		
公开(公告)号	<a href="#">JP2010049075A</a>	公开(公告)日	2010-03-04
申请号	JP2008213952	申请日	2008-08-22
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	高橋俊朗		
发明人	高橋 俊朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/20.624.B G09G3/20.623.D G09G3/20.624.A G09G3/20.622.D G09G3/20.642.E G09G3/20.641.D G09G3/20.611.A G09G3/30.J H05B33/14.A G09G3/3241 G09G3/3266 G09G3/3283 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/CC45 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD01 5C080/DD03 5C080/DD26 5C080/EE28 5C080/FF07 5C080/FF11 5C080/HH21 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AA03 5C380/AB06 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA38 5C380/BA46 5C380/BB02 5C380/BB23 5C380/BB25 5C380/BD02 5C380/CA12 5C380/CA13 5C380/CB01 5C380/CB26 5C380/CC02 5C380/CC11 5C380/CC27 5C380/CC28 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD012 5C380/CD014 5C380/CD015 5C380/CD016 5C380/DA02 5C380/DA06 5C380/DA09 5C380/DA16 5C380/DA46 5C380/HA12 5C380/HA13		
代理人(译)	中岛敦 福田浩		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：抑制由错误发射引起的图像质量下降，并且在不使外围电路复杂化的情况下容易地控制灰度。解决方案：像素电路22包括：OLED（有机发光二极管）30；用于高亮度的驱动晶体管34A和用于低亮度的驱动晶体管34B，具有常通特性并且以电流驱动到OLED30的阴极的较低能力的顺序串联连接；电容器38，其一端连接到驱动晶体管34A的每个栅极以获得高亮度；以及驱动晶体管34B，用于低亮度并且另一端子接地；充电开关36，其一端连接数据线Data，另一端连接电容38的一端；电流旁路开关32的一端连接到OLED 30的阴极，另一端连接在高亮度驱动晶体管34A和低亮度驱动晶体管34B之间。

