

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号

特開2007-34288

(P2007-34288A)

(43) 公開日 平成19年2月8日(2007.2.8)

(51) Int. Cl.			F 1			テーマコード (参考)	
G09G	3/30	(2006.01)	G09G	3/30	J	3K107	
H01L	51/50	(2006.01)	H05B	33/14	A	5C080	
G09G	3/20	(2006.01)	G09G	3/20	612L		
			G09G	3/20	612R		
			G09G	3/20	622E		
			審査請求 有		請求項の数 13	O.L.	(全 17 頁) 最終頁に続く

(21) 出願番号	特願2006-189074 (P2006-189074)	(71) 出願人	590002817 三星エスディアイ株式会社 大韓民国京畿道水原市靈通区▲しん▼洞5 75番地
(22) 出願日	平成18年7月10日 (2006. 7. 10)	(74) 代理人	100095957 弁理士 龟谷 美明
(31) 優先権主張番号	10-2005-0066946	(74) 代理人	100096389 弁理士 金本 哲男
(32) 優先日	平成17年7月22日 (2005. 7. 22)	(72) 発明者	鄭 賢容 大韓民国京畿道水原市靈通区新洞575番 地 三星エスディアイ株式会社内
(33) 優先権主張国	韓国 (KR)	F ターム (参考)	3K107 AA01 BB01 CC42 CC45 EE03 EE59 HH00 5C080 AA06 BB05 DD22 DD26 JJ02 JJ03 JJ04 JJ06

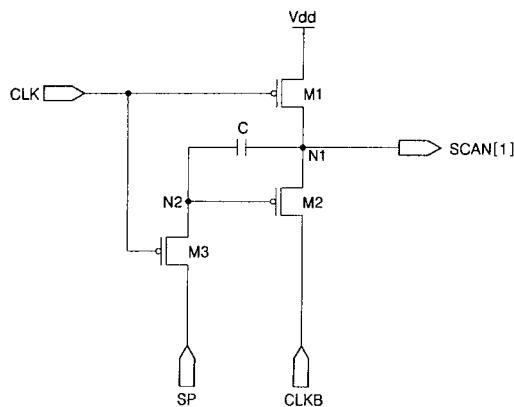
(54) 【発明の名称】有機電界発光表示装置

(57) 【要約】

【課題】SOP型の有機電界発光表示装置に係る走査駆動部を提供する。

【解決手段】複数の画素を有する画素部12と、複数のフリップフロップを有する走査駆動部14と、画素にデータ信号を印加するデータ駆動部20と、発光制御信号を印加する発光制御駆動部16とを備え、それぞれのフリップフロップは、正の電源電圧Vddと第1のノードN1との間に連結され、ゲート端子に入力される制御信号のレベル状態によりオン、オフ動作を行う第1のトランジスタM1と、第2のノードN2に第1の電極が連結され、ゲート端子に入力される制御信号のレベル状態により第2の電極に印加される入力信号を伝達する第3のトランジスタM3と、第1のノードN1と反転された制御信号ラインとの間に連結され、ゲート端子に連結した第2のノードN2のレベル状態によりオン、オフ動作を行う第2のトランジスタM2とを含む有機電界発光表示装置が提供される。

【選択図】図4 A



【特許請求の範囲】

【請求項 1】

所定の映像を表示する複数の画素を有する画素部と；
前記複数の画素を順次に選択する走査信号を印加する、複数のフリップフロップを有する走査駆動部と；

前記走査信号により選択された画素にデータ信号を印加するデータ駆動部と；

前記複数の画素の発光を制御する発光制御信号を印加する発光制御駆動部と；
を備え、

前記走査駆動部のそれぞれのフリップフロップは、

正の電源電圧と第1のノードとの間に連結され、ゲート端子に入力される制御信号のレベル状態に基づいてオン、またはオフ動作を行う第1のトランジスタと；

第2のノードに第1の電極が連結され、ゲート端子に入力される前記制御信号のレベル状態に基づいて第2の電極に印加される入力信号を伝達する第3のトランジスタと；

前記第1のノードと、上記制御信号、または上記制御信号を反転した制御信号が入力される制御信号ラインとの間に連結され、ゲート端子に連結した第2のノードのレベル状態に基づいてオン、またはオフ動作を行う第2のトランジスタと；

を含むことを特徴とする、有機電界発光表示装置。

【請求項 2】

前記それぞれのフリップフロップは、前記第1のノードと前記第2のノードとの間に連結され、一定時間の間に電圧を維持するキャパシタをさらに含むことを特徴とする、請求項1に記載の有機電界発光表示装置。

【請求項 3】

前記それぞれのフリップフロップに印加される制御信号は、クロック信号または反転されたクロック信号であり、前記クロック信号または反転されたクロック信号は、奇数番目のフリップフロップと偶数番目のフリップフロップに交差して入力されることを特徴とする、請求項2に記載の有機電界発光表示装置。

【請求項 4】

前記それぞれのフリップフロップは、前記第1のノードを介して前記走査信号を出力し、前記走査信号は、次の段のフリップフロップの前記入力信号となることを特徴とする、請求項3に記載の有機電界発光表示装置。

【請求項 5】

前記それぞれのフリップフロップは、前記クロック信号の半周期ごとに走査信号を出力することを特徴とする、請求項4に記載の有機電界発光表示装置。

【請求項 6】

前記第1～第3のトランジスタは、PMOSトランジスタであることを特徴とする、請求項5に記載の有機電界発光表示装置。

【請求項 7】

所定の映像を表示する、複数の画素を有する画素部と；

前記複数の画素を順次に選択する走査信号を印加する、複数のフリップフロップを有する走査駆動部と；

前記走査信号により選択された画素にデータ信号を印加するデータ駆動部と；

前記複数の画素の発光を制御する発光制御信号を印加する発光制御駆動部と；
を備え、

前記走査駆動部のそれぞれのフリップフロップは、

正の電源電圧と第1のノードとの間に連結され、ゲート端子に入力される制御信号のレベル状態に基づいてオン、またはオフ動作を行う第1のトランジスタと；

第2のノードに第1の電極が連結され、ゲート端子に入力される前記制御信号のレベル状態に基づいて第2の電極に印加される入力信号を伝達する第3のトランジスタと；

前記第1のノードと、上記制御信号、または上記制御信号を反転した制御信号が入力される制御信号ラインとの間に連結され、ゲート端子に連結した第2のノードのレベル状態

10

20

30

40

50

に基づいてオン、またはオフ動作を行う第2のトランジスタと；

前記第1のトランジスタおよび前記第3のトランジスタのゲート端子に共通に連結され、入力されるクロック信号または反転されたクロック信号に基づいてローレベルまたはハイレベルの前記制御信号を印加する制御信号入力部と；

を含むことを特徴とする、有機電界発光表示装置。

【請求項8】

前記それぞれのフリップフロップは、前記第1のノードと前記第2のノードとの間に連結され、一定時間の間に電圧を維持するキャパシタをさらに含むことを特徴とする、請求項7に記載の有機電界発光表示装置。

【請求項9】

前記制御信号入力部は、

前記第1のトランジスタおよび前記第3トランジスタのゲート端子と負の電源電圧との間に連結され、前記クロック信号または反転されたクロック信号に基づいてオン、またはオフ動作を行う第4のトランジスタと；

前記第1のトランジスタおよび前記第3のトランジスタのゲート端子と正の電源電圧との間に連結され、前記反転されたクロック信号またはクロック信号に基づいてオン、またはオフ動作を行う第5のトランジスタと；

から構成されることを特徴とする、請求項8に記載の有機電界発光表示装置。

【請求項10】

前記それぞれのフリップフロップに印加される制御信号は、クロック信号または反転されたクロック信号であり、前記クロック信号または反転されたクロック信号は、奇数番目のフリップフロップと偶数番目のフリップフロップに交差して入力されることを特徴とする、請求項9に記載の有機電界発光表示装置。

【請求項11】

前記それぞれのフリップフロップは、前記第1のノードを介して前記走査信号を出力し、前記走査信号は、次の段のフリップフロップの前記入力信号となることを特徴とする、請求項10に記載の有機電界発光表示装置。

【請求項12】

前記それぞれのフリップフロップは、前記クロック信号の半周期ごとに走査信号を出力することを特徴とする、請求項11に記載の有機電界発光表示装置。

【請求項13】

前記第1～第5のトランジスタは、PMOSトランジスタであることを特徴とする、請求項12に記載の有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機電界発光表示装置に関し、より詳細には、画素部に形成される複数の画素を選択する走査信号を発生するSOP(System On Panel)形態の走査駆動部およびこれを備えた有機電界発光表示装置に関する。

【背景技術】

【0002】

平板表示装置は、陰極線管を用いた表示装置より重さや容積を低減することができるという長所があるため、研究開発が進んでいる。これにより、液晶表示装置(LCD; Liquid Crystal Display)、電界放出表示装置(FED; Field Emission Display)、プラズマディスプレイパネル(PDP; Plasma Display Panel)および有機電界発光表示装置(Organic Electroluminescent Display Device; 以下、「有機EL表示装置」という。)等が開発され実用化されている。これらのうちPDPは、大型画面化が可能であるが、発光効率と輝度が低いため、消費電力が大きいという問題がある。また、LCDは、応答速度が遅く、バックライトにより発光するため、消費電力が大き

10

20

30

40

50

いという問題がある。

【0003】

これらに対して、有機EL表示装置は、有機物質を用いて発光させるものであって、LCDに比べて視野角が広く、応答速度が速く、そして自発光素子でコントラストが良好であり、視認性に優れている。また、バックライトが不要なので、消費電力が少なく、薄形化および軽量化が可能である。

【0004】

しかしながら、有機EL表示装置は、大型画面を構成する場合、製造プロセスの制約から、ガラス基板1枚から製造できるEL表示パネルの大きさが制限される。また、大画面の場合、画面の一部に欠陥が発生した時、収率の低下が回避できず、面面内の均一性の確保も困難となる。

【0005】

上記のような大型画面を構成しがたい有機EL表示装置についての解決方法の1つとして開発された技術が、タイルリング(Tiling)技術であり、これは、いくつかEL表示パネルをタイル形態で接合させて、1つの表示パネルを形成する方法である。

【0006】

各EL表示パネルは、従来のEL表示パネルと同様に所定の映像を表示する複数の画素よりなる。上記複数の画素を活性化するために、走査駆動部は、走査信号を印加し、データ駆動部は、走査信号が印加された画素にデータ信号を印加する。また、上記データ信号の正確なプログラミングと発光タイムを制御するために、発光制御駆動部は、各画素に発光制御信号を印加する。

【0007】

また、走査駆動部、データ駆動部および発光制御駆動部は、多様な方式で各EL表示パネルと電気的に連結される。

【0008】

例えば、各EL表示パネルに接着され電気的に連結されているテープキャリアパッケージ(Tape Carrier Package; TCP)にチップ等の形態で装着することができる。また、各EL表示パネルに接着され電気的に連結されている可撓性印刷回路(Flexible Printed Circuit; FPC)、またはフィルム(film)等にチップ等の形態で装着することができる。これをCOF(Chip On

Flexible board、またはChip On Film)方式という。これとは異なって、EL表示パネルのガラス基板上に直接チップ等の形態で装着したものは、COG(Chip On Glass)方式とよばれる。これらの方は、各駆動部を別々に設計し、電気的に連結するので、費用が多くかかり、また、モジュールの簡素化に向かないという問題がある。

【0009】

したがって、近年、EL表示パネルの内部に画素部、走査/発光制御駆動部、および/または、データ駆動部を設計し、1つのEL表示パネルにあらゆるシステムを構築する試みがなされている。これをSOP(System On Panel)という。

【0010】

タイルリング(Tiling)技術を用いた有機EL表示装置の場合、複数のEL表示パネルを接合して形成するので、各EL表示パネルをCOF型やCOG型等で製作するよりも、SOP型で製作する方が、各EL表示パネルを接合しやすい。また、各駆動部が占める面積を低減することができ、各駆動部の集積回路を設計するに要する費用や時間を軽減することができる。

【0011】

しかし、SOP型の有機EL表示装置を開発するためには、データ駆動部または走査/発光制御駆動部における駆動周波数や電子移動度等のような、EL表示パネル内部の様々な事情や条件を考慮する必要がある。現行技術水準では、データ駆動部は高周波数での駆動を必要とするため、データ駆動部をパネルの内部に設計することが非常に困難である。

【 0 0 1 2 】

したがって、データ駆動部は、CMOS技術を用いた集積回路の形態で外部から連結され、走査駆動部または/および発光制御駆動部は、EL表示パネルの内部に形成される。それゆえ、SOP型の有機EL表示装置を実現するために、走査駆動部および発光制御駆動部が、EL表示パネルの内部で最適な駆動を行うことが可能な、簡易な回路構成が必要とされている。

【 0 0 1 3 】

【特許文献1】大韓民国特許公開2000-第0019417号

【特許文献2】大韓民国特許公開2004-第0093504号

10

【発明の開示】**【発明が解決しようとする課題】****【 0 0 1 4 】**

本発明の目的は、EL表示パネルの内部にSOP型で設計され、画素を選択するための走査信号を発生する新しい構成の走査駆動部とこれを備えた有機電界発光表示装置を提供することにある。

【課題を解決するための手段】**【 0 0 1 5 】**

上記目的を達成するために、本発明のある観点によれば、所定の映像を表示する複数の画素を有する画素部と、上記複数の画素を順次に選択する走査信号を印加する、複数のフリップフロップを有する走査駆動部と、上記走査信号により選択された画素にデータ信号を印加するデータ駆動部と、上記複数の画素の発光を制御する発光制御信号を印加する発光制御駆動部とを備え、上記走査駆動部のそれぞれのフリップフロップは、

正の電源電圧と第1のノードとの間に連結され、ゲート端子に入力される制御信号のレベル状態に基づいてオン、またはオフ動作を行う第1のトランジスタと、第2のノードに第1の電極が連結され、ゲート端子に入力される上記制御信号のレベル状態に基づいて第2の電極に印加される入力信号を伝達する第3のトランジスタと、上記第1のノードと、上記制御信号、または上記制御信号を反転した制御信号が入力される制御信号ラインとの間に連結され、ゲート端子に連結した第2のノードのレベル状態に基づいてオン、またはオフ動作を行う第2のトランジスタとを含む有機電界発光表示装置が提供される。

【 0 0 1 6 】

また、上記それぞれのフリップフロップは、上記第1のノードと上記第2のノードとの間に連結され、一定時間の間に電圧を維持するキャパシタをさらに含むとしてもよい。

【 0 0 1 7 】

また、上記それぞれのフリップフロップに印加される制御信号は、クロック信号または反転されたクロック信号であり、上記クロック信号または反転されたクロック信号は、奇数番目のフリップフロップと偶数番目のフリップフロップに交差して入力されるとしてもよい。

【 0 0 1 8 】

また、上記それぞれのフリップフロップは、上記第1のノードを介して上記走査信号を出力し、上記走査信号は、次の段のフリップフロップの上記入力信号となるとしてもよい。

30

【 0 0 1 9 】

また、上記それぞれのフリップフロップは、上記クロック信号の半周期ごとに走査信号を出力するとしてもよい。

【 0 0 2 0 】

また、上記第1～第3のトランジスタは、PMOSトランジスタであるとしてもよい。

【 0 0 2 1 】

また、上記目的を達成するために、本発明の別の観点によれば、所定の映像を表示する、複数の画素を有する画素部と、上記複数の画素を順次に選択する走査信号を印加する、複数のフリップフロップを有する走査駆動部と、上記走査信号により選択された画素にデ

40

50

ー タ信号を印加するデータ駆動部と、上記複数の画素の発光を制御する発光制御信号を印加する発光制御駆動部とを備え、上記走査駆動部のそれぞれのフリップフロップは、正の電源電圧と第1のノードとの間に連結され、ゲート端子に入力される制御信号のレベル状態に基づいてオン、またはオフ動作を行う第1のトランジスタと、第2のノードに第1の電極が連結され、ゲート端子に入力される上記制御信号のレベル状態に基づいて第2の電極に印加される入力信号を伝達する第3のトランジスタと、上記第1のノードと、上記制御信号、または上記制御信号を反転した制御信号が入力される制御信号ラインとの間に連結され、ゲート端子に連結した第2のノードのレベル状態に基づいてオン、またはオフ動作を行う第2のトランジスタと、上記第1のトランジスタおよび上記第3のトランジスタのゲート端子に共通に連結され、入力されるクロック信号または反転されたクロック信号に基づいてローレベルまたはハイレベルの上記制御信号を印加する制御信号入力部とを含む有機電界発光表示装置が提供される。

10

【0022】

また、上記それぞれのフリップフロップは、上記第1のノードと上記第2のノードとの間に連結され、一定時間の間に電圧を維持するキャパシタをさらに含むとしてもよい。

【0023】

また、上記制御信号入力部は、上記第1のトランジスタおよび上記第3トランジスタのゲート端子と負の電源電圧との間に連結され、上記クロック信号または反転されたクロック信号に基づいてオン、またはオフ動作を行う第4のトランジスタと、上記第1のトランジスタおよび上記第3のトランジスタのゲート端子と正の電源電圧との間に連結され、上記反転されたクロック信号またはクロック信号に基づいてオン、またはオフ動作を行う第5のトランジスタとから構成されるとしてもよい。

20

【0024】

また、上記それぞれのフリップフロップに印加される制御信号は、クロック信号または反転されたクロック信号であり、上記クロック信号または反転されたクロック信号は、奇数番目のフリップフロップと偶数番目のフリップフロップに交差して入力されるとしてもよい。

【0025】

また、上記それぞれのフリップフロップは、上記第1のノードを介して上記走査信号を出力し、上記走査信号は、次の段のフリップフロップの上記入力信号となるとしてもよい。

30

【0026】

また、上記それぞれのフリップフロップは、上記クロック信号の半周期ごとに走査信号を出力するとしてもよい。

【0027】

また、上記第1～第5のトランジスタは、PMOSトランジスタであるとしてもよい。

【発明の効果】

【0028】

本発明によれば、表示パネルの内部に直接3つのトランジスタと1つのキャパシタとから構成されるフリップフロップを形成することによって、回路を単純化し、レイアウト面積を最小化しつつ、SOPを具現することが容易となる。

40

【0029】

また、ハイレベルの走査信号が出力される時、第2のトランジスタに静電流が流れるのを遮断して、消費電力を減少させることができるという効果がある。

【0030】

また、第2のトランジスタのソース-ゲート間にキャパシタを連結することによって、ローレベルの走査信号が出力される時、駆動電圧と同じ波形を出力でき、充分なフルダウントが可能となる。

【0031】

したがって、本発明は、SOP用に単純化した走査駆動部を提供し、これにより、消費

50

電力を最小化できる効果がある。

【発明を実施するための最良の形態】

【0032】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0033】

図1は、本発明の実施形態に係るタイルリング技術を用いた大型有機EL表示装置を示すプロック図である。

【0034】

図1を参照すると、本発明の実施形態に係るタイルリング技術を用いた有機EL表示装置は、複数の有機EL表示装置100が接合される構成をとる。図1の場合、行(row)に4つの小型有機EL表示装置100が接合され、これが2列(column)で構成されるが、設計者は、必要に応じて多様な大きさで接合することができる。

【0035】

有機EL表示装置100それぞれは、映像を表示することができるEL表示パネル10と、EL表示パネル10に映像データ信号を供給するデータ駆動部20とから構成される。

【0036】

各有機EL表示装置100のEL表示パネル10は、基本的に同じ構造を有し、各エッジ面を接着剤で接着し、1つに組合せられたEL表示パネルを形成する。接着剤としては、紫外線硬化樹脂や熱硬化樹脂、例えば、エポキシ樹脂等が使用される。

【0037】

各EL表示パネル10は、従来に使われる有機EL表示装置のEL表示パネルと同一の製造工程により生産されることができる。したがって、同一の製造工程により生産された同じ複数のEL表示パネルを取り付けて、1つの大型EL表示パネルを形成する。

【0038】

このようなEL表示パネルに形成される走査駆動部、発光制御駆動部および複数の画素の薄膜トランジスタは、高速の応答速度および均一性を具現するために、薄膜トランジスタのチャンネルとしてポリシリコンを有する。この際、ポリシリコンは、非晶質シリコン層をガラス基板上に形成された後、低温ポリシリコン(Low Temperature Poly Silicon; 以下、「LTPS」という。)工程を経て、結晶化される。

【0039】

このようなLTPS工程を経て形成されたポリシリコンにより、複数のトランジスタが形成され、複数のトランジスタを用いてEL表示パネルの内部にレッド、グリーン、ブルーのサブ画素から構成される画素部と、上記各画素を選択し、発光を制御する信号を生成する走査駆動部および発光制御駆動部が形成される。ここで、EL表示パネル10については後述する。

【0040】

それぞれのデータ駆動部20は、CMOS形成技術を用いた外装型集積回路ICとして設計され、各EL表示パネル10と電気的に連結される。1つのEL表示パネル10とデータ駆動部20間との電気的な連結は、可撓性フィルム上に印刷された金属パターンによりなされる。すなわち、データ駆動部20の出力端子は、金属パターンの一端に電気的に連結され、EL表示パネル10上に設けられたデータラインは、上記金属パターンの他端に電気的に連結される。これをテープキャリアパッケージ(Tape Carrier Package; TCP)方式という。それぞれのデータ駆動部20は、可撓性フィルム上に設けられた複数の導電性ラインを介してデータ信号をEL表示パネル10の画素部に供給する。

【0041】

10

20

30

40

50

図2は、図1に示す本発明の実施形態に係る有機EL表示装置を詳細に示すブロック図である。

【0042】

図2を参照すると、有機EL表示装置100は、EL表示パネル10と、データ駆動部20とから構成される。

【0043】

EL表示パネル10は、画素部12、走査駆動部14および発光制御駆動部16から構成される。

【0044】

画素部12は、複数のデータ線D1～Dm(mは自然数)、複数の走査線S1～Sn(nは自然数)、複数の発光制御線E1～Enおよびこれらの線が交差する領域に形成された複数の画素P11～Pnmを備える。10

【0045】

上記複数のデータ線D1～Dmは、データ駆動部20と電気的に連結され、また図2における垂直方向に延長され、各画素にそれぞれデータ信号を伝達する。

【0046】

また、複数の走査線S1～Snと複数の発光制御線E1～Enは、従来の有機EL表示装置とは異なって、データ線D1～Dmと同様の方向に延長されるが、図2における水平方向に配置された各画素に同一の走査信号および発光制御信号を伝達するために、各走査線S1～Snおよび発光制御線E1～Enごとにコンタクトホールを形成する。したがって、上記コンタクトホールを介して接続される金属配線は、図2における水平方向に延長され、図2における水平方向の画素には、走査信号および発光制御信号が伝達される。20

【0047】

各画素P11～Pnmは、レッド、グリーン、ブルーの3つのサブ画素が、反復的に行と列に配列される。各レッド、グリーン、ブルーのサブ画素は、発光する有機発光層の有機物質が異なるだけで、配線レイアウトや駆動回路部の回路連結関係はいずれも同一である。したがって、各画素は、印加されるデータ信号に該当する輝度をもってレッド、グリーンおよびブルーの光を発光し、これら3色の組合せで1つのカラーを表現する。

【0048】

走査駆動部14は、データ駆動部20と画素部12との間に形成される。これは、複数のEL表示パネル10が接合されて1つの大型パネルが形成されるので、各走査駆動部14は、データ駆動部20と同じ側に形成されなければならない(これを「片軸駆動」という。)。走査駆動部14は、複数の走査線S1～Snに連結され、画素部12に順次に走査信号を印加し、各画素P11～Pnmを順次に選択する。30

【0049】

発光制御駆動部16は、走査駆動部14と画素部12との間に形成され、また複数の発光制御線E1～Enに連結されて画素部12に順次に発光制御信号を印加し、各画素P11～Pnmの発光タイムを制御する。

【0050】

データ駆動部20は、前述したように、可撓性フィルム上に設けられた複数の導電性ライインを介してデータ信号をEL表示パネル10の画素部12に供給する。40

【0051】

前述のような本発明の実施形態に係る有機EL表示装置100は、EL表示パネル10と、データ駆動部20とから構成され、EL表示パネル10は、画素部12と、走査駆動部14と、発光制御駆動部16とから構成される。以下、本発明の好ましい実施形態を参照して走査駆動部について詳細に説明する。

【0052】

(第1の実施形態)

図3は、本発明の第1の実施形態に係る有機EL表示装置の走査駆動部を示すブロック図である。

10

20

30

40

50

【0053】

図3を参照すると、走査駆動部14は、複数のフリップフロップFF1、FF2、FF3、…を有する。すなわち、第1のフリップフロップ14_1は、開始パルスSPを受信し、クロック信号CLKおよび反転されたクロック信号CLKBに同期して第1の出力信号OUT1を出力する。第1の出力信号OUT1は、シフトされ、第2のフリップフロップ14_2の入力信号となる。また、第1の出力信号OUT1は、画素部12の第1の行に位置する画素を選択する第1の走査信号SCAN[1]となる。

【0054】

第2のフリップフロップ14_2は、第1の出力信号OUT1を受信し、半周期シフトされたクロック信号CLKおよび反転されたクロック信号CLKBに同期して第2の出力信号OUT2を出力する。第2の出力信号OUT2は、第3のフリップフロップ14_3の入力信号となる。また、第2の出力信号OUT2は、画素部12の第2の行に位置する画素を選択する第2の走査信号SCAN[2]となる。

【0055】

第3のフリップフロップ14_3は、第2の出力信号OUT2を受信し、半周期シフトされたクロック信号CLKおよび反転されたクロック信号CLKBに同期して第3出力信号OUT3を出力する。第3の出力信号OUT3は、第4のフリップフロップ(図示せず)の入力信号となる。また、第3の出力信号OUT3は、画素部12の第3の行に位置する画素を選択する第3の走査信号SCAN[3]となる。

【0056】

各段のフリップフロップは、クロック信号CLKと反転されたクロック信号CLKBを交差するように入力し、クロック信号CLKから半周期シフトされた走査信号SCANを出力する。

【0057】

例えば、奇数番目のフリップフロップ14_1に入力されるクロック信号CLKは、偶数番目のフリップフロップ14_2では、反転されたクロック信号CLKBとして入力され、奇数番目のフリップフロップ14_1に入力される反転されたクロック信号CLKBは、偶数番目のフリップフロップ14_2では、クロック信号CLKとして入力される。したがって、クロック信号CLKの半周期ごとに走査信号SCANを出力することができる。

【0058】

図3には、走査駆動部の構成として、3つのD型フリップフロップを14_1、14_2、14_3を示しているが、フリップフロップの数は、要求される走査信号の数に応じて、設計者が任意に定めることができる。

【0059】

図4Aは、図3に示す奇数番目のフリップフロップを表す回路図である。

【0060】

図4Aを参照すると、奇数番目のフリップフロップは、3つのトランジスタM1、M2、M3および1個のキャパシタCを有する。

【0061】

第1のトランジスタM1は、正の電源電圧VddラインとノードN1との間に連結され、ゲート端子には、クロック信号CLKが入力される。

【0062】

第2のトランジスタM2は、第1の電極がノードN1に連結され、ゲート端子がノードN2に連結される。第2のトランジスタM2の第2の電極には、反転されたクロック信号CLKBが入力される。

【0063】

第3のトランジスタM3は、第1の電極がノードN2に連結され、第2の電極に開始パルスSPが入力され、ゲート端子にクロック信号CLKが入力される。ここで、第3のトランジスタの第2の電極に印加される開始パルスSPは、フリップフロップが第1のフリ

10

20

30

40

50

ップフロップ 14_1 である場合に適用され、次の段のフリップフロップ 14_2 には、フリップフロップ 14_1 の走査信号 SCAN[1] が入力される。以降のフリップフロップについても同様に前段のフリップフロップの走査信号が入力されることは、図 3 の説明で既に示した通りである。

【0064】

ここで、第 1 のトランジスタ M1、第 2 のトランジスタ M2、第 3 のトランジスタ M3 は、同じ導電型の MOSFET (Metal Oxide Semiconductor Field Effect Transistor) であり、図 4A および図 4B では、P 型の MOSFET を用いて説明する。なお、本発明の実施形態に係るトランジスタは、P 型に限られないことは、言うまでもない。

10

【0065】

キャパシタ C は、ノード N1 とノード N2 との間に連結され、第 2 のトランジスタ M2 の第 1 の電極とゲート端子間の電圧を維持する役割を果たす。上記キャパシタ C によりフリップフロップは、フルダウン (Full - Down) が可能となり、全体的に駆動電圧と同じフルスイング (Full Swinging) が可能となる。

【0066】

例えば、クロック信号 CLK は、ローレベルであり、反転されたクロック信号 CLK_B は、ハイレベルであり、開始パルス SP がローレベルである場合、第 1 のトランジスタ M1 と第 3 トランジスタ M3 は、オンとなる。したがって、第 2 のトランジスタ M2 のゲート端子にローレベルの開始パルス SP が入力され、第 2 のトランジスタ M2 は、オンとなる。しかし、第 2 のトランジスタ M2 の第 2 の電極にハイレベルの反転されたクロック信号 CLK_B が印加されるので、第 2 のトランジスタ M2 を介して電流が流れない。したがって、ノード N1 に連結された走査線にハイレベルの走査信号 SCAN が output される。この際、反転されたクロック信号 CLK_B がハイレベルとなるので、第 2 のトランジスタ M2 のソース - ドレイン間の電圧差は、0V となり、第 2 のトランジスタ M2 に流れる静電流は、確実に遮断される。

20

【0067】

次に、クロック信号 CLK は、ハイレベルであり、反転されたクロック信号 CLK_B は、ローレベルであり、開始パルス SP がハイレベルである場合、第 1 のトランジスタ M1 と第 3 のトランジスタ M3 は、オフとなる。この際、ローレベルの反転されたクロック信号 CLK_B が第 2 のトランジスタ M2 の第 2 の電極に印加されるので、第 2 のトランジスタ M2 は、オンとなる。ノード N1 に格納されていたハイレベルの電圧により、第 2 のトランジスタ M2 を介して電流が流れ、ノード N1 は、ローレベルの反転されたクロック信号 CLK_B だけ電圧が下降する。これは、キャパシタ C の一方の端子が連結されたノード N2 が、第 3 トランジスタ M3 のオフによりフローティング (floating) 状態となるので、ノード N2 の電圧は、ノード N1 の電圧が下降する分だけ下降し、フルダウンが可能となるからである。したがって、ノード N1 に連結された走査線には、ローレベルの走査信号 SCAN[1] が output される。

30

【0068】

図 4B は、図 3 に示す偶数番目のフリップフロップを表す回路図である。

40

【0069】

図 4B を参照すると、偶数番目のフリップフロップは、図 4A に示す奇数番目のフリップフロップの構造と同様である。すなわち、偶数番目のフリップフロップは、3 つのトランジスタ M1、M2、M3 と、1 つのキャパシタ C とを有する。その構成については、説明の便宜上、前述した図 4A の説明を参考することとし、省略する。

【0070】

ただし、偶数番目のフリップフロップには、クロック信号 CLK と反転されたクロック信号 CLK_B とが、奇数番目のフリップフロップと反対に入力される。また、開始パルス SP の代りに、前段のフリップフロップ、すなわち奇数番目のフリップフロップ（以下、「以前奇数番目のフリップフロップ」という。）の走査信号が入力される。詳細に説明す

50

ると、第1のトランジスタM1のゲート端子および第3のトランジスタM3のゲート端子に反転されたクロック信号CLKBが入力される。第2のトランジスタM2の第2の電極には、クロック信号CLKが入力される。また、第3のトランジスタM3の第2の電極には、以前奇数番目のフリップフロップから出力された走査信号が入力される。

【0071】

前述のような構成を有する偶数番目のフリップフロップは、奇数番目のフリップフロップで説明したような動作を行い、半周期シフトされたクロック信号CLKに同期して、走査信号を出力する。

【0072】

以上のように、本発明の実施形態に係る走査駆動部は、各段のフリップフロップにクロック信号CLKと反転されたクロック信号CLKBを交差して入力することによって、クロックの半周期ごとにシフトされる走査信号を出力できる。

【0073】

本発明の第1の実施形態に係るフリップフロップは、3つのトランジスタM1、M2、M3と、1つのキャパシタCとから構成されるので、回路を単純化することができ、よって、レイアウトの面積を最小化することができる。また、ハイレベルの走査信号SCANが outputされる時、第2のトランジスタM2のドレイン端子に入力されるハイレベルの信号に起因して静電流が流れるのを遮断して、消費電力を改善することができる。また、第2のトランジスタのソース-ゲート間にキャパシタCを連結することによって、ローレベルの走査信号SCANを出力する時、充分のフルダウントが可能となる。

【0074】

次に、複数のフリップフロップから構成される走査駆動部の動作を、各信号のタイミング図を参照して説明する。

【0075】

図5は、本発明の第1の実施形態に係る走査駆動部の動作を示すタイミング図である。

【0076】

説明に際して図3～図5を参照し、まず、奇数番目の代表的なフリップフロップである第1のフリップフロップ14_1の動作について説明する。

【0077】

第1のフリップフロップ14_1には、ローレベルのクロック信号CLKとハイレベルの反転されたクロック信号CLKB、およびローレベルの開始パルスSPが入力される。この時、第1のトランジスタM1、第2のトランジスタM2および第3のトランジスタM3が全てオンとなる。したがって、ノードN1には、ハイレベルの走査信号SCAN[1]が出力される。また、第2のトランジスタM2は、オンとなるが、第2のトランジスタM2の第2の電極に印加されるハイレベルの反転されたクロック信号CLKBによって、ソース-ドレイン間の電圧差が0Vとなり、実質的に静電流の流れが遮断される。したがって、静電流が流れない分だけ消費電力が減少する。

【0078】

次に、クロック信号CLKが半周期シフトされ、第1のフリップフロップ14_1にハイレベルのクロック信号CLKとローレベルの反転されたクロック信号CLKBおよびハイレベルの開始パルスSPが入力される。したがって、第1のトランジスタM1と第3のトランジスタM3がオフとなる。この時、ノードN2に連結したキャパシタCの一方の端子は、フローティングされる。第2のトランジスタM2は、オン状態であり、ソース-ゲート間の電圧差とソース-ドレイン間の電圧差により電流が流れ出す。したがって、ノードN1は、ローレベルの反転されたクロック信号CLKBに相当する程度の電圧が下降し、ノードN1を介して、ローレベルの走査信号SCAN[1]が出力される。

【0079】

次に、クロック信号CLKが半周期シフトされ、第1のフリップフロップ14_1にローレベルのクロック信号CLKとハイレベルの反転されたクロック信号CLKBおよびハイレベルの開始パルスSPが入力される。この際、ハイレベルの開始パルスSPにより、

10

20

30

40

50

第2のトランジスタM2がオフ状態となり、ノードN1を介して、ハイレベルの走査信号SCAN[1]が出力される。

【0080】

以降、周期的にクロック信号CLKと反転されたクロック信号CLKBがローレベル、ハイレベルに変化するが、開始パルスSPがハイレベルに固定されているため、ノードN1は、常にハイレベル状態を維持している。

【0081】

次に、偶数番目の代表的なフリップフロップである第2のフリップフロップ14_2の動作について説明する。第2のフリップフロップ14_2は、クロック信号CLKが半周期シフトされた時点から、走査信号SCAN[1]が入力される。

10

【0082】

すなわち、ハイレベルのクロック信号CLKとローレベルの反転されたクロック信号CLKBおよびローレベルの走査信号SCAN[1]が入力される。この時、第1のトランジスタM1、第2のトランジスタM2および第3のトランジスタM3が全てオンとなる。したがって、ノードN1を介して、ハイレベルの走査信号SCAN[2]が出力される。また、第2のトランジスタM2は、オンとなるが、第2のトランジスタM2の第2の電極に印加されるハイレベルの反転されたクロック信号CLKBにより、ソース-ドレイン間の電圧差が0Vとなり、実質的に静電流の流れが遮断される。したがって、静電流が流れない分だけ消費電力が減少する。

【0083】

次に、クロック信号CLKが半周期シフトされ、第2のフリップフロップ14_2にローレベルのクロック信号CLKとハイレベルの反転されたクロック信号CLKBおよびハイレベルの走査信号SCAN[1]が入力される。ハイレベルの反転されたクロック信号CLKBを入力され、第1のトランジスタM1および第3トランジスタM3がオフとなる。この時、ノードN2に連結したキャパシタCの一方の端子は、フローティング状態となる。また、第2のトランジスタM2は、ソース-ゲート間の電圧差によりオン状態であり、ローレベルのクロック信号CLKによりソース-ドレインの電圧差が発生して、電流が流れ出す。したがって、ノードN1は、ローレベルのクロック信号CLKだけ電圧が下降し、ノードN1を介して、ローレベルの走査信号SCAN[2]が出力される。

20

【0084】

次に、クロック信号CLKが半周期シフトされ、第2のフリップフロップ14_2にハイレベルのクロック信号CLKとローレベルの反転されたクロック信号CLKBおよびハイレベルの走査信号SCAN[1]が入力される。この時、ハイレベルの走査信号SCAN[1]により、第2のトランジスタM2がオフ状態となり、ノードN1を介して、ハイレベルの走査信号SCAN[2]が出力される。

30

【0085】

以降、クロック信号CLKと反転されたクロック信号CLKBが半周期ごとにローレベルとハイレベルに変化するが、走査信号SCAN[1]がハイレベルに固定されているため、ノードN1は、常にハイレベル状態を維持する。

40

【0086】

次に、第3のフリップフロップ14_3以後のフリップフロップは、第1のフリップフロップ14_1と第2のフリップフロップ14_2の動作と同様の動作を行うことによって、走査信号SCANを出力する。

【0087】

以上のように、本発明の第1の実施形態に係る走査駆動部は、3つのトランジスタおよび1つのキャパシタを用いてクロック信号CLKの半周期毎に走査信号SCAN[n]を出力する。

【0088】

しかしながら、図4Aおよび図4Bの場合、クロック信号CLKおよび反転されたクロック信号CLKBが直接トランジスタのゲート端子に連結され、クロック信号CLKがラ

50

インロード (load) 等により遅延が発生する場合、出力信号、すなわち走査信号も遅延する現象が発生し得る。特に、トランジスタのサイズが大きくなる場合、走査信号が遅延すると、データ信号が正確に印加されず、正常な映像を表示することができない。したがって、以上の問題を解決する第2の実施形態を次に示す。

【0089】

(第2の実施形態)

本発明に係る第1の実施形態における問題点をふまえ、本発明に係る第2の実施形態について説明する。図6Aは、本発明の第2の実施形態に係る図3に示された奇数番目のフリップフロップを示す回路図である。

【0090】

図6Aを参照すると、本発明に係る第2の実施形態は、第1の実施形態を示す図4Aのフリップフロップと部分的に同様の構成を有する。したがって、同じ構成要素の説明は、省略する。

【0091】

第1のトランジスタM1および第3のトランジスタM3のゲート端子に制御信号入力部120が連結されている。制御信号入力部120は、2つのトランジスタM4、M5を有する。第4のトランジスタM4は、第1のトランジスタM1および第3のトランジスタM3のゲート端子と負の電源電圧Vssラインとの間に連結され、ゲート端子にクロック信号CLKが入力される。第5のトランジスタM5は、第1のトランジスタM1および第3のトランジスタM3のゲート端子と正の電源電圧Vddラインとの間に連結され、ゲート端子に反転されたクロック信号CLKBが入力される。

【0092】

したがって、ローレベルのクロック信号CLKが入力されると、第4のトランジスタM4がオンとなり、第1のトランジスタM1および第3トランジスタM3のゲート端子に共通に負の電源電圧Vssを印加する。また、ローレベルの反転されたクロック信号CLKBが入力されると、第5のトランジスタM5がオンとなり、第1のトランジスタM1および第3のトランジスタM3のゲート端子に共通に正の電源電圧Vddを印加する。以下、図6Aに示す第2の実施形態に係る奇数番目のフリップフロップの動作原理は、図4Aと同様なので、説明は省略する。

【0093】

図6Bは、本発明の第2の実施形態に係る図3に示された偶数番目のフリップフロップを示す回路図である。

【0094】

図6Bを参照すると、第2の実施形態に係る偶数番目のフリップフロップは、図6Aに示す奇数番目のフリップフロップと構成が同様である。ただし、クロック信号CLKと反転されたクロック信号CLKBの入力が反対に印加される。したがって、図6Aで、クロック信号CLKが入力される端子は、図6Bでは、反転されたクロック信号CLKBが入力され、図6Aで、反転されたクロック信号CLKBが入力される端子は、図6Bでは、クロック信号CLKが入力される。以下、図6Bに示す第2の実施形態に係る偶数番目のフリップフロップの動作原理は、図4Bと同様なので、説明は省略する。

【0095】

本発明の第2の実施形態に係るフリップフロップは、5つのトランジスタM1、M2、M3、M4、M5と、1つのキャパシタCとから構成されるので、回路を単純化することができ、よって、レイアウトの面積を最小化することができる。また、ハイレベルの走査信号SCANが出力される場合、第2のトランジスタM2のドレイン端子に入力されるハイレベルの信号に起因して静電流が流れるのを遮断して、消費電力を減少できる。また、第2のトランジスタのソース-ゲート間にキャパシタCを連結することによって、ローレベルの走査信号SCANを出力する場合、充分なフルダウントが可能となる。そして、第1の実施形態とは異なり制御信号入力部120を構成することによって、クロック信号CLKの遅延による出力信号の遅延を防止できる。

【0096】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されることは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【0097】

例えば、本発明の実施形態のフリップフロップに係るトランジスタにPMOSではなく、NMOS等を用いること等は、当業者が容易に変更し得る程度のことであり、本発明の等価範囲に属するものと理解すべきである。

【図面の簡単な説明】

10

【0098】

【図1】タイルリング技術を用いた有機電界発光表示装置を示すブロック図である。

【図2】図1に示すタイルリング技術を用いた有機電界発光表示装置のうち、代表的な有機電界発光表示装置を詳細に示すブロック図である。

【図3】本発明の実施形態に係る有機電界発光表示装置の走査駆動部を示すブロック図である。

【図4A】本発明の第1の実施形態に係る図3に示す奇数番目のフリップフロップを示す回路図である。

【図4B】本発明の第1の実施形態に係る図3に示す偶数番目のフリップフロップを示す回路図である。

20

【図5】本発明の第1の実施形態に係る走査駆動部の動作を示すタイミング図である。

【図6A】本発明の第2の実施形態に係る図3に示す奇数番目のフリップフロップを示す回路図である。

【図6B】本発明の第2の実施形態に係る図3に示す偶数番目のフリップフロップを示す回路図である。

【符号の説明】

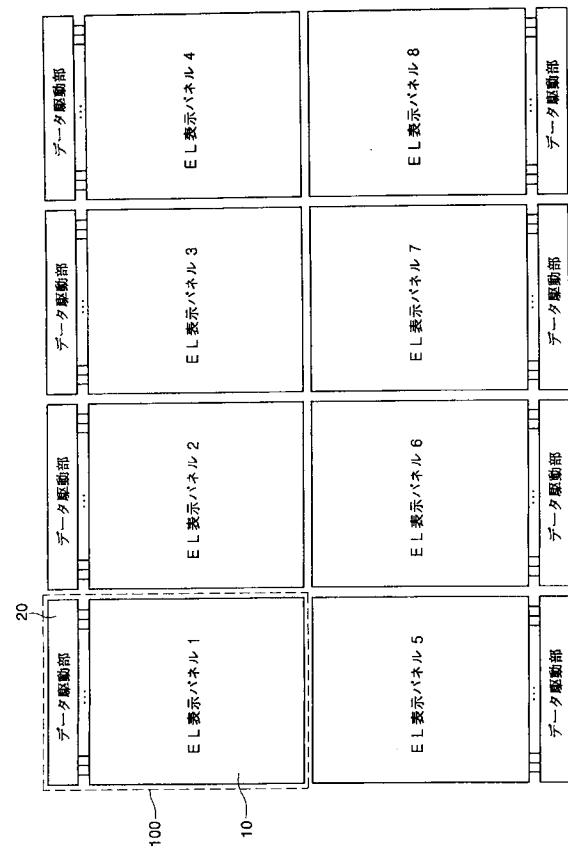
【0099】

30

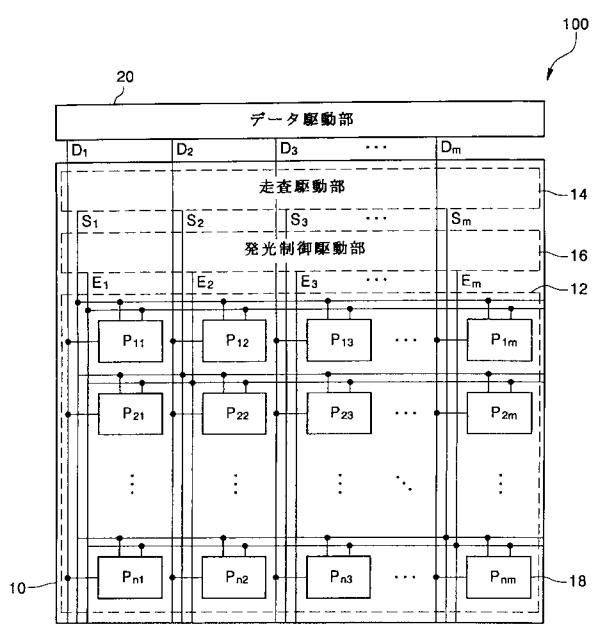
1 2	画素部
1 4	走査駆動部
1 4 _ 1、1 4 _ 2、1 4 _ 3	フリップフロップ
1 6	発光制御駆動部
2 0	データ駆動部
1 2 0	制御信号入力部
C L K	クロック信号
C L K B	反転されたクロック信号
M 1	第1のトランジスタ
M 2	第2のトランジスタ
M 3	第3のトランジスタ
M 4	第4のトランジスタ
M 5	第5のトランジスタ
N 1	第1のノード
N 2	第2のノード
V d d	正の電源電圧
V s s	負の電源電圧

40

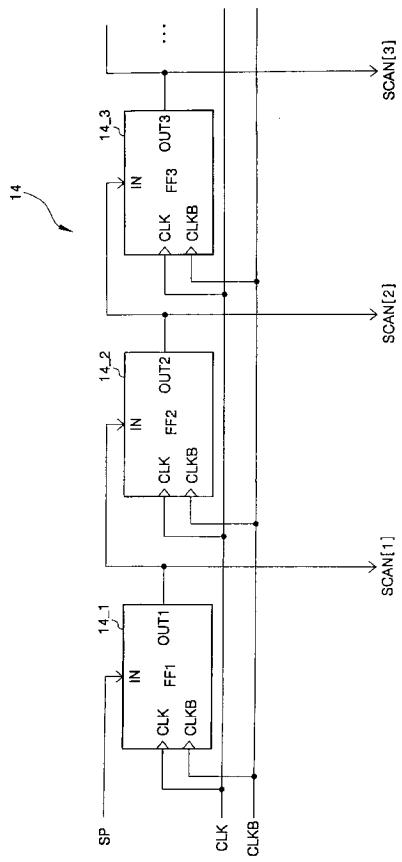
【図1】



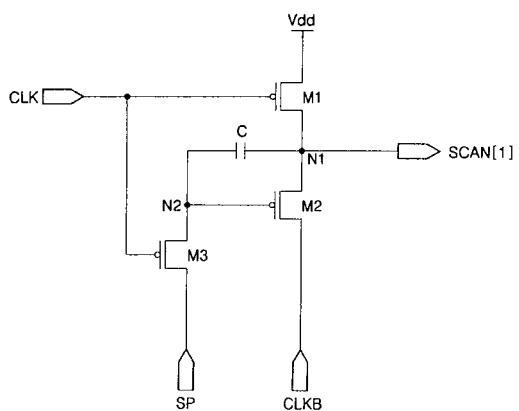
【図2】



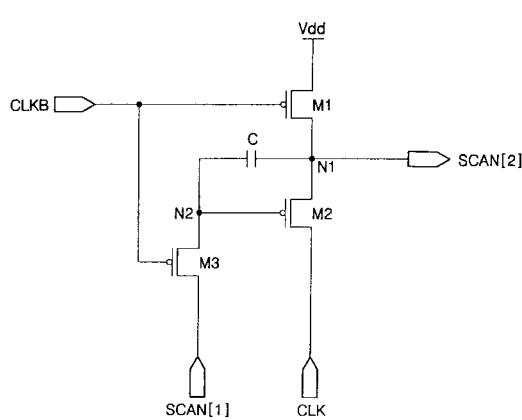
【図3】



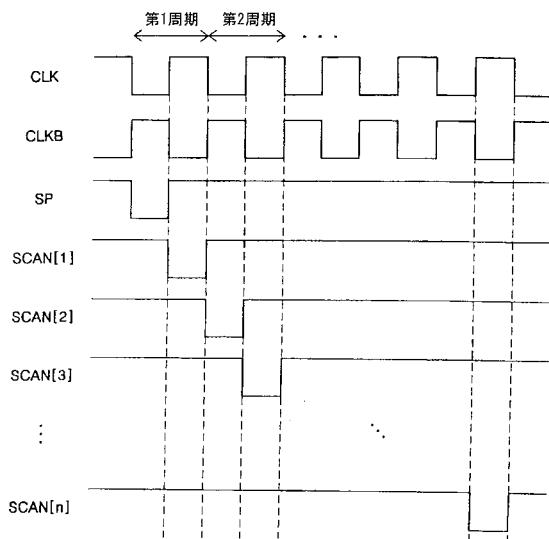
【図4 A】



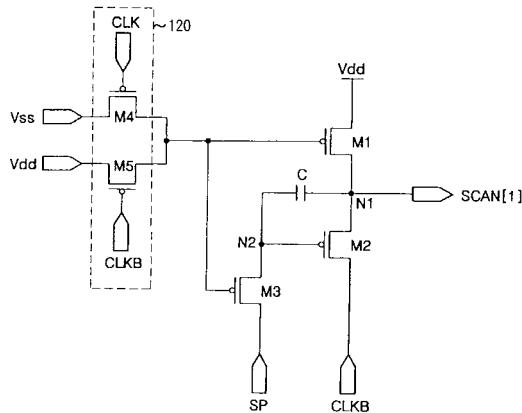
【図4B】



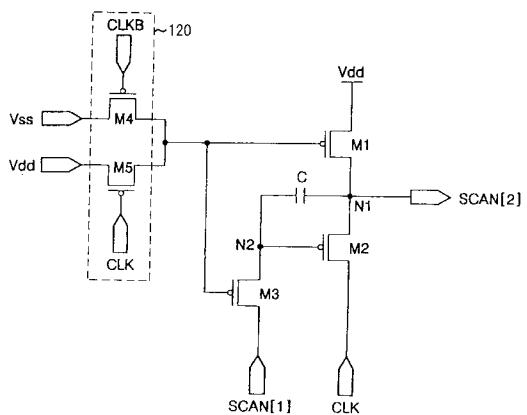
【図5】



【図6A】



【図6B】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 3 3 Q
G 0 9 G	3/20	6 8 0 E

专利名称(译)	有机发光显示器		
公开(公告)号	JP2007034288A	公开(公告)日	2007-02-08
申请号	JP2006189074	申请日	2006-07-10
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星工スディアイ株式会社		
[标]发明人	鄭寶容		
发明人	鄭寶容		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
CPC分类号	G11C19/28 G09G3/3266 G09G2300/026 G09G2300/0408 G09G2300/0417 G09G2300/0426 G09G2330/021		
FI分类号	G09G3/30.J H05B33/14.A G09G3/20.612.L G09G3/20.612.R G09G3/20.622.E G09G3/20.622.D G09G3/20.611.A G09G3/20.633.Q G09G3/20.680.E G09G3/3225 G09G3/3266 G09G3/3275 G11C19/00 G11C19/00.J G11C19/28.D G11C19/28.230		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC42 3K107/CC45 3K107/EE03 3K107/EE59 3K107/HH00 5C080 /AA06 5C080/BB05 5C080/DD22 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5B074/AA10 5B074/CA01 5B074/DB01 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB24 5C380 /AB34 5C380/AB40 5C380/AB45 5C380/AC04 5C380/BA01 5C380/BA13 5C380/BA19 5C380/CA48 5C380/CB01 5C380/CB17 5C380/CB27 5C380/CB37 5C380/CE19 5C380/CF10		
优先权	1020050066946 2005-07-22 KR		
其他公开文献	JP4489736B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为有机发光显示设备提供面板上系统（SOP）型扫描驱动部件。解决方案：有机发光显示装置具有：具有多个像素的像素部分12;扫描驱动部分14，具有多个触发器;数据驱动部分20，将数据信号施加到像素;和发射控制驱动部分16，其施加发射控制信号。每个触发器包括第一晶体管M1，其耦合在正电源电压Vdd和第一节点N1之间，并根据输入到栅极端子，第三晶体管M3的控制信号的电平状态执行开/关操作。其中，第一电极耦合到第二节点N2，并且根据输入到栅极端子的控制信号的电平状态发送施加到第二电极的输入信号，并且第二晶体管M2耦合在第一节点N1和反相控制信号线根据耦合到栅极端子的第二节点N2的电平状态执行开/关操作。

