

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-227237
(P2006-227237A)

(43) 公開日 平成18年8月31日(2006.8.31)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K007
G09G 3/20 (2006.01)	G09G 3/30 J	5C080
HO1L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 621A	
	G09G 3/20 624B	

審査請求 未請求 請求項の数 8 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2005-40092 (P2005-40092)
(22) 出願日 平成17年2月17日 (2005.2.17)

(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(74) 代理人 100086841
弁理士 脇 篤夫
(74) 代理人 100114122
弁理士 鈴木 伸夫
(72) 発明者 山本 哲郎
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72) 発明者 内野 勝秀
東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

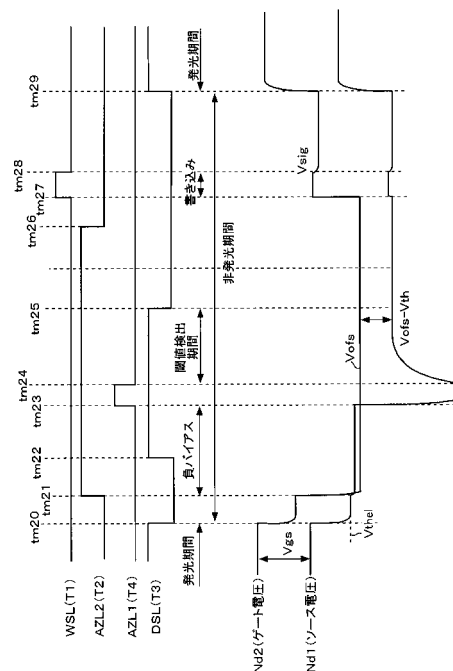
(54) 【発明の名称】 表示装置、表示方法

(57) 【要約】 (修正有)

【課題】 nチャンネルTFTによる画素回路において高品質な画像表示を可能とする。

【解決手段】 画素回路は、有機EL素子、1個の保持容量、サンプリングトランジスタ、ドライブトランジスタ、スイッチングトランジスタ、2個の検知トランジスタからなる5個のNチャンネル薄膜トランジスタで構成する。さらに、ドライブトランジスタの閾値電圧変動と有機EL素子の経時劣化を補償する保持容量ブートストラップ機能を備え、電流駆動型の有機EL素子のI-V特性の経時変化やドライブトランジスタの閾値電圧変動を補償する。非発光期間のスイッチングトランジスタと検知トランジスタのオン/オフ制御によって、ドライブトランジスタには、非発光期間と発光期間から成る1発光サイクルにおいて、正バイアスがかかる期間と負バイアスがかかる期間が生ずるようにし、信頼性を向上させる。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、

各画素回路は、有機エレクトロルミネッセンス素子と、保持容量と、サンプリングトランジスタ、ドライブトランジスタ、第 1, 第 2 の検知トランジスタ、及びスイッチングトランジスタからなる 5 個の n チャンネル薄膜トランジスタとを備え、

上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、

上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネッセンス素子が接続され、

上記ドライブトランジスタのソースと第 1 の固定電位との間に上記第 1 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと第 2 の固定電位との間に上記第 2 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、

上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続され、

上記サンプリングトランジスタ、上記第 1, 第 2 の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成されているとともに、

発光期間と非発光期間とから成る上記有機エレクトロルミネッセンス素子の 1 発光サイクルにおける上記非発光期間内において、上記スイッチングトランジスタと上記第 2 の検知トランジスタをそれぞれ所定のタイミングで導通 / 非導通制御することで、上記ドライブトランジスタに負バイアスをかける期間を得ることを特徴とする表示装置。

【請求項 2】

上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを非導通とし、その後上記第 2 の検知トランジスタを導通させ、さらにその後、上記スイッチングトランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかけることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを導通させたまま、上記第 2 の検知トランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかけることを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

上記第 2 の固定電位は、上記カソード電位と上記有機エレクトロルミネッセンス素子の閾値電圧の和よりも小さい電位とされていることを特徴とする請求項 2 又は請求項 3 に記載の表示装置。

【請求項 5】

信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、

各画素回路は、有機エレクトロルミネッセンス素子と、保持容量と、サンプリングトランジスタ、ドライブトランジスタ、第 1, 第 2 の検知トランジスタ、及びスイッチングトランジスタからなる 5 個の n チャンネル薄膜トランジスタとを備え、

上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、

上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネッセンス素子が接続され、

上記ドライブトランジスタのソースと第 1 の固定電位との間に上記第 1 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと第 2 の固定電位との間に上記第 2 の検知トランジ

10

20

30

40

50

スタが接続され、

上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、

上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続され、

上記サンプリングトランジスタ、上記第1、第2の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成されている表示装置の表示方法として、

発光期間と非発光期間とから成る上記有機エレクトロルミネッセンス素子の1発光サイクルにおける上記非発光期間内に、上記スイッチングトランジスタと上記第2の検知トランジスタをそれぞれ所定のタイミングで導通/非導通制御することで、上記ドライブトランジスタに負バイアスをかける期間を得ることを特徴とする表示方法。

10

【請求項6】

上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを非導通とし、その後上記第2の検知トランジスタを導通させ、さらにその後、上記スイッチングトランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかけることを特徴とする請求項5に記載の表示方法。

【請求項7】

上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを導通させたまま、上記第2の検知トランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかけることを特徴とする請求項5に記載の表示方法。

20

【請求項8】

上記第2の固定電位は、上記カソード電位と上記有機エレクトロルミネッセンス素子の閾値電圧の和よりも小さい電位とされていることを特徴とする請求項6又は請求項7に記載の表示方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、特に発光素子として有機エレクトロルミネッセンス素子（有機EL素子）を用いた表示装置、表示方法に関する。

30

【背景技術】

【0002】

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【0003】

有機EL素子を画素に用いた画像表示装置が開発されている。有機EL素子は自発光素子であることから、例えば液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が速いなどの利点を有する。又、各発光素子の輝度レベル（階調）はそれに流れる電流値によって制御可能である（いわゆる電流制御型）。

40

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行われている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ：TFT）によって制御するものである。

【0004】

図13に一般的なアクティブマトリクス型有機EL表示装置のブロック図を示す。

この表示装置は、画素回路100が $m \times n$ のマトリクス状に配列された画素アレイ部103、水平セレクタ101、ライトスキャナ102、水平セレクタ101により選択され

50

輝度情報に応じた信号が供給される信号線 D T L 1、D T L 2・・・、ライトスキャナ 1 0 2 により選択駆動される走査線 W S L 1、W S L 2・・・を有する。

【 0 0 0 5 】

図 1 4 には、図 1 3 に示した画素回路 1 0 0 の最も単純な構成例を示している。図示するように、この画素回路 1 0 0 は、n チャンネル T F T によるサンプリングトランジスタ T s、保持容量 C 1 0、p チャンネル T F T によるドライブトランジスタ T d、有機 E L 素子 1 を有する。この画素回路 1 0 0 は、信号線 D T L と走査線 W S L との交差部に配され、信号線 D T L はサンプリングトランジスタ T s のドレインに接続され、走査線 W S L はサンプリングトランジスタ T s のゲートに接続されている。

ドライブトランジスタ T d 及び有機 E L 素子 1 は、電源電位 V c c と接地電位 G N D の間で直列に接続されている。すなわちドライブトランジスタ 1 のソースが電源電位 V c c に接続される一方、有機 E L 素子（発光素子）1 のカソードが接地電位 G N D に接続されている。一般有機 E L 素子 1 は整流性がある為ダイオードの記号で表わしている。一方、サンプリングトランジスタ T s 及び保持容量 C 1 0 は、ドライブトランジスタ T d のゲートに接続されている。ドライブトランジスタ T d のゲート・ソース間電圧を V g s で表わしている。

10

【 0 0 0 6 】

この画素回路 1 0 0 では、まず走査線 W S L を選択状態とし、信号線 D T L に信号を印加すると、サンプリングトランジスタ T s が導通して信号が保持容量 C 1 0 に書き込まれる。保持容量 C 1 0 に書き込まれた信号電位がドライブトランジスタ T d のゲート電位となる。走査線 W S L を非選択状態とすると、信号線 D T L とドライブトランジスタ T d とは電氣的に切り離されるが、ドライブトランジスタ T d のゲート電位 V g s は保持容量 C 1 0 によって安定に保持される。そして電源電位 V c c から接地電位 G N D に向かって駆動電流がドライブトランジスタ T d 及び有機 E L 素子 1 を流れる。

20

このときドライブトランジスタ T d 及び有機 E L 素子 1 に流れる電流 I d s は、ドライブトランジスタ T d のゲート・ソース間電圧 V g s に応じた値となり、有機 E L 素子 1 はその電流値に応じた輝度で発光する。

つまりこの画素回路 1 0 0 の場合、保持容量 C 1 0 に信号線 D T L からの信号電位を各込むことによってドライブトランジスタ T d のゲート印加電圧を変化させ、これにより有機 E L 素子 1 に流れる電流値をコントロールして発色の階調を得る。

30

【 0 0 0 7 】

p チャンネル T F T によるドライブトランジスタ T d のソースは電源 V c c に接続されており、常に飽和領域で動作するように設計されているので、ドライブトランジスタ T d は次の式 1 に示した値を持つ定電流源となる。

$$I d s = (1 / 2) \cdot \mu \cdot (W / L) \cdot C o x \cdot (V g s - V t h) ^ 2 \cdot \dots (式 1)$$

但し、I d s は飽和領域で動作するトランジスタのドレイン・ソース間に流れる電流、 μ は移動度、W はチャンネル幅、L はチャンネル長、C o x はゲート容量、V t h はトランジスタの閾値電圧を表している。

この式 1 から明らかな様に、飽和領域ではトランジスタのドレイン電流 I d s はゲート・ソース間電圧 V g s によって制御される。図 1 4 に示したドライブトランジスタ T d は、V g s が一定に保持される為、定電流源として動作し、有機 E L 素子 1 を一定の輝度で発光させることができる。

40

【 0 0 0 8 】

ここで図 1 5 に、有機 E L 素子の電流 - 電圧 (I - V) 特性の経時変化を示す。実線で示す曲線が初期状態時の特性を示し、破線で示す曲線が経時変化後の特性を示している。一般的に、有機 E L 素子の I - V 特性は、図示するように時間が経過すると劣化してしまう。そして図 1 4 の画素回路 1 0 0 においては、有機 E L 素子 1 の経時変化とともに、ドライブトランジスタ T d のドレイン電圧が変化してゆく。ところが図 1 4 の画素回路 1 0 0 では上記のようにゲート・ソース間電圧 V g s が一定であるので、有機 E L 素子 1 には一定量の電流が流れ、発光輝度は変化しない。つまり安定した階調制御ができる。

50

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところで図14に示した画素回路100は、pチャンネル型のドライブトランジスタTdを用いて構成されているが、nチャンネル型のTFTにより構成することができれば、TFT作成において従来のアモルファスシリコン(a-Si)プロセスを用いることが可能になる。これにより、TFT基板の低コスト化が可能となり、開発が期待されている。

図16は、図14に示した画素回路100のpチャンネルTFTであるドライブトランジスタTdをnチャンネルTFTに置き換えた構成を示す回路図である。図示する様に、この場合の画素回路100は、nチャンネル型のTFTとしてサンプリングトランジスタTs、ドライブトランジスタTd、保持容量C10、有機EL素子1で構成されている。

この画素回路100では、ドライブトランジスタTdのドレイン側が電源電位Vccに接続され、ソースは有機EL素子1のアノードに接続されており、ソースフォロワ回路を形成している。

【0010】

ところが、このようにドライブトランジスタTdをnチャンネルTFTに置き換えた場合は、ソースが有機EL素子1に接続されてしまうため、図15に示したような有機EL素子1の経時変化とともにゲート・ソース間電圧Vgsが変化してしまう。これにより、有機EL素子1に流れる電流量が変化し、その結果発光輝度は変化してしまう。つまり適切な階調制御ができなくなる。

また、アクティブマトリクス型の有機ELディスプレイは、有機EL素子1の特性変動に加え、画素回路100を構成するnチャンネル型TFTの閾値電圧も経時的に変化する。前述の式1から明らかな様に、ドライブトランジスタTdの閾値電圧Vthが変動すると、ドレイン電流Idsが変化してしまう。これにより、同じゲート電圧Vgsを与えても、閾値電圧Vthの変動により発光輝度が変化してしまう。このため発光輝度も画素ごとに変化してしまう。

nチャンネルTFTにより画素回路100を構成した場合、以上のように有機EL素子1の経時劣化やドライブトランジスタTdの閾値電圧の変動やバラツキにより電流量が変動してしまうことで、表示画像として高品質な画像表示が実現できないという課題があった。

【課題を解決するための手段】

【0011】

そこで本発明では、nチャンネルTFTによる画素回路を用いても、高品質な画像表示が可能な表示装置、表示方法を実現することを目的とする。

【0012】

本発明の表示装置は、信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、各画素回路は、有機エレクトロルミネセンス素子と、保持容量と、サンプリングトランジスタ、ドライブトランジスタ、第1、第2の検知トランジスタ、及びスイッチングトランジスタからなる5個のnチャンネル薄膜トランジスタとを備える。そして上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネセンス素子が接続され、上記ドライブトランジスタのソースと第1の固定電位との間に上記第1の検知トランジスタが接続され、上記ドライブトランジスタのゲートと第2の固定電位との間に上記第2の検知トランジスタが接続され、上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続され、上記サンプリングトランジスタ、上記第1、第2の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成されている。そして、発光期間と非発光期間とから成る上記有機エレクトロルミネセンス素子の1発光サイクルにおける上記非発光期間内において、

10

20

30

40

50

上記スイッチングトランジスタと上記第2の検知トランジスタをそれぞれ所定のタイミングで導通/非導通制御することで、上記ドライブトランジスタに負バイアスをかける期間を得るように構成する。

特に、上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを非導通とし、その後上記第2の検知トランジスタを導通させ、さらにその後、上記スイッチングトランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかける。

又は、上記発光期間を終了して上記非発光期間に移行する際において、上記スイッチングトランジスタを導通させたまま、上記第2の検知トランジスタを導通させることで、上記ドライブトランジスタに負バイアスをかける。

また、上記第2の固定電位は、上記カソード電位と上記有機エレクトロルミネッセンス素子の閾値電圧の和よりも小さい電位とされているものとする。

【0013】

本発明の表示方法は、上記構成の表示装置における表示方法であり、発光期間と非発光期間とから成る上記有機エレクトロルミネッセンス素子の1発光サイクルにおける上記非発光期間内に、上記スイッチングトランジスタと上記第2の検知トランジスタをそれぞれ所定のタイミングで導通/非導通制御することで、上記ドライブトランジスタに負バイアスをかける期間を得るようにする。

【0014】

即ち本発明では画素回路は、有機EL素子と、1個の保持容量と、サンプリングトランジスタ、ドライブトランジスタ、スイッチングトランジスタ、第1及び第2の検知トランジスタからなる5個のnチャンネル薄膜トランジスタとで構成されている。そしてこの画素回路は、ドライブトランジスタの閾値電圧の変動と有機EL素子の経時劣化を補償する保持容量のブートストラップ機能(特性変動補償機能)を備えることによるため、電流駆動型の有機EL素子のI-V特性が経時変化しても、発光輝度を一定に保持することができる。また、第1及び第2の検知トランジスタでドライブトランジスタの閾値電圧を検出し、その経時変化を回路的に補償することで、安定して有機EL素子を駆動できる。

その上で、非発光期間におけるスイッチングトランジスタと第2の検知トランジスタのオン/オフ制御や第2の固定電位の設定によって、ドライブトランジスタに負バイアスを与えるようにしている。つまりドライブトランジスタには、非発光期間と発光期間から成る1発光サイクルにおいて、正バイアスがかかる期間と負バイアスがかかる期間が生ずる。

【発明の効果】

【0015】

本発明によれば、画素回路を有機EL素子と、1個の保持容量と、サンプリングトランジスタ、ドライブトランジスタ、スイッチングトランジスタ、第1及び第2の検知トランジスタからなる5個のnチャンネル薄膜トランジスタとで構成し、この画素回路にブートストラップ機能を備えることで、有機EL素子の経時劣化やドライブトランジスタの閾値電圧変動によっても安定して有機EL素子を駆動でき、nチャンネルTFTによる画素回路を用いた表示装置として、表示画像の高画質化を実現できる。

また、それにより、トランジスタを全てnチャンネルTFTで構成し、ソースフォロワーが可能となり、アノード接続のできる回路構成を実用化できる。このため一般的なアモルファスシリコンのプロセスを導入することが可能となり、低コスト化が促進できる。

【0016】

その上で本発明では、非発光期間において、ドライブトランジスタに負バイアスがかけられるようにしている。これにより、ドライブトランジスタの閾値電圧の変動量を小さく抑えることができ、画素の長寿命化及びそれによる信頼性の向上を図ることができる。

またドライブトランジスタの閾値電圧の変動が小さくなることにより、画素ごとの閾値電圧のバラツキも小さくなり、均一な画質を得ることが可能となる。

またスイッチングトランジスタと第2の検知トランジスタのオン/オフ制御(或いは第

10

20

30

40

50

2の検知トランジスタのみのオン/オフ制御)によって、ドライブトランジスタに負バイアスを与える期間を得るものであるため、負バイアス印加のために、画素回路における素子数、電源ライン、ゲートラインを増やすことは必要なく、高精細化、高歩留まり化に有利である。

また負バイアスを与えるために第1の固定電位を下げるような手法を採る必要もないため低コスト化に有利である。

【発明を実施するための最良の形態】

【0017】

以下、本発明の表示装置、表示方法の実施の形態を説明するが、説明の都合上、まず実施の形態の表示装置としての構成を述べた後、その表示装置構成において本発明に相当しない参考例としての画素回路の動作を説明し、その後、実施の形態としての画素回路の動作として2つの例を説明する。即ち以下の順序で説明する。

[1. 表示装置の構成]

[2. 画素回路の動作の参考例]

[3. 実施の形態の画素回路の動作例I]

[4. 実施の形態の画素回路の動作例II]

【0018】

[1. 表示装置の構成]

図1に実施の形態の表示装置の構成を示す。この表示装置は後述するように、発光素子である有機EL素子の特性変動及びドライブトランジスタの閾値電圧変動に対する補償機能であるブートストラップ機能を備えた画素回路を含むものである。

図1に示すように、本例の表示装置は、画素回路10がm行×n列のマトリクス状に配列された画素アレイ部20、水平セクタ11、ドライブスキャナ12、ライトスキャナ13、第1AZスキャナ14、第2AZスキャナ15を備える。

また水平セクタ11により選択され、輝度情報に応じた映像信号を画素10に対する入力信号として供給する信号線DTL1、DTL2・・・が、画素アレイ部20に対して列方向に配されている。信号線DTL1、DTL2・・・は、画素アレイ部20においてマトリクス配置された画素回路10の列数分だけ配される。

また画素アレイ部20に対して、行方向に走査線WSL1、WSL2・・・、走査線DSL1、DSL2・・・、走査線AZL1-1、AZL1-2・・・、走査線AZL2-1、AZL2-2・・・が配されている。これらの走査線はそれぞれ、画素アレイ部20においてマトリクス配置された画素回路10の行数分だけ配される。

走査線WSL(WSL1、WSL2・・・)はライトスキャナ13により選択駆動される。

走査線DSL(DSL1、DSL2・・・)はドライブスキャナ12により選択駆動される。

走査線AZL1(AZL1-1、AZL1-2・・・)は第1AZスキャナ14により選択駆動される。

走査線AZL2(AZL2-1、AZL2-2・・・)は第2AZスキャナ15により選択駆動される。

ドライブスキャナ12、ライトスキャナ13、第1AZスキャナ14、第2AZスキャナ15は、それぞれ入力されるスタートパルスspとクロックckを基準として、設定された所定のタイミングで各走査線に選択パルスを与える。

【0019】

図2に画素回路10の構成を示している。なお、図2では簡略化のため、信号線DTLと走査線WSL、DSL、AZL1、AZL2が交差する部分に配される1つの画素回路10のみを示している。

この画素回路10は、発光素子である有機EL素子1と、1個の保持容量C1と、サンプリングトランジスタT1、ドライブトランジスタT5、スイッチングトランジスタT3

10

20

30

40

50

、第1の検知トランジスタT4、第2の検知トランジスタT2からなる5個のnチャネル薄膜トランジスタとで構成されている。

【0020】

保持容量C1は、一方の端子がドライブトランジスタT5のソースに接続され、他方の端子が同じくドライブトランジスタT5のゲートに接続されている。図では、ドライブトランジスタT5のソースノードをノードNd1、ドライブトランジスタT5のゲートノードをノードNd2として示している。従って、保持容量C1はノードNd1とノードNd2の間に接続されていることになる。

画素回路10の発光素子は例えばダイオード構造の有機EL素子1とされ、アノードとカソードを備えている。有機EL素子1のアノードはドライブトランジスタT5のソース(ノードNd1)に接続され、カソードは所定のカソード電位Vcatに接続されている。なお、有機EL素子1はアノード/カソード間に容量成分を含んでおり、後述する図では、この容量成分をCelとして示す場合がある。

10

【0021】

第1の検知トランジスタT4は、そのソースが第1の固定電位Vssに接続され、そのドレインがドライブトランジスタT5のソース(ノードNd1)に接続され、ゲートが走査線AZL1に接続されている。

第2の検知トランジスタT2は、そのソースが第2の固定電位Vofsに接続され、そのドレインがドライブトランジスタT5のゲート(ノードNd2)に接続され、そのゲートは走査線AZL2に接続されている。

20

サンプリングトランジスタT1は、その一端が信号線DTLに接続され、他端がドライブトランジスタT5のゲート(ノードNd2)に接続され、そのゲートが走査線WSLに接続されている。

スイッチングトランジスタT3は、そのドレインが電源電位Vccに接続され、そのソースがドライブトランジスタT5のドレインに接続され、そのゲートが走査線DSLに接続されている。

【0022】

サンプリングトランジスタT1は走査線WSLによって選択されたときに動作し、信号線DTLからの入力信号VsigをサンプリングしてノードNd2を介し保持容量C1に保持させる。

30

ドライブトランジスタT5は、保持容量C1に保持された電位に応じて有機EL素子1を電流駆動する。

スイッチングトランジスタT3は走査線DSLによって選択されたときに導通して電源電位VccからドライブトランジスタT5に電流を供給する。

第1、第2の検知トランジスタT4、T2は、それぞれ走査線AZL1、AZL2によって所定のタイミングで選択されることで導通される。この第1、第2の検知トランジスタT4、T2のオン/オフは、有機EL素子1の電流駆動に先立ってドライブトランジスタT5の閾値電圧Vthを検知し、あらかじめその影響をキャンセルする為に該検知した閾値電圧を保持容量C1に保持する動作(閾値検出動作)に関連して実行される。

【0023】

40

この画素回路10の正常な動作を保証する為の条件として、固定電位Vssは、固定電位VofsからドライブトランジスタT5の閾値電圧Vthを差し引いたレベルよりも低く設定されている。すなわち、 $V_{ss} < V_{ofs} - V_{th}$ である。

また固定電位Vssは、有機EL素子1の閾値電圧Vthelと、カソード電位Vcatの和より小さく設定されている($V_{ss} < V_{thel} + V_{cat}$)。

また固定電位Vofsは、ドライブトランジスタT5の閾値電圧Vthと、有機EL素子1の閾値電圧Vthelと、カソード電圧Vcatの和よりも小さく設定されている($V_{ofs} < V_{th} + V_{thel} + V_{cat}$)。

さらに図9~図13を用いて後述する実施の形態の動作例I、IIの動作を適正に実現するために、固定電位Vofsは、有機EL素子1の閾値電圧Vthelと、カソード電圧

50

V_{cat} の和よりも小さく設定されている ($V_{ofs} < V_{thel} + V_{cat}$)。

例えば固定電位 V_{ofs} はグランド電位、固定電位 V_{sss} は負電位とされ、上記各条件を満たすようにされる。

【0024】

[2 . 画素回路の動作の参考例]

ここではまず、上記の画素回路 10 の構成において実行可能な、参考例としての動作を図 3 ~ 図 5 で説明する。

図 3 に走査線 W_{SL} 、 A_{ZL2} 、 A_{ZL1} 、 D_{SL} のタイミングチャートを示している。これは上記構成からわかるように、それぞれサンプリングトランジスタ T_1 、検知トランジスタ T_2 、検知トランジスタ T_4 、スイッチングトランジスタ T_3 のオン/オフタイミングとなる。またこの図 3 には、ドライブトランジスタ T_5 のゲート電圧 (ノード N_{d2})、ソース電圧 (ノード N_{d1}) の変化を示している。また、図 4、図 5 は各時点の等価回路を示している。

【0025】

図 3 のタイミングチャートは、発光素子である有機 EL 素子 1 が発光駆動される 1 サイクル、つまり画像表示の 1 フレーム期間を表している。1 フレーム期間は、有機 EL 素子 1 の非発光期間と発光期間から成り、例えば時点 t_{m11} が、前回の 1 フレームの終了タイミング、かつ今回の 1 フレームの開始タイミングとしている。

【0026】

時点 t_{m11} に至るまでの期間、つまり前のフレームの終了直前の期間では、走査線 W_{SL} 、 A_{ZL2} 、 A_{ZL1} がローレベルにある一方、走査線 D_{SL} がハイレベルにある。従って図 4 (a) に示すように、スイッチングトランジスタ T_3 がオン状態にある一方、サンプリングトランジスタ T_1 、及び検知トランジスタ T_2 、 T_4 はオフ状態にある。

このときドライブトランジスタ T_5 は保持容量 C_1 に保持されている電位に応じて駆動電流 I_{ds} を流し、有機 EL 素子 1 を発光させている。このときドライブトランジスタ T_5 のソース電位 (ノード N_{d1} の電位) は所定の動作点に保持されている。

ドライブトランジスタ T_5 は飽和領域で動作するように設定されているため、有機 EL 素子 1 に流れる電流 I_{ds} はドライブトランジスタ T_5 のゲート・ソース間電圧 V_{gs} に応じて、上述した式 1 に示される値をとる。

【0027】

時点 t_{m11} から、1 フレーム期間が開始される。このとき、走査線 A_{ZL2} 、 A_{ZL1} が共にローレベルからハイレベルに立ち上がる。この結果、図 4 (b) に示すように、検知トランジスタ T_2 、 T_4 が共にオフ状態からオン状態に切り替わる。

これによりノード N_{d2} は急速に固定電位 V_{ofs} まで下がり、ノード N_{d1} も急速に固定電位 V_{sss} まで下がる。つまりドライブトランジスタ T_5 のゲート電圧は V_{ofs} 、ソース電圧は V_{sss} という値に充電される。上記のように、 $V_{sss} < V_{ofs} - V_{th}$ に設定されている為、ドライブトランジスタ T_5 はオン状態を維持し、ドレイン電流 I_{ds2} が流れる。

そしてこのときドライブトランジスタ T_5 のゲート・ソース間電圧 V_{gs} は、 $V_{ofs} - V_{sss}$ という値をとり、それに応じた電流 I_{ds2} が、図 4 (b) に破線で示すように、電源 V_{cc} 側から固定電位 V_{sss} 側に流れることになる。

また、有機 EL 素子 1 を非発光とするために、上述のように有機 EL 素子 1 にかかる電圧 V_{el} (= ノード N_{d1} 電位) が、有機 EL 素子 1 の閾値電圧 V_{thel} とカソード電圧 V_{cat} の和より小さくなるように固定電位 V_{ofs} 、 V_{sss} の電圧値が設定されているため、有機 EL 素子 1 には電流は流れず、従って、非発光状態になる。

なお、この時点 t_{m11} となった後、検知トランジスタ T_2 、 T_4 はどちらが先にオンしてもよい。

【0028】

時点 t_{m12} では、ブートストラップ機能のための閾値検出動作が開始される。このた

10

20

30

40

50

め走査線 A Z L 1 がハイレベルからローレベルに戻され図 4 (c) のように検知トランジスタ T 4 がオフ状態とされる。

そして有機 E L 素子 1 の等価回路はダイオードと容量で表されるため、 $V_{e1} = V_{cat} + V_{th e1}$ (有機 E L 素子 1 のリーク電流がドライブトランジスタ T 5 に流れる電流よりもかなり小さい) である限り、ドライブトランジスタ T 5 の電流は保持容量 C 1 と有機 E L 素子 1 の容量 C e 1 を充電するために使われる。

このときドライブトランジスタ T 5 を流れるドレイン電流の電流路が遮断される為、有機 E L 素子 1 にかかる電圧 V_{e1} (= ノード N d 1 電位) は図 5 (d) のように時間と共に上昇してゆく。

一定時間経過後、ドライブトランジスタ T 5 のゲート・ソース間電圧 V_{gs} は閾値電圧 V_{th} をとる。このとき有機 E L 素子 1 にかかる電圧 $V_{e1} = V_{ofs} - V_{th} - V_{cat} + V_{th e1}$ となっている。

このときに、ノード N d 1 とノード N d 2 の間に現われた電位差 V_{th} は保持容量 C 1 に保持されることになる。つまり閾値検出動作として、ドライブトランジスタ T 5 の閾値電圧 V_{th} を検知し、これを保持容量 C 1 に保持する。

【 0 0 2 9 】

次に時点 t_{m13} において、走査線 D S L がローレベルとされ、図 4 (d) のようにスイッチングトランジスタ T 3 がオフとされる。これによって電流が流れなくなり、この時点で閾値検出動作が終了される。

その後、時点 t_{m14} で走査線 A Z L 2 がローレベルとされ、図 5 (a) のように検知トランジスタ T 2 がオフとされる。

【 0 0 3 0 】

次に時点 t_{m15} では、走査線 W S L がハイレベルとされ、図 5 (b) のようにサンプリングトランジスタ T 1 がオンとされて信号線 D T L からの信号電圧 V_{sig} の保持容量 C 1 への書込が行われる。これによりドライブトランジスタ T 5 のゲート電圧が信号線 D T L からの信号電圧 V_{sig} とされる。

このとき、ドライブトランジスタ T 5 のゲート・ソース間電圧 V_{gs} は保持容量 C 1、有機 E L 素子 1 の寄生容量 C e 1、ドライブトランジスタ T 5 の寄生容量 C 2 によって式 2 のように決定される。

$$V_{gs} = (C_{e1} / (C_{e1} + C_1 + C_2)) \cdot (V_{sig} - V_{ofs}) + V_{th} \quad \dots (式 2) \quad 30$$

ただし、寄生容量 C e 1 は容量 C 1、C 2 に比べて大きいために、ドライブトランジスタ T 5 のゲート・ソース間電圧 V_{gs} は、ほぼ $V_{sig} + V_{th}$ となる。

【 0 0 3 1 】

信号線 D T L からの信号電圧 V_{sig} の書込が終了した時点 t_{m16} の後に、時点 t_{m17} で走査線 D S L がハイレベルとされ、図 5 (c) のようにスイッチングトランジスタ T 3 がオンとされることで、ドライブトランジスタ T 5 のドレイン電圧が電源電圧まで上昇される。

保持容量 C 1 の作用によりドライブトランジスタ T 5 のゲート・ソース間電圧 V_{gs} は一定であるので、ドライブトランジスタ T 5 は一定電流 I_{ds3} を有機 E L 素子 1 に流し、ノード N d 1 の電位は有機 E L 素子 1 に電流が流れる電圧まで上昇し、これにより有機 E L 素子 1 は発光する。つまり今回のフレームにおける発光期間が開始される。

【 0 0 3 2 】

参考例としての動作は以上のようなになるが、上記図 2 の画素回路 1 0 においても、有機 E L 素子 1 は発光時間が長くなるとその I - V 特性は変化してしまう。そのためノード N d 1 の電位も変化する。

しかしながら、上記参考例の動作の場合、ドライブトランジスタ T 5 のゲート・ソース間電圧 V_{gs} は一定値に保たれているので有機 E L 素子 1 に流れる電流は変化しない。よって有機 E L 素子 1 の I - V 特性が劣化しても、一定電流 I_{ds} が常に流れ続け、有機 E L 素子 1 の輝度が変化することはない。

【0033】

ただし、上記参考例としての動作では、以下のような不都合が発生する場合がある。

画素回路10を構成する各トランジスタについて考える。一般的にトランジスタはゲートにバイアスをかけることでその閾値電圧が変動する。図6に示すように、閾値電圧は、正バイアスをかけると正に、負バイアスをかけると負に変動する。

ここでスイッチトランジスタT3、検知トランジスタT2、T4、サンプリングトランジスタT1においては、1フレーム期間内に正バイアスと負バイアスが交互にかかるため閾値電圧の変動は大きくない。

しかし、ドライブトランジスタT5は、図3のゲート電圧(Nd2)とソース電圧(Nd1)からわかるように、常に正バイアスがかかっている状態なので、その閾値変動が大きくなってしまふ。 10

本回路では、上記の動作の通り、ドライブトランジスタT5の閾値電圧を補正する方式をとっているが、前述のように閾値検出動作前にドライブトランジスタT5のゲート・ソース間電圧を、その閾値電圧Vth以上とする必要がある。なぜなら、ゲート・ソース間電圧が閾値電圧以下であると、電流はリーク電流しか流れなくなるため、ドライブトランジスタT5のゲート・ソース間電圧はVofs - Vssからほとんど変化しない。これによって閾値電圧補正動作ができないという問題点が発生するからである。

換言すれば、閾値電圧Vthの変動が大きくなると、ブートストラップ機能が適切に発揮されない場合が生じる。

【0034】

このような事情に対して、ドライブトランジスタT5の信頼性を向上させるには、非発光期間においてドライブトランジスタT5に負バイアスを与える期間を設け、つまり1フレーム期間内に正バイアスと負バイアスが交互にかかるようにして、閾値電圧の変動を抑えることが有効である。 20

このために、画素回路を図7のように構成する例が考えられる。

この図7の画素回路は、基本的には、図2の回路構成に、スイッチングトランジスタT6を追加したものである。

即ちドライブトランジスタT5のゲート(ノードNd2)と固定電位Vss2の間にスイッチングトランジスタT6を接続し、このスイッチングトランジスタT6のゲートに対しては、第2ドライブスキャナ12bによって駆動される走査線DSL2が接続されているようにしたものである。 30

なお、第1ドライブスキャナ12a、走査線DSL1は、図2におけるドライブスキャナ12及び走査線DSLと同様であり、スイッチングトランジスタT3を制御する。

【0035】

このような回路において図8のように各トランジスタ(T1, T2, T4, T3, T6)を駆動することで、ドライブトランジスタT5に負バイアスが与えられるようにする。

まず時点tm41で非発光期間となる際には、走査線AZL1をハイレベルとし、検知トランジスタT4をオンとする。これによってドライブトランジスタT5のドレイン電流は固定電位Vssに向かって流れ、有機EL素子1の発光が停止される。そしてノードNd1、つまりドライブトランジスタT5のソース電圧は固定電位Vssとなる。 40

一方、検知トランジスタT2は、時点tm42までオンとされない。また、この時点tm41からtm42までの期間は、走査線DSL2がハイレベルとされ、スイッチングトランジスタT6がオンとされる。

即ち、時点tm41からtm42の間、ドライブトランジスタT5のソース電圧(Nd1) = Vssとされ、またドライブトランジスタT5のゲート電圧(Nd2) = Vss2とされることになる。従って固定電位Vss2 < Vssとされていることにより、時点tm41からtm42の間、ドライブトランジスタT5に負バイアスがかかることになる。

なお、時点tm42 ~ tm48の動作は、図3における時点tm11 ~ tm17と同様であるため説明を省略する。

【0036】

このように図7の画素回路構成を採用し、図8のタイミングで各トランジスタを駆動することで、1フレーム期間においてドライブトランジスタT5に負バイアスと正バイアスが交互にかかることになり、これによってドライブトランジスタT5の閾値電圧の変動を小さく抑えることが可能となる。

ところが、図7の回路方式では素子数、電源ライン、ゲートラインが増加してしまうため高精細化、高歩留まり化が難しくなるという欠点がある。

【0037】

また、このように回路規模を増大させずに、図2の回路構成のままドライブトランジスタT5の信頼性を向上させるには、固定電位 V_{ss} を下げるという手法も考えられる。

つまり固定電位 V_{ss} を下げることで、閾値電圧 V_{th} の変動が大きくなったとしても、閾値検出動作前(図3の時点 $t_{m11} \sim t_{m12}$)にドライブトランジスタT5のゲート・ソース間電圧が、十分に閾値電圧 V_{th} 以上となるようにする手法である。 10

ところがその場合、固定電位 V_{ss} を下げることで検知トランジスタT4のオフ電圧を小さくする必要があり、検知トランジスタT4のゲートラインのダイナミックレンジが大きくなるためコストが高くなってしまいう問題点を内包している。

【0038】

[3.実施の形態の画素回路の動作例I]

以上のように参考例として図3～図5に示した動作では、ドライブトランジスタT5に対して常に正バイアスがかかった状態であるため、閾値電圧 V_{th} の変動が大きくなり、その信頼性が低下するおそれがある。 20

これに対して本発明の実施の形態では、図7の例のように負バイアスをつけるために回路規模を大きくすることなく、また固定電位 V_{ss} を下げることも行わずに、図2の回路構成において、各トランジスタを適切に動作させることで、1フレーム期間内にドライブトランジスタT5に負バイアスが印加される期間が生ずるようにするものである。

【0039】

実施の形態の動作例Iを図9～図11で説明する。

図9は、上記図3と同様に、発光素子である有機EL素子1が発光駆動される1サイクル、例えば画像表示の1フレーム期間での走査線 WSL 、 $AZL2$ 、 $AZL1$ 、 DSL のタイミングチャート、及びドライブトランジスタT5のゲート電圧(ノード $Nd2$)、ソース電圧(ノード $Nd1$)の変化を示している。また、図10、図11は各時点の等価回路を示している。 30

【0040】

図9では、時点 t_{m20} から1フレーム期間が開始されるとしている。この時点 t_{m20} に至るまでの期間、つまり前のフレームの終了直前の期間では、走査線 WSL 、 $AZL2$ 、 $AZL1$ がローレベルにある一方、走査線 DSL がハイレベルにある。従って図10(a)に示すように、スイッチングトランジスタT3がオン状態にある一方、サンプルトランジスタT1、及び検知トランジスタT2、T4はオフ状態にある。

このときドライブトランジスタT5は保持容量 $C1$ に保持されている電位に応じて駆動電流 I_{ds} を流し、有機EL素子1を発光させている。このときドライブトランジスタT5のソース電位(ノード $Nd1$ の電位)は所定の動作点に保持されている。 40

ドライブトランジスタT5は飽和領域で動作するように設定されているため、有機EL素子1に流れる電流 I_{ds} はドライブトランジスタT5のゲート・ソース間電圧 V_{gs} に応じて、上述した式1に示される値をとる。

【0041】

時点 t_{m20} から、1フレーム期間が開始される。このとき、走査線 DSL がハイレベルからローレベルに落とされ、この結果、図10(b)に示すようにスイッチングトランジスタT3がオフとされて、電源 V_{cc} がドライブトランジスタT5のドレインと切り離されることで、有機EL素子1に電流 I_{ds} が流れなくなり、有機EL素子1の発光が停止される。つまり発光期間から非発光期間に遷移することになる。 50

このとき、スイッチングトランジスタT3をオフすることで、ドライブトランジスタT5のソースとドレインは、カソード電圧 V_{cat} と有機EL素子1の閾値電圧 V_{thel} の和である $V_{cat} + V_{thel}$ まで下がる($Nd1 = V_{cat} + V_{thel}$)。

またドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は保持容量C1によって保持されているため、ゲート電圧は $V_{thel} + V_{gs} + V_{cat}$ という値となる($Nd2 = V_{thel} + V_{gs} + V_{cat}$)。

【0042】

スイッチングトランジスタT3をオフした後、時点 t_{m21} に走査線AZL2をハイレベルとし、図10(c)のように検知トランジスタT2をオンとすることで、ドライブトランジスタT5のゲート電位($Nd2$)を固定電位 V_{ofs} とする。つまりこのとき、ドライブトランジスタT5のゲートは $V_{thel} + V_{gs} + V_{cat}$ から V_{ofs} へと変化することとなる。

10

このとき、ドライブトランジスタT5のゲート・ソース間電圧は保持容量C1、有機EL素子1の寄生容量 C_{el} 、ドライブトランジスタT5の寄生容量C2によって、次の式3のように決定される。

ゲート・ソース間電圧 = $(C_{el} / (C_{el} + C1 + C2)) \cdot (V_{ofs} - V_{thel} - V_{cat}) + \{ (C1 + C2) / (C_{el} + C1 + C2) \} \cdot V_{gs} \dots$ (式3)

このため、容量 C_{el} が容量C1、C2に対して十分大きければ、 $V_{ofs} < V_{thel} + V_{cat}$ とされていることで、ドライブトランジスタT5のゲート・ソース間には負バイアスがかかる。

20

【0043】

その後、時点 t_{m22} で走査線DSLをハイレベルとし、図10(d)のようにスイッチングトランジスタT3をオンすることで、ドライブトランジスタT5のドレイン電圧は電源電圧 V_{cc} となる。

ただし、ドライブトランジスタT5には負バイアスがかかっている状態であるため、有機EL素子1に対して電流は流されない。

【0044】

時点 t_{m23} では、走査線AZL1がローレベルからハイレベルに立ち上がる。この結果、図11(a)に示すように、検知トランジスタT4がオフ状態からオン状態に切り替わる。これによりノードNd1は急速に固定電位 V_{ss} まで下がり、ドライブトランジスタT5には正バイアスがかかった状態となる。

30

そしてこのときドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は、 $V_{ofs} - V_{ss}$ という値をとり、それに応じた電流が、図11(a)に破線で示すように、電源 V_{cc} 側から固定電位 V_{ss} 側に流れることになる。

また、有機EL素子1を非発光とするために、上述のように有機EL素子1にかかる電圧 V_{el} (=ノードNd1電位)が、有機EL素子1の閾値電圧 V_{thel} とカソード電圧 V_{cat} の和より小さくなるように固定電位 V_{ofs} 、 V_{ss} の電圧値が設定されているため、有機EL素子1には電流は流れず、従って、非発光状態が保たれる。

【0045】

時点 t_{m24} では、走査線AZL1がハイレベルからローレベルに戻され、図11(b)のように検知トランジスタT4がオフ状態とされ、この時点 t_{m24} で、ブートストラップ機能のための閾値検出動作が開始される。

40

即ち有機EL素子1の等価回路はダイオードと容量で表されるため、 $V_{el} - V_{cat} + V_{thel}$ (有機EL素子1のリーク電流がドライブトランジスタT5に流れる電流よりもかなり小さい)である限り、スイッチングトランジスタT3がオンとされることで流れるドライブトランジスタT5の電流は保持容量C1と有機EL素子1の容量 C_{el} を充電するために使われる。

また、このとき、検知トランジスタT4はオフ状態であるため、ドライブトランジスタT5を流れるドレイン電流の電流路が遮断されており、有機EL素子1にかかる電圧 V_{el} (=ノードNd1電位)は、上記参考例の場合と同様、図5(d)のように、時間と共

50

に上昇してゆく。

一定時間経過後、ドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は閾値電圧 V_{th} をとる。このとき有機EL素子1にかかる電圧 $V_{el} = V_{ofs} - V_{th} - V_{cat} + V_{thel}$ となっている。

このときに、ノードNd1とノードNd2の間に現われた電位差 V_{th} (即ちドライブトランジスタT5の閾値電圧)は保持容量C1に保持されることになる。つまり上記参考例と同様に、閾値検出動作として、検知トランジスタT2, T4及びスイッチングトランジスタT3が走査線AZL2, AZL1及びDSLによってそれぞれ適切なタイミングで選択されて動作することで、ドライブトランジスタT5の閾値電圧 V_{th} を検知し、これを保持容量C1に保持する。

【0046】

次に時点 t_{m25} において、走査線DSLがローレベルとされ、スイッチングトランジスタT3がオフとされる。これによって電流が流れなくなり、この時点で閾値検出動作が終了される。

その後、時点 t_{m26} で走査線AZL2がローレベルとされ、検知トランジスタT2がオフとされる。

【0047】

次に時点 t_{m27} では、走査線WSLがハイレベルとされ、図11(c)のようにサンプリングトランジスタT1がオンとされて信号線DTLからの信号電圧 V_{sig} の保持容量C1への書込が行われる。これによりドライブトランジスタT5のゲート電圧が信号線DTLからの信号電圧 V_{sig} とされる。

このとき、ドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は保持容量C1、有機EL素子1の寄生容量 C_{e1} 、ドライブトランジスタT5の寄生容量C2によって上述した式2のように決定される。

ただし、寄生容量 C_{e1} は容量C1、C2に比べて大きいため、ドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は、ほぼ $V_{sig} + V_{th}$ となる。

【0048】

走査線WSLがローレベルとされて信号線DTLからの信号電圧 V_{sig} の書込が終了した時点 t_{m28} の後に、時点 t_{m29} で走査線DSLがハイレベルとされ、図11(d)のようにスイッチングトランジスタT3がオンとされることで、ドライブトランジスタT5のドレイン電圧が電源電圧まで上昇される。

保持容量C1の作用によりドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は一定であるので、ドライブトランジスタT5は一定電流 I_{ds3} を有機EL素子1に流し、ノードNd1の電位は有機EL素子1に電流が流れる電圧まで上昇し、これにより有機EL素子1は発光する。つまり今回のフレームにおける発光期間が開始される。

【0049】

以上のような本実施の形態の動作でも、有機EL素子1のI-V特性は変化は補償される。つまりドライブトランジスタT5のゲート・ソース間電圧 V_{gs} は一定値に保たれているので有機EL素子1に流れる電流は変化しない。よって有機EL素子1のI-V特性が劣化しても、一定電流 I_{ds} が常に流れ続け、有機EL素子1の輝度が変化することはない。

そして、ドライブトランジスタT5にnチャンネルTFTを使用した本例のソースフォロワーとしての画素回路10において、適正に閾値電圧の変動及び有機EL素子1の経時劣化の補償が実現できることで、画素回路10のトランジスタを全てnチャンネル化することに問題がなくなり、一般的なアモルファスシリコンのプロセスを導入することが可能となるため、低コスト化が実現できる。

【0050】

さらに本実施の形態の動作として、上記参考例と異なる点は、スイッチングトランジスタT3及び検知トランジスタT2のオン/オフのタイミングと固定電位 V_{ofs} の電圧設定のみで、ドライブトランジスタT5に負バイアスがかかる期間(時点 $t_{m21} \sim t_{m2}$

10

20

30

40

50

3)を得ている。

このため例えば図7のように素子数、電源ライン数を増やすことをせずに、非発光期間においてドライブトランジスタT5に負バイアスをかけることができる。つまり1フレーム期間内において、ドライブトランジスタT5に正バイアスと負バイアスを交互に印加することができる。これによってドライブトランジスタT5の閾値電圧の変動を小さくすることができる。また固定電位 V_{ss} を下げる必要もない。

このように素子数や電源ライン、ゲートラインを増やすことなくドライブトランジスタT5の高信頼性が実現できるため、高精細化、高歩留まり化が実現できる。

また閾値電圧の変動が小さくなるため、画素ごとの閾値電圧のバラツキも小さくなり、均一な画質を得ることが可能となる。

もちろん固定電位 V_{ss} を下げることなく高信頼性が実現できることは低コスト化に有利である。

【0051】

[4.実施の形態の画素回路の動作例II]

続いて、本発明の第2の実施の形態としての動作例IIを図12で説明する。この動作例IIは、発光期間から非発光期間に遷移する際に、検知トランジスタT2をオンとすることで、ドライブトランジスタT5に負バイアスを印加する期間を得る例である。

【0052】

図12は、上記図3、図9と同様に、発光素子である有機EL素子1が発光駆動される1サイクル、例えば画像表示の1フレーム期間での走査線WSL、AZL2、AZL1、DSLのタイミングチャート、及びドライブトランジスタT5のゲート電圧(ノードNd2)、ソース電圧(ノードNd1)の変化を示している。

【0053】

図12では、時点 t_{m31} から1フレーム期間が開始されるとしている。この時点 t_{m31} に至るまでの期間、つまり前のフレームの終了直前の期間では、走査線WSL、AZL2、AZL1がローレベルにある一方、走査線DSLがハイレベルにある。従ってスイッチングトランジスタT3がオン状態にある一方、サンプリングトランジスタT1、及び検知トランジスタT2、T4はオフ状態にある。

このときドライブトランジスタT5はノードNd2に現われる信号電位に応じて駆動電流 I_{ds} を流し、有機EL素子1を発光させている。このときドライブトランジスタT5のソース電位(ノードNd1の電位)は所定の動作点に保持されている。

ドライブトランジスタT5は飽和領域で動作するように設定されているため、有機EL素子1に流れる電流 I_{ds} はドライブトランジスタT5のゲート・ソース間電圧 V_{gs} に応じて、上述した式1に示される値をとる。

【0054】

時点 t_{m31} から、1フレーム期間が開始される。このとき、走査線DSLはハイレベルが維持され、走査線AZL2がローレベルからハイレベルに立ち上げられ、検知トランジスタT2がオンとされる。

これによって、ドライブトランジスタT5のゲート電圧(Nd2) = 固定電位 V_{ofs} とされる。ここで、固定電位 V_{ofs} が前述のように $V_{ofs} < V_{thel} + V_{cat}$ であれば、検知トランジスタT2をオンとすることで有機EL素子1は非発光となる。つまり、ドライブトランジスタT5のソース電圧(Nd1)は有機EL素子1の閾値電圧 $V_{thel} + V_{cat}$ にまでしか低下しないため、ゲート電圧(Nd2) = V_{ofs} となることで、ドライブトランジスタT5に負バイアスがかかることになるためである。

その後、時点 $t_{m32} \sim t_{m38}$ は、上記図9の時点 $t_{m23} \sim t_{m29}$ と同様の動作状態となるため、説明を省略する。

【0055】

この実施の形態の動作例IIでは、非発光期間において検知トランジスタT2のオン/オ

10

20

30

40

50

フのタイミングと固定電位 V_{ofs} の電圧設定によって、時点 $t_{m31} \sim t_{m32}$ の期間に、ドライブトランジスタ T_5 に負バイアスをかけている。これによって上記動作例 I と同様の効果を得ることができる。

【図面の簡単な説明】

【0056】

【図1】本発明の実施の形態の表示装置のブロック図である。

【図2】実施の形態の表示装置の画素回路の回路図である。

【図3】参考例としての動作の説明図である。

【図4】参考例の動作における各時点の等価回路図である。

【図5】参考例の動作における各時点の等価回路図である。

10

【図6】正負バイアスによる閾値変動の説明図である。

【図7】他の参考例の画素回路の回路図である。

【図8】他の参考例の動作の説明図である。

【図9】実施の形態の動作例 I の説明図である。

【図10】実施の形態の動作例 I における各時点の等価回路図である。

【図11】実施の形態の動作例 I における各時点の等価回路図である。

【図12】実施の形態の動作例 II の説明図である。

【図13】従来の有機 EL 表示装置のブロック図である。

【図14】従来の有機 EL 表示装置の画素回路の回路図である。

【図15】有機 EL 表示の経時変化の説明図である。

20

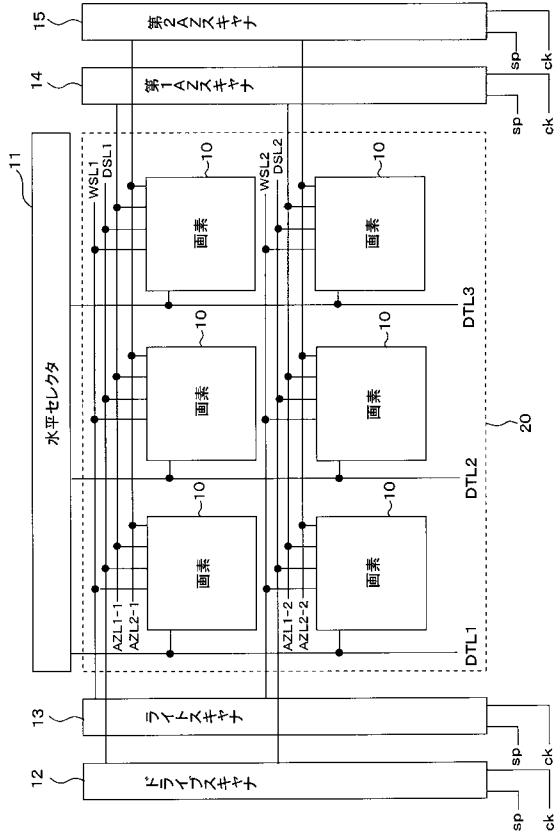
【図16】従来の有機 EL 表示装置の画素回路の回路図である。

【符号の説明】

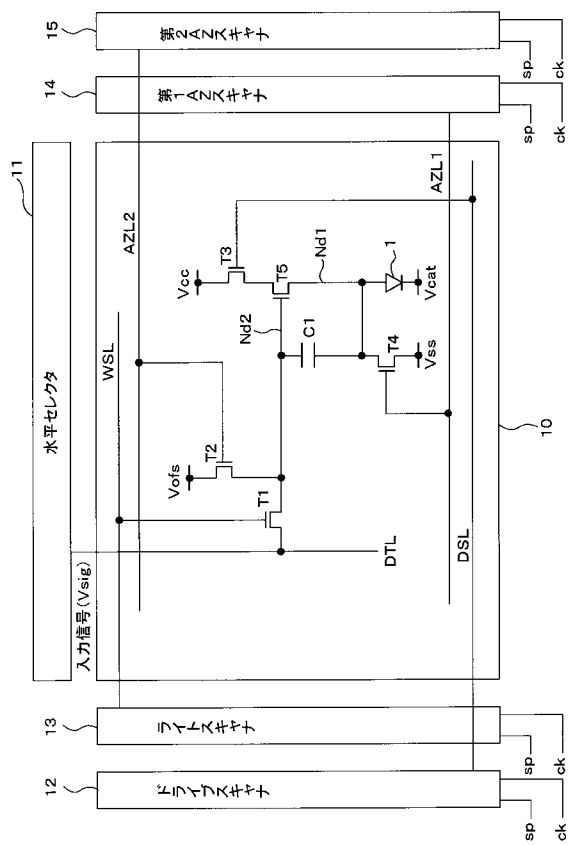
【0057】

1 有機 EL 素子、10 画素回路、11 水平セレクタ、12 ドライブスキャナ、13 ライトスキャナ、14 第1AZスキャナ、15 第2AZスキャナ、C1 保持容量、T1 サンプリングトランジスタ、T2, T4 検知トランジスタ、T3 スイッチングトランジスタ、T5 ドライブトランジスタ

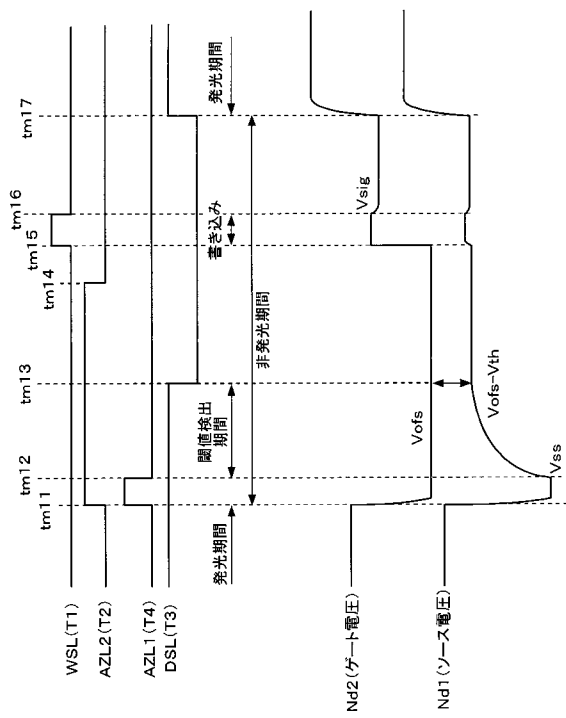
【図1】



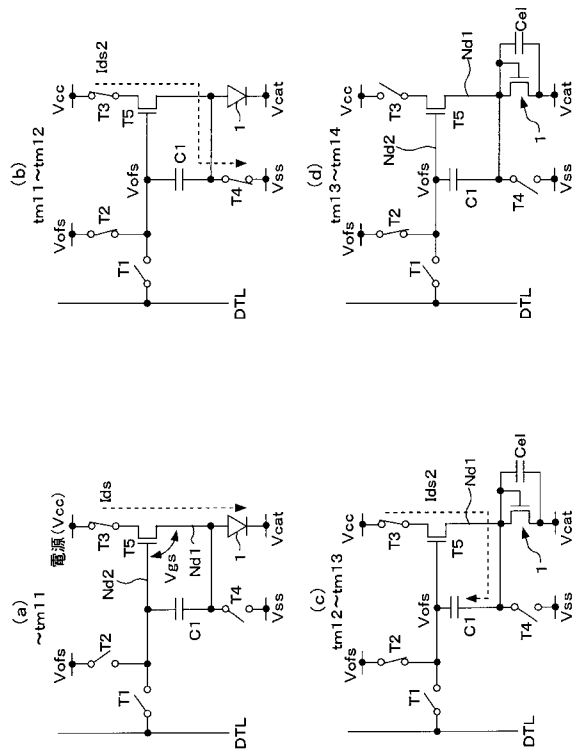
【図2】



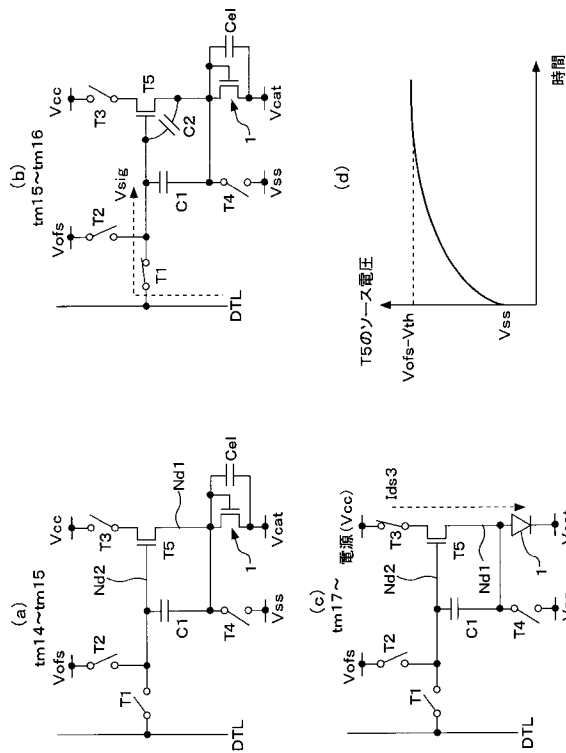
【図3】



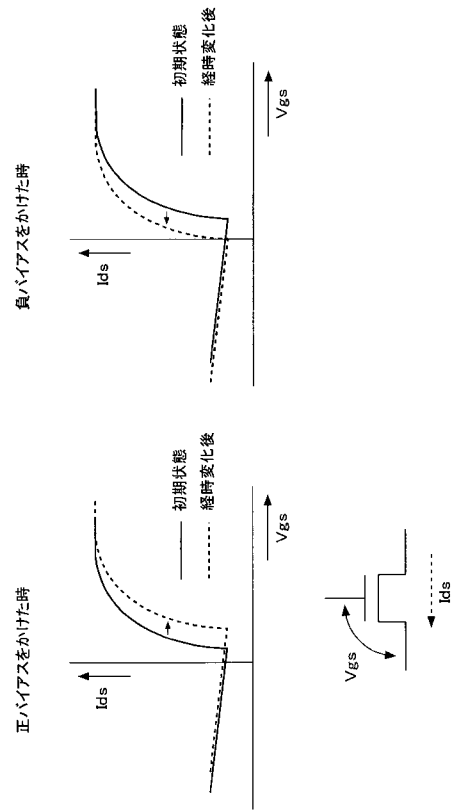
【図4】



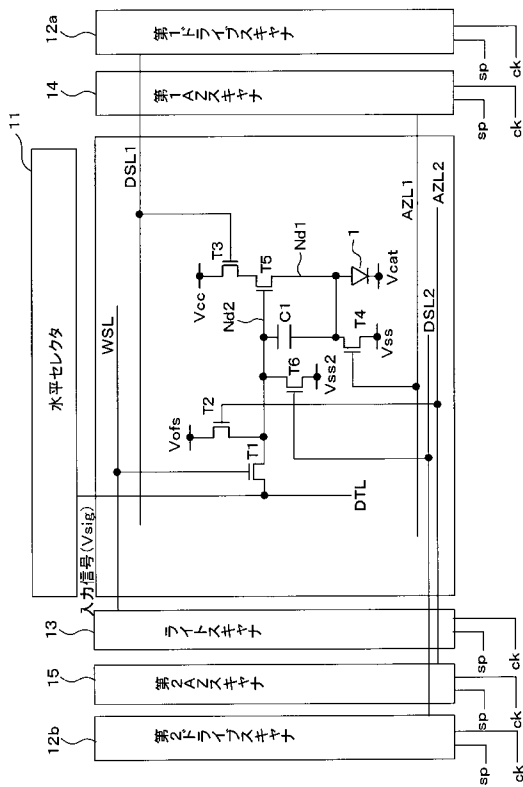
【 図 5 】



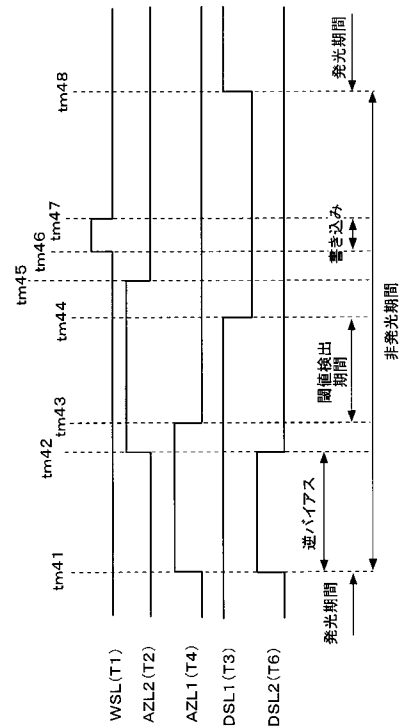
【 図 6 】



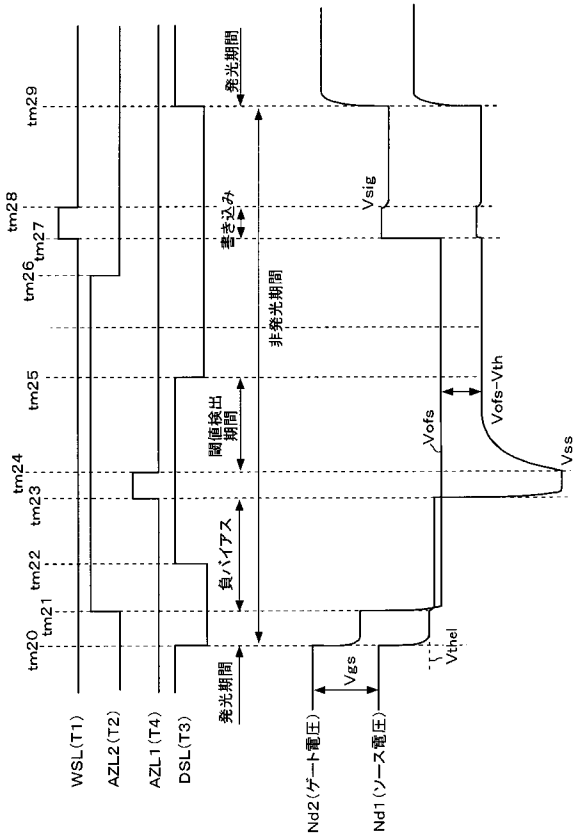
【 図 7 】



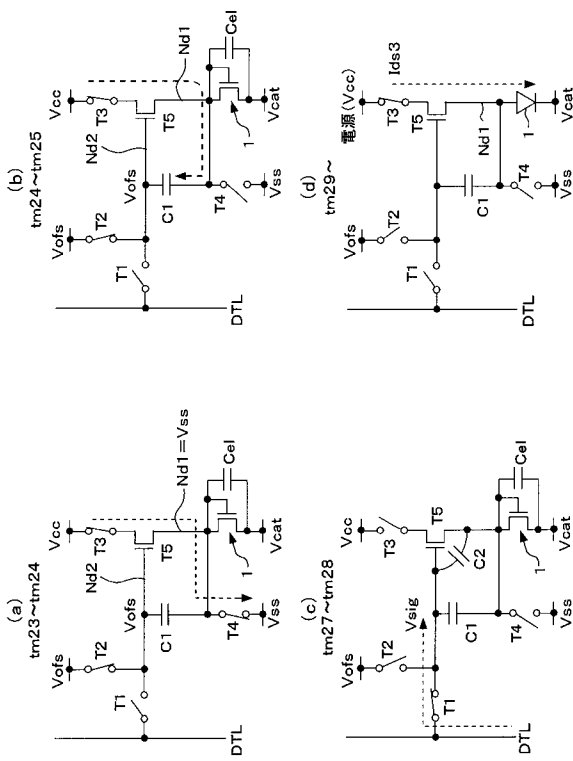
【 図 8 】



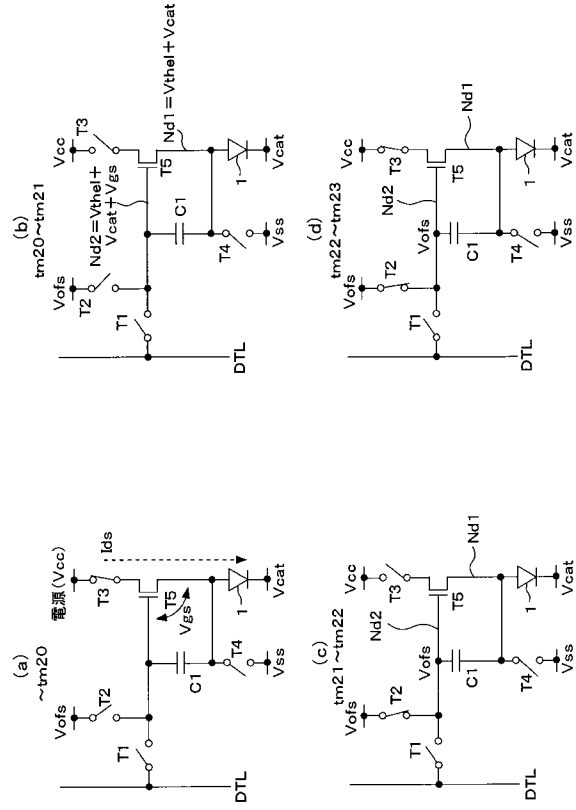
【 図 9 】



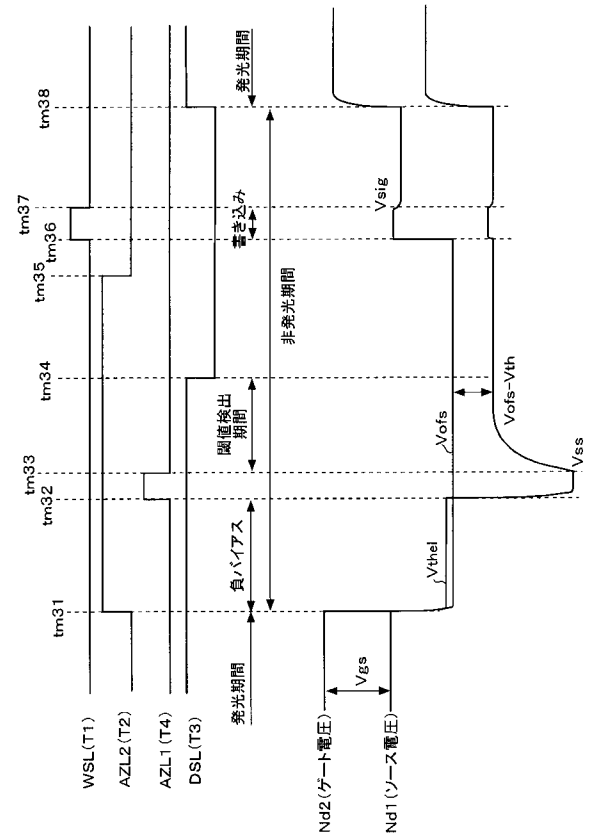
【 図 11 】



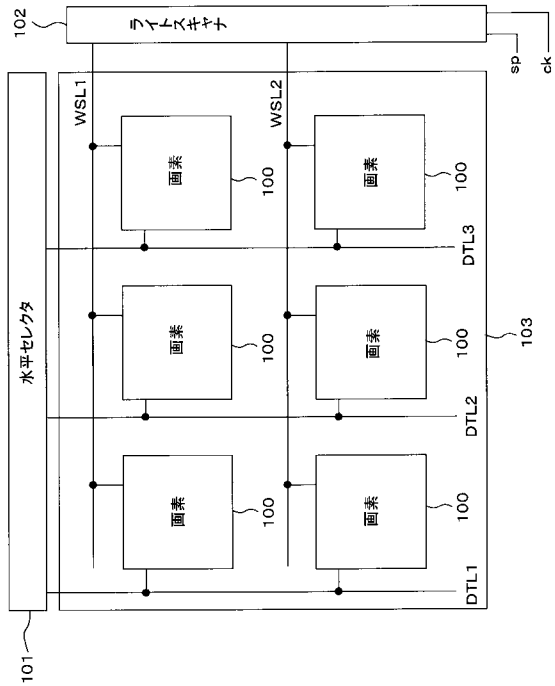
【 図 10 】



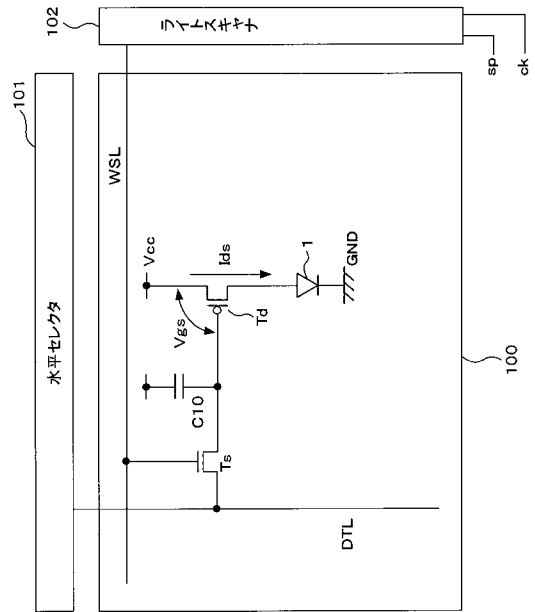
【 図 12 】



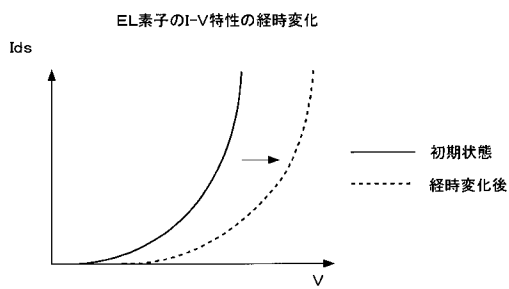
【図13】



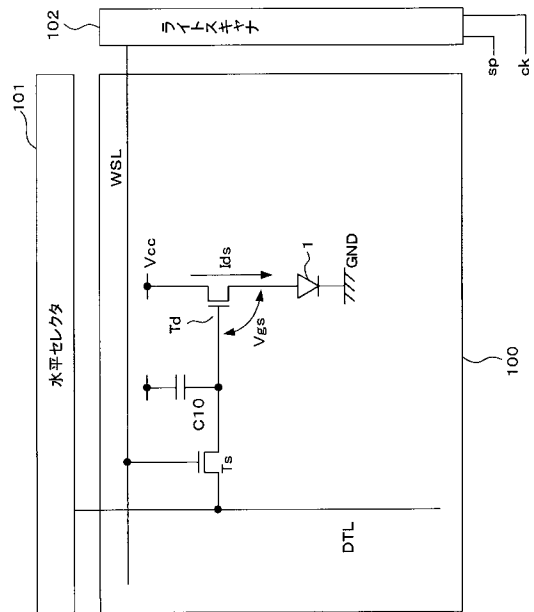
【図14】



【図15】



【図16】



フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 7 0 J
	H 0 5 B 33/14	A

(72)発明者 山下 淳一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 豊村 直史

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 3K007 AB02 AB11 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD03 DD05 DD27 DD29 EE28 FF11 JJ02 JJ03

JJ04 JJ05

专利名称(译)	表示装置、表示方法		
公开(公告)号	JP2006227237A	公开(公告)日	2006-08-31
申请号	JP2005040092	申请日	2005-02-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 山下淳一 豊村直史		
发明人	山本 哲郎 内野 勝秀 山下 淳一 豊村 直史		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G2310/0254 G09G2310/0256		
FI分类号	G09G3/30.K G09G3/30.J G09G3/20.611.H G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.670.J H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD27 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/CC35 3K107/CC45 3K107/EE04 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/BA36 5C380/BA39 5C380/BB02 5C380/BB21 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB18 5C380/CB31 5C380/CC02 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC65 5C380/CD012 5C380/CD015 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA05 5C380/HA06 5C380/HA08 5C380/HA12 5C380/HA13		
代理人(译)	铃木信夫		
外部链接	Espacenet		

摘要(译)

解决的问题：使用n沟道TFT在像素电路中实现高质量的图像显示。像素电路包括五个N沟道薄膜晶体管，包括有机EL元件，一个存储电容器，采样晶体管，驱动晶体管，开关晶体管和两个检测晶体管。此外，它具有保持能力自举功能，该功能补偿驱动晶体管的阈值电压波动和有机EL元件随时间的劣化，并补偿电流驱动有机EL元件的IV特性的时间变化和驱动晶体管的阈值电压波动。在非发光时段期间对开关晶体管和检测晶体管的ON / OFF控制允许驱动晶体管在包括非发光时段和发光时段的一个发光周期中具有正偏置时段和负偏置时段。提高可靠性。[选择图]图

9

