

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4477617号
(P4477617)

(45) 発行日 平成22年6月9日(2010.6.9)

(24) 登録日 平成22年3月19日(2010.3.19)

(51) Int.Cl.

F 1

G09G	3/30	(2006.01)	G09G	3/30	J
G09G	3/20	(2006.01)	G09G	3/20	624B
H01L	51/50	(2006.01)	G09G	3/20	621F
			G09G	3/20	670K
			G09G	3/20	623C

請求項の数 11 (全 17 頁) 最終頁に続く

(21) 出願番号

特願2006-302265 (P2006-302265)

(22) 出願日

平成18年11月8日 (2006.11.8)

(65) 公開番号

特開2008-15451 (P2008-15451A)

(43) 公開日

平成20年1月24日 (2008.1.24)

審査請求日

平成18年11月8日 (2006.11.8)

(31) 優先権主張番号

10-2006-0060543

(32) 優先日

平成18年6月30日 (2006.6.30)

(33) 優先権主張国

韓国 (KR)

(73) 特許権者 501426046

エルジー ディスプレイ カンパニー リ
ミテッド
大韓民国 ソウル, ヨンドゥンパーク, ヨ
イドードン 20

(74) 代理人 100064447

弁理士 岡部 正夫

(74) 代理人 100085176

弁理士 加藤 伸晃

(74) 代理人 100094112

弁理士 岡部 譲

(74) 代理人 100096943

弁理士 白井 伸一

(74) 代理人 100101498

弁理士 越智 隆夫

最終頁に続く

(54) 【発明の名称】有機発光ダイオード表示素子及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

データライン、

前記データラインと交差する第1及び第2ゲートライン、

前記データラインと交差するエミッショングライン、

アノード電極とキャソード電極とを有し、電流により発光する有機発光ダイオード素子

、前記アノード電極に高電位駆動電圧VDDを供給するための高電位駆動電圧源、

前記第1ゲートラインからの第1スキャンパルスに応じて、第1ノードと前記有機発光ダイオード素子のキャソード電極とを接続させるための第1スイッチ素子、

前記第2ゲートラインからの第2スキャンパルスに応じて、第2ノードと前記データラインとを接続させるための第2スイッチ素子、

前記エミッショングラインからのエミッショングパルスに応じて、前記第2ノードと基底電圧源とを接続させるための第3スイッチ素子、

前記第1ノードの電圧に応じて、前記有機発光ダイオード素子のキャソード電極と前記第2ノードとの間に流れる電流を調節する駆動素子、

前記第2ゲートラインと前記第1ノードとの間に接続された第1キャパシタ、及び

前記第1ノードと前記第2ノードとの間に接続された第2キャパシタ、

を備えることを特徴とする有機発光ダイオード表示素子。

【請求項 2】

10

20

前記第1スイッチ素子は、前記第1ゲートラインに接続されたゲート電極、前記第1ノードに接続されたソース電極、及び前記有機発光ダイオード素子のキャソード電極に接続されたドレイン電極を含み、

前記第2スイッチ素子は、前記第2ゲートラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第2ノードに接続されたドレイン電極を含み、

前記第3スイッチ素子は、前記エミッショングラインに接続されたゲート電極、前記基底電圧源に接続されたソース電極、及び前記第2ノードに接続されたドレイン電極を含み、

前記駆動素子は、前記第1ノードに接続されたゲート電極、前記第2ノードに接続されたソース電極、及び前記有機発光ダイオード素子のキャソード電極に接続されたドレイン電極を含むことを特徴とする請求項1に記載の有機発光ダイオード表示素子。 10

【請求項3】

第1期間の間、前記第1及び第2スキャンパルスは活性化論理電圧が発生された後、第2期間の間、前記第1及び第2スキャンパルスは前記活性化論理電圧に維持され、前記第1及び第2期間の間、前記エミッショングパルスは非活性化論理電圧に維持されることを特徴とする請求項2に記載の有機発光ダイオード表示素子。

【請求項4】

第1期間の間、前記データラインに前記高電位駆動電圧と前記有機発光ダイオード素子の臨界電圧との差電圧に決定されるプリチャージ電圧が供給され、前記第1期間の間、前記第2スイッチ素子のターンオンにより、前記第1ノードに前記プリチャージ電圧が充電されることを特徴とする請求項3に記載の有機発光ダイオード表示素子。 20

【請求項5】

前記第2期間の間、前記データラインには次式で定義されるアップスケーリング電流 I_{data} が供給され、前記第2期間の間、前記第2スイッチ素子のターンオンにより、前記第2ノードに前記アップスケーリング電流が充電されることを特徴とする請求項4に記載の有機発光ダイオード表示素子。 30

【数1】

$$I_{data} = I_{OLED} = k_{DR}(V_{gs} - V_{th})^2$$

$$V_{gs} = \sqrt{\frac{I_{data}}{K_{DR}}} + V_{th}$$

ここで、 I_{OLED} は前記有機発光ダイオード素子の電流、 V_{gs} は前記駆動素子のゲート電極とソース電極との間に印加される電圧、 V_{th} は前記駆動素子の臨界電圧、前記 k_{DR} は前記駆動素子の移動度と寄生容量により決定される常数をそれぞれ示す。

【請求項6】

前記第2期間に統いて、前記第1及び第2スキャンパルスは、第3期間の間に非活性化論理電圧に変わった後、第4期間の間に前記非活性化論理電圧を維持し、前記第3期間の間、前記エミッショングパルスは非活性化論理電圧に維持された後、前記第4期間の間、活性化電圧に変わることを特徴とする請求項5に記載の有機発光ダイオード表示素子。

【請求項7】

前記第3期間の間、前記第1及び第2スイッチ素子は前記スキャンパルスの非活性化電圧に応じてターンオフされ、前記駆動素子のゲートソース間の電圧 V_{gs} は次式の V_{gs} ほど変化され、前記有機発光ダイオード素子に流れる電流 I_{OLED} は次式のように変化されることを特徴とする請求項6に記載の有機発光ダイオード表示素子。 40

【数2】

$$\Delta V_{gs} = \frac{C1}{C1+C2} (\Delta V_{gate2} - \Delta V_s)$$

$$I_{OLED} = k_{DR}(V_{gs} - \Delta V_{gs} - V_{th})^2$$

ここで、 k_{DR} は前記駆動素子の移動度と寄生容量により決定される常数、 V_{gs} は前 50

記駆動素子のゲート電極とソース電極との間に印加される電圧、 $V_{g s}$ は前記 $V_{g s}$ の変化量、 $V_{t h}$ は前記駆動素子の臨界電圧、 $V_{g a t e 2}$ は前記第2スキャンパルスの論理電圧の変化量、 V_s は前記駆動素子のソース電圧の変化量を示す。

【請求項8】

前記第4期間の間、前記第3スイッチ素子は、前記エミッションパルスの活性化電圧に応じてターンオンされ、前記駆動素子と前記基底電圧源との間の電流パスを形成させることを特徴とする請求項7に記載の有機発光ダイオード表示素子。

【請求項9】

前記第2期間の間、前記データラインに供給されるアップスケーリング電流 I_{data} は、前記第4期間の間、前記有機発光ダイオード素子に流れる電流 I_{OLED} の整数倍数以上の大電流で発生され、前記整数倍数は、ディジタルビデオデータの階調が所定の基準階調以上の高階調範囲でより、前記基準階調未満の低階調範囲で更に大きいことを特徴とする請求項8に記載の有機発光ダイオード表示素子。10

【請求項10】

高電位駆動電圧と基底電圧源との間に有機発光ダイオード素子と駆動素子とが接続され、前記駆動素子のソース電極が第1ノードに接続され、前記駆動素子のゲート電極が第2ノードに接続された有機発光ダイオード素子の駆動方法において、

第1期間の間、第1ゲートラインの電圧に応じる第1スイッチ素子をターンオンさせ、前記有機発光ダイオード素子のキャソード電極と前記第2ノードとの間の電流パスを道通させ、第2ゲートラインの電圧に応じる第2スイッチ素子をターンオンさせ、データラインと前記第1ノードとの間の電流パスを道通させて、エミッションラインの電圧に応じる第3スイッチ素子をターンオフさせ、前記駆動素子と基底電圧源との間の電流パスを遮り、前記データラインに前記高電位駆動電圧と前記有機発光ダイオード素子の臨界電圧との差電圧に決定されるプリチャージ電圧をデータラインに供給する段階。20

前記第1期間に続いて、第2期間の間、前記第1及び第2スイッチ素子のオン状態を維持させ、前記第3スイッチ素子のオフ状態を維持させ、ビデオデータに相応するデータ電流より大きな所定のアップスケーリング電流を前記データラインに供給する段階、

前記第2期間に続いて、第3期間の間、前記第1及び第2スイッチ素子をターンオフさせ、前記第3スイッチ素子のオフ状態を維持させ、前記第1及び第2ノードに接続されたキャパシタ、及び前記第2ゲートラインと前記第2ノードとの間に接続されたキャパシタの分圧電圧を発生させ、前記キャパシタの分圧電圧を用いて、前記所定のアップスケーリング電流を前記ビデオデータに相応する大きさにダウンスケーリングする段階、及び。30

前記第3期間に続いて、第4期間の間、前記第1及び第2スイッチ素子のオフ状態を維持させ、前記第3スイッチ素子をターンオンさせ、前記ダウンスケーリングされた電流により前記有機発光ダイオード素子を発光させる段階

を含むことを特徴とする有機発光ダイオード表示素子の駆動方法。

【請求項11】

前記アップスケーリング電流を前記データラインに供給する段階において、前記アップスケーリング電流を、前記有機発光ダイオード素子に流れる電流の整数倍数以上に大きな電流で発生させ、前記整数倍数は、ディジタルビデオデータの階調が所定の基準階調以上の高階調範囲でより、前記基準階調未満の低階調範囲で更に大きいことを特徴とする請求項10に記載の有機発光ダイオード表示素子の駆動方法。40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機発光ダイオード表示素子及びその駆動方法に関し、特に、データライン充電時間を短縮して、画質均一度を改善し、残像問題を解決することにより表示品質向上させることのできる有機発光ダイオード表示素子に関する。

【背景技術】

【0002】

最近、陰極線管（CRT）の短所である重量及び体積を減少させることのできる各種平板表示装置が開発されている。このような平板表示装置としては、液晶表示装置（LCD）、電界放出表示装置（FED）、プラズマディスプレイパネル（PDP）及び電界発光素子等がある。

【0003】

このうち、PDPは構造と製造工程とが単純であるため、軽薄短小であると共に、大画面化に最も有利である表示装置として注目を浴びているが、発光効率と輝度が低くて、消費電力が大きいという問題点がある。スイッチング素子として薄膜トランジスタ（以下、「TFT」という。）が適用されたアクティブマトリクスLCDは、半導体工程を用いるため大画面化し難いが、ノートブックコンピューターの表示素子として主に用いられるに連れて需要が増えている。一方、電界発光素子は、発光層の材料によって無機電界発光素子と有機発光ダイオード素子と大別され、自ずから発光する自発光素子として、応答速度が速く、発光効率、輝度及び視野角が大きいという利点がある。10

【0004】

有機発光ダイオード素子は、図1に示すように、ガラス基板上に透明導電性物質からなるアノード電極を含み、その上に順次積層された有機化合物層及び導電性金属からなるキャソード電極を含む。

【0005】

有機化合物層は、正孔注入層（HIL）、正孔輸送層（HTL）、発光層（EML）、電子輸送層（ETL）、及び電子注入層（UIL）を含む。20

【0006】

アノード電極とキャソード電極に駆動電圧が印加されると、正孔注入層内の正孔と電子注入層内の電子のそれぞれは、発光層の方に進み、発光層を励起させ、その結果、発光層が可視光を発散するようになる。このように、発光層から発生される可視光で画像または映像を示すようになる。

【0007】

このような有機発光ダイオード素子は、パッシブマトリクス方式、またはスイッチング素子としてTFTを用いるアクティブマトリクス方式の表示素子として応用されている。パッシブマトリクス方式は、アノード電極とキャソード電極とを直交させ、その電極に印加される電流によって発光セルを選択する。アクティブマトリクス方式は、能動素子であるTFTを選択的にターンオンさせて発光セルを選択し、ストレージキャパシタに維持される電圧で発光セルの発光を維持する。30

【0008】

図2は、従来のアクティブマトリクス方式の有機発光ダイオード表示素子を示す図面であり、図3は、図2に示す1つの画素を等価的に示す回路図である。

【0009】

図2及び図3を参照すると、従来の有機発光ダイオード表示素子は、ゲートラインGLとデータラインDLとの交差部ごとに配列された画素22を含む有機発光ダイオード表示パネル16と、ゲートラインGLを駆動するためのゲート駆動回路18と、データラインDLを駆動するためのデータ駆動回路20と、ゲート駆動回路18及びデータ駆動回路20を制御するためのタイミングコントローラ24とを備える。40

【0010】

タイミングコントローラ24は、データ駆動回路20及びゲート駆動回路18を制御する。このために、タイミングコントローラ24は各種制御信号をデータ駆動回路20及びゲート駆動回路18に供給する。そして、タイミングコントローラ24はデータを再整列してデータ駆動回路20に供給する。

【0011】

ゲート駆動回路18は、タイミングコントローラ24からの制御信号に応じて、ゲートラインGLにゲート信号を順次供給する。ここで、ゲート信号は1水平期間1Hの幅を有するように供給される。50

【0012】

データ駆動回路20は、タイミングコントローラ24の制御により、ビデオ信号をデータラインDLに供給する。この際、データ駆動回路20は、ゲート信号が供給される1水平期間1Hの間、1水平ライン分のビデオ信号をデータラインDLに供給する。

【0013】

画素22は、データラインDLに供給されるビデオ信号（即ち、電流信号）に対応する光を発光することにより、ビデオ信号に対応する画像を示す。このために、画素22のそれぞれは、図3に示すように、データラインDLとゲートラインGLのそれから供給される駆動信号によって、有機発光ダイオード素子OLEDを駆動させるための有機発光ダイオード素子駆動回路30と、有機発光ダイオード素子駆動回路30と基底電圧源GNDとの間に接続される有機発光ダイオード素子OLEDとを備える。10

【0014】

有機発光ダイオード素子駆動回路30は、高電位駆動電圧源VDDと有機発光ダイオード素子OLEDとの間に接続された第1駆動TFTT1と、ゲートラインGLとデータラインDLとの間に接続された第1スイッチングTFTT3と、第1スイッチングTFTT3と高電位駆動電圧源VDDとの間に接続され、第1駆動TFTT1と電流ミラー回路を形成する第2駆動TFTT2と、ゲートラインGLと第2駆動TFTT2との間に接続される第2スイッチングTFTT4と、第1及び第2駆動TFTT1、T2の間のノードと高電位駆動電圧源VDDとの間に接続されたストレージキャパシタCstとを備える。ここで、TFTは、Pタイプの電子金属酸化膜半導体電界効果トランジスタである。20

【0015】

第1駆動TFTT1のゲート端子は、第2駆動TFTT2のゲート端子に接続され、ソース端子は高電位駆動電圧源VDDに接続される。そして、第1駆動TFTT1のドレイン端子は有機発光ダイオード素子OLEDに接続される。第2駆動TFTT2のソース端子は高電位駆動電圧源VDDに接続され、ドレイン端子は第1スイッチングTFTT3のドレイン端子と第2スイッチングTFTT4のソース端子に接続される。第1スイッチングTFTT3のソース端子はデータラインDLに接続され、ゲート端子はゲートラインGLに接続される。第2スイッチングTFTT4のドレイン端子は第1及び第2駆動TFTT1、T2のゲート端子及びストレージキャパシタCstに接続される。そして、第2スイッチングTFTT4のゲート端子はゲートラインGLに接続される。30

【0016】

ここで、第1及び第2駆動TFTT1、T2は電流ミラーを形成するように接続される。従って、第1及び第2駆動TFTT1、T2が同一なチャネル幅を有すると仮定すると、第1及び第2駆動TFTT1、T2に流れる電流量は同一に設定される。

【0017】

このような有機発光ダイオード素子駆動回路30の動作過程を説明すると、まず、水平ラインを成すゲートラインGLからゲート信号が供給される。ゲート信号が供給されると、第1及び第2スイッチングTFTT3、T4がターンオンされる。第1及び第2スイッチングTFTT3、T4がターンオンされると、データラインDLからのビデオ信号が第1及び第2スイッチングTFTT3、T4を経由して、第1及び第2駆動TFTT1、T2のゲート端子に供給される。この際、ビデオ信号の供給を受けた第1及び第2駆動TFTT1、T2がターンオンされる。40

【0018】

ここで、第1駆動TFTT1は、ゲート端子に供給されるビデオ信号によって、ソース端子（即ち、VDD）からドレイン端子に流れる電流を調節して有機発光ダイオード素子OLEDに供給することにより、有機発光ダイオード素子OLEDからビデオ信号に対応する明るさを有する光が発光されるように制御する。

【0019】

これと同時に、第2駆動TFTT2は、高電位駆動電圧源VDDから供給される電流Idを第1スイッチングTFTT3を経由してデータラインDLに供給する。ここで、第150

及び第2駆動TFTT1、T2が電流ミラー回路を形成するため、第1及び第2駆動 TFT1、T2には同一な電流が流れるようになる。一方、ストレージキャパシタCstは、第2駆動 TFTT2に流れる電流Id量に対応するように、高電位駆動電圧源VDDからの電圧を貯蔵する。そして、ストレージキャパシタCstは、ゲート信号がオフに転換され第1及び第2スイッチング TFTT3、T4がターンオフされる際、貯蔵した電圧を用いて第1駆動 TFTT1をターンオンさせることにより、有機発光ダイオード素子OLEDへビデオ信号に対応する電流が供給されるようとする。

【0020】

ところで、このように電流駆動方式によって駆動される従来有機発光ダイオード表示素子においては、低階調駆動時、即ち、低いデータ電流により駆動される際、データラインに存在する寄生容量の影響によって、データラインに対する充電特性が悪くなるため、充電時間が非常に長くなるという問題がある。

10

【0021】

これを解決するために、従来の有機発光ダイオード表示素子は、有機発光ダイオード素子駆動回路30において、データ電流Idをデータ電圧Vpに変換する関数f1と、データ電圧Vpを有機発光ダイオード素子OLED電流Ie1に変換する関数f2とは、線形的に比例するという仮定により、T2/T1の比例常数に電流スケーリングができるよう具現される。しかし、T2、T1間の比例関係は、画素の間で常に一定に維持されず、TFTごとに不均一となり、またはTFTの劣化によって画素間から差異が発生する。これによって、従来の有機発光ダイオード表示素子は画質が低下されるという問題点がある。

20

【0022】

更に、従来の有機発光ダイオード表示素子は、階調とは関わりなく、同一な倍率にアップスケーリングすることにより、相対的に高い比率にアップスケーリングされるべき低階調では、十分なデータライン充電のための最少値の電流にも達しない場合が生じ得る。反面、相対的に低い比率にアップスケーリングされるべき高階調では、それによって駆動TFTのバイアスストレスが増加する問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0023】

30

従って、本発明の目的は、データライン充電時間を短縮して、画質均一度を改善し、残像問題を解決することにより表示品質を向上させることを可能にした有機発光ダイオード表示素子を提供することにある。

【0024】

本発明のほかの目的は、階調によって互いに異なる倍率のアップスケーリング電流をデータラインに供給して、低階調駆動時にはデータ充電時間を更に短縮させ、高階調駆動時には駆動TFTのバイアスストレス負担を軽減させるようにした有機発光ダイオード表示素子を提供することにある。

【課題を解決するための手段】

【0025】

40

上記目的の達成のため、本発明の実施の形態における有機発光ダイオード表示素子は、データライン、前記データラインと交差する第1及び第2ゲートライン、前記データラインと交差するエミッショナーライン、アノード電極とキャソード電極とを有し、電流により発光される有機発光ダイオード素子、前記アノード電極に高電位駆動電圧VDDを供給するための高電位駆動電圧源、前記第1ゲートラインからの第1スキャンパルスに応じて、第1ノードと前記有機発光ダイオード素子のキャソード電極とを接続させるための第1スイッチ素子、前記第2ゲートラインからの第2スキャンパルスに応じて、第2ノードと前記データラインとを接続させるための第2スイッチ素子、前記エミッショナーラインからのエミッショナーパルスに応じて、前記第2ノードと基底電圧源とを接続させるための第3スイッチ素子、前記第1ノードの電圧に応じて、前記有機発光ダイオード素子のキャソード

50

電極と前記第1ノードとの間に流れる電流を調節する駆動素子、前記第2ゲートラインと前記第1ノードとの間に接続された第1キャパシタ、及び前記第1ノードと前記第2ノードとの間に接続された第2キャパシタを備える。

【0026】

前記第1スイッチ素子は、前記第1ゲートラインに接続されたゲート電極、前記第1ノードに接続されたソース電極及び前記有機発光ダイオード素子のキャソード電極に接続されたドレイン電極を含み、前記第2スイッチ素子は、前記第2ゲートラインに接続されたゲート電極、前記データラインに接続されたソース電極及び前記第2ノードに接続されたドレイン電極を含み、前記第3スイッチ素子は、前記エミッションラインに接続されたゲート電極、前記基底電圧源に接続されたソース電極及び前記第2ノードに接続されたドレイン電極を含み、前記駆動素子は、前記第1ノードに接続されたゲート電極、前記第2ノードに接続されたソース電極及び前記有機発光ダイオード素子のキャソード電極に接続されたドレイン電極を含む。 10

【0027】

第1期間の間、前記第1及び第2スキャンパルスは活性化論理電圧に発生された後、第2期間の間、前記第1及び第2スキャンパルスは前記活性化論理電圧に維持され、前記第1及び第2期間の間、前記エミッションパルスは非活性化論理電圧に維持される。

【0028】

第1期間の間、前記データラインに前記高電位駆動電圧と前記有機発光ダイオード素子の臨界電圧との差電圧に決定されるプリチャージ電圧が供給され、前記第1期間の間、前記第2スイッチ素子のターンオンにより、前記第1ノードに前記プリチャージ電圧が充電される。 20

【0029】

前記第2期間の間、前記データラインには数1のように定義されるアップスケーリング電流 I_{data} が供給され、前記第2期間の間、前記第2スイッチ素子のターンオンにより、前記第2ノードに前記アップスケーリング電流が充電される。

【0030】

前記第2期間に続いて、前記第1及び第2スキャンパルスは、第3期間の間に非活性化論理電圧に変わった後、第4期間の間に前記非活性化論理電圧を維持し、前記第3期間の間、前記エミッションパルスは非活性化論理電圧に維持された後、前記第4期間の間、活性化電圧に変わる。 30

【0031】

前記第3期間の間、前記第1及び第2スイッチ素子は前記スキャンパルスの非活性化電圧に応じてターンオフされ、前記駆動素子のゲートとソースとの間の電圧 V_{gs} は数2の V_{gs} ほど変化され、前記有機発光ダイオード素子に流れる電流 I_{oled} は数2のように変化される。

【0032】

前記第4期間の間、前記第3スイッチ素子は、前記エミッションパルスの活性化電圧に応じてターンオンされ、前記駆動素子と前記基底電圧源との間の電流パスを道通させる。

【0033】

前記第2期間の間、前記データラインに供給されるアップスケーリング電流 I_{data} は、前記第4期間の間、前記有機発光ダイオード素子に流れる電流 I_{oled} の整数倍数以上の大きな電流で発生され、前記整数倍数は、ディジタルビデオデータの階調が所定の基準階調以上の高階調範囲であり、前記基準階調未満の低階調範囲で更に大きい。 40

【0034】

また、本発明有機発光ダイオード素子の駆動方法であって、高電位駆動電圧と基底電圧源との間に有機発光ダイオード素子と駆動素子とが接続され、前記駆動素子のソース電極が第1ノードに接続され、前記駆動素子のゲート電極が第2ノードに接続された有機発光ダイオード素子の駆動方法において、第1期間の間、第1ゲートラインの電圧に応じる第1スイッチ素子をターンオンさせ、前記有機発光ダイオード素子のキャソード電極と前記

第2ノードとの間の電流パスを導通させ、第2ゲートラインの電圧に応じる第2スイッチ素子をターンオンさせ、データラインと前記第1ノードとの間の電流パスを道通させて、エミッショングラインの電圧に応じる第3スイッチ素子をターンオフさせ、前記駆動素子と基底電圧源との間の電流パスを遮り、前記データラインに前記高電位駆動電圧と前記有機発光ダイオード素子の臨界電圧との差電圧に決定されるプリチャージ電圧をデータラインに供給する段階、前記第1期間に続いて、第2期間の間、前記第1及び第2スイッチ素子のオン状態を維持させ、前記第3スイッチ素子のオフ状態を維持させ、ビデオデータに相応するデータ電流より大きな所定のアップスケーリング電流を前記データラインに供給する段階、前記第2期間に続いて、第3期間の間、前記第1及び第2スイッチ素子をターンオフさせ、前記第3スイッチ素子のオフ状態を維持させ、前記第1及び第2ノードに接続されたキャパシタ、及び前記第2ゲートラインと前記第2ノードとの間に接続されたキャパシタの分圧電圧を発生させ、前記キャパシタの分圧電圧を用いて、前記所定のアップスケーリング電流を前記ビデオデータに相応する大きさにダウンスケーリングする段階、及び前記第3期間に続いて、第4期間の間、前記第1及び第2スイッチ素子のオフ状態を維持させ、前記第3スイッチ素子をターンオンさせ、前記ダウンスケーリングされた電流により前記有機発光ダイオード素子を発光させる段階を含む。10

【発明の効果】

【0035】

本発明における有機発光ダイオード表示素子及びその駆動方法は、データライン充電のため、プリチャージ電圧を供給し、ビデオデータの階調に相応して、もとから印加されるべき電流より更に大きなアップスケーリング電流にデータラインを充電した後、実際発光時にはまたダウンスケーリングすることにより、データライン充電時間を短縮して画質均一度の改善などの表示品質を向上させることが可能となる。20

【0036】

特に、本発明における有機発光ダイオード表示素子及びその駆動方法は、階調によって非線形的にアップスケーリング電流をデータラインに充電し、実際発光のため、それをまた階調によって非線形的にダウンスケーリングすることにより、低階調駆動時にはデータ充電時間を更に短縮させることができ、高階調駆動時には駆動TFTのバイアスストレス負担を軽減させることができる。

【発明を実施するための最良の形態】

【0037】

以下、図4ないし図11を参照して、本発明の好ましい実施の形態について説明する。

【0038】

図4は、本発明の実施の形態における有機発光ダイオード表示素子を示すブロック図であり、図5は、図4の画素のうち垂直にk（kは、1からnの間の正の整数）番目の画素に印加される信号パルスとデータ電流を示す図面である。

【0039】

図4及び図5を参照すると、本発明の実施の形態における有機発光ダイオード表示素子は、m×n個の画素122が形成される表示パネル116と、データラインDL1～DLmにプリチャージ電圧とアップスケーリング電流を供給するためのデータ駆動回路120と、データラインDL1～DLmと交差する第1及び第2ゲートラインGL11～GL1n、GL21～GL2nとエミッショングラインEL1～ELnに3つのスキャンパルス対を順次供給するためのゲート駆動回路118と、データ及びゲート駆動回路120、118を制御するためのタイミングコントローラ124とを備える。40

【0040】

表示パネル116において、それぞれn個の第1、2ゲートラインGL11～GL1n、GL21～GL2n及びエミッショングラインEL1～ELnと、m個のデータラインDL1～DLmの交差により定義された画素領域に画素122が形成される。このような表示パネル116には、高電位駆動電圧VDDをそれぞれの画素122に供給するための信号配線が形成される。また、未図示ではあるが、表示パネル116には、基底電圧GND50

をそれぞれの画素 122 に供給するための信号配線が形成される。

【0041】

データ駆動回路 120 は、タイミングコントローラ 124 からのディジタルビデオデータ R G B をアナログガンマ補償電圧に変換する。データ駆動回路 120 は、タイミングコントローラ 124 からの制御信号 DDC に応じて、各画素 122 の有機発光ダイオード素子 O L E D が発光される前に割り当てられた所定のプリチャージ期間 P P の間、プリチャージ電圧 V p c をデータライン D L 1 ~ D L m に供給する。¹⁰ データ駆動回路 120 は、タイミングコントローラ 124 からの制御信号 DDC に応じて、各画素 122 の有機発光ダイオード素子 O L E D が発光される前に割り当てられた所定のアップスケーリング期間 U P の間、変換されたアナログガンマ補償電圧に相応して、もとから印加されるべき電流より更に大きなアップスケーリング電流 I d a t a をデータライン D L 1 ~ D L m に供給する。

【0042】

ゲート駆動回路 118 は、タイミングコントローラ 124 からの制御信号 GDC に応じて、図 5 のような第 1 スキャンパルス S 11 ~ S 1n (S 1k) を第 1 ゲートライン G L 11 ~ G L 1n に順次供給すると共に、第 2 スキャンパルス S 21 ~ S 2n (S 2k) を第 2 ゲートライン G L 21 ~ G L 2n に順次供給する。また、ゲート駆動回路 118 は、タイミングコントローラ 124 からの制御信号 GDC に応じて、図 5 のようなエミッションパルス E 1 ~ E n (E k) をエミッションライン E L 1 ~ E L n に順次供給する。²⁰

【0043】

タイミングコントローラ 124 は、ディジタルビデオデータ R G B をデータ駆動回路 120 に供給し、垂直/水平同期信号とクロック信号等を用いて、ゲート駆動回路 118 とデータ駆動回路 120 の動作タイミングを制御するための制御信号 DDC、GDC を発生させる。

【0044】

図 5 の P P は、プリチャージ期間、U P はアップスケーリング期間、D P はダウンスケーリング期間、E P は発光期間を意味する。これについては、図 7 ないし図 10 を参照して詳細に説明する。

【0045】

また、表示パネル 116 には、高電位駆動電圧 VDD を供給するための正電圧源と、基底電圧 GND を供給するための正電圧源とが接続される。³⁰

【0046】

画素 122 のそれぞれは、図 6 に示すように、有機発光ダイオード素子 O L E D、4 つの TFTM 1 ~ M 4 及び 2 つのキャパシタ C 1、C 2 を含む。

【0047】

図 6 は、本発明における有機発光ダイオード表示素子において、画素 122 を示す回路図である。

【0048】

図 6 を参照すると、画素 122 のそれぞれは、データライン D L 1 ~ D L m と信号ライン G L 11 ~ G L 1n、G L 21 ~ G L 2n、E L 1 ~ E L n のそれぞれから供給される駆動信号によって、有機発光ダイオード素子 O L E D を駆動させるための有機発光ダイオード素子駆動回路 130 と、有機発光ダイオード素子駆動回路 130 と高電位駆動電圧源 VDD との間に接続される有機発光ダイオード素子 O L E D とを備える。以下には、説明の便宜のため、第 1 データライン D L 1 と第 1 信号ライン G L 11、G L 21、E L 1 との交差領域に形成される画素 122 を例に挙げ説明する。⁴⁰

【0049】

有機発光ダイオード素子駆動回路 130 は、第 1 ゲートライン G L 11 からの第 1 スキャンパルス S 11 に応じて、第 1 ノード n 1 と有機発光ダイオード素子 O L E D のキャソード電極とを接続させるための第 1 TFTM 1 と、第 2 ゲートライン G L 21 からの第 2 スキャンパルス S 21 に応じて、第 2 ノード n 2 とデータライン D L 1 とを接続させるた
⁵⁰

めの第2TFTM2と、エミッショナーラインEL1からのエミッショナーパルスE1に応じて、第2ノードn2と基底電圧源GNDとを接続させるための第3TFTM3と、第1ノードn1の電圧によって、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1との間に流れる電流を調節する第4TFTM4と、第2ゲートラインGL21と第1ノードn1との間に接続された第1キャパシタC1と、第1ノードn1と第2ノードn2との間に接続された第2キャパシタC2とを備える。ここで、TFTは、Nタイプの電子金属酸化膜半導体電界効果トランジスタである。

【0050】

第1TFTM1は、第1ゲートラインGL11から供給される第1スキャンパルスS1により、プリチャージ期間PP及びアップスケーリング期間UPの間にターンオンされ、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1との間の電流パスを形成する。また、ダウンスケーリング期間DP及び光放出期間EPの間にはターンオフされ、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1との間の電流パスを遮る。この第1TFTM1のゲート電極は第1ゲートラインGL11に接続され、ソース電極は第1ノードn1に接続される。そして、第1TFTM1のドレイン電極は有機発光ダイオード素子OLEDのキャソード電極に接続される。10

【0051】

第2TFTM2は、第2ゲートラインGL21から供給される第2スキャンパルスS21により、プリチャージ期間PP及びアップスケーリング期間UPの間にターンオンされ、データラインDL1と第2ノードn2との間の電流パスを形成する。また、ダウンスケーリング期間DP及び光放出期間EPの間にはターンオフされ、データラインDL1と第2ノードn2との間の電流パスを遮る。ここで、第2スキャンパルスS21は第1スキャンパルスS11と同一なデューティ比を有し、一定な位相差を有して遅く発生される。この第2TFTM2のゲート電極は第2ゲートラインGL21に接続され、ソース電極はデータラインDL1に接続される。そして、第2TFTM2のドレイン電極は第2ノードn2に接続される。20

【0052】

第3TFTM3は、エミッショナーラインEL1から供給されるエミッショナーパルスE1により、プリチャージ期間PP、アップスケーリング期間UP及びダウンスケーリング期間DPの間にターンオフされ、第2ノードn2と基底電圧源GNDとの間の電流パスを遮る。また、光放出期間EPの間にはターンオンされ、第2ノードn2と基底電圧源GNDとの間の電流パスを形成する。この第3TFTM3のゲート電極はエミッショナーラインEL1に接続され、ソース電極は基底電圧源GNDに接続される。そして、第3TFTM3のドレイン電極は第2ノードn2に接続される。30

【0053】

第4TFTM4は、駆動TFTとして第1ノードn1の電圧によって、有機発光ダイオード素子OLEDのキャソード電極と第2ノードn2との間に流れる電流を調節する。この第4TFTM4のゲート電極は第1ノードn1に接続され、ソース電極は第2ノードn2に接続される。そして、第4TFTM4のドレイン電極は有機発光ダイオード素子OLEDのキャソード電極に接続される。40

【0054】

第1キャパシタC1は、ダウンスケーリング期間DPの間、第4TFTM4のゲート電圧が減少されるようにすることにより、有機発光ダイオード素子OLEDに流れる電流を減少させる。この第1キャパシタC1は、第2ゲートラインGL21と第1ノードn1との間に接続される。

【0055】

第2キャパシタC2は、ストレージキャパシタCstとして、光放出区間EPで第4TFTM4のゲート電圧を一定に維持させ、有機発光ダイオード素子OLEDに流れる電流が一定に維持されるようにする。この第2キャパシタC2は、第1ノードn1と第2ノードn2との間に接続される。50

【0056】

有機発光ダイオード素子OLEDは、図1のような構造を有し、光放出期間EPの間、図11の点線のように、第3TFTM3と第4TFTM4とを経由して流れる電流 I_{oled} により発光する。

【0057】

このような画素122の動作を、図7ないし図11を参照して段階的に説明すると下記のようである。

【0058】

図7は、プリチャージ期間PPの間の画素122の等価回路図であり、図8は、データ駆動回路内のVpc供給部152と I_{data} 供給部154を示す図面である。

10

【0059】

図7及び図8を参照すると、プリチャージ期間PPの間、第1スキャンパルスS11はハイ論理電圧を維持して第1TFTM1をターンオンさせ、第2スキャンパルスS21は第1スキャンパルスS11に続いて発生された後、ハイ論理電圧を維持して第2TFTM2をターンオンさせ、エミッショナーパルスE1はロー論理電圧を維持して第3TFTM3をターンオフさせる。これによって、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1は電気的にショートされ、第2ノードn2と基底電圧源GNDとの間の電流パスは遮られる。この状態で、データラインDL1に高電位駆動電圧VDDと有機発光ダイオード素子OLEDの臨界電圧との差電圧に決定されるプリチャージ電圧Vpcが供給される。データラインDL1に供給されたプリチャージ電圧Vpcは、第1ノードn1と第2ノードn2との間に接続された第2キャパシタC2に貯蔵される。このようなプリチャージ電圧Vpcは、高電位駆動電圧VDDと類似する高い電圧として、低階調でデータラインDL1の充電時間を短縮させる役割をする。このために、データ駆動回路120は、図8に示すように、タイミングコントローラ124の制御信号DDCに応じてVpc供給部152をデータラインDL1に接続させ、プリチャージ電圧VpcがデータラインDL1に供給されるようにする。

20

【0060】

図9は、アップスケーリング期間UPの間の画素122の等価回路図である。

【0061】

図9を参照すると、アップスケーリング期間UPの間、第1スキャンパルスS11及び第2スキャンパルスS21はハイ論理電圧を維持して第1TFTM1及び第2TFTM2をターンオン状態に維持させ、エミッショナーパルスE1はロー論理電圧を維持して第3TFTM3をターンオフ状態に維持させる。これに従って、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1とは電気的にショート状態が続けられ、第2ノードn2と基底電圧源GNDとの間の電流パスは遮られた状態に維持される。また、第2キャパシタC2にはプリチャージ電圧Vpcが充電されてあるため、第1ノードn1の電位はVpcに維持される。この状態で、データラインDL1には数1の(1)のように定義されるアップスケーリング電流 I_{data} が供給される。

30

【数1】

$$I_{data} = I_{oled} = k_{DR} (Vgs - Vth)^2 \quad (1)$$

$$Vgs = \sqrt{\frac{I_{data}}{K_{DR}}} + Vth \quad (2)$$

40

【0062】

ここで、 I_{oled} は有機発光ダイオード素子OLEDの電流、 Vgs は第4TFTM4のゲート電極とソース電極との間に印加される電圧、 Vth は第4TFTM4の臨界電圧、 k_{DR} は第4TFTM4の移動度と寄生容量により決定される常数をそれぞれ示す。

【0063】

有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1は電気的にショ一

50

ト状態であるため、これらのそれぞれと等電位である第4 TFTM4のゲート電極とドレン電極もショート状態である。この状態で、アップスケーリング電流 I_{data} が強いて印加されると、第4 TFTM4は飽和領域で動作し、電流数式は Vgs だけによって決定されるため、数1のような関係式が成立する。このようなアップスケーリング電流 I_{data} は、光放出期間EPの間、有機発光ダイオード素子に流れる電流 I_{LED} の整数倍数以上の大きな電流に発生される。特に、アップスケーリング電流 I_{data} は、デジタルビデオデータの階調が所定の基準階調以上の高階調範囲であり、基準階調未満の低階調範囲で更に大きな倍数に発生される。ここで、基準階調というのは、OLEDパネルによって異なる値に設定されることができる。例えば、ピークホワイト階調値の約40%になる際の階調値に設定されることができる。このように、データラインDL1に供給されたアップスケーリング電流 I_{data} は、もとからデータラインDL1に印加されるべきデータ電流より更に大きな電流として、それによって数1の(2)によって Vgs がセットされ、第2キャパシタC2に臨時貯蔵される。結果的に、アップスケーリング電流 I_{data} は、データラインDL1に存在する寄生容量の影響を減らして、データラインDL1の充電時間を更に短縮させる役割をする。

【0064】

データ駆動回路120は、図8に示すように、タイミングコントローラ124の制御信号DDCに応じて、 I_{data} 供給部154をデータラインDL1に接続させてアップスケーリング電流 I_{data} がデータラインDL1に供給されるようにする。 I_{data} 供給部154は、階調範囲によって異なる大きさを有するアップスケーリング電流 I_{data} を発生させる。従来では、低階調駆動時、データラインの充電時間を短縮するため、もとから有機発光ダイオード素子OLEDに印加されるべき電流(例えば20nA)より大きな整数倍(例えば5倍)にデータ電流(100nA)が供給されたとすると、高階調駆動時にも、印加されるべき電流(例えば1μA)より大きな同一な整数倍(5倍)のデータ電流(5μA)が供給されるようにする方式を取った。このように低階調及び高階調で線形的に比例してデータ電流をアップスケーリングすると、相対的に高い比率にアップスケーリングされるべき低階調では、十分なデータライン充電のための最少値の電流にも達しない場合が生じ得る。反面、相対的に低い比率にアップスケーリングされるべき高階調では、それによって駆動TFTのバイアストレスが増加する問題が発生した。しかし、本発明においては、前述のように、相対的に高い比率にアップスケーリングされるべき低階調では、更に高い整数倍(例えば50倍)にデータ電流(1μA)を供給し、相対的に低い比率にアップスケーリングされるべき高階調では、更に低い整数倍(例えば2倍)にデータ電流(2μA)を供給する方式を取る。これによって、本発明においては、低階調駆動時、データ充電時間を更に短縮させることができ、高階調駆動時、駆動TFTのバイアストレス負担を軽減させることができる。

【0065】

図10は、ダウ ns ケーリング期間DPの間の画素122の等価回路図である。

【0066】

図10を参照すると、ダウ ns ケーリング期間DPの間、第1スキャンパルスS11はロー論理電圧を維持して第1TFTM1をターンオフさせ、エミッショ n パルスE1はロー論理電圧の状態を維持して第3TFTM3をターンオフ状態に維持させる。これによって、有機発光ダイオード素子OLEDのキャソード電極と第1ノードn1との間の電気的なショート状態が解除され、第2ノードn2と基底電圧源GNDとの間の電流パスは遮られた状態に維持される。また、第2スキャンパルスS21は、第1スキャンパルスS11に続いて発生するロー論理電圧を維持して第2TFTM2をターンオフさせる。このように、第2スキャンパルスS21がハイ論理電圧VGHからロー論理電圧VGLに変わると、第1及び第2キャパシタC1、C2のキャパシティブ・カップリング(Capacitive-Coupling)現象により、第2キャパシタC2の両段電圧である Vgs 値が数2の(1)のように Vgs ほど減少する。第4TFTM4の Vgs 電圧が Vgs ほど減少するため、結果的に、有機発光ダイオード素子OLEDの電流 I_{LED} は非線

形的にダウンスケーリングされ、数2の(3)のようになる。数2の(2)はアップスケーリング電流を定義する。

【数2】

$$\Delta V_{g s} = \frac{C1}{C1+C2} (\Delta V_{gate\ 2} - \Delta V_s) \quad (1)$$

$$I_{data} = k_{DR} (V_{gs} - V_{th})^2 \quad (2)$$

$$I_{OLED} = k_{DR} (V_{gs} - \Delta V_{gs} - V_{th})^2 \quad (3)$$

【0067】

ここで、 I_{OLED} は有機発光ダイオード素子 OLED の電流、 k_{DR} は第4 TFTM 4 の移動度と寄生容量により決定される常数、 V_{gs} は第4 TFTM 4 のゲート電極とソース電極との間に印加される電圧、 ΔV_{gs} は V_{gs} の変化量、 V_{th} は第4 TFTM 4 の臨界電圧、 I_{data} はアップスケーリング電流、 $C1$ は第1キャパシタの静電容量、 $C2$ は第2キャパシタの静電容量、 $\Delta V_{gate\ 2}$ は第2スキャンパルス S21 の論理電圧の変化量、 ΔV_s は第4 TFTM 4 のソース電圧の変化量を示す。

10

【0068】

上記数1及び数2に示すように、本発明の画素回路は、階調によって非線形的にダウンスケーリングされるようになる。即ち、 V_{gs} は数2の(1)により一定な値を有するが、 I_{OLED} は数2の(3)により $(V_{gs} - V_{gs} - V_{th})^2$ に比例するため、階調によって非線形的にダウンスケーリングされるようになる。

20

【0069】

図11は、光放出期間 EP の間の画素 122 の等価回路図である。

【0070】

図11を参照すると、光放出期間 EP の間、第1スキャンパルス S11 及び第2スキャンパルス S21 はロー論理電圧を維持して第1TFTM1 及び第2TFTM2 をターンオン状態に維持させ、エミッショナーパルス E1 はハイ論理電圧を維持して第3TFTM3 をターンオンさせる。これによって、第2ノード n2 と基底電圧源 GND との間の電流パスが形成され、数2の(3)式のようなダウンスケーリングされた電流 I_{OLED} が有機発光ダイオード素子 OLED を通じて流れようになる。

30

【0071】

前述のように、本発明における有機発光ダイオード表示素子及びその駆動方法は、データラインの充電のため、プリチャージ電圧を供給し、ビデオデータの階調に相応して、もとから印加されるべき電流より更に大きなアップスケーリング電流にデータラインを充電した後、実際の発光時にはまたダウンスケーリングすることにより、データライン充電時間を短縮して画質均一度の改善などの表示品質を向上させることが可能となる。

【0072】

特に、本発明における有機発光ダイオード表示素子及びその駆動方法は、階調によって非線形的にアップスケーリング電流をデータラインに充電し、実際の発光のため、それをまた階調によって非線形的にダウンスケーリングすることによって、低階調駆動時にはデータ充電時間を更に短縮させ、高階調駆動時には駆動 TFT のバイアスストレス負担を軽減することが可能となる。

40

【0073】

また、本発明における有機発光ダイオード表示素子及びその駆動方法は、アップスケーリング時に駆動 TFT を直接用いることにより、電流補償効果が非常に正確になるため、信頼性を向上させることが可能となる。

【0074】

以上、説明した内容を通じて、当業者であれば本発明の技術思想を逸脱しない範囲内で種々なる変更および修正が可能であることが分かる。従って、本発明の技術的範囲は、明細書の詳細な説明に記載した内容に限定されるものではなく、特許請求の範囲により定めなければならない。

50

【図面の簡単な説明】**【0075】**

【図1】一般的な有機発光ダイオード素子の構造を概略的に示す図面である。

【図2】従来のアクティブマトリクス方式の有機発光ダイオード表示素子を示す図面である。

【図3】図2に示す1つの画素を等価的に示す回路図である。

【図4】本発明の実施の形態における有機発光ダイオード表示素子を示すブロック図である。

【図5】図4の画素のうち垂直にk(kは、1からnの間の正の整数)番目の画素に印加される信号パルスとデータ電流を示す図面である。 10

【図6】本発明における有機発光ダイオード表示素子において、画素を示す回路図である。

【図7】プリチャージ期間PPの間の画素の等価回路図である。

【図8】データ駆動回路内のVpc供給部とIdata供給部を示す図面である。

【図9】アップスケーリング期間UPの間の画素の等価回路図である。

【図10】ダウンスケーリング期間DPの間の画素の等価回路図である。

【図11】光放出期間EPの間の画素の等価回路図である。

【符号の説明】**【0076】**

116：表示パネル

20

118：ゲート駆動回路

120：データ駆動回路

122：画素

124：タイミングコントローラ

152：Vpc供給部

154：Idata供給部

M1～M4：TFT(薄膜トランジスタ)

C1、C2：キャパシタ

PP：プリチャージ期間

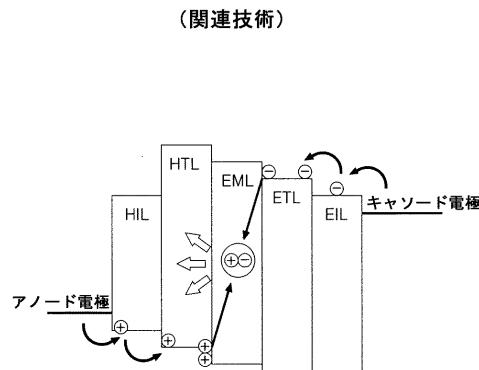
UP：アップスケーリング期間

30

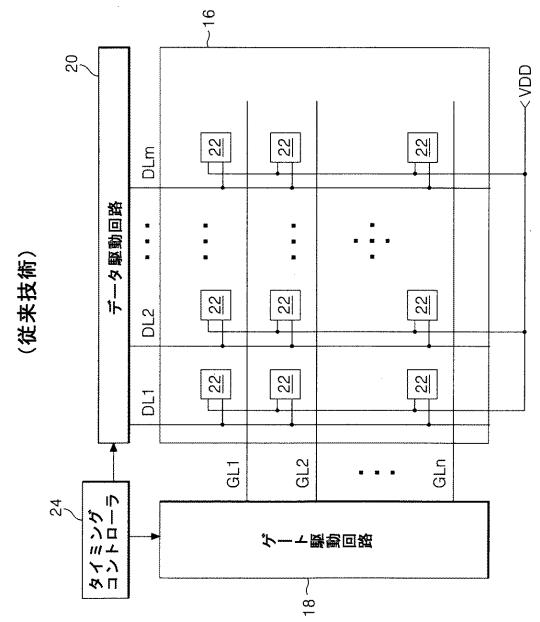
DP：ダウンスケーリング期間

EP：光放出期間

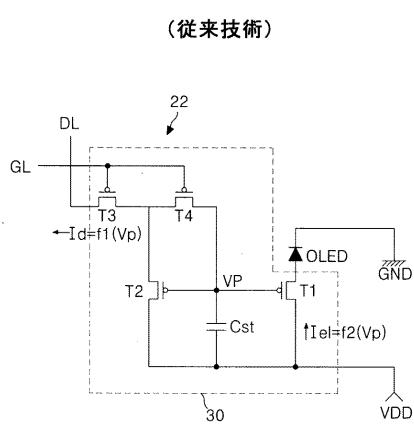
【図1】



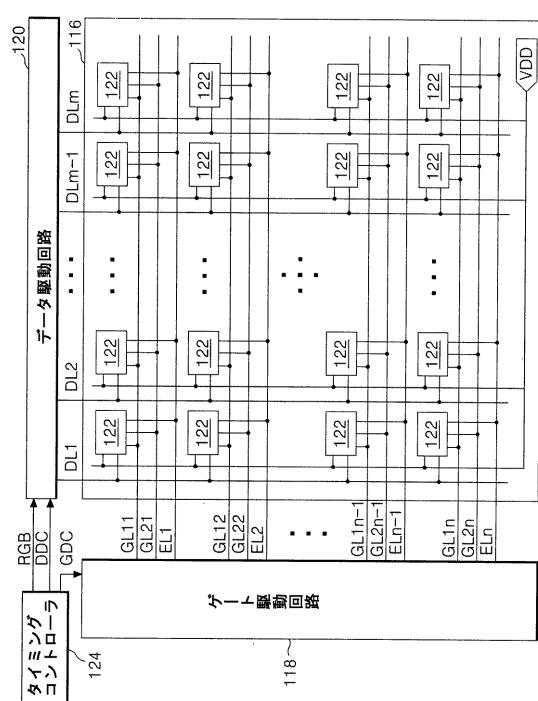
【図2】



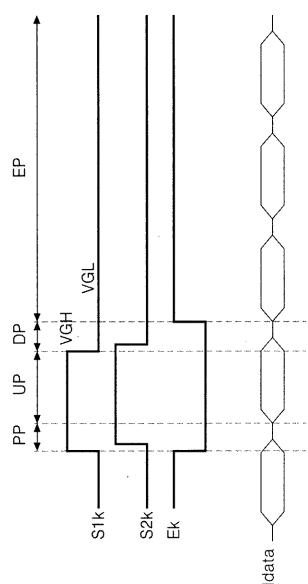
【図3】



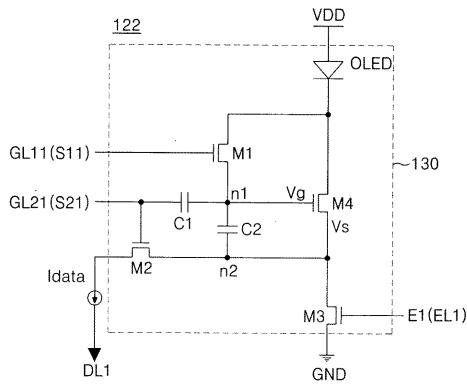
【図4】



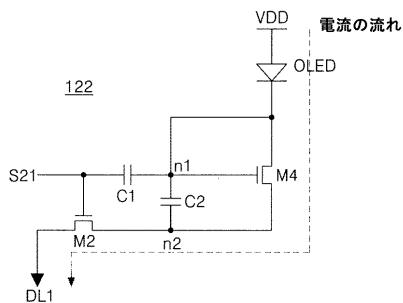
【図5】



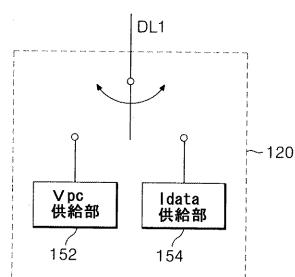
【図6】



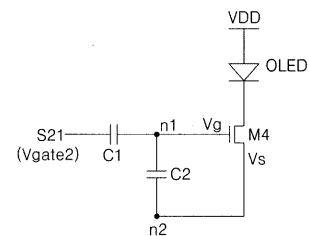
【図7】



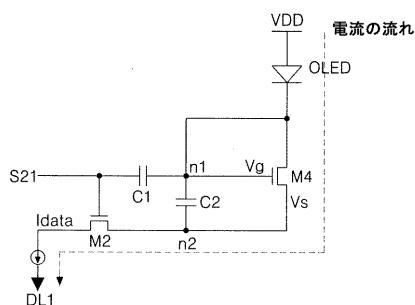
【図8】



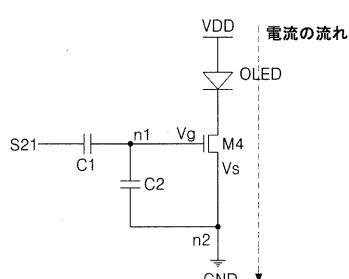
【図10】



【図9】



【図11】



フロントページの続き

(51)Int.Cl.

F I

G 09 G 3/20 6 4 1 D
G 09 G 3/20 6 1 1 H
H 05 B 33/14 A

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 柳 俊 錫

大韓民国 ソウル特別市 瑞草区 瑞草洞 1494-6番地 ロイヤル カントリー ヴィラ
302号

審査官 福村 拓

(56)参考文献 特開2005-134874 (JP, A)

特開2004-29791 (JP, A)

国際公開第01/6484 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 30

G 09 G 3 / 20

专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	JP4477617B2	公开(公告)日	2010-06-09
申请号	JP2006302265	申请日	2006-11-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji. 菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	柳俊錫		
发明人	柳 俊 錫		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3283 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0248 G09G2310/0251		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.621.F G09G3/20.670.K G09G3/20.623.C G09G3/20.641.D G09G3/20.611.H H05B33/14.A G09G3/3241 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080 /BB05 5C080/DD02 5C080/DD05 5C080/DD08 5C080/DD29 5C080/EE19 5C080/EE29 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C380/AA01 5C380 /AB06 5C380/BA19 5C380/BA20 5C380/BA24 5C380/BA38 5C380/BA46 5C380/BB02 5C380/BC03 5C380/BC13 5C380/BD02 5C380/BD10 5C380/BE01 5C380/CA08 5C380/CA13 5C380/CA29 5C380 /CA32 5C380/CA36 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CC14 5C380/CC15 5C380/CC18 5C380/CC19 5C380/CC26 5C380/CC27 5C380/CC29 5C380/CC33 5C380 /CC39 5C380/CC61 5C380/CC62 5C380/CC64 5C380/CC72 5C380/CD014 5C380/CD021 5C380 /CD022 5C380/CD024 5C380/CE04 5C380/CE19 5C380/CE20 5C380/CF48 5C380/DA02 5C380 /DA06 5C380/DA19 5C380/HA02 5C380/HA04 5C380/HA06		
代理人(译)	臼井伸一 朝日 伸光		
审查员(译)	福村 拓		
优先权	1020060060543 2006-06-30 KR		
其他公开文献	JP2008015451A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种有机发光二极管显示装置，其通过减少数据线充电时间，改善图像质量均匀性和解决残留图像问题来改善显示质量，并提供其驱动方法。解决方案：有机发光二极管显示装置包括具有阳极和阴极的有机发光二极管装置，用于向阳极提供高电平电位驱动电压VDD的高电平电位驱动电压源，用于将有机发光二极管装置的阴极连接到第一节点的第一开关元件，用于将数据线连接到第二节点的第二开关元件，用于将第二节点连接到地电压源的第三开关元件，用于根据第一节点的电压调节在有机发光二极管装置的阴极和第一节点之间流动的电流的驱动元件，连接在第二栅极线和第一节点之间的第一电容器，以及连接在第一节点和第二节点之间的第二电容器。Ž

$$1.4\pm$$

$$_a=I_{OLED}=k_{DR}(V\;g$$

$$S=\sqrt{\frac{I_{data}}{K_{DR}}}+V_t h$$