

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-116905

(P2008-116905A)

(43) 公開日 平成20年5月22日(2008.5.22)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J	3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	5C080
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 641D	
	G09G 3/20 623C	
	G09G 3/20 612E	
審査請求 有 請求項の数 18 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2007-168756 (P2007-168756)  
 (22) 出願日 平成19年6月27日 (2007.6.27)  
 (31) 優先権主張番号 10-2006-0106612  
 (32) 優先日 平成18年10月31日 (2006.10.31)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046  
 エルジー・フィリップス エルシーデー  
 カンパニー, リミテッド  
 大韓民国 ソウル, ヨンドゥンポーク, ヨ  
 イドードン 20  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100094112  
 弁理士 岡部 譲  
 (74) 代理人 100096943  
 弁理士 臼井 伸一  
 (74) 代理人 100101498  
 弁理士 越智 隆夫

最終頁に続く

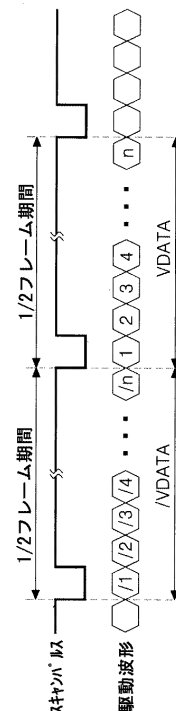
(54) 【発明の名称】 有機発光ダイオード表示装置の駆動方法

(57) 【要約】

【課題】本発明の目的は、残像と駆動TFTの電気的特性の劣化を最小化して表示品質を向上させた有機発光ダイオード表示装置と、その駆動方法を提供することにある。

【解決手段】本発明に係る有機発光ダイオード表示装置は、電流によって発光する有機発光ダイオード素子、ゲート電極に印加されるゲート電圧によって前記有機発光ダイオード素子を駆動する駆動素子、及び前記駆動素子のゲート電極にデータ電圧と、基準電圧を基準として、前記データ電圧と対称的な反転電圧を供給するデータ駆動部を備える。

【選択図】 図8



## 【特許請求の範囲】

## 【請求項 1】

電流によって発光する有機発光ダイオード素子、  
ゲート電極に印加されるゲート電圧によって前記有機発光ダイオード素子を駆動する駆動素子、及び

前記駆動素子のゲート電極にデータ電圧と、基準電圧を基準として、前記データ電圧と対称的な反転電圧を供給するデータ駆動部を備えることを特徴とする有機発光ダイオード表示装置。

## 【請求項 2】

前記駆動素子に高電位電源電圧を供給する高電位電圧源、

前記有機発光ダイオード素子のキャソード電極に低電位電源電圧を供給する低電位電圧源、

データラインとスキャンラインの交差部に形成され、前記スキャンラインからのスキャン信号に応答して、前記データラインからのデータ電圧と反転電圧とを交互に前記駆動素子のゲート電極に供給するスイッチ素子、及び

前記スキャン信号を発生するスキャン駆動部を更に備えることを特徴とする請求項 1 に記載の有機発光ダイオード表示装置。

## 【請求項 3】

前記基準電圧は、前記高電位電源電圧と同じ電圧であることを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 4】

前記駆動素子と前記スイッチ素子は n タイプトランジスタであることを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 5】

前記駆動素子と前記スイッチ素子は p タイプトランジスタであることを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 6】

前記基準電圧は 0 V 以上の正極性電圧であることを特徴とする請求項 1 に記載の有機発光ダイオード表示装置。

## 【請求項 7】

前記データ駆動部は、1 フレーム期間の中、前半の 1/2 フレーム期間に前記反転電圧を前記データラインに供給し、後半の 1/2 フレーム期間に前記データ電圧を前記データラインに供給することを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 8】

前記データ駆動部は、1 フレーム期間の中、前半の 1/2 フレーム期間に前記データ電圧を前記データラインに供給し、後半の 1/2 フレーム期間に前記反転電圧を前記データラインに供給することを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 9】

前記データ駆動部は、デジタルビデオデータを第 1 極性の電圧に変換する P - デコーダ、

前記デジタルビデオデータを第 2 極性の電圧に変換する N - デコーダ、

前記第 1 極性の電圧と前記第 2 極性の電圧を交互に出力するマルチプレクサを備えることを特徴とする請求項 1 に記載の有機発光ダイオード表示装置。

## 【請求項 10】

前記データ駆動部に前記デジタルビデオデータを供給し、前記データ駆動部と前記スキャン駆動部の動作タイミングを制御するタイミングコントローラを更に備えることを特徴とする請求項 2 に記載の有機発光ダイオード表示装置。

## 【請求項 11】

前記基準電圧と前記データ電圧との電圧差は、前記基準電圧と前記反転電圧との電圧差と同一であることを特徴とする請求項 1 に記載の有機発光ダイオード表示装置。

10

20

30

40

50

## 【請求項 1 2】

電流によって発光する有機発光ダイオード素子を有する有機発光ダイオード表示装置の駆動方法において、

ゲート電極に印加されるゲート電圧によって前記有機発光ダイオード素子を駆動する駆動素子を設ける段階、及び

前記駆動素子のゲート電極にデータ電圧と、基準電圧を基準として、前記データ電圧と対称的な反転電圧を供給する段階、

を含むことを特徴とする有機発光ダイオード表示装置の駆動方法。

## 【請求項 1 3】

前記駆動素子に高電位電源電圧を供給する段階、及び

データラインとスキャンラインの交差部に形成されたスイッチング素子を用いて、前記スキャンラインからのデータ電圧と反転電圧とを交互に前記駆動素子のゲート電極に供給する段階、

を更に含むことを特徴とする請求項 1 2 に記載の有機発光ダイオード表示装置の駆動方法。

10

## 【請求項 1 4】

前記基準電圧は、前記高電位電源電圧と同じ電圧であることを特徴とする請求項 1 3 に記載の有機発光ダイオード表示装置の駆動方法。

## 【請求項 1 5】

前記基準電圧は 0 V 以上の正極性電圧であることを特徴とする請求項 1 2 に記載の有機発光ダイオード表示装置の駆動方法。

20

## 【請求項 1 6】

1 フレーム期間の中、前半の 1/2 フレーム期間に前記反転電圧が前記データラインに供給され、後半の 1/2 フレーム期間に前記データ電圧が前記データラインに供給されることを特徴とする請求項 1 3 に記載の有機発光ダイオード表示装置の駆動方法。

## 【請求項 1 7】

1 フレーム期間の中、前半の 1/2 フレーム期間に前記データ電圧が前記データラインに供給され、後半の 1/2 フレーム期間に前記反転電圧が前記データラインに供給されることを特徴とする請求項 1 3 に記載の有機発光ダイオード表示装置の駆動方法。

30

## 【請求項 1 8】

前記基準電圧と前記データ電圧との電圧差は、前記基準電圧と前記反転電圧との電圧差と同一であることを特徴とする請求項 1 2 に記載の有機発光ダイオード表示装置の駆動方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、有機発光ダイオード表示装置に関し、特に、表示品質を向上させた有機発光ダイオード表示装置と、その駆動方法に関する。

## 【背景技術】

## 【0002】

最近、陰極線管 (CRT) の問題点である重さと体積とを低減させることのできる各種平板表示装置が開発されている。このような平板表示装置には、液晶表示素子 (LCD)、電界放出表示素子 (FED)、プラズマディスプレイパネル (PDP) 及び電界発光素子 (ELD) 等がある。

40

## 【0003】

このうち、PDP は構造と製造工程とが単純であるため、軽薄短小であると共に、大画面化に最も有利な表示装置として注目を浴びているが、反面、発光効率と輝度が低く、消費電力が大きいという問題点がある。スイッチング素子として薄膜トランジスタ (TFT) が適用されたアクティブマトリクス LCD は半導体工程を用いるため、大画面化し難いが、ノートブックコンピュータの表示装置として主に用いられることに連れて需要が増

50

えている。反面、電界発光素子は、発光層の材料によって無機電界発光素子と有機発光ダイオード素子と大別され、自ずから発光する自発光素子として、応答速度が速くて、発光効率、輝度及び視野角が大きいという利点がある。

【0004】

有機発光ダイオード素子は、図1に示すように、アノード電極とキャソード電極との間に形成された有機化合物層HIL、HTL、EML、ETL、EILを備える。

【0005】

有機化合物層は、正孔注入層(HIL)、正孔輸送層(HTL)、発光層(EML)、電子輸送層(ETL)及び電子注入層(EIL)を含む。

【0006】

アノード電極とキャソード電極に駆動電圧が印加されると、正孔注入層HIL内の正孔と電子注入層EIL内の電子のそれぞれは、発光層EMLの方に移動して発光層EMLを励起させ、その結果、発光層EMLが可視光を発散するようになる。このように、発光層EMLから発生される可視光によって画像または映像を示すようになる。

【0007】

このような有機発光ダイオード素子は、パッシブマトリクス方式、またはスイッチング素子としてTFTを用いるアクティブマトリクス方式の表示素子に大別される。パッシブマトリクス方式は、互いに直交するアノード電極とキャソード電極に印加される電流によって発光セルを選択する反面、アクティブマトリクス方式は、能動素子であるTFTを選択的にターンオンさせて発光セルを選択し、ストレージキャパシタに保たれている電圧で発光セルの発光を保持する。

【0008】

図2は、アクティブマトリクスタイプの有機発光ダイオード表示装置において、一画素を等価的に示す回路図である。

【0009】

図2を参照すると、アクティブマトリクスタイプの有機発光ダイオード表示装置の画素は、有機発光ダイオード素子OLED、互いに交差するデータラインDL及びゲートラインGL、スイッチTFTT1、駆動TFTT2及びストレージキャパシタCstを備える。スイッチTFTT2と駆動TFTT2はPタイプのMOS-FETで具現される。

【0010】

スイッチTFTT1は、ゲートラインGLからのゲートロー電圧(またはスキャン電圧)に応じてターンオンされることにより、ソース電極とドレイン電極との間の電流パスを導通させる。また、ゲートラインGL上の電圧が臨界電圧( $V_{th}$ )以上のゲートハイ電圧である場合には、オフ状態を維持する。このスイッチTFTT1のオンタイム期間の間、データラインDLからのデータ電圧は、スイッチTFTT1のソース電極とドレイン電極を經由して、駆動TFTT2のゲート電極とストレージキャパシタCstに印加される。このとき、スイッチTFTT1のオフタイム期間の間、スイッチTFTT1のソース電極とドレイン電極との間の電流パスが開放され、データ電圧が駆動TFTT2とストレージキャパシタCstに印加されない。

【0011】

駆動TFTT2のソース電極は高電位電源電圧源VDD及びストレージキャパシタCstの側の電極に接続され、ドレイン電極は有機発光ダイオード素子OLEDのアノード電極に接続される。そして、駆動TFTT2のゲート電極はスイッチTFTT1のドレイン電極に接続される。この駆動TFTT2は、ゲート電極に供給されるゲート電圧、即ち、データ電圧によってソース電極とドレイン電極との間の電流量を調節して、データ電圧に対応する明るさで有機発光ダイオード素子OLEDを発光させる。

【0012】

ストレージキャパシタCstは、データ電圧と高電位電源電圧源VDDとの間の差電圧を貯蔵して、駆動TFTT2のゲート電極に印加される電圧を1フレーム期間の間に一定に維持させる。

10

20

30

40

50

## 【 0 0 1 3 】

有機発光ダイオード素子 O L E D は、図 1 に示したような構造に具現され、駆動 T F T T 2 のドレイン電極に接続されたアノード電極と低電位駆動電圧源 V S S に接続されたキャソード電極を含む。

## 【 0 0 1 4 】

図 3 に示したような画素の明るさは、有機発光ダイオード素子 O L E D に流れる電流に比例し、その電流は駆動 T F T T 2 のゲート電圧により調節される。即ち、画素の輝度を高めるためには、駆動 T F T T 2 のゲート・ソース間の電圧  $|V_{gs}|$  を大きくすべきである。一方、画素の輝度を低めるためには、駆動 T F T T 2 のゲート・ソース間の電圧  $|V_{gs}|$  を小さくすべきである。

10

## 【 0 0 1 5 】

図 2 に示すように、アクティブマトリクスタイプの有機発光ダイオード表示装置は、各画素当たり 3 つ以上の T F T が形成される有機発光ダイオード表示装置より開口率が良好であるが、残像がよく発生されるという問題がある。図 3 は、ホワイト階調とブラック階調をチェスボードイメージに組み合わせた残像テスト映像（左側映像）のデータを、図 2 に示すような有機発光ダイオード表示装置に約 9 秒間印加した後、前画面の画素に中間階調のテストデータを印加する際に表れる残像の例を示す図面である。有機発光ダイオード表示装置の残像には、時間が経つとなくなり回復できる残像と、永久に残るイメージバーニングとがある。前者（時間が経つとなくなり回復できる残像）は主に画素の T F T 特性劣化によって発生され、後者（永久に残るイメージバーニング）は主に有機化合物層 H I L、H T L、E M L、E T L、E I L の劣化によって発生される。

20

## 【 0 0 1 6 】

図 4 及び図 5 は、図 3 に示すように、従来の有機発光ダイオード表示装置から表れるチェスボード映像の残像効果を再現した実験を示す図面である。図 6 は、駆動 T F T T 2 の断面を示す図面である。

## 【 0 0 1 7 】

図 4 ~ 図 6 を参照すると、駆動 T F T T 2 のゲート電極にブラック階調電圧である 0 V、またはホワイト階調電圧である - 7 V を 1 6 . 7 m s e c の間に入力した後、ゲート電極の電圧（ゲート電圧）を中間階調電圧である - 5 V に変化させた際に駆動 T F T T 2 のドレイン・ソース間電流  $I_{ds}$  を測定した。この実験で、駆動 T F T T 2 のソース電極には 0 V が印加され、ドレイン電極には - 7 V が印加された。

30

## 【 0 0 1 8 】

図 5 において、実線は駆動 T F T T 2 のゲート電圧をブラック階調電圧から中間階調電圧に変化させる場合、駆動 T F T T 2 のドレイン・ソース間電流  $I_{ds}$  の変化を示し、点線は駆動 T F T T 2 のゲート電圧をホワイト階調電圧から中間階調電圧に変化させる場合、駆動 T F T T 2 のドレイン・ソース間電流  $I_{ds}$  の変化を示す。一点鎖線は駆動 T F T T 2 のゲート電圧を中間階調、即ち、- 5 V に保持させる場合、駆動 T F T T 2 のドレイン・ソース間電流  $I_{ds}$  の変化を示す。

## 【 0 0 1 9 】

点線あるいは実線のように、駆動 T F T T 2 のゲート電圧がブラック階調電圧、またはホワイト階調電圧である場合、図 6 の絶縁層 6 1 のスローステート ( s l o w s t a t e ) 電荷がトラップ ( t r a p ) あるいはデトラップ ( d e - t r a p ) され、駆動 T F T T 2 のゲート電圧が中間階調電圧に変わると、絶縁層 6 1 の電荷が中間階調の平衡状態に変わるようになる。スローステートから平衡状態に達するまで、駆動 T F T T 2 のドレイン・ソース間電流の誤差があり、このような誤差は、図 5 の矢印のように最大 2 0 n A 程であり、時間が経つほど減少される。

40

## 【 0 0 2 0 】

これを詳細に説明すると、駆動 T F T T 2 のゲート電圧がブラック階調電圧から中間階調電圧に変わると、ゲート電極の電荷量  $Q_{gate}$  は瞬間的に増加し、半導体層 6 2 の電荷量  $Q_{semiconductor}$  も増加する。絶縁体層 6 1 の電荷量  $Q_{insulat}$

50

or は急には増加しないが、時間が経つに連れて増加され、電荷量保存によって駆動 TFT 2 の電荷は  $Q_{gate} + Q_{insulator} + Q_{semiconductor} = 0$  ( $Q_{gate}$  は  $Q_{insulator}$  及び  $Q_{semiconductor}$  と反対極性) を満足するため、半導体層 6 2 の電荷量が減少することによってドレイン - ソース間電流  $I_{ds}$  が減少される。駆動 TFT 2 のゲート電圧がホワイト階調から中間階調に変わる場合、ホワイト階調電圧によって減少されたゲート電圧の電荷量  $Q_{gate}$  だけ半導体層 6 2 の電荷量  $Q_{semiconductor}$  も減少し、ドレイン - ソース間電流  $I_{ds}$  が減少され、かつゲート電極と半導体層 6 2 との間の電界によって影響を受ける絶縁体層 6 1 の電荷量  $Q_{insulator}$  が減少されることによって、ドレイン - ソース間電流  $I_{ds}$  が増加される。どちらも、時間が経つと平衡状態となり、ドレイン - ソース間電流  $I_{ds}$  が同一になる。

10

## 【0021】

結局、残像は駆動 TFT 2 のゲート電圧がホワイト階調電圧から中間階調電圧に、あるいはブラック階調電圧から中間階調に変わる場合、ドレイン - ソース間電流の差異が有機発光ダイオード表示装置の輝度を示される結果である。駆動 TFT 2 のゲート電圧が変わる場合に表れる駆動 TFT 2 のドレイン - ソース間電流  $I_{ds}$  の差異を減らすと残像が減少される。

## 【0022】

更に、駆動 TFT 2 のゲート電極に同一な極性の電圧または直流電圧が持続的に印加されると、駆動 TFT 2 のゲートバイアスストレス ( $Gate\ bias\ stress$ ) が増加し、駆動 TFT 2 の臨界電圧が変わる等、駆動 TFT 2 の特性が劣化される問題が発生する。

20

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0023】

従って、本発明の目的は、上記従来技術の問題点を解決するために案出された発明であり、残像と駆動 TFT の電気的特性の劣化を最小化して表示品質を向上させた有機発光ダイオード表示装置と、その駆動方法を提供することにある。

## 【課題を解決するための手段】

## 【0024】

前記目的を達成するため、本発明の実施の形態に係る有機発光ダイオード表示装置は、電流によって発光する有機発光ダイオード素子、ゲート電極に印加されるゲート電圧によって前記有機発光ダイオード素子を駆動する駆動素子、及び前記駆動素子のゲート電極にデータ電圧と、基準電圧を基準として、前記データ電圧と対称的な反転電圧を供給するデータ駆動部を備える。

30

## 【0025】

前記有機発光ダイオード表示装置は、前記駆動素子に高電位電源電圧を供給する高電位電圧源、前記有機発光ダイオード素子のキャソード電極に低電位電源電圧を供給する低電位電圧源、データラインとスキャンラインの交差部に形成され、前記スキャンラインからのスキャン信号に応答して、前記データラインからのデータ電圧と反転電圧とを交互に前記駆動素子のゲート電極に供給するスイッチ素子、及び前記スキャン信号を発生するスキャン駆動部を更に備える。

40

## 【0026】

前記基準電圧は、前記高電位電源電圧と同じ電圧である。

## 【0027】

前記駆動素子と前記スイッチ素子は n タイプトランジスタである。

## 【0028】

前記駆動素子と前記スイッチ素子は p タイプトランジスタである。

## 【0029】

前記基準電圧は 0 V 以上の正極性電圧である。

50

## 【 0 0 3 0 】

前記データ駆動部は、1フレーム期間の中、前半の1/2フレーム期間に前記反転電圧を前記データラインに供給し、後半の1/2フレーム期間に前記データ電圧を前記データラインに供給することを特徴とする請求項2に記載の有機発光ダイオード表示装置。

## 【 0 0 3 1 】

前記データ駆動部は、1フレーム期間の中、前半の1/2フレーム期間に前記データ電圧を前記データラインに供給し、後半の1/2フレーム期間に前記反転電圧を前記データラインに供給することを特徴とする。

## 【 0 0 3 2 】

前記データ駆動部は、デジタルビデオデータを第1極性の電圧に変換するP-デコーダ、前記デジタルビデオデータを第2極性の電圧に変換するN-デコーダ、前記第1極性の電圧と前記第2極性の電圧とを交互に出力するマルチプレクサを備える。

10

## 【 0 0 3 3 】

前記有機発光ダイオード表示装置は、前記データ駆動部に前記デジタルビデオデータを供給し、前記データ駆動部と前記スキャン駆動部の動作タイミングを制御するタイミングコントローラを更に備える。

## 【 0 0 3 4 】

前記基準電圧と前記データ電圧との電圧差は、前記基準電圧と前記反転電圧との電圧差と同一である。

## 【 0 0 3 5 】

本発明の実施の形態に係る有機発光ダイオード表示装置の駆動方法は、ゲート電極に印加されるゲート電圧によって前記有機発光ダイオード素子を駆動する駆動素子を設ける段階、及び前記駆動素子のゲート電極にデータ電圧と、基準電圧を基準として、前記データ電圧と対称的な反転電圧を供給する段階、を含む。

20

## 【 発明の効果 】

## 【 0 0 3 6 】

本発明の実施の形態に係る有機発光ダイオード表示装置は、デジタルビデオデータを正極性電圧と負極性電圧にデコーディングし、基準電圧を基準として対称的なブラック階調電圧とリアルデータ電圧とを発生し、その電圧を駆動TFTのゲート電極に交互に供給することにより、残像と駆動TFTの電気的特性の劣化を最小化することができる。

30

## 【 発明を実施するための最良の形態 】

## 【 0 0 3 7 】

以下、図7～図20を参照して、本発明の好ましい実施の形態について説明する。

## 【 0 0 3 8 】

図7を参照すると、本発明の実施の形態に係る有機発光ダイオード表示装置は、 $m \times n$ 個の画素74が形成されている表示パネル70と、 $m$ 個のデータラインD1～D $m$ にデータ電圧を供給するためのデータ駆動部72と、 $n$ 個のスキャンラインS1～S $n$ にスキャンパルスを順次供給するためのスキャン駆動部73と、これら駆動部72、73を制御するためのタイミングコントローラ71とを備える。

## 【 0 0 3 9 】

表示パネル70において、スキャンラインS1～S $n$ 、E1～E $n$ とデータラインD1～D $m$ との交差により定義された画素領域に画素74が形成される。このような表示パネル70の各画素74には高電位電源電圧VDDと低電位電源電圧VSSが供給される。

40

## 【 0 0 4 0 】

データ駆動部72は、タイミングコントローラ71からのデジタルビデオデータRGBをアナログガンマ補償電圧に変換する。そして、データ駆動部72の第1の実施の形態は、タイミングコントローラ71からの制御信号DDC(INV)に应答して、1/2フレーム期間の間に反転されたデータ電圧をデータラインD1～D $m$ に供給した後、他の1/2フレーム期間の間に非反転されたデータ電圧をデータラインD1～D $m$ に供給する。

## 【 0 0 4 1 】

50

また、データ駆動部 7 2 の第 2 の実施の形態は、タイミングコントローラ 7 1 からの制御信号 D D C ( P O L ) に応答して、1/2 フレーム期間の間に非反転されたデータ電圧をデータライン D 1 ~ D m に供給した後、他の 1/2 フレーム期間の間に反転されたデータ電圧をデータライン D 1 ~ D m に供給する。

【 0 0 4 2 】

スキャン駆動部 7 3 は、タイミングコントローラ 7 1 からの制御信号 S D C に応答して、1/2 フレーム期間の間にスキャンパルスを送るスキャンライン S 1 ~ S n に順次供給した後、他の 1/2 フレーム期間の間にスキャンパルスを送るスキャンライン S 1 ~ S n に順次供給する。即ち、スキャン駆動部 7 3 はスキャンライン S 1 ~ S n のそれぞれにスキャンパルスを 2 回供給する。

10

【 0 0 4 3 】

タイミングコントローラ 7 1 は、デジタルビデオデータ R G B をデータ駆動部 7 2 に供給し、垂直/水平同期信号とクロック信号等を用いて、スキャン駆動部 7 3 とデータ駆動部 7 2 の動作タイミングを制御するための制御信号 D D C ( I N V )、S D C を発生する。

【 0 0 4 4 】

図 8 は、スキャン駆動部 7 3 から出力されるスキャンパルスと、データ駆動部 7 2 から出力される駆動波形の第 1 の実施の形態を示す図面である。

【 0 0 4 5 】

図 8 を参照すると、データ駆動部 7 2 は、1 フレーム期間の中、前半の 1/2 フレーム期間に反転されたブラック階調電圧 / V d a t a をデータライン D 1 ~ D n に供給した後、後半の 1/2 フレーム期間に示される実際のデータ電圧 ( 以下、「リアルデータ電圧」という ) V d a t a をデータライン D 1 ~ D n に供給する。

20

【 0 0 4 6 】

ブラック階調電圧 / V d a t a は、最低階調に該当する基準電圧を基準としてリアルデータ電圧 V d a t a と対称的な電圧である。従って、ブラック階調電圧 / V d a t a と基準電圧との電圧差は、リアルデータ電圧 V d a t a と基準電圧との電圧差と同一である。

【 0 0 4 7 】

スキャン駆動部 7 3 は、ブラック階調電圧 / V d a t a と表示されるリアルデータ電圧 V d a t a とのそれぞれに同期されるように、スキャンライン S 1 ~ S n のそれぞれに 2 回ずつスキャンパルスを順次供給する。

30

【 0 0 4 8 】

図 9 は、スキャン駆動部 7 3 から出力されるスキャンパルスと、データ駆動部 7 2 から出力される駆動波形の第 2 の実施の形態を示す図面である。

【 0 0 4 9 】

図 9 を参照すると、データ駆動部 7 2 は、1 フレーム期間の中、前半の 1/2 フレーム期間にリアルデータ電圧 V d a t a をデータライン D 1 ~ D n に供給した後、後半の 1/2 フレーム期間にブラック階調電圧 / V d a t a をデータライン D 1 ~ D n に供給する。

【 0 0 5 0 】

この実施の形態においても、ブラック階調電圧 / V d a t a は最低階調に該当する基準電圧を基準として表示されるリアルデータ電圧 V d a t a と対称的な電圧である。

40

【 0 0 5 1 】

スキャンパルスは、ブラック階調電圧 / V d a t a と表示されるリアルデータ電圧 V d a t a とのそれぞれに同期されるように、スキャンライン S 1 ~ S n のそれぞれに 2 回ずつ供給される。

【 0 0 5 2 】

本発明の実施の形態に係る有機発光ダイオード表示装置は、基準電圧を基準として、リアルデータ電圧 V d a t a と対称的なブラック階調電圧 / V d a t a とを各画素に含まれた駆動 T F T のゲート電極に周期的に印加し、その駆動 T F T のゲート電極に持続的に直流バイアスが印加されないようにする。このような駆動 T F T のゲート電圧制御によって

50

、ゲート電極と絶縁体層との間の界面、及び絶縁体層と半導体層との間の界面にトラップされる電荷を周期的にデトラップ ( d e t r a p ) して、残像の原因となる界面にトラップされた電界による駆動 T F T の電気的な特性に対する悪影響を予防する。これを詳細に説明すると、駆動 T F T の電荷は  $Q_{gate} + Q_{insulator} + Q_{semiconductor} = 0$  を満足するため、  $Q_{insulator}$  を最少化すると  $Q_{semiconductor}$  と関連する駆動 T F T のドレイン - ソース間電流  $I_{ds}$  は  $Q_{gate}$  と関連するゲート電圧のみに影響を受ける。従って、本発明の実施の形態に係る有機発光ダイオード表示装置は、駆動 T F T の絶縁体層に蓄積された電荷の影響を最小化して残像を予防する。また、本発明の実施の形態に係る有機発光ダイオード表示装置は、同一な大きさを有する反対極性の電圧を 1 フレーム期間の間に交互に駆動 T F T のゲート電極に印加することによって、絶縁層に電荷が蓄積されても、その電荷を 1 フレーム期間の間に互いに反対極性の電界に相殺する。

10

【 0 0 5 3 】

図 1 0 は、画素 7 4 の第 1 の実施の形態を示す図面である。

【 0 0 5 4 】

図 1 0 を参照すると、画素 7 4 の第 1 の実施の形態のそれぞれは、 P タイプの M O S - F E T で具現されるスイッチ T F T p T 1 と駆動 T F T p T 2、駆動 T F T p T 2 のゲート電圧を保持するためのストレージキャパシタ C 1、及び駆動 T F T p T 2 によって駆動される有機発光ダイオード素子 O L E D を備える。この画素 7 4 は、構成上、図 2 と実質的に同一であるが、図 8 及び図 9 に示すような駆動波形によって、動作及び作用効果において図 2 の画素と顕著に異なっている。

20

【 0 0 5 5 】

スキャン信号は、スイッチ T F T p T 1 の臨界電圧以下のロー論理電圧で発生される。

【 0 0 5 6 】

駆動 T F T p T 2 において、ドレイン - ソース間電流を発生させて有機発光ダイオード素子 O L E D を発光させるためのデータ電圧は、基準電圧以下の電圧で発生される。

【 0 0 5 7 】

図 1 1 は、図 1 0 に示すような画素 7 4 に印加される駆動波形の第 1 の実施の形態を示す図面である。

【 0 0 5 8 】

図 1 1 を参照すると、データ駆動部 7 2 は、 1 / 2 フレーム期間の間、ブラック階調電圧 / V d a t a をデータライン D 1 ~ D n に供給した後、他の 1 / 2 フレーム期間の間に表示されるリアルデータ電圧 V d a t a をデータライン D 1 ~ D n に供給する。データライン D 1 ~ D n に供給されたブラック階調電圧 / V d a t a とリアルデータ電圧 V d a t a は、スキャンパルスによってスイッチ T F T p T 1 がターンオンされる際、駆動 T F T p T 2 のゲート電極に供給される。

30

【 0 0 5 9 】

駆動 T F T p T 2 は、ブラック階調電圧 / V d a t a がゲート電極に印加される際にオフ状態を保持し、リアルデータ電圧 V d a t a がゲート電極に印加される際にドレイン - ソース間チャンネルを導通させて、データの階調に対応する明るさで有機発光ダイオード素子 O L E D が発光するように、有機発光ダイオード素子 O L E D に電流を供給する。

40

【 0 0 6 0 】

基準電圧 V r e f より高い正極性電圧のブラック階調電圧 / V d a t a と、基準電圧 V r e f より低い負極性電圧のリアルデータ電圧 V d a t a は、基準電圧 V r e f を基準として対称的な電圧差を有する。即ち、ブラック階調電圧 / V d a t a と基準電圧 V r e f との電圧差は、リアルデータ電圧 V d a t a と基準電圧 V r e f との電圧差と実質的に同一である。

【 0 0 6 1 】

ストレージキャパシタ C 1 は、他の 1 / 2 フレーム期間の間にリアルデータ電圧 V d a t a を貯蔵して駆動 T F T p T 2 の電圧を一定に保持させる。基準電圧 V r e f は最低階

50

調に該当する電圧であり、高電位電源電圧  $V_{DD}$  と同一である。

【0062】

図12は、図10に示すような画素74に印加される駆動波形の第2の実施の形態を示す図面である。

【0063】

図12を参照すると、データ駆動部72は、1フレーム期間のうち、前半の1/2フレーム期間にリアルデータ電圧  $V_{data}$  をデータライン  $D_1 \sim D_n$  に供給した後、後半の1/2フレーム期間に表示されるブラック階調電圧/ $V_{data}$  をデータライン  $D_1 \sim D_n$  に供給する。データライン  $D_1 \sim D_n$  に供給されたリアルデータ電圧  $V_{data}$  とブラック階調電圧/ $V_{data}$  は、スキャンパルスによってスイッチ  $TFT_{pT1}$  がターンオンされる際、駆動  $TFT_{pT2}$  のゲート電極に供給される。

10

【0064】

駆動  $TFT_{pT2}$  は、リアルデータ電圧  $V_{data}$  が印加される際にドレイン - ソース間チャンネルを導通させて、データの階調に対応する明るさで有機発光ダイオード素子  $OLED$  が発光するように、有機発光ダイオード素子  $OLED$  に電流を供給した後、ブラック階調電圧/ $V_{data}$  が印加される際にターンオフされる。

【0065】

正極性電圧であるブラック階調電圧/ $V_{data}$  と負極性電圧であるリアルデータ電圧  $V_{data}$  は、基準電圧  $V_{ref}$  を基準として対称的な電圧差を有する。

【0066】

ストレージキャパシタ  $C_1$  は、1フレーム期間のうち、前半の1/2フレーム期間にリアルデータ電圧  $V_{data}$  を貯蔵して駆動  $TFT_{pT2}$  の電圧を一定に保持させる。

20

【0067】

図13は、画素74の第2の実施の形態を示す図面である。

【0068】

図13を参照すると、画素74の第2の実施の形態のそれぞれは、 $N$ タイプの  $MOS - FET$  で具現されるスイッチ  $TFT_{nT1}$  と駆動  $TFT_{nT2}$ 、駆動  $TFT_{nT2}$  のゲート電圧を保持するためのストレージキャパシタ  $C_2$ 、及び駆動  $TFT_{nT2}$  によって駆動される有機発光ダイオード素子  $OLED$  を備える。

【0069】

この画素74のスイッチ  $TFT_{nT1}$  を制御するためのスキャン信号は、スイッチ  $TFT_{nT1}$  の臨界電圧以上のハイ論理電圧で発生される。

30

【0070】

駆動  $TFT_{nT2}$  において、ドレイン - ソース間電流を発生させて有機発光ダイオード素子  $OLED$  を発光させるためのデータ電圧は、基準電圧以上の電圧で発生される。

【0071】

図14は、図13に示すような画素74に印加される駆動波形の第1の実施の形態を示す図面である。

【0072】

図14を参照すると、データ駆動部72は、1/2フレーム期間の間、基準電圧  $V_{ref}$  より低い負極性電圧であるブラック階調電圧/ $V_{data}$  をデータライン  $D_1 \sim D_n$  に供給した後、他の1/2フレーム期間の間に基準電圧  $V_{ref}$  より高い正極性電圧であるリアルデータ電圧  $V_{data}$  をデータライン  $D_1 \sim D_n$  に供給する。データライン  $D_1 \sim D_n$  に供給されたブラック階調電圧/ $V_{data}$  とリアルデータ電圧  $V_{data}$  は、スキャンパルスによってスイッチ  $TFT_{nT1}$  がターンオンされる際、駆動  $TFT_{nT2}$  のゲート電極に供給される。駆動  $TFT_{nT2}$  は、ブラック階調電圧/ $V_{data}$  が印加される際にオフ状態を保持し、リアルデータ電圧  $V_{data}$  が印加される際にドレイン - ソース間チャンネルを導通させて、データの階調に対応する明るさで有機発光ダイオード素子  $OLED$  が発光するように、有機発光ダイオード素子  $OLED$  に電流を供給する。

40

【0073】

50

ブラック階調電圧/V d a t aとリアルデータ電圧V d a t aは、基準電圧V r e fを基準として対称的な電圧差を有する。

【0074】

ストレージキャパシタC 2は、他の1/2フレーム期間の間にリアルデータ電圧V d a t aを貯蔵して駆動T F T n T 2の電圧を一定に保持させる。基準電圧V r e fは最低階調に該当する電圧であり、高電位電源電圧V D Dと同一である。

【0075】

図15は、図13に示すような画素74に印加される駆動波形の第2の実施の形態を示す図面である。

【0076】

図15を参照すると、データ駆動部72は、1フレーム期間のうち、前半の1/2フレーム期間に基準電圧V r e fより高い正極性電圧であるリアルデータ電圧V d a t aをデータラインD 1 ~ D nに供給した後、後半の1/2フレーム期間の間に基準電圧V r e fより低い負極性電圧であるブラック階調電圧/V d a t aをデータラインD 1 ~ D nに供給する。データラインD 1 ~ D nに供給されたリアルデータ電圧V d a t aとブラック階調電圧/V d a t aは、スキャンパルスによってスイッチT F T n T 1がターンオンされる際、駆動T F T n T 2のゲート電極に供給される。駆動T F T n T 2は、リアルデータ電圧V d a t aが印加される際にドレイン - ソース間チャンネルを導通させて、データの階調に対応する明るさで有機発光ダイオード素子O L E Dが発光するように、有機発光ダイオード素子O L E Dに電流を供給した後、ブラック階調電圧/V d a t aが印加される際にターンオフされる。

【0077】

ブラック階調電圧/V d a t aとリアルデータ電圧V d a t aは、基準電圧V r e fを基準として対称的な電圧差を有する。

【0078】

ストレージキャパシタC 2は、1フレーム期間のうち、前半の1/2フレーム期間の間にリアルデータ電圧V d a t aを貯蔵して駆動T F T n T 2の電圧を一定に保持させる。

【0079】

図16及び図17は、データ駆動部72の集積回路を詳細に示す回路図である。

【0080】

図16及び図17を参照すると、データ駆動部72は、それぞれk(ただし、kは、mより小さな整数である。)個のデータラインS 1 ~ S kを駆動する複数の集積回路を含み、集積回路のそれぞれは、タイミングコントローラ71とデータラインS 1 ~ S kとの間に従属的に接続されたシフトレジスタ101、データレジスタ102、第1ラッチ103、第2ラッチ104、デジタル/アナログ変換器(以下、「D A C」という。)105及び出力回路109を含む。

【0081】

シフトレジスタ101は、タイミングコントローラ71からのソーススタートパルスS S PをソースシフトクロックS S Cによってシフトさせて、サンプリング信号を発生する。また、シフトレジスタ101は、ソーススタートパルスS S Pをシフトさせて、次段の集積回路のシフトレジスタ101にキャリ信号C A Rを伝える。

【0082】

データレジスタ102は、タイミングコントローラ71からのデジタルビデオデータR G Bを一時貯蔵し、貯蔵されたデータR G Bを第1ラッチ103に供給する。

【0083】

第1ラッチ103は、シフトレジスタ101から順次入力されるサンプリング信号に応答して、データレジスタ102からのデジタルビデオデータR G Bをサンプリングし、1水平ライン分ずつラッチした後、1水平ライン分のデータを同時に出力する。

【0084】

第2ラッチ104は、第1ラッチ103から入力されるデータをラッチした後、タイミ

10

20

30

40

50

ングコントローラ 71 からのソース出力信号 S O E に応答して、他の集積回路の第 2 ラッチ 104 と同時にラッチされたデジタルビデオデータを出力する。

【0085】

D A C 105 は、図 17 に示すように、正極性ガンマ基準電圧 G H が供給される P - デコーダ P D E C 106、負極性ガンマ基準電圧 G L が供給される N - デコーダ N D E C 107、P - デコーダ 106 の出力と N - デコーダ 107 の出力の中、いずれか一つを選択するためのマルチプレクサ 108 を含む。P - デコーダ 106 は、第 2 ラッチ 104 から入力されるデジタルビデオデータをデコードし、そのデータの階調値に該当する正極性ガンマ補償電圧を出力し、N - デコーダ 107 は、第 2 ラッチ 104 から入力されるデジタルビデオデータをデコードし、そのデータの階調値に該当する負極性ガンマ補償電圧を出力する。マルチプレクサ 108 は、極性制御信号 I N V に応答して正極性ガンマ補償電圧と負極性ガンマ補償電圧を交互に選択し、選択された正極性/負極性ガンマ補償電圧をアナログデータ電圧として出力する。

10

【0086】

極性制御信号 I N V は、図 11、12、14、及び 15 に示すように、1/2 フレーム期間の間にブラック階調電圧/V d a t a とリアルデータ電圧 V d a t a とが交番されるように、1/2 フレーム期間単位に論理値が反転される。

【0087】

出力回路 109 は、バッファを含み、データライン S 1 ~ S k に供給されるアナログデータ電圧の信号減衰を最少化する。

20

【0088】

画素 74 の T F T が、図 10 に示すように、P タイプの M O S - F E T で具現されると、N - デコーダ 107 から出力される負極性ガンマ補償電圧がリアルデータ電圧 V d a t a となり、P - デコーダ 106 から出力される正極性ガンマ補償電圧がブラック階調電圧/V d a t a となる。また、画素 74 の T F T が、図 13 に示すように、N タイプの M O S - F E T で具現されると、P - デコーダ 106 から出力される正極性ガンマ補償電圧がリアルデータ電圧 V d a t a となり、N - デコーダ 107 から出力される負極性ガンマ補償電圧がブラック階調電圧/V d a t a となる。

【0089】

図 18 ~ 図 20 は、本発明の効果を検証するための実験結果を示すグラフである。

30

【0090】

図 18 は、図 11 及び図 12 に示すようなブラック階調電圧/V d a t a とリアルデータ電圧 V d a t a を駆動 T F T p T 2 に交互に印加し、リアルデータ電圧 V d a t a をホワイト階調に該当する - 7 V から中間階調に該当する - 5 V に変化させ、ブラック階調に該当する 0 V から中間階調に該当する - 5 V に変化させる場合、駆動 T F T p T 2 のドレイン - ソース間電流 I d s の変化を示す図面である。図 18 の実験において、基準電圧 V r e f、即ち、高電位駆動電圧 V D D は 0 V に供給された。図 18 に示すように、ブラック階調電圧/V d a t a とリアルデータ電圧 V d a t a とを交互に駆動 T F T p T 2 に印加すると、リアルデータ電圧 V d a t a がブラック階調から中間階調に、あるいはホワイト階調から中間階調に変わる場合、駆動 T F T p T 2 の電流 I d s の誤差は約 2 . 6 n A に減少された。尚、従来の駆動方法によっては、図 5 に示すように、駆動 T F T p T 2 の電流 I d s の誤差は約 20 n A 程である。

40

【0091】

図 19 は、基準電圧 V r e f を + 1 . 8 V に調整し、その外の実験条件を図 18 の実験と同一にした場合の駆動 T F T p T 2 のドレイン - ソース間電流 I d s の変化を示す図面である。図 19 の実験は、図 18 の実験の同様に、ブラック階調電圧/V d a t a とリアルデータ電圧 V d a t a を駆動 T F T p T 2 に交互に印加し、リアルデータ電圧 V d a t a をホワイト階調に該当する - 7 V から中間階調に該当する - 5 V に変化させ、ブラック階調に該当する 0 V から中間階調に該当する - 5 V に変化させた。図 19 及び図 20 に示すように、ブラック階調電圧/V d a t a とリアルデータ電圧 V d a t a とを交互に駆動

50

TFTpT2に印加し、基準電圧Vrefを0V以上の正極性電圧、例えば+1.8Vに調整すると、リアルデータ電圧Vdataがブラック階調から中間階調に、あるいはホワイト階調から中間階調に変わる場合、駆動TFTpT2の電流Idsの誤差は約0.31nAに更に減少された。従って、基準電圧Vref、即ち、高電位駆動電圧VDDは0V以上の正極性電圧に高めることが好ましい。ただし、基準電圧Vrefは、図20に示すように、1.8Vに最適化されることもできるが、駆動TFTpT2の素子特性がパネル毎に、そしてモデル毎に違う可能性もあるため、駆動TFTpT2の特性によって異なる。

【0092】

図18～図20の実験において、データサンプリング時間は本来の表示素子のデータサンプリング時間の1000倍とし、反転されたブラック階調電圧/Vdataとリアルデータ電圧Vdataとを交互に印加することによって、駆動TFTpT2の絶縁層電荷Qinsulatorがほぼ0となることが分かった。このため、ゲート電圧印加の後、絶縁層電荷Qinsulatorの増加によって数秒間電流が減少されるが、反転されたブラック階調電圧/Vdataを印加することによって同量の絶縁層電荷Qinsulatorが減少され、駆動TFTの電流特性は次のフレーム期間において、以前フレーム期間と等しくなった。

【図面の簡単な説明】

【0093】

【図1】通常の有機発光ダイオード素子の構造を概略的に示す図面である。

【図2】通常のアクティブマトリクス方式の有機発光ダイオード表示装置において、一画素を等価的に示す回路図である。

【図3】残像の例を示す図面である。

【図4】図3に示すような残像の再現のための実験において、駆動TFTのゲート電圧を示す図面である。

【図5】図4に示すようなゲート電圧によって変わる駆動TFTのドレイン-ソース間の電流を示す波形図である。

【図6】駆動TFTを詳細に示す断面図である。

【図7】本発明の実施の形態に係る有機発光ダイオード表示装置を示すブロック図である。

【図8】本発明の実施の形態に係る駆動波形の第1の実施の形態を示す波形図である。

【図9】本発明の実施の形態に係る駆動波形の第2の実施の形態を示す波形図である。

【図10】図7に示す画素の第1の実施の形態を示す図面である。

【図11】図10に示すような画素に印加される駆動波形の第1の実施の形態を示す波形図である。

【図12】図10に示すような画素に印加される駆動波形の第2の実施の形態を示す波形図である。

【図13】図7に示す画素の第2の実施の形態を示す図面である。

【図14】図13に示すような画素に印加される駆動波形の第1の実施の形態を示す波形図である。

【図15】図13に示すような画素に印加される駆動波形の第2の実施の形態を示す波形図である。

【図16】図7に示すデータ駆動部の集積回路を詳細に示す回路図である。

【図17】図16に示すデジタル/アナログ変換器を詳細に示す回路図である。

【図18】本発明の効果を検証するための実験結果を示すグラフである。

【図19】本発明の効果を検証するための実験結果を示すグラフである。

【図20】本発明の効果を検証するための実験結果を示すグラフである。

【符号の説明】

【0094】

61：絶縁層

10

20

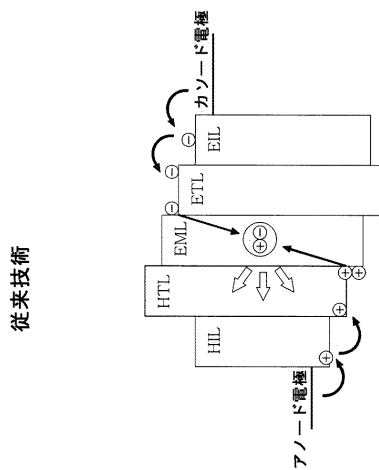
30

40

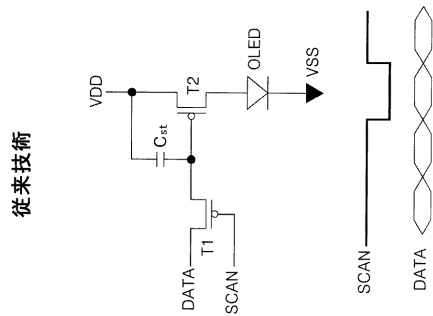
50

- 6 2 : 半 導 体 層
- 7 0 : 表 示 パ ネ ル
- 7 1 : タ イ ミ ン グ コ ン ト ロ ー ラ
- 7 2 : デ ー タ 駆 動 部
- 7 3 : ス キ ャ ン 駆 動 部
- 1 0 1 : シ フ ト レ ジ ス タ
- 1 0 2 : デ ー タ レ ジ ス タ
- 1 0 3 : 第 1 ラ ッ チ
- 1 0 4 : 第 2 ラ ッ チ
- 1 0 5 : デ ジ タ ル / ア ナ ロ グ 変 換 器
- 1 0 6 : P - デ コ ー ダ
- 1 0 7 : N - デ コ ー ダ
- 1 0 8 : マ ル チ プ レ ク サ
- 1 0 9 : 出 力 回 路

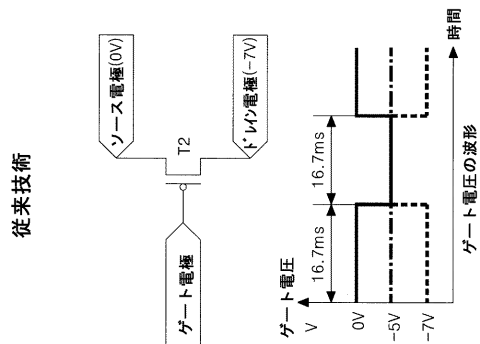
【 図 1 】



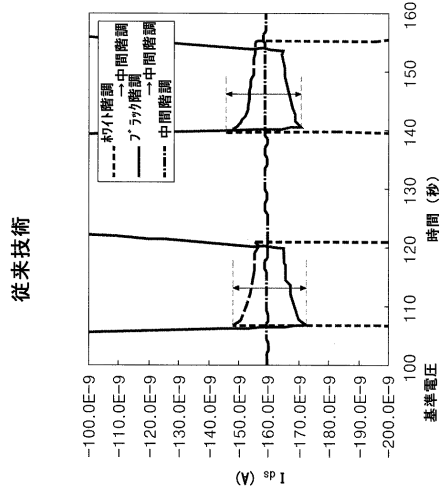
【 図 2 】



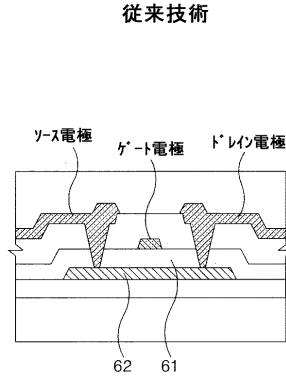
【 図 4 】



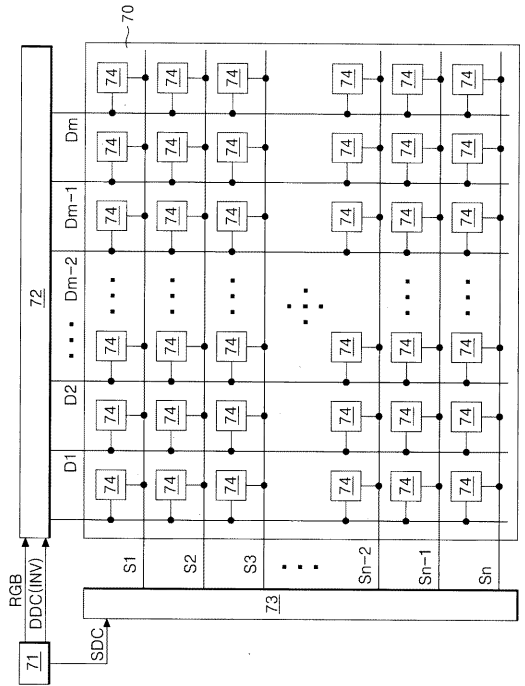
【 図 5 】



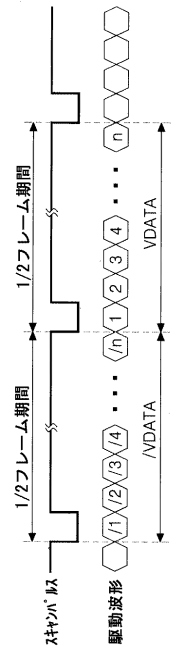
【 図 6 】



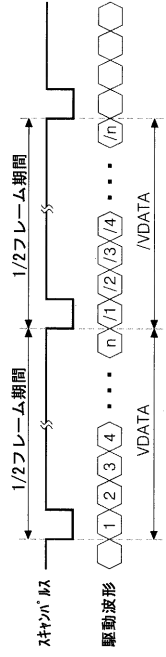
【 図 7 】



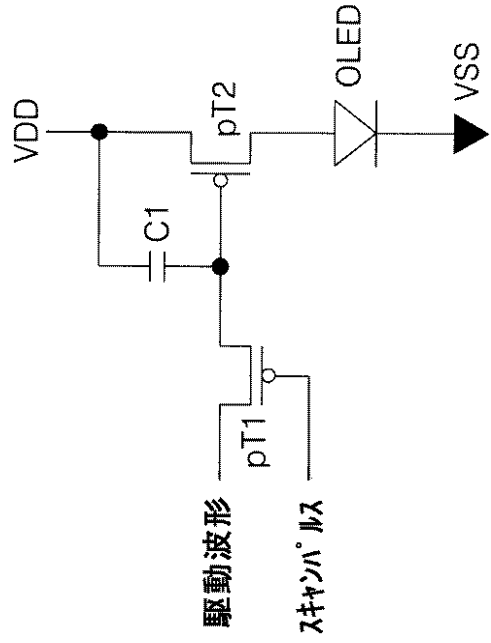
【 図 8 】



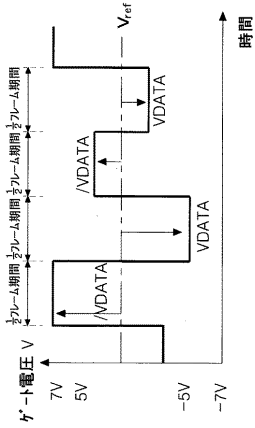
【 図 9 】



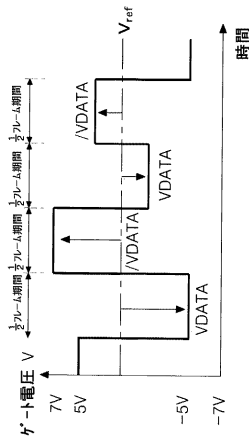
【 図 10 】



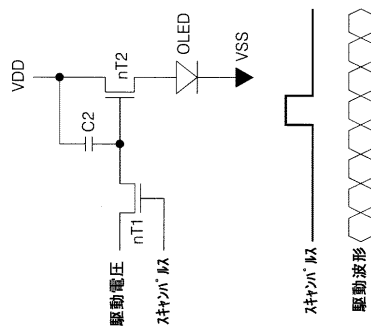
【 図 11 】



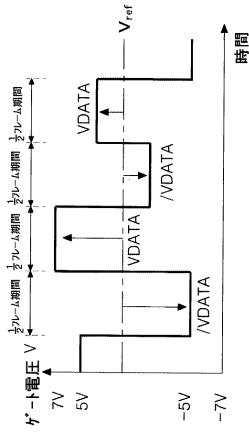
【 図 12 】



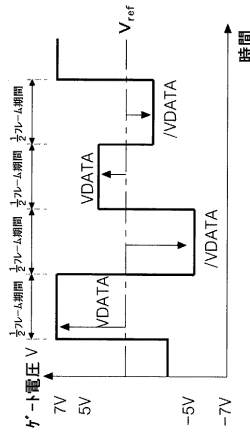
【 図 13 】



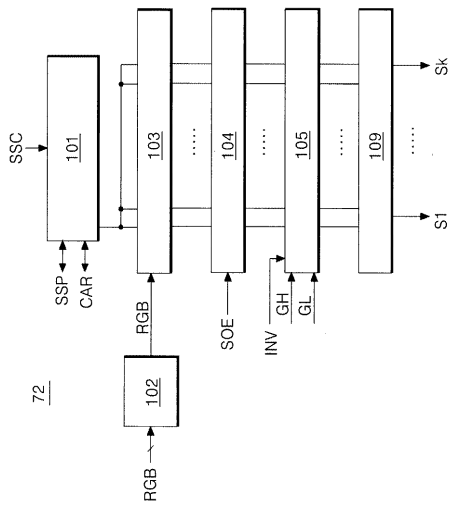
【 図 1 4 】



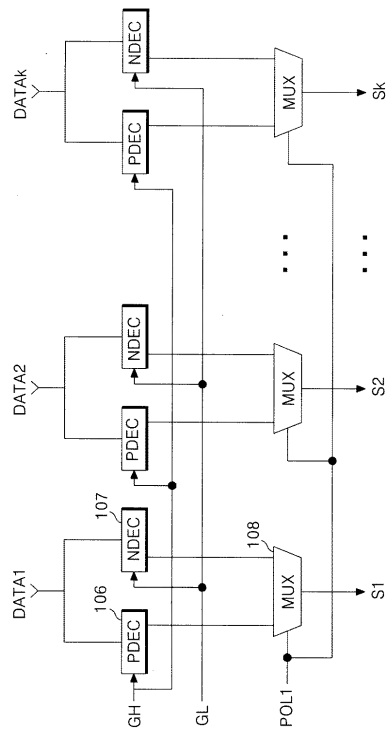
【 図 1 5 】



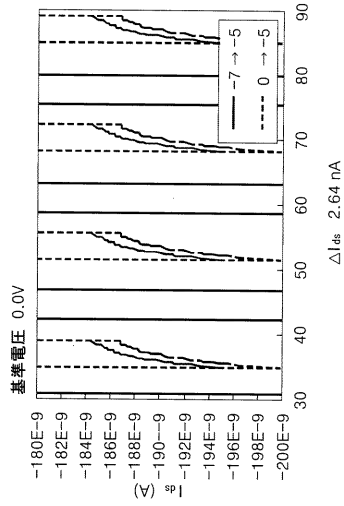
【 図 1 6 】



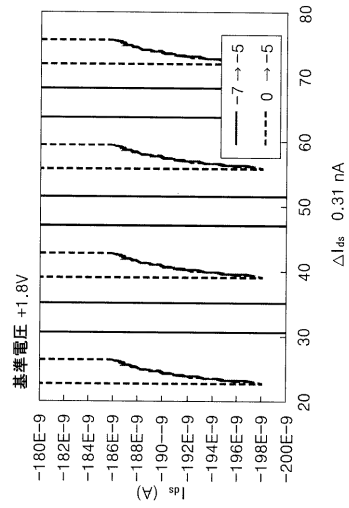
【 図 1 7 】



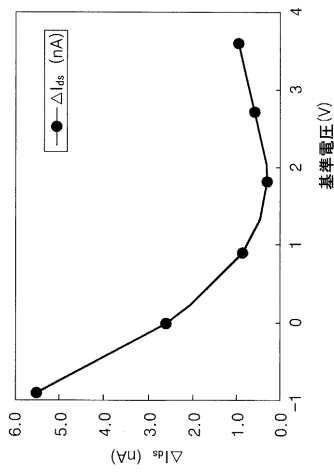
【 図 18 】



【 図 19 】

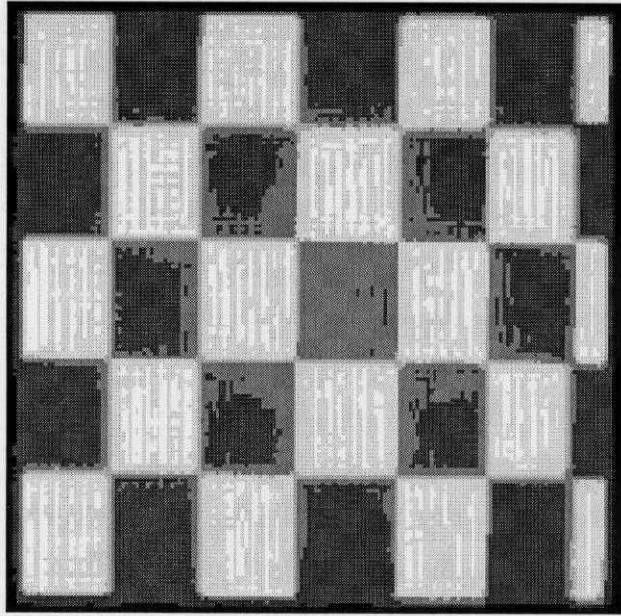
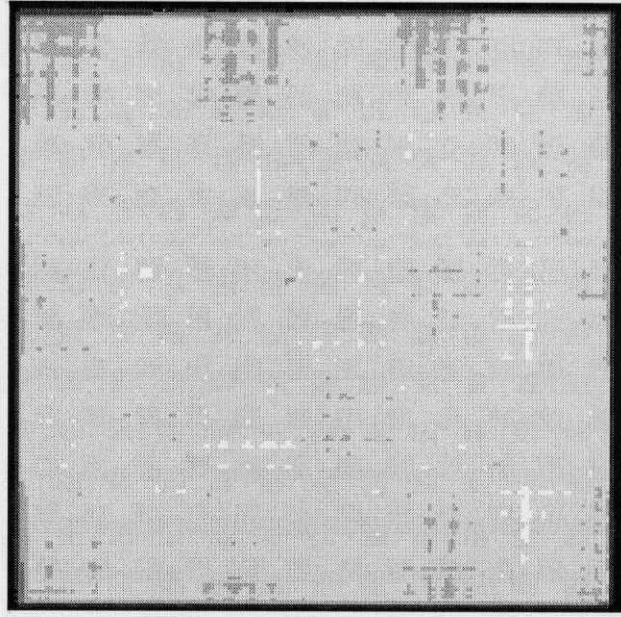


【 図 20 】



【 図 3 】

従来技術



## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 7 0 K

(74)代理人 100104352  
弁理士 朝日 伸光

(74)代理人 100128657  
弁理士 三山 勝巳

(72)発明者 李 洪 九  
大韓民国 仁川広域市 延寿区 東春2洞 ソンド ニュー シティー 豊林 I - ウォン 10  
6 - 1 8 0 4号

(72)発明者 鄭 湘 勲  
大韓民国 京畿道 安養市 東安区 飛山1洞 三星来美安 アパート 1 2 3 - 2 5 0 4号

Fターム(参考) 3K107 AA01 BB01 CC21 CC31 EE03 FF00 FF04 HH02 HH04 HH05  
5C080 AA06 BB05 DD01 DD19 FF11 JJ01 JJ02 JJ03 JJ04 JJ05  
JJ06

专利名称(译)	用于驱动有机发光二极管显示装置的方法		
公开(公告)号	<a href="#">JP2008116905A</a>	公开(公告)日	2008-05-22
申请号	JP2007168756	申请日	2007-06-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
[标]发明人	李洪九 郑湘勳		
发明人	李洪九 郑湘勳		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0842 G09G2310/0254 G09G2310/0297 G09G2320/043		
FI分类号	G09G3/30.J H05B33/14.A G09G3/20.641.D G09G3/20.623.C G09G3/20.612.E G09G3/20.621.B G09G3/20.623.D G09G3/20.670.K G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/EE03 3K107/FF00 3K107/FF04 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD01 5C080/DD19 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/BA21 5C380/BA38 5C380/BC20 5C380/BD08 5C380/BD10 5C380/BE01 5C380/BE04 5C380/CA02 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA17 5C380/CA26 5C380/CA31 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB31 5C380/CC01 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE19 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF48 5C380/CF52 5C380/CF64 5C380/DA02 5C380/DA06 5C380/DA35		
代理人(译)	白井伸一 朝日 伸光		
优先权	1020060106612 2006-10-31 KR		
其他公开文献	JP5209905B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

通过最小化驱动TFT的余像和电特性的劣化来提供具有改善的显示质量的有机发光二极管显示装置及其驱动方法。根据本发明的有机发光二极管显示装置包括通过电流发光的有机发光二极管元件，根据施加到栅电极的栅极电压驱动有机发光二极管元件的驱动元件，以及栅极并且数据驱动器用于提供相对于参考电压与数据电压对称的反向电压作为参考点域8

