

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-71835

(P2008-71835A)

(43) 公開日 平成20年3月27日(2008.3.27)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 51/50 (2006.01)	H O 5 B 33/14 A	2 C 1 6 2
H O 5 B 33/14 (2006.01)	H O 5 B 33/14 Z	3 K 1 0 7
H O 5 B 33/02 (2006.01)	H O 5 B 33/02	
H O 5 B 33/22 (2006.01)	H O 5 B 33/22 Z	
H O 5 B 33/12 (2006.01)	H O 5 B 33/12 B	

審査請求 未請求 請求項の数 34 O L (全 38 頁) 最終頁に続く

(21) 出願番号	特願2006-247265 (P2006-247265)	(71) 出願人	000005821
(22) 出願日	平成18年9月12日 (2006.9.12)		松下電器産業株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100105647
			弁理士 小栗 昌平
		(74) 代理人	100108589
			弁理士 市川 利光
		(74) 代理人	100119552
			弁理士 橋本 公秀
		(72) 発明者	濱野 敬史
			福岡県福岡市博多区美野島4丁目1番62号
			パナソニックコミュニケーションズ株式会社内
		Fターム(参考)	2C162 AF84 FA04 FA16 FA23

最終頁に続く

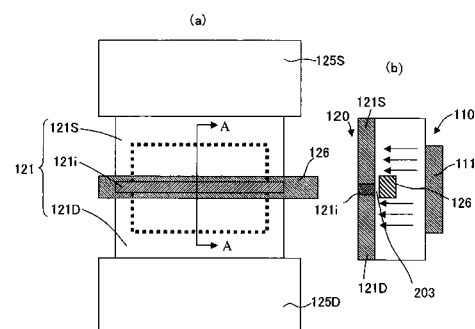
(54) 【発明の名称】 発光装置、これを用いた表示装置、光ヘッドおよび画像形成装置

(57) 【要約】

【課題】 光量センサの検出精度の向上を図ることにより、高精度の光量検出を実現し、所望の光量出射を実現可能な発光装置を提供する。併せて発光光量が安定した発光装置を提供する。

【解決手段】 エレクトロルミネッセント素子と、前記エレクトロルミネッセント素子から出力される光を検出する光検出素子とを積層配置した発光装置であって、前記光検出素子が、薄膜トランジスタで構成され、前記薄膜トランジスタは、前記エレクトロルミネッセント素子の電極に対して絶縁分離して形成された制御ゲートを備えている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

エレクトロルミネッセント素子と、前記エレクトロルミネッセント素子から出力される光を検出する光検出素子とを積層配置した発光装置であって、
前記光検出素子が、
光電変換部と、
前記エレクトロルミネッセント素子の電極に対して絶縁分離して形成され、前記光電変換部の電位を制御する制御ゲートとを備えた発光装置。

【請求項 2】

請求項 1 に記載の発光装置であって、
前記光検出素子が、トランジスタで構成された発光装置。

10

【請求項 3】

請求項 1 に記載の発光装置であって、
前記光検出素子が、ダイオードで構成された発光装置。

【請求項 4】

請求項 2 に記載の発光装置であって、
前記光検出素子が、薄膜トランジスタで構成され、
前記薄膜トランジスタは、前記エレクトロルミネッセント素子の電極に対して絶縁分離して形成された制御ゲートを備えた発光装置。

【請求項 5】

請求項 1 乃至 4 のいずれかに記載の発光装置であって、
前記制御ゲートは、少なくとも前記光電変換部の上層または下層で前記光電変換部を覆うように形成された発光装置。

20

【請求項 6】

請求項 5 に記載の発光装置であって、
前記エレクトロルミネッセント素子が、基板上に形成された前記光検出素子の上層に積層され、
前記光検出素子を構成する薄膜トランジスタの素子領域は前記エレクトロルミネッセント素子の光出射領域を覆うように、前記光出射領域よりも大きく形成された発光装置。

【請求項 7】

請求項 6 に記載の発光装置であって、
前記素子領域は、多結晶シリコン島領域である発光装置。

30

【請求項 8】

請求項 6 に記載の発光装置であって、
前記素子領域は、アモルファスシリコン島領域である発光装置。

【請求項 9】

請求項 1 乃至 8 のいずれかに記載の発光装置であって、
前記エレクトロルミネッセント素子が、基板上に形成された前記光検出素子の上層に積層され、
前記光検出素子の素子領域の外縁が前記エレクトロルミネッセント素子の光出射領域の外側となるように形成された発光装置。

40

【請求項 10】

請求項 9 に記載の発光装置であって、
前記基板は透光性のガラス基板であり、
前記光検出素子は、前記透光性のガラス基板上に形成された半導体層を活性領域とする薄膜トランジスタであり、
前記エレクトロルミネッセント素子は、前記半導体層を覆うように形成された透光性導電膜で構成された第1の電極と、前記第1の電極上に形成された発光層と、
前記発光層上に形成された第2の電極とを具備し、前記第1の電極との間に電界を印加することにより前記発光層を発光させるようにした発光装置。

50

【請求項 1 1】

請求項 1 0 に記載の発光装置であって、
前記薄膜トランジスタは、前記半導体層の上層に、前記制御ゲートを配した発光装置。

【請求項 1 2】

請求項 1 1 に記載の発光装置であって、
前記制御ゲートは透光性材料で構成された発光装置。

【請求項 1 3】

請求項 1 0 に記載の発光装置であって、
前記薄膜トランジスタは、前記半導体層の下層に、前記制御ゲートを配した発光装置。

【請求項 1 4】

請求項 1 3 に記載の発光装置であって、
前記制御ゲートは透光性材料で構成された発光装置。

【請求項 1 5】

請求項 1 3 に記載の発光装置であって、
前記制御ゲートは反射性材料で構成された発光装置。

【請求項 1 6】

請求項 1 4 または 1 5 に記載の発光装置であって、
前記制御ゲートは前記ガラス基板のほぼ表面全体にわたって一体的に形成された発光装置。

【請求項 1 7】

請求項 9 乃至 1 5 のいずれかに記載の発光装置であって、
前記制御ゲートは、線状に配置された金属電極であり、前記制御ゲートの長手方向の両端は、前記エレクトロルミネッセント素子の光出射領域の外側に形成された発光装置。

【請求項 1 8】

請求項 9 乃至 1 7 のいずれかに記載の発光装置であって、
前記基板は反射面を有する基板であり、
前記基板の上層側に光を出射するように構成された発光装置。

【請求項 1 9】

請求項 9 乃至 1 7 のいずれかに記載の発光装置であって、
前記基板は透光性を有する基板であり、
前記基板側に光を出射するように構成された発光装置。

【請求項 2 0】

請求項 1 乃至 1 9 のいずれかに記載の発光装置であって、
前記光出射領域は、前記第1の電極または第2の電極と前記発光層との間に介在せしめられた絶縁膜に形成された開口で規定された発光装置。

【請求項 2 1】

請求項 1 乃至 1 9 のいずれかに記載の発光装置であって、
前記光出射領域は、前記エレクトロルミネッセント素子の発光領域よりも光出射側に配設された遮光膜に形成された開口で規定された発光装置。

【請求項 2 2】

請求項 1 乃至 2 1 のいずれかに記載の発光装置であって、
前記光検出素子が、前記エレクトロルミネッセント素子毎に1個配置された発光装置。

【請求項 2 3】

請求項 1 乃至 2 1 のいずれかに記載の発光装置であって、
前記光検出素子が、複数の前記エレクトロルミネッセント素子毎に1個配置された発光装置。

【請求項 2 4】

請求項 1 乃至 2 3 のいずれかに記載の発光装置であって、
前記エレクトロルミネッセント素子は発光層として有機半導体層を用いた有機エレクトロルミネッセント素子である発光装置。

10

20

30

40

50

【請求項 25】

請求項 24 に記載の発光装置であって、
前記有機エレクトロルミネッセント素子は発光層として高分子膜を用いた有機エレクトロルミネッセント素子である発光装置。

【請求項 26】

請求項 1 乃至 23 のいずれかに記載の発光装置であって、
前記エレクトロルミネッセント素子は発光層として無機半導体層を用いた無機エレクトロルミネッセント素子である発光装置。

【請求項 27】

請求項 1 乃至 26 のいずれかに記載の発光装置であって、
前記光検出素子の出力に基づいて前記エレクトロルミネッセント素子の光量を補正する光量補正手段を備えた発光装置。

10

【請求項 28】

請求項 1 乃至 27 のいずれかに記載の発光装置を用いた光ヘッドであって、
前記光検出素子が前記エレクトロルミネッセント素子の直上または直下に配された発光装置。

【請求項 29】

請求項 1 乃至 27 のいずれかに記載の発光装置を用いた光ヘッドであって、
前記光検出素子が前記エレクトロルミネッセント素子に対して斜め方向に配された発光装置。

20

【請求項 30】

請求項 29 に記載の発光装置を用いた光ヘッドであって、
前記光検出素子が前記エレクトロルミネッセント素子から出射され、前記基板の空気と接する界面において全反射する光が照射されるように構成された発光装置。

【請求項 31】

請求項 29 乃至 30 のいずれかに記載の発光装置を用いた光ヘッドであって、
前記光検出素子が前記エレクトロルミネッセント素子よりも大きい発光装置。

【請求項 32】

請求項 1 乃至 31 のいずれかに記載の発光装置であって、
同一基板上に複数のエレクトロルミネッセント素子を配列すると共に、各エレクトロルミネッセント素子に対応して光検出素子を積層配列して構成された表示装置。

30

【請求項 33】

請求項 1 乃至 31 のいずれかに記載の発光装置を用いた光ヘッドであって、
同一基板上に複数のエレクトロルミネッセント素子を配列すると共に、各エレクトロルミネッセント素子に対応して光検出素子を積層配列して構成された光ヘッド。

【請求項 34】

請求項 33 に記載の光ヘッドを像形成用の露光手段として用いた画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、発光装置、これを用いた表示装置、光ヘッドおよび画像形成装置に関する。

【背景技術】

【0002】

近年のファックスやプリンタ等の画像形成装置は、急速に小型化・低コスト化が進んでおり、装置を構成する要素の小型化・低コスト化にむけて研究が進められている。

【0003】

画像形成装置における画像形成方法としては、発熱抵抗体の熱を利用して、熱転写などにより画像を形成する感熱記録方法、微小なインク粒子を印刷物に塗布するインクジェット法、光を利用する方法などが挙げられる。このうち光を利用した画像形成装置は、光を帯電させた感光体に照射することで感光体の帯電状態を変えることで静電気像を形成し、

50

静電気により感光体に付着したトナーを記録紙などの印刷対象に転写することで画像を形成している。感光体に照射される光の制御は、光ヘッドと呼ばれる露光装置が行う。光ヘッドは光源と前記光源の駆動制御を行う回路等を備えており、光源としては、主にレーザー装置や発光ダイオードが使用されている。

【0004】

光ヘッドを省スペースで構成するためには、光源や光源の駆動制御を行う回路の小型化が必要になる。トランジスタ等の半導体回路の集積化や省電力化、あるいは薄膜トランジスタの普及により、駆動制御回路の小型化は容易に実現することが可能になった。一方、光源であるレーザー装置や発光ダイオードの小型化は、技術的に複雑となるので、これを実行した場合は製造コストの増大を避けることが困難になる。

10

【0005】

製造コストの増大を抑えながら光源の小型化を図る手段として、光ヘッドの光源として有機エレクトロルミネッセント素子、または無機エレクトロルミネッセント素子などに代表されるエレクトロルミネッセント素子を用いた光ヘッドが提案されている。エレクトロルミネッセンスとは、発光体に対して電界を印加することによって得られる発光（ルミネッセンス）現象のことである。有機エレクトロルミネッセント素子は、素子を構成する有機物の発光層に電位差を与えて電子と正孔を注入し、電子と正孔の結合により生じるエネルギーを有機分子の発光現象に利用して光を得る発光デバイスである。一方、無機エレクトロルミネッセント素子は、素子を構成する発光層を無機物に置き換えたものであるが、有機エレクトロルミネッセント素子が、電荷が注入されることにより発光するのに対し、無機エレクトロルミネッセント素子は電荷注入が行われる電界が印加されることにより発光するいわゆる真性電界発光素子であり、一般に交流電界を印加することにより駆動される。

20

【0006】

有機エレクトロルミネッセント素子、無機エレクトロルミネッセント素子の基本構成は、有機物、または無機物の層を陽極と陰極で挟むという単純なものである。電極と有機層、または無機層を薄膜状に形成して小型化することは、化学気相法、スパッタ法、蒸着法やスピンコート法、インクジェット法、印刷法などの加工技術により容易に実行可能であるため、レーザー装置や発光ダイオードを小型化する場合に比べ、製造コストの増大を抑えることができる。

30

【0007】

エレクトロルミネッセント素子のうち、有機エレクトロルミネッセント素子を光ヘッドの光源に用いた例として、特許文献1、特許文献2がある。特許文献1では発光・検出素子、特許文献2では画素を基準として、光ヘッドの構成について、説明がなされている。両特許文献の発光部は、有機エレクトロルミネッセント素子から成る発光層、光量補正に用いる光検出素子、及び発光層の駆動制御を行う回路となる薄膜トランジスタ等から成る積層体であり、基本的には同一の構成をしている。また、どちらの特許文献においても駆動制御回路の形成された基板側から光を出力する、ボトムエミッション方式が用いられている。これらの特許文献では、底面から出力される光を妨げないように、エレクトロルミネッセント素子の下層に、このエレクトロルミネッセント素子の発光層の発光領域よりも小さな受光領域を持つ光検出素子が設置されている。

40

【特許文献1】特開2002-144634号公報

【特許文献2】特開2002-178560号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

図21は、特許文献1及び特許文献2における光ヘッドの構成に関する概略図である。図21に示すように、光ヘッドは数種類の材料の層から成る積層体である。光ヘッドは、ガラス基板100の上にベースコート層101を設け、駆動回路および光源となるエレクトロルミネッセント素子およびその駆動回路を形成するが、このベースコート層101の

50

一部の上に光検出素子 120 を配設する。

【0009】

ここで光検出素子 120 は、図 22 (a) および (b) に要部拡大図を示すように、透光性基板 100 上に光検出素子 120 および発光素子 110 を積層形成し、透光性基板 100 側から光を取り出すものである。この光検出素子 120 は、多結晶シリコンで形成された島領域 121 内に不純物イオンを注入して形成された n 型不純物領域からなるソース・ドレイン領域 121 S, D と、この間に位置するノンドープの i 層からなるチャネル領域 121 i とで構成される。図 22 (b) は図 22 (a) の A - A 断面図である。なおソース領域及びドレイン領域 121 S, D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 125 S, D が形成されている。

10

【0010】

発光素子 110 については後述することにし、ここでは説明を省略するが、第 1 の電極としての陽極となる ITO (インジウム錫酸化物) 111、画素規制部 (光出射領域を規定する絶縁膜) 114、発光層 112、第 2 の電極としての陰極 113 の順に各層が積層形成されているが、ここでは陽極 111 のみを示す。

【0011】

この構成によれば、光検出素子 120 としての薄膜トランジスタのチャネル領域 121 i を構成する i 層上は、絶縁膜を介して、発光素子 110 の陽極 111 に対向していることになる。このような薄膜トランジスタの場合、通常はソース・ドレインの 2 端子で電流を検出あるいはソース・ドレインの 2 端子の間の電圧を検出することにより、光電変換電流を検出するもので、動作的にはゲートは不要である。

20

このためこの薄膜トランジスタのチャネル領域 121 i は、この陽極 111 の電位に依存した電位となり、この陽極 111 の電位の変化により、チャネル領域 121 i に形成される空乏層のばらつき、あるいは、ソース領域 121 S およびドレイン領域 121 D における電荷の輸送特性のばらつきを生ぜしめ、薄膜トランジスタで構成される光検出素子 120 の電荷発生および輸送特性に影響を与えることになり、検出電流が変動することがある。

【0012】

このように光検出素子 120 としての薄膜トランジスタ上にエレクトロルミネッセント素子が形成されているような場合、エレクトロルミネッセント素子の、薄膜トランジスタ側に配される陽極 111 の電位の影響が、空乏層のばらつき、あるいは、電荷の輸送特性のばらつきを生ぜしめ、薄膜トランジスタで構成される光検出素子 120 のチャネル特性に影響を与えることになり、高精度の光量検出ができないという問題があった。さらに、この検出電流を利用し発光層 112 からの発光量をフィードバック制御する機構においては、光検出素子 120 の電荷発生および輸送特性のばらつきのため、安定した制御ができなくなるといった問題があった。

30

【0013】

また、図 21 に示したように、この際、光検出素子 120 の受光領域となる素子領域 A_R は、光出射領域 A_{LE} から出力される光を遮断しないように、光出射領域 A_{LE} よりも小さく設けられている。したがって、この段階までの積層体の表面には光検出素子 120 が原因となる段差が生じていることになる。

40

【0014】

また、酸化シリコン膜などからなる層間絶縁膜 103 を積層体の上に形成するが、層間絶縁膜 103 は先に述べた光検出素子 120 による段差のため、層の厚さを一定に形成するのが困難となり、光検出素子 120 の形状に従って凸状に盛り上がった層となる。この層間絶縁膜 103 の形成後に、層間絶縁膜 103 の上に形成される各層も光検出素子 120 の形状に従って凸状に盛り上がった形となり、凸部あるいはそのエッジ部分で発光層 112 の膜厚の薄い領域ができ、光出射領域 A_{LE} において各層の厚さが一定にならない。この状態で陽極 111、陰極 113 間に電圧を印加し、発光層 112 に電位差を与えた場合、発光層 112 の厚みの薄い部分に電流が集中するため、発光層 112 の厚みが薄い箇所

50

における表面の発光輝度が他の表面に比べて大きくなり、発光分布が不均一となる。

【 0 0 1 5 】

発光分布が不均一であると、露光にかかる光スポットの形状が不均一となり画像に濃度むらが生じるので画質が悪化する。また、有機エレクトロルミネッセント素子、無機エレクトロルミネッセント素子等のエレクトロルミネッセント素子は電流集中により高輝度となった領域がそれ以外の領域よりも早く劣化してしまう。エレクトロルミネッセント素子の寿命は最も劣化が激しい領域に支配されてしまうため、発光分布が不均一な場合は、発光分布が均一な場合に比べて寿命が短くなってしまう。

【 0 0 1 6 】

光検出素子 1 2 0 などの介在物によって発光層 1 1 2 の厚みが不均一となる傾向は、発光層を薄くした構成ほど顕著になり、光ヘッドの性能を大きく左右する要因となる。特に発光層 1 1 2 に高分子材料を用いた場合、一般に発光層 1 1 2 の製膜に塗布工法が広く用いられるため、厚みの不均一はより顕著に現れる。したがって、光ヘッドにおいて均一な発光分布と耐久性の向上を実現するためには、積層体中に存在する介在物、例えば先行例における光検出素子が原因となる発光層 1 1 2 の厚みの変化の要因を抑え、膜厚を一定にすることが重要になる。

【 0 0 1 7 】

本発明は、前記実情に鑑みてなされたもので、光量センサ（光検出素子）の検出精度の向上を図ることにより、高精度の光量検出を実現し、所望の光量出射を実現可能な発光装置を提供することを目的とする。

さらにまた、発光光量の安定した発光装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 8 】

本発明は、エレクトロルミネッセント素子と、前記エレクトロルミネッセント素子から出力される光を検出する光検出素子とを積層配置した発光装置であって、前記光検出素子が、薄膜トランジスタで構成され、前記薄膜トランジスタは、前記エレクトロルミネッセント素子の電極に対して絶縁分離して形成された制御ゲートを備えたことを特徴とする。

この構成により、エレクトロルミネッセント素子の電極の電位に左右されることなく、薄膜トランジスタのチャネル領域の電位を制御ゲートの電位によって制御することができるため、検出精度のばらつきを低減し、高精度の光量検出を実現することが可能となる。

また、この制御ゲートは、光検出素子の上層にエレクトロルミネッセント素子が形成される場合、発光層の膜厚が均一となるように、少なくとも光出射領域が平坦面上に位置するように、制御ゲートの大きさを制御する必要がある。この点を考慮した素子構造をとることにより、発光分布が均一で長寿命の発光装置を提供することが可能となる。

【発明の効果】

【 0 0 1 9 】

本発明の発光装置の構成によれば、少なくとも光検出素子のチャネル層上にゲートがあるため、センサの電位は発光素子の陽極の電位から独立して、ゲートの電位により一意的に決定され、センサ特性を安定させることができるとともに、発光均一性の高い発光を実現することができる。

【 0 0 2 0 】

さらにまた、上記発光装置において、光検出素子の制御ゲートをエレクトロルミネッセント素子の光出射領域よりも大きく形成し、前記エレクトロルミネッセント素子の光出射領域が前記光検出素子の受光領域の内側にあれば、光検出素子が発光装置の光出射領域において段差を形成するということはなくなるため、光検出素子の上層すなわち、光検出素子の形成よりも後の工程で形成される層に対して、層の厚さを不均一にするような影響を与えなくなる。故に、発光層を均一な厚さで形成することが可能となる。したがって、発光層を流れる電流は偏りが少なくなり、不均一な発光分布と発光装置の短寿命化を防ぐことができる。

【 0 0 2 1 】

さらに、本発明の発光装置に搭載される光検出素子は光出射領域に比べて素子領域が大きいので、発光層からの出力光を確実に検出することができ、光の補正に用いる光量検出精度を向上するとともに、電気信号への変換を効率的に行うことができる。

【0022】

また、基板側を光出射方向とするいわゆるボトエミッション構造の発光装置の場合には、基板上に形成した光検出素子上に発光素子としてのエレクトロルミネッセント素子が積層されており、エレクトロルミネッセント素子から出射された光は光検出素子を通過して基板側に出力されるため、その出射側で光量を検出することになるため、さらなる高精度の光量検出が可能となる。

【発明を実施するための最良の形態】

【0023】

以下、本発明の実施の形態について図面を参照しながら説明する。

まず、詳細な説明に入るに先立ち、本発明の実施の形態を概念的に説明する。図1乃至3はボトムエミッション、トップゲートタイプの発光装置を示すものである。

【0024】

(実施の形態1)

まず、実施の形態1について説明する。この発光装置は、図1(a)および(b)に示すように、透光性基板100上に光検出素子120および発光素子110を積層形成し、透光性基板100側から光を取り出すとともに、光検出素子120の上層側すなわち、透光性基板100とは反対側に制御ゲート126を配設したことを特徴とするものである。この光検出素子120は、多結晶シリコンで形成された島領域121内に不純物イオンを注入して形成されたn型不純物領域からなるソース・ドレイン領域121S、Dと、この間に位置するノンドープのi層からなるチャネル領域121iと、これらの島領域表面に酸化シリコン膜からなるゲート絶縁膜203を介して形成された透光性の制御ゲート126とで構成される。この制御ゲート126はITO(インジウム錫酸化物)またはドープト多結晶シリコン、あるいは透光性が不要でない場合CrやMo、Alといった金属で構成され、光検出素子のチャネル幅全体にわたってほぼチャネル121iを覆う程度の幅をもつように形成されている。図1(b)は図1(a)のA-A断面図である。なおソース領域及びドレイン領域121S、Dの上層にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極125S、Dが形成され、制御ゲートと、ソース・ドレイン電極とがチャネル領域121iに対して同じ側に配されたいわゆるコプラナ構造を構成している。

【0025】

発光素子110については後述する(例えば図13参照)ことにし、ここでは説明を省略するが、第1の電極としての陽極となるITO(インジウム錫酸化物)111、画素規制部(114:光出射領域を規定する絶縁膜)、発光層112、第2の電極としての陰極113の順に各層が積層形成されている。ここでは陽極111の大きさを四角で示しているが、実際の光出射がなされる光出射領域 A_{LE} は、発光素子110の画素規制部(114)の開口の大きさに相当する。

【0026】

この構成によれば、薄膜トランジスタのチャネル領域121iを構成するi層上に制御ゲート126が形成されているため、i層の電位は制御ゲート126によって一意的に決定される。従って、i層で生じる電荷量を安定させることができ、センサ特性の安定化をはかることができる。なお、制御ゲート126の無い領域、すなわち、ソース・ドレイン領域121S、D上には制御ゲートがなく、発光素子110の陽極111に対向しており、この陽極111の電位に依存した電位となるが、チャネル領域121iのようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、i層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【0027】

また、発光素子からの光は制御ゲート(ゲート電極)を越えて透光性基板100側に出射されるため、この制御ゲート126は透光性材料で構成するのが望ましい。ただし、制

10

20

30

40

50

御ゲート幅が狭い場合には、遮光性材料で構成されていても、発光素子からの出射光を遮断する量は少量であるため、出射光量に大きな影響はない。また光検出素子への光量の確保については、透光性電極上の下地層からの反射を利用することも可能であるため、遮光性（反射性）材料で構成してもよい。

【 0 0 2 8 】

ただし、この構造では、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【 0 0 2 9 】

（実施の形態 2）

なお前記実施の形態 1 では制御ゲート 1 2 6 はチャンネル 1 2 1 i を覆う程度の幅をもつように、チャンネル 1 2 1 i 上にのみ形成したが、本実施の形態では、図 2（a）乃至（b）に示すように、制御ゲート 1 2 6 がソース・ドレイン領域 1 2 1 S，D の一部をも覆うように形成したことを特徴とする。なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1（さらには光出射領域 A L E）の外縁よりも内側に位置している。図 2（b）は図 2（a）の A - A 断面図である。この制御ゲート 1 2 6 のサイズ以外は前記実施の形態 1 と同様に形成される。なおここでもソース領域及びドレイン領域 1 2 1 S，D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S，D が形成されている。

【 0 0 3 0 】

この構成によれば、薄膜トランジスタのチャンネル領域 1 2 1 i を構成する i 層上に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。従って、i 層で生じる電荷量を安定させることができ、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 1 2 1 S，D 上はほぼ制御ゲート 1 2 6 で覆われており、発光素子 1 1 0 の陽極 1 1 1 に対向する領域は端部領域のみである。この端部領域は、陽極 1 1 1 の電位に依存した電位となるが、チャンネル領域 1 2 1 i のようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、i 層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【 0 0 3 1 】

また、実施の形態 1 と同様、本実施の形態でも、発光素子からの光は制御ゲートを越えて透光性基板 1 0 0 側に出射されるため、この制御ゲート 1 2 6 は透光性材料で構成するのが望ましい。ただし、制御ゲート幅が狭い場合には、透光性電極上の下地層からの反射を利用して光検出を行うことも可能であるため、反射性材料で構成してもよい。

【 0 0 3 2 】

ただし、この構造でも、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲート端縁に起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【 0 0 3 3 】

（実施の形態 3）

なお前記実施の形態 2 では制御ゲート 1 2 6 はチャンネル 1 2 1 i 上のみを覆うように形成されたが、本実施の形態では、図 3（a）乃至（b）に示すように、チャンネル 1 2 1 i を含む、発光素子の光出射領域よりも広い領域を覆うように形成されたことを特徴とするものである。なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1 の外縁よりも外側に位置している。図 3（b）は図 3（a）の A - A 断面図である。なおここでもソース領域及びドレイン領域 1 2 1 S，D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S，D が形成されている。この制御ゲート 1 2 6 のサイズ以外は前記実施の形態 1 および 2 と同様に形成される。

【 0 0 3 4 】

この構成によれば、薄膜トランジスタのチャンネル領域 1 2 1 i を構成する i 層上に制御

10

20

30

40

50

ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。また、陽極 1 1 1 の外縁よりも制御ゲートの外縁が外側になるように構成されているため、センサの電位は陽極の電位から独立してゲート電位によって決定されることになる。従って、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 1 2 1 S, D 上はすべて制御ゲート 1 2 6 で覆われており、発光素子 1 1 0 の陽極 1 1 1 に対向する領域はない。

【 0 0 3 5 】

また、実施の形態 1 と同様、本実施の形態でも、発光素子からの光は制御ゲートを越えて透光性基板 1 0 0 側に出射されるため、この制御ゲート 1 2 6 は透光性材料で構成する必要がある。また、光検出素子によって光量検出を行うためにも制御ゲートを透過した光を i 層で受光する必要がある点からも透光性材料で構成する必要がある。

10

【 0 0 3 6 】

なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1 の外縁よりは内側に位置し、光出射領域 A L E の外縁よりも外側に位置しているように構成してもよい。ただし、この構造では、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【 0 0 3 7 】

なお基板表面全体に透光性膜を形成し、一様な制御ゲートとしてもよい。この場合一体的に形成することにより、パターニングのためのフォトリソグラフィプロセスが不要となる上、表面に凹凸が形成されないため、発光層の均一化をはかることができ、長寿命で安定な発光特性を持つ発光装置を提供することが可能となる。また、一様に形成することにより、薄膜トランジスタ等の凹凸による制御ゲートの断線の割合が減るといったプロセス上の効果も得られる。

20

【 0 0 3 8 】

（実施の形態 4）

次に、本発明の実施の形態 4 として、ボトムエミッション・ボトムゲート構造の発光装置について説明する。前記実施の形態 1 乃至 3 では、ボトムエミッション・トップゲート構造の発光装置について説明したが、以下実施の形態 4 乃至 6 では、制御ゲート 1 2 6 を透光性基板 1 0 0 側すなわち、発光素子と反対側に制御ゲートを配したボトムエミッション・ボトムゲート構造の発光装置について説明する。この発光装置は、図 4（a）および（b）に示すように、透光性基板 1 0 0 上にトップコート（図示せず）を介して制御ゲート 1 2 6 を形成し、この上層に薄膜トランジスタのソース・ドレイン領域及びチャネル領域を構成する多結晶シリコン層 1 2 1 を配して形成されている。そして実施の形態 1 と同様、光検出素子 1 2 0 および発光素子 1 1 0 を積層形成し、透光性基板 1 0 0 側から光を取り出すように構成されるが、実施の形態 1 と異なるのは、光検出素子 1 2 0 のソース・ドレイン領域及びチャネル領域を構成するシリコン島領域の下層側すなわち、透光性基板 1 0 0 側に透光性の制御ゲート 1 2 6 を配設した点である。この制御ゲート 1 2 6 は酸化インジウム錫またはドーパド多結晶シリコンで構成され、光検出素子のチャネル幅全体にわたってほぼチャネル 1 2 1 i を覆う程度の幅をもつように形成されている。図 4（b）は図 4（a）の A - A 断面図である。なおソース領域及びドレイン領域 1 2 1 S, D の上層にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S, D が形成され、制御ゲート（ゲート電極）と、ソース・ドレイン電極とがチャネル領域 1 2 1 i に対して反対側に配されたいわゆる逆スタガ構造を構成している。

30

40

【 0 0 3 9 】

制御ゲート 1 2 6 の位置以外は前記実施の形態 1 の発光装置と同様である。

【 0 0 4 0 】

この構成によれば、薄膜トランジスタのチャネル領域 1 2 1 i を構成する i 層の下に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 および上側の陽極 1 1 1 の電位によって決定される。このとき、制御ゲート 1 2 6 は側の陽極 1 1 1 に比べ

50

てチャネル領域 1 2 1 i を構成する i 層に十分近い位置にあるため、制御ゲート 1 2 6 の電位が支配的となり、この制御ゲート 1 2 6 の電位によって、センサ特性の安定化をはかることができる。なお、制御ゲート 1 2 6 の無い領域、すなわち、ソース・ドレイン領域 1 2 1 S, D 上には制御ゲートがなく、発光素子 1 1 0 の陽極 1 1 1 に対向しており、この陽極 1 1 1 の電位に依存した電位となるが、チャネル領域 1 2 1 i のようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、i 層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【0041】

また、発光素子からの光は制御ゲートを越えて透光性基板 1 0 0 側に出射されるため、この制御ゲート 1 2 6 は透光性材料で構成するのが望ましい。ただし、制御ゲート幅が狭い場合には、遮光性材料で構成されていても、発光素子からの出射光を遮断する量は少量であるため、出射光量に大きな影響はない。また光検出素子への光量の確保については、透光性電極上の下地層からの反射に加え、制御ゲート 1 2 6 からの反射光を利用することも可能であるため、反射性材料で構成することにより、光検出素子のさらなる高感度化をはかることができる。

10

【0042】

ただし、この構造では、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0043】

20

（実施の形態 5）

なお前記実施の形態 4 では制御ゲート 1 2 6 はチャネル 1 2 1 i を覆う程度の幅をもつように、チャネル 1 2 1 i 下にのみ形成したが、本実施の形態では、図 5（a）乃至（b）に示すように、制御ゲート 1 2 6 がソース・ドレイン領域 1 2 1 S, D をも覆うように形成したことを特徴とする。なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1 さらには光出射領域 A L E の外縁よりも内側に位置している。図 5（b）は図 5（a）の A - A 断面図である。なおここでもソース領域及びドレイン領域 1 2 1 S, D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S, D が形成されている。この制御ゲート 1 2 6 のサイズ以外は前記実施の形態 4 と同様に形成される。

【0044】

30

この構成によれば、薄膜トランジスタのチャネル領域 1 2 1 i を構成する i 層下に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。従って、i 層で生じる電荷量を安定させることができ、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 1 2 1 S, D の下はほぼ制御ゲート 1 2 6 で覆われており、制御ゲート 1 2 6 の電位の影響を受けないのは、発光素子 1 1 0 の陽極 1 1 1 のみに対向する端部領域のみである。この端部領域は、陽極 1 1 1 の電位に依存した電位となるが、距離も遠い上、チャネル領域 1 2 1 i のようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、i 層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【0045】

40

また、実施の形態 1 と同様、本実施の形態でも、発光素子からの光は制御ゲートを越えて透光性基板 1 0 0 側に出射されるため、この制御ゲート 1 2 6 は透光性材料で構成するのが望ましい。ただし、制御ゲート幅が狭い場合には、透光性電極上の下地層および、制御ゲート 1 2 6 からの反射を利用して光検出を行うことも可能であるため、反射性材料で構成してもよい。

【0046】

ただし、この構造でも、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲート端縁に起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0047】

50

(実施の形態 6)

なお前記実施の形態 4 では制御ゲート 1 2 6 はチャンネル 1 2 1 i 下のみを覆うように形成されたが、本実施の形態では、図 6 (a) 乃至 (b) に示すように、チャンネル 1 2 1 i を含む、発光素子の陽極 1 1 1 (光出射領域) よりも広い領域を覆うように形成されたことを特徴とするものである。なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1 の外縁よりも外側に位置している。図 3 (b) は図 3 (a) の A - A 断面図である。なおここでもソース領域及びドレイン領域 1 2 1 S, D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S, D が形成されている。この制御ゲート 1 2 6 のサイズ以外は前記実施の形態 4, 5 と同様に形成される。

【0048】

この構成によれば、薄膜トランジスタのチャンネル領域 1 2 1 i を構成する i 層上に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。また、陽極 1 1 1 の外縁よりも制御ゲートの外縁が外側になるように構成されているため、センサの電位は陽極の電位から独立してゲート電位によって決定されることになる。従って、i 層で生じる電荷量を安定させることができ、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 1 2 1 S, D 上はすべて制御ゲート 1 2 6 で覆われており、発光素子 1 1 0 の陽極 1 1 1 に対向する領域はない。

【0049】

また、実施の形態 1 と同様、本実施の形態でも、発光素子からの光は制御ゲートを越えて透光性基板 1 0 0 側に出射されるため、この制御ゲート 1 2 6 は透光性材料で構成する必要がある。また、光検出素子によって光量検出を行うためにも制御ゲートを透過した光を i 層で受光する必要がある点からも透光性材料で構成する必要がある。

【0050】

かかる構成によれば、発光領域内に凹凸が形成されることが無いため、発光層の均一性を維持することができ、良好な発光特性を得る事が可能となる。

なおこの構成でも制御ゲートの外縁は、発光素子の陽極 1 1 1 の外縁よりは内側に位置し、光出射領域 A L E の外縁よりも外側に位置しているように構成してもよい。ただし、この構造では、発光素子 1 2 0 側の光出射領域 (発光領域) 内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0051】

なお基板表面全体に透光性膜を形成し、一様な制御ゲートとしてもよい。この場合一体的に形成することにより、パターニングのためのフォトリソグラフィプロセスが不要となる上、表面に凹凸が形成されないため、発光層の均一化をはかることができ、長寿命で安定な発光特性を持つ発光装置を提供することが可能となる。

(実施の形態 7)

以上実施の形態 1 乃至 6 では、ボトムエミッション型の発光装置について説明したが、実施の形態 7 乃至 12 では、光を基板と反対側に取り出す、いわゆるトップエミッション型の発光装置について説明する。この発光装置は、図 7 (a) および (b) に示すように、発光素子が陰極 1 1 3 も透光性材料で構成されたトップエミッション型発光素子である点が異なるのみで、ここでは図示しないが、透光性基板 1 0 0 上に反射層を形成し、出射光を上方に取り出すように構成した以外は、図 1 に示した実施の形態 1 の発光装置と同様に形成される。

【0052】

作用効果についても同様であり、この構成によれば、薄膜トランジスタのチャンネル領域 1 2 1 i を構成する i 層上に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。従って、センサ特性の安定化をはかることができる。なお、制御ゲート 1 2 6 の無い領域、すなわち、ソース・ドレイン領域 1 2 1 S, D 上には制御ゲートがなく、発光素子 1 1 0 の陽極 1 1 1 に対向しており、この陽極 1 1 1 の電位に依存した電位となるが、チャンネル領域 1 2 1 i のようにこの電位に影響を受

10

20

30

40

50

け、電荷の輸送特性が変化するが、その変化割合は、*i* 層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【0053】

また、発光素子 110 からの光は上方に出射されるため、この制御ゲート 126 は出射光への影響はほとんど無い。ただし、光検出素子への光量の確保については、透光性電極上の下地層からの反射を利用することも可能であるため、遮光性（反射性）材料で構成してもよい。

【0054】

ただし、この構造でも、発光素子 120 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0055】

（実施の形態 8）

なお前記実施の形態 7 では制御ゲート 126 はチャンネル 121*i* を覆う程度の幅をもつように、チャンネル 121*i* 上にのみ形成したが、本実施の形態では、図 8（a）乃至（b）に示すように、制御ゲート 126 がソース・ドレイン領域 121*S*，*D* をも覆うように形成したことを特徴とする。なおこの構成では制御ゲートの外縁は、発光素子の陽極 111（さらには光出射領域 ALE）の外縁よりも内側に位置している。図 8（b）は図 8（a）の A - A 断面図である。なおここでもソース領域及びドレイン領域 121*S*，*D* の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 125*S*，*D* が形成されている。この制御ゲート 126 のサイズ以外は前記実施の形態 7 と同様に形成される。

【0056】

この構成によれば、薄膜トランジスタのチャンネル領域 121*i* を構成する *i* 層上に制御ゲート 126 が形成されているため、*i* 層の電位は制御ゲート 126 によって一意的に決定される。従って、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 121*S*，*D* 上はほぼ制御ゲート 126 で覆われており、発光素子 110 の陽極 111 に対向する領域は端部領域のみである。この端部領域は、陽極 111 の電位に依存した電位となるが、チャンネル領域 121*i* のようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、*i* 層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

【0057】

また、実施の形態 7 と同様、本実施の形態でも、発光素子 110 からの光は上方に出射されるため、この制御ゲート 126 は出射光への影響はほとんど無い。ただし、光検出素子への光量の確保については、透光性電極上の下地層からの反射を利用することも可能であるため、遮光性（反射性）材料で構成してもよい。

【0058】

ただし、この構造でも、発光素子 120 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0059】

（実施の形態 9）

なお前記実施の形態 8 では制御ゲート 126 はチャンネル 121*i* 上のみを覆うように形成されたが、本実施の形態では、図 9（a）乃至（b）に示すように、チャンネル 121*i* を含む、発光素子の光出射領域よりも広い領域を覆うように形成されたことを特徴とするものである。なおこの構成では制御ゲートの外縁は、発光素子の陽極 111 の外縁よりも外側に位置している。図 9（b）は図 9（a）の A - A 断面図である。なおここでもソース領域及びドレイン領域 121*S*，*D* の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 125*S*，*D* が形成されている。この制御ゲート 126 のサイズ以外は前記実施の形態 7，8 と同様に形成される。

【0060】

この構成によれば、薄膜トランジスタのチャネル領域 1 2 1 i を構成する i 層上に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 によって一意的に決定される。また、陽極 1 1 1 の外縁よりも制御ゲートの外縁が外側になるように構成されているため、センサの電位は陽極の電位から独立してゲート電位によって決定されることになる。従って、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域 1 2 1 S, D 上はすべて制御ゲート 1 2 6 で覆われており、発光素子 1 1 0 の陽極 1 1 1 に対向する領域はない。

【0061】

また、実施の形態 8 と同様、本実施の形態でも、発光素子 1 1 0 からの光は上方に出射されるため、この制御ゲート 1 2 6 は出射光への影響はほとんど無いが、光検出素子への光量の確保のために、ここでは透光性であることが必須である。

10

【0062】

かかる構成によれば、発光領域内に凹凸が形成されることが無いため、発光層の均一性を維持することができ、良好な発光特性を得る事が可能となる。

なおこの構成では制御ゲートの外縁は、発光素子の陽極 1 1 1 の外縁よりは内側に位置し、光出射領域 A L E の外縁よりも外側に位置しているように構成してもよい。ただし、この構造では、発光素子 1 2 0 側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

20

【0063】

（実施の形態 1 0）

次に、本発明の実施の形態 1 0 として、トップエミッション・ボトムゲート構造の発光装置について説明する。前記実施の形態 7 乃至 9 では、トップエミッション・トップゲート構造の発光装置について説明したが、以下実施の形態 1 0 乃至 1 2 では、制御ゲート 1 2 6 を透光性基板 1 0 0 側すなわち、発光素子と反対側に制御ゲートを配したトップエミッション・ボトムゲート構造の発光装置について説明する。この発光装置は、図 1 0 (a) および (b) に示すように、透光性基板 1 0 0 上にトップコート（図示せず）を介して制御ゲート 1 2 6 を形成し、この上層に薄膜トランジスタのソース・ドレイン領域及びチャネル領域を構成する多結晶シリコン層 1 2 1 を配して形成されている。そして実施の形態 1 と同様、光検出素子 1 2 0 および発光素子 1 1 0 を積層形成し、透光性基板 1 0 0 側から光を取り出すように構成されるが、実施の形態 7 と異なるのは、光検出素子 1 2 0 のソース・ドレイン領域及びチャネル領域を構成するシリコン島領域の下層側すなわち、透光性基板 1 0 0 側に制御ゲート 1 2 6 を配設した点である。この制御ゲート 1 2 6 は酸化インジウム錫またはドーフト多結晶シリコンで構成され、光検出素子のチャネル幅全体にわたってほぼチャネル 1 2 1 i を覆う程度の幅をもつように形成されている。図 1 0 (b) は図 1 0 (a) の A - A 断面図である。なおソース領域及びドレイン領域 1 2 1 S, D の近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極 1 2 5 S, D が形成されている。制御ゲート 1 2 6 の位置以外は前記実施の形態 7 の発光装置と同様である。

30

【0064】

この構成によれば、薄膜トランジスタのチャネル領域 1 2 1 i を構成する i 層の下に制御ゲート 1 2 6 が形成されているため、i 層の電位は制御ゲート 1 2 6 および上側の陽極 1 1 1 の電位によって決定される。このとき、制御ゲート 1 2 6 は側の陽極 1 1 1 に比べてチャネル領域 1 2 1 i を構成する i 層に十分近い位置にあるため、制御ゲート 1 2 6 の電位が支配的となり、この制御ゲート 1 2 6 の電位によって、センサ特性の安定化をはかることができる。

40

【0065】

また、本実施の形態では、発光素子 1 1 0 からの光は上方に出射され、制御ゲートは光検出素子の背面側に位置することになるため、実施の形態 1 乃至 9 と異なり、この制御ゲート 1 2 6 は出射光への影響も、光検出素子への影響もないため、透光性であっても遮光

50

性であってもよい。ただ、光検出素子への光量の確保のためには反射性であることが望ましい。

【0066】

ただし、この構造では、発光素子120側の光出射領域（発光領域）内部に制御ゲートに起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0067】

（実施の形態11）

なお前記実施の形態10では制御ゲート126はチャンネル121iを覆う程度の幅をもつように、チャンネル121i下にのみ形成したが、本実施の形態では、図11(a)乃至(b)に示すように、制御ゲート126がソース・ドレイン領域121S, Dをも覆うように形成したことを特徴とする。なおこの構成では制御ゲートの外縁は、発光素子の陽極111さらには光出射領域ALEの外縁よりも内側に位置している。図11(b)は図11(a)のA-A断面図である。なおここでもソース領域及びドレイン領域121S, Dの近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極125S, Dが形成されている。この制御ゲート126のサイズ以外は前記実施の形態10と同様に形成される。

10

【0068】

この構成によれば、薄膜トランジスタのチャンネル領域121iを構成するi層下に制御ゲート126が形成されているため、i層の電位は制御ゲート126によって一意的に決定される。従って、センサ特性の安定化をはかることができる。なお、ソース・ドレイン領域121S, Dの下はほぼ制御ゲート126で覆われており、制御ゲート126の電位の影響を受けないのは、発光素子110の陽極111のみに対向する端部領域のみである。この端部領域は、陽極111の電位に依存した電位となるが、距離も遠い上、チャンネル領域121iのようにこの電位に影響を受け、電荷の輸送特性が変化するが、その変化割合は、i層において生じる電荷量のばらつきほど大きくはなく、検出電流が変化することへの影響は少ない。

20

【0069】

また、実施の形態10と同様、本実施の形態でも、発光素子からの光は上方に出射されるため、この制御ゲート126の材質は問わない。ただし、この場合も光検出素子への光量確保のためには反射性材料で構成するのが望ましい。

30

【0070】

ただし、この構造でも、発光素子120側の光出射領域（発光領域）内部に制御ゲート端縁に起因した凹凸が形成されることになり、発光層の膜厚にばらつきが生じ、発光均一性が崩れ易いという問題がある。

【0071】

（実施の形態12）

なお前記実施の形態10では制御ゲート126はチャンネル121i下のみを覆うように形成されたが、本実施の形態では、図12(a)乃至(b)に示すように、チャンネル121iを含む、発光素子の陽極111（光出射領域）よりも広い領域を覆うように形成されたことを特徴とするものである。なおこの構成では制御ゲートの外縁は、発光素子の陽極111の外縁よりも外側に位置している。図12(b)は図12(a)のA-A断面図である。なおここでもソース領域及びドレイン領域121S, Dの近傍にはそれぞれ多結晶シリコンで形成されたソース・ドレイン電極125S, Dが形成されている。この制御ゲート126のサイズ以外は前記実施の形態10, 11と同様に形成される。

40

【0072】

この構成によれば、薄膜トランジスタの下方全体に制御ゲート126が形成されているため、i層の電位は制御ゲート126によって一意的に決定される。また、陽極111の外縁よりも制御ゲートの外縁が外側になるように構成されており、陽極111との距離よりもはるかに近い位置に制御ゲート126が存在することになるため、センサの電位は陽

50

極の電位から独立してゲート電位によって決定されることになる。従って、センサ特性の安定化をはかることができる。

【 0 0 7 3 】

また、実施の形態 1 1 と同様、本実施の形態でも、制御ゲート 1 2 6 は材質を問わない。より望ましくは、光検出素子への光量確保のために反射性電極を用いるのが望ましい。

【 0 0 7 4 】

なお基板表面全体に反射性膜を形成し、反射機能と、電位制御機能の両方の機能を兼ね備えるようにしてもよい。この場合一体的に形成することにより、パターンングのためのフォトリソグラフィプロセスが不要となる上、表面に凹凸が形成されないため、発光層の均一化をはかることができ、長寿命で安定な発光特性を持つ発光装置を提供することが可能となる。

10

【 0 0 7 5 】

さらにまた、本実施の形態においても、光検出素子は、他の機能素子と同一工程で形成することにより、工数の増大を防ぐことができる。例えば、光検出素子を、駆動回路を構成する薄膜トランジスタ (TFT) と同一工程で形成した薄膜トランジスタで構成した場合、この構造では、ガラス基板 1 0 0 の表面に金属薄膜などを形成することにより、薄膜トランジスタのチャネル領域の下層に、制御ゲートを備えた光検出素子とすることができ、層間絶縁膜を介して、エレクトロルミネッセント素子の基板側に位置する透光性電極の電位によってチャネル電位に影響を受けることなく、チャネルは制御ゲートによって電界を印加されることになり、ゲートソース間電圧 V_{GS} によって光検出素子としての薄膜トランジスタの特性が制御されることになる。

20

【 0 0 7 6 】

以上実施の形態 1 乃至 1 2 で説明してきたように、本発明の光検出素子は、他の機能素子と同一工程で形成することにより、工数の増大を防ぐことができる。例えば、光検出素子を、駆動回路を構成する薄膜トランジスタ (TFT) と同一工程で形成した薄膜トランジスタで構成した場合、この構造では、光検出素子の制御ゲートを薄膜トランジスタのチャネル領域の上層または下層に形成しており、層間絶縁膜を介して、エレクトロルミネッセント素子の基板側に位置する透光性電極の電位によってチャネル電位に影響を受けることなく、チャネルは制御ゲートによって電界を印加されることになり、ゲートソース間電圧 V_{GS} によって光検出素子としての薄膜トランジスタの特性が制御されることになる。この光検出素子としての薄膜トランジスタは、その特性から光電変換による電流が流れる領域では、出力変動が大きいという特性があるため、電流が流れない領域すなわち OFF 領域での測定が有効であることがわかっている、そこで、この薄膜トランジスタの制御ゲートが有効に作用し得るように、ゲート絶縁膜となる層間絶縁膜の膜厚や、膜質を制御することにより、光量検出をさらに高精度化することが可能となる。

30

【 0 0 7 7 】

なお、前記実施の形態 1 乃至 1 2 では光検出素子が薄膜トランジスタで構成された例について説明したが、薄膜トランジスタに限定されることなく、フォトダイオードなど他の薄膜デバイス、さらには、半導体基板内に形成された FET, 接合型トランジスタ、フォトダイオードなどでもよい。以下の実施例 5 で PIN ダイオードを用いた例については後述する。

40

【 0 0 7 8 】

また、エレクトロルミネッセント素子の光検出素子側に形成される第 1 の電極は通常陽極であり、透光性を有する電極材料で構成されるが、陰極である場合にも有効であることはいうまでもない。

【 0 0 7 9 】

(実施の形態 1 3)

なお、本発明において、積層とは、光検出素子の直上にエレクトロルミネッセント素子が形成されたもののみならず、エレクトロルミネッセントに対して光検出素子がずらして積層され、斜め方向からの光を検出する光検出構造をもつものも含む。

50

以下、斜め方向からの光を検出する光検出構造の発光装置について説明する。

前記実施の形態 1 乃至 12 では光検出素子が発光素子の直下に重畳して構成された例について説明したが、例えば図 20 に示すように、光検出素子 120 は、発光素子の陽極 111 直下からずれた位置に形成し、斜め方向からの光を検出するように構成されている。図 20 (b) は図 20 (a) の A - A 断面図である。

このような構成において制御ゲートを形成しない場合、発光素子 110 の直下に光検出素子 120 が形成されていないため、センサの電位に対する発光素子（ここでは発光素子の陽極 111）の電位の影響は小さくなる。しかしながら、発光素子 110 と光検出素子 120 の配置によっては、光検出素子 120 が発光素子 110 の電位の影響を受ける場合がある。あるいはまた、基板表面に生起せしめられる静電気など、不安定な電位の影響を受けやすくなることもある。このように発光素子 110 と光検出素子 120 の配置によっては、光検出素子 120 のチャネル領域の電位のばらつきによって、センサ特性が不安定になることがある。したがって、本発明の発光装置の構成のように、少なくとも光検出素子のチャネル層上に制御ゲート 126 を構成することが好ましい。発光素子の直下からずれた位置に光検出素子を形成することにより、発光素子の光出射領域（発光領域）内部およびその周辺に、光検出素子に起因した凹凸が形成されないため、発光層における発光均一性を高くしやすいという利点がある。

10

また、発光素子から拡散した光が光検出素子へ入射する構成となるため、発光素子の直下に重畳して構成した場合と比較して、光検出素子に入射する光量を小さくすることができる。このため、光検出素子の経時劣化への影響を小さくすることができ、特に光ヘッドなどの輝度の高い装置においては重要な構成である。ただし、光検出素子に入射する光量が小さくなるため、光検出素子に入射する光量によっては、例えば前記 PIN ダイオードといった、より感度の高い光検出素子を用いるのが好ましい。あるいは、光検出素子を発光素子の陽極直下からずれた位置に形成する場合、光検出素子の面積に対する制約が小さくなるため、大きな面積の光検出素子を形成することで、光検出素子に入射する光量を増加させることが可能であるため、大面積の光検出素子を用いるのが好ましい。

20

【0080】

光ヘッドのような複数の発光素子と光検出素子が配列された装置において光量の検出を行う場合、隣接した発光素子を同時に検出しようとする、実際に検出する発光素子から出射され光検出素子に入射する光の光量に対して、隣接する発光素子から出射され光検出素子に入射する光の光量が無視できなくなる場合がある。このような場合、実際に検出する発光素子からの光量に対して検出電流がばらつくため、高精度の光量検出ができなくなる。

30

【0081】

したがって、このように複数の発光素子と光検出素子とが配列された構成において光検出を行う場合、少なくとも隣接した発光素子において同時に光検出を行わず、発光素子から出射される光の光量が十分に無視できる程度に離れた発光素子との間で同時に光検出を行い、順次時間をずらして検出することで、高精度の光検出が可能となる。あるいは、光検出素子が、発光素子の陽極直下からずれた位置に形成される場合、発光素子からの距離が離れるのに応じて、発光素子から直接的に光検出素子に入射する光量が減少するため、発光素子から放射された光のうち、基板と空気との界面において反射された光を用いて光検出を行うことも可能である。

40

【0082】

このような構成を取る場合、基板と空気との界面において全反射が生じる角度において、反射光の光量が大きくなるため、全反射光が到達する位置に光検出素子を形成することが好ましい。この反射光を用いた光検出装置において、反射光は拡散しながら伝播する光であるため、光検出素子に到達する光は直接光を検出する場合と比べて、広い範囲に分布している。そのため、直接光を検出する光検出素子と比べて、大きな面積の光検出素子を形成することが可能である。また、その大きな面積の光検出素子を用いて、複数の発光素子に対して、ひとつの光検出素子により光検出を行うことが可能である。

50

【 0 0 8 3 】

以下本発明の実施例について詳細に説明する。

(実施例 1)

本発明の実施例 1 では、上記実施の形態 1 乃至 3 で説明した、ボトムエミッション・トップゲート構造の発光装置のひとつの構造について説明する。

図 1 3 は、本発明の実施例 1 として、画像形成装置の露光部に設けられる光ヘッドに用いられる発光装置の構成を示す断面図であり、図 1 4 はその要部の上面図である。実施例 1 では、光源としてのエレクトロルミネッセント素子 1 1 0 が、制御ゲート 1 2 6 を挟んで、光検出素子 1 2 0 上に積層されており、光検出素子を構成する薄膜トランジスタのチャンネル領域 1 2 1 i の電位が制御ゲートで制御され、エレクトロルミネッセント素子の陽極電位の影響を受けないようにした発光装置を提供する。この発光装置は、図 1 4 に示すように、エレクトロルミネッセント素子 1 1 0 が、基板上に形成された光検出素子 1 2 0 を構成する薄膜トランジスタ (TFT) の上層に積層され、光検出素子 1 2 0 の素子領域を構成する多結晶シリコンの島領域 1 2 1 の外縁がエレクトロルミネッセント素子の光出射領域 A_{LE} の外側となるように形成されている。この発光装置では、制御ゲート 1 2 6 は陽極 1 1 1 よりも小さいが、チャンネル領域 1 2 1 i を確実に覆うように配置されており、チャンネル領域 1 2 1 i の電位は確実に制御される。

10

【 0 0 8 4 】

図 1 4 からあきらかなように、段差を形成する結果となる光検出素子 1 2 0 の島領域 1 2 1 すなわちここでは、素子領域 A_R の外縁が、エレクトロルミネッセント素子の光出射領域 A_{LE} の外側となるように形成し、エレクトロルミネッセント素子の光出射領域に相当する領域には段差はなく、発光層の下地は平坦面を構成しており、したがって光ヘッドの有効領域となる光出射領域では光ヘッドの発光層が均一に形成される。

20

【 0 0 8 5 】

すなわち本実施例の発光装置は、図 1 3 に示すように、表面に平坦化のためのベースコート層 1 0 1 を形成したガラス基板 1 0 0 上に、制御ゲート 1 2 6 を備えた光検出素子 1 2 0 と、エレクトロルミネッセント素子 1 1 0 とを順次積層するとともに、光検出素子 1 2 0 の出力に応じて、駆動電流または駆動時間を補正しつつ前記エレクトロルミネッセント素子を駆動するためのスイッチングトランジスタ 1 3 0 としての薄膜トランジスタと、この薄膜トランジスタに接続されたチップ IC としての駆動回路 (1 4 0) を搭載したものである。そして、光検出素子 1 2 0 はベースコート層 1 0 1 表面に形成された多結晶シリコン層からなる島領域 A_R を帯状の i 層からなるチャンネル領域を隔てて 所望の濃度にドーピングすることによりソース領域 1 2 1 S、ドレイン領域 1 2 1 D を形成し、この上層に形成される酸化シリコン膜からなる第 1 の絶縁膜 1 2 2、第 2 の絶縁膜 1 2 3 を貫通するようにスルーホールを介して形成された多結晶シリコン層からなるソースおよびドレイン電極 1 2 5 S、1 2 5 D および ITO で構成された制御ゲート 1 2 6 とで構成される。また、この上層に保護膜 1 2 4 としての窒化シリコン膜を介して、エレクトロルミネッセント素子 1 1 0 が形成されており、第 1 の電極としての陽極となる ITO (インジウム錫酸化物) 1 1 1、画素規制部 1 1 4、発光層 1 1 2、第 2 の電極としての陰極 1 1 3 の順に各層が積層形成されている。ここでは光出射領域を規定する絶縁膜 (画素規制部) 1 1 4 は陽極 1 1 1 上に形成される。

30

40

【 0 0 8 6 】

一方、光検出素子 1 2 0 を構成する各層は、駆動トランジスタとしての選択トランジスタ 1 3 0 と同一の製造工程で形成される。すなわちチャンネル領域 1 3 1 C をはさんでソース領域 1 3 2 S、1 3 2 D が、光検出素子の半導体島と同一工程で形成され、これにコンタクトするソース・ドレイン電極 1 3 4 S、1 3 4 D が積層され、ゲート電極 1 3 3 とで選択トランジスタとしての薄膜トランジスタを構成している。

【 0 0 8 7 】

これら各層は、CVD 法・スパッタ法・蒸着法による半導体薄膜の形成、アニールによる多結晶化、フォトリソグラフィによるパターニング、エッチング、不純物イオンの注入

50

、絶縁膜・金属膜の形成、など通例の半導体プロセスを経て形成される。

【0088】

ここで、ガラス基板100は無色透明なガラスの一枚板である。ガラス基板100としては、例えば透明または半透明のソーダ石灰ガラス、バリウム・ストロンチウム含有ガラス、鉛ガラス、アルミノケイ酸ガラス、ホウケイ酸ガラス、バリウムホウケイ酸ガラス、石英ガラス等の無機酸化物ガラス、無機フッ化物ガラス等の無機ガラスを用いることができる。一般に、TFTを表面に形成する場合、コーニング社製#1737に代表されるような、ホウケイ酸ガラスを用いることが多い。

【0089】

その他の材料をガラス基板100として採用することも可能であり、例えば透明または半透明のポリエチレンテレフタレート、ポリカーボネート、ポリメチルメタクリレート、ポリエーテルスルホン、ポリフッ化ビニル、ポリプロピレン、ポリエチレン、ポリアクリレート、非晶質ポリオレフィン、フッ素系樹脂ポリシロキサン、ポリシラン等のポリマー材料を用いた高分子フィルム等、あるいは透明または半透明の As_2S_3 、 $As_{40}S_{10}$ 、 $S_{40}Ge_{10}$ 等のカルコゲノイドガラス、 ZnO 、 Nb_2O_5 、 Ta_2O_5 、 SiO 、 Si_3N_4 、 HfO_2 、 TiO_2 等の金属酸化物および窒化物等の材料、或いは発光領域から出射される光を、基板を介さずに取り出す場合には、不透明のシリコン、ゲルマニウム、炭化シリコン、ガリウム砒素、窒化ガリウム等の半導体材料、或いは顔料等を含んだ前述の透明基板材料、表面に絶縁処理を施した金属材料等から適宜選択して用いることができ、複数の基板材料を積層した積層基板を用いることもできる。

【0090】

またガラス基板100などの基板の表面あるいは基板内部には、後述するようにエレクトロルミネッセント素子110を駆動するための抵抗・コンデンサ・インダクタ・ダイオード・トランジスタ等からなる回路を集積化して形成しても良い。

【0091】

さらに用途によっては特定波長のみを透過する材料、光-光変換機能をもった特定の波長の光へ変換する材料などであってもよい。また基板は絶縁性であることが望ましいが、特に限定されるものではなく、エレクトロルミネッセント素子110の駆動を妨げない範囲或いは用途によって導電性を有していても良い。

【0092】

ガラス基板100の上には、ベースコート層101が形成される。ベースコート層101は、例えば SiN から成る第1の層と、 SiO_2 から成る第2の層の2つから構成される。 SiN 、 SiO_2 の各層は蒸着法等によっても形成できるが、スパッタ法、CVD法により形成することが望ましい。

【0093】

ベースコート層101の上には、エレクトロルミネッセント素子110の選択トランジスタ130、及び光検出素子120が同一工程で形成される多結晶シリコン層を用いて形成される。エレクトロルミネッセント素子110の駆動用回路は、抵抗・コンデンサ・インダクタ・ダイオード・トランジスタ等の回路素子およびそれらを電氣的に結合させる配線およびコンタクトホールから構成されるが、光ヘッドの小型化を考慮すると薄膜トランジスタを用いることが望ましい。実施例1において光検出素子120は、図13から明らかなように発光層112を含むエレクトロルミネッセント素子110と、光の出力面となるガラス基板100の中間に位置しており、且つ光検出素子110の素子領域 A_R は光射出領域 A_{LE} よりも大きい。また光射出領域 A_{LE} は、光検出素子120の制御ゲート126の内側に存在するため、光を透過しない材料を光検出素子120に用いることはできない。したがって、発光層112から出力された光を妨げないようにするため、光検出素子120の制御ゲート(ゲート電極)およびチャネル領域121i、ソース・ドレイン領域121s、Dには透明性を有した材料を用いなければならない。透明性を有した光検出素子120の材料としては、例えば多結晶シリコンを選択することが望ましい。

【0094】

実施例 1 では、ベースコート層 101 の上に一様な半導体層を形成した後、半導体層に対してパターンエッチ（エッチング）加工を施すことにより、選択トランジスタ 130 及び光検出素子 120 を同じ層から形成している。同一の金属層から島状に独立した選択トランジスタ 130 及び光検出素子 120 の金属層を一括で形成する加工は、製造工数の削減と製造コストの抑制に有利である。なお光検出素子 120 において、光出射領域 A_{LE} から出力される光を受ける素子領域 A_R は光検出素子 120 となる島状に構成された多結晶シリコンまたは非晶質シリコンの表面である。

【0095】

エレクトロルミネッセント素子 110 の発光層 112 に電界をかけるための選択トランジスタ 130 及び光検出素子 120 の上には、この酸化シリコン膜からなる第 1 の絶縁層 122、第 2 の絶縁層 123 を介して制御ゲート 126 が形成されており、この制御ゲートの電位を制御することにより、チャネル領域 121 i の電位は陽極 111 の電位とは独立して制御可能である。これに対し、この制御ゲート 126 が無い場合、この酸化シリコン膜からなる第 1 の絶縁層 122、第 2 の絶縁層 123 と保護膜 124 とが、エレクトロルミネッセント素子の陽極としての ITO 111 との間でゲート絶縁膜として作用し、この膜厚による電圧降下によって ITO の電位からの降下幅が決定され、チャネル領域 121 i の電位は陽極 111 の電位に依存することになる。このゲート絶縁膜を構成する第 1 の絶縁層 122、第 2 の絶縁層 123（と保護膜 124）は、例えば SiO_2 、 SiN 等から成り、蒸着法、スパッタ法、CVD 法等により形成される。

【0096】

また、選択トランジスタ 130 の真上にあるゲート絶縁膜としての第 1 の絶縁層 122 の表面にはゲート電極 131 が形成される。ゲート電極 131 の材料としては、例えば Cr、Al 等の金属材料が用いられる。あるいは、ゲート電極に透明性が必要な場合、ITO や薄膜金属と ITO の積層構造が用いられる。ゲート電極 131 は、蒸着法、スパッタ法、CVD 法等により形成される。

【0097】

ゲート電極 131 が形成された基板表面に、第 2 の絶縁層 123 が形成される。第 2 の絶縁層 123 は、これまで形成してきた積層体の全表面に渡って形成される。

【0098】

第 2 の絶縁層の上には、光検出素子の制御ゲート 126 のほか、光検出素子出力電極としてのドレイン電極 125 D、光検出素子接地電極としてのソース電極 125 S、ソース電極 134 S 及びドレイン電極 134 D が形成される。光検出素子出力電極としてのドレイン電極 125 D 及び光検出素子接地電極としてのソース電極 125 S は光検出素子 120 のソース・ドレイン領域 121 S、121 D に接続されており、光検出素子 120 から出力される電気信号の伝達と光検出素子 120 の接地を行う。ソース電極 134 S 及びドレイン電極 134 D は、選択トランジスタ 130 のソース・ドレイン領域 132 S、132 D に接続されており、ソース電極 134 S とドレイン電極 134 D の間に所定の電位差を付与した状態で先述したゲート電極 131 に所定の電位を付与することで、チャネル領域 132 C に電界が印加され、選択トランジスタ 130 はスイッチング素子としての機能を有するようになり、発光素子としてのエレクトロルミネッセント素子 110 の駆動を行う回路として動作する。光検出素子出力電極としてのドレイン電極 125 D、光検出素子接地電極としてのソース電極 125 S、ソース電極 134 S 及びドレイン電極 134 D の材料としては、例えば Cr あるいは Al 等の金属、または透明性が求められる場合には、ITO、あるいは薄膜金属と ITO との積層構造等が用いられる。

【0099】

図 13 に示すように、光検出素子出力電極としてのドレイン電極 125 D 及び光検出素子接地電極は第 1 の絶縁膜 122 及び第 2 の絶縁層 123 を貫通して光検出素子 120 と電氣的に接続されており、ソース電極 134 S 及びドレイン電極 134 D も同様に第 1 の絶縁膜 122 及び第 2 の絶縁層 123 を貫通して選択トランジスタ 130 と電氣的に接続されている。したがって、光検出素子出力電極としてのドレイン電極 125 D、光検出素

10

20

30

40

50

子接地電極としてのソース電極 1 2 5 S、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D の形成に先立ち、第 1 の絶縁膜 1 2 2 及び第 2 の絶縁層 1 2 3 に対して、光検出素子出力電極としてのドレイン電極 1 2 5 D 及び光検出素子接地電極としてのソース電極 1 2 5 S と光検出素子 1 2 0 を接続するためのスルーホール、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D と選択トランジスタ 1 3 0 を接続するためのスルーホールを設ける必要がある。

【 0 1 0 0 】

このスルーホールは光検出素子 1 2 0 の表面と選択トランジスタ 1 3 0 の表面、即ち光検出素子 1 2 0 と光検出素子出力電極としてのドレイン電極 1 2 5 D 及び光検出素子接地電極としてのソース電極 1 2 5 S の接触面と選択トランジスタ 1 3 0 とソース電極 1 3 4 S 及びドレイン電極 1 3 4 D の接触面が露出するまでの深さを持ったものであり、光検出素子 1 2 0 及び選択トランジスタ 1 3 0 の端部の真上にエッチング加工等により設けられる。エッチングにはハロゲン系のエッチングガスを用いる。フォトリソグラフィにより、開口を形成したレジストパターンで表面を被覆した状態でエッチングガスを導入し、パターンニングすることにより、第 1 の絶縁膜 1 2 2 及び第 2 の絶縁層 1 2 3 のスルーホールを開口する。このとき、エッチングガスには光検出素子 1 2 0 及び選択トランジスタ 1 3 0 を構成する材料と化学反応を生じないものを選択する。

10

【 0 1 0 1 】

光検出素子出力電極としてのドレイン電極 1 2 5 D 及び光検出素子接地電極としてのソース電極 1 2 5 S と光検出素子 1 2 0 の接触面、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D と選択トランジスタ 1 3 0 の接触面を露出させる加工が終了した後、光検出素子出力電極としてのドレイン電極 1 2 5 D、光検出素子接地電極としてのソース電極 1 2 5 S、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D を形成する。ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D は、センサ電極となる金属層を第 2 の絶縁層 1 2 3 の表面、先述したスルーホールの表面及び両センサ電極、光検出素子 1 2 0 の表面及び選択トランジスタ 1 3 0 の接触面の表面に一様に形成した後、この金属層に対してエッチングを施し、一様の金属層を光検出素子出力電極としてのドレイン電極 1 2 5 D、光検出素子接地電極としてのソース電極 1 2 5 S、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D に分割することにより得られる。

20

【 0 1 0 2 】

光検出素子出力電極としてのドレイン電極 1 2 5 D、光検出素子接地電極としてのソース電極 1 2 5 S、ソース電極 1 3 4 S 及びドレイン電極 1 3 4 D が形成された後に、保護膜 1 2 4 が形成される。保護膜 1 2 4 は、例えば SiN 等から成り、蒸着法、スパッタ法、CVD 法等により形成される。

30

【 0 1 0 3 】

保護膜 1 2 4 の上には、陽極 1 1 1 が形成される。陽極 1 1 1 は、例えばITO（インジウム錫酸化物）から成る。陽極 1 1 1 の構成材料としてはITOの他にIZO（亜鉛ドープ酸化インジウム）、ATO（SbをドープしたSnO₂）、AZO（AlをドープしたZnO）、ZnO、SnO₂、In₂O₃等を用いることができる。陽極 1 1 1 は図 1 3 のように、光検出素子 1 2 0 に対して真上にあたる保護膜 1 2 4 の表面に形成される。図 1 3 に示すように、陽極 1 1 1 は保護膜 1 2 4 を貫通してドレイン電極 1 3 4 D と電氣的に接続されている。したがって陽極 1 1 1 の形成の前には、保護膜 1 2 4 に対して陽極 1 1 1 とドレイン電極 1 3 4 D を接続するためのスルーホールを設ける必要がある。このスルーホールはドレイン電極 1 3 4 D の表面、即ちドレイン電極 1 3 4 D と陽極 1 1 1 との接触面が露出するまでの深さを持ったものであり、ドレイン電極 1 3 4 D の端部に真上にエッチング加工等により設けられる。このエッチング加工が施された後、陽極 1 1 1 の層が形成される。陽極 1 1 1 は蒸着法等によっても形成できるが、抵抗値や透過率の良い緻密な陽極 1 1 1 を得るためには、スパッタ法あるいはCVD法により形成することが望ましい。なお実施例 1 では陽極 1 1 1 としてITOを用いている。

40

【 0 1 0 4 】

50

陽極 1 1 1 が形成された後、画素規制部 1 1 4 としての窒化シリコン膜が形成される。画素規制部 1 1 4 としての窒化シリコン膜の材料としては絶縁性が高く、絶縁破壊に対して強く、かつ成膜性が良くパターニング性が高いものが望ましい。実施例 1 では画素規制部 1 1 4 としての窒化シリコン膜を構成する材料として、窒化シリコン、窒化アルミニウムを用いている。画素規制部 1 1 4 としての窒化シリコン膜は、後述する発光層 1 1 2 と陽極 1 1 1 との間に設けられ、光出射領域 A_{LE} の領域外にある発光層 1 1 2 を陽極 1 1 1 から絶縁し、発光層 1 1 2 の発光する箇所を規制している。したがって、画素規制部 1 1 4 としての窒化シリコン膜に重なる発光層 1 1 2 の領域は非発光領域となり、画素規制部 1 1 4 としての窒化シリコン膜に重ならない領域が光出射領域 A_{LE} となる。画素規制部 1 1 4 としての窒化シリコン膜は、発光層 1 1 2 の光出射領域 A_{LE} が光検出素子 1 2 0 の素子領域 A_R よりも小さくなるように規制し、且つ光出射領域 A_{LE} を光検出素子 1 2 0 の素子領域 A_R の内側に配置するように構成される。

【0105】

画素規制部 1 1 4 としての窒化シリコン膜が形成された後、発光層 1 1 2 が形成される。発光層 1 1 2 は無機発光材料、若しくは以降詳細に説明する高分子系、あるいは低分子系の有機発光材料から形成される。発光層 1 1 2 を形成する無機発光材料としては、チタン・リン酸カリウム、バリウム・ホウ素酸化物、リチウム・ホウ素酸化物等を用いることができる。発光層 1 1 2 を構成する高分子系の有機発光材料としては、可視領域で蛍光または燐光特性を有しかつ成膜性の良いものが望ましく、例えばポリパラフェニレンビニレン (PPV)、ポリフルオレンあるいはこれらの誘導体等のからなるポリマー発光材料等を用いることができる。また、発光層 1 1 2 を構成する低分子系の有機発光材料としては、 Alq_3 や Be - ベンゾキノリノール (BeBq₂) の他に、2, 5 - ビス (5, 7 - ジ - t - ペンチル - 2 - ベンゾオキサゾリル) - 1, 3, 4 - チアジアゾール、4, 4' - ビス (5, 7 - ペンチル - 2 - ベンゾオキサゾリル) スチルベン、4, 4' - ビス [5, 7 - ジ - (2 - メチル - 2 - プチル) - 2 - ベンゾオキサゾリル] スチルベン、2, 5 - ビス (5, 7 - ジ - t - ペンチル - 2 - ベンゾオキサゾリル) チオフィン、2, 5 - ビス ([5 - α , α - ジメチルベンジル] - 2 - ベンゾオキサゾリル) チオフェン、2, 5 - ビス [5, 7 - ジ - (2 - メチル - 2 - プチル) - 2 - ベンゾオキサゾリル] - 3, 4 - ジフェニルチオフェン、2, 5 - ビス (5 - メチル - 2 - ベンゾオキサゾリル) チオフェン、4, 4' - ビス (2 - ベンゾオキサゾリル) ビフェニル、5 - メチル - 2 - [2 - [4 - (5 - メチル - 2 - ベンゾオキサゾリル) フェニル] ビニル] ベンゾオキサゾリル、2 - [2 - (4 - クロロフェニル) ビニル] ナフト [1, 2 - d] オキサゾール等のベンゾオキサゾール系、2, 2' - (p - フェニレンジビニレン) - ビスベンゾチアゾール等のベンゾチアゾール系、2 - [2 - [4 - (2 - ベンゾイミダゾリル) フェニル] ビニル] ベンゾイミダゾール、2 - [2 - (4 - カルボキシフェニル) ビニル] ベンゾイミダゾール等のベンゾイミダゾール系等の蛍光増白剤や、トリス (8 - キノリノール) アルミニウム、ビス (8 - キノリノール) マグネシウム、ビス (ベンゾ [f] - 8 - キノリノール) 亜鉛、ビス (2 - メチル - 8 - キノリノール) アルミニウムオキシド、トリス (8 - キノリノール) インジウム、トリス (5 - メチル - 8 - キノリノール) アルミニウム、8 - キノリノールリチウム、トリス (5 - クロロ - 8 - キノリノール) ガリウム、ビス (5 - クロロ - 8 - キノリノール) カルシウム、ポリ [亜鉛 - ビス (8 - ヒドロキシ - 5 - キノリノール) メタン] 等の 8 - ヒドロキシキノリン系金属錯体やジリチウムエピンドリジオン等の金属キレート化オキシノイド化合物や、1, 4 - ビス (2 - メチルスチリル) ベンゼン、1, 4 - (3 - メチルスチリル) ベンゼン、1, 4 - ビス (4 - メチルスチリル) ベンゼン、ジスチリルベンゼン、1, 4 - ビス (2 - エチルスチリル) ベンゼン、1, 4 - ビス (3 - エチルスチリル) ベンゼン、1, 4 - ビス (2 - メチルスチリル) 2 - メチルベンゼン等のスチリルベンゼン系化合物や、2, 5 - ビス (4 - メチルスチリル) ピラジン、2, 5 - ビス (4 - エチルスチリル) ピラジン、2, 5 - ビス [2 - (1 - ナフチル) ビニル] ピラジン、2, 5 - ビス (4 - メトキシスチリル) ピラジン、2, 5 - ビス [2 - (4 - ビフェニル) ビニル] ピラジン、2, 5 - ビス [2 - (1 - ビレニ

10

20

30

40

50

ル) ビニル) ピラジン等のジスチルピラジン誘導体や、ナフタルイミド誘導体や、ペリレン誘導体や、オキサジアゾール誘導体や、アルダジン誘導体や、シクロペンタジエン誘導体や、スチリルアミン誘導体や、クマリン系誘導体や、芳香族ジメチリディン誘導体等が用いられる。さらに、アントラセン、サリチル酸塩、ピレン、コロネン等も用いられる。あるいは、ファク - トリス (2 - フェニルピリジン) イリジウム等の燐光発光材料を用いることもできる。高分子系材料、低分子系材料から成る発光層 1 1 2 は、材料をトルエン、キシレン等の溶媒に溶解したものをスピンコート法やインクジェット法、あるいはギャップコーティング法、印刷工法、に代表される湿式成膜法で層状に成形し、溶解液中の溶媒を揮発させることで得られ、低分子系材料から成る発光層 1 1 2 は、材料を真空蒸着法、あるいは、蒸着重合法や C V D 法などにより積層することで得られることが一般的であるが、発光材料の特性に合わせていずれの工法を取ることで形成することができる。

10

【 0 1 0 6 】

また実施例 1 では、発光層 1 1 2 を便宜上単一の層として記述しているが、発光層 1 1 2 を陽極 1 1 1 の側から順に正孔輸送層 / 電子ブロック層 / 上述した有機発光材料層 (とともに図示せず) の三層構造としてもよいし、発光層 1 1 2 を陰極 1 1 3 の側から順に電子輸送層 / 有機発光材料層 (とともに図示せず) の二層構造、あるいは陽極 1 1 1 の側から順に正孔輸送層 / 有機発光材料層の 2 層構造 (とともに図示せず) 、あるいは陰極 1 1 3 の側から順に正孔注入層 / 正孔輸送層 / 電子ブロック層 / 有機発光材料層 / 正孔ブロック層 / 電子輸送層 / 電子注入層のごとく 7 層構造 (とともに図示せず) としてもよい。またはより単純に発光層 1 1 2 が上述した有機発光材料のみからなる単層構造であってもよい。あるいは、各機能を持つ材料を混合した混合層や、これら混合層を積層した構造であっても良い。このように実施例 1 において発光層 1 1 2 と呼称する場合は、発光層 1 1 2 が正孔輸送層、電子ブロック層、電子輸送層などの機能層を有する多層構造である場合も含んでいる。後に説明する他の実施例についても同様である。

20

【 0 1 0 7 】

上述した機能層における正孔輸送層としては、正孔移動度が高く、透明で成膜性の良いものが望ましく T P D の他に、ポルフィン、テトラフェニルポルフィン銅、フタロシアニン、銅フタロシアニン、チタニウムフタロシアニンオキサイド等のポリフィリン化合物や、 1 , 1 - ビス { 4 - (ジ - P - トリルアミノ) フェニル } シクロヘキサン、 4 , 4 ' , 4 ' ' - トリメチルトリフェニルアミン、 N , N , N ' , N ' - テトラキス (P - トリル) - P - フェニレンジアミン、 1 - (N , N - ジ - P - トリルアミノ) ナフタレン、 4 , 4 ' - ビス (ジメチルアミノ) - 2 - 2 ' - ジメチルトリフェニルメタン、 N , N , N ' , N ' - テトラフェニル - 4 , 4 ' - ジアミノビフェニル、 N , N ' - ジフェニル - N , N ' - ジ - m - トリル - 4 , 4 ' - ジアミノビフェニル、 N - フェニルカルバゾ - ル等の芳香族第三級アミンや、 4 - ジ - P - トリルアミノスチルベン、 4 - (ジ - P - トリルアミノ) - 4 ' - [4 - (ジ - P - トリルアミノ) スチリル] スチルベン等のスチルベン化合物や、トリアゾール誘導体や、オキサジザゾール誘導体や、イミダゾール誘導体や、ポリアリーラルカン誘導体や、ピラゾリン誘導体や、ピラゾロン誘導体や、フェニレンジアミン誘導体や、アニールアミン誘導体や、アミノ置換カルコン誘導体や、オキサゾール誘導体や、スチリルアントラセン誘導体や、フルオレノン誘導体や、ヒドラゾン誘導体や、シラザン誘導体や、ポリシラン系アニリン系共重合体や、高分子オリゴマーや、スチリルアミン化合物や、芳香族ジメチリディン系化合物や、ポリ - 3 , 4 エチレンジオキシチオフェン (P E D O T) 、テトラジヘクシルフルオレニルビフェニル (T F B) あるいはポリ 3 - メチルチオフェン (P M e T) といったポリチオフェン誘導体等の有機材料が用いられる。また、ポリカーボネート等の高分子中に低分子の正孔輸送層用の有機材料を分散させた、高分子分散系の正孔輸送層も用いられる。また $M o O_3$ 、 $V_2 O_5$ 、 $W O_3$ 、 $T i O_2$ 、 $S i O$ 、 $M g O$ 等の無機酸化物を用いることもある。またこれらの正孔輸送材料は電子ブロック材料として用いることもできる。

30

40

【 0 1 0 8 】

上述した機能層における電子輸送層としては、 1 , 3 - ビス (4 - t e r t - ブチルフ

50

エニル - 1, 3, 4 - オキサジアゾリル) フェニレン (OXD - 7) 等のオキサジアゾール誘導体、アントラキノジメタン誘導体、ジフェニルキノン誘導体、シロール誘導体からなるポリマー材料等、あるいは、ビス (2 - メチル - 8 - キノリノレート) - (パラ - フェニルフェノレート) アルミニウム (BAIq)、バソフプロイン (BCP) 等が用いられる。またこれらの電子輸送層を構成可能な材料は正孔ブロック材料として用いることもできる。

【0109】

発光層 112 が形成された後、陰極 113 が形成される。陰極 113 は、例えば Al 等の金属を蒸着法等によって層状に形成することにより得られる。有機エレクトロルミネッセント素子 110 の陰極 113 としては仕事関数の低い金属もしくは合金、例えば Ag、Al、In、Mg、Ti 等の金属や、Mg - Ag 合金、Mg - In 合金等の Mg 合金や、Al - Li 合金、Al - Sr 合金、Al - Ba 合金等の Al 合金等が用いられる。あるいは、Ba、Ca、Mg、Li、Cs 等の金属、あるいは、LiF、CaO といったこれら金属のフッ化物や酸化物からなる有機物層に当接する第 1 の電極層と、その上に形成される Ag、Al、Mg、In 等の金属材料からなる第 2 の電極とからなる金属の積層構造を用いることもできる。

【0110】

図 13 に示すような実施例 1 の光ヘッドは、有機エレクトロルミネッセント素子の選択トランジスタ 130 側から光を出力する方式を採用しており、このような有機エレクトロルミネッセント素子の構造をボトムエミッションという。ボトムエミッション構造は、ガラス基板 100 の側から光を取り出すため、既に述べたように光検出素子 120 は透明度の高い材料で構成されることが好ましく、例えば多結晶シリコン (ポリシリコン) で構成される。多結晶シリコンで構成された光検出素子 120 は非晶質シリコン (アモルファスシリコン) で構成したものと比較して光電流の生起能力が低いという問題があるが、例えばコンデンサ (図示せず) を有機エレクトロルミネッセント素子 110 の近傍に設け、光検出素子 120 から出力された電流に基づく電荷をコンデンサに所定期間蓄積して、その後電圧変換を行なうような処理回路を設けることで解決することができる。ボトムエミッション構造の場合は、光を取り出す側の電極 (陽極) を透明な材料で形成することが容易なため製造が簡単になる利点がある。

【0111】

図 14 は、本発明の実施例 1 における光ヘッドの光検出素子近傍の構成を示した構成平面図である。

【0112】

図 14 に示すように実施例 1 の光ヘッドは、複数のエレクトロルミネッセント素子 110 を主走査方向 (素子列の方向) に配置して構成されており、1 つの発光領域 (光出射領域 A_{LE}) に対して、1 つの光検出素子 120 を対応させて配置している。このような構成とすることで、光検出素子 120 によって各有機エレクトロルミネッセント素子 110 の発光光量を独立して計測できる。即ち同時に複数の有機エレクトロルミネッセント素子 110 の光量を計測することが可能となり、計測時間を大幅に短縮できる。

【0113】

図 14 では、光検出素子 120、光検出素子出力電極としてのドレイン電極 125D、光検出素子接地電極としてのソース電極 125S、光出射領域 A_{LE} 、素子領域 A_R 、発光層 112 の陽極となる ITO (インジウム錫酸化物) 111、コンタクトホール H_D 及びドレイン電極 134D の相互関係が示されている。光検出素子 120 は、光検出素子出力電極としてのドレイン電極 125D 及び光検出素子接地電極としてのソース電極 125S と接続されている。光検出素子出力電極としてのドレイン電極 125D は、光検出素子 120 が光の補正のために出力する電気信号を補正回路 (図示せず) に伝達する電極である。この電気信号を基に、補正回路が生成するフィードバック信号が決定され、このフィードバック信号を基に光の補正に必要な処理が行われる。実施例 1 ではこのフィードバック信号に基づいて各エレクトロルミネッセント素子 110 の発光光量を補正するようにしており

、図示しないドライバ回路によって各エレクトロルミネッセント素子 110 を駆動する電流値を制御している。このように実施例 1 では光検出素子 120 の出力に基づいて発光量を制御しているが、フィードバック信号に基づいて各エレクトロルミネッセント素子 110 の駆動時間を制御する、いわゆる PWM 制御を行なうように構成してもよい。

【0114】

光検出素子接地電極としてのソース電極 125 S は、光検出素子 120 の接地を行う電極である。発光素子としてのエレクトロルミネッセント素子 110 の陽極である ITO (インジウム錫酸化物) 111 は、選択トランジスタ 130 のドレイン電極 134 D と接続されており、エレクトロルミネッセント素子 110 はドレイン電極 134 D を介して選択トランジスタ 130 で制御されている。

【0115】

図 13、図 14 に示したように、実施例 1 の光ヘッドは、島状に形成された多結晶シリコン (ポリシリコン) から構成される光検出素子 120 を主走査方向に列状に配置し、各有機エレクトロルミネッセント素子 110 において、光検出素子 120 のチャネル領域 120 i 上を制御ゲート 126 で覆うことにより、チャネル領域 120 i は陽極 111 の電位変化によって電位のばらつきを生じることなく、画素規制部 114 としての窒化シリコン膜により光出射領域 A_{LE} 制限された発光層 112 の下部に光出射領域 A_{LE} よりも大きな素子領域 A_R を有した光検出素子 120 を配置して構成される。光出射領域 A_{LE} よりも光検出素子 120 の素子領域 A_R (島状に形成された多結晶シリコンの島状部分) を大きくすることで、発光層 112 の局所的な膜厚の変化を抑えることができ、発光層 112 を流れる電流の偏りを抑えることができる。したがって、均一な発光分布と寿命の向上を実現した光ヘッドを製造することができる。

【0116】

さらに、実施例 1 の光ヘッドに搭載される島状に構成された光検出素子 120 の素子領域 A_R は発光領域すなわち光出射領域 A_{LE} に比べて大きいいため、発光層からの出力光を光の補正に用いる電気信号へと効率的に変換することができる。

【0117】

次に、本発明の光ヘッドで用いられる光量補正回路について説明する。光量補正回路は、図 15 に等価回路を示すように、チャージアンプを備えた駆動用 IC 150 と、この駆動用 IC 150 の入力端子に接続されるように前述したガラス基板 100 に集積化して形成された補正回路部 C とで構成され、この補正回路部 C は前述したスイッチングトランジスタ 130 と、光検出素子 120 と、この光検出素子に並列接続され、光検出素子の出力電流をチャージするコンデンサ 140 とで構成される。このコンデンサ 140 は図 13 の断面図に図示していないが、光検出素子のソース電極 134 S、ドレイン電極 134 D にそれぞれ接続されるようにこれらと同一工程で形成された導電性膜で、第 1 および第 2 の絶縁膜 122、123 を挟むことによって形成されている。

【0118】

ここで光検出素子は、光検出素子は、エレクトロルミネッセント素子からの光によって多結晶シリコン層 (チャネル領域) 121 i で光電変換が行われ、ソース領域からドレイン領域に流れる電流を光電流として取り出すことにより、光量を検出するものである。この素子では、前述したように、エレクトロルミネッセント素子 110 の陽極である ITO 電極 111 をゲート電極とし、このゲート電極の電位によって光検出素子のチャネル領域 121 i である多結晶シリコン層に電界がかかるが、この電界に比べて、光検出素子の制御ゲート 126 との距離の方がはるかに小さいため、チャネル領域 121 i の電位は制御ゲート 126 の電位によって決定され、これにより、光電変換電流が流れることになる。従って、高精度に安定した出力が得られることになる。

【0119】

従って、エレクトロルミネッセント素子 110 の陽極である ITO 電極 111 よりも近接した位置に制御ゲート 126 が配されているため、この制御ゲート 126 の電位によって光検出素子のチャネル領域 121 i である多結晶シリコン層に電界がかかり、これによ

10

20

30

40

50

り、ドレイン電流 I_D が流れることになる。このドレイン電流が 0 となる領域で駆動されるように制御ゲート 126 の電位を制御することにより、ドレイン電極 125D からセンサ出力として補正回路部 C (図 15 参照) に出力される光電変換電流の精度を向上することができる。すなわち、ドレイン電極 125D から出力されるセンサ出力は実際の光電変換電流にドレイン電流 I_D を加えたものとなる。このためこの薄膜トランジスタのドレイン電流が 0 である領域すなわち、トランジスタの動作がオフとなる領域 (OFF 領域) で使用するのが望ましいが、ゲート電位をマイナス方向にシフトさせるようにすることにより、薄膜トランジスタを OFF 領域で 사용할 ことができ、実用上暗電流を無視することができる。本発明によれば、光検出素子を構成する薄膜トランジスタを OFF 状態で検出することが重要である。

10

【0120】

また、この光検出素子を構成する薄膜トランジスタのチャネル領域 121i となる多結晶シリコン層全体がエレクトロルミネッセント素子の陽極である ITO 電極で完全に覆われている状態が、ゲート電界によってチャネルを制御するのにより有効である。

【0121】

本実施例では、光検出回路の出力電圧に基づいて、光量演算回路 150 で、補正電圧を算出し、駆動回路 160 を介して発光素子の陽極 111 と陰極 113 とに印加する電圧が制御され、これらの間に形成された発光層 112 に電圧が印加され、発光素子の光量のばらつきや経時変化に伴う光量の変動を補償し、均一な露光が維持されるように構成される。

20

【0122】

なお本発明の実施例 1 の変形例として、ガラス基板の裏面側にクロム薄膜からなる遮光膜形成し、この開口により第 2 の光出射領域を規定してもよい。この第 2 の光出射領域を前記実施例 1 で説明した画素規定部 114 としての窒化シリコン膜の開口よりも小さく形成することにより、窒化シリコン膜に起因する発光層の段差部を光出射領域から除外することができ、発光層をより均一化することが可能となる。他の構成については前記実施例 1 と同様である。

【0123】

以上の説明において、有機エレクトロルミネッセント素子は直流駆動としたが、交流電圧または交流電流、あるいはパルス波で駆動してもよい。

30

【0124】

(実施例 2)

本発明の実施例 2 では、上記実施の形態 4 乃至 6 で説明した、ボトムエミッション・トップゲート構造の発光装置のひとつの構造について説明する。

このボトムエミッションボトムゲートタイプの発光装置は、前記実施例 1 のボトムエミッショントップゲートタイプの発光装置の制御ゲートを基板側に配したものである。

図 16 は、光ヘッドをボトムエミッション・ボトムゲート構造で構成した場合の断面図である。前記実施例 1 と異なるのは制御ゲート 126 がカバーコート 101 上に形成され層間絶縁膜 122 を介して多結晶シリコン層 (チャネル領域) 121i と対向しており、このチャネル領域 121i の電位を制御するように構成されている。前記実施例 1 と同様、この多結晶シリコン層にはチャネル領域 121i を挟んでソース・ドレイン領域 121S, D が形成されており、同様に形成されているが、以下の点のみが異なる。すなわち、駆動トランジスタ 130 のゲート電極 133 とこの光検出素子を構成する薄膜トランジスタの半導体領域であるチャネル領域 121i、ソース・ドレイン領域 121S, D とが同一層で構成され、駆動トランジスタ 130 のチャネル領域 131i、ソース・ドレイン領域 133S, D とこの光検出素子を構成する薄膜トランジスタの制御ゲート 126 とが同一層で構成されている。いずれも多結晶シリコン層で構成されるため、フォトリソグラフィに用いられるマスクが異なるのみで、何ら工程を変更することなく製造可能である。

40

【0125】

ここでも光検出素子は、光検出素子は、エレクトロルミネッセント素子からの光によっ

50

て多結晶シリコン層（チャネル領域）１２１ｉで光電変換が行われ、ソース領域からドレイン領域に流れる電流を光電流として取り出すことにより、光量を検出する。しかしながら、前述したように、エレクトロルミネッセント素子１１０の陽極であるITO電極１１１をゲート電極とし、このゲート電極の電位によって光検出素子のチャネル領域１２１ｉである多結晶シリコン層に電界がかかるが、この電界に比べて、光検出素子の制御ゲート１２６との距離の方がはるかに小さいため、チャネル領域１２１ｉの電位は制御ゲート１２６の電位によって決定され、これにより、ドレイン電流 I_D が流れない領域となるようにゲート電位を制御し、高精度に安定した光電変換電流を検出することが可能となる。

【０１２６】

（実施例３）

本発明の実施例３では、上記実施の形態７乃至９で説明した、トップエミッション・トップゲート構造の発光装置のひとつの構造について説明する。

本発明の図１７は、光ヘッドをトップエミッション構造で構成した場合の断面図である。トップエミッション構造とは、ボトムエミッション構造とは逆に発光層１１２から出力された光を発光層１１２の上部にある陰極側に出力する形式のことである。本実施の形態では、制御ゲートを実施例１と同様に発光素子側に配したいいわゆるトップゲート構造とした。本実施例の構成では、光検出素子１２０の発光素子側に、酸化インジウム錫（ITO）から成る制御ゲート１２６を設け、光検出素子１２０を構成する薄膜トランジスタのチャネル領域１２１ｉに所望の電圧を印加する構造になっており、チャネル電位を安定に保持している。そして、ガラス基板１００の全面に反射性の金属層１０５を配し、光の出力が陰極側に出射される構造になっている。

【０１２７】

この制御ゲート１２６の電位は上述したようにこの光検出素子１２０を構成する薄膜トランジスタをドレイン電流が０となるオフ領域で動作するように調整される。これにより、光検出素子１２０の上部に形成される有機エレクトロルミネッセント素子１１０への印加電圧に作用されない光検出素子１２０を実現することができる。この場合も、制御ゲート１２６と多結晶シリコン層１２１との間の距離および制御ゲート１２６に印加する電圧が重要となることは言うまでもない。本実施例では、駆動トランジスタのゲート電極１３３と、光検出素子の制御ゲート１２６とを同一層で構成し、制御ゲート１２６とチャネル領域１２１ｉとの距離がより近くなるようにし、電圧制御が容易となるように構成したが、前記実施例１で示したように、ソース・ドレイン電極１２５Ｓ、Ｄと同一層で構成してもよい。この場合、ソース・ドレイン電極１２５Ｓ、Ｄは、検出電流をより大きくするために配線抵抗を小さくする必要があり、制御ゲート１２６としての十分な透光性を得るのが困難である。駆動トランジスタのゲート電極１３３についても本来は透光性は必要ではないのに対し、光検出素子の制御ゲートと同一層で構成する場合には透光性が必要となる。いずれの位置に制御ゲート１２６を配するかは、配線抵抗と透光性とを考慮し決定する必要がある。

【０１２８】

トップエミッション構造を採用した場合、露光に供する光の約半分は、光検出素子１２０を透過し、反射性金属層である制御ゲート１２６で反射された光となる。光検出素子１２０としては、透明度は高いが光電流生起能力が若干劣る多結晶シリコンと、透明度が若干劣るが光電流生起能力がある非晶質シリコンのいずれかを任意に選択することができるが光電流の生起能力が高い非晶質シリコン（アモルファスシリコン）を光電変換層とする光検出素子１２０を用いてもよい。

【０１２９】

トップエミッション構造を実現するためには、有機発光材料上に透明電極１１３を形成する必要があるが、透明電極成膜時において有機発光材料にダメージを与えないために、ごく薄いAl、Ag等の金属層（薄膜陰極）とITOのような透明電極とを積層させて陰極として用いている。金属層はごく薄いため、透光性が確保され、かつ、その仕事関数により発光層への効率の良い電子の注入が行われ、その表面の十分に厚い透明電極により、

10

20

30

40

50

透光性が確保された低抵抗の陰極が実現できる。あるいは、バッファ層として、金属酸化物やポリマー材料を形成することにより、透明電極成膜時のダメージを緩和することもある。また、単純に従来型の素子の上下を入れ替えたトップエミッション構成、つまり、下部電極として陰極、上部電極として陽極を用いたトップエミッション構成を取ることも可能である。トップエミッション構成は、ボトムエミッション構成に比べて製造工数が増えるため製造コストは増加するが、発光効率の良い光ヘッドを構成することができる。

【0130】

(実施例4)

本発明の実施例4では、上記実施の形態10乃至12で説明した、トップエミッション・ボトムゲート構造の発光装置のひとつの構造について説明する。

10

次に本発明の図18は、光ヘッドをトップエミッション構成で構成した場合の断面図である。本実施例では、制御ゲートを実施例2と同様に基板側に配したいわゆるボトムゲート構造とした。本実施例の構成では、ガラス基板100の全面に反射性の金属から成る制御ゲート126Sを設け、光の出力が陰極側に出射されるようにするとともに光検出素子120を構成する薄膜トランジスタのゲート電極として所望の電圧を印加する構成になっている。この制御ゲート126Sの電位は上述したようにこの光検出素子120を構成する薄膜トランジスタをドレイン電流が0となるオフ領域で動作するように調整される。これにより、光検出素子120の上部に形成される有機エレクトロルミネッセント素子110に印加される電圧に作用されない光検出素子120を実現することができる。この場合、制御ゲート126と多結晶シリコン層121との間の距離および制御ゲート126に印加する電圧が重要となることは言うまでもない。

20

【0131】

この構成では、反射層と制御ゲートとが同一層で構成され、別途制御ゲートを形成するための薄膜層を形成する必要がなく、またパターニングの必要がないため、工数の増大を招くことなく、特性の向上を図ることができる。

また、ガラス基板表面全体に制御ゲート126Sを構成する金属層が形成されるため、制御ゲート126Sのパターンに起因する表面の凹凸を防止することができる。

【0132】

以上詳細に光ヘッドを構成するエレクトロルミネッセント素子110および光検出素子120の構成および作用について説明した。実施例1乃至4では光ヘッドにおける発光素子(エレクトロルミネッセント素子)列を一行として説明したが、これを複数行に構成して発光光量を実質的に高めるように構成してもよい。

30

【0133】

また上述してきたエレクトロルミネッセント素子110と光検出素子120の構造については、これを2次元的に配置して表示装置に応用することももちろん可能である。

【0134】

なお本発明の実施例3および4では、ガラス基板の表面側の有機エレクトロルミネッセント素子110の陰極113上にクロム薄膜からなる遮光膜106を形成し、この開口により第2の光出射領域 A_{LE1} を規定している。この第2の光出射領域 A_{LE1} を前記実施例1で説明した画素規定部114としての窒化シリコン膜の開口よりも小さく形成することにより、窒化シリコン膜に起因する発光層の段差部を光出射領域から除外することができ、発光層をより均一化することが可能となる。

40

【0135】

(実施例5)

本発明の実施例5では、光検出素子120Sとして、PINダイオードを用いた例について説明する。本実施例では、実施例1と同様ボトムエミッション・トップゲート構造の発光装置のひとつの構造について説明する。

図13に示した、本発明の実施例1の光ヘッドの発光装置と異なる点は、光検出素子120としての薄膜トランジスタに代えて、光検出素子120SとしてPINダイオードを用いた点である。図19は、本実施例5の、画像形成装置の露光部に設けられる光ヘッド

50

に用いられる発光装置の構成を示す断面図である。光検出素子 120S は、実施例 1 の薄膜トランジスタと同様に形成されているが、光検出素子 120S の素子領域を構成する多結晶シリコンの島領域 121 が、不純物の導入により、P 層 121P, i 層 121i, N 層 121N を構成し、アノード電極 125A、カソード電極 125C 間の電流を光電変換電流として出力することにより光量検出を行うものである。

製造に際しても、不純物の導入工程が異なるのみで、他は実施例 1 の薄膜トランジスタとまったく同様に形成すればよいので、ここでは詳述を略する。

【0136】

本実施例においても、段差を形成する結果となる光検出素子 120S の島領域 121 すなわちここでは、素子領域 A_R の外縁が、エレクトロルミネッセント素子の光出射領域 A_{LE} の外側となるように形成し、エレクトロルミネッセント素子の光出射領域に相当する領域には段差はなく、発光層の下地は平坦面を構成しており、したがって光ヘッドの有効領域となる光出射領域では光ヘッドの発光層が均一に形成される。

このように、本発明の光検出素子としては薄膜トランジスタに限定されることなく、接合トランジスタ、フォトダイオードなど種々の光電変換素子に適用可能である。

【0137】

以下の例は各領域の大きさや、構成について考察するものであるが、上記実施例 1 乃至 5 の全てについて適用可能なものである。

例えば、光源としてエレクトロルミネッセント素子を備え、且つ前記エレクトロルミネッセント素子から出力される光をモニターし光の補正に用いる電気信号を生成する光検出素子を前記エレクトロルミネッセント素子に重なるように配置した発光装置において、前記光検出素子の素子領域は前記エレクトロルミネッセント素子の発光領域すなわち光出射領域よりも広く、且つ特に前記エレクトロルミネッセント素子の光出射領域が前記光検出素子の素子領域の内側にあるものを含む。光検出素子の制御ゲート（ゲート電極）をエレクトロルミネッセント素子の光出射領域よりも大きくし、且つ前記エレクトロルミネッセント素子の光出射領域が光検出素子の素子領域の内側にあれば、光検出素子が発光層に凹凸を生じさせる影響を排除できるため、発光層の光出射領域の膜厚を均一にすることができる。従って、発光層を流れる電流は偏りが少なくなり、不均一な発光分布と光ヘッドの短寿命化を防ぐことができる。ここでエレクトロルミネッセント素子の下層側電極は、半導体領域よりも大きくかつ半導体領域は光出射領域の大きさよりも大きい。また、光出射領域、素子領域、エレクトロルミネッセント素子の電極はそれぞれ $1\mu\text{m}$ 以上のマージンを持つように順次大きく形成される。

【0138】

また、例えば開口を有する絶縁膜を陽極と発光層との間に介在させることによって形成した画素規制部によって光出射領域を規制することで、光出射領域を光検出素子の受光領域の内側に配置することができるため、光検出素子による発光層に凹凸を生じさせる影響を排除して発光層の光出射領域の膜厚を均一にすることができる。故に、発光層を流れる電流は偏りが少なくなり、不均一な発光分布と発光装置の短寿命化を防ぐことができる。ここで画素規制部を陽極または陰極のうちの少なくとも一方に設けた絶縁膜で構成し、光出射領域を電氣的に制御したが、このほか、開口を設けた遮光膜で制御することにより、光学的に画素を制御することになる。半導体層やエレクトロルミネッセント素子の下層側の電極、画素規制部を形成する場合、それぞれを形成する場合の位置あわせ精度や、出来上がりの精度を考慮すると、それぞれの大きさの差を十分に大きく取っておく必要があるため、その結果、光出射領域を十分に大きく取れないことがある。しかしながら、一体的に形成された半導体層を用いることで、光出射領域を、半導体層のプロセスを考慮する必要なく、十分に大きくすることができる。

【0139】

また例えば開口を有する絶縁膜を陽極と発光層との間に介在させることによって形成した画素規制部によって光出射領域を規制することで、光出射領域を光検出素子の受光領域の内側に配置することができるため、光検出素子による発光層に凹凸を生じさせる影響を

排除して発光層の光出射領域の膜厚を均一にすることができる。故に、発光層を流れる電流は偏りが少なくなり、不均一な発光分布と発光装置の短寿命化を防ぐことができる。ここで画素規制部を陽極または陰極のうちの少なくとも一方に設けた絶縁膜で構成し、光出射領域を電氣的に制御したが、このほか、開口を設けた遮光膜で制御することにより、光学的に画素を制御することになる。

【0140】

なお、本発明は複数の光出射領域を列状に配置して構成するとともに、1つの光出射領域に対して、1つの光検出素子に対応させて配置することで、複数の光出射領域から出力される光を同時にそれぞれ独立して計測することが可能となり、発光装置全体の光量の測定を高速に行うことが可能となる。

10

【0141】

また、光源として有機エレクトロルミネッセント素子を用いることにより、低電力で高い輝度を得ることができるため消費電力の点で優れた発光装置を提供することが可能となる。

【0142】

さらにまた、光源として無機エレクトロルミネッセント素子を用いることにより、前記発光層が無機物で構成されるため安定性に優れており、スクリーン印刷で製造が可能であるため生産時の欠陥が少なく、且つクリーンルーム等の設備も必要としないので、高い量産性を持つ。したがって製造コスト的に優れた発光装置を提供することが可能となる。

【0143】

また、光検出素子から光量の補正に適切な電気信号をエレクトロルミネッセント素子にフィードバックするようにすれば、光量の制御を適切に行うことが可能となる。

20

【0144】

また、薄膜トランジスタと光検出素子をエッチング等の加工方法を用いて同じ層から形成することで、発光装置の製造工程が簡素化し、製造に要するコストを低減させることが可能になる。特にガラス基板上への多結晶シリコン層の形成工程は、高温プロセスを経ることになるが、1回の調整で極めて制御性よく信頼性の高い特性を得ることが可能となる。

【0145】

また、前記エレクトロルミネッセント素子の下層側の電極、前記半導体領域、前記光出射領域の順に小さくなっており、そのサイズが1 μm 以上小さくなるように、1 μm 以上のマージンをとっておくことにより、素子作製プロセスに起因する膜厚の不均一分布や位置ずれ、大きさのずれなどが生じた場合でも、より効率よく信頼性の高い発光装置を形成することが可能となる。特に発光装置の大型化を考えた場合、素子作製プロセスに起因するずれ等が大きくなるため、例えば、現在の一般的なガラス基板上の薄膜トランジスタの作製プロセス等を考慮すると、1 μm 程度以上のマージンをとっておくことにより、容易に発光装置を形成することが可能である。

30

【0146】

また、前記発光層を、湿式法により成膜する場合、特に平坦面上にはより均一な発光層を形成することができる。特に湿式法の場合、塗布される発光層の濡れ性や粘度等の材料そのものの特性に応じて膜が形成されるため、凹凸を持つ表面に形成する場合は、膜厚にばらつきが生じてしまうのであるが、平坦面上に、発光層を形成することにより、真空装置などを必要とせず、簡単な工法により発光層を形成することができるようになる。

40

【0147】

また発光分布が均一な本発明の発光装置を搭載することで、耐久性、画質の点で優れた画像形成装置を得ることができる。

【0148】

さらにまた、前記光検出素子が前記エレクトロルミネッセント素子の直上または直下に配された構造をとることで、全発光光量を検出することができ、光検出素子の感度が十分でない場合にも高精度の光量検出を可能とし、この検出光量に応じてエレクトロルミネッ

50

セント素子の発光光量を制御することにより、光量の安定化をはかることができる。

【 0 1 4 9 】

また、光検出素子をエレクトロルミネッセント素子に対して斜め方向に配することにより、高輝度の発光装置の場合、全光量が光検出素子に照射されると光検出素子の劣化を招く場合があるが、拡散された光を検出することにより、光検出素子の寿命の増大をはかることができる。

【 0 1 5 0 】

また、エレクトロルミネッセント素子に対応して光検出素子を積層配列して構成された本発明の発光装置を多数個配列して表示装置を構成することができる。

【 0 1 5 1 】

また、上記発光装置を用いて光ヘッドを構成したり、この光ヘッドを、像形成用の露光手段として用いた画像形成装置を提供することも可能である。

【産業上の利用可能性】

【 0 1 5 2 】

本発明の発光装置は、表示装置、複写機、プリンタ、マルチファンクションプリンタ、ファクシミリなどに適用が可能である。

【図面の簡単な説明】

【 0 1 5 3 】

【図 1】本発明の実施の形態 1 の発光装置を示す概要説明図

【図 2】本発明の実施の形態 2 の発光装置を示す概要説明図

【図 3】本発明の実施の形態 3 の発光装置を示す概要説明図

【図 4】本発明の実施の形態 4 の発光装置を示す概要説明図

【図 5】本発明の実施の形態 5 の発光装置を示す概要説明図

【図 6】本発明の実施の形態 6 の発光装置を示す概要説明図

【図 7】本発明の実施の形態 7 の発光装置を示す概要説明図

【図 8】本発明の実施の形態 8 の発光装置を示す概要説明図

【図 9】本発明の実施の形態 9 の発光装置を示す概要説明図

【図 10】本発明の実施の形態 10 の発光装置を示す概要説明図

【図 11】本発明の実施の形態 11 の発光装置を示す概要説明図

【図 12】本発明の実施の形態 12 の発光装置を示す概要説明図

【図 13】本発明の実施例 1 の発光装置を用いた光ヘッドを示す断面図

【図 14】本発明の実施例 1 の光ヘッドの光検出素子近傍の構成を示した平面構成説明図

【図 15】本発明の実施例 1 の光ヘッドの光量検出回路の等価回路図

【図 16】本発明の実施例 2 の発光装置を用いた光ヘッドを示す断面図

【図 17】本発明の実施例 3 の発光装置を用いた光ヘッドを示す断面図

【図 18】本発明の実施例 4 の発光装置を用いた光ヘッドを示す断面図

【図 19】本発明の実施例 5 の発光装置を用いた光ヘッドを示す断面図

【図 20】本発明の実施の形態 13 の発光装置を示す概略説明図

【図 21】従来例の光ヘッドの構成に関する概略図

【図 22】従来例の発光装置を示す断面図

【符号の説明】

【 0 1 5 4 】

- 1 0 0 ガラス基板
- 1 0 1 オーバーコート層
- 1 1 0 エレクトロルミネッセント素子
- 1 1 1 陽極（第1の電極）
- 1 1 2 発光層
- 1 1 3 陰極（第2の電極）
- 1 1 4 画素規制部
- 1 2 0 光検出素子

10

20

30

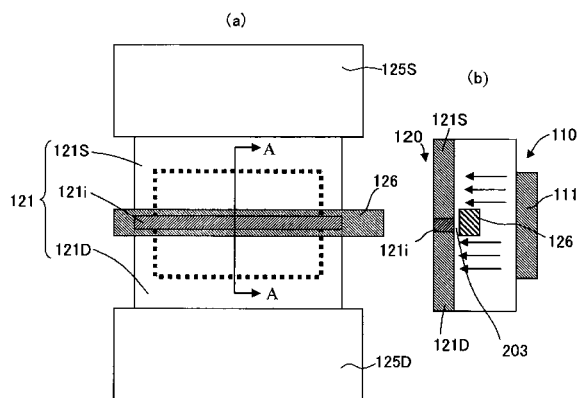
40

50

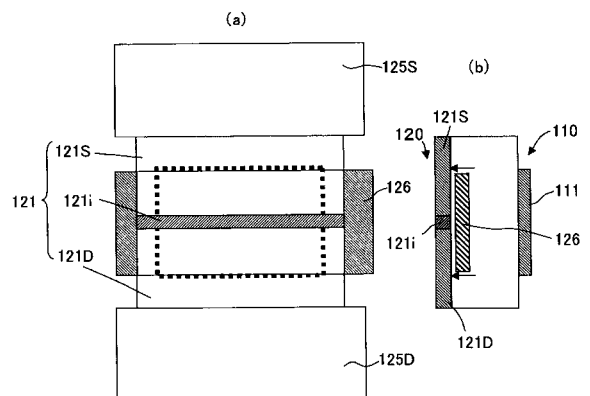
- 1 2 1 多結晶シリコン層
- 1 2 1 S、D ソース・ドレイン領域
- 1 2 1 i チャンネル領域
- 1 2 2 第 1 の絶縁層
- 1 2 3 第 2 の絶縁層
- 1 2 4 保護膜
- 1 2 5 S、D ソース・ドレイン電極
- 1 2 6 , 1 2 6 S 制御ゲート
- 1 3 0 駆動トランジスタ
- 1 3 1 活性層
- 1 3 2 S、D ソース・ドレイン領域
- 1 3 2 C チャンネル領域
- 1 3 3 ゲート電極
- 1 3 4 S、D ソース・ドレイン電極

10

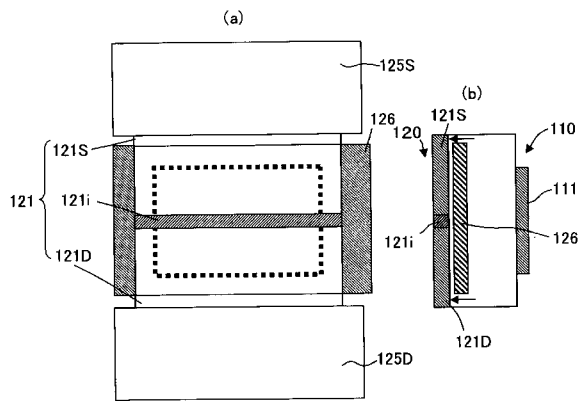
【 図 1 】



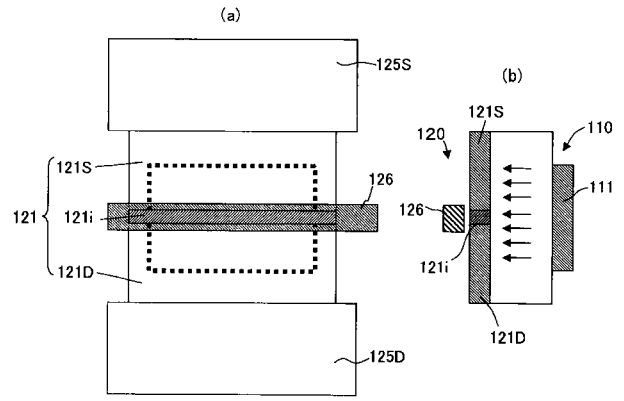
【 図 2 】



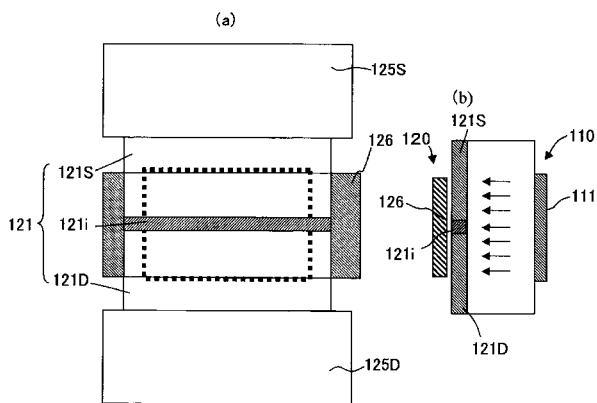
【図 3】



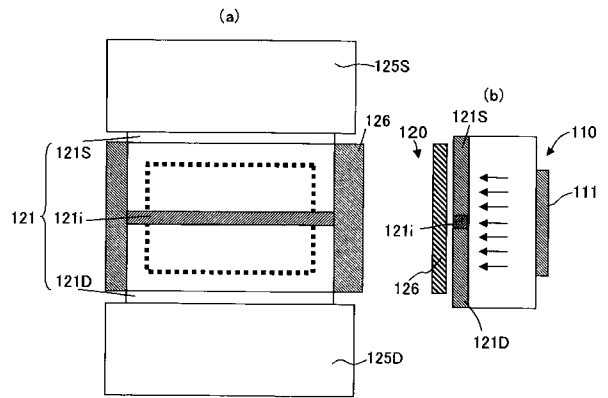
【図 4】



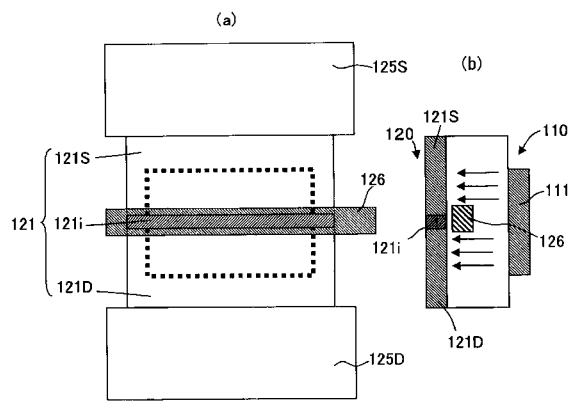
【図 5】



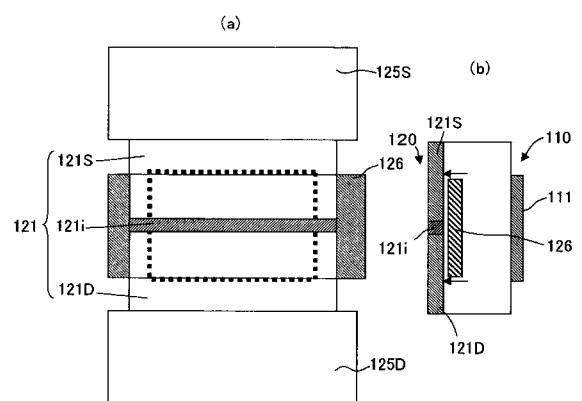
【図 6】



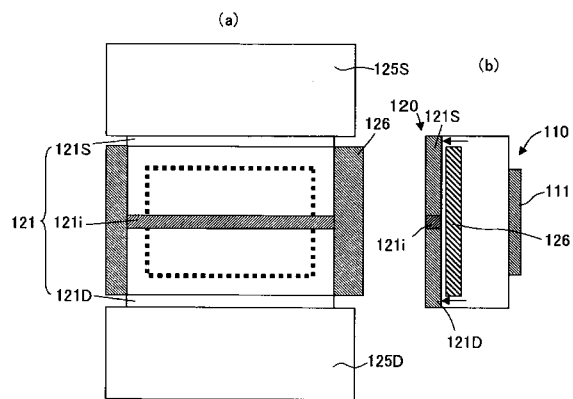
【図 7】



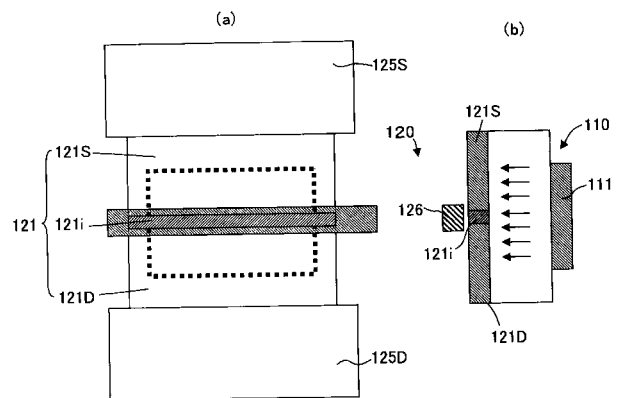
【図 8】



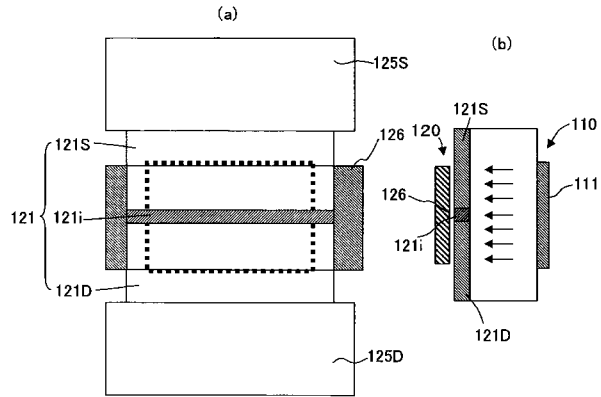
【図 9】



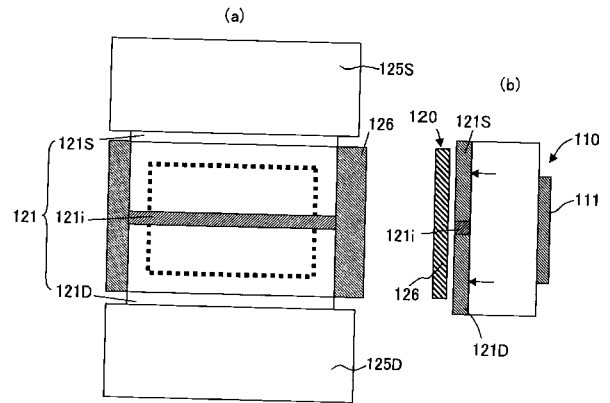
【図 10】



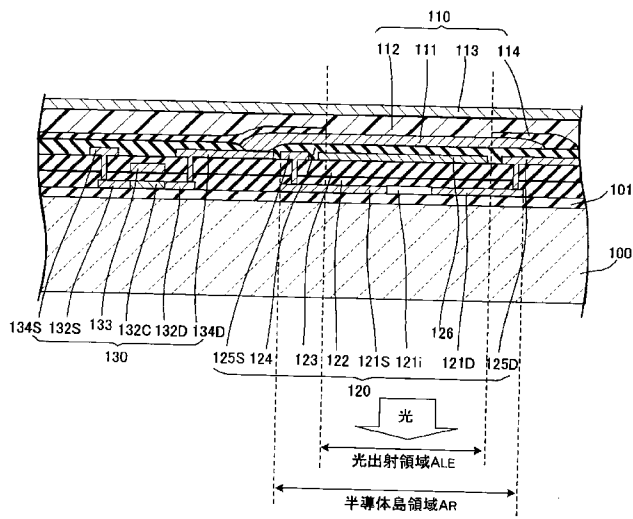
【図 1 1】



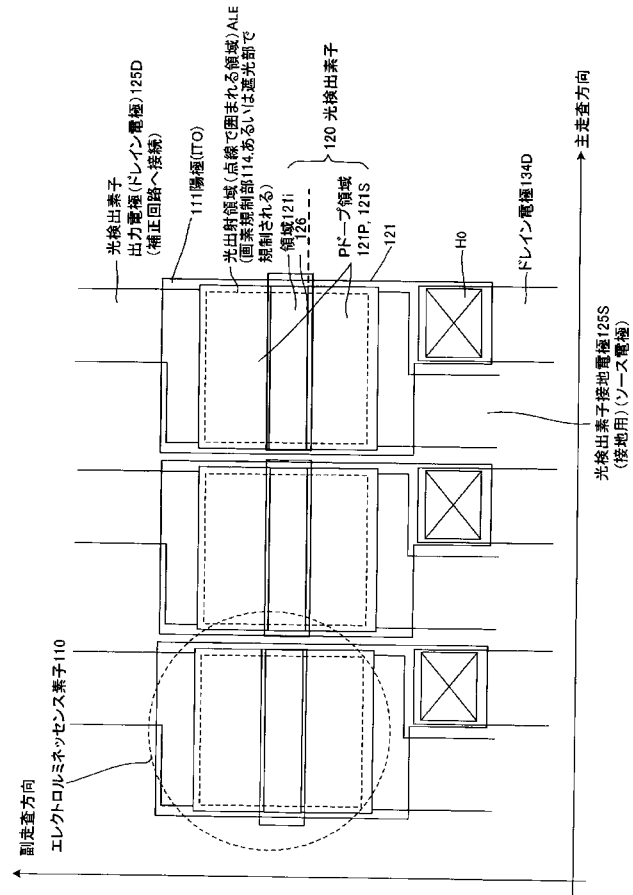
【図 1 2】



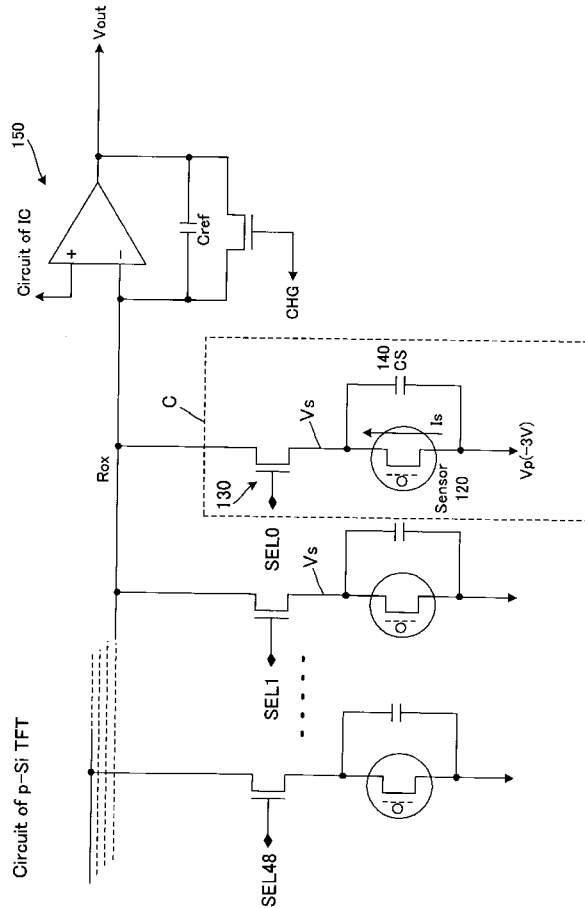
【図 1 3】



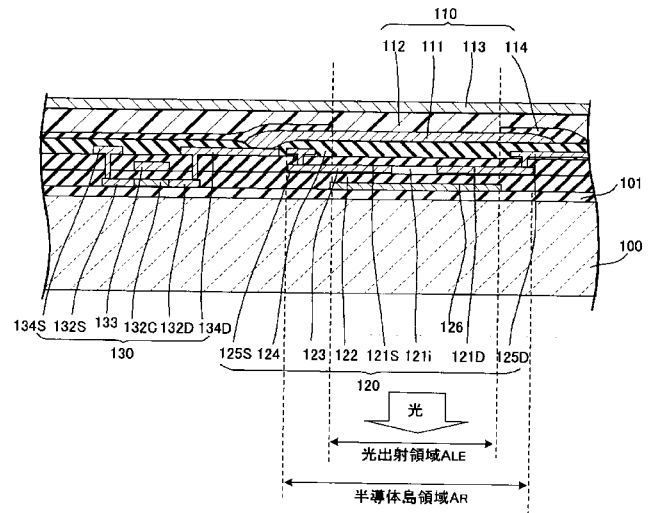
【図 1 4】



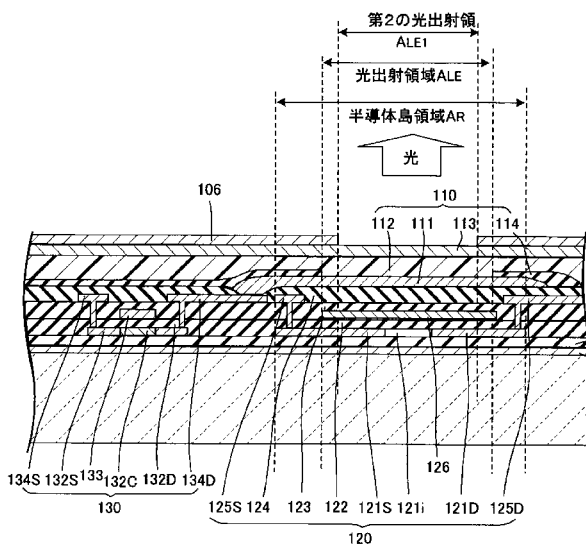
【図 15】



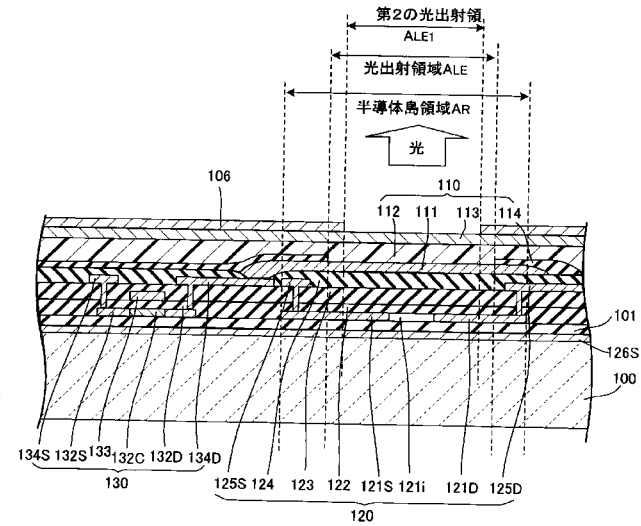
【図 16】



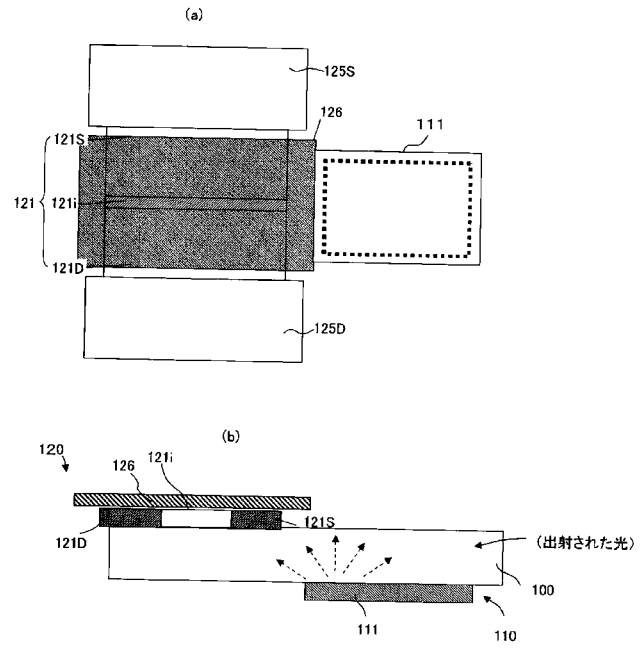
【図 17】



【図 18】



【 図 2 0 】



フロントページの続き

(51) Int. Cl.	F I	テーマコード (参考)
B 4 1 J 2/44 (2006.01)	B 4 1 J 3/21	L
B 4 1 J 2/45 (2006.01)		
B 4 1 J 2/455 (2006.01)		

F ターム(参考) 3K107 AA01 AA05 BB04 CC21 CC33 DD02 DD03 DD54 DD60 DD89
EE27 EE33 EE68

专利名称(译)	发光装置，使用其的显示装置，光学头和图像形成装置		
公开(公告)号	JP2008071835A	公开(公告)日	2008-03-27
申请号	JP2006247265	申请日	2006-09-12
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	濱野敬史		
发明人	濱野 敬史		
IPC分类号	H01L51/50 H05B33/14 H05B33/02 H05B33/22 H05B33/12 B41J2/44 B41J2/45 B41J2/455		
FI分类号	H05B33/14.A H05B33/14.Z H05B33/02 H05B33/22.Z H05B33/12.B B41J3/21.L B41J2/447.101.A B41J2/447.101.D B41J2/447.101.J B41J2/447.101.P B41J2/447.101.Q B41J2/45 H01L27/32		
F-TERM分类号	2C162/AF84 2C162/FA04 2C162/FA16 2C162/FA23 3K107/AA01 3K107/AA05 3K107/BB04 3K107/CC21 3K107/CC33 3K107/DD02 3K107/DD03 3K107/DD54 3K107/DD60 3K107/DD89 3K107/EE27 3K107/EE33 3K107/EE68		
代理人(译)	桥本 公秀		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种发光装置，用于通过提高发光传感器的检测精度来实现所需量的光发射和光发射的高精度检测，并且还提供一种发光装置，其确保发光量的稳定。。解决方案：发光器件通过电致发光元件和光学检测元件的层叠布置形成，用于检测从电致发光元件发射的光。光学检测元件由薄膜晶体管构成，并且该薄膜晶体管设置有控制栅极，该控制栅极形成成为隔离的栅极，用于与电致发光元件的电极电绝缘。Ž

