

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5552117号
(P5552117)

(45) 発行日 平成26年7月16日(2014.7.16)

(24) 登録日 平成26年5月30日(2014.5.30)

| | |
|--------------------------|----------------|
| (51) Int.Cl. | F I |
| G09G 3/30 (2006.01) | G09G 3/30 K |
| G09G 3/20 (2006.01) | G09G 3/20 641D |
| H01L 51/50 (2006.01) | G09G 3/20 641P |
| H05B 33/10 (2006.01) | G09G 3/20 611H |
| | G09G 3/20 642A |
| 請求項の数 16 (全 34 頁) 最終頁に続く | |

(21) 出願番号 特願2011-511931 (P2011-511931)
 (86) (22) 出願日 平成22年4月5日(2010.4.5)
 (86) 国際出願番号 PCT/JP2010/002475
 (87) 国際公開番号 W02011/125109
 (87) 国際公開日 平成23年10月13日(2011.10.13)
 審査請求日 平成24年12月19日(2012.12.19)

(73) 特許権者 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109210
 弁理士 新居 広守
 (72) 発明者 瀬川 泰生
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内
 (72) 発明者 中村 哲朗
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内
 (72) 発明者 小野 晋也
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置の表示方法および有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

表示パネルを備え、前記表示パネルに用いられる所定の記憶部に補正パラメータを格納する有機EL表示装置の製造方法であって、

電圧駆動の駆動素子と、前記駆動素子のゲート電極に第1電極が接続され前記駆動素子のソース電極に第2電極が接続されたコンデンサを含む画素部を複数備えた回路基板を準備する第1ステップと、

対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに保持された前記対応電圧を前記対象となる画素部から第1の測定装置を用いて読み出す第2ステップと、

前記読み出した対応電圧を前記対象となる画素部の第1の補正パラメータとして前記表示パネルに用いられる前記所定の記憶部に前記第1の測定装置を用いて格納する第3ステップと、

前記回路基板を備え、前記回路基板に含まれる各画素部が前記駆動素子の駆動電流により発光する発光素子を有する前記表示パネルを準備する第4ステップと、

前記表示パネルに含まれる1以上の画素部に共通する代表電圧 - 輝度特性を取得する第5ステップと、

前記代表電圧 - 輝度特性の第1階調域及び第2階調域のいずれかに属する1階調に対応する信号電圧に前記対象となる画素部の前記第1の補正パラメータを加算して所定の信号電圧を得る第6ステップと、

前記所定の信号電圧を、前記対象となる画素部に含まれる駆動素子に印加して、前記対象となる画素部から発光される輝度を第2の測定装置を用いて測定する第7ステップと、

前記第7ステップにおいて測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを求める第8ステップと、

前記求めた第2の補正パラメータを前記対象となる画素部に対応付けて前記所定の記憶部に格納する第9ステップと、を含み、

前記第8ステップにおいて、前記対象となる画素部から発光される光の輝度が前記基準輝度となる場合の電圧を演算にて求め、

前記第2の補正パラメータは、前記所定の信号電圧と、前記演算にて求められた電圧との比を示すゲインであり、

前記第1階調域に属する1階調に対応する信号電圧は、前記画素部で表示可能な最大階調の10%以上20%以下の階調に対応する電圧であり、

前記第2階調域に属する1階調に対応する信号電圧は、前記画素部で表示可能な最大階調の20%以上100%以下の階調に対応する電圧である、

有機EL表示装置の製造方法。

【請求項2】

前記コンデンサの第2電極は前記駆動素子のソース電極に接続され、

前記複数の画素部の各々は、さらに、

前記駆動素子のドレイン電極の電位を決定するための第1電源線と、

前記発光素子の第2電極に接続された第2電源線と、

前記コンデンサの第1電極の電圧値を規定する第1の基準電圧を供給する第3電源線と

、
信号電圧を供給するためのデータ線と、

前記コンデンサの第1電極と前記第3電源線との導通及び非導通を切り換える第1スイッチング素子と、

一方の端子が前記データ線に接続され、他方の端子が前記コンデンサの第2電極に接続され、前記データ線と前記コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、

一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第1コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記第1コンデンサの第2電極との導通及び非導通を切り換える第3スイッチング素子と、を備え、

前記第2ステップにおいて、

前記第1スイッチング素子をオン状態にして前記コンデンサの第1電極に前記第1の基準電圧を印加しつつ、前記第2スイッチング素子をオン状態にして前記データ線から前記第1の基準電圧から前記駆動素子の閾値電圧を差し引いた値より低い第2の基準電圧を印加することで、前記駆動素子の閾値電圧より大きな電位差を前記コンデンサに生じさせ、

前記コンデンサの電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記閾値電圧に対応する対応電圧を前記コンデンサに保持させる、

請求項1に記載の有機EL表示装置の製造方法。

【請求項3】

前記第1電源線と前記第3電源線とは、共通の電源線である、

請求項2に記載の有機EL表示装置の製造方法。

【請求項4】

前記第1ステップにおいて、

前記回路基板に代えて、前記第4ステップで用いる前記表示パネルを準備する、

請求項1～請求項3のいずれか1項に記載の有機EL表示装置の製造方法。

【請求項5】

前記第2ステップにおいて、

10

20

30

40

50

前記コンデンサの第 1 電極に前記第 1 の基準電圧を印加しているときに、前記発光素子の第 1 電極及び第 2 電極の間の電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように前記第 1 の基準電圧の電圧値を設定する、

請求項 4 に記載の有機 E L 表示装置の製造方法。

【請求項 6】

前記第 2 ステップにおいて、

前記コンデンサに前記閾値電圧に対応する対応電圧を保持させた後、前記第 2 スイッチング素子をオンして、前記対応電圧に対応する電流を前記コンデンサの第 2 電極から前記データ線に流し、

前記データ線に流した電流を前記第 1 の測定装置で測定することにより前記コンデンサに保持されている対応電圧を読み出す、

請求項 1 ~ 請求項 5 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 7】

前記閾値電圧に対応する対応電圧とは、その電圧値が前記閾値電圧の電圧値に比例し、且つ、前記閾値電圧の電圧値よりも小さい電圧である、

請求項 1 ~ 請求項 6 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 8】

前記代表電圧 - 輝度特性の第 2 階調域に属する 1 階調に対応する信号電圧は、各画素部で表示可能な最大階調の 20% 以上 100% 以下の階調に対応する電圧である、

請求項 1 ~ 請求項 7 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 9】

前記代表電圧 - 輝度特性の第 2 階調域に属する 1 階調に対応する信号電圧は、各画素部で表示可能な最大階調の 30% の階調に対応する電圧である、

請求項 8 に記載の有機 E L 表示装置の製造方法。

【請求項 10】

前記代表電圧 - 輝度特性の第 1 階調域に属する 1 階調に対応する信号電圧は、各画素部で表示可能な最大階調の 10% 以上 20% 以下の階調に対応する電圧である、

請求項 8 に記載の有機 E L 表示装置の製造方法。

【請求項 11】

前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの所定の 1 画素部についての電圧 - 輝度特性である、

請求項 1 ~ 請求項 10 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 12】

前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの 2 以上の画素部の電圧 - 輝度特性を平均化した特性である、

請求項 1 ~ 請求項 10 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 13】

前記第 5 ステップにおいて、前記表示パネルを複数の分割領域に分割し、前記分割領域毎に、前記複数の分割領域の各々に含まれる複数の画素部に共通する前記代表電圧 - 輝度特性を設定し、

前記第 8 ステップにおいて、前記対象となる画素部を前記所定の信号電圧で発光させたときの輝度が、前記対象となる画素部を含む分割領域の代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような第 2 の補正パラメータを前記対象となる画素部について求める、

請求項 1 ~ 請求項 10 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 14】

前記第 1 の測定装置は、アレイテストである、

請求項 1 ~ 請求項 13 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 15】

前記第 2 の測定装置は、イメージセンサである、

10

20

30

40

50

請求項 1 ~ 請求項 1 4 のいずれか 1 項に記載の有機 E L 表示装置の製造方法。

【請求項 1 6】

発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素を複数備えた表示パネルと、

外部から入力される映像信号を、前記複数の画素部の各々の特性に応じて補正するための補正パラメータを前記複数の画素部の各々について記憶する記憶部と、

前記複数の画素部の各々に対応する前記補正パラメータを前記記憶部から読み出し、前記読み出した補正パラメータを前記複数の画素部の各々に対応する映像信号に演算して補正信号電圧を得る制御部と、を備え、

前記補正パラメータは、

対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに保持された前記対応電圧を前記対象となる画素部から第 1 の測定装置を用いて読み出す第 1 ステップと、

前記読み出した対応電圧を前記対象となる画素部の第 1 の補正パラメータとして前記記憶部に前記第 1 の測定装置を用いて格納する第 2 ステップと、

前記表示パネルに含まれる 1 以上の画素部に共通する代表電圧 - 輝度特性を取得する第 3 ステップと、

前記代表電圧 - 輝度特性の第 1 階調域から第 2 階調域のいずれかに属する 1 階調に対応する信号電圧に前記対象となる画素部の前記第 1 の補正パラメータを加算して所定の信号電圧を得る第 4 ステップと、

前記所定の信号電圧を前記対象となる画素部に含まれる駆動素子に印加して前記対象となる画素部から発光される輝度を第 2 の測定装置を用いて測定する第 5 ステップと、

前記第 5 ステップで測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる輝度となるような第 2 の補正パラメータを求める第 6 ステップと、

前記求めた第 2 の補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第 7 ステップと、により生成され、

前記第 6 ステップにおいて、前記対象となる画素部から発光される光の輝度が前記基準輝度となる場合の電圧を演算にて求め、

前記第 2 の補正パラメータは、前記所定の信号電圧と、前記演算にて求められた電圧との比を示すゲインであり、

前記第 1 階調域に属する 1 階調に対応する信号電圧は、前記画素部で表示可能な最大階調の 10% 以上 20% 以下の階調に対応する電圧であり、

前記第 2 階調域に属する 1 階調に対応する信号電圧は、前記画素部で表示可能な最大階調の 20% 以上 100% 以下の階調に対応する電圧である、

有機 E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 表示装置の表示方法および有機 E L 表示装置に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機 E L 素子 (O L E D : O r g a n i c L i g h t E m i t t i n g D i o d e) を用いた画像表示装置 (有機 E L ディスプレイ) が知られている。この有機 E L ディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、次世代の F P D (F l a t P a n e l D i s p l a y) 候補として注目されている。

【0003】

有機 E L ディスプレイでは、通常、画素を構成する有機 E L 素子がマトリクス状に配置

10

20

30

40

50

される。複数の行電極（走査線）と複数の列電極（データ線）との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機ELディスプレイと呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ（TFT：Thin Film Transistor）を設け、このTFTに駆動トランジスタのゲートを接続し、選択した走査線を通じてこのTFTをオンさせてデータ線からデータ信号を駆動トランジスタに入力し、その駆動トランジスタによって有機EL素子を駆動するものをアクティブマトリクス型の有機ELディスプレイと呼ぶ。

10

【0005】

各行電極（走査線）を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機ELディスプレイとは異なり、アクティブマトリクス型の有機ELディスプレイでは、次の走査（選択）まで有機EL素子を発光させることが可能であるため、走査線数が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ELディスプレイでは、製造工程で生じる駆動トランジスタや有機EL素子の特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、スジやムラなどの輝度ムラが発生してしまうことがある。

【0006】

それに対して、有機ELディスプレイで発生するスジやムラを、映像信号（データ信号）を補正することにより、各画素に供給される映像信号に対応する有機EL素子の輝度を所定の基準輝度に補正する補正方法が提案されている（例えば、特許文献1）。

20

【0007】

特許文献1の補正方法では、有機ELディスプレイの画素毎に少なくとも3階調以上の輝度分布または電流分布の測定を行うことで、各画素に供給される映像信号に対応する有機EL素子の輝度を所定の基準輝度に補正するための補正パラメータであるゲイン及びオフセットを求めることができる。

【先行技術文献】

【特許文献】

30

【0008】

【特許文献1】特開2005-284172号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、従来の補正方法では、以下に説明するような問題がある。

【0010】

従来、補正パラメータの算出方法として、例えば、最小二乗法を用いて、補正パラメータであるゲイン及びオフセットを求める方法がある。この最小二乗法を用いる方法では、各画素について複数階調の輝度測定を行い、各測定で得られた各画素の輝度と代表電圧 - 輝度特性との輝度差に基づいて、所定の演算方法にてゲイン及びオフセットを求める。例としては、図1に示すように、ある画素について、電圧 $V_1 \sim V_6$ の6点での輝度 $L_1 \sim L_6$ を測定し、補正パラメータとして $V \times 1 \sim V \times 6$ を求める。

40

【0011】

しかしながら、例えば最小二乗法を用いる補正方法では、その性質上、少なくとも3階調、好ましくは5階調以上の階調数で各画素の輝度測定を行う必要があり、各画素の輝度測定を行ってから補正パラメータを求めるまでに時間がかかるという問題がある。特に、低階調側の輝度測定には非常に長い時間がかかる。その結果、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトが長くなるという問題が生じる。

【0012】

50

また、有機ELディスプレイにおいて、低階調で筋状の輝度ムラ等が発生しやすくなるという性質がある。人間の目は、高階調側での輝度差よりも低階調側での輝度差を認識しやすい。そのため、高階調側よりも低階調側の補正精度が高い方が望ましい。しかしながら、通常、代表電圧 - 輝度特性と各画素の電圧 - 輝度特性との輝度差は、高階調側になる程大きく、最小二乗法は、この高階調側での輝度差が最小となるようにゲイン及びオフセットを演算にて同時に求めることになるので、高階調側での補正誤差は小さくできるものの、低階調側での補正誤差は高階調側に比べて大きくなるという問題もある。

【0013】

本発明は、上述の事情を鑑みてなされたもので、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる有機EL表示装置の表示方法および有機EL表示装置を提供することを目的とする。

10

【課題を解決するための手段】

【0014】

上記目的を達成するために、本発明に係る有機EL表示装置の表示方法は、表示パネルを備え、前記表示パネルに用いられる所定の記憶部に補正パラメータを格納する有機EL表示装置の製造方法であって、電圧駆動の駆動素子と、前記駆動素子のゲート電極に第1電極が接続され前記駆動素子のソース電極に第2電極が接続されたコンデンサとを含む画素部を複数備えた回路基板を準備する第1ステップと、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに保持された前記対応電圧を前記対象となる画素部から第1の測定装置を用いて読み出す第2ステップと、前記読み出した対応電圧を前記対象となる画素部の第1の補正パラメータとして前記表示パネルに用いられる前記所定の記憶部に前記第1の測定装置を用いて格納する第3ステップと、前記回路基板を備え、前記回路基板に含まれる各画素部が前記駆動素子の駆動電流により発光する発光素子を有する前記表示パネルを準備する第4ステップと、前記表示パネルに含まれる1以上の画素部に共通する代表電圧 - 輝度特性を取得する第5ステップと、前記代表電圧 - 輝度特性の中階調域及び高階調域のいずれかに属する1階調に対応する信号電圧に前記対象となる画素部の前記第1の補正パラメータを加算して所定の信号電圧を得る第6ステップと、前記所定の信号電圧を、前記対象となる画素部に含まれる駆動素子に印加して、前記対象となる画素部から発光される輝度を第2の測定装置を用いて測定する第7ステップと、前記第7ステップにおいて測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを求める第8ステップと、前記求めた第2の補正パラメータを前記対象となる画素部に対応付けて前記所定の記憶部に格納する第9ステップと、を含む。

20

30

【発明の効果】

【0015】

本発明によれば、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる有機EL表示装置およびその表示方法を実現することができる。具体的には、TFT基板のV_t測定と、1階調の輝度測定との2回だけの測定によって外部補正パラメータを決定できる上、輝度測定は、高輝度部分の測定しか行わない。それにより、輝度測定のタクトを短くでき、測定タクトを非常に短くできる。

40

【図面の簡単な説明】

【0016】

【図1】図1は、補正パラメータを求める従来方法を説明するための図である。

【図2】図2は、表示パネルとして組み立てられる前の回路基板とその回路基板を測定するアレイスタの構成を示すブロック図である。

【図3】図3は、表示部の有する一画素部の回路構成を示す図である。

【図4】図4は、本発明の形態における画素部の動作を示すタイミングチャートである。

【図5】図5は、本発明の実施の形態における画素部の書き込み期間T₁₀における動作を説明するための図である。

50

【図6】図6は、本発明の実施の形態における画素部のV t h検出期間T 2 0における動作を説明するための図である。

【図7】図7は、V t h検出後に保持コンデンサに保持される電圧を説明するための図である。

【図8】図8は、本発明の実施の形態における画素部の読み出し期間T 3 0における動作を説明するための図である。

【図9】図9は、第1の補正パラメータ算出処理を説明するためのフローチャートである。

【図10】図10は、表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【図11】図11は、有機EL表示装置が備える制御回路の機能構成図である。

【図12】図12は、本実施の形態に係る制御部の機能構成図の一例を示す図である。

【図13】図13は、所定の画素部における電圧-輝度特性と、代表電圧-輝度特性とを示す図である。

【図14】図14は、本実施の形態に係る代表電圧-輝度特性、高階調域及び低階調域を説明するための図である。

【図15】図15は、本実施の形態に係る輝度測定システムにおいて第2の補正パラメータを算出する動作の一例を示すフローチャートである。

【図16】図16は、S 2 4を概念的に説明するための図である。

【図17】図17は、S 2 6を概念的に説明するための図である。

【図18】図18は、本実施の形態に係る補正パラメータ算出部5 2が第2の補正パラメータを算出する処理を説明するための図である。

【図19】図19は、第1の補正パラメータ算出処理(S 1)と、第2の補正パラメータ算出処理(S 2)とを示すフローチャートである。

【図20】図20は、本実施の形態の変形例に係る表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【図21】図21は、本実施の形態の変形例に係る補正パラメータ決定装置5 0が補正パラメータを決定する動作の一例を示すフローチャートである。

【発明を実施するための形態】

【0017】

第1の態様の有機EL表示装置の製造方法は、表示パネルを備え、前記表示パネルに用いられる所定の記憶部に補正パラメータを格納する有機EL表示装置の製造方法であって、電圧駆動の駆動素子と、前記駆動素子のゲート電極に第1電極が接続され前記駆動素子のソース電極に第2電極が接続されたコンデンサを含む画素部を複数備えた回路基板を準備する第1ステップと、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに保持された前記対応電圧を前記対象となる画素部から第1の測定装置を用いて読み出す第2ステップと、前記読み出した対応電圧を前記対象となる画素部の第1の補正パラメータとして前記表示パネルに用いられる前記所定の記憶部に前記第1の測定装置を用いて格納する第3ステップと、前記回路基板を備え、前記回路基板に含まれる各画素部が前記駆動素子の駆動電流により発光する発光素子を有する前記表示パネルを準備する第4ステップと、前記表示パネルに含まれる1以上の画素部に共通する代表電圧-輝度特性を取得する第5ステップと、前記代表電圧-輝度特性の中階調域及び高階調域のいずれかに属する1階調に対応する信号電圧に前記対象となる画素部の前記第1の補正パラメータを加算して所定の信号電圧を得る第6ステップと、前記所定の信号電圧を、前記対象となる画素部に含まれる駆動素子に印加して、前記対象となる画素部から発光される輝度を第2の測定装置を用いて測定する第7ステップと、前記第7ステップにおいて測定された前記対象となる画素部の輝度が、前記代表電圧-輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを求める第8ステップと、前記求めた第2の補正パラメータを前記対象となる画素部に対応付けて前記所定の記憶部に格納する第9ステップと、を含む。

10

20

30

40

50

【 0 0 1 8 】

本態様によると、まず、対象となる画素に含まれるコンデンサに前記駆動素子の閾値電圧を保持させ、前記コンデンサに保持された閾値電圧に対応する対応電圧を第1の測定装置を用いて求める。そして、前記求めた閾値電圧に対応する対応電圧を前記対象となる画素の第1の補正パラメータとして前記表示パネルに用いられる所定の記憶部に格納する。これにより、上述の低階調側の輝度差は前記駆動素子の閾値電圧のばらつきに影響しているため、前記対応電圧を補正パラメータとして用いることで、低階調域において各画素から発光される輝度を前記代表電圧 - 輝度特性に一致させることができる。

【 0 0 1 9 】

次に、中階調域又は高階調域に属する1階調に対応する信号電圧に前記第1の補正パラメータを加算した所定の電圧を求め、前記所定の電圧を前記対象となる画素に含まれる駆動素子に印加して1回目の輝度測定を行う。すなわち、前記駆動素子の閾値電圧に対応する対応電圧である第1の補正パラメータを、前記中階調域又は高階調域に属する1階調に対応する信号電圧に加算することにより、低階調域の輝度を前記代表電圧 - 輝度特性に一致させた状態で中階調域又は高階調域における輝度測定を行うことができる。

【 0 0 2 0 】

その後、前記対象となる画素の輝度が、前記代表電圧 - 輝度特性を表す関数に前記所定の電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを前記対象となる画素について求める。

【 0 0 2 1 】

このように、前記駆動素子の閾値電圧に対応する対応電圧を読み出して第1の補正パラメータとして用い、低階調域の輝度を前記代表電圧 - 輝度特性に一致させた状態で、高階調域における各画素の輝度を前記代表電圧 - 輝度特性が示す輝度に一致させるので、低階調域に属する所定の1階調及び他の階調域に属する所定の1階調の2階調での発光輝度を前記代表電圧 - 輝度特性に一致させることができる。その結果、人間の目で認識される表示パネルの輝度ムラを抑制することができるとともに、輝度測定を行う1階調を任意に選択することができるので、低階調域以外の所望の階調域の輝度ムラも抑制することができる。

【 0 0 2 2 】

また、1回の測定で第1の補正パラメータを求めることができ、且つ、1回の輝度測定で前記第2の補正パラメータを求めることができるので、合計2回の測定で前記第1の補正パラメータ及び第2の補正パラメータを求めることができる。その結果、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる。

【 0 0 2 3 】

第2の態様の有機EL表示装置の製造方法は、前記第8ステップにおいて、前記対象となる画素部から発光される光の輝度が前記基準輝度となる場合の電圧を演算にて求め、前記第2の補正パラメータは、前記所定の信号電圧と、前記演算にて求められた電圧との比を示すゲインである。

【 0 0 2 4 】

第3の態様の有機EL表示装置の製造方法は、前記第2の補正パラメータは、前記対象となる画素部を前記所定の信号電圧で発光させたときの輝度と、前記基準輝度との比を示すゲインである。

【 0 0 2 5 】

第4の態様の有機EL表示装置の製造方法は、前記コンデンサの第2電極は前記駆動素子のソース電極に接続され、前記複数の画素部の各々は、さらに、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に接続された第2電源線と、前記コンデンサの第1電極の電圧値を規定する第1の基準電圧を供給する第3電源線と、信号電圧を供給するためのデータ線と、前記コンデンサの第1電極と前記第3電源線との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記データ線に接続され、他方の端子が前記コンデンサの第2電極に接続され、前記データ線と前

10

20

30

40

50

記コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記コンデンサの第2電極との導通及び非導通を切り換える第3スイッチング素子と、を備え、前記第2ステップにおいて、前記第1スイッチング素子をオン状態にして前記コンデンサの第1電極に前記第1の基準電圧を印加しつつ、前記第2スイッチング素子をオン状態にして前記データ線から前記第1の基準電圧から前記駆動素子の閾値電圧を差し引いた値より低い第2の基準電圧を印加することで、前記駆動素子の閾値電圧より大きな電位差を前記コンデンサに生じさせ、前記コンデンサの電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記閾値電圧に対応する対応電圧を前記コンデンサに保持させる。

10

【0026】

本態様によると、前記駆動素子の閾値電圧に対応する対応電圧を保持させることができる。

【0027】

第5の態様の有機EL表示装置の製造方法は、前記第1電源線と前記第3電源線とは、共通の電源線である。

【0028】

本態様によると、前記駆動素子の閾値電圧に対応する対応電圧の測定を行うときに、各画素部に前記発光素子を設けない場合、前記第1電源線と前記第2電源線とを共通の電源線としてもよい。

20

【0029】

第6の態様の有機EL表示装置の製造方法は、前記第1ステップにおいて、前記回路基板に代えて、前記第4ステップで用いる前記表示パネルを準備する。

【0030】

本態様によると、前記複数の画素部の各々に前記発光素子を設けて前記閾値電圧に対応する電圧の測定を行ってもよい。

【0031】

第7の態様の有機EL表示装置の製造方法は、前記第2ステップにおいて、前記コンデンサの第1電極に前記第1の基準電圧を印加しているときに、前記発光素子の第1電極及び第2電極の間の電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように前記第1の基準電圧の電圧値を設定する。

30

【0032】

本態様によると、前記回路基板の各画素部に前記発光素子を設けた状態で前記コンデンサに前記閾値電圧に対応する対応電圧を測定する場合、前記コンデンサの第1電極に前記第1の基準電圧を印加しているときに前記発光素子が発光しないように前記第1の基準電圧の電圧値を設定する。

【0033】

第8の態様の有機EL表示装置の製造方法は、前記第2ステップにおいて、前記コンデンサに前記閾値電圧に対応する対応電圧を保持させた後、前記第2スイッチング素子をオンして、前記対応電圧に対応する電流を前記コンデンサの第2電極から前記データ線に流し、前記データ線に流した電流を前記第1の測定装置で測定することにより前記コンデンサに保持されている対応電圧を読み出す。

40

【0034】

本態様によると、前記コンデンサに前記閾値電圧に対応する対応電圧を保持させた後、前記第2スイッチング素子をオンして、前記コンデンサに保持されている電圧に対応する電流を前記データ線に流す。そして、前記データ線に流した電流を前記第1の測定装置で測定する。これにより、前記第1の測定装置で測定した電流に基づいて前記コンデンサに保持されている電圧を読み出すことができる。

【0035】

50

第9の態様の有機EL表示装置の製造方法は、前記閾値電圧に対応する対応電圧とは、その電圧値が前記閾値電圧の電圧値に比例し、且つ、前記閾値電圧の電圧値よりも小さい電圧である。

【0036】

本態様によると、前記閾値電圧に対応する電圧とは、その電圧値が前記閾値電圧の電圧値に比例し、且つ、前記閾値電圧の電圧値よりも小さい電圧である。

【0037】

このように、前記読み出す電圧の値を前記閾値電圧の値とするのではなく、前記閾値電圧の値よりも小さな電圧値とするのは、前記代表電圧 - 輝度特性の低階調域が前記閾値電圧よりも小さい電圧領域に対応しているためである。前記閾値電圧の電圧値よりも小さい値の電圧を読み出して前記第1の補正パラメータとして用いることで、前記代表電圧 - 輝度特性の低階調域での補正精度を高めることができる。

10

【0038】

第10の態様の有機EL表示装置の製造方法は、前記代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧は、各画素部で表示可能な最大階調の20%以上100%以下の階調に対応する電圧である。

【0039】

本態様によると、前記代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧として、最大階調の20%以上100%以下の階調域に属する1階調に対応する電圧を印加する。

20

【0040】

第11の態様の有機EL表示装置の製造方法は、前記代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧は、各画素部で表示可能な最大階調の30%の階調に対応する電圧である。

【0041】

本態様によると、前記代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧として、最大階調の30%の階調に対応する電圧を印加する。この場合、高階調域における補正誤差を最も抑制できる。

【0042】

第12の態様の有機EL表示装置の製造方法は、前記代表電圧 - 輝度特性の中階調域に属する1階調に対応する信号電圧は、各画素部で表示可能な最大階調の10%以上20%以下の階調に対応する電圧である。

30

【0043】

本態様によると、前記代表電圧 - 輝度特性の中階調域に属する1階調に対応する信号電圧として、最大階調の10%以上20%以下の階調域に属する1階調に対応する電圧を印加する。

【0044】

第13の態様の有機EL表示装置の製造方法は、前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの所定の画素部についての電圧 - 輝度特性である。

40

【0045】

本態様によると、前記代表電圧 - 輝度特性を、前記表示パネルに含まれる複数の画素部の任意の画素部についての電圧 - 輝度特性としてもよい。

【0046】

第14の態様の有機EL表示装置の製造方法は、前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの2以上の画素部の電圧 - 輝度特性を平均化した特性である。

【0047】

本態様によると、前記代表電圧 - 輝度特性は、前記複数の画素を含む表示パネル全体に共通して設定され、前記表示パネルに含まれる各画素の電圧 - 輝度特性を平均化して求め

50

られる。これにより、前記表示パネルに含まれる各画素の輝度が、前記表示パネル全体に共通する代表電圧 - 輝度特性となるように補正パラメータを求めるので、この補正パラメータを用いて映像信号を補正した場合、各画素から発光される光の輝度を均一にできる。

【 0 0 4 8 】

第 1 5 の態様の有機 E L 表示装置の製造方法は、前記第 5 ステップにおいて、前記表示パネルを複数の分割領域に分割し、前記分割領域毎に、前記複数の分割領域の各々に含まれる複数の画素部に共通する前記代表電圧 - 輝度特性を設定し、前記第 8 ステップにおいて、前記対象となる画素部を前記所定の信号電圧で発光させたときの輝度が、前記対象となる画素部を含む分割領域の代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような第 2 の補正パラメータを前記対象となる画素部について求める。

10

【 0 0 4 9 】

本態様によると、前記表示パネルを複数の分割領域に分割し、前記分割領域毎に、前記複数の分割領域の各々に含まれる画素に共通する前記代表電圧 - 輝度特性を設定する。そして、前記対象となる画素を前記所定の信号電圧で発光させたときの輝度が、前記対象となる画素を含む分割領域の代表電圧 - 輝度特性を表す関数に前記所定の信号電圧を入力した場合に得られる輝度となるように第 2 の補正パラメータを求める。

【 0 0 5 0 】

これにより、例えば、隣接画素間の輝度変化が激しいために輝度ムラが発生している領域のみを補正することができるので、当該隣接画素間の輝度変化が滑らかになるような補正パラメータを求めることができる。

20

【 0 0 5 1 】

第 1 6 の態様の有機 E L 表示装置の製造方法は、前記第 1 の測定装置は、アレイテストである。

【 0 0 5 2 】

第 1 7 の態様の有機 E L 表示装置の製造方法は、前記第 2 の測定装置は、イメージセンサである。

【 0 0 5 3 】

第 1 8 の態様の有機 E L 表示装置は、発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素を複数備えた表示パネルと、外部から入力される映像信号を、前記複数の画素部の各々の特性に応じて補正するための補正パラメータを前記複数の画素部の各々について記憶する記憶部と、前記複数の画素部の各々に対応する前記補正パラメータを前記記憶部から読み出し、前記読み出した補正パラメータを前記複数の画素部の各々に対応する映像信号に演算して補正信号電圧を得る制御部と、を備え、前記補正パラメータは、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに保持された前記対応電圧を前記対象となる画素部から第 1 の測定装置を用いて読み出す第 1 ステップと、前記読み出した対応電圧を前記対象となる画素部の第 1 の補正パラメータとして前記記憶部に前記第 1 の測定装置を用いて格納する第 2 ステップと、前記表示パネルに含まれる 1 以上の画素部に共通する代表電圧 - 輝度特性を取得する第 3 ステップと、前記代表電圧 - 輝度特性の中階調域から高階調域のいずれかに属する 1 階調に対応する信号電圧に前記対象となる画素部の前記第 1 の補正パラメータを加算して所定の信号電圧を得る第 4 ステップと、前記所定の信号電圧を前記対象となる画素部に含まれる駆動素子に印加して前記対象となる画素部から発光される輝度を第 2 の測定装置を用いて測定する第 5 ステップと、前記第 5 ステップで測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる輝度となるような第 2 の補正パラメータを求める第 6 ステップと、前記求めた第 2 の補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第 7 ステップと、により生成される。

30

40

50

【0054】

(実施の形態1)

以下、本発明の実施形態について、図面を用いて説明する。

【0055】

図2は、表示パネルとして組み立てられる前の回路基板とその回路基板を測定するアレイテスタ200の構成を示すブロック図である。図3は、表示部105の有する一画素部10の回路構成を示す図である。

【0056】

図2に示す回路基板は、有機EL素子D1が備えられて有機EL表示装置の表示パネル100に組み立てられる。この回路基板上には、表示部105と、走査線駆動回路11と、データ線駆動回路12と、入出力端子13とが形成されている。

10

【0057】

表示部105は、 $m \times n$ 行列状に配列された複数の画素部10を備え、外部から有機EL表示装置へ入力された輝度信号である映像信号に基づいて画像を表示する。ここで、画素部10の回路構成について図3を参照しながら詳細に説明する。

【0058】

画素部10は、図3に示すように、電流発光素子である有機EL素子D1と、駆動トランジスタT1と、スイッチングトランジスタT2と、保持容量Csと、参照トランジスタT3と、分離トランジスタT4とを備える。また、画素部10には、走査線21と、信号電圧を供給するためのデータ線20と、マージ線23と、駆動トランジスタT1のドレイン電極の電位を決定するための高電圧側電源線24と、有機EL素子D1の第2電極に接続された低電圧側電源線25と、保持コンデンサCsの第1電極の電圧値を規定する第1の基準電圧を供給する基準電圧電源線26と、リセット線27とが接続されている。

20

【0059】

有機EL素子D1は、発光素子として機能し、駆動トランジスタT1の駆動電流により発光する。有機EL素子D1は、カソードが、低電圧側電源線25に接続され、アノードが、駆動トランジスタT1のソースに接続されている。ここで、低電圧側電源線25に供給されている電圧は V_{ss} であり、例えば0(V)である。なお、図3では、画素部10に、有機EL素子D1が含まれているが、表示パネルとして組み立てられる前の回路基板の状態では、画素部10は有機EL素子D1を必ずしも備えている必要はない。

30

【0060】

駆動トランジスタT1は、有機EL素子D1に電流を流すことで有機EL素子D1を発光させる電圧駆動の駆動素子である。駆動トランジスタT1は、ゲートが、分離トランジスタT4及びスイッチングトランジスタT2を介してデータ線20に接続され、ソースが有機EL素子D1のアノードに接続され、ドレインが、高電圧側電源線24に接続されている。ここで、高電圧側電源線24に供給されている電圧は V_{dd} であり、例えば20(V)である。これにより、駆動トランジスタT1は、ゲートに供給された信号電圧(データ信号Data)を、その信号電圧(データ信号Data)に対応した信号電流に変換し、変換された信号電流を有機EL素子D1に供給する。

【0061】

保持コンデンサCsは、駆動トランジスタT1の流す電流量を決める信号電圧を保持する機能を有する。具体的には、保持コンデンサCsは、駆動トランジスタT1のソース(低電圧側電源線25)と駆動トランジスタT1のゲートとの間に接続されている。別の言い方をすると、保持コンデンサCsは、駆動トランジスタT1のゲート電極に第1電極が接続され、駆動トランジスタT1のソース電極に第2電極が接続されている。保持コンデンサCsは、例えば、スイッチングトランジスタT2がオフ状態となった後も、直前の信号電圧を維持し、継続して駆動トランジスタT1から有機EL素子D1へ駆動電流を供給させる機能を有する。なお、保持コンデンサCsは、信号電圧を、その信号電圧に静電容量を積算した電荷で保持する。

40

【0062】

50

スイッチングトランジスタT2は、一方の端子がデータ線20に接続され、他方の端子が保持コンデンサCsの第2電極に接続され、データ線20と保持コンデンサCsの第2電極との導通及び非導通を切り換える。具体的には、スイッチングトランジスタT2は、映像信号に応じた信号電圧(データ信号Data)を保持コンデンサCsに書き込むための機能を有する。スイッチングトランジスタT2は、ゲートが、走査線21に接続されており、ドレインまたはソースがデータ線20に接続されている。そして、スイッチングトランジスタT2は、データ線20の信号電圧(データ信号Data)を駆動トランジスタT1のゲートに供給するタイミングを制御する機能を有する。

【0063】

参照トランジスタT3は、保持コンデンサCsの第1電極と基準電圧電源線26との導通及び非導通を切り換える。具体的には、参照トランジスタT3は、駆動トランジスタT1の閾値電圧Vthを検出するときに駆動トランジスタT1のゲートに基準電圧(Vr)を与える機能を有する。参照トランジスタT3は、ドレインおよびソースの一方が、駆動トランジスタT1のゲートに接続され、ドレインおよびソースの他方が、参照電圧(Vr)を印加するための基準電圧電源線26に接続されている。また、参照トランジスタT3は、ゲートがリセット線27に接続されている。

【0064】

分離トランジスタT4は、一方の端子が駆動トランジスタT1のソース電極に接続され、他方の端子が保持コンデンサCsの第2電極に接続され、駆動トランジスタT1のソース電極と保持コンデンサCsの第2電極との導通及び非導通を切り換える。具体的には、分離トランジスタT4は、保持コンデンサCsに電圧を書き込む書き込み期間において保持コンデンサCsと駆動トランジスタT1とを切り離す機能を有する。分離トランジスタT4は、ドレインおよびソースの一方が、駆動トランジスタT1のソースに接続され、ドレインおよびソースの他方が、保持コンデンサCsの第2電極に接続されている。また、分離トランジスタT4は、ゲートがマージ線23と接続されている。

【0065】

なお、駆動トランジスタT1、スイッチングトランジスタT2、参照トランジスタT3及び分離トランジスタT4はそれぞれ、例えばNチャンネル薄膜トランジスタであり、エンハンスメント型トランジスタである。もちろん、チャンネル薄膜トランジスタであってもよいし、デプレッション型トランジスタであってもよい。

【0066】

以上のように画素部10は構成される。再び、図2に戻って説明を続ける。

【0067】

走査線駆動回路11は、走査線21に接続されており、画素部10のスイッチングトランジスタT2の導通・非導通を制御する機能を有する。具体的には、走査線駆動回路11は、図2において行方向に配列された画素部10に共通に接続された走査線21にそれぞれ独立に走査信号scanを供給する。

【0068】

データ線駆動回路12は、データ線20に接続されており、映像信号に応じた信号電圧(データ信号Data)を出力して、駆動トランジスタT1に流れる信号電流を決定する機能を有する。具体的には、データ線駆動回路12は、図2において列方向に配列された画素部10に共通に接続されたデータ線20にそれぞれ独立に信号電圧(データ信号Data)を供給する。

【0069】

入出力端子13は、データ線20と接続されており、所定の場合に、複数の画素部10に属する保持コンデンサCsの電荷Qを読み出すために用いられるものである。

【0070】

また、図2に示すアレイテスタ200は、第1の測定装置であって、対象となる画素部10に含まれる保持コンデンサCsから駆動トランジスタT1の閾値電圧に対応する対応電圧を読み出す。また、アレイテスタ200は、保持コンデンサCsから読み出した対応

10

20

30

40

50

電圧を、対象となる画素部 10 の第 1 の補正パラメータとして表示パネル 100 に用いられる所定の記憶部 43 に格納する。具体的には、アレイテスタ 200 は、回路基板上の複数の画素部 10 それぞれの駆動トランジスタ T1 の閾値電圧 V_{th} を測定することにより第 1 の補正パラメータを算出する。アレイテスタ 200 は、電流測定部 221 と、通信部 222 を備える。なお、記憶部 43 は、図 2 に示すように、アレイテスタ 200 の外部にあるが、内部に別途メモリを備えており、そのメモリからさらに記憶部 43 に送信されるとしてもよい。

【0071】

電流測定部 221 は、後述する所定の条件下で、回路基板上の複数の画素部 10 の電流を測定することにより、回路基板上の複数の画素部 10 に属する保持コンデンサ Cs の保持電荷 Q_{th} を測定する。ここで、保持コンデンサ Cs は、後述する所定の条件下で、駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧に保持コンデンサ Cs の静電容量 C を積算した保持電荷 Q_{th} を保持する。

10

【0072】

通信部 222 は、電流測定部 221 により測定した保持電荷 Q_{th} から算出して得た、その画素部 10 に属する駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を記憶部 43 に送信する。

【0073】

記憶部 43 は、典型的には、アレイテスタ 200 の外部にあつて、表示パネル 100 を制御する制御回路に構成されている。記憶部 43 は、通信部 222 より送信された回路基板上の複数の画素部 10 それぞれの駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を格納する。

20

【0074】

以上のように構成された回路基板とアレイテスタ 200 とを用いると、回路基板上の複数の画素部 10 それぞれに属する駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を測定することができる。

【0075】

なお、上記では、アレイテスタ 200 を用いて、表示パネル 100 として組み立てられる前の回路基板上複数の画素部 10 それぞれに属する駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を測定するとしたが、それに限らない。アレイテスタ 200 を用いて、有機 EL 素子 D1 を備えた表示パネル 100 において複数の画素部 10 それぞれに属する駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を測定するとしてもよい。

30

【0076】

また、上記では、高電圧側電源線 24 と基準電圧電源線 26 とは別の電源線としているが、駆動トランジスタ T1 の閾値電圧に対応する対応電圧の測定を行うときに、各画素部 10 に有機 EL 発光素子 D1 を設けないすなわち回路基板上の画素部 10 を測定する場合、共通の電源線としてもよい。

【0077】

次に、アレイテスタ 200 を用いて、画素部 10 に属する駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を測定する場合の測定手順について説明する。図 4 は、本発明の形態における画素部 10 の動作を示すタイミングチャートである。

40

【0078】

複数の画素部 10 のそれぞれにおいて、一定の測定期間内に、映像信号に対応した信号電圧 (データ信号 Data) を保持コンデンサ Cs に書き込む動作、駆動トランジスタ T1 の閾値電圧 V_{th} を検出する動作、及び、保持コンデンサ Cs に保持されている電荷を読み出す動作が行われる。映像信号に対応した信号電圧 (データ信号 Data) を保持コンデンサ Cs に書き込む期間を「書き込み期間 T10」、駆動トランジスタ T1 の閾値電圧 V_{th} を検出する期間を「 V_{th} 検出期間 T20」、保持コンデンサ Cs に保持されている電荷を読み出す期間を「読み出し期間 T30」として、以下、動作の詳細を説明する

50

。なお、書き込み期間 T_{10} 、 V_{th} 検出期間 T_{20} 、及び読み出し期間 T_{30} は、画素部 10 のそれぞれに対して定義されるものであり、すべての画素部 10 に対して上記 3 つの期間の位相を一致される必要はない。

【0079】

(書き込み期間 T_{10})

図 5 は、本発明の実施の形態における画素部の書き込み期間 T_{10} における動作を説明するための図である。

【0080】

書き込み期間 T_{10} の時刻 t_{12} において、まず、リセット線 27 に供給されるリセット信号 R_{reset} をハイレベルにして、参照トランジスタ T_3 をオン状態とする。すると、基準電圧電源線 26 に供給されている基準電圧 V_r が c 点 (保持コンデンサ C_s の第 1 電極) に印加される。すなわち、 c 点に基準電圧 V_r が書き込まれる。

10

【0081】

ここで、基準電圧電源線 26 は、回路基板が有機 EL 素子 D_1 を有している場合、有機 EL 素子 D_1 が発光しないように基準電圧 V_r が設定されている。具体的には、保持コンデンサ C_s の第 1 電極に第 1 の基準電圧を印加しているときに、有機 EL 素子 D_1 の第 1 電極及び第 2 電極の間の電位差が、有機 EL 素子 D_1 が発光を開始する有機 EL 素子 D_1 の閾値電圧より低い電圧となるように第 1 の基準電圧の電圧値を設定する。すなわち、回路基板の各画素部 10 に有機 EL 素子 D_1 を設けた状態で保持コンデンサ C_s に閾値電圧に対応する対応電圧を測定する場合、保持コンデンサ C_s の第 1 電極に第 1 の基準電圧を印加しているときに有機 EL 素子 D_1 が発光しないように第 1 の基準電圧の電圧値を設定する。

20

【0082】

反対に、基準電圧電源線 26 は、回路基板が有機 EL 素子 D_1 を有していない場合には、高電圧側電源線 24 と同じ電圧 V_{dd} に設定する。これは、例えば、高電圧側電源線 24 と基準電圧電源線 26 とを共通の電源線とすることにより実現できる。すなわち、駆動トランジスタ T_1 の閾値電圧に対応する対応電圧の測定を行うときに、各画素部 10 に有機 EL 素子 D_1 を設けない場合には、高電圧側電源線 24 と基準電圧電源線 26 とを共通の電源線とすることにより実現できる。

【0083】

次いで、走査線 21 に供給される走査信号 s_{scan} をハイレベルとして、スイッチングトランジスタ T_2 をオン状態とする。すると、このときデータ線 20 に供給されている映像信号に対応した信号電圧 (データ信号 d_{ata}) が b 点 (保持コンデンサ C_s の第 2 電極) に印加される。ここで、例えば、この信号電圧 (データ信号 d_{ata}) は、低電圧側電源線 25 と同じ電圧 V_{ss} に設定される。また、書き込み期間 T_{10} において、マージ線 23 に供給されるマージ信号 m_{erge} は、ローレベルであり、分離トランジスタ T_4 はオフ状態である。

30

【0084】

そのため、保持コンデンサ C_s には、 b 点と c 点での電位差 ($V_r - V_{ss}$) に対応する電圧が与えられ、その電圧が駆動トランジスタ T_1 のゲートに印加されている。なお、保持コンデンサ C_s に印加される電圧は、駆動トランジスタ T_1 の閾値電圧 V_{th} 以上の大きさとなっている。

40

【0085】

このようにして、保持コンデンサ C_s への書き込み動作が行われる。つまり、保持コンデンサ C_s は、参照トランジスタ T_3 をオン状態にして第 1 電極に第 1 の基準電圧 V_r が印加されつつ、スイッチングトランジスタ T_2 をオン状態にして、データ線 20 から第 1 の基準電圧 V_r から駆動トランジスタ T_1 の閾値電圧を差し引いた値より低い第 2 の基準電圧が印加される。それにより、保持コンデンサ C_s では、駆動トランジスタ T_1 の閾値電圧より大きな電位差が生じる書き込み動作が行われる。

【0086】

50

そして、保持コンデンサ C_s へ書き込み動作が終了、すなわち画素部 10 の書き込み期間 T_{10} が終了した時刻 t_{13} において、走査信号 S_{can} をローレベルに戻して、スイッチングトランジスタ T_2 をオフ状態とする。

【0087】

(V_{th} 検出期間 T_{20})

図6は、本発明の実施の形態における画素部の V_{th} 検出期間 T_{20} における動作を説明するための図である。

【0088】

V_{th} 検出期間 T_{20} の最初の時刻 t_{14} において、マージ線 23 に供給されるマージ信号 $merge$ を、ハイレベルにして、分離トランジスタ T_4 をオン状態にする。ここで、 V_{th} 検出期間 T_{20} において、走査線 21 に供給される走査信号 s_{can} は、ローレベルであり、スイッチングトランジスタ T_2 はオフ状態である。また、 V_{th} 検出期間 T_{20} において、リセット線 27 に供給されるリセット信号 $Reset$ は、ハイレベルであり、参照トランジスタ T_3 はオン状態である。

10

【0089】

すると、駆動トランジスタ T_1 のゲートには、基準電圧電源線 26 に供給されている基準電圧 V_r (c 点の電位) が印加されており、駆動トランジスタ T_1 はオン状態である。このとき、有機 EL 素子 D_1 は、上述したように発光しない。すなわち、保持コンデンサ C_s の第1電極に第1の基準電圧 V_r を印加しているときに、有機 EL 素子 D_1 の第1電極及び第2電極の間の電位差が、有機 EL 素子 D_1 が発光を開始する有機 EL 素子 D_1 の閾値電圧より低い電圧となるように第1の基準電圧の電圧値は設定されている。

20

【0090】

そして、 b 点 (保持コンデンサ C_s の第2電極) には、分離トランジスタ T_4 を介して、駆動トランジスタ T_1 のゲートに印加されている基準電圧 V_r に応じた高電圧側電源線 24 の電圧 V_{dd} の一部が印加され、 b 点 (保持コンデンサ C_s の第2電極) の電位が上昇する。

【0091】

次いで、例えば図4に示すように時刻 t_{18} までこのまま待機するなど、処理時間を調整することで、 b 点と c 点との電位差、すなわち保持コンデンサ C_s が保持する電圧が、駆動トランジスタ T_1 の閾値電圧 V_{th} に対応した電圧 (具体的には V_{th} より小さい電圧に対応した電圧) が残る。これは、駆動トランジスタ T_1 のゲート・ソース間の電圧 V_{gs} と閾値電圧 V_{th} (具体的には V_{th} より小さい電圧) とが等しくなった時点で駆動トランジスタ T_1 がオフ状態となるためである。すなわち、保持コンデンサ C_s では、 b 点と c 点との電位差すなわち第1電極及び第2電極間の電圧が駆動トランジスタ T_1 の閾値電圧に到達して駆動トランジスタ T_1 がオフ状態となるまでの時間を経過させることで、駆動トランジスタ T_1 の閾値電圧に対応する対応電圧を保持する。したがって、保持コンデンサ C_s は、処理時間を調整することで、駆動トランジスタ T_1 の閾値電圧 V_{th} より小さい対応電圧に比例した電荷 Q_{th} (電荷 $Q =$ 静電容量 $C \times$ 電圧) を保持する。

30

【0092】

このようにして、保持コンデンサ C_s では保持する電圧が閾値電圧 V_{th} に対応した対応電圧となる V_{th} 補償動作が行われる。

40

【0093】

そして、 V_{th} 補償動作が終了、すなわち画素部 10 の V_{th} 検出期間 T_{20} が終了した時刻 t_{18} において、マージ信号 $merge$ をローレベルに戻して、分離トランジスタ T_4 をオフ状態とする。

【0094】

ここで、 V_{th} 補償動作では、保持コンデンサ C_s が保持する電圧は、 V_{th} より小さい電圧に対応した電圧となる理由を説明する。

【0095】

図7は、 V_{th} 検出後に保持コンデンサに保持される電圧を説明するための図である。

50

ここで、図7(a)は駆動トランジスタT1と保持コンデンサCsとを抜粋して記載した図である。図7(a)では、Vth検出期間中、分離トランジスタT4はオン状態であるため、分離トランジスタT4の記載を省略している。保持コンデンサCsに印加される電圧は、駆動トランジスタT1のゲート及びソース間電圧であるため、Vgsとして説明する。

【0096】

図7(a)に示す保持コンデンサCsに、例えば駆動トランジスタT1の閾値電圧Vthより大きい電圧(VA)を印加したとする。すると、保持コンデンサCsは、保持する電荷を、駆動トランジスタT1のTF Tチャンネルを通してVdd側に放電する。そして、保持コンデンサCsの電極間電位が小さくすなわち保持コンデンサCsに印加される電圧Vgsが小さくなってくると、駆動トランジスタT1のTF Tチャンネルを流れる電流が小さくなるため、放電に時間がかかる。

10

【0097】

ここで、図7(b)に示すように、駆動トランジスタT1が、閾値電圧Vth以下では電流が流れない理想的な場合では、保持コンデンサCsの電極間の電位がVthとなると、それ以上電流が流れない。そのため、保持コンデンサCsには、駆動トランジスタT1の閾値電圧Vthが維持される。

【0098】

しかしながら、実際には駆動トランジスタT1が有するTF Tの特性にばらつきがある。そのため、図7(c)に示すように、駆動トランジスタT1は、閾値電圧Vth以下でも微小な電流が流れるため、保持コンデンサCsには、駆動トランジスタT1の閾値電圧Vth以下の電圧が保持されることになる。つまり、駆動トランジスタT1は、実際には図7(d)に示すように、電圧Vth以下で指数関数的に減少するように電流が流れる。そのため、保持コンデンサCsには、ある設定時間に対応して、Vth以下の電位が保持されることになる。

20

【0099】

したがって、Vth補償動作では、保持コンデンサCsが保持する電圧は、Vthより小さい電圧に対応した対応電圧となる。つまり、保持コンデンサCsが保持する電圧は、閾値電圧に対応する対応電圧を保持することになる。ここで、上述したように、閾値電圧に対応する対応電圧とは、電圧値が駆動トランジスタT1の閾値電圧Vthの電圧値に比例し、且つ、閾値電圧Vthの電圧値よりも小さい電圧である。これらを含めて、対応電圧と記載している。

30

【0100】

(読み出し期間T30)

図8は、本発明の実施の形態における画素部の読み出し期間T30における動作を説明するための図である。

【0101】

まず、Vth検出期間T20後、分離トランジスタT4がオフ状態とされたので、保持コンデンサCsは、電荷Qthすなわち、b点及びc点の間の電位差に応じた電荷Qthを保持している。

40

【0102】

次に、読み出し期間T30の最初の時刻t19において、走査線21に供給される走査信号scanをハイレベルとして、スイッチングトランジスタT2をオン状態とする。すると、保持コンデンサCsの第2電極(b点)とデータ線20とが接続され、保持コンデンサCsが保持している電荷Qthが、データ線20と、データ線20に接続されている入出力端子13を介してアレイテスト200(電流測定部221)により読み出される。

【0103】

具体的には、アレイテスト200(電流測定部221)は、入出力端子13を介して、電流の総和を測定することで、保持コンデンサCsが保持している電荷量Qthを読み出す。

50

【 0 1 0 4 】

これは、コンデンサにおいて、電荷量 $Q = \text{電流 } i \times \text{時間 } t$ の関係式があるからである。

【 0 1 0 5 】

このようにして、保持コンデンサ C_s に保持されている電荷を読み出す動作が行われる。つまり、保持コンデンサ C_s に閾値電圧 V_{th} に対応する対応電圧を保持させた後、スイッチングトランジスタ T_2 をオンして、対応電圧に対応する電流を保持コンデンサ C_s の第 2 電極からデータ線 20 に流し、データ線 20 に流した電流をアレイテスト 200 (電流測定部 221) で測定する。それにより保持コンデンサ C_s に保持されている対応電圧を読み出す動作が行われる。

【 0 1 0 6 】

そして、この読み出し期間 T_{30} が終了した時刻 t_{21} において、走査信号 S_{can} をローレベルに戻して、スイッチングトランジスタ T_2 をオフ状態とする。

【 0 1 0 7 】

なお、アレイテスト 200 (電流測定部 221) は、複数の画素部 10 それぞれに属する保持コンデンサ C_s が保持している電荷量 Q_{th} を、各データ線 20 から並行して読み出す。

【 0 1 0 8 】

以上のようにして、アレイテスト 200 は、画素部 10 に属する保持コンデンサ C_s が保持している電荷量 Q_{th} を測定する。

【 0 1 0 9 】

そして、アレイテスト 200 では、電流測定部 221 により読み出された保持電荷 Q_{th} から画素部 10 に属する駆動トランジスタ T_1 の閾値電圧 V_{th} (V_{th} 以下の対応電圧を含む) を算出し、通信部 222 により記憶部 43 に送信され、第 1 の補正パラメータとして格納される。

【 0 1 1 0 】

ここで、画素 V_{th} は、電荷量 $Q = \text{静電容量 } C \times \text{電圧 } V$ で示されるコンデンサの関係式により算出される。すなわち、保持コンデンサ C_s が保持している電荷量 Q_{th} から、保持コンデンサ C_s の静電容量を除算することにより、保持コンデンサ C_s が保持していた駆動トランジスタ T_1 の V_{th} (V_{th} 以下の対応電圧も含む) が算出できる。

【 0 1 1 1 】

このようにして、アレイテスト 200 は、複数の画素部 10 それぞれに属する駆動トランジスタ T_1 の閾値電圧 V_{th} (V_{th} 以下の対応電圧も含む) を測定することができる。そして、アレイテスト 200 は、測定した駆動トランジスタ T_1 の閾値電圧 V_{th} (V_{th} 以下の対応電圧も含む) を、第 1 の補正パラメータとして、記憶部 43 に格納することができる。

【 0 1 1 2 】

上述した測定手順すなわち第 1 の補正パラメータ算出処理の流れについて、図を用いて説明する。図 9 は、第 1 の補正パラメータ算出処理を説明するためのフローチャートである。

【 0 1 1 3 】

まず、電圧駆動の駆動トランジスタ T_1 と駆動トランジスタ T_1 のゲート電極に第 1 電極が接続され、駆動トランジスタ T_1 のソース電極に第 2 電極が接続された保持コンデンサ C_s とを含む画素部 10 を複数備えた回路基板を準備する (S11)。

【 0 1 1 4 】

次に、対象となる画素部 10 に含まれる保持コンデンサ C_s に駆動トランジスタ T_1 の閾値電圧に対応する対応電圧を保持させ、保持コンデンサ C_s に保持された対応電圧を対象となる画素部 10 からアレイテスト 200 を用いて読み出す (S12)。なお、アレイテスト 200 は、保持コンデンサ C_s に保持された電荷 Q_{th} を読み出し、読み出した電荷 Q_{th} から閾値電圧 V_{th} を算出するが、これを保持コンデンサ C_s に保持された対応電圧を対象となる画素部 10 からアレイテスト 200 を用いて読み出すと表現している。

10

20

30

40

50

【 0 1 1 5 】

次に、アレイスタ 2 0 0 は、読み出した対応電圧を、対象となる画素部 1 0 の第 1 の補正パラメータとして表示パネル 1 0 0 に用いられる所定の記憶部 4 3 に格納する (S 1 3)。

【 0 1 1 6 】

以上のようにして、第 1 の補正パラメータ算出処理 (S 1) は行われ、第 1 の補正パラメータが記憶部 4 3 に格納される。

【 0 1 1 7 】

なお、以上の第 1 の補正パラメータ算出処理は、各画素部 1 0 について行われる。そして、アレイスタ 2 0 0 は、各画素部 1 0 に対応させて第 1 の補正パラメータを記憶部 4 3 に格納する。

【 0 1 1 8 】

そして、記憶部 4 3 に格納された第 1 の補正パラメータを、各画素部 1 0 に供給される映像信号に対応する有機 E L 素子 D 1 の輝度を所定の基準輝度に補正するためのオフセットとして用いる。それにより、各画素部 1 0 に供給される映像信号に対応する有機 E L 素子 D 1 の輝度を所定の基準輝度に補正するための第 2 の補正パラメータとしてのゲインを求めるために各画素の輝度測定を測定する回数を少なくすることができる。

【 0 1 1 9 】

また、上述したように、駆動トランジスタ T 1 の閾値電圧に対応する電圧は、その電圧値が閾値電圧の電圧値に比例し、かつ、閾値電圧の電圧値よりも小さい電圧である。このように、読み出す電圧の値を駆動トランジスタ T 1 の閾値電圧の値ではなく、駆動トランジスタ T 1 の閾値電圧の値よりも小さな電圧値である場合には、代表電圧 - 輝度特性の低階調域が閾値電圧よりも小さい電圧領域に対応する。そして、駆動トランジスタ T 1 の閾値電圧の電圧値よりも小さい値の電圧を読み出して第 1 の補正パラメータ (オフセット) として用いることで、代表電圧 - 輝度特性の低階調域での補正精度を高めるという効果を奏する。

【 0 1 2 0 】

以下、第 1 の補正パラメータ (オフセット) を用いて、第 2 の補正パラメータであるゲインを求める方法について説明する。

【 0 1 2 1 】

図 1 0 は、表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【 0 1 2 2 】

表示パネル 1 0 0 の輝度測定は、準備された表示パネル 1 0 0 (有機 E L 表示装置 4 0 が有する表示パネル 1 0 0) に対して測定装置 6 0 を用いて行われる。そして、このシステム構成では、後述するように、輝度測定時間を短縮しつつ、表示パネル 1 0 0 の輝度ムラを低減することができる。

【 0 1 2 3 】

図 1 0 に示す輝度測定システムは、有機 E L 表示装置 4 0 と、補正パラメータ決定装置 5 0 と、測定装置 6 0 とを備え、有機 E L 表示装置 4 0 の表示パネル 1 0 0 の輝度測定を行い、第 2 の補正パラメータであるゲインを求めるためのものである。

【 0 1 2 4 】

有機 E L 表示装置 4 0 は、制御回路 4 1 と、表示パネル 1 0 0 とを備える。

【 0 1 2 5 】

表示パネル 1 0 0 は、上述したように表示部 1 0 5、走査線駆動回路 1 1 及びデータ線駆動回路 1 2 を備えており、走査線駆動回路 1 1 及びデータ線駆動回路 1 2 に入力される制御回路 4 1 からの信号に基づき、映像を表示部 1 0 5 に表示する。

【 0 1 2 6 】

制御回路 4 1 は、制御部 4 2 と、記憶部 4 3 とを備え、表示パネル 1 0 0 に表示するための映像信号を供給し、走査線駆動回路 1 1、及びデータ線駆動回路 1 2 の制御を行って表示パネル 1 0 0 に映像を表示させる機能を有する。具体的には、制御回路 4 1 は、測定

10

20

30

40

50

制御部 5 1 からの指示により、表示パネル 1 0 0 に含まれる複数の画素部 1 0 を発光させる。また、制御回路 4 1 は、補正パラメータ算出部 5 2 が算出した画素部 1 0 ごとの第 2 の補正パラメータ（ゲイン）を、さらに記憶部 4 3 に書き込む。

【 0 1 2 7 】

図 1 1 は、本実施の形態に係る記憶部が保持する補正パラメータテーブルの一例を示す図である。図 1 2 は、本実施の形態に係る制御回路の機能構成図の一例を示す図である。

【 0 1 2 8 】

記憶部 4 3 は、外部から入力される映像信号を、複数の画素部 1 0 の各々の特性に応じて補正するための補正パラメータを複数の画素部 1 0 の各々について記憶する。具体的には、記憶部 4 3 は、画素部 1 0 ごとの第 1 の補正パラメータ及び第 2 の補正パラメータを含む補正パラメータテーブル 4 3 a を記憶している。

10

【 0 1 2 9 】

補正パラメータテーブル 4 3 a は、図 1 1 に示すように、画素部 1 0 ごとの第 1 の補正パラメータ（オフセット）及び第 2 の補正パラメータ（ゲイン）で構成される補正パラメータを含むデータテーブルである。図 1 1 では、第 1 の補正パラメータは、オフセット $OS_{11} \sim OS_{mn}$ で示されている。第 2 の補正パラメータは、ゲイン $G_{11} \sim G_{mn}$ で示され、つまり、補正パラメータテーブル 4 3 a は、表示部 1 0 5（ m 行 \times n 列）のマトリクスに対応して、画素部 1 0 ごとに（ゲイン、オフセット）で構成される補正パラメータを格納している。

【 0 1 3 0 】

ここで、すなわち表示パネル 1 0 0 の輝度測定時には、上述した第 1 の補正パラメータ算出処理（S 1）が既に行われており、第 1 の補正パラメータ（オフセット）が記憶部 4 3 に格納されている。その状態で、表示パネルを輝度測定することにより第 2 の補正パラメータを算出する。そのため、図 1 2 に示すように補正パラメータテーブル 4 3 a には、第 2 の補正パラメータであるゲインを便宜上「1」として、すなわち（1、 OS_{11} ）～（1、 OS_{mn} ）として格納されている。

20

【 0 1 3 1 】

制御部 4 2 は、乗算部 4 2 1 と、加算部 4 2 2 とを備える。制御部 4 2 は、複数の画素部 1 0 の各々に対応する補正パラメータを記憶部 4 3 から読み出し、読み出した補正パラメータを複数の画素部 1 0 の各々に対応する映像信号に演算して補正信号電圧を得る。そして、制御部 4 2 は、演算して得た補正信号電圧を表示パネル 1 0 0 に出力することで、表示パネル 1 0 0 に映像が表示される。

30

【 0 1 3 2 】

具体的には、制御部 4 2 は、表示パネル 1 0 0 の輝度測定時には、複数の画素部 1 0 の各々に対応した補正パラメータであって第 2 の補正パラメータであるゲインを、便宜上「1」とされた（1、 OS_{11} ）～（1、 OS_{mn} ）を、記憶部 4 3 の補正パラメータテーブル 4 3 a から読み出す。そして、読み出した第 2 の補正パラメータ（ゲイン）に従って、複数の画素部 1 0 の各々に対応する信号電圧（ V_{data} ）に 1 倍（ゲイン値）を乗算する。乗算後の信号電圧 $1 \times V_{data}$ に、既に格納されている複数の画素部 1 0 の各々に対応する OS （オフセット値）を加算することにより補正信号電圧を得る。

40

【 0 1 3 3 】

測定装置 6 0 は、表示パネル 1 0 0 が有する複数の画素部 1 0 から発光される輝度を測定することができる測定装置である。具体的には、測定装置 6 0 は、CCD（Charge Coupled Device）イメージセンサなどのイメージセンサであり、1 回の撮像で、表示パネル 1 0 0 の表示部 1 0 5 が有する全ての画素部 1 0 の輝度を高精度で測定することができる。なお、測定装置 6 0 は、イメージセンサに限定されず、表示部 1 0 5 の画素部 1 0 の輝度を測定することができるのであればどのような測定装置であってもよい。

【 0 1 3 4 】

補正パラメータ決定装置 5 0 は、測定制御部 5 1 及び補正パラメータ算出部 5 2 を備え

50

る。補正パラメータ決定装置 50 は、測定装置 60 が測定した各画素部 10 の輝度に基づき、表示パネル 100 の表示部 105 が有する複数の画素部 10 の輝度が基準輝度となるように補正する第 2 の補正パラメータ（ゲイン）を決定する装置である。また、補正パラメータ決定装置 50 は、決定した第 2 の補正パラメータ（ゲイン）を有機 EL 表示装置 40 の制御回路 41 に出力する。ここで、基準輝度は、代表電圧 - 輝度特性を表す関数に所定の電圧を入力した場合に得られる輝度である。

【0135】

測定制御部 51 は、表示パネル 100 に含まれる複数の画素部 10 から発光される輝度を測定する処理部である。

【0136】

具体的には、測定制御部 51 は、まず、表示パネル 100 に含まれる 1 以上の画素部 10 に共通する代表電圧 - 輝度特性を表す関数を取得する。ここで、代表電圧 - 輝度特性は、輝度を均一化するための基準となる電圧 - 輝度特性である。例えば、この代表電圧 - 輝度特性は、表示パネル 100 に含まれる複数の画素部 10 のうちの所定の 1 の画素部 10 についての電圧 - 輝度特性である。また、例えば、この代表電圧 - 輝度特性は、表示パネル 100 に含まれる複数の画素部 10 のうちの 2 以上の画素部 10 についての電圧 - 輝度特性を平均化した電圧 - 輝度特性である。なお、この場合、表示パネル 100 に含まれる各画素部 10 の輝度が、表示パネル 100 全体に共通する代表電圧 - 輝度特性となるように補正パラメータを求めるので、この補正パラメータを用いて映像信号を補正した場合、各画素部 10 から発光される光の輝度を均一にできるという効果を奏する。また、代表電圧 - 輝度特性を表す関数とは、駆動トランジスタ T1 に供給される信号電圧と、有機 EL 素子 D1 により対象の画素部 10 から発光される輝度との関係を表す関数である。なお、代表電圧 - 輝度特性を表す関数は、別途の測定等により予め定められているとしている。

【0137】

また、測定制御部 51 は、制御回路 41 に、表示パネル 100 に含まれる複数の画素部 10 を発光させ、当該複数の画素部 10 から発光される輝度を、測定装置 60 に測定させることで、当該輝度を取得する。

【0138】

具体的には、測定制御部 51 は、当該代表電圧 - 輝度特性の中階調域及び高階調域のいずれかに属する 1 階調に対応する信号電圧に対象となる画素部 10 の第 1 の補正パラメータを加算して得た所定の信号電圧を、複数の画素部 10 の各々に含まれる駆動素子である駆動トランジスタ T1 に印加し、複数の画素部 10 から発光される輝度を、測定装置 60 を用いて測定することで、当該輝度を取得する。

【0139】

ここで、測定制御部 51 が、当該代表電圧 - 輝度特性の中階調域及び高階調域のいずれかに属する 1 階調に対応する信号電圧を測定する理由について説明する。図 13 は、所定の画素部における電圧 - 輝度特性と、代表電圧 - 輝度特性とを示す図である。図 13 (a) は、所定の画素部 10 における電圧 - 輝度特性を示しており、図 13 (b) は、所定の画素部 10 において、上述した第 1 の補正パラメータ算出処理 (S1) により算出された駆動トランジスタ T1 の閾値電圧 V_{th} に対応する対応電圧を第 1 の補正パラメータ（オフセット）として加算された場合の電圧 - 輝度特性を示している。

【0140】

図 13 (b) に示されるように、第 1 の補正パラメータ（オフセット）が加算された場合、代表電圧 - 輝度特性の低階調域では、所定の画素部 10 における電圧 - 輝度特性と代表電圧 - 輝度特性とは近い特性を示している。つまり、複数の画素部 10 の電圧 - 輝度特性は、第 1 の補正パラメータ（オフセット）を加算した電圧で、輝度を表示することで低階調域を代表電圧 - 輝度特性に合わせた状態である。一方、代表電圧 - 輝度特性の高輝度域では、所定の画素部 10 における電圧 - 輝度特性と代表電圧 - 輝度特性とは、近い特性を示していない。つまり、代表電圧 - 輝度特性の高輝度域では、両者の特性にギャップがあり、合っていない状態である。

10

20

30

40

50

【 0 1 4 1 】

したがって、代表電圧 - 輝度特性の領域のうち、低階調域に属する 1 階調に対応する信号電圧を測定しても、近い特性を示しているので効果は薄い。しかし、測定制御部 5 1 が、代表電圧 - 輝度特性の領域のうち、中階調域及び高階調域のいずれかに属する 1 階調に対応する信号電圧を測定し、ゲインを算出する方が効果的である。つまり、代表電圧 - 輝度特性において、高低階調域のゲインを求めるだけで、低階調域だけでなく高低階調域でも特性を近づけることができるため効果的である。

【 0 1 4 2 】

補正パラメータ算出部 5 2 は、測定制御部 5 1 が取得した輝度と、代表電圧 - 輝度特性を表す関数とを用いて、対象となる画素について第 2 の補正パラメータ (ゲイン) を算出する。補正パラメータ算出部 5 2 は、算出した第 2 の補正パラメータ (ゲイン) を制御回路 4 1 に出力する。そして、制御回路 4 1 は、その第 2 の補正パラメータ (ゲイン) を記憶部 4 3 に記憶する。

10

【 0 1 4 3 】

具体的には、補正パラメータ算出部 5 2 は、測定制御部 5 1 が取得した輝度、すなわち対象となる画素部 1 0 を所定の信号電圧で発光させたときの輝度が、代表電圧 - 輝度特性を表す関数に所定の信号電圧を入力した場合に得られる輝度となる場合の電圧を演算にて求め、当該所定の電圧と、演算にて求めた電圧との比を示す第 2 の補正パラメータ (ゲイン) を算出する。つまり、第 2 の補正パラメータ (ゲイン) は、対象となる画素部 1 0 を所定の信号電圧で発光させたときの輝度を代表電圧 - 輝度特性を表す関数に入力した場合

20

【 0 1 4 4 】

なお、第 2 の補正パラメータ (ゲイン) は、対象となる画素部 1 0 を所定の電圧で発光させたときの輝度と、所定の信号電圧を入力した場合に得られる輝度 (基準輝度) との比として算出されてもよい。

【 0 1 4 5 】

また、補正パラメータ算出部 5 2 は、有機 EL 素子 D 1 が発光する赤色、緑色、及び青色の各色について、第 2 の補正パラメータを求める。

【 0 1 4 6 】

ここで、代表電圧 - 輝度特性、高階調域及び低階調域について、説明する。

30

【 0 1 4 7 】

図 1 4 は、本実施の形態に係る代表電圧 - 輝度特性、高階調域及び低階調域を説明するための図である。

【 0 1 4 8 】

図 1 4 (a) に示すように、代表電圧 - 輝度特性は、画素部 1 0 から発光される輝度が、駆動トランジスタ T 1 に供給される電圧の 乗 (例えば、 $= 2.2$) に比例する曲線で示される特性である。

【 0 1 4 9 】

そして、表示パネル 1 0 0 に含まれる各画素部 1 0 は、それぞれ異なる電圧 - 輝度特性を有している。このため、本実施の形態では、代表電圧 - 輝度特性は、表示パネル 1 0 0 に含まれる複数の画素部 1 0 のうちの任意の一画素についての電圧 - 輝度特性であることとする。これにより、容易に、代表電圧 - 輝度特性を表す関数を取得することができる。

40

【 0 1 5 0 】

なお、代表電圧 - 輝度特性は、複数の画素部 1 0 を含む表示パネル 1 0 0 全体に共通して設定される特性であって、表示パネル 1 0 0 に含まれる各画素部 1 0 の電圧 - 輝度特性を平均化した特性であることにしてもよい。この場合、表示パネル 1 0 0 に含まれる各画素 1 0 の輝度が、表示パネル 1 0 0 全体に共通する代表電圧 - 輝度特性となるように補正パラメータを求めるので、この補正パラメータを用いて映像信号を補正した場合、各画素 1 0 から発光される光の輝度を均一にできる。

【 0 1 5 1 】

50

また、図14(b)は、人間の視感度に応じた代表電圧 - 輝度特性を示している。つまり、人間の目はLOG関数に近い感度を有しているため、人間の視感度に応じた代表電圧 - 輝度特性は、輝度がLOG関数の曲線で示される特性となる。

【0152】

このため、人間の目は、高階調では輝度ムラを認識し難く、低階調では輝度ムラを認識し易いことから、人間の視感度に合わせては、高階調域の幅を大きく、低階調域の幅を小さく設定しておくことが好ましい。

【0153】

したがって、代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧は、好ましくは、各画素部10で表示可能な最大階調の20%以上100%以下の階調に対応する電圧であり、さらに好ましくは、最大階調の30%の階調に対応する電圧である。なぜなら、高階調域における補正誤差を最も抑制できるからである。

【0154】

また、代表電圧 - 輝度特性の中階調域に属する1階調に対応する信号電圧は、好ましくは、各画素部10で表示可能な最大階調の10%以上20%以下の階調に対応する電圧である。

【0155】

なお、代表電圧 - 輝度特性の低階調域に属する1階調とは、好ましくは、各画素部10で表示可能な最大階調の0%以上10%以下の階調である。また、各画素部10で発光される最大階調の0.2%以下の階調は人間の目では視認できないため、代表電圧 - 輝度特性の低階調域に属する1階調は、さらに好ましくは、最大階調の0.2%以上10%以下の階調である。

【0156】

次に、第2の補正パラメータ算出処理の流れ(測定手順)について、図を用いて説明する。図15は、本実施の形態に係る輝度測定システムにおいて第2の補正パラメータを算出する動作の一例を示すフローチャートである。図16は、S24を概念的に説明するための図であり、図17は、S26を概念的に説明するための図である。

【0157】

まず、上述の回路基板を備え、当該回路基板に含まれる画素部10がその駆動トランジスタT1の駆動電流により発光する有機EL素子D1を有する表示パネル100(有機EL表示装置40)が準備される(S21)。

【0158】

次に、測定制御部51は、表示パネル100に含まれる1以上の画素部10に共通する代表電圧 - 輝度特性を表す関数を取得する(S22)。

【0159】

次に、測定制御部51は、制御回路41に、表示パネル100に含まれる複数の画素部10に、代表電圧 - 輝度特性の中階調域から高階調域のいずれかに属する1階調に対応する信号電圧を印加させる。制御回路41において、制御部42は、その信号電圧に対象となる画素部10の第1の補正パラメータ(オフセット)を記憶部43より取得し、加算して所定の信号電圧を得る(S24)。なお、これは、図16に示すように、第1の補正パラメータ(オフセット)を加算した所定の信号電圧で、対象となる複数の画素部10の輝度を表示すると、その電圧 - 輝度特性は、低階調域において代表電圧 - 輝度特性と合わせた状態を表示することができるためである。

【0160】

そして、制御回路41は、当該所定の信号電圧を対象となる画素部10に含まれる駆動トランジスタT1に印加する。

【0161】

次に、測定制御部51は、表示パネル100に含まれる対象となる画素部10から発光される輝度を、測定装置60を用いて測定して取得する(S25)。つまり、測定制御部51は、制御回路41に、複数の画素部10の各々に含まれる駆動トランジスタT1に、

10

20

30

40

50

第1の補正パラメータ（オフセット）が加算された所定の信号電圧を印加させ、複数の画素部10から発光される輝度を、測定装置60に測定させることで、当該輝度を取得する。

【0162】

次に、補正パラメータ算出部52は、測定制御部51が取得した輝度と代表電圧 - 輝度特性を表す関数とを用いて、第2の補正パラメータ（ゲイン）を算出する（S26）。具体的には、補正パラメータ算出部52は、S25で測定され取得された対象となる画素部10の輝度が、代表電圧 - 輝度特性に所定の信号電圧を入力した場合に得られる輝度となるような第2の補正パラメータを求める。ここで、例えば図17に示すように、対象となる複数の画素部10の低階調域では、代表電圧 - 輝度特性と合っているが、中階調域から高階調域では、合っていない。そのため、代表電圧 - 輝度特性の中階調域から高階調域のいずれかに属する1階調に対応する信号電圧（図中のV2）において、対象となる複数の画素部10の輝度と、代表電圧 - 輝度特性における輝度との比である輝度比から第2の補正パラメータ（ゲイン）を算出する。なお、補正パラメータ算出部52が第2の補正パラメータを算出する処理の詳細については、後述する。

10

【0163】

そして、補正パラメータ算出部52は、算出した第2の補正パラメータ（ゲイン）を対象となる画素部10に対応付けて記憶部43に格納する（S27）。具体的には、補正パラメータ算出部52は、算出した第2の補正パラメータ（ゲイン）を対象となる画素部10に対応付けて制御回路41に送信し、制御回路41は、受信した第2の補正パラメータを記憶部43に格納する。

20

【0164】

以上のようにして、輝度測定システムにおいて第2の補正パラメータを算出する第2の補正パラメータ算出処理（S2）は行われる。

【0165】

なお、以上の処理は、有機EL素子D1が発光する赤色、緑色、及び青色の各色について行われる。つまり、測定制御部51は、当該赤色、緑色、及び青色の各色について、複数の画素部10の所定の電圧での輝度を測定し、取得する。そして、補正パラメータ算出部52は、当該赤色、緑色、及び青色の各色について、第2の補正パラメータを求める。そして、補正パラメータ算出部52は、当該赤色、緑色、及び青色の各色について、算出した第2の補正パラメータを制御回路41に出力し、制御回路41に、当該第2の補正パラメータを記憶部43に書き込ませる。これにより、赤色、緑色、及び青色の各色について、輝度が均一になるように補正を行うことができる。

30

【0166】

また、補正パラメータが記憶部43に書き込まれた有機EL表示装置40では、制御回路41は、外部から入力された映像信号に対して記憶部43から複数の画素部10の各々に対応する補正パラメータを読み出して、複数の画素部10の各々に対応する映像信号を補正する。そして、制御回路41は、補正した映像信号に基づいて、走査線駆動回路11とデータ線駆動回路12とを制御し、表示パネル100に映像を表示させる。

【0167】

図18は、本実施の形態に係る補正パラメータ算出部52が第2の補正パラメータを算出する処理を説明するための図である。なお、図18に示した曲線Aは、代表電圧 - 輝度特性を示すグラフであり、曲線Bは、対象となる画素部10の電圧 - 輝度特性を示すグラフである。

40

【0168】

補正パラメータ算出部52は、対象となる画素部10を所定の信号電圧で発光させたときの輝度が、代表電圧 - 輝度特性を表す関数に所定の信号電圧を入力した場合に得られる輝度（基準輝度）となるような第2の補正パラメータを、対象となる画素部10について求める。つまり、補正パラメータ算出部52は、図18に示すように、対象となる画素部10についての電圧 - 輝度特性を示す曲線Bが、代表電圧 - 輝度特性を示す曲線Aに近付

50

くように補正する第2の補正パラメータであるゲインを算出する。

【0169】

具体的には、まず、補正パラメータ算出部52は、代表電圧 - 輝度特性を表す関数に対象となる画素部10を所定の信号電圧で発光させたときの輝度を入力した場合に得られる電圧であるゲイン算出用電圧を算出する。補正パラメータ算出部52は、図18に示すように、対象となる画素部10を所定の信号電圧 V_{data_h} で発光させたときの輝度 L_h を、曲線Aに入力した場合に得られる電圧であるゲイン算出用電圧 V_{data_hk} を算出する。

【0170】

次に、補正パラメータ算出部52は、所定の信号電圧とゲイン算出用電圧とを用いて、第2の補正パラメータとしてゲインを算出する。具体的には、補正パラメータ算出部52は、所定の信号電圧 V_{data_h} とゲイン算出用電圧 V_{data_hk} とを用いて、以下の式により、ゲイン G を算出する。

【0171】

$$V_h = V_{data_hk} - V_{data_h} \quad (\text{式1})$$

$$G = \{ 1 - V_h / (V_{data_h} + V_h) \} \quad (\text{式2})$$

【0172】

つまり、ゲイン G は、所定の信号電圧 V_{data_h} のゲイン算出用電圧 V_{data_hk} に対する比を示した数値である。

【0173】

なお、補正パラメータ算出部52は、上記以外の方法でゲイン G を算出してもよく、例えば、図18に示された輝度 L_h と第1の基準輝度との輝度差 L_h と、曲線Aの傾き m_h とを用いて、 V_h を算出することにより、ゲイン G を算出することにもよい。

【0174】

そして、補正パラメータ算出部52は、第2の補正パラメータであるゲインを有機EL表示装置40が有する記憶部43に記憶させる。具体的には、補正パラメータ算出部52は、第2の補正パラメータを制御回路41に出力することで、制御回路41に第2の補正パラメータを記憶部43に書き込ませ、補正パラメータテーブル43aを更新させる。

【0175】

以上により、補正パラメータ算出部52が第1の補正パラメータを算出する処理(図15のS26)は、終了する。

【0176】

以上、本発明によれば、図19に示すように、上述した第1の補正パラメータ算出処理(S1)と、第2の補正パラメータ算出処理(S2)とを行うことにより、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる有機EL表示装置およびその表示方法を実現することができる。

【0177】

このように、本発明に係る有機EL表示装置およびその表示方法によれば、まず、対象となる画素部10に含まれる保持コンデンサ C_s に駆動トランジスタ T_1 の閾値電圧を保持させ、保持コンデンサ C_s に保持された閾値電圧を、アレイスタ200を用いて求める。そして、求めた閾値電圧に対応する対応電圧を対象となる画素部10の第1の補正パラメータとして表示パネル100に用いられる所定の記憶部43に格納する。上述の低階調側の輝度差は駆動トランジスタ T_1 の閾値電圧のばらつきに影響しているものの、閾値電圧に対応する対応電圧をオフセット(第1の補正パラメータ)として用いることで、低階調域において各画素部10から発光される輝度を代表電圧 - 輝度特性に一致させることができる。次に、中階調域又は高階調域に属する1階調に対応する信号電圧に第1の補正パラメータを加算した所定の電圧を求め、所定の電圧を対象となる画素部10に含まれる駆動トランジスタ T_1 に印加して1回目の輝度測定を行う。即ち、駆動トランジスタ T_1 の閾値電圧に対応する対応電圧である第1の補正パラメータを、中階調域又は高階調域に属する1階調に対応する信号電圧に加算することにより、低階調域の輝度を代表電圧 - 輝

10

20

30

40

50

度特性に一致させた状態で中階調域又は高階調域における輝度測定を行うことができる。そして対象となる画素部10の輝度が、代表電圧 - 輝度特性を表す関数に前記所定の電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを対象となる画素部10について求める。

【0178】

したがって、上述のように駆動トランジスタT1の閾値電圧に対応する対応電圧を読み出して第1の補正パラメータとして用い、低階調域の輝度を代表電圧 - 輝度特性に一致させた状態で、高階調域における各画素部10の輝度を代表電圧 - 輝度特性が示す輝度に一致させる。それにより、低階調域に属する所定の1階調及び他の階調域に属する所定の1階調の2階調での発光輝度を代表電圧 - 輝度特性に一致させることができる。その結果、人間の目で認識される表示パネル100の輝度ムラを抑制することができるのと同時に、輝度測定を行う1階調を任意に選択することができるので、低階調域以外の所望の階調域の輝度ムラも抑制することができる。

10

【0179】

また、1回の測定で第1の補正パラメータ(オフセット)を求めることができ、且つ、1回の輝度測定で第2の補正パラメータ(ゲイン)を求めることができるので、合計2回の測定で第1の補正パラメータ及び第2の補正パラメータを求めることができる。その結果、各画素部10の輝度測定を行ってから補正パラメータ(ゲイン、オフセット)を求めるまでの測定タクトを短縮できるという効果を奏する。

【0180】

(変形例)

上記実施の形態では、表示パネル100に含まれる複数の画素部10について、第2の補正パラメータ(ゲイン)を決定することとしたがそれに限らない。表示パネル100を複数の分割領域に分割し、当該分割領域ごとに、第2の補正パラメータを決定するとしてもよい。

20

【0181】

図20は、本実施の形態の変形例に係る表示パネルの輝度測定時の輝度測定システムの構成を示す図である。なお、制御回路41、表示パネル100及び測定装置60は、図10に示された制御回路41、表示パネル100及び測定装置60と同じ機能を有するため、詳細な説明は省略する。

30

【0182】

補正パラメータ決定装置50は、測定制御部51及び補正パラメータ算出部52の他に、領域分割部53を備える。

【0183】

領域分割部53は、表示パネル100を複数の分割領域に分割し、当該分割領域ごとに処理を行うよう、測定制御部51及び補正パラメータ算出部52に指示を与える。

【0184】

測定制御部51は、領域分割部の指示に従い、当該分割領域ごとに、複数の分割領域の各々に含まれる複数の画素部10に共通する代表電圧 - 輝度特性を表す関数を取得する。

【0185】

補正パラメータ算出部52は、領域分割部53の指示に従い、測定制御部51が測定した所定の分割領域に含まれる画素部10を所定の信号電圧で発光させたときの輝度が、当該所定の分割領域の代表電圧 - 輝度特性を表す関数に所定の信号電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを求める。また、補正パラメータ算出部52は、領域分割部53の指示に従い、測定制御部51が測定した所定の分割領域に含まれる画素部10を所定の信号電圧で発光させたときの輝度が、当該所定の分割領域の代表電圧 - 輝度特性を表す関数に所定の信号電圧を入力した場合に得られる基準輝度となるような第2の補正パラメータを求める。

40

【0186】

図21は、本実施の形態の変形例に係る補正パラメータ決定装置50が補正パラメータ

50

を決定する動作の一例を示すフローチャートである。

【0187】

まず、表示パネル100（有機EL表示装置40）が準備される（S31）。なお、詳細は、図15のS21と同様であるので、説明を省略する。

【0188】

次に、領域分割部53は、表示パネル100を複数の分割領域に分割する（S32）。ここで、この領域分割部が分割する分割領域の数は特に限定されないが、例えば、領域分割部は、表示パネル100を縦16個×横26個の分割領域に分割する。

【0189】

次に、測定制御部51は、分割領域毎に、複数の分割領域の各々に含まれる複数の画素部に共通する代表電圧・輝度特性を表す関数を取得する（S33）。 10

【0190】

次に、測定制御部51は、所定の信号電圧を得る（S34）。なお、詳細は、S24と同様であるので、説明を省略する。

【0191】

次に、測定制御部51は、全ての分割領域に含まれる複数の画素部10の所定の信号電圧での輝度を測定装置60を用いて測定し、取得する（S35）。ここで、測定制御部51は、全ての分割領域に含まれる複数の画素部10を所定の信号電圧で同時に発光させることで、当該複数の画素部10の輝度を同時に取得する。 20

【0192】

次に、補正パラメータ算出部52は、全ての分割領域に含まれる複数の画素部10について、第2の補正パラメータ（ゲイン）を算出する（S36）。このように、対象となる画素部10を所定の信号電圧で発光させたときの輝度が、対象となる画素部10を含む分割領域の代表電圧・輝度特性に所定の信号電圧を入力した場合に得られる輝度となるような第2の補正パラメータを対象となる画素部10について算出する。 30

【0193】

そして、補正パラメータ算出部52は、算出した第2の補正パラメータ（ゲイン）を対象となる画素部10に対応付けて記憶部43に格納する（S37）。 40

【0194】

このように、表示パネル100を複数の分割領域に分割し、分割領域毎に、複数の分割領域の各々に含まれる画素部10に共通する代表電圧・輝度特性を設定する。そして、対象となる画素部10を所定の信号電圧で発光させたときの輝度が、対象となる画素部10を含む分割領域の代表電圧・輝度特性を表す関数に所定の信号電圧を入力した場合に得られる輝度となるように第2の補正パラメータを求める。これにより、例えば、隣接画素間の輝度変化が激しいために輝度ムラが発生している領域のみを補正することができるので、当該隣接画素間の輝度変化が滑らかになるような第2の補正パラメータを求めることができる。 50

【0195】

以上、本発明の有機EL表示装置の表示方法および有機EL表示装置について、実施の形態に基づいて説明したが、本発明は、この実施の形態に限定されるものではない。本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したもののや、異なる実施の形態における構成要素を組み合わせる構築される形態も、本発明の範囲内に含まれる。 60

【産業上の利用可能性】

【0196】

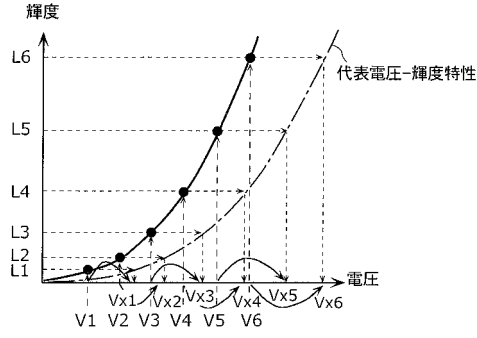
本発明は、特に有機EL表示装置を内蔵する有機ELフラットパネルディスプレイの製造方法に有用であり、測定時間を短縮しつつ、表示パネルの輝度ムラを低減することができる有機EL表示装置の製造方法等として用いるのに最適である。

【符号の説明】

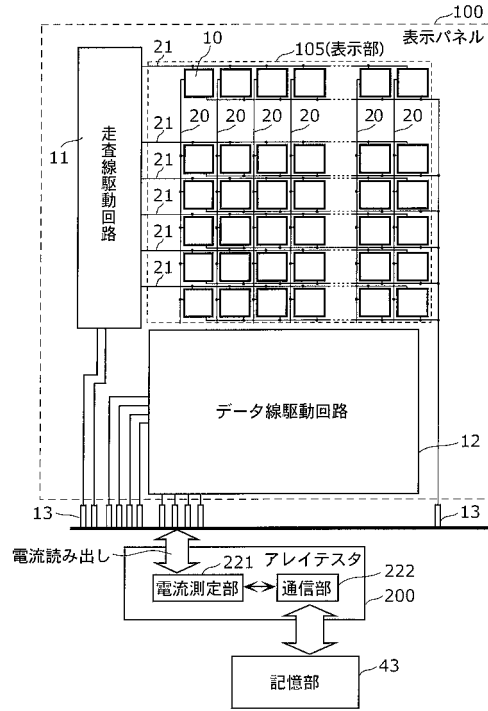
【0197】

| | | |
|-------|-------------|----|
| 1 0 | 画素部 | |
| 1 1 | 走査線駆動回路 | |
| 1 2 | データ線駆動回路 | |
| 1 3 | 入出力端子 | |
| 2 0 | データ線 | |
| 2 1 | 走査線 | |
| 2 3 | マージ線 | |
| 2 4 | 高電圧側電源線 | |
| 2 5 | 低電圧側電源線 | |
| 2 6 | 基準電圧電源線 | 10 |
| 2 7 | リセット線 | |
| 4 0 | 有機 E L 表示装置 | |
| 4 1 | 制御回路 | |
| 4 2 | 制御部 | |
| 4 3 | 記憶部 | |
| 4 3 a | 補正パラメータテーブル | |
| 5 0 | 補正パラメータ決定装置 | |
| 5 1 | 測定制御部 | |
| 5 2 | 補正パラメータ算出部 | |
| 5 3 | 領域分割部 | 20 |
| 6 0 | 測定装置 | |
| 1 0 0 | 表示パネル | |
| 1 0 5 | 表示部 | |
| 2 0 0 | アレイテスタ | |
| 2 2 1 | 電流測定部 | |
| 2 2 2 | 通信部 | |
| 4 2 1 | 乗算部 | |
| 4 2 2 | 加算部 | |

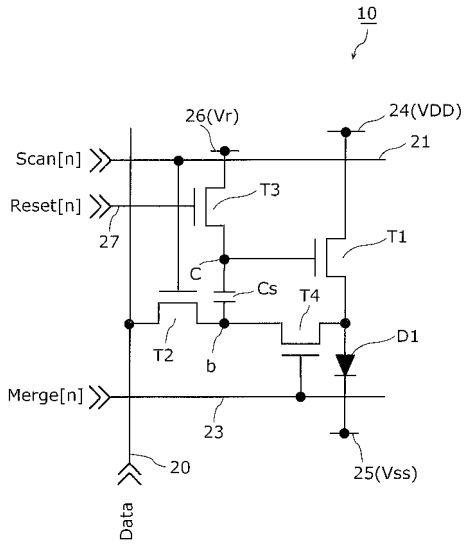
【図1】



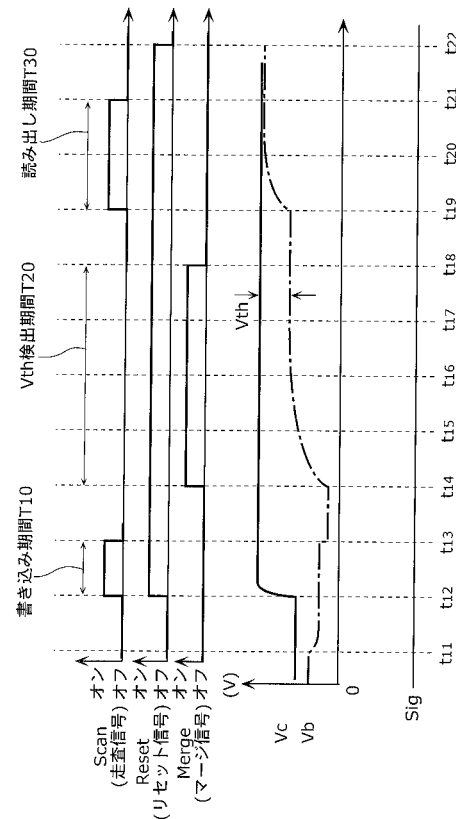
【図2】



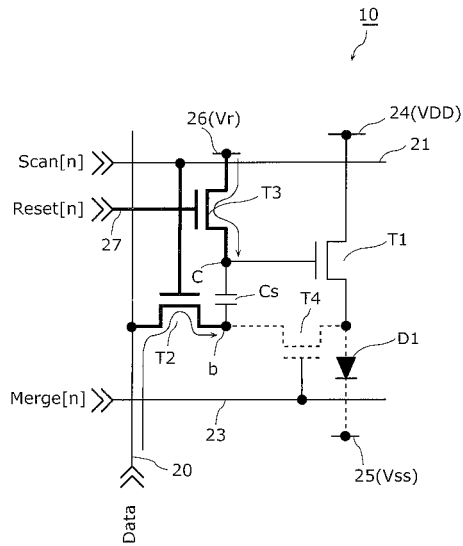
【図3】



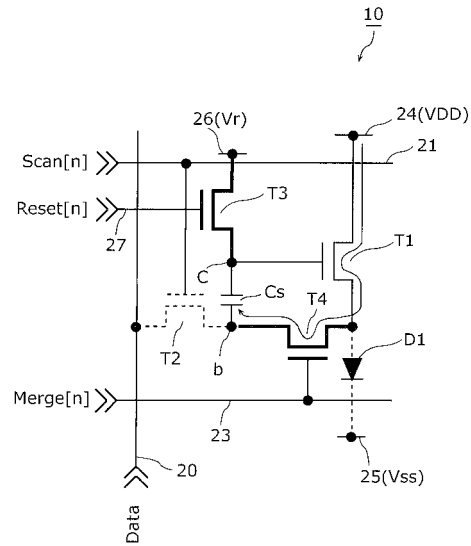
【図4】



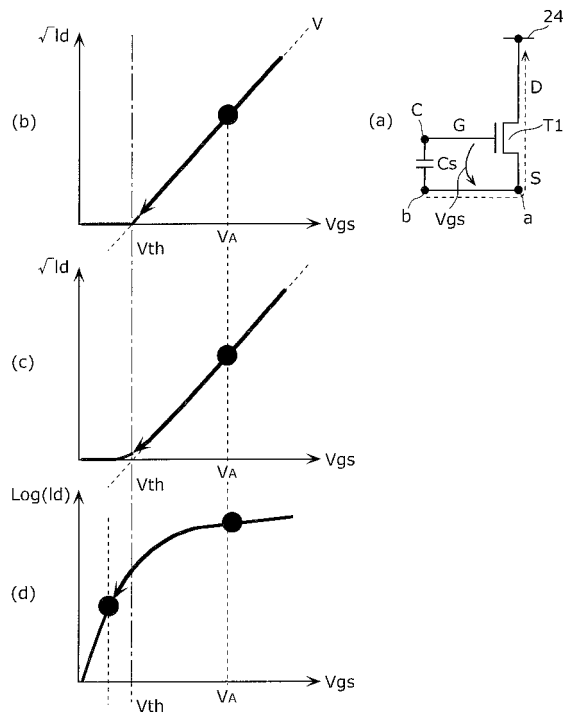
【 図 5 】



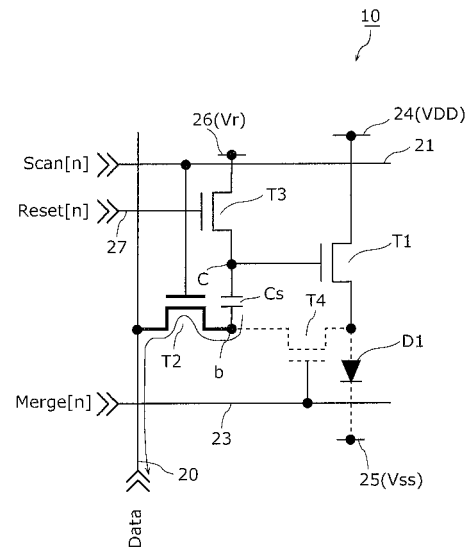
【 図 6 】



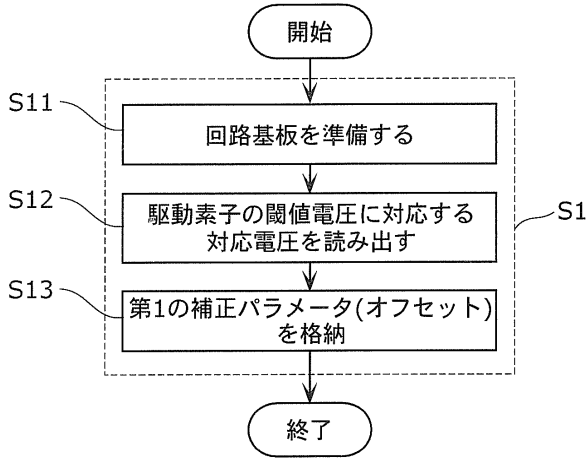
【 図 7 】



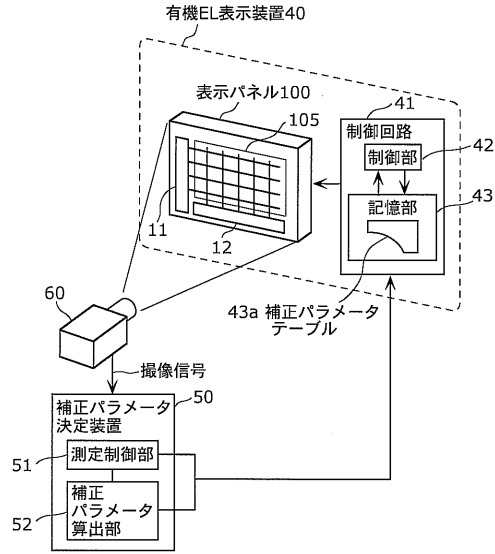
【 図 8 】



【図9】



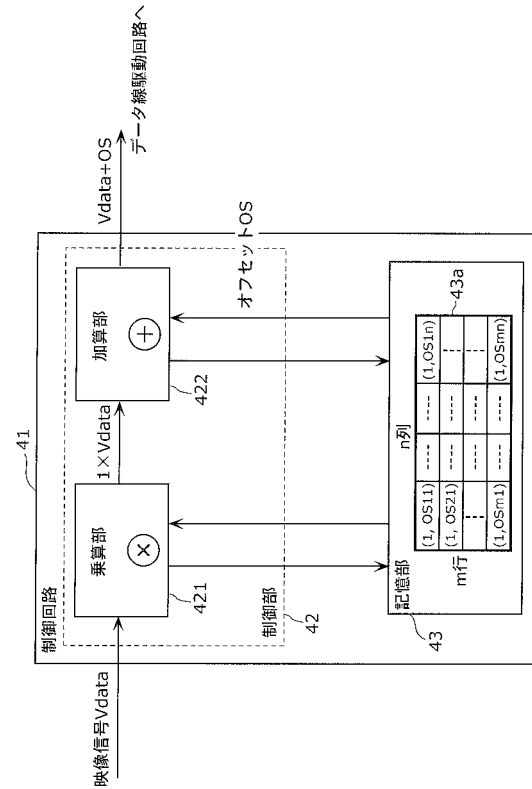
【図10】



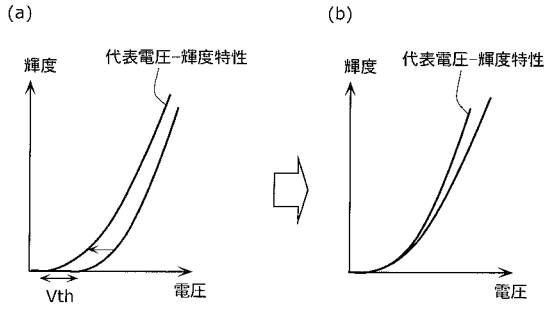
【図11】

| | | | | |
|-----|-------------|-------------|-----|-------------|
| | | (G1n, OS1n) | | |
| | ... | (G2n, OS2n) | | |
| | ... | (G3n, OS3n) | | |
| | ... | ... | | |
| | ... | (Gmn, OSmn) | | |
| 43a | (G11, OS11) | (G12, OS12) | ... | (G1n, OS1n) |
| | (G21, OS21) | (G22, OS22) | ... | (G2n, OS2n) |
| | (G31, OS31) | (G32, OS32) | ... | (G3n, OS3n) |
| | ... | ... | ... | ... |
| | (Gm1, OSm1) | (Gm2, OSm2) | ... | (Gmn, OSmn) |

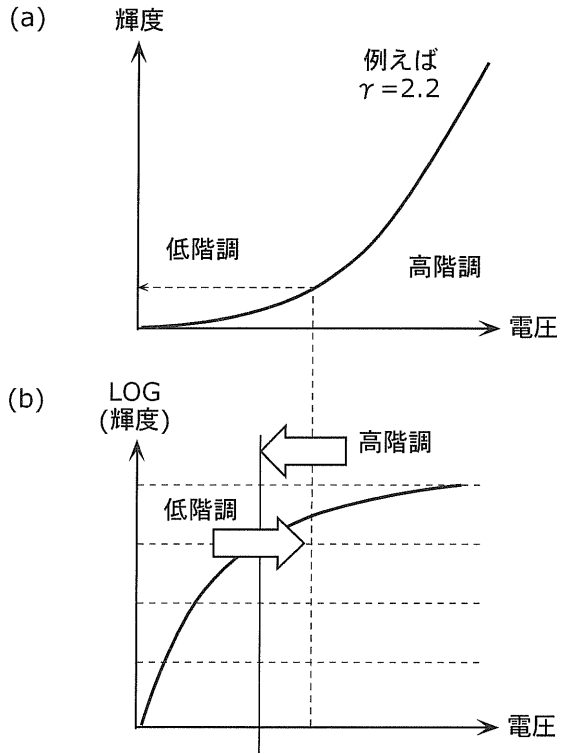
【図12】



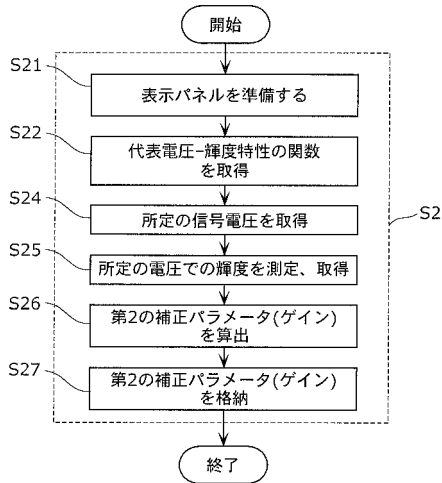
【図13】



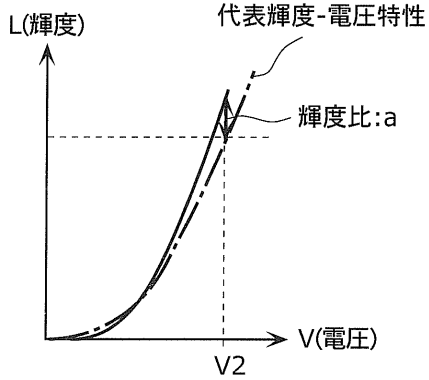
【図14】



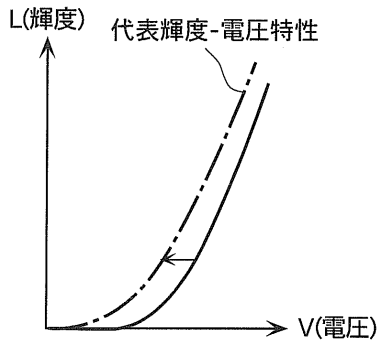
【図15】



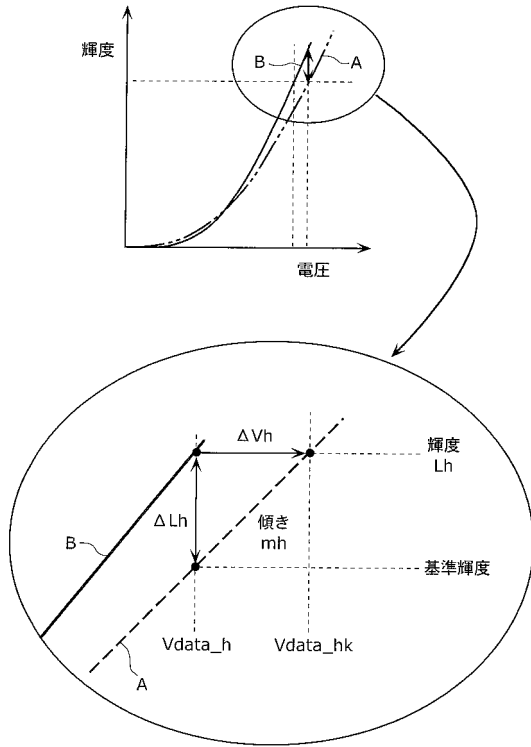
【図17】



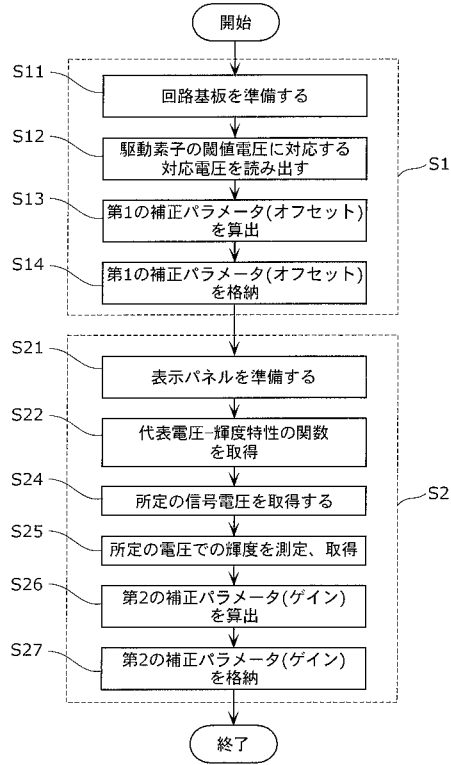
【図16】



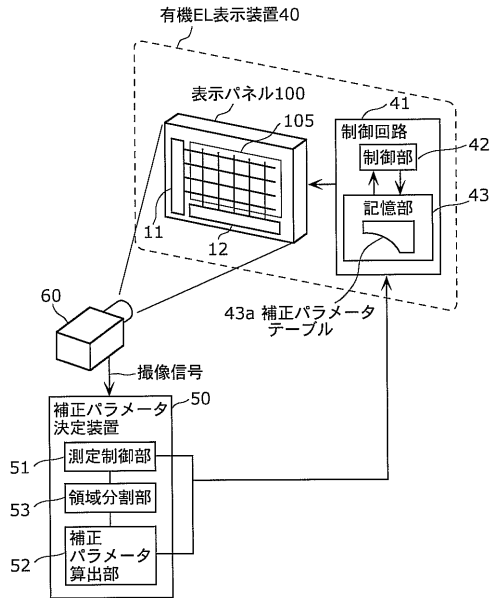
【図18】



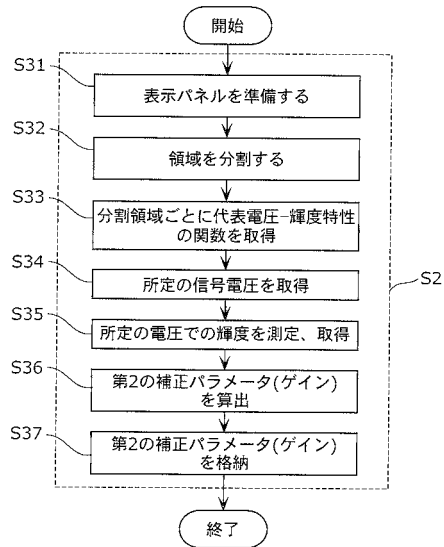
【図19】



【図20】



【図21】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 7 0 Q
G 0 9 G 3/20 6 2 4 B
H 0 5 B 33/14 A
H 0 5 B 33/10
G 0 9 G 3/20 6 4 2 P

審査官 橋本 直明

(56)参考文献 国際公開第2009/144936(WO, A1)
特開2006-284716(JP, A)
特開2005-284172(JP, A)
特開2006-349966(JP, A)
特表2007-519956(JP, A)
特開2006-301159(JP, A)
特開2008-287179(JP, A)
特開2007-018876(JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 3 0
G 0 9 G 3 / 2 0
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 1 0

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 有机EL显示装置和有机EL显示装置的显示方法 | | |
| 公开(公告)号 | JP5552117B2 | 公开(公告)日 | 2014-07-16 |
| 申请号 | JP2011511931 | 申请日 | 2010-04-05 |
| [标]申请(专利权)人(译) | 松下电器产业株式会社 | | |
| 申请(专利权)人(译) | 松下电器产业株式会社 | | |
| 当前申请(专利权)人(译) | 松下电器产业株式会社 | | |
| [标]发明人 | 瀬川 泰生 中村 哲朗 小野 晋也 | | |
| 发明人 | 瀬川 泰生 中村 哲朗 小野 晋也 | | |
| IPC分类号 | G09G3/30 G09G3/20 H01L51/50 H05B33/10 | | |
| CPC分类号 | G09G3/006 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2310/061 G09G2320/0233 G09G2320/029 G09G2320/0673 G09G2360/145 G09G2360/16 | | |
| FI分类号 | G09G3/30.K G09G3/20.641.D G09G3/20.641.P G09G3/20.611.H G09G3/20.642.A G09G3/20.670.Q G09G3/20.624.B H05B33/14.A H05B33/10 G09G3/20.642.P | | |
| 代理人(译) | 新居 広守 | | |
| 审查员(译) | Naoaki 桥本 | | |
| 其他公开文献 | JPWO2011125109A1 | | |
| 外部链接 | Espacenet | | |

摘要(译)

制造有机电致发光显示器的方法包括制备包括像素的基板。每个像素包括驱动晶体管和电容器。使对象像素的电容器保持与驱动晶体管的阈值电压相对应的电压，并且读取该电压。通过将对象像素的第一校正参数与第二信号电压相加来获得第一信号电压，该第二信号电压对应于属于代表电压-亮度特性的中间灰度级区域或高灰度级区域的单个灰度级。将第一信号电压施加到对象像素的驱动器，并且测量由对象像素发射的亮度。计算第二校正参数，利用该第二校正参数，对象像素发出的亮度变为标准亮度。

