



る請求項 3 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 5】

前記不活性気体は、Ar、He、Xe、H<sub>2</sub> 及び Ne からなる一群から選択された一つであることを特徴とする請求項 3 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 6】

基板と、

前記基板上に備えられた複数の画素電極と、

前記画素電極上に位置し、前記各画素電極の所定部分を露出する開口部を備える少なくとも二つ以上の画素定義膜と、

前記各画素定義膜の上部及び内部に少なくとも二つのバリア層と、

前記露出された画素電極上にレーザ熱転写法によって形成された発光層と、

を備え、

前記画素定義膜の厚さは、1000 ないし 5000 であり、

前記バリア層は、前記画素電極上でその端部が互いに接していることを特徴とするエレクトロルミネッセンスディスプレイ装置。

【請求項 7】

前記バリア層は、前記各画素定義膜の厚さに対して 10 % 以下で形成することを特徴とする請求項 6 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 8】

前記バリア層は、イオンまたは不活性気体によって硬化されて形成されたことを特徴とする請求項 6 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 9】

前記イオンは、B、P 及び As からなる一群から選択された一つであることを特徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 10】

前記不活性気体は Ar、He、Xe、H<sub>2</sub> 及び Ne からなる一群から選択された一つであることを特徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 11】

基板上にパターンされた画素電極を備える段階と、

前記画素電極を含む基板の全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と、

前記露出された画素電極上にレーザ熱転写法によって発光層を形成する段階と、

前記発光層上に対向電極を形成する段階と

を含み、

前記画素定義膜の厚さは、1000 ないし 5000 であり、

前記画素定義膜の材料の表面にバリア層を形成する段階と前記露出された画素電極上に発光層を形成する段階との間には、

前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と

が順次に少なくとも 1 回以上さらに含まれ、

前記バリア層は、前記画素電極上でその端部が互いに接していることを特徴とするエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 12】

前記不純物は、イオンや不活性気体であることを特徴とする請求項 11 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 13】

前記イオンは、B、P 及び As の中の一つであることを特徴とする請求項 12 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

10

20

30

40

50

## 【請求項 14】

前記イオンは、前記画素定義膜の上部に  $75\text{ keV}$  ないし  $86\text{ keV}$  の加速エネルギーで  $10^{14}$  ないし  $10^{15}\text{ ions/cm}^2$  のドーズ量でドーピングされることを特徴とする請求項 12 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 15】

前記不活性気体は、 $\text{Ar}$ 、 $\text{He}$ 、 $\text{Xe}$ 、 $\text{H}_2$  及び  $\text{Ne}$  からなる一群から選択された一つであることを特徴とする請求項 12 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 16】

前記不活性気体は、前記画素定義膜の上部に  $100\text{ W}$  の電力で  $50\text{ sccm}$  以上のガスを  $10\text{ mtorr}$  ないし  $400\text{ mtorr}$  の真空内で加速することを特徴とする請求項 12 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 17】

前記バリア層は、前記画素定義膜の厚さに対して  $10\%$  以下で形成することを特徴とする請求項 11 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 18】

基板上にパターンされた画素電極を備える段階と、

前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の一部を熱硬化してバリア層を形成する段階と、

前記露出された画素電極上にレーザ熱転写法によって発光層を形成する段階と、

前記発光層上に対向電極を形成する段階と

を含み、

前記画素定義膜の厚さは、 $1000$  ないし  $5000$  であり、

前記画素定義膜の材料の表面にバリア層を形成する段階と、前記露出された画素電極の上部に発光層を形成する段階との間には、

前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の一部を熱硬化してバリア層を形成する段階と

が順次に少なくとも  $1$  回以上さらに含まれ、

前記バリア層は、前記画素電極上でその端部が互いに接していることを特徴とするエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 19】

前記バリア層は、前記画素定義膜の厚さが  $50\%$  に縮まるまで塑性されて形成されることを特徴とする請求項 18 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【請求項 20】

前記各画素定義膜は、 $2000$  の厚さで形成することを特徴とする請求項 19 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、エレクトロルミネッセンスディスプレイ装置及びその製造方法に関するもので、さらに詳しくは画素定義膜からのアウトガス量を減少させ、前記アウトガスによる発光部の劣化が防止できるように少なくとも一つ以上のバリア層を有する画素定義膜を備えるエレクトロルミネッセンスディスプレイ装置及びその製造方法 (Electroluminescence display device and method of manufacturing the same) に関する。

## 【背景技術】

## 【0002】

高度の情報化時代に伴い、迅速且つ正確な情報を手に入れようとする要求が多くなるにつれて、軽量で薄く携帯し易いものと情報処理速度が早いディスプレイ装置に関する開発が急速に進められている。既存のＣＲＴは、重量、体積、及び消費電力が大きく、ＬＣＤは工程の複雑性、狭い視野角、コントラスト、及び大面積化について技術的な限界がある。

#### 【 0 0 0 3 】

一方、有機電界発光素子は、有機発光層を含む有機膜に電圧を印加させることで、電子と正孔が有機発光層内で再結合して光を発生する自己発光型としてＬＣＤのようなバックライトが要らないため軽量薄型が可能であるだけでなく工程を単純化させることができ、応答速度もＣＲＴと同様なレベルであり、消費電力面からも有利である。これによって、有機電界発光素子が次世代ディスプレイとして急上昇している。

10

#### 【 0 0 0 4 】

図１は、一般の有機電界発光素子を示す平面図で、前記有機電界発光素子の赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）の単位画素で構成された一つの画素に限定された図である。

図１を参照すると、一方向に配列されたスキャンライン１、前記スキャンライン１と互いに絶縁されて交差するデータライン２及び前記スキャンライン１と互いに絶縁されて交差し、前記データライン２に平行に共通電源電圧ライン３が位置する。前記スキャンライン１、前記データライン２及び共通電源電圧ライン３によって複数の単位画素、例えば、赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）の単位画素で定義される。

#### 【 0 0 0 5 】

20

前記各単位画素は、スイッチング薄膜トランジスタ５、駆動薄膜トランジスタ６、キャパシタ７及び有機発光素子９を備える。

前記各単位画素は、前記スキャンライン１に印加された信号によって前記データライン２に印加されたデータ信号を、例えばデータ電圧と前記共通電源ライン３に印加された電圧差による電荷を蓄積するキャパシタ７及び前記キャパシタ７に蓄積された電荷による信号を前記スイッチング薄膜トランジスタ５によって駆動薄膜トランジスタ６に入力する。続いて、データ信号を入力された前記駆動薄膜トランジスタ６は、画素電極８、対向電極、及び二つの電極との間に有機発光層を備えた前記有機発光素子９に電気的信号を送って光を放出する。

#### 【 0 0 0 6 】

30

図２は、前記図１の切断線Ⅰ－Ⅰに沿って示された有機電界発光素子における有機発光素子の断面図である。

図２を参照すると、赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）の単位画素領域を有する基板を供給する。

基板１０の上に画素電極８を形成した後、発光層が形成される画素領域を定義するために基板全面にかけて前記画素電極８の上部に画素定義膜１２を形成する。

#### 【 0 0 0 7 】

ここで、前記画素定義膜１２は通常的に感光性物質からなり、フォトリソグラフィ工程で前記画素電極８の一部を露出させる開口部１１を形成する。

以後、開口部１１が形成された画素定義膜１２の硬化のために２３０℃ないし２８０℃でバーク工程を通すことになる。

40

#### 【 0 0 0 8 】

続いて、前記基板全面にかけて前記開口部１１上に少なくとも有機発光層を含む有機膜１３を形成し、その上部に対向電極１４を形成した後に封止することで、有機電界発光素子を製造する。

前記有機膜１３は有機発光層の外の正孔注入層、正孔輸送層、正孔抑制層、電子輸送層及び電子注入層の中から一つないしすべてを積層して多層の有機膜に形成することができる。

#### 【 0 0 0 9 】

しかしながら、前記画素定義膜１２は短期的、または長期的な化学的分解によってアウ

50

トガスが生成される。このようなアウトガスが有機発光素子に投入されて、前記有機発光素子を構成する有機膜を劣化させて画素縮小現象 (pixel shrinkage) を発生したり、素子の寿命を低下させる。また、前記画素定義膜 12 は、高温で発生することもある作用基によって、有機膜層の有機分子が発光機能のない構造に変性され、輝度及び色相を大きく変化させることもある。

【0010】

したがって、前述のような影響の少ない無機膜を有して画素定義膜として用いられることもあるが、工程上厳しい問題もある。

【発明の概要】

【発明が解決しようとする課題】

10

【0011】

本発明は、前述のような問題点と共に、全般的な問題点を解決するためのもので、画素定義膜からのアウトガス量を減少させて前記アウトガスによる有機膜の劣化を防止することができるように、前記画素定義膜上に少なくとも一つ以上のバリア層を形成するエレクトロルミネッセンスディスプレイ装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0012】

前述のような目的、及びその他の目的を果たすために本発明は、基板と、前記基板上に備えられた複数の画素電極と、前記画素電極上に位置し前記各画素電極の所定部分を露出する開口部を備える画素定義膜と、前記画素定義膜の上部及び／または内部に位置する少なくとも一つのバリア層とを備えることを特徴とするエレクトロルミネッセンスディスプレイ装置を提供する。

20

【0013】

本発明は、また前述のような目的を果たすために、基板と、前記基板上に備えられた複数の画素電極と、前記画素電極上に位置し、前記各画素電極の所定部分を露出する開口部を備える少なくとも一つ以上の画素定義膜と、前記各画素定義膜の上部及び／または内部に少なくとも一つのバリア層とを備えることを特徴とするエレクトロルミネッセンスディスプレイ装置を提供する。

【0014】

本発明は、また前述のような目的を果たすため、エレクトロルミネッセンスディスプレイ装置の製造方法は基板上にパターンされた画素電極を備える段階と、前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と、前記露出された画素電極上に発光層を形成する段階と前記発光層上に対向電極を形成する段階とを含む。

30

【0015】

本発明は、また前述のような目的を果たすため、エレクトロルミネッセンスディスプレイ装置の製造方法は基板上にパターンされた画素電極を備える段階と、前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、前記画素定義膜の一部を熱硬化してバリア層を形成する段階と、前記露出された画素電極上に発光層を形成する段階と、前記発光層上に対向電極を形成する段階とを含む。

40

【発明の効果】

【0016】

本発明のエレクトロルミネッセンスディスプレイ装置及びその製造方法によれば、次のような効果を得ることができる。

一番目として、画素定義膜内にアウトガスを誘発させない、少なくとも一つ以上のバリア層が備えられることで、画素定義膜からのアウトガス量を減少させることができる。

二番目として、画素定義膜内に少なくとも一つ以上のバリア層を備えることで、前記画素定義膜で発生したアウトガスが前記画素定義膜から排出することを防止し、前記アウト

50

ガスが発光層などの表示部に影響を及ぼして表示部を劣化させるのを防ぐことができる。

【0017】

三番目として、画素定義膜内に少なくとも一つ以上のバリア層を備えることで、前記画素定義膜から発生したアウトガスが前記画素定義膜から排出されるパスの長さを伸ばすことで、アウトガスの放出量を減少させることができる。

四番目として、画素定義膜の厚さが5000以下になるように形成することで、前記画素定義膜を形成した後、表示部を構成する発光部などを形成する段階で熱転写法を用いることができる。

【図面の簡単な説明】

【0018】

10

【図1】従来のエレクトロルミネッセンスディスプレイ装置を示す平面図である。

【図2】図1の切断線I-Iの断面図である。

【図3A】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図3B】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図3C】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図4】画素定義膜の上部に不純物を注入して形成されたバリア層を示す写真である。

【図5】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

20

【図6】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図7】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図8】本発明の好ましいまた他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図9】本発明の好ましいまた他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図10】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

30

【図11】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図12】画素定義膜の一部を熱硬化してバリア層が形成されたことを示す写真である。

【図13】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図14】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図15】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

40

【図16】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図17】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図18】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図19】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図20】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

50

## 【発明を実施するための形態】

## 【0019】

以下、添付された図面を参照して、本発明の好ましい実施形態を詳しく説明する。

図3Aないし図3Dは本発明の一実施形態によるエレクトロルミネッセンスディスプレイ装置及びその製造方法を説明するための断面図である。

## 【0020】

図3Aを参考して説明すると、まず基板100が供給される。前記基板100上にバッファ層110を形成するのが好ましい。前記バッファ層110は前記基板100から流出される不純物を止める役目をする。この場合、前記バッファ層110シリコン酸化膜、シリコン窒化膜、及びシリコン酸化膜/シリコン窒化膜の積層膜からなる一群から選択された一つで形成することができる。

10

## 【0021】

前記のバッファ層110上に非晶質のシリコン膜を塗布した後、結晶化させた後にパターンニングしてポリシリコン膜125を形成する。

前記ポリシリコン膜125上部に基板全面にかけてゲート絶縁膜120を形成した後、前記ゲート絶縁膜120上に所定の部分、すなわちチャンネル領域125bが形成される部分と対向する部分にゲート電極135を蒸着する。

## 【0022】

その後、前記ポリシリコン膜125にイオンドーピング処理をすることによってドレイン領域125a、ソース領域125c、及びチャンネル領域125bで構成された半導体層125を形成する。

20

前記のゲート電極135の上部にゲート絶縁膜120の全面にかけて層間絶縁膜130を形成し、ゲート絶縁膜120と層間絶縁膜130をエッチングしてドレイン領域125aとソース領域125cの所定部分が露出されるコンタクトホールを形成する。

## 【0023】

前記コンタクトホールを介して層間絶縁膜130上にソース/ドレイン領域125c、125aとそれぞれ接続されるソース/ドレイン電極145を形成する。

前記層間絶縁膜130上の全面にかけてソース/ドレイン電極145を覆うパッシベーション絶縁膜140を形成する。ここで、前記パッシベーション絶縁膜140はSiO<sub>2</sub>、SiNx及びSiO<sub>2</sub>/SiNx積層膜の中から一つを選択することが好ましい。

30

## 【0024】

前記パッシベーション絶縁膜140上に薄膜トランジスタによる段差を平坦化するための平坦化膜150を含むことがもっとも好ましい。ここで、前記平坦化膜150は後続工程で有機膜が薄く形成されることによって薄膜トランジスタの段差によって発生する乱反射を防ぐことができる。

前記平坦化膜150はポリアミド樹脂、ポリイミド樹脂、アクリル樹脂、及びシリコン系樹脂からなる一群から選択された一つの物質で形成することができる。

## 【0025】

続いて、前記平坦化膜150上にソース/ドレイン電極145の中から一つを露出させるビアホール155を形成し、前記ビアホール155によって露出されたソース/ドレイン電極145上に平坦化膜150の全面にかけて接する画素電極165を形成する。

40

## 【0026】

ここで、前記画素電極165がアノードの場合、仕事関数が高い金属としてITOやIZOからなる透明電極や、Pt、Au、Ir、Cr、Mg、Ag、Ni、Al、及びこれらの合金からなる一群から選択された反射電極でもある。

また、前記画素電極165がカソードの場合、仕事関数が低い金属としてMg、Ca、Al、Ag、Ba、及びこれらの合金からなる一群から選択し、薄厚さを有する透明電極であるか、または厚い反射電極でもある。

前記画素電極165が形成された基板全面に屈曲された画素電極を十分に覆うことができる画素定義膜160を形成する。

50

## 【 0 0 2 7 】

ここで、前記画素定義膜 1 6 0 は、スピンコーティングやディップコーティング方式を用いて形成することができる。この場合、前記画素定義膜 1 6 0 はレーザ熱転写法によって後述する有機膜を形成することを考慮して 1 0 0 0 ないし 5 0 0 0 の厚さを有するように形成することが好ましい。

## 【 0 0 2 8 】

前記画素定義膜 1 6 0 は有機膜として、ポリスチレン、ポリメチルメタアクリレート、ポリアクリロニトリル、ポリアミド、ポリイミド、ポリアリールエーテル、ヘテロサイクリックポリマー、パリレン、フッ素高分子、エポキシ樹脂、ベンゾサイクルロブテン系樹脂、シロキサン系樹脂及びシーラン樹脂からなる一群から選択される一種の物質で形成される。

10

## 【 0 0 2 9 】

以後、図 3 B のように前記画素電極 1 6 5 の上部に形成された画素定義膜 1 6 0 を通常のフォトリソグラフィ工程を介してパターンニングして画素電極の所定部分を露出させる開口部 A を形成する。

前記画素定義膜 1 6 0 を 2 3 0 ないし 2 6 0 の温度でバーク工程を経て硬化させ、内部に残存するアウトガスを取除こうとしたが、完全にアウトガスを取除くことができなくて有機発光素子に悪影響を及ぼすこともある。

## 【 0 0 3 0 】

前記画素定義膜の上部に前記アウトガスから有機エレクトロルミネッセンス素子を保護するためにバリア層を形成することが好ましい。

20

前記バリア層は前記画素定義膜 1 6 0 の上部に不純物 ( X ) を注入する工程を経て画素定義膜の表面を再び硬化させることで形成することができる。

## 【 0 0 3 1 】

ここで、前記不純物 ( X ) が B 、 P 及び A s からなるイオンの中の一つでもある。

一方、前記不純物 ( X ) は A r 、 H e 、 X e 、 H <sub>2</sub> 及び N e からなる不活性気体の中の一つでもある。

## 【 0 0 3 2 】

ここで、前記バリア層 1 6 0 を厚く形成するほどアウトガスが有機膜層に放出されることを防止することができるが、バリア層を厚く形成するためには、高エネルギーを用いたり不純物濃度を増加させることで可能である。しかしながら、このような工程は高価の装備を必要としたり持続的な投資を行わなければならないので生産性の低下及び生産単価が増加する。したがって、不純物ドーピングの後に形成されたバリア層の厚さは画素定義膜の厚さの 1 0 % 以下に形成するのが好ましい。

30

## 【 0 0 3 3 】

続いて、図 3 C のように前記画素電極 1 6 5 及び画素定義膜 1 6 0 上に少なくとも発光層 1 7 0 を形成する。

この際、有機電界発光素子の場合、前記発光層は低分子有機膜または高分子有機膜で形成することができる。

## 【 0 0 3 4 】

40

低分子有機膜を用いる場合、前記発光部 1 7 0 はホール注入層 ( H I L : h o l e i n j e c t i o n l a y e r ) 、ホール輸送層 ( H T L : h o l e t r a n s p o r t l a y e r ) 、発光層 ( E M L : e m i s s i o n l a y e r ) 、電子輸送層 ( E T L : e l e c t r o n t r a n s p o r t l a y e r ) 及び電子注入層 ( E I L : e l e c t r o n i n j e c t i o n l a y e r ) などが単一、あるいは複合の構造として積層されて形成されることができ、使用可能な有機材料も銅フタロシアン ( C u P c : c o p p e r p h t h a l o c y a n i n e ) 、 N 、 N - ジ ( ナフタリン - 1 - イル ) - N 、 N - ジフェニル - ベンジデン ( N 、 N - D i n a p h t h a l e n e - 1 - y l ) - N 、 N - d i p h e n y l - b e n z i d i n e : N P B ) 、 トリス - 8 - ハイドロキシキノリンアルミニウム ( t r i s - 8 - h y d r o x y q u i n o l i n e

50



aluminum: Alq3)を含めて多様に適用できるが、前記画素電極及び対向電極に電荷を供給するとホール(hole)と電子とが結合することによって励起子(exciton)が生成され、この励起子が励起状態から基底状態に変化することによって前記発光層が発光する。

#### 【0035】

もちろん、前記発光層の構造は、必ず上に限定されるのではなく、必要によって多様な層として構成することもできる。

高分子有機膜を用いる場合には、前記発光層170は大体がホール輸送層(HTL)及び発光層(EML)に備えられることができる。前記高分子ホール輸送層はポリエチレンジヒドロキシチオフェン(PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)や、ポリアニリン(PANI: polyaniline)を用いてインクジェットプリンティングやスピンコーティング方法によって形成することができる。前記高分子有機発光層はPPV、Soluble PPVs、Cyanop-PPV、ポリフルオレン(Polyfluorene)で備えられることができる。もちろん、このような高分子有機層の場合にも前記有機膜の構造は必ず上に限定されるのではなく、必要によって多様な層として構成することができる。

#### 【0036】

前記発光層は、蒸着工程、インクジェットプリンティングやスピンコーティング、またはレーザ熱転写法などの通常の方法でカラーパターンを形成することができる。

この場合、無機エレクトロルミネッセンス素子の場合、前記発光層は前述した有機膜の代わりに無機膜で備えられて、これは発光層及び前記発光層と電極との間に介在した絶縁層に備えられることができる。もちろん、前記無機膜の構造は、必ず上に限定されるのではなく、必要によって多様な層で構成することができる。無機エレクトロルミネッセンス素子の場合、前記発光層はZnS、SrS、CaSなどのような金属硫化物、またはCaGa<sub>2</sub>S<sub>4</sub>、SrGa<sub>2</sub>S<sub>4</sub>などのようなアルカリ土類カリウム硫化物、及びMn、Ce、Tb、Eu、Tm、Er、Pr、Pbなどを含む遷移金属、またはアルカリ稀金属のような発光中心原子で備えられることができる。

#### 【0037】

その後、前記発光層70上に対向電極180を形成する。

前記対向電極180がカソードの場合において、前記発光層170の上部に形成されて仕事関数が低い導電性の金属としてLi、LiF/Ca、LiF/Al、Mg、Ca、Al、Ag及びこれらの合金からなる一群から選択された一つの物質として薄い厚さを有する透明電極、若しくは厚い厚さを有する反射電極で形成される。

#### 【0038】

また、前記対向電極180がアノードの場合において、仕事関数が高い金属として、ITOまたはIZOからなる透明電極、若しくはPt、Au、Ir、Cr、Mg、Ag、Ni、Al及びこれらの合金からなる反射電極でもある。

そして、上部メタル缶のような封止材で封止することによってエレクトロルミネッセンスディスプレイ装置を製造することができる。

#### 【0039】

図4は、画素定義膜の上部に不純物を注入した時の写真である。

図4のように、基板上部に形成された画素定義膜にPイオンを75keVの加速エネルギーで $1 \times 10^{15}$  ions/cm<sup>2</sup>のドーズ量で注入することによって再び硬化されて2800の厚さを有するバリア層160を形成することを確認することができた。

これで、別途のマスク工程なしで、不純物を注入することによってバリア層を形成してアウトガスによる素子の劣化及び画素縮小現象等の問題点を解決することができる。

#### 【0040】

したがって、本発明では前記画素定義膜160内にアウトガスを発生させないバリア層160が備えられるようにすることによって、前記画素定義膜160内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させ

10

20

30

40

50

ることができるようにする。また前記画素定義膜 160 にバリア層 160 が備えられるようにすることによって、前記画素定義膜 160 内から発生するアウトガスが前記画素定義膜 160 の外部に排出されて素子に影響を及ぼすことを防ぐことができる。特に後者の場合、前記画素定義膜 160 内から発生するアウトガスが前記画素定義膜 160 の外部に排出されるためには前記バリア層 186b を回っていかねばならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。

#### 【0041】

また、前述のような構造において、前記バリア層 160 が前記画素定義膜 160 の表面に備えられることによって前記画素定義膜 160 の内部で発生したアウトガスが前記画素定義膜 160 の外部に排出できないようにする。

10

図5は、本発明の好ましい第2実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

#### 【0042】

図5を参照すると、画素定義膜 286 が表示部 260 の間、さらに正確には画素電極 261 の間に備えられている。この実施形態と前記第1実施形態においての異なる点は、この実施形態によるエレクトロルミネッセンスディスプレイ装置では、各画素定義膜 286 が二重のバリア層 286b1、286b2 を含んでいるという点である。

#### 【0043】

この実施形態によるエレクトロルミネッセンスディスプレイ装置によれば、前記画素定義膜 286 内にアウトガスを発生させない二重のバリア層 286b1、286b2 が備えられるようにすることによって、前記画素定義膜 286 内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

20

#### 【0044】

また、前記画素定義膜 286 に二重のバリア層 286b1、286b2 が備えられることによって、前記画素定義膜 286 内から発生するアウトガスが前記画素定義膜 286 の外部に排出されて前記表示部 260 に影響を及ぼすことを防止することができる。特に、前記画素定義膜 286 内から発生するアウトガスが前記画素定義膜 286 の外部に排出させるためには、前記二重のバリア層 286b1、286b2 を回っていかねばならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。

30

もちろん、図5に示されたものとは違って、前記画素定義膜 286 に備えられたバリア層の数が3個以上の場合もある。

#### 【0045】

図6は、本発明の好ましい第3実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

図6を参照すると、画素定義膜 386 が表示部 360 の間、さらに詳しくは、画素電極 361 の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜 386 が3個以上のバリア層 386b1、386b2、386b3、386b4、386b5 を備えているということである。特に、図6に示されたように前記バリア層 386b1、386b2、386b3、386b4、386b5 は互いに平行になるようにすることによってタマネギの構造のような形態になれる。

40

#### 【0046】

この実施形態においても、多層のバリア層 386b1、386b2、386b3、386b4、386b5 が前記画素定義膜 386 内に備えられるようにすることで、前記画素定義膜 386 内でアウトガスを誘発する領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

#### 【0047】

また前記画素定義膜 386 に多層のバリア層 386b1、386b2、386b3、3

50

８６ｂ４、３８６ｂ５が備えられることによって、前記画素定義膜３８６内から発生するアウトガスが前記画素定義膜３８６の外部に排出されて前記表示部３６０に影響を及ぼすことを防ぐことができる。特に、前記画素定義膜３８６内から発生するアウトガスが前記画素定義膜３８６の外部に排出されるためには前記多層のバリア層３８６ｂ１、３８６ｂ２、３８６ｂ３、３８６ｂ４、３８６ｂ５を回っていかねばならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。

【００４８】

図７は、本発明の好ましい第４実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

10

図７を参照すると、画素定義膜４８６が表示部４６０の間、さらに詳しくは、画素電極４６１の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜４８６が３個以上のバリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５を備えているという点である。特に、図７に示されたように前記バリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５の端部が互いに接することによって図７に示されたような構造をする。

【００４９】

この実施形態においても、多層のバリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５が前記画素定義膜４８６内に備えられることによって、前記画素定義膜４８６内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

20

【００５０】

また、前記画素定義膜４８６に多層のバリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５が備えられることによって、前記画素定義膜４８６内から発生するアウトガスが前記画素定義膜４８６の外部に排出されて前記表示部４６０に影響を及ぼすことを防ぐことができる。そして、前記画素定義膜４８６内から発生するアウトガスが前記画素定義膜４８６の外部に排出されるためには前記多層のバリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５を回っていかねばならないので、前記アウトガスの排出経路を長くすることによって、前記アウトガスの排出を防ぐ効果が得られる。

30

【００５１】

一方、この実施形態では、上述したように前記バリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５の端部が互いに接するようになっていて、これを介して前記画素定義膜４８６の領域の中で前記表示部４６０に隣接した部分はバリア層４８６ｂ１、４８６ｂ２、４８６ｂ３、４８６ｂ４、４８６ｂ５だけに備えられるようにして、前記画素定義膜４８６の内部でアウトガスが発生しても、前記表示部４６０に影響を及ぼすのを防ぐことができる。

【００５２】

図８は、本発明の好ましい第５実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

40

図８を参照すると、画素定義膜５８６が表示部５６０の間、さらに詳しくは、画素電極５６１の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜５８６が３個以上のバリア層５８６ｂ１、５８６ｂ２、５８６ｂ３、５８６ｂ４、５８６ｂ５を備えているという点である。特に、図８に示されたように、前記バリア層５８６ｂ１、５８６ｂ２、５８６ｂ３、５８６ｂ４、５８６ｂ５の端部が互いに接することによって、図８に示された構造をとることができる。

【００５３】

この実施形態が前記第４実施形態と異なる点は、前記画素定義膜５８６内に備えられた前記バリア層５８６ｂ１、５８６ｂ２、５８６ｂ３、５８６ｂ４、５８６ｂ５の端部の形態である。前記第４実施形態によるエレクトロルミネッセンスディスプレイ装置において

50

は、表示部の周りの画素定義膜がバリア層のみで備えられているが、前記バリア層の端部が隣接することによって、前記表示部と接する部分のバリア層の総厚さが厚くなり、したがって表示部の領域が細くなるという問題があった。

#### 【0054】

しかしながら、この実施形態によるエレクトロルミネッセンスディスプレイ装置においては、前記バリア層586b1、586b2、586b3、586b4、586b5の端部が互いに重畳されて接するようになっており、これを介して、前記画素定義膜586の領域の中で前記表示部560に隣接した部分は、バリア層586b1、586b2、586b3、586b4、586b5だけで備えられるようにして前記画素定義膜586の内部でアウトガスが発生しても前記表示部560に影響を及ぼすことを防止すると共に、前記表示部560と接する部分のバリア層586b1、586b2、586b3、586b4、586b5の総厚さが一定になるように維持して前記表示部560の領域が細くなる問題を防ぐことができる。

10

#### 【0055】

一方、前述の実施形態において、前記バリア層を含む画素定義膜の厚さを適切に調節することが重要であり、この説明を以下で行う。

前述の第3実施形態によるエレクトロルミネッセンスディスプレイ装置を示す図9を参照すると、各画素定義膜に備えられたバリア層の間の長さの一つのバリア層の厚さとを合わせた値11、12、13、14、15は、約1000になるようにするのが好ましい。

20

#### 【0056】

各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5間の長さ、一つのバリア層の厚さとを合わせた値11、12、13、14、15が1000よりも著しく大きい場合は、多層のバリア層を備えた画素定義膜386の最終厚さがあまりにも厚くなって、後述するような後工程を実施し難くなるので、各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5間の長さの一つのバリア層の厚さを合わせた値11、12、13、14、15は、約1000になるようにするのが良い。また、前記値が1000よりも著しく小さく形成される場合は、各バリア層が切れたり、まともに形成されないなどの問題が発生することもあり、これによって前記画素定義膜から発生するアウトガスが排出されて表示部などに影響を与えることを防ぐという本発明の目的を果たすことができないので、前記値が約1000になるようにするのが良い。

30

#### 【0057】

一方、エレクトロルミネッセンスディスプレイ装置の製造において、前記のような画素定義膜386が備えられた後は、画素電極と対向電極との間に介在する、少なくとも発光層を含む発光部を備える工程が実施される。このような工程は、前記発光部が低分子有機物で備えられる場合は真空蒸着によって各層を取り入れることができる。しかしながら、高分子有機物に備えられる場合も、マスクを用いた真空蒸着法を利用したのでは、物理的なギャップの最小化に限界があり、マスクの変形などによって数十 $\mu\text{m}$ レベルの微細パターンを有するエレクトロルミネッセンスディスプレイ装置は適用が難しく、大型化に限界がある。

40

#### 【0058】

このような問題点を乗り越えるために、スピンコーティング工程を用いて有機膜を塗布した後に、前記有機膜上にフォトリソグラフィをコーティング、露光及び現像して前記有機膜を微細パターンニングをするリソグラフィ方法を用いる試みがあるが、前記リソグラフィ方法を用いると、前記方法を実施して形成された有機膜が前記リソグラフィ工程で用いられた有機溶媒及び現像液の残留物によって変形されるので、実質的に適用することは難しいという問題がある。

#### 【0059】

前記のような問題点を解決するためにレーザ熱転写法(LITI: laser ind

50

uced thermal image)を用いて有機膜として備えられた表示部を形成する方法が開発された。

前記のような熱転写法において、ドナーフィルムに照射するエネルギー源としてレーザーを用いる場合、所定の値としてフォーカス調節されたレーザービームを前記ドナーフィルムの上に要求されるパターンによってスキャニングして有機物の塗布が行われ、前記レーザーのフォーカシングによって必要とする微細パターンニングができる。

【0060】

問題になるのは、上述したように有機物などが塗布される位置と前記ドナーフィルムの伝写層とが互いに対向するように配置しラミネイティングをさせる段階において、前記有機物が塗布される表面に突出部がある場合、正確なアライメント及び正確な有機物の伝写が難しいということである。

10

【0061】

上述したように、前記有機膜を、レーザー熱転写法を用いて備える工程は画素定義膜が備えられた後に行われ、図9に示すように画素定義膜386は表示部360よりも突き出されているので、上述した問題点を解決するためには、前記画素定義膜386の厚さを5000以下で形成した方が良い。

【0062】

現在、一般的に備えられる画素定義膜画素の厚さが約1.5μmないし2μmであり、前記のような厚さの画素定義膜を備える場合は、有機膜を上述したレーザー熱転写法を用いて正確に形成することができなくなる。したがって、前記画素定義膜386の厚さ1pは、約5000以下になるようにした方が良い。

20

【0063】

この場合、前述のように各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5間の長さの一つのバリア層との厚さを合わせた値11、12、13、14、15は、約1000であり、結果的に前記各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5の数は、5個以下になるようにした方が良い。

【0064】

図10、図11及び図13ないし図15は、本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法、特にバリア層を備えた画素定義膜の製造工程を示す断面図である。

30

図10を参照すると、前記エレクトロルミネッセンスディスプレイ装置を製造する工程は、まず基板381上にパターンの画素電極361を備える段階と、前記基板381の全面に画素定義膜3861を形成する段階と、前記画素定義膜3861をパターンニングして前記画素電極361の一部を露出させる段階とでスタートする。もちろん、前記基板381上に所定パターンの画素電極361を備える前に前記基板381上に薄膜トランジスタ350、ストレージキャパシタを備える段階を経て、前記対向電極を形成した後に保護膜または全面基板などを備える段階も経ることができる。

【0065】

前記のような段階を経た後、図11に示すように前記画素定義膜3861の上部にバリア層386b1を形成し、前記露出された画素電極361の上部に少なくとも発光層を含む有機膜を形成し、前記有機膜の上部に対向電極を形成する段階を備える。

40

前記画素定義膜3861は、有機膜としてポリスチレン、ポリメチルメタアクリレート、ポリアクリロニトリル、ポリアミド、ポリイミド、ポリアリールエーテル、ヘテロサイクリックポリマー、パリレン、フッ素高分子、エポキシ樹脂、ベンゾサイクルロブテン系樹脂、シロキサン系樹脂及びシーラン樹脂からなる一群から選択される一種の物質で形成される。

【0066】

前述のような工程において、前記画素定義膜3861の上部に備えられる前記バリア層386b1は、前記画素定義膜3861を塑性することによって自然に形成され、前記塑

50

性は、真空オーブン ( vacuum oven ) や炉 ( furnace ) などでの熱処理を実施して行う。

【 0 0 6 7 】

また、前記バリア層 3 8 6 b 1 は、前記画素定義膜の上部に不純物 ( X ) を注入する工程を経て画素定義膜表面を再び硬化させて形成することができる。

ここで、前記不純物 ( X ) は B、P 及び As からなるイオンの中の一つでもあり、前記イオンはイオン注入器を、例えばイオンシャワーまたはインプラント ( implanter ) を用いて 7 5 k e V ないし 8 5 k e V の加速エネルギーで  $1 \times 10^{14}$  ないし  $1 \times 10^{15}$  ions / cm<sup>2</sup> のドーズ量を注入するのが好ましい。

【 0 0 6 8 】

一方、前記不純物 ( X ) は、Ar、He、Xe、H<sub>2</sub> 及び Ne からなる不活性気体のの中の一つであり、前記不活性気体はスパッタリングが可能な装置として、例えばエッチャー ( etcher ) やアッシャー ( asher ) で 1 0 0 W の電力で 5 0 s c c m 以上のガスを 1 0 m t o r r ないし 4 0 0 m t o r r の真空内で前記画素定義膜パターンに加速させることが好ましい。

【 0 0 6 9 】

ここで、前記バリア層 1 6 0 を厚く形成するほど、アウトガスが有機膜層に放出されるのを防ぐことができるが、バリア層を厚く形成するためには、高エネルギーを使用したり不純物濃度を増加させることで可能である。しかしながら、このような工程は、高価な装置を必要としたり、持続的な投資が必要であるために生産性が低下したり、生産単価が増加する。

したがって、不純物ドーピングの後に形成されたバリア層の厚さは、画素定義膜の厚さの 1 0 % 以下に形成するのが良い。

【 0 0 7 0 】

図 1 2 は、前述のような熱処理によって 2 層のバリア層が備えられた画素定義膜の断面を示す写真である。図 1 2 を参照すると、下部バリア層の場合の厚さは、約 5 0 0 ないし 1 0 0 0 であり、上部バリア層の場合の厚さは、約 1 0 0 0 ないし 1 5 0 0 であり、画素定義膜の総厚さは約 1 . 5 μ m 位である。

【 0 0 7 1 】

一方、多層バリア層を備えた画素定義膜を形成するために、上述した段階で前記画素定義膜 3 8 6 1 の上部にバリア層 3 8 6 b 1 を形成する段階と、前記露出された画素電極 3 6 1 の上部に少なくとも発光層を含む発光部を形成する段階との間には、図 1 3 に示すように前記基板 3 8 1 の全面に画素定義膜 3 8 6 2 を形成し、前記画素定義膜 3 8 6 2 をパターニングして前記画素電極 3 6 1 の一部を露出させた後、図 1 4 に示すような前記画素定義膜 3 8 6 2 の上部にバリア層 3 8 6 b 2 を形成する段階が順次に備えられるようになってきて、前記のような段階を経ることで図 1 4 に示すような 2 個のバリア層 3 8 6 b 1、3 8 6 b 2 を備えた画素定義膜を形成することができる。

【 0 0 7 2 】

そして、前記露出された画素電極 3 6 1 の上部に少なくとも発光層を含む発光部を形成する段階以前に、上述したような段階を繰り返すことで図 1 5 に示すような多層のバリア層 3 8 6 b 1、3 8 6 b 2、3 8 6 b 3、3 8 6 b 4、3 8 6 b 5 を形成することができる。

【 0 0 7 3 】

前記のような工程で、前記基板 3 8 1 の全面に画素定義膜 3 8 6 1、3 8 6 2 を塗布する段階において、前記画素定義膜 3 8 6 1、3 8 6 2 の厚さ 1 5、1 4 は約 2 0 0 0

になるように塗布するのが良い。すなわち前記画素定義膜 3 8 6 1、3 8 6 2 の上部にバリア層 3 8 6 b 1、3 8 6 b 2 を形成する段階は、前述したように塑性、すなわち熱処理によって行われるので、前記熱処理の過程で前記画素定義膜 3 8 6 1、3 8 6 2 の厚さが薄くなる。したがって、前述のようなバリア層間の長さの一つのバリア層の厚さとを合わせた値 1 5、1 4 が約 1 0 0 0 の厚さになるようにするためには、前記画素定義膜 3

10

20

30

40

50

８６１、３８６２の厚さ１５、１４を約２０００になるように塗布した後に、前記画素定義膜３８６１、３８６２の厚さが約１０００になるまで塑性した方が良い。

【００７４】

一方、図１５に示された画素定義膜３８６は、前記画素定義膜３８６内に備えられた各バリア層３８６ｂ１、３８６ｂ２、３８６ｂ３、３８６ｂ４、３８６ｂ５が互いに平行になるように備えられたものである。前記のような構造のバリア層３８６ｂ１、３８６ｂ２、３８６ｂ３、３８６ｂ４、３８６ｂ５が備えられるようにするためには、前記画素定義膜３８６１の上部にバリア層３８６ｂ１を形成する段階以後、前記画素定義膜３８６２をパターンニングして前記画素電極３６１の一部を露出させる段階は、パターンニングされた前記画素定義膜３８６２がその以前に形成された画素定義膜の上部にバリア層３８６ｂ１を覆うように行われるようにすれば良い。

10

【００７５】

一方、前述のように画素定義膜に備えられたバリア層は、その端部が互いに接するようにすることもできるが、図１６ないし図２０に示された断面図は、そのような構造のエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【００７６】

まず、図１６に示すように前記基板５８１の全面に画素定義膜５８６１を、その厚さ１５が約２０００になるように塗布し、前記画素定義膜５８６１をパターンニングして画素電極５８１の一部が露出されるようにし、その後に前記画素定義膜５８６１を塑性して図１７に示すように前記画素定義膜の材料の表面にバリア層５８６ｂ１が備えられるようにする。この場合、前述のように画素定義膜の厚さが約１０００になるまで塑性する。

20

【００７７】

その後、図１８に示すように前記基板５８１の全面に画素定義膜５８６２を再び形成し、これをパターンニングして前記画素電極５６１の一部を露出させて、前記のようなパターンニング段階において前記段階の以前に形成された画素定義膜の上部のバリア層５８６ｂ１の端部が露出されるようにする。そして、前記画素定義膜５８６２を塑性して、図１９に示すように前記画素定義膜の上部に二番目のバリア層５８６ｂ２が備えられるようにする。前記のような段階を繰り返して図２０に示すように多層のバリア層５８６ｂ１、５８６ｂ２、５８６ｂ３、５８６ｂ４、５８６ｂ５が備えられて、前記バリア層５８６ｂ１、５８６ｂ２、５８６ｂ３、５８６ｂ４、５８６ｂ５の端部が互いに接している画素定義膜５８６を形成することができる。

30

【００７８】

一方、前記実施形態において、アクティブマトリックス型エレクトロルミネッセンスディスプレイ装置に本発明を適用した例で説明したが、アクティブマトリックス型エレクトロルミネッセンスディスプレイ装置の以外にもパッシブマトリックス型エレクトロルミネッセンスディスプレイ装置など、画素定義膜が備えられるエレクトロルミネッセンスディスプレイ装置であれば、どのような装置であれとも本発明が適用できる。

【００７９】

本発明は、図面に示された実施形態を参照しながら説明したが、これは例示的なことに過ぎず、当技術分野で通常の知識を有する者であればこれによって多様な変形及び均等な他の実施形態が可能であろう。よって、本発明の技術的な保護範囲は添付された特許請求範囲の技術的思想によって定められなければならない。

40

【符号の説明】

【００８０】

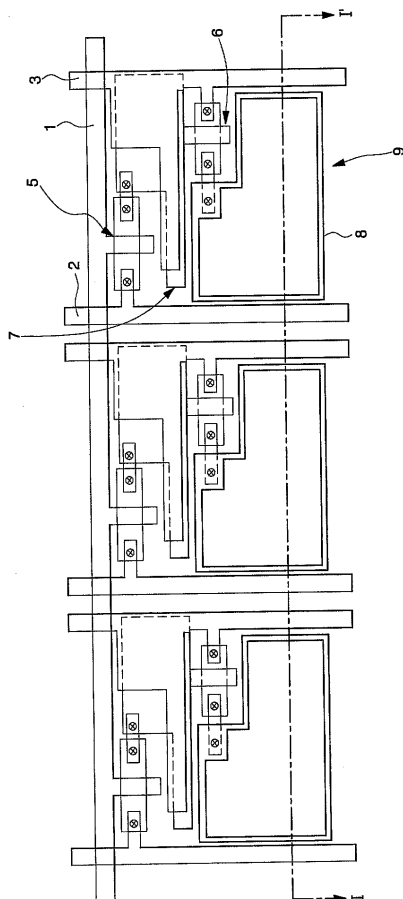
- ２５０、３５０、４５０、５５０：薄膜トランジスタ
- １３５、２５１、３５１、４５１、５５１：ゲート電極
- ２５２、３５２、４５２、５５２：ソース電極
- ２５３、３５３、４５３、５５３：ドレイン電極
- ２６０、３６０、４６０、５６０：表示部
- １６５、２６１、３６１、４６１、５６１：画素電極

50

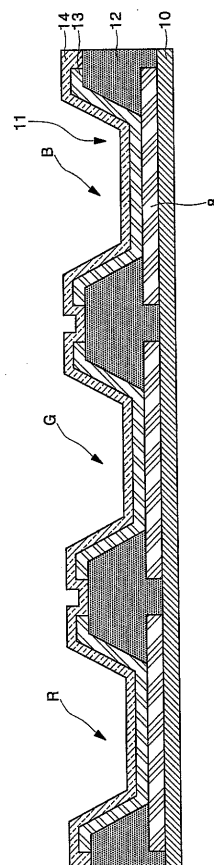
1 6 2、2 6 2、3 6 2、4 6 2、5 6 2 : 対向電極  
 1 2 5、2 8 0、3 8 0、4 8 0、5 8 0 : 半導体層  
 1 0 0、2 8 1、3 8 1、4 8 1、5 8 1 : 基板  
 1 1 0、2 8 2、3 8 2、4 8 2、5 8 2 : バッファ層  
 1 2 0、2 8 3、3 8 3、4 8 3、5 8 3 : ゲート絶縁膜  
 1 3 0、2 8 4、3 8 4、4 8 4、5 8 4 : 層間絶縁膜  
 2 8 5、3 8 5、4 8 5、5 8 5 : 第 1 保護膜  
 1 6 0、2 8 6、3 8 6、4 8 6、5 8 6 : 画素定義膜  
 1 7 0、2 8 7、3 8 7、4 8 7、5 8 7 : 有機膜  
 2 8 9、3 8 9、4 8 9、5 8 9 : 第 2 保護膜

10

【図 1】

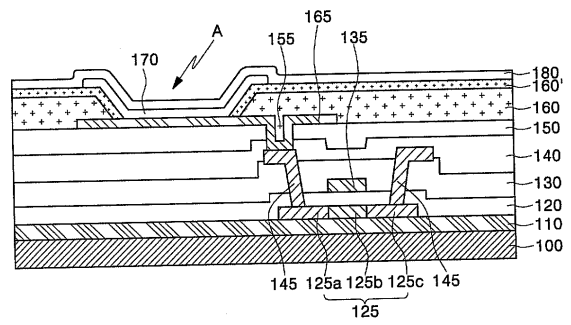


【図 2】

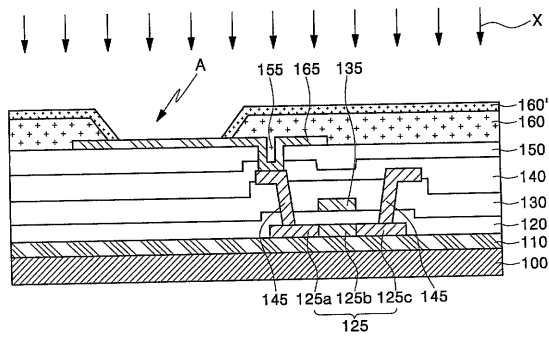




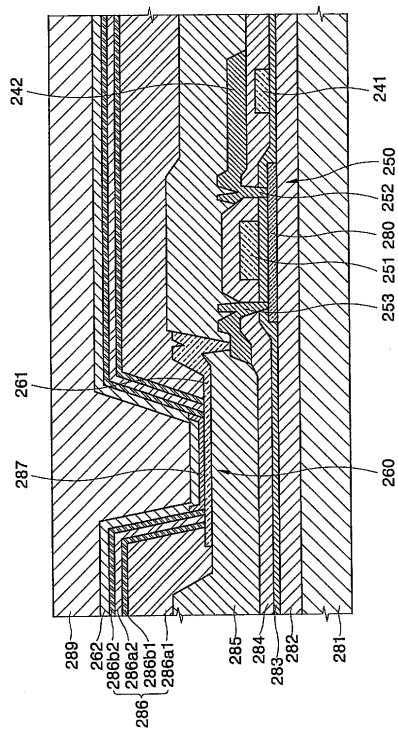
【 図 3 C 】



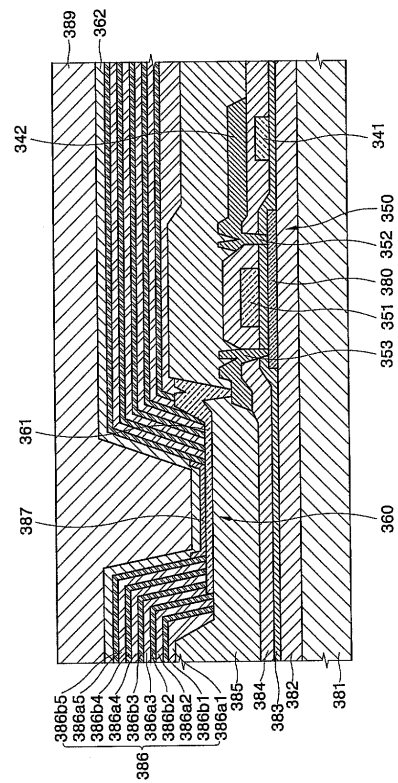
【 図 3 B 】



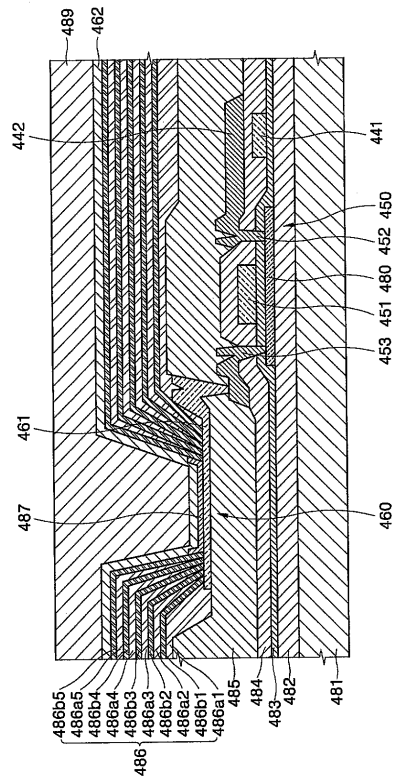
【圖 5】



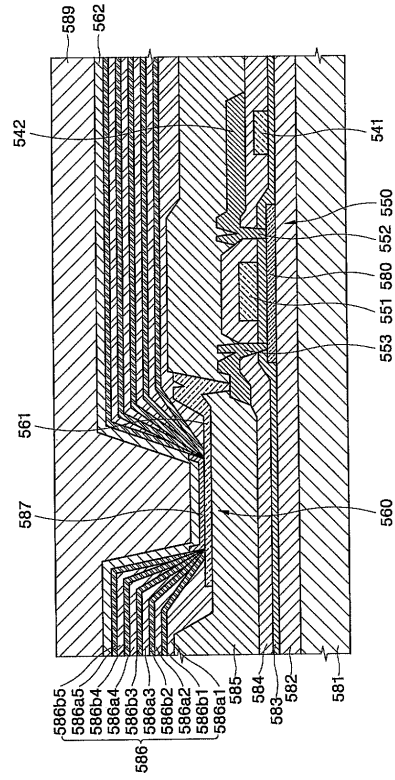
【 図 6 】



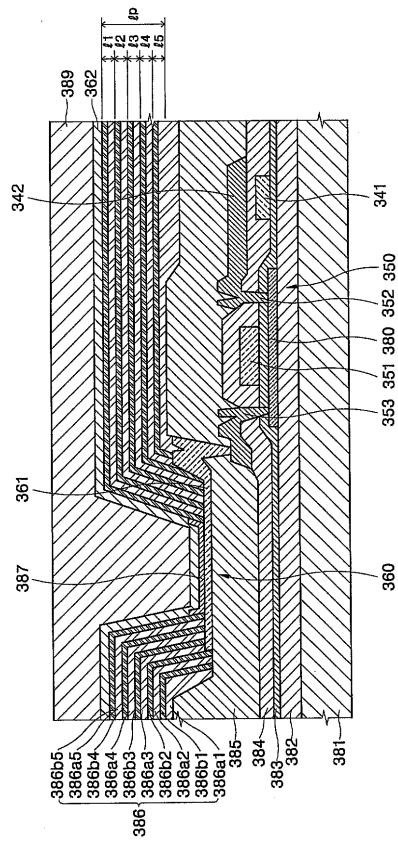
【図 7】



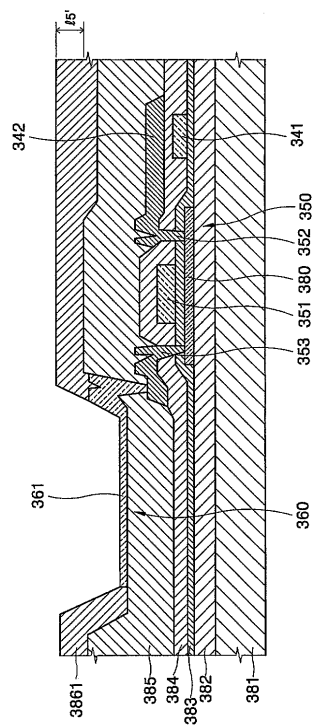
【図 8】



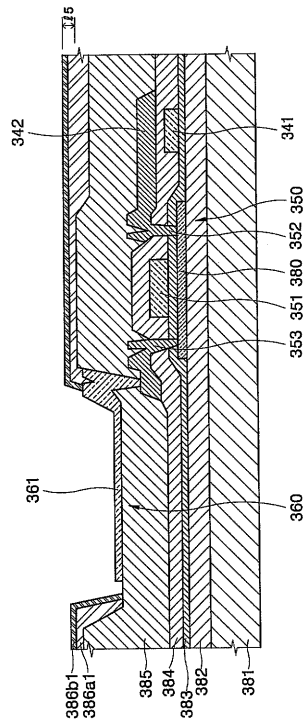
【図 9】



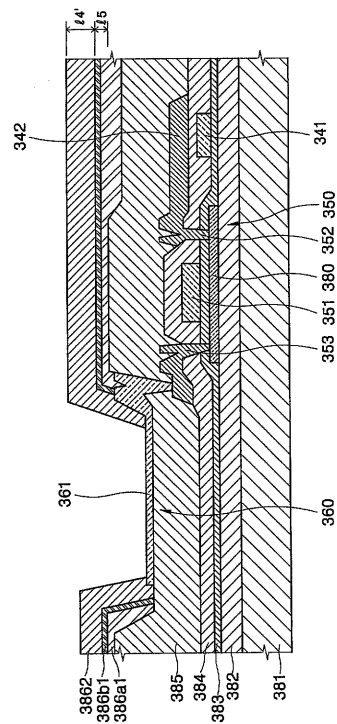
【図 10】



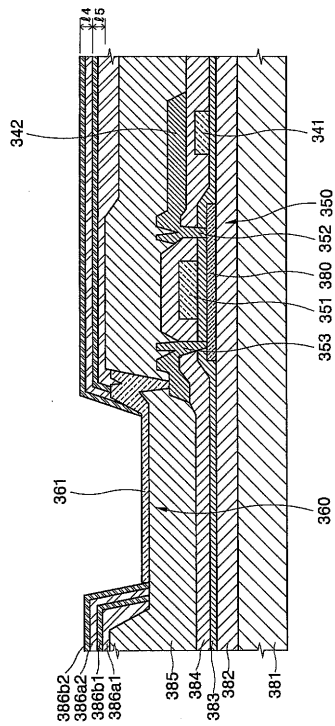
【 図 1 1 】



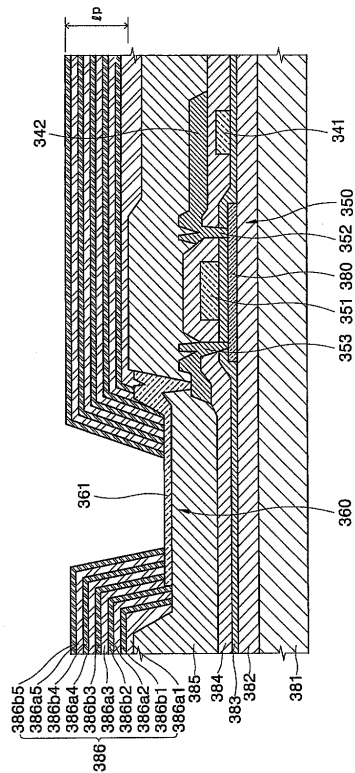
【 図 1 3 】



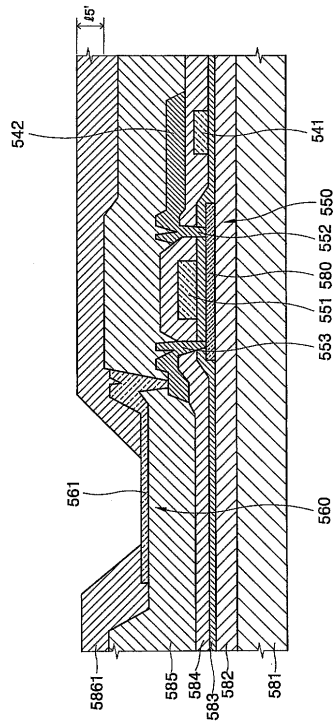
【 図 1 4 】



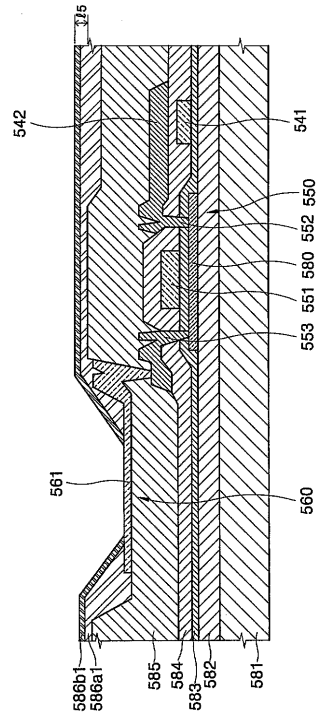
【 図 1 5 】



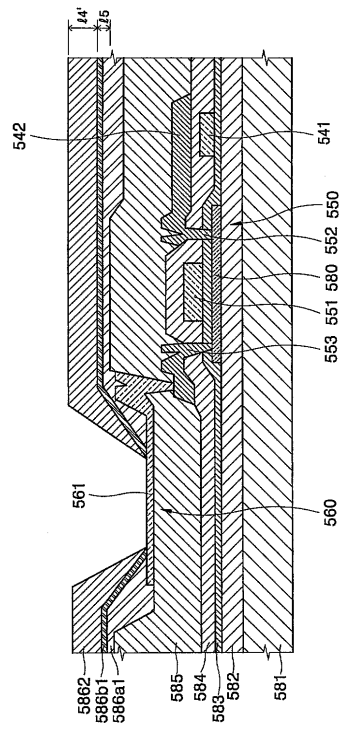
【 図 1 6 】



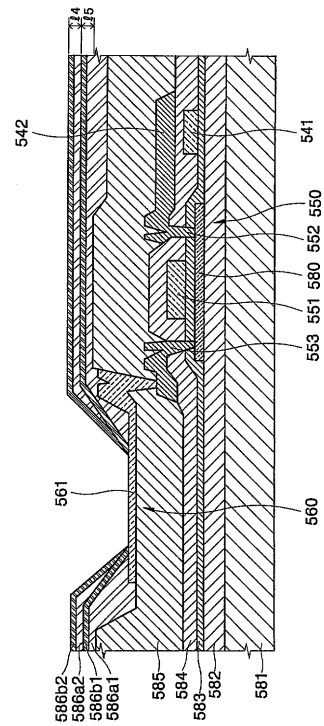
【圖 17】



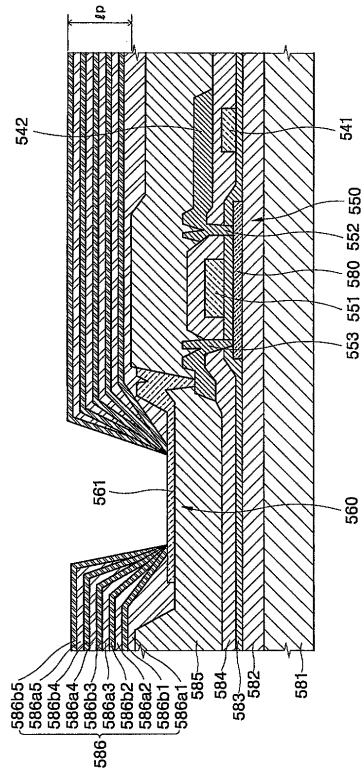
【 図 1 8 】



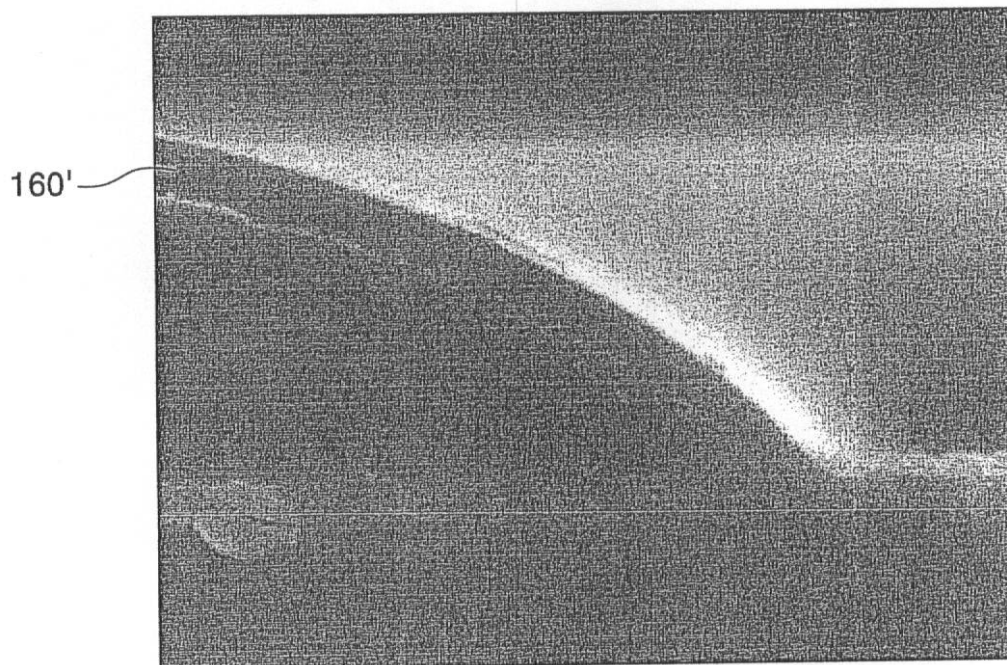
【 図 1 9 】



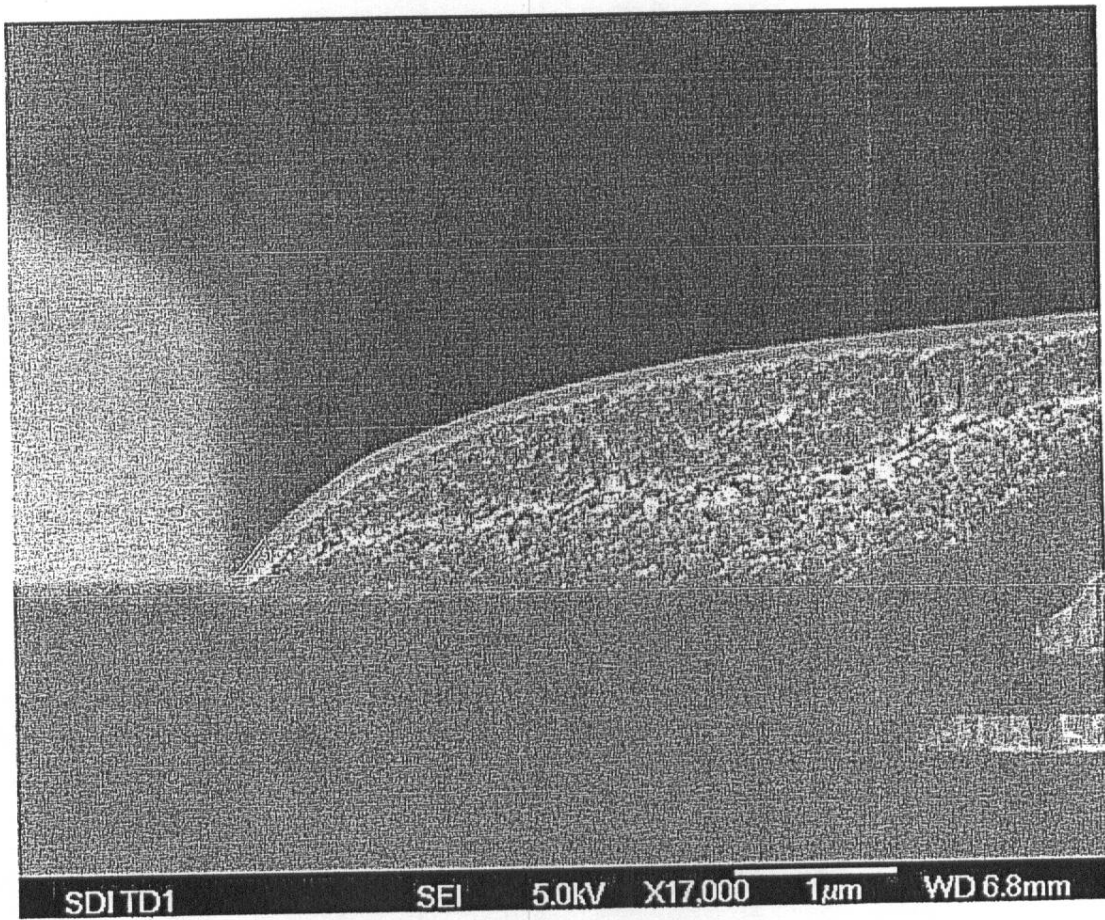
【図 20】



【図 4】



【図 12】



---

フロントページの続き

(51)Int.Cl. F I

H 0 1 L 27/32 (2006.01)

(72)発明者 姜 泰旭

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

(72)発明者 金 昌樹

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

(72)発明者 チョ ユ 誠

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

審査官 西岡 貴央

(56)参考文献 特開 2 0 0 3 - 3 3 2 0 5 8 ( J P , A )

特開 2 0 0 2 - 2 0 3 6 8 2 ( J P , A )

特開 2 0 0 5 - 1 5 0 1 0 5 ( J P , A )

特開 2 0 0 3 - 1 6 8 5 6 9 ( J P , A )

特開 2 0 0 3 - 2 8 2 2 4 1 ( J P , A )

特開 2 0 0 3 - 2 9 7 5 5 4 ( J P , A )

特開 2 0 0 4 - 1 1 9 1 3 8 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 5 B 3 3 / 0 0 - 3 3 / 2 8

H 0 1 L 5 1 / 5 0 - 5 1 / 5 6

专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">JP5302261B2</a>	公开(公告)日	2013-10-02
申请号	JP20101110195	申请日	2010-05-12
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	鄭倉龍 姜泰旭 金昌樹 チヨㄱ誠		
发明人	鄭 倉龍 姜 泰旭 金 昌樹 ▲チヨ▼▲ㄱ▼誠		
IPC分类号	H05B33/22 H01L51/50 H05B33/12 H05B33/10 G09F9/30 H01L27/32 H05B33/14		
CPC分类号	H01L27/3246 H01L27/3283 H01L51/5256		
FI分类号	H05B33/22.Z H05B33/14.A H05B33/12.B H05B33/10 G09F9/30.365.Z C23C14/48.A G09F9/30.365 H01L27/32 H05B33/04		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC23 3K107/CC27 3K107/CC42 3K107/CC45 3K107/DD89 3K107/DD96 3K107/EE48 3K107/EE49 3K107/EE50 3K107/FF00 3K107/FF01 3K107/FF15 3K107/FF16 3K107/GG02 3K107/GG05 3K107/GG06 3K107/GG09 3K107/GG28 3K107/GG54 4K029/AA09 4K029/AA24 4K029/CA10 4K029/EA03 4K029/EA04 4K029/EA09 5C094/AA37 5C094/BA27 5C094/EA04 5C094/FA02 5C094/FB05 5C094/GB10 5C094/JA01 5C094/JA08 5C094/JA20		
代理人(译)	佐伯喜文 渡边 隆		
优先权	1020040041066 2004-06-04 KR 1020040049709 2004-06-29 KR		
其他公开文献	JP2010212251A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

在有机EL器件中，通过减少来自像素限定膜的排气量来防止有机膜的劣化。 甲从像素限定层减少了脱气量，以形成在像素限定膜的至少一个阻挡层，从而也能够防止发光部的劣化通过除气，也LITI多个用于致发光显示装置，在基板上，为了缓解过程设置在基板厚度像素电极包括一足够薄的像素限定层用后，像素电极到具有开口暴露像素电极的预定部分，而位于上方，其特征在于它包括一个位于内部的上部和/或所述像素限定层中的至少一个势垒层的像素限定层提供了一种电致发光器件及其制造方法。 点域3B



图 1

