

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4794994号
(P4794994)

(45) 発行日 平成23年10月19日(2011.10.19)

(24) 登録日 平成23年8月5日(2011.8.5)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/30 K
HO1L 51/50 (2006.01)	G09G 3/20 642A
	G09G 3/20 624B
	G09G 3/20 621A
請求項の数 38 (全 30 頁) 最終頁に続く	

(21) 出願番号	特願2005-333008 (P2005-333008)	(73) 特許権者	308040351
(22) 出願日	平成17年11月17日(2005.11.17)		三星モバイルディスプレイ株式会社
(65) 公開番号	特開2007-47721 (P2007-47721A)		Samsung Mobile Display Co., Ltd.
(43) 公開日	平成19年2月22日(2007.2.22)		大韓民国京畿道龍仁市器興区農書洞山24
審査請求日	平成17年11月17日(2005.11.17)		San #24 Nongseo-Dong,
(31) 優先権主張番号	10-2005-0073047		Giheung-Gu, Yongin-City,
(32) 優先日	平成17年8月10日(2005.8.10)		Gyeonggi-Do 446-711 Republic of
(33) 優先権主張国	韓国 (KR)		KOREA
		(74) 代理人	100146835
			弁理士 佐伯 義文
		(74) 代理人	100089037
			弁理士 渡邊 隆
最終頁に続く			

(54) 【発明の名称】 データ駆動回路とこれを利用した発光表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

データ線のそれぞれに接続された画素より前記データ線を介して所定の電流が流れるように制御する複数の電流シンク部と、

前記所定の電流が流れる時、前記電流シンク部で生成される補償電圧を利用して階調電圧の電圧値を再設定する複数の電圧生成部と、

外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択する複数のデジタルアナログ変換器と、

前記データ信号を前記データ線に供給するための複数のスイッチング部とを備え、

前記電流シンク部のそれぞれは、水平期間の第1期間の間前記所定の電流の供給を受け

10

、前記所定の電流の電流値は、前記画素が最大輝度に発光される時流れる電流と同じに設定され、

前記電流シンク部のそれぞれは、前記所定の電流を前記補償電圧に変換する手段を備えることを特徴とするデータ駆動回路。

【請求項2】

前記電流シンク部のそれぞれは、

前記データ線に接続された画素から前記所定の電流の供給を受けることを特徴とする請求項1に記載のデータ駆動回路。

【請求項3】

20

前記所定の電流を前記補償電圧に変換する手段は、
前記所定の電流の供給を受けるための電流源と、
前記データ線と前記電圧生成部との間に設置されて前記第1期間の間ターンオンされる第1トランジスターと、
前記データ線と前記電流源との間に設置されて前記第1期間の間ターンオンされる第2トランジスターと、
前記データ線に所定の電流が流れる時前記第1トランジスターに印加される前記補償電圧を充電するためのキャパシタとを備え、
前記第1トランジスターのゲート電極は、第2トランジスターのゲート電極に接続され、
前記第2トランジスターのゲート電極は、第1トランジスターのゲート電極に接続され、
前記キャパシタは、第1トランジスターの第1電極に接続されることを特徴とする請求項2に記載のデータ駆動回路。

10

【請求項4】

前記スイッチング部のそれぞれは、
前記水平期間の中の前記第1期間以後の第2期間の間前記データ線とデジタルアナログ変換器とを接続させることを特徴とする請求項2に記載のデータ駆動回路。

【請求項5】

前記スイッチング部のそれぞれは、
前記第2期間の間ターンオンされる少なくとも一つのトランジスターを備えることを特徴とする請求項4に記載のデータ駆動回路。

20

【請求項6】

前記スイッチング部のそれぞれは、
2個のトランジスターを具備し、前記2個のトランジスターはトランスミッションゲート形態に接続されることを特徴とする請求項5に記載のデータ駆動回路。

【請求項7】

前記電圧生成部のそれぞれは、
前記階調電圧を生成するために第1側端子と第2側端子との間に接続される複数の分圧抵抗を備えることを特徴とする請求項1に記載のデータ駆動回路。

【請求項8】

前記第1側端子は、
基準電源の供給を受け、前記第2側端子は前記補償電圧の供給を受けることを特徴とする請求項7に記載のデータ駆動回路。

30

【請求項9】

前記デジタルアナログ変換器と前記スイッチング部との間にそれぞれ設置される第1バッファと、
前記電流シンク部と前記電圧生成部との間にそれぞれ設置される第2バッファとを備えることを特徴とする請求項1に記載のデータ駆動回路。

【請求項10】

順次サンプリングパルスを生成するためのシフトレジスターを含むシフトレジスター部と；

40

前記サンプリングパルスにตอบสนองして前記データの供給を受けるための複数のサンプリングラッチを含むサンプリングラッチ部と；

前記サンプリングラッチに保存されたデータの供給を受け、自分に保存されたデータを前記デジタルアナログ変換器に供給するためのホルディングラッチを含むホルディングラッチ部とを備えることを特徴とする請求項1に記載のデータ駆動回路。

【請求項11】

前記ホルディングラッチ部に保存された前記データの電圧レベルを上昇させて前記デジタルアナログ変換器に供給するためのレベルシフト部をさらに備えることを特徴とする請求項10に記載のデータ駆動回路。

【請求項12】

50

前記水平期間中の、第1期間以前の第0期間の間前記データ線に接続された画素にプリチャージング電圧を供給するための少なくとも一つのプリチャージング部をさらに備えることを特徴とする請求項2に記載のデータ駆動回路。

【請求項13】

データ線に接続された画素にプリチャージング電圧を供給するための少なくとも一つのプリチャージング部と；

前記画素から前記データ線を介して所定の電流の供給を受ける少なくとも一つの電流シンク部と；

前記所定の電流が流れる時、前記電流シンク部で生成される補償電圧を利用して階調電圧の電圧値を再設定する少なくとも一つの電圧生成部と；

外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択する少なくとも一つのデジタル-アナログ変換器と；

前記データ信号を前記データ線に供給するための少なくとも一つのスイッチング部とを備え、

前記電流シンク部は、水平期間の第1期間の間前記所定の電流の供給を受け、

前記所定の電流の電流値は、前記画素が最大輝度に発光される時流れる電流と同じに設定され、

前記電流シンク部のそれぞれは、前記所定の電流を前記補償電圧に変換する手段を備えることを特徴とするデータ駆動回路。

【請求項14】

前記プリチャージング部は、

前記デジタル-アナログ変換器と前記スイッチング部との間に位置されることを特徴とする請求項13に記載のデータ駆動回路。

【請求項15】

前記プリチャージング部は、

プリチャージング電圧源と前記スイッチング部との間に設置されて各水平期間の第0期間の間ターンオンされる第1トランジスタと；

前記デジタル-アナログ変換器と前記スイッチング部との間に設置されて各水平期間の第2期間の間ターンオンされる第2トランジスタとを備えることを特徴とする請求項14に記載のデータ駆動回路。

【請求項16】

前記プリチャージング電圧源の電圧値は、

前記画素に前記所定の電流が流れるように設定されることを特徴とする請求項15に記載のデータ駆動回路。

【請求項17】

前記電流シンク部は、

各水平期間で前記第0期間及び第2期間の間の第1期間の間前記所定の電流の供給を受けることを特徴とする請求項15に記載のデータ駆動回路。

【請求項18】

前記スイッチング部は、

第0期間及び第2期間の間前記データ線と前記プリチャージング部とを接続させるための少なくとも一つのトランジスタを備えることを特徴とする請求項15に記載のデータ駆動回路。

【請求項19】

走査線、データ線及び発光制御線に接続されるように位置される複数の画素を含む画素部と；

前記走査線に走査信号を順次供給し、前記発光制御線に発光制御信号を順次供給するための走査駆動部と；

それぞれの水平期間の第1期間の間前記データ線に接続された画素から所定の電流を流し、前記データ線を介してデータ駆動回路の電流シンク部に供給することによって、前記

10

20

30

40

50

電流シンク部で発生する補償電圧を利用して階調電圧の電圧値を再設定し、前記再設定された階調電圧を利用してデータ信号を生成する少なくとも一つのデータ駆動回路とを備え、

前記所定の電流の電流値は、前記画素が最大輝度に発光される時流れる電流と同じに設定され、

前記電流シンク部のそれぞれは、前記所定の電流を前記補償電圧に変換する手段を備えることを特徴とする発光表示装置。

【請求項 20】

前記画素のそれぞれは

第1電源と；

前記第1電源から所定の電流の供給を受ける発光素子と；

前記データ線に接続されて現在の走査線に走査信号が供給される時ターンオンされる第1トランジスタ及び第2トランジスタと；

前記第1トランジスタの第2電極と基準電源との間に接続されて以前の走査線に走査信号が供給される時ターンオンされる第3トランジスタと；

前記発光素子に供給される電流量を制御するための第4トランジスタと；

前記第4トランジスタのゲート電極と第2電極との間に接続されて前記以前の走査線に走査信号が供給される時ターンオンされて第4トランジスタをダイオード形態で接続させるための第5トランジスタとを備え、

前記第2トランジスタの第2電極は、前記第4トランジスタの第2電極に接続されることを特徴とする請求項19に記載の発光表示装置。

【請求項 21】

前記画素のそれぞれは、

前記第1トランジスタの第2電極と前記第1電源との間に接続される第1キャパシタと；

前記第1トランジスタの第2電極と前記第4トランジスタのゲート電極との間に接続される第2キャパシタとを備えることを特徴とする請求項20に記載の発光表示装置。

【請求項 22】

前記画素のそれぞれは、

前記第4トランジスタのゲート電極と前記第1電源との間に接続される第1キャパシタと；

前記第1トランジスタの第2電極と前記第4トランジスタのゲート電極との間に接続される第2キャパシタとを備えることを特徴とする請求項20に記載の発光表示装置。

【請求項 23】

前記第4トランジスタの第2電極と前記発光素子との間に接続されて前記発光制御信号が供給される時ターンオフされ、その他の期間の間ターンオンされる第6トランジスタをさらに備えることを特徴とする請求項20に記載の発光表示装置。

【請求項 24】

前記データ駆動回路のそれぞれは、

前記水平期間の第1期間の間前記画素から前記所定の電流の供給を受けるための複数の電流シンク部と；

前記所定の電流が流れる時生成される前記補償電圧を利用して前記階調電圧の電圧値を再設定する複数の電圧生成部と；

外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧を前記データ信号として選択する複数のデジタルアナログ変換器と；

前記水平期間の中の前記第1期間を除いた第2期間の間前記データ信号を前記データ線に供給するための複数のスイッチング部とを備えることを特徴とする請求項20に記載の発光表示装置。

【請求項 25】

前記所定の電流を前記補償電圧に変換する手段は、

前記所定の電流の供給を受けるための電流源と；

10

20

30

40

50

前記データ線と前記電圧生成部との間に設置されて前記第1期間の間ターンオンされる第12トランジスタと；

前記データ線と前記電流源との間に設置されて前記第1期間の間ターンオンされる第13トランジスタと；

前記データ線に所定の電流が流れる時前記第12トランジスタに印加される前記補償電圧を充電するためのキャパシタとを備えることを特徴とする請求項24に記載の発光表示装置。

【請求項26】

前記スイッチング部のそれぞれは、

前記第2期間の間ターンオンされる少なくとも一つのトランジスタを備えることを特徴とする請求項24に記載の発光表示装置。

10

【請求項27】

前記スイッチング部のそれぞれは、

2個のトランジスタを具備し、前記2個のトランジスタはトランスミッションゲート形態に接続されることを特徴とする請求項26に記載の発光表示装置。

【請求項28】

前記電圧生成部のそれぞれは、

前記階調電圧を生成するために第1側端子と第2側端子との間に接続される複数の分圧抵抗を備えることを特徴とする請求項24に記載の発光表示装置。

【請求項29】

20

前記第1側端子は、

前記基準電源の供給を受け、前記第2側端子は前記補償電圧の供給を受けることを特徴とする請求項28に記載の発光表示装置。

【請求項30】

前記デジタルアナログ変換器と前記スイッチング部との間にそれぞれ設置される第1バッファと；

前記電流シンク部と前記電圧生成部との間にそれぞれ設置される第2バッファとを備えることを特徴とする請求項24に記載の発光表示装置。

【請求項31】

前記水平期間中の、第1期間以前の第0期間の間前記データ線に接続された画素にプリチャージング電圧を供給するための少なくとも一つのプリチャージング部をさらに備えることを特徴とする請求項24に記載の発光表示装置。

30

【請求項32】

(a)画素から前記画素のそれぞれに接続されたデータ線に所定の電流が流れ、前記データ線を介してデータ駆動回路の電流シンク部に供給されるように制御する段階と；

(b)前記所定の電流に対応される補償電圧が前記電流シンク部で生成される段階と；

(c)前記補償電圧を利用して階調電圧の電圧値を再設定する段階と；

(d)外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの電圧を選択して前記データ線に供給する段階とを含み、

前記電流シンク部は、水平期間の第1期間の間前記所定の電流の供給を受け、

前記(a)段階では、前記データ駆動回路で前記画素が最大輝度で発光する時流れる電流と同じ電流の供給を受け、

40

前記電流シンク部のそれぞれは、前記所定の電流を前記補償電圧に変換する手段を備えることを特徴とする発光表示装置の駆動方法。

【請求項33】

前記(c)段階では、

それぞれのチャンネルごとに位置される電圧生成部が前記階調電圧を再設定することを特徴とする請求項32に記載の発光表示装置の駆動方法。

【請求項34】

前記(d)段階では、

50

前記それぞれのチャンネルごとに位置されるデジタル-アナログ変換器により前記データに対応して自分に供給される前記階調電圧の中のいずれか一つを選択することを特徴とする請求項33に記載の発光表示装置の駆動方法。

【請求項35】

前記補償電圧は、

それぞれバッファを経由して前記電圧生成部に供給されることを特徴とする請求項33に記載の発光表示装置の駆動方法。

【請求項36】

前記データ線に供給される階調電圧は、

バッファを経由して供給されることを特徴とする請求項32に記載の発光表示装置の駆動方法。

10

【請求項37】

走査信号によって選択された画素に所定のプリチャージング電圧を供給する段階と；

前記プリチャージング電圧が供給された画素から前記画素に接続されたデータ線を介してデータ駆動回路の電流シンク部に所定の電流が供給される段階と；

前記所定の電流が供給される時前記電流シンク部で生成される補償電圧を利用して階調電圧の電圧値を再設定する段階と；

外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択して前記画素に供給する段階とを含み、

前記電流シンク部は、水平期間の第1期間の間前記所定の電流の供給を受け、

20

前記所定の電流は、前記画素が最大輝度で発光する時流れる電流と同じ電流値に設定され、

前記電流シンク部のそれぞれは、前記所定の電流を前記補償電圧に変換する手段を備えることを特徴とする発光表示装置の駆動方法。

【請求項38】

前記プリチャージング電圧の電圧値は、

前記画素に所定の電流が流れるように設定されることを特徴とする請求項37に記載の発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明はデータ駆動回路とこれを利用した発光表示装置及びその駆動方法に関し、特に均一な輝度の映像を表示するようにしたデータ駆動回路とこれを利用した発光表示装置及びその駆動方法に関する。

【背景技術】

【0002】

最近、陰極線管Cathode Ray Tubeの短所である重さと嵩を減らすことができる各種平板表示装置が開発されている。平板表示装置としては液晶表示装置(Liquid Crystal Display)、電界放出表示装置(Field Emission Display)、プラズマ表示パネル(Plasma Display Panel)及び発光表示装置(Light Emitting Display)などがある。

40

【0003】

平板表示装置の中で発光表示装置は、電子と正孔の再結合によって光を発生する発光素子を利用して映像を表示する。このような、発光表示装置は早い応答速度を持つと共に、同時に低い消費電力に駆動される長所がある。

【0004】

図1は従来の発光表示装置を表す図面である。

【0005】

図1を参照すれば、従来の発光表示装置は走査線S1ないしSn及びデータ線D1ないしDmと接続された複数の画素40を含む画素部30と、走査線S1ないしSnを駆動するための走査駆動部10と、データ線D1ないしDmを駆動するためのデータ駆動部20と、走査駆動部10及びデー

50

タ駆動部20を制御するためのタイミング制御部50とを備える。

【0006】

タイミング制御部50は、外部から供給される同期信号に対応してデータ駆動制御信号DCS及び走査駆動制御信号SCSを生成する。タイミング制御部50で生成されたデータ駆動制御信号DCSはデータ駆動部20に供給されて、走査駆動制御信号SCSは走査駆動部10に供給される。そして、タイミング制御部50は外部から供給されるデータをデータ駆動部20に供給する。

【0007】

走査駆動部10は、タイミング制御部50から走査駆動制御信号SCSの供給を受ける。走査駆動制御信号SCSの供給を受けた走査駆動部10は走査信号を生成し、生成された走査信号を走査線S1ないしSnに順次供給する。

10

【0008】

データ駆動部20は、タイミング制御部50からデータ駆動制御信号DCSの供給を受ける。データ駆動制御信号DCSの供給を受けたデータ駆動部20はデータ信号を生成し、生成されたデータ信号を走査信号と同期されるようにデータ線D1ないしDmに供給する。

【0009】

画素部30は、外部から第1電源ELVDD及び第2電源ELVSSの供給を受けてそれぞれの画素40に供給する。第1電源ELVDD及び第2電源ELVSSの供給を受けた画素40のそれぞれはデータ信号に対応して第1電源ELVDDから発光素子を経由して第2電源ELVSSに流れる電流を制御することでデータ信号に対応される光を生成する。

20

【0010】

すなわち、従来の発光表示装置で画素40のそれぞれはデータ信号に対応されて所定輝度の光を生成する。しかし、従来には画素40のそれぞれに含まれるトランジスタのしきい値電圧のバラ付き及び電子移動度の偏差によって所望の輝度の映像を表示することができない問題点がある。

【0011】

実際に、画素40のそれぞれに含まれるトランジスタのしきい値電圧は、画素40に含まれる画素回路の構造を制御することで、ある程度補償することができるが、電子移動度の偏差は補償されることができない。よって、電子移動度の偏差と無関係に均一な画像を表示することができる発光表示装置が要求されている。

30

【0012】

一方、前記従来のデータ駆動回路とこれを利用した発光表示装置及びその駆動方法に関する技術を記載した文献としては、下記特許文献1等がある。

【特許文献1】米国特許第6,859,193号明細書

【発明の開示】

【発明が解決しようとする課題】

【0013】

したがって、本発明の目的は均一な輝度の映像を表示するようにしたデータ駆動回路とこれを利用した発光表示装置及びその駆動方法を提供することである。

【課題を解決するための手段】

40

【0014】

前記目的を果たすために、本発明の第1側面は、データ線のそれぞれより所定の電流が流れるように制御する複数の電流シンク部と、前記所定の電流が流れる時生成される補償電圧を利用して階調電圧の電圧値を再設定する複数の電圧生成部と、外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択する複数のデジタルアナログ変換器と、前記データ信号を前記データ線に供給するための複数のスイッチング部とを備えるデータ駆動回路を提供する。

【0015】

望ましくは、前記電流シンク部のそれぞれは前記データ線に接続された画素から前記所定の電流の供給を受ける。前記電流シンク部のそれぞれは水平期間の一部期間の第1期間

50

の間前記所定の電流の供給を受ける。前記所定の電流の電流値は前記画素が最大輝度に発光される時流れる電流と同じに設定される。

【0016】

本発明の第2側面は、データ線に接続された画素にフリーチャージング電圧を供給するための少なくとも一つのフリーチャージング部と、前記画素から所定の電流の供給を受ける少なくとも一つの電流シンク部と、前記所定の電流が流れる時生成される補償電圧を利用して階調電圧の電圧値を再設定する少なくとも一つの電圧生成部と、外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択する少なくとも一つのデジタル-アナログ変換器と、前記データ信号を前記データ線に供給するための少なくとも一つのスイッチング部とを備える。

10

【0017】

望ましくは、前記フリーチャージング部は前記デジタル-アナログ変換器と前記スイッチング部との間に位置される。

【0018】

本発明の第3側面は、(a)画素のそれぞれと接続されたデータ線に所定の電流が流れるように制御する段階と、(b)前記所定の電流に対応される補償電圧が生成される段階と、(c)前記補償電圧を利用して階調電圧の電圧値を再設定する段階と、(d)外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの電圧を選択して前記データ線に供給する段階とを含む。

【0019】

本発明の第4側面は、走査信号によって選択された画素に所定のフリーチャージング電圧を供給する段階と、前記フリーチャージング電圧が供給された画素からデータ駆動回路で所定の電流が供給される段階と、前記所定の電流が供給される時生成される補償電圧を利用して階調電圧の電圧値を再設定する段階と、外部から供給されるデータのビット値に対応して前記階調電圧の中のいずれか一つの階調電圧をデータ信号として選択して前記画素に供給する段階とを含む。

20

【発明の効果】

【0020】

上述したように、本発明の実施形態によるデータ駆動回路とこれを利用した発光表示装置及びその駆動方法によれば、画素から電流をシンクする時に発生する補償電圧を利用して電圧生成部で生成される階調電圧の電圧値を再設定し、再設定された階調電圧を電流がシンクされた画素に供給するからトランジスタの移動度と無関係に均一な画像を表示することができる。そして、本発明によれば、電流をシンクする前にフリーチャージング電圧を、まず供給することで、電流をシンクする時間を短縮させることができ、これによって安定的に駆動されることができる。

30

【発明を実施するための最良の形態】

【0021】

以下、本発明の属する技術分野において通常の知識を有する者が本発明を容易に実施することができる望ましい実施形態を添付された図2ないし図14を参照して詳しく説明する。

40

【0022】

図2は本発明の実施形態による発光表示装置を表す図面である。図2を参照すれば、本発明の実施形態による発光表示装置は走査線S1ないしSn、発光制御線E1ないしEn及びデータ線D1ないしDmと接続される複数の画素140を含む画素部130と、走査線S1ないしSn及び発光制御線E1ないしEnを駆動するための走査駆動部110と、データ線D1ないしDmを駆動するためのデータ駆動部120と、走査駆動部110及びデータ駆動部120を制御するためのタイミング制御部150とを備える。

【0023】

画素部130は走査線S1ないしSn、発光制御線E1ないしEn及びデータ線D1ないしDmによって区画された領域に形成される画素140を備える。画素140は外部から第1電源ELVDD、第2

50

電源ELVSS及び基準電源Vrefの供給を受ける。基準電源Vrefの供給を受けた画素140のそれぞれは基準電源Vrefと第1電源ELVDDとの差値を利用して第1電源ELVDDの電圧降下を補償する。そして、画素140のそれぞれはデータ信号に対応して第1電源ELVDDから発光素子(図示せず)を経由して第2電源ELVSSに所定の電流を供給する。このため、画素140のそれぞれは図3または図5のように構成することができる。図3または図5に図示された画素140の詳細な構造は後述する。

【0024】

タイミング制御部150は、外部から供給される同期信号に対応してデータ駆動制御信号DCS及び走査駆動制御信号SCSを生成する。タイミング制御部150で生成されたデータ駆動制御信号DCSはデータ駆動部120に供給され、走査駆動制御信号SCSは走査駆動部110に供給される。そして、タイミング制御部150は外部から供給されるデータをデータ駆動部120に供給する。

10

【0025】

走査駆動部110は、走査駆動制御信号SCSの供給を受ける。走査駆動制御信号SCSの供給を受けた走査駆動部110は走査線S1ないしSnに走査信号を順次供給する。そして、走査駆動制御信号SCSの供給を受けた走査駆動部110は発光制御線E1ないしEnで発光制御信号を順次供給する。ここで、発光制御信号は2個の走査信号と重畳されるように供給される。このため、発光制御信号の幅は走査信号の幅と同じかまたは広く設定される。

【0026】

データ駆動部120は、タイミング制御部150からデータ駆動制御信号DCSの供給を受ける。データ駆動制御信号DCSの供給を受けたデータ駆動部120はデータ信号を生成し、生成されたデータ信号をデータ線D1ないしDmに供給する。ここで、データ駆動部120は1水平期間1H中第1期間の間データ線D1ないしDmに所定の電流を供給し、1水平期間1H中第1期間以後の第2期間の間データ線D1ないしDmに所定の電圧データ信号を供給する。このため、データ駆動部120は少なくとも一つのデータ駆動回路200を備える。

20

【0027】

図3は、図2に図示された画素の一例を表す図面である。図3では説明の便宜性のために第mデータ線Dm、第n-1及び第n走査線Sn-1、Sn及び第n発光制御線Enと接続された画素を図示する。

【0028】

図3を参照すれば、本発明の画素140は発光素子OLED、発光素子OLEDに電流を供給するための画素回路142を備える。

30

【0029】

発光素子OLEDは、画素回路142から供給される電流に対応して所定色の光を生成する。画素回路142は第n-1走査線Sn-1(以前の走査線)に走査信号が供給される時第1電源ELVDDの電圧降下と第4トランジスタM4のしきい値電圧を補償し、第n走査線Sn(現在の走査線)に走査信号が供給される時データ信号に対応される電圧を充電する。このため、画素回路142は第1ないし第6トランジスタM1ないしM6と、第1キャパシタC1及び第2キャパシタC2とを備える。

【0030】

第1トランジスタM1の第1電極は、データ線Dmに接続されて第2電極は第1ノードN1に接続される。そして、第1トランジスタM1のゲート電極は第n走査線Snに接続される。このような第1トランジスタM1は第n走査線Snに走査信号が供給される時ターンオンされてデータ線Dmと第1ノードN1とを電氣的に接続させる。

40

【0031】

第2トランジスタM2の第1電極は、データ線Dmに接続されて第2電極は第4トランジスタM4の第2電極に接続される。そして、第2トランジスタM2のゲート電極は第n走査線Snに接続される。このような第2トランジスタM2は第n走査線Snで走査信号が供給される時ターンオンされてデータ線Dmと第4トランジスタM4の第2電極とを電氣的に接続させる。

【0032】

50

第3トランジスタ-M3の第1電極は、基準電源Vrefに接続されて第2電極は第1ノードN1に接続される。そして、第3トランジスタ-M3のゲート電極は第n-1走査線Sn-1に接続される。このような第3トランジスタ-M3は第n-1走査線Sn-1で走査信号が供給される時ターンオンされて基準電源Vrefと第1ノードN1とを電氣的に接続させる。

【0033】

第4トランジスタ-M4の第1電極は、第1電源ELVDDに接続されて第2電極は第6トランジスタ-M6の第1電極に接続される。そして、第4トランジスタ-M4のゲート電極は第2ノードN2に接続される。このような第4トランジスタ-M4は第2ノードN2に印加される電圧、すなわち、第1キャパシタC1及び第2キャパシタC2に充電された電圧に対応される電流を第6トランジスタ-M6の第1電極に供給する。

【0034】

第5トランジスタ-M5の第2電極は、第2ノードN2に接続されて第1電極は第4トランジスタ-M4の第2電極に接続される。そして、第5トランジスタ-M5のゲート電極は第n-1走査線Sn-1に接続される。このような第5トランジスタ-M5は第n-1走査線Sn-1に走査信号が供給される時ターンオンされて第4トランジスタ-M4をダイオード形態で接続させる。

【0035】

第6トランジスタ-M6の第1電極は、第4トランジスタ-M4の第2電極に接続されて第2電極は発光素子OLEDのアノード電極に接続される。そして、第6トランジスタ-M6のゲート電極は第n発光制御線Enに接続される。このような第6トランジスタ-M6は第n発光制御線Enに発光制御信号が供給される時ターンオフされて、発光制御信号が供給されない時ターンオンされる。ここで、第n発光制御線Enに供給される発光制御信号は第n-1走査線Sn-1及び第n走査線Snに供給される走査信号と重畳されるように供給される。

【0036】

したがって、第6トランジスタ-M6は第n-1走査線Sn-1及び第n走査線Snで走査信号が供給されて第1キャパシタC1及び第2キャパシタC2に所定の電圧が充電される時ターンオフされ、その他の場合にターンオンされて第4トランジスタ-M4と発光素子OLEDとを電氣的に接続させる。一方、図3では説明の便宜性のためにトランジスタ-M1ないしM6をPMOSPMOSタイプに図示したが、本発明はこれに限定されるのではない。

【0037】

そして、図3に図示された画素に基準電源Vrefは発光素子OLEDに電流を供給しない。すなわち、基準電源Vrefは画素140で電流を供給しないから電圧降下が発生せず、これによって画素140の位置と無関係に同じ電圧値を維持することができる。ここで、基準電源Vrefの電圧値は第1電源ELVDDと同じに設定されるか、相異なるように設定することができる。

【0038】

図4は図3に図示された画素の駆動方法を表す波形図である。

【0039】

図4から1水平期間1Hは第1期間及び第2期間に分けて駆動される。第1期間の間データ線D1ないしDmでは所定の電流PCが流れ、第2期間の間データ線D1ないしDmではデータ信号DSが供給される。ここで、所定の電流PCは画素140からデータ駆動回路200にシンクされる電流を意味する(Current Sink)。

【0040】

そして、データ信号DSはデータ駆動回路200から画素140に供給される所定の電圧を意味する。以後、説明の便宜性のために基準電源Vrefと第1電源ELVDDの初期電圧値とが同じに設定されると仮定する。

【0041】

図3及び図4を参照して動作過程を詳しく説明すれば、まず、第n-1走査線Sn-1に走査信号が供給される。第n-1走査線Sn-1に走査信号が供給されれば第3トランジスタ-M3及び第5トランジスタ-M5がターンオンされる。第5トランジスタ-M5がターンオンされれば第4トランジスタ-M4がダイオード形態で接続される。第4トランジスタ-M4がダイオード形

10

20

30

40

50

態で接続されれば第2ノードN2には第1電源ELVDDに第4トランジスタ-M4のしきい値電圧を差し引いた電圧値が印加される。

【0042】

そして、第3トランジスタ-M3がターンオンされれば基準電源Vrefの電圧が第1ノードN1に印加される。この時、第2キャパシタC2は第1ノードN1と第2ノードN2との差に対応される電圧を充電する。この場合、基準電源Vrefと第1電源ELVDDとの電圧値が同じだと仮定すれば第2キャパシタC2には第4トランジスタ-M4のしきい値電圧に対応される電圧が充電される。

【0043】

そして、第1電源ELVDDで所定の電圧降下が発生すると、第2キャパシタC2には第4トランジスタ-M4のしきい値電圧及び第1電源ELVDDの電圧降下電圧が充電される。すなわち、本発明では第n-1走査線Sn-1に走査信号が供給される期間の間第1電源ELVDDの電圧降下電圧及び第4トランジスタ-M4のしきい値電圧が第2キャパシタC2に充電され、これによって第1電源ELVDDの電圧降下を補償することができる。

10

【0044】

第2キャパシタC2に所定の電圧が充電された後、第n走査線Snに走査信号が供給される。第n走査線Snに走査信号が供給されれば第1トランジスタ-M1及び第2トランジスタ-M2がターンオンされる。第2トランジスタ-M2がターンオンされれば、1水平期間の第1期間の間所定の電流PCが画素140からデータ線Dmを経由してデータ駆動回路200に供給される。実際に、所定の電流PCは第1電源ELVDD、第4トランジスタ-M4、第2トランジスタ-M2及びデータ線Dmを経由してデータ駆動回路200に供給される。この時、第1キャパシタC1及び第2キャパシタC2には所定の電流PCに対応して所定の電圧が充電される。

20

【0045】

一方、データ駆動回路200は所定の電流PCがシンクされる時に発生する所定の電圧値(以後"補償電圧"という)を利用してガンマ電圧部(図示せず)の電圧を再調整し、再調整されたガンマ電圧部の電圧を利用してデータ信号DSを生成する。以後、1水平期間の第2期間の間データ信号DSが第1トランジスタ-M1を経由して第1ノードN1に供給される。

【0046】

すると、第1キャパシタC1にはデータ信号DSと第1電源ELVDD1との差値に対応する電圧が充電される。この時、第2ノードN2はフローティング状態に設定されるから第2キャパシタC2は以前に充電された電圧を維持する。

30

【0047】

すなわち、本発明では以前の走査線に走査信号が供給される期間の間第2キャパシタC2に第4トランジスタ-M4のしきい値電圧及び第1電源ELVDDの電圧降下に対応する電圧を充電することで、第1電源ELVDDの電圧降下及び第4トランジスタ-M4のしきい値電圧を補償することができる。そして、本発明では現在の走査線に走査信号が供給される期間の間画素140に含まれたトランジスタの移動度などが補償されるようにガンマ電圧部の電圧を再設定し、再設定されたガンマ電圧を利用して生成されたデータ信号を供給する。

【0048】

したがって、本発明ではトランジスタのしきい値電圧、移動度などのバラ付きを補償して均一な画像を表示することができる。ガンマ電圧部の電圧が再設定される過程は後述する。

40

【0049】

図5は図2に図示された画素の他の例を表す図面である。図5は第1キャパシタC1が第2ノードN2と第1電源ELVDDとの間に設置されることを除き、図3と同じ構成に設定される。

【0050】

図4及び図5を参照して動作過程を詳しく説明すれば、まず、第n-1走査線Sn-1で走査信号が供給される。第n-1走査線Sn-1で走査信号が供給されれば第3トランジスタ-M3及び第5トランジスタ-M5がターンオンされる。第5トランジスタ-M5がターンオンされれば第4トランジスタ-M4がダイオード形態で接続される。

50

【0051】

第4トランジスタ-M4がダイオード形態で接続されれば第2ノードN2には第1電源ELVDDに第4トランジスタ-M4のしきい値電圧を差し引いた電圧値が印加される。すると、第1キャパシタC1には第4トランジスタ-M4のしきい値電圧に対応される電圧が充電される。

【0052】

そして、第3トランジスタ-M3がターンオンされれば基準電源Vrefの電圧が第1ノードN1に印加される。すると、第2キャパシタC2は第1ノードN1と第2ノードN2の車に対応される電圧が充電される。ここで、第n-1走査線Sn-1に走査信号が供給される期間の間第1トランジスタ-M1及び第2トランジスタ-M2がターンオフされるからデータ信号DSは画素140に供給されない。

10

【0053】

以後、第n走査線Snに走査信号が供給されて第1トランジスタ-M1及び第2トランジスタ-M2がターンオンされる。第2トランジスタ-M2がターンオンされれば、1水平期間の第1期間の間所定の電流PCが画素140からデータ線Dmを經由してデータ駆動回路200に供給される。

【0054】

実際に、所定の電流PCは第1電源ELVDD、第4トランジスタ-M4、第2トランジスタ-M2及びデータ線Dmを經由してデータ駆動回路200に供給される。この時、第1キャパシタC1及び第2キャパシタC2には第1データ信号DS1に対応して所定の電圧が充電される。

【0055】

一方、データ駆動回路200は所定の電流PCに対応して印加される補償電圧を利用してガンマ電圧部(図示せず)の電圧を再調整し、再調整されたガンマ電圧部の電圧を利用してデータ信号DSを生成する。以後、1水平期間の第2期間の間データ信号DSが第1ノードN1に供給される。すると、第1キャパシタC1及び第2キャパシタC2にはデータ信号DSに対応して所定の電圧が充電される。

20

【0056】

実際に、データ信号DSが供給されれば第1ノードN1の電圧が基準電源Vrefからデータ信号DSの電圧に下降される。この時、第2ノードN2がフローティングされているから第1ノードN1の電圧下降量に対応されて第2ノードN2の電圧値も下降される。この場合、第2ノードN2から下降される電圧値は、第1キャパシタC1及び第2キャパシタC2の容量によって決まる。

30

【0057】

第2ノードN2の電圧が下降されれば、第1キャパシタC1には第2ノードN2の電圧値に対応して所定の電圧が充電される。ここで、基準電源Vrefの電圧値は固定されているから第1キャパシタC1に充電される電圧はデータ信号DSによって決まる。つまり、図5に図示された画素140は基準電源Vrefとデータ信号DSによってキャパシタC1、C2に充電される電圧値が決まるから第1電源ELVDDの電圧降下に無関係に所望の電圧を充電することができる。

【0058】

そして、本発明では画素140に含まれたトランジスタの移動度などが補償されるようにガンマ電圧部の電圧を再設定し、再設定されたガンマ電圧部を利用して生成されたデータ信号を供給する。よって、本発明ではトランジスタのしきい値電圧、移動度などのバラ付きを補償して均一な画像を表示することができる。

40

【0059】

図6は図2に図示されたデータ駆動回路の一例を表すブロック図である。図6では説明の便宜性のためにデータ駆動回路200がj(jは2以上の自然数)個のチャンネルを持つと仮定する。

【0060】

図6を参照すれば、本発明の実施形態によるデータ駆動回路200は、シフトレジスタ部210、サンプリングラッチ部220、ホルディングラッチ部230、ガンマ電圧部240、デジタル-アナログ変換部(以下、"DAC部"とする)250、第1バッファ部270、第2バッファ部260

50

、電流供給部280及び選択部290を備える。

【0061】

シフトレジスタ部210は、タイミング制御部150からソースシフトクロックSSC及びソーススタートパルスSSPの供給を受ける。タイミング制御部150からソースシフトクロックSSC及びソーススタートパルスSSPの供給を受けたシフトレジスタ部210は、ソースシフトクロックSSCの1周期ごとにソーススタートパルスSSPをシフトさせながら順次j個のサンプリング信号を生成する。このため、シフトレジスタ部210はj個のシフトレジスタ2101ないし210jを備える。

【0062】

サンプリングラッチ部220は、シフトレジスタ部210から順次供給されるサンプリング信号にตอบสนองしてデータを順次保存する。ここで、サンプリングラッチ部220はj個のデータを保存するためにj個のサンプリングラッチ2201ないし220jを備える。

10

【0063】

そして、それぞれのサンプリングラッチ2201ないし220jは、データのビット数に対応される大きさを持つ。例えば、データがkビットで構成される場合、サンプリングラッチ2201ないし220iのそれぞれはkビットの大きさに設定される。

【0064】

ホルディングラッチ部230は、ソース出力イネーブルSOE信号が入力される時サンプリングラッチ部220からデータの入力を受けて保存する。そして、ホルディングラッチ部230はソース出力イネーブルSOEが入力される時、自分に保存されたデータをDAC部250に供給する。ここで、ホルディングラッチ部230はj個のデータを保存するためにj個のホルディングラッチ2301ないし230jを備える。

20

【0065】

そして、それぞれのホルディングラッチ2301ないし230jはデータのビット数に対応される大きさを持つ。例えば、ホルディングラッチ2301ないし230jのそれぞれはデータが保存されるようにkビットに設定される。

【0066】

ガンマ電圧部240は、kビットのデータに対応して所定の階調電圧を生成するためのj個の電圧生成部2401ないし240jを備える。それぞれの電圧生成部2401ないし240jは、図8に図示されたように複数の分圧抵抗R1ないしRlで構成されて2k個の階調電圧を生成する。ここで、電圧生成部2401ないし240jのそれぞれは第2バッファ部260から供給される補償電圧を利用して階調電圧の電圧値を再設定し、再設定された階調電圧をDAC2501ないし250jに供給する。

30

【0067】

DAC部250は、データのビット値に対応してデータ信号DSを生成するj個のDAC2501ないし250jを備える。DAC2501ないし250jのそれぞれはホルディングラッチ部230から供給されるデータのビット値に対応して複数の階調電圧の中のいずれか一つを選択して第2データ信号DS2を生成する。

【0068】

第1バッファ部270は、DAC部250から供給されるデータ信号DSを選択部290に供給する。このため、第1バッファ部270はj個の第1バッファ部2701ないし270jを備える。

40

【0069】

選択部290は、データ線D1ないしDjと第1バッファ部2701ないし270jとの電気的連結を制御する。実際に、選択部290は1水平期間の第2期間の間のみ、データ線D1ないしDjと第1バッファ部2701ないし270jとを電気的に接続させ、その外にはデータ線D1ないしDjと第1バッファ部2701ないし270jとを接続させない。このために、選択部290はj個のスイッチング部2901ないし290jを備える。

【0070】

電流供給部280は、1水平期間の第1期間の間データ線D1ないしDjと接続された画素140から所定の電流PCをシンクする。実際に、電流供給部280はそれぞれの画素140に流れること

50

ができるマキシマム電流、すなわち画素140が最大輝度に発光される時発光素子OLEDに供給されなければならない電流をシンクする。そして、電流供給部280は電流がシンクされる時に発生する所定の補償電圧を第2バッファ部260に供給する。このために、電流供給部280はj個の電流シンク部2801ないし280jを備える。

【0071】

第2バッファ部260は、電流供給部280から供給される補償電圧をガンマ電圧部240に供給する。このために、第2バッファ部260はj個の第2バッファ部2601ないし260jを備える。

【0072】

一方、本発明のデータ駆動回路200は、図7のようにホルディングラッチ部230の次の段にレベルシフト部310をさらに含むことができる。レベルシフト部310はホルディングラッチ部230から供給されるデータの電圧レベルを上昇させてDAC部250に供給する。

【0073】

外部システムからデータ駆動回路200に高い電圧レベルを持つデータが供給されれば電圧レベルに対応されて高い耐圧を持つ回路部品が設置されなければならないため、製造費用が増加される。したがって、データ駆動回路200の外部では低い電圧レベルを持つデータを供給し、この低い電圧レベルを持つデータをレベルシフト部310で高い電圧レベルに昇圧させる。

【0074】

図8は、特定チャンネルに設置される電圧生成部、DAC、第1バッファ部、第2バッファ部、スイッチング部、電流シンク部及び画素の連結関係を表す図面である。図8では説明の便宜性のためにj番目チャンネルを図示し、データ線Djが図3に図示された画素140と接続されると仮定する。

【0075】

図8を参照すれば、電圧生成部240jは複数の分圧抵抗R1ないしRIを備える。分圧抵抗R1ないしRIは基準電源Vrefと第2バッファ部260jとの間に位置されて電圧を分圧する。実際に、分圧抵抗R1ないしRIは、基準電源Vrefと第2バッファ部260jから供給される補償電圧との間の電圧を分圧して複数の階調電圧V0ないしV2^k-1を生成し、生成された階調電圧V0ないしV2^k-1をDAC250jに供給する。

【0076】

DAC250jは、データのビット値に应答して階調電圧V0ないしV2^k-1の中のいずれか一つの階調電圧を選択し、選択された階調電圧を第1バッファ部270jに供給する。ここで、DAC250jから選択された階調電圧は、データ信号DSとして利用される。第1バッファ部270jは、DAC250jから供給されるデータ信号DSをスイッチング部290jに伝達する。

【0077】

スイッチング部290jは、第11トランジスタM11を備える。このような第11トランジスタM11は、図9に図示された第1制御信号CS1によって制御される。すなわち、第11トランジスタM11は、1水平期間1Hの第2期間の間ターンオンされて第1期間の間ターンオフされる。したがって、データ信号DSは1水平期間1H中第2期間の間データ線Djに供給され、その他の期間の間には供給されない。

【0078】

電流シンク部280jは、第2制御信号CS2によって制御される第12トランジスタM12及び第13トランジスタM13と、第13トランジスタM13の第1電極に接続される電流源Imaxと、第3ノードN3と基底電圧源GNDとの間に接続される第3キャパシタC3とを備える。

【0079】

第12トランジスタM12のゲート電極は、第13トランジスタM13のゲート電極に接続され、第2電極は第13トランジスタM13の第2電極とデータ線Djに接続される。そして、第12トランジスタM12の第1電極は第2バッファ部260jに接続される。このような第12トランジスタM12は、第2制御信号CS2によって1水平期間1Hの第1期間の間ターンオンされて第2期間の間ターンオフされる。

10

20

30

40

50

【 0 0 8 0 】

第13トランジスタ-M13のゲート電極は、第12トランジスタ-M12のゲート電極に接続され、第2電極はデータ線Djに接続される。そして、第13トランジスタ-M13の第1電極は電流源Imaxに接続される。このような第13トランジスタ-M13は、第2制御信号CS2によって1水平期間1Hの第1期間の間ターンオンされて第2期間の間ターンオフされる。

【 0 0 8 1 】

電流源Imaxは、画素140が最大輝度に発光される時発光素子OLEDに供給されなければならない電流を第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされる第1期間の間画素140から供給を受ける。

【 0 0 8 2 】

第3キャパシタC3は、電流源Imaxによって画素140から電流がシンクされる時第3ノードN3に印加される補償電圧を保存する。実際に、第3キャパシタC3は第1期間の間第3ノードN3に印加される補償電圧を充電し、第12トランジスタ-M12及び第13トランジスタ-M13がターンオフされても第3ノードN3の補償電圧を一定に維持する。

10

【 0 0 8 3 】

第2バッファ-260jは、第3ノードN3に印加される補償電圧、すなわち、第3キャパシタC3に充電された電圧を電圧生成部240jに供給する。すると、電圧生成部240jは基準電源Vrefと第2バッファ-260jから供給される補償電圧との間の電圧を分圧するようになる。ここで、第3ノードN3に印加される補償電圧は、画素140に含まれたトランジスタの移動度などによって画素140ごとに同一または相異なるように設定される。実際に、j個の電圧生成部240jにそれぞれ供給される補償電圧は現在接続された画素140によって決まる。

20

【 0 0 8 4 】

一方、j個の電圧生成部240jに互いに異なる補償電圧が供給されたらj個のチャンネルごとに設置されるDAC250jに供給される階調電圧V0ないしV2^k-1の電圧値も相異なるように設定される。ここで、階調電圧V0ないしV2^k-1はそれぞれのデータ線D1ないしDjが現在接続された画素140によって制御されるから画素140に含まれたトランジスタの移動度などがバラ付いても画素部130では均一な画像を表示することができる。

【 0 0 8 5 】

図9は図8に図示されたスイッチング部、電流シンク部及び画素に供給される駆動波形を表す図面である。

30

【 0 0 8 6 】

図8及び図9を参照して画素140に供給されるデータ信号DSの電圧値を詳しく説明する。まず、第n-1走査線Sn-1に走査信号が供給される。第n-1走査線Sn-1に走査信号が供給されれば第3トランジスタ-M3及び第5トランジスタ-M5がターンオンされる。すると、第2ノードN2には第1電源ELVDDから第4トランジスタ-M4のしきい値電圧を差し引いた電圧値が印加され、第1ノードN1には基準電源Vrefの電圧が印加される。この時、第2キャパシタC2には第1電源ELVDDの電圧降下電圧及び第4トランジスタ-M4のしきい値電圧に対応される電圧が充電される。

【 0 0 8 7 】

実際に、第1ノードN1及び第2ノードN2のそれぞれに印加される電圧は数式(1)のように表現することができる。

40

【 0 0 8 8 】

【数1】

$$V_{N1} = V_{ref} \quad V_{N2} = ELVDD - |V_{thM4}| \quad \dots (1)$$

【0089】

数式(1)で、VN1は第1ノードN1に印加される電圧、VN2は第2ノードN2に印加される電圧、VthM4は第4トランジスタ-M4のしきい値電圧を表す。 10

【0090】

一方、第n-1走査線Sn-1に供給される走査信号がオフされる時点と第n走査線Snで走査信号が供給される時点との間の期間の間第1ノードN1及び第2ノードN2はフローティング状態に設定される。したがって、第2キャパシタC2に充電される電圧値は変化されない。

【0091】

以後、第n走査線Snで走査信号が供給されて第1トランジスタ-M1及び第2トランジスタ-M2がターンオンされる。そして、第n走査線Snに走査信号が供給される期間中第1期間の間第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされる。 20

【0092】

第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされれば第1電源ELVDD、第4トランジスタ-M4、第2トランジスタ-M2、データ線Dj及び第13トランジスタ-M13を経由して電流源Imaxに対応される電流がシンクされる。この時、第4トランジスタ-M4には電流源Imaxの電流が流れるから数式(2)のように表現することができる。

【0093】

【数2】

$$I_{max} = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (ELVDD - V_{N2} - |V_{thM4}|)^2 \quad \dots (2) \quad 30$$

【0094】

数式(2)で、uは移動度を現わし、Coxは酸化層の容量、Wはチャンネル幅、Lはチャンネルの長さを表す。数式(2)のような電流が第4トランジスタ-M4に流れる時第2ノードN2に印加される電圧は数式(3)のように表現することができる。

【0095】

【数3】

$$V_{N2} = ELVDD - \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W} - |V_{thM4}|} \quad \dots (3) \quad 40$$

【0096】

そして、第2キャパシタC2のカップリングによって第1ノードN1に印加される電圧は数式(4)のように表現することができる。 50

【0097】

【数4】

$$V_{N1} = V_{ref} - \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W}} = V_{N3} = V_{N4} \dots (4)$$

10

【0098】

ここで、第1ノードN1に印加される電圧VN1は理想的に第3ノードN3に印加される電圧VN3及び第4ノードN4に印加される電圧VN4と同じに設定される。すなわち、電流源Imaxによって電流がシンクされる時第4ノードN4には数式(4)のような電圧が印加される。一方、数式(4)に図示されたように第3ノードN3及び第4ノードN4に印加される電圧は現在電流がシンクされる画素140に含まれたトランジスターの移動度などの影響を受けるようになる。したがって、電流源Imaxによって電流がシンクされる時第3ノードN3及び第4ノードN4に印加される電圧値は、それぞれの画素140ごとに相異なるように決まる(移動度が異なる場合)。

【0099】

20

一方、数式(4)によって具現された電圧が第4ノードN4に印加される時電圧生成部240jの電圧Vdiffは数式(5)のように表現することができる。

【0100】

【数5】

$$V_{diff} = V_{ref} - \left(V_{ref} - \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W}} \right) \dots (5)$$

30

【0101】

そして、DAC250jからデータに対応してf(fは自然数)個の階調電圧の中のh(hはf以下の自然数)番目階調電圧を選択したら第1バッファ-270jに供給される電圧Vbは数式(6)のように表現することができる。

【0102】

【数6】

$$V_b = V_{ref} - \frac{h}{f} \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W}} \dots (6)$$

40

【0103】

一方、第1期間の間電流がシンクされて第3キャパシタC3に数式(4)のような電圧が充電された後、第2期間の間第12トランジスターM12及び第13トランジスターM13がオフされ、第11トランジスターM11がターンオンされる。この時、第3キャパシタC3は自分に充電され

50

た電圧値を維持する。よって、第3ノードN3の電圧値は数式(4)のように維持することができる。

【0104】

そして、第2期間の間第11トランジスタ-M11がターンオンされるため、第1バッファ-270jに供給された電圧は第11トランジスタ-M11、データ線Dj及び第1トランジスタ-M1を經由して第1ノードN1に供給される。すなわち、第1ノードN1には数式(6)のような電圧が供給される。そして、第2キャパシタC2のカップリングによって第2ノードN2に印加される電圧は数式(7)のように表現することができる。

【0105】

【数7】

$$V_{N2} = ELVDD - \frac{h}{f} \sqrt{\frac{2I_{max}}{\mu_p C_{OX}} \frac{L}{W}} - |V_{thM4}| \quad \dots (7)$$

10

【0106】

この時、第4トランジスタ-M4を經由して流れる電流は数式(8)のように表現することができる。

20

【0107】

【数8】

$$\begin{aligned} I_{M4} &= \frac{1}{2} \mu_p C_{OX} \frac{W}{L} (ELVDD - V_{N2} - |V_{thM4}|)^2 \\ &= \frac{1}{2} \mu_p C_{OX} \frac{W}{L} \left(ELVDD - \left(ELVDD - \frac{h}{f} \sqrt{\frac{2I_{max}}{\mu_p C_{OX}} \frac{L}{W}} - |V_{thM4}| \right) - V_{thM4} \right)^2 \\ &= \left(\frac{h}{f} \right)^2 I_{max} \quad \dots (8) \end{aligned}$$

30

【0108】

数式(8)を参照すれば、本発明において第4トランジスタ-M4に流れる電流は、電圧生成部240jから生成された階調電圧によって決まる。すなわち、本発明では第4トランジスタ-M4のしきい値電圧、移動度などに関係なく階調電圧によって決まる電流が第4トランジスタ-M4に流れることができ、これによって均一な画像を表示することができる。

40

【0109】

一方、本発明において、スイッチング部290jの構成は多様に設定することができる。例えば、スイッチング部290jは図10のように第11トランジスタ-M11及び第14トランジスタ-M14がトランスミッションゲート形態で接続されることができる。

【0110】

PMOSタイプに形成された第14トランジスタ-M14は第2制御信号CS2の供給を受け、NMOSタイプに形成された第11トランジスタ-M11は第1制御信号CS1の供給を受ける。ここで、第1制御信号CS1及び第2制御信号CS2は、互いに反対の極性を持つため、第11トランジスタ-M11及び第14トランジスタ-M14は同じ時間にターンオン及びターンオフされる。

【0111】

50

一方、第11トランジスタ-M11及び第14トランジスタ-M14がトランスミッションゲート形態で接続されれば電圧-電流特性曲線がおおよそ直線形態に設定されるからスイッチングエラーを最小化することができる。

【0112】

図11は、特定チャンネルに設置される電圧生成部、DAC、第1バッファ、第2バッファ、スイッチング部、電流シンク部及び画素の連結関係を表す他の例である。

【0113】

図11ではデータ線Djに接続された画素140のみが変更され、その他の構造は図8と同じに設定される。よって、画素140に供給される電圧についてのみを説明する。

【0114】

図9及び図11を参照すれば、まず、第n-1走査線Sn-1に走査信号が供給される時第1ノードN1及び第2ノードN2には数式(1)に記載された電圧が印加される。そして、第n走査線Snに走査信号が供給され、第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされる第1期間の間第4トランジスタ-M4に流れる電流は数式(2)のように表現され、第2ノードN2に印加される電圧は数式(3)のように表現される。そして、第2キャパシタC2のカップリングによって第1ノードN1に印加される電圧は数式(9)のように表現することができる。

【0115】

【数9】

$$V_{M1} = V_{ref} - \left(\frac{C1+C2}{C2} \right) \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W}} = V_{N3} = V_{N4} \dots (9)$$

【0116】

そして、第1ノードN1に印加される電圧は第3ノードN3及び第4ノードN4に供給されるから電圧生成部240jの電圧Vdiffは数式(10)のように表現することができる。

【0117】

【数10】

$$V_{diff} = V_{ref} - \left(V_{ref} - \left(\frac{C1+C2}{C2} \right) \sqrt{\frac{2I_{max}}{\mu_p C_{ox}} \frac{L}{W}} \right) \dots (10)$$

【0118】

そして、DAC250jからf個の階調電圧の中のh番目階調電圧を選択したら第1バッファ-270jに供給される電圧Vbは数式(11)のように表現することができる。

【0119】

10

20

30

40

【数 1 1】

$$V_b = V_{ref} - \frac{h}{f} \left(\frac{C_1 + C_2}{C_2} \right) \sqrt{\frac{2I_{max}}{\mu_p C_{OX}} \frac{L}{W}} \quad \dots (11)$$

【0 1 2 0】

10

第1バッファ部270jに供給される電圧は第1ノードN1に供給される。この時、第2ノードN2に印加される電圧は数式(7)のように表現することができる。したがって、第4トランジスタM4を経由して流れる電流は、数式(8)のように表すことができる。すなわち、本発明で第4トランジスタM4を経由して発光素子OLEDに供給される電流は、第4トランジスタM4のしきい値電圧、移動度などと無関係に階調電圧によって決まるから均一な画像を表示することができる。

【0 1 2 1】

一方、図5に図示されたような画素140は、第1ノードN1の電圧が大きく変わっても第2ノードN2の電圧が鈍感に変化される(すなわち、 $C_1 + C_2 / C_2$)。したがって、図5に図示された画素140が適用されれば図3に図示された画素140が適用される場合より電圧生成部240jの電圧範囲を広く設定することができる。このように、電圧生成部240jの電圧範囲が広く設定されれば第11トランジスタM11及び第1トランジスタM1などのスイッチングエラーによる影響を減らすことができるという長所がある。

20

【0 1 2 2】

図12は図2に図示されたデータ駆動回路の他の例を表すブロック図である。

【0 1 2 3】

図12を参照すれば、本発明の他の実施形態によるデータ駆動回路は、図6に比する時第1バッファ部270とDAC部250との間に設置される電圧供給部300をさらに備える。

【0 1 2 4】

電圧供給部300は、各水平期間ごとにフリーチャージング電圧 V_p を第1バッファ部270に供給する。このために、各水平期間は図14に図示されたように第0期間、第1期間及び第2期間に分けられる。ここで、電圧供給部300は各水平期間の第0期間ごとにフリーチャージング電圧 V_p を第1バッファ部270に供給する。すなわち、電圧供給部300は所定の電流 P_C がシンクされる以前にフリーチャージング電圧を供給し、これによって所定の電流 P_C がシンクされる時間を短縮することができる。

30

【0 1 2 5】

一方、電圧供給部300は各水平期間の第2期間中DAC部250と第1バッファ部270とを電気的に接続させる。このために、電圧供給部300はj個のフリーチャージング部3001ないし300jを備える。

【0 1 2 6】

40

第1バッファ部270は、フリーチャージング部3001ないし300jから供給されるフリーチャージング電圧及びDAC部250から供給されるデータ信号DSを選択部290jに供給する。

【0 1 2 7】

選択部290は、データ線D1ないしDjと第1バッファ部2701ないし270jとの電気的連結を制御する。実際に、選択部290はフリーチャージング電圧 V_p が供給される第0期間及びデータ信号DSが供給される第2期間の間第1バッファ部2701ないし270jとデータ線D1ないしDjとを接続させ、その外には第1バッファ部2701ないし270jとデータ線D1ないしDjとを接続させない。

【0 1 2 8】

図13は図12に図示されたデータ駆動回路の特定チャンネルに設置される電圧生成部、DA

50

C、フリーチャージング部、第1バッファ、第2バッファ、スイッチング部、電流シンク部及び画素の連結関係を表す図面である。

【0129】

図13を参照すれば、電圧生成部240jは複数の分圧抵抗R1ないしRIを備える。分圧抵抗R1ないしRIは基準電源Vrefと第2バッファ260jとの間に位置されて電圧を分圧する。実際に、分圧抵抗R1ないしRIは基準電源Vrefと第2バッファ260jから供給される補償電圧との間の電圧を分圧して複数の階調電圧V0ないしV2k-1を生成し、生成された階調電圧V0ないしV2k-1をDAC250jに供給する。

【0130】

DAC250jは、データのビット値に対応して階調電圧V0ないしV2k-1の中のいずれか一つの階調電圧を選択し、選択された階調電圧をフリーチャージング部300jに供給する。ここで、DAC250jから選択された階調電圧はデータ信号DSとして利用される。

10

【0131】

フリーチャージング部300jは、第14トランジスタM14及び第15トランジスタM15を備える。第14トランジスタM14は、DAC250jと第1バッファ270jとの間に設置されて図14に図示された第3制御信号CS3によって制御される。すなわち、第14トランジスタM14は水平期間の第2期間にターンオンされてDAC250jから供給されるデータ信号DSを第1バッファ270jに供給する。

【0132】

第15トランジスタM15は、フリーチャージング電圧源Vpと第1バッファ270jとの間に設置されて第4制御信号CS4によって制御される。すなわち、第15トランジスタM15は水平期間の第0期間にターンオンされてフリーチャージング電圧Vpを第1バッファ270jに供給する。

20

【0133】

第1バッファ270jは、フリーチャージング部300jから供給されるフリーチャージング電圧Vp及びデータ信号DSをスイッチング部290jに伝達する。

【0134】

スイッチング部290jは、第11トランジスタM11を備える。このような第11トランジスタM11は第1制御信号CS1によって制御される。すなわち、第11トランジスタM11は水平期間の第0期間及び第2期間にターンオンされてフリーチャージング電圧Vp及びデータ信号DSをデータ線Djに供給する。

30

【0135】

電流シンク部280jは、第2制御信号CS2によって制御される第12トランジスタM12及び第13トランジスタM13と、第13トランジスタM13の第1電極に接続される電流源Imaxと、第3ノードN3と基底電圧源GNDとの間に接続される第3キャパシタC3とを備える。

【0136】

第12トランジスタM12のゲート電極は、第13トランジスタM13のゲート電極に接続され、第2電極は第13トランジスタM13の第2電極とデータ線Djに接続される。そして、第12トランジスタM12の第1電極は第2バッファ260jに接続される。このような第12トランジスタM12は第2制御信号CS2によって水平期間の第1期間の間ターンオンされる。

40

【0137】

第13トランジスタM13のゲート電極は、第12トランジスタM12のゲート電極に接続され、第2電極はデータ線Djに接続される。そして、第13トランジスタM13の第1電極は電流源Imaxに接続される。このような第13トランジスタM13は第2制御信号CS2によって1水平期間1Hの第1期間の間ターンオンされる。

【0138】

電流源Imaxは、画素140が最大輝度に発光される時発光素子OLEDに供給されなければならない電流を第12トランジスタM12及び第13トランジスタM13がターンオンされる第2期間の間画素140から供給を受ける。

【0139】

50

第3キャパシタC3は、電流源 I_{max} によって画素140から電流がシンクされる時第3ノードN3に印加される補償電圧を保存する。実際に、第3キャパシタC3は第2期間の間第3ノードN3に印加される補償電圧を充電し、第12トランジスタ-M13及び第13トランジスタ-M13がターンオフされても第3ノードN3の補償電圧を一定に維持する。

【0140】

第2バッファ-260jは、第3ノードN3に印加される補償電圧、すなわち、第3キャパシタC3に充電された電圧を電圧生成部240jに供給する。すると、電圧生成部240jは基準電源 V_{ref} と第2バッファ-260jから供給される補償電圧との間の電圧を分圧するようになる。ここで、第3ノードN3に印加される補償電圧は画素140に含まれたトランジスタの移動度などによって画素140ごとに同一または相異なるように設定される。実際に、j個の電圧生成部240jないし240jにそれぞれ供給される補償電圧は現在接続された画素140によって決まる。

10

【0141】

一方、j個の電圧生成部240jないし240jで互いに異なる補償電圧が供給されたらj個のチャンネルごとに設置されるDAC250jないし250jに供給される階調電圧 V_0 ないし V_2^k-1 の電圧値も相異なるように設定される。ここで、階調電圧 V_0 ないし V_2^k-1 はそれぞれのデータ線D1ないしDjが現在接続された画素140によって制御されるから画素140に含まれたトランジスタの移動度などがバラ付いても画素部130では均一な画像を表示することができる。

【0142】

図14は、図13に図示されたスイッチング部、電流シンク部、フリーチャージング部及び画素に供給される駆動波形を表す図面である。

20

【0143】

図13及び図14を参照して画素140に供給されるデータ信号DSの電圧値を詳しく説明する。まず、第n-1走査線 S_{n-1} に走査信号が供給される。第n-1走査線 S_{n-1} に走査信号が供給されれば第3トランジスタ-M3及び第5トランジスタ-M5がターンオンされる。すると、第2ノードN2には第1電源ELVDDで第4トランジスタ-M4のしきい値電圧を差し引いた電圧値が印加され、第1ノードN1には基準電源 V_{ref} の電圧が印加される。この時、第2キャパシタC2には第1電源ELVDDの電圧降下電圧及び第4トランジスタ-M4のしきい値電圧に対応される電圧が充電される。

【0144】

30

実際に、第1ノードN1及び第2ノードN2のそれぞれに印加される電圧は数式(1)のように表現することができる。

【0145】

一方、第n-1走査線 S_{n-1} に供給される走査信号がオフされる時点と第n走査線 S_n に走査信号が供給される時点との期間の間第1ノードN1及び第2ノードN2はフローティング状態に設定される。したがって、第2キャパシタC2に充電される電圧値は変化されない。

【0146】

以後、第n走査線 S_n に走査信号が供給されて第1トランジスタ-M1及び第2トランジスタ-M2がターンオンされる。そして、第n走査線 S_n に走査信号が供給される期間の中で第0期間の間第15トランジスタ-M15及び第11トランジスタ-M11がターンオンされる。

40

【0147】

第15トランジスタ-M15及び第11トランジスタ-M11がターンオンされればフリーチャージング電圧 V_p が第15トランジスタ-M15、第1バッファ-270j、第11トランジスタ-M11、データ線Dj及び第1トランジスタ-M1を経由して第1ノードN1に供給される。この時、第1キャパシタC1にはフリーチャージング電圧 V_p に対応する電圧が充電される。ここで、フリーチャージング電圧 V_p の電圧値は電流源 I_{max} の電流値に対応されて決まる。

【0148】

実際に、第4トランジスタ-M4から電流源 I_{max} に対応する電圧が流れるようにフリーチャージング電圧 V_p の電圧値が設定される。つまり、フリーチャージング電圧 V_p の電圧値は第4トランジスタ-M4から画素140が最大輝度に発光される時の電流が流れるように設定さ

50

れる。

【0149】

以後、水平期間の第1期間の間第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされる。第12トランジスタ-M12及び第13トランジスタ-M13がターンオンされれば第1電源ELVDD、第4トランジスタ-M4、第2トランジスタ-M2、データ線Dj及び第13トランジスタ-M13を経由して電流源I_{max}に対応される電流がシンクされる。

【0150】

この時、第4トランジスタ-M4には電流源I_{max}の電流が流れるから数式(2)のように表現することができる。数式(2)のような電流が第4トランジスタ-M4に流れる時第2ノードN2に印加される電圧は数式(3)のように表現することができる。そして、第2キャパシタC2のカップリングによって第1ノードN1に印加される電圧は数式(4)のように表現することができる。

10

【0151】

ここで、第1ノードN1に印加される電圧V_{N1}は理想的に第3ノードN3に印加される電圧V_{N3}及び第4ノードN4に印加される電圧V_{N4}と同じに設定される。すなわち、電流源I_{max}によって電流がシンクされる時第4ノードN4には数式(4)のような電圧が印加される。

【0152】

一方、第0期間の間フリーチャージング電圧V_pによって第1キャパシタC1に所定の電圧が充電されたので、第4ノードN4に数式(4)のような電圧が印加される時間を最小化することができる。

20

【0153】

そして、数式(4)に図示されたように第3ノードN3及び第4ノードN4に印加される電圧は現在電流がシンクされる画素140に含まれたトランジスタの移動度などの影響を受けるようになる。したがって、電流源I_{max}によって電流がシンクされる時第3ノードN3及び第4ノードN4に印加される電圧値はそれぞれの画素140ごとに相異なるように決まる(移動度が相異なっている場合)。

【0154】

一方、数式(4)によって具現された電圧が第4ノードN4に印加される時電圧生成部240jの電圧V_{diff}は数式(5)のように表現することができる。そして、DAC250jからデータに対応してf(fは自然数)個の階調電圧の中のh(hはf以下の自然数)番目階調電圧を選択したら第1バッファ-270jに供給される電圧V_bは数式(6)のように表現することができる。

30

【0155】

一方、第1期間の間電流がシンクされて第3キャパシタC3に数式(4)のような電圧が充電された後、第3期間の間第12トランジスタ-M12及び第13トランジスタ-M13がオフされ、第14トランジスタ-M14及び第11トランジスタ-M11がターンオンされる。この時、第3キャパシタC3は自分に充電された電圧値を維持する。したがって、第3ノードN3の電圧値は数式(4)のように維持することができる。

【0156】

水平期間の第2期間の間第14トランジスタ-M14及び第11トランジスタ-M11がターンオンされれば、DAC250jから選択されたデータ信号が第1バッファ-270j、データ線Dj及び第1トランジスタ-M1を経由して第1ノードN1に供給される。すなわち、第1ノードN1には数式(6)のような電圧が供給される。そして、第2キャパシタC2のカップリングによって第2ノードN2に印加される電圧は数式(7)のように表現することができる。この時、第4トランジスタ-M4を経由して流れる電流は数式(8)のように表すことができる。

40

【0157】

数式(8)を参照すれば、本発明において第4トランジスタ-M4に流れる電流は、電圧生成部240jから生成された階調電圧によって決まる。すなわち、本発明では第4トランジスタ-M4のしきい値電圧、移動度などに無関係に階調電圧によって決まる電流が第4トランジスタ-M4に流れることができ、これによって均一な画像を表示することができる。そして、本発明では第0期間の間フリーチャージング電圧V_pを画素140に供給するから電流がシン

50

クされる第1期間の駆動時間を短縮させることができる。

【0158】

本発明は添付された図面に図示された実施形態を参照して説明されたが、これは例示的なものに過ぎず、当該技術分野における通常の知識を有する者であれば、多様な変形及び均等な他の実施形態が可能であるということを理解することができる。

【図面の簡単な説明】

【0159】

【図1】従来の発光表示装置を表す図面である。

【図2】本発明の実施形態による発光表示装置を表す図面である。

【図3】図2に図示された画素の一例を表す回路図である。

10

【図4】図3に図示された画素の駆動方法を表す波形図である。

【図5】図2に図示された画素の他の例を表す回路図である。

【図6】図2に図示されたデータ駆動回路の一例を表すブロック図である。

【図7】図2に図示されたデータ駆動回路の他の例を表すブロック図である。

【図8】電圧生成部、デジタル-アナログ変換器、第1バッファ、第2バッファ、スイッチング部、電流シンク部及び画素の連結関係の一例を表す図面である。

【図9】図8に図示された画素、スイッチング部及び電流シンク部の駆動方法を表す波形図である。

【図10】図8に図示されたスイッチング部の他の例を表す図面である。

【図11】電圧生成部、デジタル-アナログ変換器、第1バッファ、第2バッファ、スイッチング部、電流シンク部及び画素の連結関係の他の例を表す図面である。

20

【図12】図2に図示されたデータ駆動回路のまた他の例を表すブロック図である。

【図13】図12に図示された電圧生成部、デジタル-アナログ変換器、第1バッファ、第2バッファ、スイッチング部、電流シンク部及び画素の連結関係を表す図面である。

【図14】図13に図示された電圧生成部、スイッチング部及び電流シンク部の駆動方法を表す波形図である。

【符号の説明】

【0160】

110；走査駆動部

120；データ駆動部

30

130；画素部

140；画素

142；画素回路

150；タイミング制御部

200；データ駆動回路

210；シフトレジスター部

220；サンプリングラッチ部

230；ホルディングラッチ部

240；ガンマ電圧部

250；デジタル-アナログ変換部

40

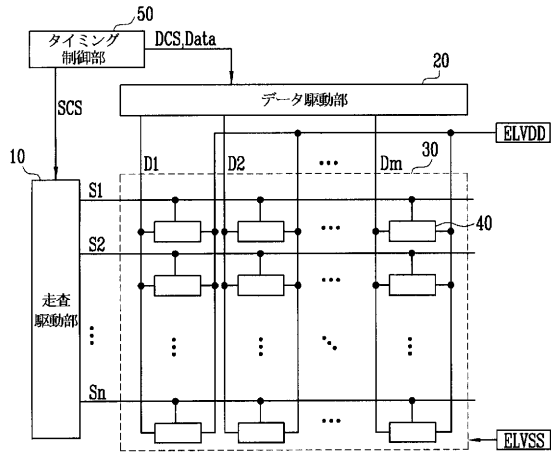
260、270；バッファ部

280；電流供給部

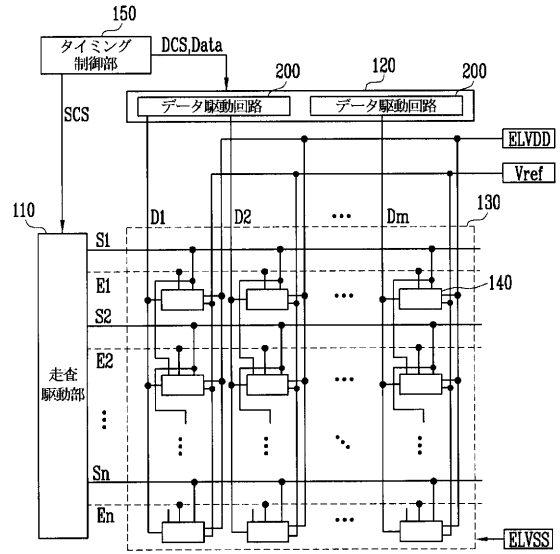
290；選択部

300；レベルシフト部

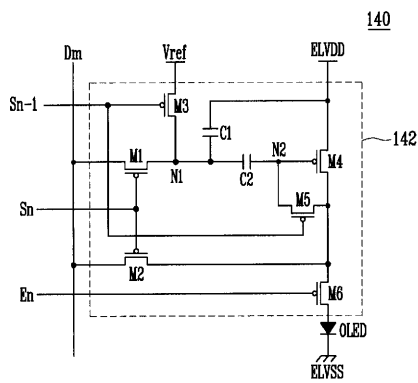
【図1】



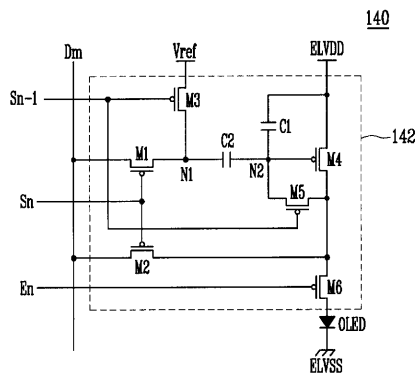
【図2】



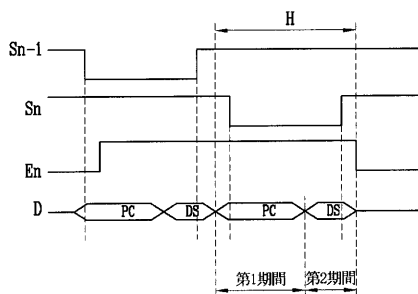
【図3】



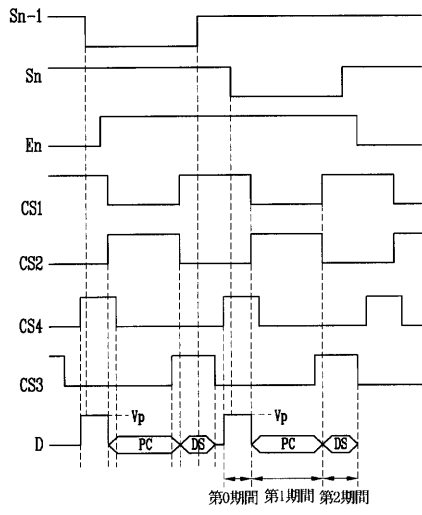
【図5】



【図4】



【 図 1 4 】



フロントページの続き

(51)Int.Cl. F I
 G 0 9 G 3/20 6 4 1 D
 G 0 9 G 3/20 6 2 3 F
 G 0 9 G 3/20 6 4 2 P
 G 0 9 G 3/20 6 1 2 F
 G 0 9 G 3/20 6 4 1 P
 H 0 5 B 33/14 A

(74)代理人 100108453

弁理士 村山 靖彦

(73)特許権者 506286401

インダストリー・ユニバーシティ・コーペレーション・ファウンデーション・ハンヤン・ユニバー
 シティ

大韓民国・ソウル・ソンドン・グ・ヘンダン・ドン・17

(74)代理人 100146835

弁理士 佐伯 義文

(74)代理人 100089037

弁理士 渡邊 隆

(74)代理人 100108453

弁理士 村山 靖彦

(74)代理人 100064908

弁理士 志賀 正武

(72)発明者 柳 道亨

大韓民国京畿道水原市八達區靈通洞1028-2、303

(72)発明者 鄭 寶容

大韓民国ソウル市松坡區新川洞(番地なし) 韓新コアアパート1425

(72)発明者 金 ホン 權

大韓民国京畿道儀旺市旺谷洞(番地なし) 鮮京元曉アパート102-1506

(72)発明者 權 五敬

大韓民国ソウル市松坡區7新川洞(番地なし) 薔薇アパート14-1102

審査官 奈良田 新一

(56)参考文献 特開2007-041586(JP,A)

特開2007-041532(JP,A)

特開2007-041531(JP,A)

特開2007-041523(JP,A)

特開2007-041515(JP,A)

特開2007-041506(JP,A)

特開2004-004675(JP,A)

特開2000-056730(JP,A)

特開2003-255901(JP,A)

特開2004-151501(JP,A)

特開2005-148679(JP,A)

特開2002-278513(JP,A)

特開2000-122608(JP,A)

特開平09-115673(JP,A)

特開平10-319908(JP,A)

特開2004-192000(JP,A)
特開2004-287345(JP,A)
特開2002-341825(JP,A)
特開2004-246322(JP,A)
特開2001-022323(JP,A)
特開2002-304156(JP,A)
特開2003-140613(JP,A)
特開2003-202837(JP,A)
特開2004-125852(JP,A)
特開2004-295081(JP,A)
特表2008-523448(JP,A)
国際公開第03/107313(WO,A1)
国際公開第98/040871(WO,A1)
特開2003-076327(JP,A)
国際公開第01/006484(WO,A1)

(58)調査した分野(Int.Cl., DB名)

G09G3/20, 3/30-3/32

专利名称(译)	数据驱动电路，使用其的发光显示装置及其驱动方法		
公开(公告)号	JP4794994B2	公开(公告)日	2011-10-19
申请号	JP2005333008	申请日	2005-11-17
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司 海运ユニバー花旗热电peレーションファウンダーションハンヤンユニバーシティ		
申请(专利权)人(译)	三星エスディアイ株式会社 工業 - 大学柯裴配置基金汉阳大学		
当前申请(专利权)人(译)	三星移动显示的股票会社 工業 - 大学柯裴配置基金汉阳大学		
[标]发明人	柳道亨 鄭寶容 金ホン權 權五敬		
发明人	柳道亨 鄭寶容 金▲ホン▼權 權五敬		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2320/0276 G09G2320/043		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.642.A G09G3/20.624.B G09G3/20.621.A G09G3/20.641.D G09G3/ /20.623.F G09G3/20.642.P G09G3/20.612.F G09G3/20.641.P H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 3K107/AA01 3K107/BB01 3K107/ /CC33 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/ /AB06 5C380/BA05 5C380/BA19 5C380/BA20 5C380/BA24 5C380/BA28 5C380/BA32 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BC13 5C380/BC14 5C380/CA04 5C380/CA08 5C380/CA12 5C380/ /CA13 5C380/CA16 5C380/CA17 5C380/CA21 5C380/CA22 5C380/CA26 5C380/CA29 5C380/CA33 5C380/CA49 5C380/CA52 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/ /CB31 5C380/CC03 5C380/CC05 5C380/CC08 5C380/CC26 5C380/CC34 5C380/CC39 5C380/CC52 5C380/CC55 5C380/CC61 5C380/CC64 5C380/CD026 5C380/CE05 5C380/CE07 5C380/CE08 5C380/ /CE19 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF24 5C380/CF26 5C380/CF41 5C380/CF48 5C380/DA02 5C380/DA06 5C380/DA50		
代理人(译)	佐伯喜文 渡边 隆 村山彦		
优先权	1020050073047 2005-08-10 KR		
其他公开文献	JP2007047721A		
外部链接	Espacenet		
摘要(译)			

要解决的问题：提供能够显示具有均匀亮度的图像的数据驱动器，使用该数据驱动器的有机发光显示装置及其驱动方法。解决方案：数据驱动器包括：多个电流吸收单元，用于控制流过数据线的预定电流；多个电压发生器，用于利用当预定电流流动时产生的补偿电压复位灰度电压值；多个数模转换器，用于响应于从外部提供的数据的比特值，选择灰度电压中的一个灰度电压作为数据信号；多个开关单元，用于将数据信号提供给数据线。 2

$$V_{M2} = ELVDD \cdot \sqrt{\frac{2I_{max} L}{\mu_p C_{ox} W}} \cdot |V_{thM4}|$$