

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-534146

(P2005-534146A)

(43) 公表日 平成17年11月10日(2005.11.10)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H05B 33/22	H05B 33/22	3K007
H05B 33/02	H05B 33/02	
H05B 33/10	H05B 33/10	
H05B 33/14	H05B 33/14	A

審査請求 未請求 予備審査請求 未請求 (全 15 頁)

(21) 出願番号 特願2004-522626 (P2004-522626)
 (86) (22) 出願日 平成15年7月8日 (2003.7.8)
 (85) 翻訳文提出日 平成16年11月30日 (2004.11.30)
 (86) 国際出願番号 PCT/IB2003/003066
 (87) 国際公開番号 W02004/010406
 (87) 国際公開日 平成16年1月29日 (2004.1.29)
 (31) 優先権主張番号 02077999.7
 (32) 優先日 平成14年7月23日 (2002.7.23)
 (33) 優先権主張国 欧州特許庁 (EP)

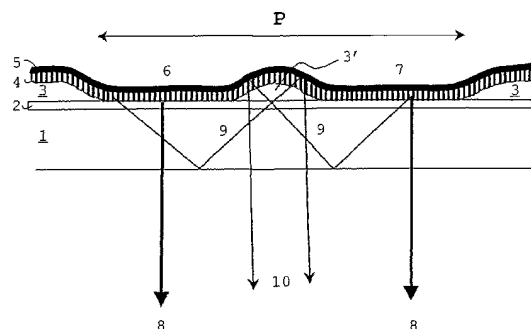
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェッハ 1
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
 (74) 代理人 100087789
 弁理士 津軽 進
 (74) 代理人 100114753
 弁理士 宮崎 昭彦

最終頁に続く

(54) 【発明の名称】 エレクトロルミネセントディスプレイ、このようなディスプレイを有する電子デバイス及びエレクトロルミネセントディスプレイを製造する方法

(57) 【要約】

本発明は、少なくとも1つのディスプレイピクセルを有するエレクトロルミネセントディスプレイであって、前記ディスプレイピクセルは、少なくとも、基板と、前記基板上に又は前記基板を覆って堆積された第1の電極と、エレクトロルミネセント層と、第2の電極とを有する、エレクトロルミネセントディスプレイに関する。前記ディスプレイピクセルは、更に、当該ディスプレイピクセル内に、当該ディスプレイピクセルからの光出力を増大する少なくとも1つの絶縁構造を有する。光出力増大構造は、異なった輝度レベルを有する画像を生成するために用いられることができる。



【特許請求の範囲】**【請求項 1】**

少なくとも 1 つのディスプレイピクセルを有するエレクトロルミネセントディスプレイであって、前記ディスプレイピクセルは、少なくとも、

- 基板と、
- 前記基板上に又は前記基板を覆って堆積された第 1 の電極と、
- エレクトロルミネセント層と、
- 第 2 の電極と、

を有する、エレクトロルミネセントディスプレイにおいて、前記ディスプレイピクセルは、更に、当該ディスプレイピクセル内に、当該ディスプレイピクセルからの光出力を増大するように適応された少なくとも 1 つの絶縁構造を有することを特徴とするエレクトロルミネセントディスプレイ。 10

【請求項 2】

請求項 1 に記載のエレクトロルミネセントディスプレイにおいて、前記絶縁構造は、前記第 1 の電極上に又は前記第 1 の電極を覆って堆積された誘電体絶縁層の一部である、エレクトロルミネセントディスプレイ。

【請求項 3】

請求項 1 に記載のエレクトロルミネセントディスプレイにおいて、前記絶縁構造は、上部基板層として前記基板の一部である、エレクトロルミネセントディスプレイ。

【請求項 4】

請求項 2 又は 3 に記載のエレクトロルミネセントディスプレイにおいて、前記第 2 の電極は反射層を有し、前記光出力は前記反射層における反射によって増大される、エレクトロルミネセントディスプレイ。 20

【請求項 5】

請求項 1 に記載のエレクトロルミネセントディスプレイにおいて、前記ディスプレイピクセルは、少なくとも 1 つの横光出力増大構造を有する、エレクトロルミネセントディスプレイ。

【請求項 6】

請求項 5 に記載のエレクトロルミネセントディスプレイにおいて、前記横光出力増大構造は、前記ディスプレイピクセルの前記エレクトロルミネセント層で生じた光の光出力を増大し、前記エレクトロルミネセントディスプレイの他のディスプレイピクセルから受信される光の出力を防止するために傾斜した壁を有する、エレクトロルミネセントディスプレイ。 30

【請求項 7】

請求項 1 に記載のエレクトロルミネセントディスプレイにおいて、前記基板は、少なくとも 1 つの上部基板層によって、前記ディスプレイピクセルの幾らかの光出力の全反射を許可するように適応される、エレクトロルミネセントディスプレイ。

【請求項 8】

請求項 7 に記載のエレクトロルミネセントディスプレイにおいて、前記基板は前記ディスプレイピクセルの横方向の寸法と比較して薄い、エレクトロルミネセントディスプレイ。 40

【請求項 9】

請求項 7 に記載のエレクトロルミネセントディスプレイにおいて、前記基板は、前記全反射を許可するように適応された上部基板層を有する、エレクトロルミネセントディスプレイ。

【請求項 10】

請求項 1 乃至 9 の何れか 1 項に記載のエレクトロルミネセントディスプレイにおいて、動作中、前記絶縁構造及び / 又は前記横光出力増大構造は、前記ディスプレイピクセル内で異なった輝度レベルの領域を提供する、エレクトロルミネセントディスプレイ。

【請求項 11】

請求項 10 に記載のエレクトロルミネセントディスプレイにおいて、前記領域は、異なった輝度レベルを有する画像を提供するようにパターン化される、エレクトロルミネセントディスプレイ。

【請求項 12】

請求項 1 乃至 11 の何れか 1 項に記載のエレクトロルミネセントディスプレイを有する電子デバイス。

【請求項 13】

少なくとも 1 つのディスプレイピクセルを有するエレクトロルミネセントディスプレイを製造する方法であって、

- 基板を提供するステップと、
- 前記基板上に又は前記基板を覆って第 1 の電極層を堆積するステップと、
- 前記第 1 の電極層上に又は前記第 1 の電極層を覆ってエレクトロルミネセント層を堆積するステップと、
- 前記エレクトロルミネセント層上に又は前記エレクトロルミネセント層を覆って第 2 の電極層を堆積するステップと、

を少なくとも有する方法において、更に、前記ディスプレイピクセル内に、前記ディスプレイピクセルからの光出力を増大するように適応された少なくとも 1 つの絶縁構造が提供される構造化ステップを有することを特徴とする方法。

【請求項 14】

請求項 13 に記載の方法において、前記構造化ステップは、前記第 1 の電極上に又は前記第 1 の電極を覆って堆積された絶縁層において実行される、方法。

【請求項 15】

請求項 13 に記載の方法において、前記構造化ステップは、前記基板において実行される、方法。

【請求項 16】

請求項 13 に記載の方法において、前記基板は上部基板層を有し、前記エレクトロルミネセント層は放出層を有し、当該方法は、前記上部基板層及び放出層の厚さを調整して前記光出力を増大する前記効果を制御するステップを有する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、少なくとも 1 つのディスプレイピクセルを有するエレクトロルミネセントディスプレイであって、前記ディスプレイピクセルは、少なくとも、

- 基板と、
- 前記基板上に又は前記基板を覆って堆積された第 1 の電極と、
- エレクトロルミネセント層と、
- 第 2 の電極と、

を有する、エレクトロルミネセントディスプレイに関する。

【0002】

本発明は、更に、このようなエレクトロルミネセントディスプレイを有する電子デバイスに、そして、エレクトロルミネセントディスプレイを製造する方法に、関する。

【背景技術】

【0003】

特開平 11 - 214162 号は、基板上に形成されたディスプレイピクセルを有するエレクトロルミネセントディスプレイを開示する。このディスプレイピクセルは、絶縁層と、第 1 及び第 2 の電極間に挟まれたエレクトロルミネセント層とから構成されている。エレクトロルミネセントデバイスの光出力は、第 1 の電極に複数の微小突起を設けることによって改善される。これらの突起は、第 2 の電極の一部に傾斜を生じさせる。第 2 の電極の傾斜した面は、エレクトロルミネセントディスプレイの種々のディスプレイピクセルの光出力の効率に寄与する。

10

20

30

40

50

【0004】

しかし、光出力の最適化を意図するエレクトロルミネセントディスプレイは、多くの場合、追加の幾つかの製造ステップを必要とするディスプレイ構造を有する。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の1つの目的は、追加の製造ステップが全く又はほんのわずかしが必要とされない、光出力を改善するエレクトロルミネセントディスプレイを提供することである。代替的に、同じ光出力のためにより小さいディスプレイピクセルアパーチャが用いられることができ、このことは製造工程の堅牢性について有益である。又は、ディスプレイピクセルに、より小さい駆動電流が印加されてもよく、この結果、パワーが低減されることができ又は劣化が低減されることができ

10

【課題を解決するための手段】

【0006】

この目的は、前記ディスプレイピクセルが、更に、当該ディスプレイピクセル内に、当該ディスプレイピクセルからの光出力を増大するように適応された少なくとも1つの絶縁構造を有することを特徴とするエレクトロルミネセントディスプレイを提供することによって達成される。この絶縁構造は、以下では光出力増大構造(LOES)とも呼ばれる。

【0007】

幾つかの構造化ステップが、エレクトロルミネセントディスプレイの製造の最中に実行される。絶縁構造は、従来製造ステップの1つの最中に得られることができるので、追加のプロセスステップは必要とされない。絶縁構造は、好適には第1の及び第2の電極を分離する絶縁層から得られる。本実施例において、絶縁構造は、第1の電極と堆積されるべきルミネセント層との間の接触を確立するために絶縁層にコンタクトホールが作製されるステップと同じステップで実現されることができ、絶縁構造は、1つ又は複数の上部基板層を構造化することによって得られることもできる。この実施例は、製造が簡単でもある。

20

【0008】

本発明の好適な実施例において、ディスプレイピクセルは、少なくとも1つの横光出力増大構造(SLOES)を有する。SLOESは、ピクセルから隣接したピクセルに漏れようとする光の捕獲を可能にする。このようなSLOESは、光出力効率を更に改善するためにディスプレイピクセル内でLOESと組み合わせられることができる。

30

【0009】

本発明の好適な実施例において、SLOESは、ディスプレイピクセルの光出力を増大し、エレクトロルミネセントディスプレイの隣接したディスプレイピクセルから受信される光の出力が当該ディスプレイピクセルから放出されることを防止するために傾斜した壁を有する。従って、本実施例において、SLOESは、エレクトロルミネセントディスプレイの性能に最適に寄与するための複数のタスクを有する。

【0010】

本発明の好適な実施例において、基板、上部基板層、又は、ディスプレイピクセルが形成される層は、ピクセルの横方向の寸法と比較して薄い。この特徴は、ディスプレイピクセルから光の出力を高める。なぜなら、基板厚さの低減は、屈折率に関して一致しない上部基板層の界面で又は基板-空気界面で全反射(TIR)を示す、ディスプレイピクセルを出る前にLOES又はSLOESによって反射されるべき光の可能性を増加するからである。

40

【0011】

本発明の好適な実施例において、LOES及びSLOESは、エレクトロルミネセントディスプレイが動作させられたときにディスプレイピクセル内で異なった輝度レベルを有する領域を提供する。これらの領域は、ディスプレイ上で異なった輝度レベルを有する画像(例えばグラフィックス又はアイコン)を得るために用いられることができ、この結果

50

、より鮮明な画像が表示されることができ、又は代替的にパワーが低減されることができ
る。

【0012】

言うまでもなく、本発明の前述の実施例又は前述の実施例の側面が組み合わせられるこ
とができる。

【0013】

本発明は、更に、本発明によるエレクトロルミネセントディスプレイを有する電子デバ
イスに関する。このような装置は、例えば移動電話又はパーソナル携帯情報機器（PDA
）であってもよい。

【0014】

本発明は、更に、少なくとも1つのディスプレイピクセルを有するエレクトロルミネセ
ントディスプレイを製造する方法であって、

- 基板を提供するステップと、
- 前記基板上に又は前記基板を覆って第1の電極層を堆積するステップと、
- 前記第1の電極層上に又は前記第1の電極層を覆ってエレクトロルミネセント層を堆積
するステップと、
- 前記エレクトロルミネセント層上に又は前記エレクトロルミネセント層を覆って第2の
電極層を堆積するステップと、

を少なくとも有し、更に、前記ディスプレイピクセル内に、前記ディスプレイピクセルか
らの光出力を増大するように適応された少なくとも1つの絶縁構造が提供される構造化ス
テップを有する方法に関する。

【0015】

この方法の利点は、前記構造化ステップは、多くの場合、従来の製造工程に統合される
ことができるか、又は、1つ若しくは幾つかの追加の又は修正されたプロセスステップし
が必要としないという事実に関連する。好適な実施例において、前記構造化ステップは、
前記第1の電極上に又は前記第1の電極を覆って堆積された絶縁層において実行される。
このとき、構造化ステップは、第1の電極と後に堆積されるベキルミネセント層との間の
接触を確立するためのこの中間層へのコンタクトホールへの供給と組み合わせられること
ができる。このように、増大した光出力を有するエレクトロルミネセントディスプレイを得
るために、追加の製造ステップは必要とされない。

【0016】

1つの実施例において、エレクトロルミネセントディスプレイの層の厚さが、光出力を
増大する効果を制御するために変化される。このようにして、最適な制御が達成されるこ
とができる。

【0017】

米国特許第6,091,195号は、光を鏡又はピクセルのエッジにおける全反射によ
って捕らえるメサピクセル構成を有するカラーディスプレイを開示する。鏡は、これらの
鏡に入射する光がディスプレイピクセルを出ることにより光出力を増加させるような基板
との角度を示す。このようなエレクトロルミネセントディスプレイの製造は、複雑であり
、本発明によるエレクトロルミネセントディスプレイと比較して、追加のプロセスステッ
プを必要とする。

【発明を実施するための最良の形態】

【0018】

本発明の実施例は、以下で添付の図面を参照してより詳細に説明される。

【0019】

図1は、本発明の第1の実施例によるアクティブマトリクスルミネセントディスプレイ
の断面の一部である（一定の比率ではない）。このアクティブディスプレイは、第1の電
極2、誘電体絶縁層3、ルミネセント層4及び第2の反射電極5を持つ基板1を有する。
示される構成において、エレクトロルミネセントディスプレイは、サブピクセル6、7を
有するディスプレイピクセルPを示す。

10

20

30

40

50

【0020】

基板1は、図2-A~2-Cにおいて更に説明されるように、ベース基板1'及び幾つかの上部基板層を有してよい。ベース基板は、好適にはガラス又はプラスチック等の透明材料でできている。基板の全厚さは100~700 μm の範囲である一方で、上部基板層の合計厚さは、一般的に1~3 μm である。

【0021】

第1の電極2は、ルミネセント層4において生成される光に関して透明である。一般的に、第1の電極2はインジウムスズ酸化物(ITO)から作られるが、異なった伝導性透明材料も代替的に用いられることができる。エレクトロルミネセントディスプレイの製造の間、絶縁層3が、第1の電極2の上に堆積され、続いて、ディスプレイピクセルPが形成されるべき部位においては除去される。例えば、誘電体絶縁層3は、窒化シリコン又は酸化シリコンでできており、0.5 μm の厚さを有する。

10

【0022】

第1の電極2及び誘電体絶縁層3は、エレクトロルミネセント層4又はエレクトロルミネセント材料(例えばポリ-p-フェニレン(PPV)等の特定の有機材料又はその誘導体)を有する層によってカバーされる。エレクトロルミネセント層4は、真空蒸着、化学蒸着、又は、スピンコーティング、ディップコーティング若しくはインクジェットプリンティング等の液体を用いる技術を用いて堆積することができる。一般的に、高分子有機エレクトロルミネセントディスプレイにおいて、伝導ポリマー(ポリアニリン(PANI)又はポリ-3,4-エチレンジオキシチオフエン(PEDOT))から作られる追加の層(図示せず)が、第1の電極2とエレクトロルミネセント層4との間に適用される。

20

【0023】

エレクトロルミネセント層4は、第2の電極5によってカバーされる。第2の電極は、金属であり、高度に反射性である。エレクトロルミネセントディスプレイの平面図から、第2の電極は、種々のディスプレイピクセル間の金属ストライプとして又は実質的に連続的な途切れない層として見える。

【0024】

図1は、アクティブエレクトロルミネセントディスプレイの断面であるが、本発明及びその利点は、パッシブエレクトロルミネセントディスプレイ並びにモノクロ及びカラーディスプレイにも適用可能であることに注意されたい。パッシブディスプレイにおいては、追加の誘電層が製造工程に導入されてもよい。なぜならアクティブ及びパッシブマトリクスディスプレイにおいては放出層が一般的であるからである。このプロセスは、小分子有機エレクトロルミネセントディスプレイについてすら一般化されることができる。

30

【0025】

図1に示されるエレクトロルミネセントディスプレイを動作する際に、ディスプレイ制御手段(図示されない。例が論文「Passive and active matrix addressed polymer light-emitting diode displays」(Proceedings SPIE Conference Vol. 4295, p. 134, 2001)により与えられており、これはここに参照により組み込まれる。)によって電圧がディスプレイピクセルPに印加されることができる。電圧が電極2、5に印加されなければ、光はルミネセント層4では生成されず、ディスプレイピクセルPはオフ状態にある。電流又は電圧がルミネセント層4に印加されると、光がこの層4において又はこのピクセルから生成され、この光は、ディスプレイピクセルPから透明な第1の電極2及び透明基板1を通じて大気中に出て、結果として、光線8によって示されるディスプレイピクセルPの直接像が得られる。しかし、ディスプレイピクセルPで生成される光は、ランバートの(Lambertianally)放出される、即ち、発光は各方向にほぼ等しく分散される。従って、直接像8を生じるのではなく後述されるべき特定の条件の下では基板層を通過する光線が、ディスプレイサブピクセル6、7から放出される。

40

【0026】

図1に示されるディスプレイピクセルPは、光出力増大構造(LOES)3'を有する。LOES3'は、サブピクセル6及び7を分離する絶縁層3において小さい絶縁構造を

50

形成するように適切にパターン化される。ディスプレイサブピクセル6、7からの一部の光線は、基板1の上部基板層とベース基板との間の界面で又は基板と空気との界面で全反射(TIR)を示し、続いて第2の電極5から反射される。これらの光線(以下ではTIR光線とも呼ばれる)は、参照番号9で示される。LOES3'の存在のため、TIR光線9は、第2の電極5によって反射され空気中に入り、この結果、ディスプレイピクセルPの全光量は増大する。光出力のこの増大は、図1の光線10によって表される。

【0027】

LOES3'は、アクティブマトリクス製造工程においていかなる追加のプロセスステップもなく実現されることができる。アクティブマトリクスエレクトロルミネセントディスプレイの製造の間に、上部誘電体絶縁層3は、ディスプレイピクセルPの境界を作製するためにエッチングされる。これらの境界は、第1の電極2と第2の電極5によってカバーされるエレクトロルミネセント層4との間のコンタクトホールを規定する。LOES3'は、エッチング過程の間に除去されるべき領域を規定するのに異なったマスクを用いることによりエッチング過程を修正することによって得られることができる。

10

【0028】

LOES3'及び第2の電極5による光出力増大は、以下で図2及び3を参照して明らかにされるように、LOES3'のベースにおける電流密度の局所的な増加による発光を除いてはLOES3'の上のルミネセント層4において光が実際には生成されないという事実に関わらず、LOES領域からの光出力が周囲領域からの光よりも高いという現象を生じる。このように、LOES3'がディスプレイピクセルPのアーチャ(即ちディスプレイピクセル領域中の発光領域の割合)を減少させるが、全体的な光出力は、LOES3'の無いディスプレイピクセルと比較して、高められる。

20

【0029】

光出力の増大は、基板1の厚さを減少させることによって最適化されることができる。基板1が厚すぎれば、多くのTIR光線9は、まず、エレクトロルミネセントディスプレイの隣接したディスプレイピクセル上に入射し、カップリングして消滅(couple out)せず、又は、これらの隣接したディスプレイピクセル間で光クロストークを生成しさえする。TIR光線9の出力は、基板1の厚さを低減することによって増大される。なぜなら、薄い基板においては、ほとんどのTIR光線9がLOES3'に当たり、ディスプレイピクセルPの領域を出る前に第2の電極5上で反射するからである。

30

【0030】

図2-A~2-Cは、LOESの3つの実施例を示す。示される構造は、ベース基板1'を有する基板1を持ち、この上には、例えば0.2µmのSiO2層1''等の種々の上部基板層が堆積される。基板1のベース基板1'からの上部基板層'は、上に向かう順で、それぞれ例えば0.2µmのSiN層(層1'''), 0.1µmのSiN層及び0.05µmのSiO2層を有する。図2-Aにおいて、図1に示されたLOES3'が更に詳細に示される。ルミネセント層4は、例えば0.2µmの下部PEDOT層及び例えば0.1µmの上部PPV層を有する。図2-Bは、基板-空気界面でTIRが発生しないので光がディスプレイピクセルP内に残るため(例えば基板が厚すぎるかもしれないためである。これよりずっと薄い基板はディスプレイピクセル内でのTIRを生じさせた可能性がある)、又は、第1の電極2と基板1との界面で(上部基板層が設けられないので)TIRが発生しないため、光出力を増大させないLOES3'を示す。図2-Cにおいて、上部基板層(例えばSiO2層1''')の1つを構造化することによってLOESが設けられる。上部基板層構造が設けられることができる限り、図2-Cに示される全ての上部基板層が必要なわけではないということに注意されたい。上部基板層1''を構造化することによって、光放出領域が増加されるので、矢印で示すように、光出力の増大が得られる。

40

【0031】

図3において、図2-Aに示すようにLOES3'を有するディスプレイピクセルPの電気回路表示が与えられる。破線は、PPV及びPEDOT層の界面を示す。この表示は

50

、電気的効果が、上述され図 1 に示されるような光出力の光学的な増大の他にも、光出力増大を生じさせる及び / 又はこれに貢献することができることを表す。抵抗 R 1 及び R 2 は、PEDOT 層の横方向の抵抗を表し、容量 C は、PEDOT/SiN/ITO の容量を表す。ダイオードは、活性化されたときの PPV 層の放出動作を表す。抵抗及び容量効果に起因して、点 X の電圧は、点 Y における電圧よりも常に高い。しかし、Y の上の PPV 層が X の上の PPV 層よりも薄ければ、真中のダイオード、即ち、LOES 3' の上のルミネセント層からの光出力は、より大きい。光効果及び電気効果は、調整可能である、即ち、これらの効果の光出力に対する又は互いに対する寄与は、決定されることができる。この調整は、特に、光効果については、基板 1 の上部基板層の層厚さを変化させることによって、そして、電気効果については、PEDOT 及び PPV 層 4 の層厚さを変化させることによって、達成されることができる。このようにして、光出力を増大する効果は制御されることができる。

10

【0032】

図 4 は、本発明の第 2 の実施例を示す。図 1 と共通する同一の部分を示すのに、同じ参照番号が用いられた。直接の光出力 8 以外には、TIR 光線 9 は、再び、LOES 3' に起因して、第 2 の電極 5 で部分的に反射し、これにより、全体的な光出力が高められる。加えて、図 4 に示される本発明の実施例は、横光出力増大構造 (SLOES) 3'' を有する。光線 13 によって示すように、これらの SLOES 3'' は、光出力の増大にも寄与する。

【0033】

20

SLOES 3'' は、基板 1 に対して傾斜した壁 11、12 を有する。基板 1 と空気との界面で TIR を示すルミネセント層 4 において生成される光が、LOES 3' の方に完全に反射されるわけではないので、TIR 光線 9 が SLOES 3'' に当たる可能性がある。TIR 光線 9 が傾斜壁 11 に入射すれば、光出力は、光線 13 で示すように、増大される。このように、第 2 の電極で反射して LOES 3' の領域の空気に入る TIR 光線 9 に加えて、更に、ディスプレイピクセル P から漏れようとしている TIR 光線 9 は、SLOES 3'' のため、第 2 の電極の存在によって空気中へ反射される。

【0034】

TIR 光線 9' が、SLOES 3'' の傾斜壁 11 に当たらなければ、これらの光線は、基板 1 を通じて隣接したディスプレイピクセルに行く。光線 14 によって示されるように、これらの TIR 光線 9' を、該 TIR 光線 9' が生じた隣接ディスプレイピクセルに戻すために、SLOES 3'' には傾斜した側壁 12 が設けられる。光線 14 は、隣接したディスプレイピクセルに戻って、当該隣接したディスプレイピクセルの光出力に寄与することができる。

30

【0035】

TIR 光線 9' の隣接したピクセルへの通過を更に低減するために、黒いマスク (例えば黒いレジスト又はポリシリコン) が、ディスプレイピクセル間に配置されることができる。このような黒いマスクは、TIR 光線 9' が隣接したピクセルに通過して届く前に、これら TIR 光線 9' を吸収することができる。

【0036】

40

言うまでもなく、SLOES 3'' はディスプレイピクセル P の側面に単独で、即ち LOES 3' 無しで適用されることができる。

【0037】

図 5 - A、B 及び C は、LOES 3' を適用することによってエレクトロルミネセントディスプレイ上のディスプレイピクセル P 内で生成されることができるグラフィックス又はアイコン等の種々の画像を示す。アイコンは、特に移動用アプリケーションにおいては、ディスプレイの必須の部分でありうる。アイコンは、携帯電話又は PDA のディスプレイに通常存在する電池、文字又は顔を表してもよい。図 5 - A に示される例は、ストライプ 15、ドット 16、環状リング 17、市松模様 18 及びスマイルアイコン 19 を有する。より複雑な画像も生成されることができる。図 5 - B は、1 ビット画像 (即ち明るい領

50

域についてはオン状態及び画像の暗い領域についてはオフ状態)を有する有機LEDディスプレイ上の従来型のグラフィックを示す。中程度のレベルの明るさBは、従来は、ディスプレイピクセルにおいて吸光構造等の領域比技術を用いることによって又はディスプレイピクセルの電極の特定の部分を除去することによって得られている。これらの中程度レベル20は、図6に示される。図5-Cは、LOES3'及び/又はSLOES3''を適用することによって生成されることができ、結果として、エレクトロルミネセントディスプレイ上でより鮮明で魅力的な画像が得られる。この結果は、エレクトロルミネセントディスプレイにおけるドライバの複雑性をもたらずアイコンの追加のパターニング又はより多くの接続無しに達成される。異なった輝度レベルBは、ディスプレイピクセル構造自身の中で構築されるLOES3'等の光学構造によって達成される。

10

【0038】

本発明を教示するために、ディスプレイ装置の好適な実施例及びこのようなディスプレイ装置を有する電子デバイスが上記で説明された。当業者には、本発明の他の代替例及び等価の実施例が、本発明の真の精神から逸脱することなく考えられ、実施されることができ、本発明の範囲は、特許請求の範囲によってのみ限定される。

【図面の簡単な説明】

20

【0039】

【図1】本発明の第1の実施例によるディスプレイピクセルを示す。

【図2-A】層状構造を有するLOESを示す。

【図2-B】層状構造を有するLOESを示す。

【図2-C】層状構造を有するLOESを示す。

【図3】ディスプレイピクセルを表す電気的な機構を示す。

【図4】本発明の第2の実施例によるディスプレイピクセルを示す。

【図5-A】ピクセル内画像を示す。

【図5-B】ピクセル内画像を示す。

【図5-C】ピクセル内画像を示す。

30

【図6】種々のピクセル内輝度レベルを示す図を示す。

【 図 1 】

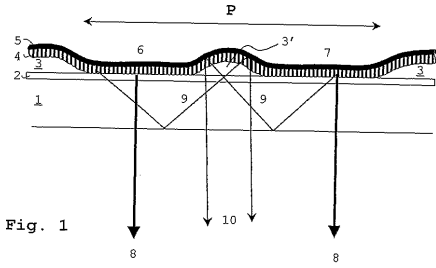


Fig. 1

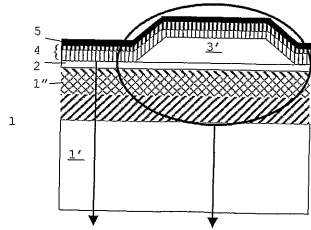


Fig. 2A

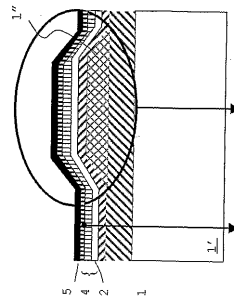


Fig. 2C

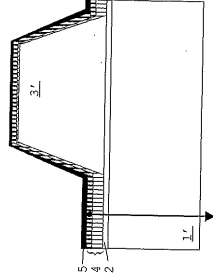


Fig. 2B

【 図 3 】

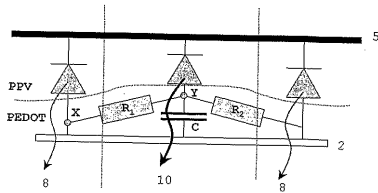


Fig. 3

【 図 6 】

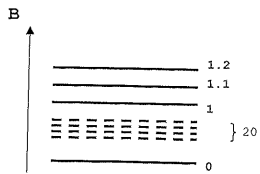


Fig. 6

【 図 4 】

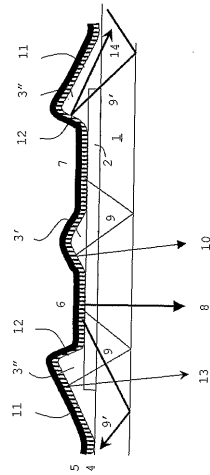


Fig. 4

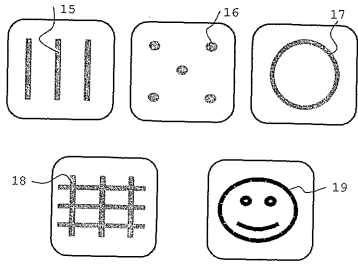


Fig. 5A



Fig. 5B

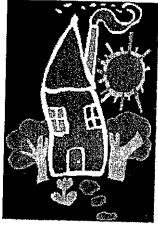


Fig. 5C

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International Application No

IB 03/03066

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H05B33/22		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H05B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 02, 29 February 1996 (1996-02-29) -& JP 07 272859 A (NIPPONDENSO CO LTD), 20 October 1995 (1995-10-20) abstract	1-16
X	DATABASE WPI Section EI, Week 200250 Derwent Publications Ltd., London, GB; Class U14, AN 2002-469558 XP002293861 -& JP 2002 151274 A (SHARP KK) 24 May 2002 (2002-05-24) abstract	1-16
		-/--
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family
Date of the actual completion of the international search		Date of mailing of the international search report
31 August 2004		15/09/2004
Name and mailing address of the ISA European Patent Office, P.B. 5618 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Saldamli, S

INTERNATIONAL SEARCH REPORT

International Application No.

IB 03/03066

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 13, 30 November 1999 (1999-11-30) -& JP 11 214162 A (NEC CORP), 6 August 1999 (1999-08-06) abstract -----	1-16
X	US 6 091 195 A (FORREST STEPHEN R ET AL) 18 July 2000 (2000-07-18) cited in the application figure 5A -----	1-16

INTERNATIONAL SEARCH REPORT

Information on patent family members

Original Application No.

IB 03/03066

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 07272859	A	20-10-1995	NONE	
JP 2002151274	A	24-05-2002	NONE	
JP 11214162	A	06-08-1999	JP 2848386 B2 US 6396208 B1	20-01-1999 28-05-2002
US 6091195	A	18-07-2000	AU 5621598 A CA 2275514 A1 EP 0956741 A1 JP 2001507503 T TW 379514 B WO 9828947 A1 US 6650045 B1	17-07-1998 02-07-1998 17-11-1999 05-06-2001 11-01-2000 02-07-1998 18-11-2003

 フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA, GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ, EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,M W,MX,MZ,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA ,ZM,ZW

(74)代理人 100122769

弁理士 笛田 秀仙

(72)発明者 ジラルド アンドレア

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 リフカ ヘルベルト

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 ジョンソン マーク ティ

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

Fターム(参考) 3K007 AB02 AB18 BB06 DB03 EA00 FA00

专利名称(译)	电致发光显示器，具有这种显示器的电子器件和制造电致发光显示器的方法		
公开(公告)号	JP2005534146A	公开(公告)日	2005-11-10
申请号	JP2004522626	申请日	2003-07-08
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ジラルドアンドレア リフカヘルベルト ジョンソンマークティ		
发明人	ジラルド アンドレア リフカ ヘルベルト ジョンソン マーク ティ		
IPC分类号	H05B33/22 G09G H01L27/32 H01L51/50 H01L51/52 H05B33/00 H05B33/02 H05B33/10 H05B33/14		
CPC分类号	H01L51/5271 H01L27/3239 H01L27/3295 H01L51/5262 H01L2251/558		
FI分类号	H05B33/22.Z H05B33/02 H05B33/10 H05B33/14.A		
F-TERM分类号	3K007/AB02 3K007/AB18 3K007/BB06 3K007/DB03 3K007/EA00 3K007/FA00		
代理人(译)	宫崎明彦		
优先权	2002077999 2002-07-23 EP		
外部链接	Espacenet		

摘要(译)

本发明涉及一种具有至少一个显示像素的电致发光显示器，该显示像素至少包括基板，沉积在基板上或基板上的第一电极，电致发光第一层，第二层，第二层，静电层MINESCENT DISPLAY。显示像素还包括在显示像素中的至少一个绝缘结构，用于增加从显示像素输出的光。光输出增强结构可用于生成具有不同亮度级别的图像。

