

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-318093
(P2004-318093A)

(43) 公開日 平成16年11月11日(2004.11.11)

(51) Int.Cl.⁷

G09G 3/30
G09F 9/30
G09G 3/20
H05B 33/14

F 1

G09G 3/30 J 3K007
G09G 3/30 K 5C080
G09F 9/30 365Z 5C094
G09G 3/20 621A
G09G 3/20 621F

テーマコード(参考)

審査請求 未請求 請求項の数 13 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2004-76973 (P2004-76973)
(22) 出願日 平成16年3月17日 (2004.3.17)
(31) 優先権主張番号 特願2003-94084 (P2003-94084)
(32) 優先日 平成15年3月31日 (2003.3.31)
(33) 優先権主張国 日本国 (JP)

(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号
(74) 代理人 100075258
弁理士 吉田 研二
(74) 代理人 100096976
弁理士 石田 純
(72) 発明者 松本 昭一郎
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
Fターム(参考) 3K007 AB17 BA06 DB03 GA00 GA04
5C080 AA06 BB05 DD08 EE29 FF11
JJ02 JJ03 JJ04
5C094 AA05 AA07 AA13 BA03 BA27
CA19 EA04 FB01 FB19 FB20

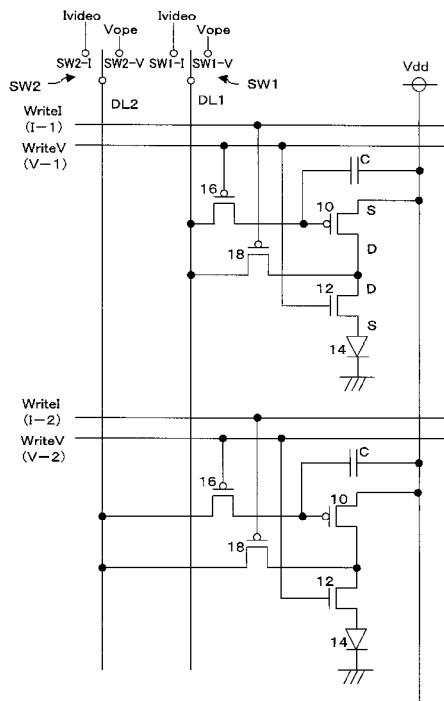
(54) 【発明の名称】発光ディスプレイ及びその駆動方法及びエレクトロルミネッセンス表示回路及びエレクトロルミネッセンスディスプレイ

(57) 【要約】

【課題】正確な書き込みデータを行いつつ、書き込み動作に要する時間を減少する。

【解決手段】供給される電流に応じて発光する発光素子を備える発光ディスプレイにおいて、発光素子(14)を発光させるための駆動電流を発生する駆動電流発生素子(10)と、発光素子での発光量についてのデータに応じた電圧信号及び電流信号が、順次供給されるデータライン(DL)と、データラインに接続され、発光量についてのデータに応じた電圧信号及び電流信号に基づいた充電電圧を順次保持する電圧保持素子(C)と、を備える。電圧保持素子に保持された電流信号に基づく充電電圧に応じて前記駆動電流発生素子が発生する駆動電流を発光素子に供給することで、発光量についてのデータに応じた正確な駆動電流の発生を可能とすると共に、電圧保持素子へのデータ書き込みに要する時間を短縮することを可能とする。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

供給される電流に応じて発光する発光素子を備える発光ディスプレイにおいて、前記発光素子を発光させるための駆動電流を発生する駆動電流発生素子と、前記発光素子での発光量についてのデータに応じた電圧信号及び電流信号が、順次供給されるデータラインと、前記データラインに接続され、前記発光量についてのデータに応じた前記電圧信号及び前記電流信号に基づいた充電電圧を順次保持する電圧保持素子と、を備え、

前記電圧保持素子に保持された前記電流信号に基づく充電電圧に応じて前記駆動電流発生素子が発生する駆動電流に応じて前記発光素子が発光することを特徴とする発光ディスプレイ。 10

【請求項 2】

請求項 1 に記載の発光ディスプレイにおいて、前記データラインに供給された前記電圧信号に基づいて前記電圧保持素子が充電され、前記電圧信号の後に供給される前記電流信号に基づいて、前記駆動電流発生素子が前記駆動電流を発生し、かつ該駆動電流発生素子の前記駆動電流発生時に前記電圧保持素子が再充電することを特徴とする発光ディスプレイ。

【請求項 3】

請求項 1 又は 2 に記載の発光ディスプレイにおいて、前記データラインに、それぞれ発光量についてのデータに応じた前記電圧信号及び前記電流信号を順次切り換えて供給する切換回路を備えることを特徴とする発光ディスプレイ。 20

【請求項 4】

請求項 1 ~ 請求項 3 のいずれか一つに記載の発光ディスプレイにおいて、前記駆動電流発生素子は、ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタであり、前記電圧保持素子は、前記駆動トランジスタのゲートに接続されて、ゲート電圧を保持する保持容量素子であり、

前記駆動トランジスタと前記発光素子との間には、前記駆動トランジスタからの前記駆動電流を前記発光素子に供給するか否かを制御する駆動電流制御トランジスタを有し、前記駆動トランジスタと、前記駆動電流制御トランジスタとの接続部と、前記データラインとの間には第 1 書き込み制御トランジスタが接続され、前記データラインと、前記駆動トランジスタのゲートとの間には、第 2 書き込み制御トランジスタが接続されていることを特徴とする発光ディスプレイ。 30

【請求項 5】

請求項 4 に記載の発光ディスプレイの駆動方法であって、前記データラインに前記電圧信号が供給されている期間中に前記第 2 書き込み制御トランジスタをオンして、前記駆動トランジスタの前記ゲートに一端が接続されている前記保持容量素子に前記電圧信号を書き込み、

前記データラインに前記電流信号が供給されている期間中に、前記第 1 書き込み制御トランジスタ及び前記第 2 書き込み制御トランジスタをオンし、前記第 1 書き込み制御トランジスタを介して前記駆動トランジスタに前記電流信号の電流値に等しい前記駆動電流を流し、かつ、該駆動電流が流れているときの前記駆動トランジスタの前記ゲート電圧を前記保持容量素子に書き込み、

前記第 1 及び第 2 書き込み制御トランジスタをオフし、かつ前記駆動電流制御トランジスタをオンさせて、該駆動電流制御トランジスタを介して、前記保持容量素子に書き込まれた前記電流信号の電流値に等しい前記駆動電流を前記発光素子に供給することを特徴とする発光ディスプレイの駆動方法。 40

【請求項 6】

10

20

30

40

50

請求項4に記載の発光ディスプレイにおいて、
マトリクス状に配置された複数の画素のそれぞれが、前記発光素子を有し、
前記データラインは、前記マトリクスの各列の画素に対して複数設けられ、
前記マトリクスの隣接行の画素が、複数の前記データラインの内、異なるデータライン
にそれぞれ接続されていることを特徴とする発光ディスプレイ。

【請求項 7】

請求項 6 に記載の発光ディスプレイにおいて、
前記複数の画素のそれぞれは、さらに前記駆動トランジスタと、前記保持容量素子と、
前記第 1 及び第 2 書き込み制御トランジスタと、前記駆動電流制御トランジスタとを有し
、
前記マトリクスの各行に対して、電圧書き込み用の選択ラインと電流書き込み用の選択
ラインがそれぞれ設けられており、
前記電圧書き込み用の選択ラインには、前記第 3 書き込み制御トランジスタのゲートが

前記電圧書き込み用の選択ラインには、前記第2書き込み制御トランジスタのゲートが接続され、

【請求項 8】

請求項 1 ~ 請求項 3 のいずれか一つに記載の発光ディスプレイにおいて、マトリクス状に配置された複数の画素のそれぞれが、前記発光素子を有し、前記データラインは、前記マトリクスの各列の画素に対して複数設けられ、前記マトリクスの隣接行の画素が、複数の前記データラインの内、異なるデータラインにそれぞれ接続されていることを特徴とする発光ディスプレイ。

【請求項 9】

請求項 8 に記載の発光ディスプレイにおいて、
前記マトリクスの各行に対して、電圧書き込み用の選択ラインと電流書き込み用の選択
ラインがそれぞれ設けられていることを特徴とする発光ディスプレイ。

【請求項 10】

エレクトロルミネッセンス表示回路であって、
ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタと、
前記駆動トランジスタからの駆動電流によって駆動されるエレクトロルミネッセンス素
子と、
前記駆動トランジスタと前記エレクトロルミネッセンス素子の間に接続され、前記駆動
トランジスタからの前記駆動電流を前記エレクトロルミネッセンス素子に供給するか否か
を制御する駆動電流制御トランジスタと

前記駆動トランジスタと、前記駆動電流制御トランジスタとの接続部に一端が接続され、他端がデータラインに接続された第1書き込み制御トランジスタと、前記データラインに一端が接続され、他端が前記駆動トランジスタのゲートに接続された第2書き込み制御トランジスタと。

前記駆動トランジスタのゲートに接続され、ゲート電圧を保持する保持容量と、
を有し、
前記データラインには、発光量についてのデータに応じたデータ電圧信号およびデータ
電流信号を順次供給し、

前記駆動電流制御トランジスタおよび前記第1書き込み制御トランジスタをオフし、前記データラインにデータ電圧信号が供給されている時に、前記第2書き込み制御トランジスタをオンして、前記保持容量に前記データ電圧信号を書き込み

前記データラインにデータ電流信号が供給されているときに、前記第1書き込み制御トランジスタをオンして、前記駆動トランジスタ及び前記第1書き込み制御トランジスタを介し、前記データラインに前記データ電流信号を流し、同時に前記第2書き込み制御トランジスタを介して、前記保持容量に前記データ電流信号に対応した電圧を書き込み、

次に、前記第1および第2書き込み制御トランジスタをオフし、前記駆動電流制御トランジ

ンジスタをオンして、前記保持容量に書き込まれた電圧に応じた駆動電流を駆動トランジスタに発生させ、該駆動電流を前記駆動電流制御トランジスタを介してエレクトロルミネッセンス素子に供給して発光させることを特徴とするエレクトロルミネッセンス表示回路。

【請求項 1 1】

マトリクス状に配置された各画素にエレクトロルミネッセンス素子を有し、各画素の発光を制御して表示を行うエレクトロルミネッセンスディスプレイであって、

前記マトリクスの各列に対応して複数本のデータラインが配置され、前記マトリクスの行毎に、この複数本のデータラインのうちの異なるデータラインが、対応する画素に接続され、

前記マトリクスの各列の画素に対しては、表示データを前記複数のデータラインから順次供給することを特徴とするエレクトロルミネッセンスディスプレイ。

【請求項 1 2】

請求項 1 1 に記載のエレクトロルミネッセンスディスプレイにおいて、

前記複数本のデータラインに対しては、それぞれ、表示データについてのデータ電圧信号およびデータ電流信号の両方が切り換えて供給可能であり、

各画素にデータ電圧と、データ電流を順次供給して各画素の表示を制御することを特徴とするエレクトロルミネッセンスディスプレイ。

【請求項 1 3】

請求項 1 1 又は請求項 1 2 にエレクトロルミネッセンスディスプレイにおいて、

前記マトリクスの各行には、それぞれ 2 本の制御ラインが設けられ、

前記各画素は、前記 2 つの制御ラインによって制御される複数のトランジスタを有し、

前記 2 つの制御ラインによって、前記各画素に対するデータ電圧信号の書き込みおよびデータ電流信号の書き込みを制御することを特徴とするエレクトロルミネッセンスディスプレイ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、EL 素子を駆動するためのデータに応じて発生された、データ電圧と、データ電流の両方に応じて EL 素子の発光を制御する EL 表示回路に関する。

【背景技術】

【0 0 0 2】

自発光素子であるエレクトロルミネッセンス (Electroluminescence: 以下 EL) 素子を各画素に発光素子として用いた EL 表示装置は、自発光型であると共に、薄く消費電力が小さい等の有利な点があり、液晶表示装置 (LCD) や CRT などの表示装置に代わる表示装置として注目されている。

【0 0 0 3】

特に、EL 素子を個別に制御する薄膜トランジスタ (TFT) などのスイッチ素子を各画素に設け、画素毎に EL 素子を制御するアクティブマトリクス型 EL 表示装置では、高精細な表示が可能である。

【0 0 0 4】

このアクティブマトリクス型 EL 表示装置では、基板上に複数本のゲートラインが行方向に延び、複数本のデータライン及び電源ラインが列方向に延びており、各画素は有機 EL 素子と、選択 TFT、駆動用 TFT 及び保持容量を備えている。ゲートラインを選択することで選択 TFT をオンし、データライン上のデータ電圧を保持容量に充電し、この電圧で駆動 TFT をオンして電源ラインからの電力を有機 EL 素子に流している。

【0 0 0 5】

また、特許文献 1 には、各画素において、制御用のトランジスタとして p チャンネルの 2 つの TFT を追加し、データラインに表示データに応じたデータ電流を流す回路が示されている。

10

20

30

40

50

【0006】

この特許文献1に記載の画素回路を図5に示す。このように、scanaにゲートが接続されたnチャンネルTFT(選択TFT)3の一端が電流Iwを流すデータラインdataに接続され、他端はpチャンネルTFT1およびpチャンネルTFT(駆動TFT)4の一端に接続されている。TFT1は、他端が電源ラインVddに接続され、ゲートが有機EL素子OLED駆動用のpチャンネルTFT2のゲートに接続されている。また、TFT4は、他端がTFT1およびTFT2のゲートに接続されている。そして、TFT4のゲートは、scansに接続されている。

【0007】

この構成では、scanaをHighレベルとしてTFT3をオンするとともに、scansをLowレベルとしてTFT4をオンする。そして、データラインDLに表示データに応じた電流Iwを流す。これによって、TFT4のオンによりTFT1はそのゲートソース間が短絡され、電流Iwが電圧に変換され、その電圧がTFT1、2のゲートに設定される。そして、TFT3、4がオフされた後は、TFT2のゲート電圧は補助容量Cによって保持されるため、その後も電流Iwに対応した電流がTFT2に流れ、この電流がOLEDに供給され、電流量に応じてOLEDが発光する。そして、scansをLowとすることで、TFT1がオンして、そのゲート電圧が上昇し、補助容量Cが放電されてデータがイレーズされ、TFT1、TFT2がオフする。

【0008】

この回路によれば、TFT1に電流が流れることで、この電流が電圧に変換されてTFT1及びTFT2のゲート電圧が決定され、そのゲート電圧に応じてTFT2の電流量が決定される。従って、TFT2の電流量をデータ電流Iwに対し設定できる。

【0009】

しかし、この特許文献1に示された回路では、データ電流IwをTFT1に流して駆動TFT2のゲート電圧を設定している。従って、TFT2に流れる電流が必ずしもデータ電流に応じたものとなる保証はなく、間接指定方式と呼ばれている。

【0010】

一方、非特許文献1には、データラインにデータ電流を流し、このデータ電流を駆動TFTに流した状態で、補助容量に設定する構成の回路が記載されている。すなわち、この方式では、駆動TFTのゲート電圧がデータ電流によって直接決定されるため、直接指定方式と呼ばれている。

【0011】

この非特許文献1に記載の回路を図6に示す。電源Vddには、pチャンネルの駆動TFT5のソースが接続され、そのドレンには、pチャンネルTFT6を介し有機EL素子OLEDのアノードが接続され、OLEDのカソードがグランドに接続されている。

【0012】

また、駆動TFT5のゲートは、pチャンネルTFT7を介しデータラインDLに接続されると共に、補助容量Cを介し電源ラインVddに接続されている。さらに、駆動TFT5とTFT6との接続点は、TFT8を介し、データラインDLに接続されている。

【0013】

そして、TFT6のゲートには、行方向に伸びるリードラインReadが接続され、TFT7、8のゲートには、同じく行方向に伸びるライトラインWriteが接続されている。

【0014】

この回路においては、まずデータラインDLに表示データに応じたデータ電流を供給している状態で、ライトラインWriteをLowレベルにして、TFT7、8をオンし、リードラインReadをHighにしてTFT6をオフにする。これによって、データラインDataに流れるデータ電流Idataが、電源Vddから駆動TFT5、TFT8を介し流れ、そのときTFT7がオンとなっているため、TFT5のゲート電圧がTFT5にidataが流れている時の電圧にセットされ、この電圧が補助容量Cに保持される

。

【0015】

その後、ライトラインWriteをHigh、リードラインReadをLowに設定することで、TFT7、8はオフし、TFT6がオンする。TFT5は補助容量Cによって保持された電圧にゲート電圧が維持されるため、電流IDataと同一の電流を流し続ける。

【0016】

このようにして、データ電流IDataに対応する電流Ioledを有機EL素子OLEDに流し発光させることができる。特に、この回路においては、実際に駆動TFT5に、表示データに応じたデータ電流IDataを流して補助容量Cにデータ電圧を書き込む。従って、有機EL素子OLEDの駆動電流Ioledを正確に設定ができる。10

【0017】

【特許文献1】特開2001-147659号公報

【非特許文献1】R.Hattori et. al., IECE TRANS. ELCTRON., Vol. E83-C, No.5, pp.779-782, May(2000)

【発明の開示】

【発明が解決しようとする課題】

【0018】

上述のように、直接指定方式によれば、より正確な有機EL素子の駆動電流制御が行える。20

【0019】

しかし、この回路では、最小ビデオデータに相当する電流値（最小電流）をそのまま補助容量Cに書き込む。階調数が少ないとには、この最小電流値をある程度大きな値にすることことができたが、高精細な表示を行うために、階調数を多くすると、最小電流値が非常に小さなものなる。このような小さな電流に対応したデータ電流に応じて補助容量の充電電圧を確実に設定するためには、1画素についてのデータの書き込みに要する時間がかなり大きくなってしまう。従って、この直接指定方式では、画素数が多く、階調数が多い表示を行うことが困難であった。

【0020】

なお、間接指定方式では、TFT1とTFT2のサイズ（比）を変更しておくことで、最小ビデオデータに相当する書き込み電流を比較的大きく設定することができ、書き込み時間を小さくできる。しかし、上述のように、この間接指定方式では、書き込みデータの正確性という点で直接指定方式に劣る。30

【0021】

本発明は、正確な書き込みデータを行いつつ、書き込み動作に要する時間を減少することに関する。

【課題を解決するための手段】

【0022】

本発明は、供給される電流に応じて発光する発光素子を備える発光ディスプレイにおいて、前記発光素子を発光させるための駆動電流を発生する駆動電流発生素子と、前記発光素子での発光量についてのデータに応じた電圧信号及び電流信号が、順次供給されるデータラインと、前記データラインに接続され、前記発光量についてのデータに応じた前記電圧信号及び前記電流信号に基づいた充電電圧を順次保持する電圧保持素子と、を備え、前記電圧保持素子に保持された前記電流信号に基づく充電電圧に応じて前記駆動電流発生素子が発生する駆動電流に応じて前記発光素子が発光する。40

【0023】

本発明の他の態様では、上記発光ディスプレイにおいて、前記データラインに供給された前記電圧信号に基づいて前記電圧保持素子が充電され、前記電圧信号の次に供給される前記電流信号に基づいて、前記駆動電流発生素子が前記駆動電流を発生し、かつ該駆動電流発生素子の前記駆動電流発生時に前記電圧保持素子が再充電される。50

【 0 0 2 4 】

本発明の他の態様では、上記発光ディスプレイにおいて、前記データラインに、それぞれ発光量についてのデータに応じた前記電圧信号及び前記電流信号を順次切り換えて供給する切換回路を備える。

【 0 0 2 5 】

このように、電圧保持素子において、データラインに設定された電圧を保持した後、データラインに設定された電流に応じた電圧を保持する。

【 0 0 2 6 】

データラインに電圧を設定することで、電圧保持素子の充電電圧を早期に所定電圧に設定し、その後にデータラインに設定される電流により電圧保持素子の充電電圧を正確に設定することができる。10

【 0 0 2 7 】

本発明の他の態様では、上記発光ディスプレイにおいて、前記駆動電流発生素子は、ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタであり、前記電圧保持素子は、前記駆動トランジスタのゲートに接続されて、ゲート電圧を保持する保持容量素子であり、前記駆動トランジスタと前記発光素子との間には、前記駆動トランジスタからの前記駆動電流を前記発光素子に供給するか否かを制御する駆動電流制御トランジスタを有し、前記駆動トランジスタと、前記駆動電流制御トランジスタとの接続部と、前記データラインとの間には第1書き込み制御トランジスタが接続され、前記データラインと、前記駆動トランジスタのゲートとの間には、第2書き込み制御トランジスタが接続されている。20

【 0 0 2 8 】

本発明の他の態様では、上記発光ディスプレイにおいて、マトリクス状に配置された複数の画素のそれぞれが、前記発光素子を有し、前記データラインは、前記マトリクスの各列の画素に対して複数設けられ、前記マトリクスの隣接行の画素が、複数の前記データラインの内、異なるデータラインにそれぞれ接続されている。

【 0 0 2 9 】

本発明の他の態様では、上記発光ディスプレイにおいて、前記複数の画素のそれぞれは、さらに前記駆動トランジスタと、前記保持容量素子と、前記第1及び第2書き込み制御トランジスタと、前記駆動電流制御トランジスタとを有し、前記マトリクスの各行に対して、電圧書き込み用の選択ラインと電流書き込み用の選択ラインがそれぞれ設けられており、前記電圧書き込み用の選択ラインには、前記第2書き込み制御トランジスタのゲートが接続され、前記電流書き込み用の選択ラインには、前記第1書き込み制御トランジスタのゲートが接続されている。30

【 0 0 3 0 】

本発明の他の態様では、上記発光ディスプレイの駆動方法であって、前記データラインに前記電圧信号が供給されている期間中に前記第2書き込み制御トランジスタをオンして、前記駆動トランジスタの前記ゲートに一端が接続されている前記保持容量素子に前記電圧信号を書き込み、前記データラインに前記電流信号が供給されている期間中に、前記第1書き込み制御トランジスタ及び前記第2書き込み制御トランジスタをオンし、前記第1書き込み制御トランジスタを介して前記駆動トランジスタに前記電流信号の電流値に等しい前記駆動電流を流し、かつ、該駆動電流が流れているときの前記駆動トランジスタの前記ゲート電圧を前記保持容量素子に書き込み、前記第1及び第2書き込み制御トランジスタをオフし、かつ前記駆動電流制御トランジスタをオンさせて、該駆動電流制御トランジスタを介して、前記保持容量素子に書き込まれた前記電流信号の電流値に等しい前記駆動電流を前記発光素子に供給する。40

【 0 0 3 1 】

また、本発明の他の態様では、エレクトロルミネッセンス表示回路であって、ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタと、前記駆動トランジスタからの駆動電流によって駆動されるエレクトロルミネッセンス素子と、前記駆動トランジ50

10
スタと前記エレクトロルミネッセンス素子の間に接続され、前記駆動トランジスタからの前記駆動電流を前記エレクトロルミネッセンス素子に供給するか否かを制御する駆動電流制御トランジスタと、前記駆動トランジスタと、前記駆動電流制御トランジスタとの接続部に一端が接続され、他端がデータラインに接続された第1書き込み制御トランジスタと、前記データラインに一端が接続され、他端が前記駆動トランジスタのゲートに接続された第2書き込み制御トランジスタと、前記駆動トランジスタのゲートに接続され、ゲート電圧を保持する保持容量と、を有し、前記データラインには、発光量についてのデータに応じたデータ電圧信号およびデータ電流信号を順次供給し、前記駆動電流制御トランジスタおよび前記第1書き込み制御トランジスタをオフし、前記データラインにデータ電圧信号が供給されている時に、前記第2書き込み制御トランジスタをオンして、前記保持容量に前記データ電圧信号を書き込み、前記データラインにデータ電流信号が供給されているときに、前記第1書き込み制御トランジスタをオンして、前記駆動トランジスタ及び前記第1書き込み制御トランジスタを介し、前記データラインに前記データ電流信号を流し、同時に前記第2書き込み制御トランジスタを介して、前記保持容量に前記データ電流信号に対応した電圧を書き込み、次に、前記第1および第2書き込み制御トランジスタをオフし、前記駆動電流制御トランジスタをオンして、前記保持容量に書き込まれた電圧に応じた駆動電流を駆動トランジスタに発生させ、該駆動電流を前記駆動電流制御トランジスタを介してエレクトロルミネッセンス素子に供給して発光させる。

【0032】

20
また、本発明の他の態様では、マトリクス状に配置された各画素にエレクトロルミネッセンス素子を有し、各画素の発光を制御して表示を行うエレクトロルミネッセンスディスプレイであって、前記マトリクスの各列に対応して複数本のデータラインが配置され、前記マトリクスの行毎に、この複数本のデータラインのうちの異なるデータラインが、対応する画素に接続され、前記マトリクスの各列の画素に対しては、表示データを前記複数のデータラインから順次供給する。

【0033】

このように、複数本のデータラインを設けることで、複数行の画素に対し、データを同時に書き込むことができ、全体としての書き込み時間を短縮することができる。

【0034】

30
また、本発明の他の態様では、上記エレクトロルミネッセンスディスプレイにおいて、前記複数本のデータラインに対しては、それぞれ、表示データについてのデータ電圧信号およびデータ電流信号の両方が切り換えて供給可能であり、各画素にデータ電圧と、データ電流を順次供給して各画素の表示を制御することもできる。

【0035】

また、本発明の他の態様では、上記エレクトロルミネッセンスディスプレイにおいて、前記マトリクスの各行には、それぞれ2本の制御ラインが設けられ、前記各画素は、前記2つの制御ラインによって制御される複数のトランジスタを有し、前記2つの制御ラインによって、前記各画素に対するデータ電圧信号の書き込みおよびデータ電流信号の書き込みを制御してもよい。

【発明の効果】

【0036】

40
以上説明したように、本発明によれば、電圧保持素子において、データラインに設定された電圧を保持した後、データラインに設定された電流に応じた電圧を保持する。データラインに電圧を設定することで、電圧保持素子の充電電圧を早期に所定電圧に設定し、その後にデータラインに設定される電流により電圧保持回路の充電電圧を正確に設定することができる。

【発明を実施するための最良の形態】

【0037】

以下、本発明の実施形態について、図面に基づいて説明する。

【0038】

図1は、実施形態の構成を示す図であり、電源Vddには、pチャンネルのTFT10のソースが接続され、そのドレインには、nチャンネルTFT12を介し有機EL素子14のアノードが接続され、有機EL素子14のカソードがグランドに接続されている。

【0039】

また、TFT10のゲートは、pチャンネルTFT16によりデータラインDLに(DL1、DL2)接続されると共に、補助容量Cを介し、電源ラインVddに接続されている。さらに、TFT10とTFT12との接続点は、TFT18を介し、データラインDLに接続されている。

【0040】

そして、TFT18のゲートには、行方向に伸びるライトラインWrитеVが接続され、TFT16、12のゲートには、同じく行方向に伸びるライトラインWrитеVが接続されている。10

【0041】

また、本実施形態においては、データラインDLとして、第1データラインDL1と、第2データラインDL2の2本を各列(カラム)に対応して設けてある。そして、TFT16、TFT18が、1行おきに第1データラインDL1と、第2データラインDL2に交互に接続されている。

【0042】

また、第1および第2データラインDL1、DL2は、それぞれスイッチSW1、SW2を介し、電流ビデオ信号Ivideoおよび電圧動作信号Vopeのいずれかが切り換え供給されるようになっている。なお、スイッチSW1は、信号SW1-IがHighの時にIvideoを選択し、SW1-VがHighの時にVopeを選択する。また、スイッチSW2は、信号SW2-IがHighの時にIvideoを選択し、SW2-VがHighの時にVopeを選択する。20

【0043】

このような回路における各種制御クロックについて、図2に基づいて説明する。まず、2つのクロックCKV1、CKV2は、1つおきの行(水平ライン)の画素回路へ供給する信号の制御のために、1H(1水平期間)毎に相補的にHigh, Lowを繰り返す。すなわち、クロックCKV1がHighの期間はクロックCKV2がLowとなり、これを繰り返す。30

【0044】

各行毎のライト信号WrитеV-1, V-2, V-3, ...は、それぞれ2H期間Lowになるが、このLowとなるタイミングが隣接行間において1H期間ずつ順次ずれている。CKV1がHighとなるタイミングから2クロック期間WrитеV-1がLowとなり、これに対し1H期間ずれて、WrитеV-2、WrитеV-3が順次Lowとなる。

【0045】

また、ライト信号WrитеI-1, I-2, I-3, ...は、それぞれライト信号WrитеV-1, V-2, V-3のLowの後半の1H期間にLowとなる。

【0046】

そして、スイッチSW1の制御信号SW1-Vは、ライト信号WrитеV-1, V-3, V-5, ...がLowの期間の前半にHighとなり、データラインDL1をVopeに接続し、スイッチSW2の制御信号SW2-Vは、ライト信号WrитеV-2, V-4, V-6, ...がLowの期間の前半にHighとなり、データラインDL1をVopeに接続する。40

【0047】

また、スイッチSW1の制御信号SW1-Iは、ライト信号WrитеI-1, I-3, I-5, ...がLowの期間にHighとなり、データラインDL2をIvideoに接続し、スイッチSW2の制御信号SW2-Iは、ライト信号WrитеI-2, I-4, I-6, ...がLowの期間にHighとなり、データラインDL2をIvideo

10

20

30

40

50

○に接続する。

【0048】

ここで、このような信号による各画素回路の動作について1つの画素（図における上の画素）における動作を例に説明する。

【0049】

$S W 1 - V$ が $H i g h$ となることによって、スイッチ $S W 1$ が $V o p e$ を選択する。また、 $W r i t e V - 1$ が $L o w$ であり、 $W r i t e I - 1$ が $H i g h$ であることによって、 $T F T 1 2$, $T F T 1 8$ がオフ、 $T F T 1 6$ がオンとなり、 $V o p e$ が補助容量 C に充電され、 $T F T 1 0$ のゲート電位にセットされる。

【0050】

ここで、この $V o p e$ は、その画素についての輝度データ（RGB別のデータであれば、RGB別の輝度データ）に基づいた電圧値であり、この電圧の供給によって、補助容量 C の充電は早期に完了する。

【0051】

次に、 $S W 1 - V$ が $L o w$ となり $S W 1 - I$ が $H i g h$ となる。これによってスイッチ $S W 1$ が $I v i d e o$ を選択する。また、 $W r i t e V - 1$ が $L o w$ を維持するが、 $W r i t e I - 1$ が $L o w$ となることによって、 $T F T 1 8$ がオンし、電源 $V d d$ から $T F T 1 0$ のソース-ドレイン、 $T F T 1 8$ のソース-ドレインを介し、電流 $I v i d e o$ が流れる。そして、この電流 $I v i d e o$ が $T F T 1 0$ を流れている状態における $T F T 1 0$ のゲート電圧が補助容量 C に書き込まれる。ここで、上述のように $T F T 1 0$ のゲート電圧は $V o p e$ により、予備的にセットされており、 $I v i d e o$ による充放電量はわずかであり、多階調表示における小さな最小輝度電流によっても、早期に充放電を完了することができる。

【0052】

このようにして、輝度データの書き込みが終了し、次に、 $W r i t e V - 1$ 、 $W r i t e I - 1$ が $H i g h$ となる。これによって、 $T F T 1 2$ がオンになり、電源 $V d d$ からの電流が有機EL素子14に流れる。上述のように、 $T F T 1 0$ のゲート電圧は、 $I v i d e o$ が流れているときの電圧にセットされ、この電圧が補助容量 C により保持されている。そこで、有機EL素子14に流れる電流が $I v i d e o$ と同一になる。

【0053】

このように、本実施形態においては、 $T F T 1 0$ に $I v i d e o$ を流してそのゲート電位をセットする直接指定方式であり、正確な電流制御を行うことができる。そして、ゲート電圧を予め $V o p e$ によってセットすることができるため、輝度データの書き込みに要する時間を大幅に短縮して、多階調の表示にも容易に対応することができる。

【0054】

次に、入力する電圧 $V o p e$ について、図3に基づいて説明する。この電圧 $V o p e$ は、ビデオ情報を直接意味する電圧ではなく、有機EL素子14に流す輝度情報である電流信号 $I o l e d$ を流す $T F T 1 0$ の動作点を設定するための電圧情報である。すなわち、輝度情報に対応し、かつデータライン $D L$ に流す電流 $I v i d e o$ は、有機EL素子14に流れる電流 $I o l e d$ とほぼ等しいはずである($I v i d e o = I o l e d$)。そして、 $T F T 1 0$ 、 $1 8$ をONして、 $I v i d e o$ を流している時であれば、 $V o p e$ は、これらのオン抵抗を $V d d$ から減算した値であり、 $V o p e = V d d - (V s d + V_{T F T 1 8})$ となる。また、有機EL素子14に電流 $I o l e d$ を流しているときであれば、 $T F T 1 2$ のオン抵抗 $V_{T F T 1 2}$ と、有機EL素子のオン抵抗 $V o l e d$ と、 $T F T 1 0$ のゲートドレイン間電圧 $V g d$ の和、すなわち $V o p e = V o l e d + V_{T F T 1 2} + V g d$ となる。

【0055】

このようにして、 $V o p e$ は決定できる。そして、有機EL素子14や、各 $T F T$ の特性は予め分かれているため、輝度信号に応じてた $V o p e$ を求めることができる。そこで、画素設計を行う際に、予めシミュレーションにより、入力輝度信号を $V o p e$ に変換するための関係曲線を求めておき、この曲線に基づき変換を行う回路を設け、この出力を V

10

20

30

40

50

o p e として供給すればよい。

【0056】

また、本実施形態では、データライン D L 1 に並列して、データライン D L 2 を有している。そして、垂直方向に並ぶ各画素は、1行ごと交互にデータライン D L 1 、 D L 2 に接続され、列方向の各画素には、クロック C K V 1 の 1 H 分（1水平走査期間分）ずれたタイミングで、V o p e の書き込み、 I v i d e o の書き込みが行われる。従って、垂直方向の各画素の有機 E L 素子 1 4 の発光開始タイミングは、それぞれ 1 H 分ずれる。そして、 D L 1 は、2 H で 1 ライン目の画素へのデータを書き込んだ後、次の 2 H で 3 ライン目の画素へのデータの書き込みを行い、これを奇数行の画素に順次行う。また、 D L 2 は、2 ライン目の画素へのデータを書き込んだ後、4 ライン目の画素へのデータの書き込みを行い、これを偶数の画素に順次行う。そして、1 行目の画素へのデータ書き込みに対し、2 行目の画素へのデータ書き込みは、1 H だけ後になっている。そこで、1 行目の画素から、下の行に向けて 1 H 毎に順次書き込みが行われることになる。このため、1 画素についてのデータ書き込みには V o p e の書き込みに 1 H 、 I v i d e o の書き込みに 1 H の合計 2 クロックを要するが、1 列のデータ書き込みに要する時間は、1 ラインに 1 H でデータ書き込みを行った場合と同様となる。

【0057】

なお、上述の説明では、1 列の画素についてのみ説明したが、実際には、1 H 期間に、1 行分の全画素についての電圧（ V o p e ）書き込みを順次行い、次の 1 H 期間に 1 行分の全画素についての電流（ I v i d e o ）書き込みを行う。そして、1 つの行の画素に対して、電流書き込みを行っている場合には、次の行の画素に対して、電圧書き込みを並列して行う。

【0058】

特に、電圧書き込みは、1 H の期間で 1 行（1 水平ライン）の全画素分の V o p e を D L 1 または D L 2 に順次出力する点順次方式とし、電流書き込みは、1 H の期間に 1 ラインの全画素分の I v i d e o を D L 1 または D L 2 の一度に載せて行う線順次方式とすることが好適である。また、電流書き込みについては、1 行上の画素を水平方向に複数のブロックに分割し、このブロックごとにそのブロック内の D L 1 または D L 2 に I v i d e o のデータを並行してのせるブロック順次方式で行ってもよい。この場合、ブロックの数 N (N : 水平方向での分割数) は、1 H 期間を電流書き込み時間で割った数で決定する。例えば、電流書き込み時間を t w とすると、 $N = 1 H \div t w$ となる。これによって、確実に電流書き込みを終了することができる。

【0059】

図 4 には、上述のような信号を各画素回路に供給するための周辺回路の構成を示してある。水平シフトレジスタ 3 0 は、1 水平ラインの各画素へのデータ書き込みのタイミングを制御する信号を出力する。すなわち、1 画素毎にビデオデータ（この場合には、 V o p e ）に応じたタイミングのドットクロック C K H 1 、 C K H 2 により、 H i g h レベル（ S T H : 水平スタートパルス）を 1 ドットクロックの期間毎に転送し、水平方向の画素を順次選択する信号を出力する。

【0060】

この水平シフトレジスタ（ H S R ） 3 0 の出力は、1 列に対応して 2 つ設けられたアンドゲート A N D 1 、 2 に入力される。アンドゲート A N D 1 には、 C K V 1 が入力され、アンドゲート A N D 2 には、 C K V 2 が入力されている。そこで、 C K V 1 が H i g h の際には、 A N D 1 から活性化クロック（ H クロック）が出力され、 C K V 2 が H i g h の時に A N D 2 から活性化クロックが出力される。

【0061】

A N D 1 の出力は、スイッチ S W 1 - V の制御信号となり、 A N D 2 の出力は、スイッチ S W 2 - V の制御信号となる。スイッチ S W 1 - V は、 V o p e と、 D L 1 を接続し、スイッチ S W 2 - V は、 V o p e と、 D L 2 を接続する。従って、 C K V 1 が H i g h である 1 H の期間時には、 S W 1 - V がオンになり D L 1 に画素毎に変化する V o p e が供

10

20

30

40

50

給される。また、CKV1がLowとなり、CKV2がHighとなる1Hの期間においては、SW2-Vがオンになり、VopeがDL2に供給される。

【0062】

一方、このVopeがDL2に供給されている1H期間においては、SW1-Iがオンになり、DL1には、Ivideoが供給される。ここで、このIvideoは、点順次の供給ではなく、線順次またはブロック順次のデータである。そこで、画素毎に変化するビデオデータに基づく電流を、1H期間、該当する列の各画素に流す必要がある。このためには、水平の画素数に対応した電流源を設け、ここからそれぞれ電流を発生し、これをSW1-I、SW2-Iなどから出力する。

【0063】

また、外部回路などから供給されるビデオ信号が電圧信号であれば、これをサンプリングし、サンプリングした値によって、電流を発生するようにしてもよい。すなわち、電圧信号を所望の補助容量に充電し、この補助容量に充電された電圧でトランジスタを駆動して電流を発生すれば、これが各列のIvideoの電流源として機能する。

【0064】

また、垂直方向には、CKV1、CKV2が入力される垂直シフトレジスタ32(VSR1~VSRn)が設けられている。垂直シフトレジスタ32は、CKV1、CKV2に応じて、例えば垂直スタートパルス(STV)を順次転送し、各行のレジスタがそれぞれ2H期間、Highレベルとなる選択信号を出力する。また、この選択信号がHighレベルとなるタイミングは、1水平ライン毎に1H期間だけずれており、これによって上の行の選択信号がHighレベルになっている後半の1H期間には、1行下のラインの選択信号もHighレベルとなる。

【0065】

1行の選択信号は、インバータINVにより反転されたWriteV-1として出力されると共に、次の行の選択信号が入力される NANDゲートNANDを介し、WriteI-1が出力される。選択信号は、順次2つずつHighレベルとなるため、図2に示したWriteV-1, 2, 3, …, WriteI-1, 2, 3, …がそれぞれ1つの垂直シフトレジスタ32の出力に基づいて、各行に出力される。

【0066】

このようにして、図4の回路によって、図2に示した信号が出力され、上述した各画素の表示動作が行われる。特に、本実施形態の回路によれば、各画素の表示において、点順次で電圧信号Vopeが補助容量Cに書き込まれ、その後1Hの期間において、電流信号Ivideoを駆動TFT10に流した状態での駆動TFT10のゲート電圧を補助容量Cに書き込む。そして、その後の1Hの期間補助容量Cに書き込まれた電圧によって駆動TFT10に流れる電流が有機EL素子14に流れ発光する。このように、予め補助容量Cに電圧書き込みを行うため、データの書き込みに必要な時間が少なくてよく、多階調のデータを比較的短い時間で補助容量Cに書き込むことができる。そして、実際に補助容量Cに書き込まれるデータは、電流Ivideoを駆動TFT10に流して決定される直接指定方式であり、非常に正確なデータ書き込みを行うことができる。

【0067】

なお、上述の例では、データラインを2本として、1H期間電流によるデータ書き込みを行ったが、データラインは2本に限らず、それ以上にしてもよい。例えば、3本として2Hの期間電流によるデータ書き込みを行ってもよい。

【図面の簡単な説明】

【0068】

【図1】本発明の実施形態に係る発光ディスプレイの画素回路の構成を示す図である。

【図2】本発明の実施形態に係る回路動作を説明するための制御クロックのタイミングチャートである。

【図3】Vopeを説明する図である。

【図4】本発明の実施形態に係る周辺回路の構成を示す図である。

10

20

30

40

50

【図5】従来の間接指定の画素回路の構成を示す図である。

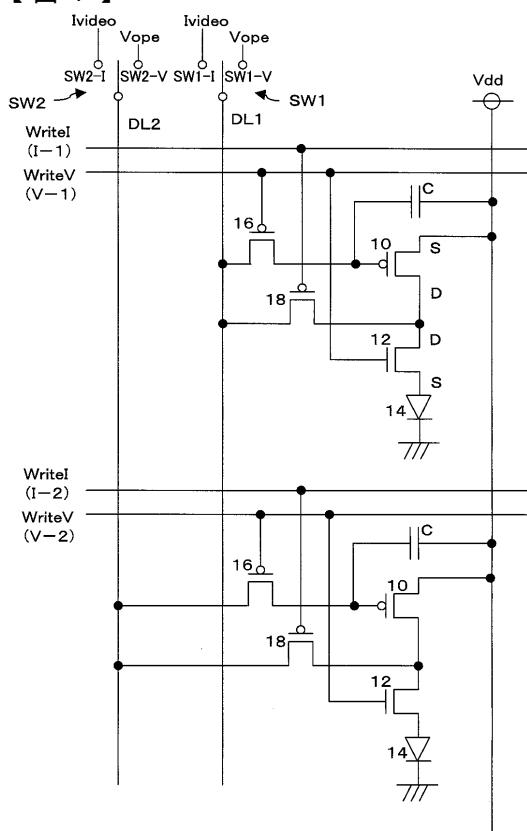
【図6】従来の直接指定の画素回路の構成を示す図である。

【符号の説明】

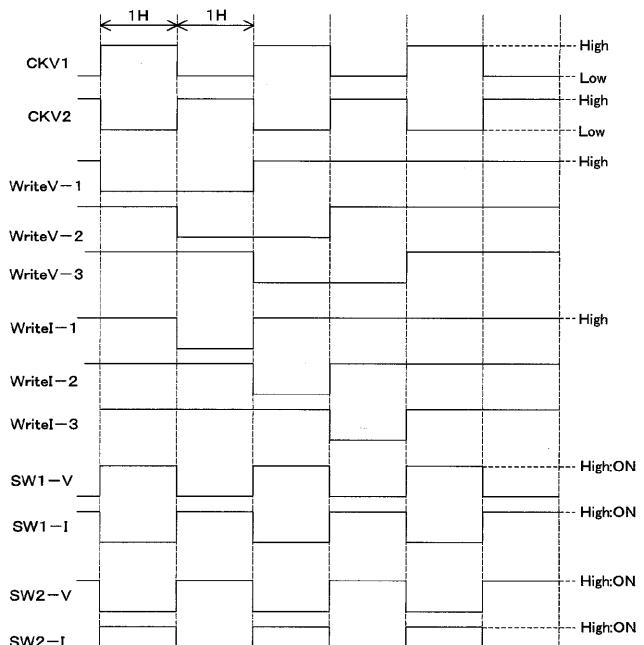
【0069】

10, 12, 16, 18 TFT、14 有機EL素子、30 水平シフトレジスタ(HSR)、32 垂直シフトレジスタ(VSR)、C 補助容量。

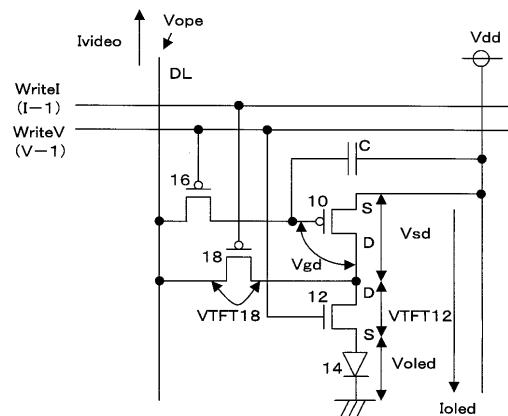
【図1】



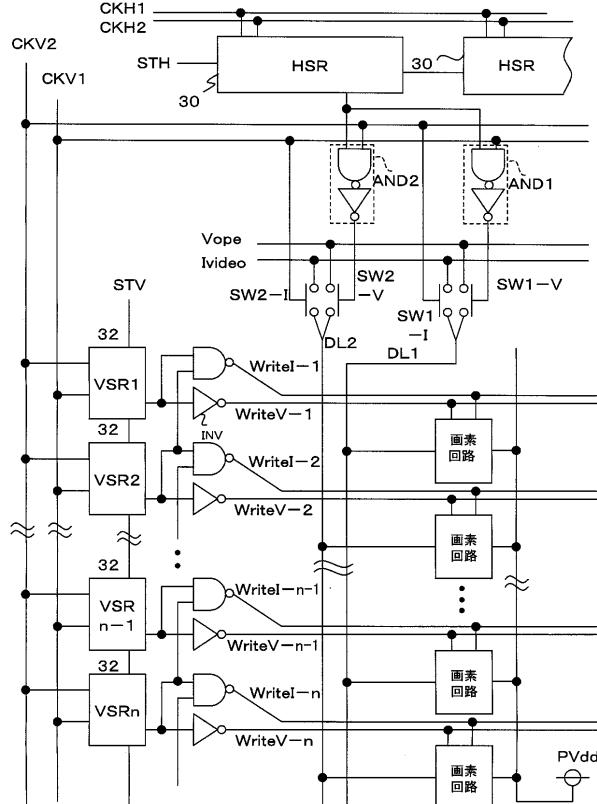
【図2】



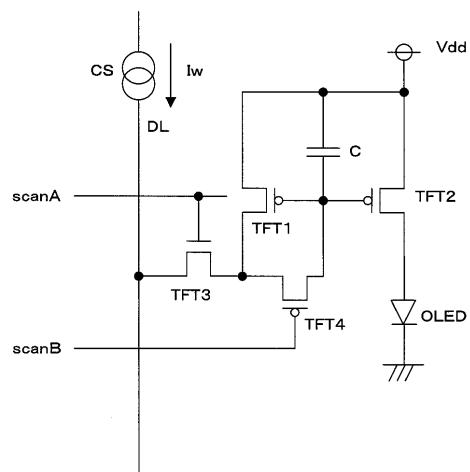
【図3】



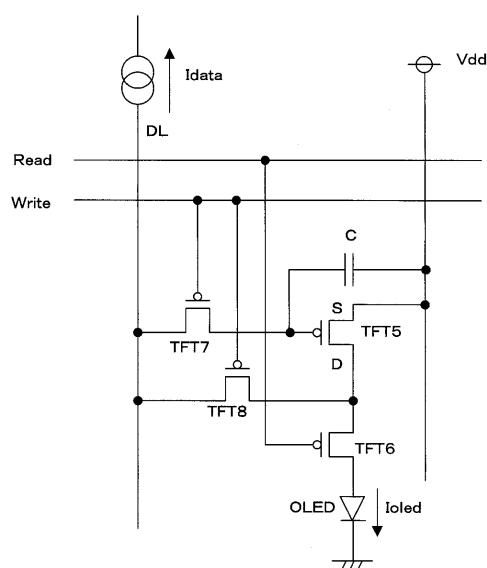
【図4】



【図5】



【図6】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
H 0 5 B	33/14	A

专利名称(译)	发光显示器及其驱动方法，电致发光显示电路和电致发光显示器		
公开(公告)号	JP2004318093A	公开(公告)日	2004-11-11
申请号	JP2004076973	申请日	2004-03-17
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	松本昭一郎		
发明人	松本 昭一郎		
IPC分类号	H01L51/50 G09F9/30 G09G3/00 G09G3/20 G09G3/30 G09G3/32 H01J1/304 H01L27/32 H05B33/00 H05B33/08 H05B33/14		
CPC分类号	G09G3/3266 G09G3/3283 G09G3/3291 G09G2300/0814 G09G2300/0861 G09G2310/0251 G09G2320 /0233 E02B3/129		
FI分类号	G09G3/30.J G09G3/30.K G09F9/30.365.Z G09G3/20.621.A G09G3/20.621.F G09G3/20.624.B G09G3 /20.641.D H05B33/14.A G09F9/30.365 G09G3/3241 G09G3/3266 G09G3/3275 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080 /DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA05 5C094/AA07 5C094/AA13 5C094/BA03 5C094/BA27 5C094/CA19 5C094/EA04 5C094/FB01 5C094/FB19 5C094 /FB20 3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC35 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/CA02 5C380/CA08 5C380/CA09 5C380/CA24 5C380 /CB01 5C380/CC14 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC64 5C380/CD014 5C380/CF07 5C380/CF23 5C380/CF32 5C380/DA02 5C380/DA06		
代理人(译)	吉田健治 石田 纯		
优先权	2003094084 2003-03-31 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：在执行准确的写数据时，减少写操作所需的时间。在包括根据供给的电流发光的发光元件的发光显示器中，驱动电流产生元件（10）产生驱动电流，该驱动电流用于使发光元件（14）发光，并通过该发光元件发光。根据与数量有关的数据的电压信号和电流信号被依次连接到数据线（DL）和数据线，并且根据与发光量有关的数据的电压信号和电流信号被提供充电电压。并依次保持电压保持元件（C）。通过基于由电压保持元件保持的电流信号根据充电电压将由驱动电流产生元件产生的驱动电流提供给发光元件，可以根据关于发光量的数据精确地产生驱动电流。同时，可以缩短将数据写入电压保持元件所需的时间。

[选型图]图1

