

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4401971号
(P4401971)

(45) 発行日 平成22年1月20日(2010.1.20)

(24) 登録日 平成21年11月6日(2009.11.6)

(51) Int.Cl.

F 1

G09G	3/30	(2006.01)	G09G	3/30	J
G09F	9/30	(2006.01)	G09F	9/30	338
H01L	27/32	(2006.01)	G09F	9/30	365Z
G09G	3/20	(2006.01)	G09G	3/20	611H
H01L	51/50	(2006.01)	G09G	3/20	624B

請求項の数 10 (全 16 頁) 最終頁に続く

(21) 出願番号

特願2005-9484(P2005-9484)

(22) 出願日

平成17年1月17日(2005.1.17)

(65) 公開番号

特開2005-316385(P2005-316385A)

(43) 公開日

平成17年11月10日(2005.11.10)

審査請求日

平成17年1月17日(2005.1.17)

(31) 優先権主張番号

2004-030228

(32) 優先日

平成16年4月29日(2004.4.29)

(33) 優先権主張国

韓国(KR)

(31) 優先権主張番号

2004-065784

(32) 優先日

平成16年8月20日(2004.8.20)

(33) 優先権主張国

韓国(KR)

前置審査

(73) 特許権者 308040351

三星モバイルディスプレイ株式會社

大韓民国京畿道龍仁市器興区農書洞山24

(74) 代理人 100083806

弁理士 三好 秀和

(72) 発明者 嚴基明

大韓民国京畿道水原市靈通区▲辛▼洞57

5番地

(72) 発明者 郭源奎

大韓民国京畿道水原市靈通区▲辛▼洞57

5番地

(72) 発明者 吳春烈

大韓民国京畿道水原市靈通区▲辛▼洞57

5番地

最終頁に続く

(54) 【発明の名称】発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

データ電圧(Dm)を伝達する複数のデータ線と、第1、第2選択信号を含む選択信号を伝達する複数の走査線と、前記走査線とデータ線に電気的に接続された複数の画素回路とを備えた発光表示装置において、

前記画素回路は、

各々第1選択信号(Sn-1)に応答して導通し、互いに直列接続されてゲートトランジスタ(M4)を形成する第1トランジスタ(M4-1)、及び第2トランジスタ(M4-2)と、

前記第1トランジスタ、及び第2トランジスタの直列接続に対して、並列的に接続される第1キャパシタ(Cst)と、

第2選択信号(Sn)に応答して前記データ電圧を前記第1キャパシタの第1電極に印加する第3トランジスタ(M5)と、

前記第1キャパシタの電圧に依存するゲート・ソース電圧に対応する電流を出力する第4トランジスタ(M1)と、

前記第4トランジスタを介して流れる電流に対応して発光する発光素子(OLED)と、を備え、

前記第1トランジスタ(M4-1)の第1電極は前記第1キャパシタ(Cst)の第1電極に接続され、第1トランジスタの第2電極は、前記第2トランジスタ(M4-2)の第1電極に接続され、前記第2トランジスタの第2電極は前記第1キャパシタ(Cst)の第2電

10

20

極に接続され、

前記第2トランジスタ(M4-2)のチャンネル長さは前記第1トランジスタ(M4-1)のチャンネル長さより長いことを特徴とする発光表示装置。

【請求項2】

前記画素回路は、

前記第1キャパシタの第1電極(点B)と前記第4トランジスタ(M1)のゲート(点A)との間に接続される第2キャパシタ(Cvth)と、

前記第1選択信号(Sn-1)に応答して前記第4トランジスタをダイオード形態に接続する第1スイッチ(M3)と、を更に備え、

前記第4トランジスタのゲートが第2キャパシタの第2電極に接続され、前記第4トランジスタのソースが前記第1キャパシタ(Cst)の第2電極に接続されて前記電流が出力されることを特徴とする請求項1に記載の発光表示装置。

【請求項3】

前記第1スイッチは、前記第1選択信号に応答して導通され、直列に接続された第5トランジスタ(M3-1)、及び第6トランジスタ(M3-2)を含むことを特徴とする請求項2に記載の発光表示装置。

【請求項4】

前記第5及び第6トランジスタによって組合せゲートトランジスタ(M3)が形成されることを特徴とする請求項3に記載の発光表示装置。

【請求項5】

制御信号(En)に応答して前記第4トランジスタ(M1)から出力される電流を前記発光素子に伝達する第2スイッチ(M2)を更に備え、

前記制御信号は、前記第1選択信号(Sn-1)及び前記第2選択信号(Sn)の後に印加されることを特徴とする請求項4に記載の発光表示装置。

【請求項6】

前記第1選択信号(Sn-1)は、前記第2選択信号(Sn)直前に印加される直前選択信号であることを特徴とする請求項1に記載の発光表示装置。

【請求項7】

前記発光素子は、有機物質の発光を利用する素子であることを特徴とする請求項1～請求項6のいずれか1項に記載の発光表示装置。

【請求項8】

データ電圧を伝達する複数のデータ線(Dm)、第1選択信号(Sn-1)、及び第2選択信号(Sn)を含む選択信号を各々伝達する複数の走査線、及び前記走査線とデータ線に電気的に接続された複数の画素回路を含む発光表示装置において、

前記画素回路は、

前記データ線に接続される第1主電極と、前記第2選択信号に応答して導通して前記データ電圧を伝達する第2主電極を備えた第3トランジスタ(M5)と、

前記第3トランジスタ(M5)によって伝達されたデータ電圧に対応する電圧を保存する第1キャパシタ(Cst)と、

互いに直列に接続されて形成され、前記第1選択信号に応答して導通して前記第1キャパシタと並列接続される第1トランジスタ(M4-1)、及び第2トランジスタ(M4-2)と、

前記第1キャパシタに保存された電圧に対応する電流を出力する第4トランジスタ(M1)と、

互いに直列に接続されて形成され、前記第1選択信号に応答して導通して前記第4トランジスタをダイオード形態に接続する第5トランジスタ(M3-1)、及び第6トランジスタ(M3-2)と、

前記第1キャパシタの第1電極と前記第4トランジスタの制御電極の間に接続されて前記第4トランジスタのスレッショルド電圧に対応する電圧が保存される第2キャパシタ(Cvth)と、

10

20

30

40

50

前記第4トランジスタを介して流れる電流に対応する光を放出する発光素子と、
を備え、

前記第1及び第2トランジスタのうち、前記第3トランジスタ(M5)の第2主電極に
電気的に接続される1つのトランジスタは、他の1つのトランジスタよりもチャンネル長
さが短いことを特徴とする発光表示装置。

【請求項9】

前記第5及び第6トランジスタのうち、前記第4トランジスタの制御電極に電気的に接
続される1つのトランジスタは、他の1つのトランジスタよりチャンネル長さが短いこと
を特徴とする請求項8に記載の発光表示装置。

【請求項10】

データ電圧を伝達する複数のデータ線(Dm)、第1選択信号(Sn-1)、及び第2選
択信号(Sn)を含む選択信号を各々伝達する複数の走査線、及び前記走査線とデータ線
に電気的に接続された複数の画素回路を含む発光表示装置において、

前記画素回路は、

前記データ線に接続される第1主電極と、前記第2選択信号に応答して導通して前記デ
ータ電圧を伝達する第2主電極を備えた第3トランジスタ(M5)と、

前記第3トランジスタによって伝達されたデータ電圧に対応する電圧を保存する第1キ
ャパシタ(Cst)と、

前記第1キャパシタに保存された電圧に対応する電流を出力する第4トランジスタ(M
1)と、

互いに直列に接続されて形成され、前記第1選択信号に応答して導通されて前記第4ト
ランジスタをダイオード形態に接続する第5トランジスタ(M3-1)、及び第6トランジ
スタ(M3-2)と、

前記第4トランジスタを介して流れる電流に対応する光を放出する発光素子と、
を備え、

前記第5及び第6トランジスタのうち、前記第4トランジスタの制御電極に電気的に接
続される1つのトランジスタ(M3-1)は、他の1つのトランジスタ(M3-2)よりチャ
ンネル長さが短いことを特徴とする発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光表示装置に係り、特に有機物質の発光を利用した有機発光表示装置に関する。

【背景技術】

【0002】

一般に有機発光表示装置は有機物質の発光を利用した有機発光素子を利用した表示装置であって、行列形態に配列されたN×M個の有機発光セルを電圧駆動、或いは電流駆動して映像を表示する。

【0003】

このような有機発光セルは、ダイオード特性を有していて有機発光ダイオード(または、OLED、或いは有機発光素子)とも呼ばれ、アノード(ITO膜)、有機薄膜、カソード電極層(金属膜)の構造を有している。有機薄膜は電子と正孔の均衡を良くして発光効率を向上させるために発光層(EML)、電子輸送層(ETL)及び正孔輸送層(HTL)を含む多層構造からなり、また、別途の電子注入層(EIL)と正孔注入層(HIL)を含んでいる。このような有機発光セルがN×M個のマトリックス形態に配列されて有機EL表示パネルを形成する。

【0004】

このように構成される有機発光セルを駆動する方式には単純(または受動)マトリックス方式と、薄膜トランジスタ(TFT)またはMOSFETを利用した能動駆動方式がある。単純マトリックス方式は正極配線が負極配線に直交するように形成し、両配線(ライ

10

20

30

40

50

ン)を選択して駆動する。また、能動駆動方式は薄膜トランジスタを各ITO画素電極に接続し、薄膜トランジスタのゲートに接続されたキャパシタ容量に書き込まれた信号電圧に応じて駆動する方式である。

【0005】

以下では従来の能動駆動有機発光表示装置の画素について説明する。図1は従来の画素の等価回路図であって、 $N \times M$ 個の画素のうちの一つの画素を等価的に示した図面である。

【0006】

図1に示したように、画素回路は有機発光素子OLED、2つのトランジスタSM、DM及びキャパシタCstを備えている。2つのトランジスタSM、DMはPMOS型トランジスタを用いているが、NMOS型トランジスタを用いても、回路と動作信号を適当に変更すれば、同様な動作をさせることができる。10

【0007】

スイッチングトランジスタSMがゲートに印加される選択信号 S_n に応答して導通すれば、データ線Dmからのデータ電圧 V_{data} がトランジスタDMのゲートに印加される。その結果、トランジスタSMが遮断されてからも、キャパシタCstに充電されたゲート・ソース間電圧 V_{gs} に対応して、トランジスタDMに電流 I_{OLED} が流れ、この電流 I_{OLED} に対応して有機発光素子OLEDが発光する。このとき、有機発光素子OLEDに流れる電流 I_{OLED} は、以下の(1)式で示すことができる。

【0008】

$$I_{OLED} = (\quad / 2) * (V_{gs} - V_{th})^2 \\ = (\quad / 2) * (V_{DD} - V_{data} - |V_{th}|)^2 \quad \dots (1)$$

但し、 \quad は定数値である。

【0009】

図1に示した画素では、データ電圧に対応する電流が有機発光素子OLEDに供給され、供給された電流に対応する輝度で有機発光素子OLEDが発光する。このとき、印加されるデータ電圧は所定の明暗階調を表示するために一定の範囲で多段階の値を有する。

【0010】

しかし、上記の(1)式から理解されるように、このような画素回路では駆動トランジスタDMのスレッショルド電圧 V_{th} によって電流 I_{OLED} 値が変化する。したがって、各画素ごとにトランジスタDMのスレッショルド電圧 V_{th} が変わる場合があるために、正確な映像表示が難しいという問題が起こり得る。30

【発明の開示】

【発明が解決しようとする課題】

【0011】

本発明は、このような従来の課題を解決するためになされたものであり、その第1の目的は、駆動トランジスタのスレッショルド電圧を補償できる画素回路を備えた発光表示装置を提供することである。

【0012】

また、第2の目的は、画素回路内に存在する寄生キャパシタンスによって発生するキックバックの影響を低減可能な発光表示装置を提供することである。40

【課題を解決するための手段】

【0013】

上記目的を達成するため、本願請求項1に記載の発明は、データ電圧(Dm)を伝達する複数のデータ線と、第1、第2選択信号を含む選択信号を伝達する複数の走査線と、前記走査線とデータ線に電気的に接続された複数の画素回路とを備えた発光表示装置において、前記画素回路は、各々第1選択信号(S_{n-1})に応答して導通し、互いに直列接続されてゲートトランジスタ(M4)を形成する第1のトランジスタ(M4-1)、及び第2トランジスタ(M4-2)と、前記第1トランジスタ、及び第2トランジスタの直列接続に対して、並列的に接続される第1キャパシタ(Cst)と、第2選択信号(S_n)に応答して

前記データ電圧を前記第1キャパシタの第1電極に印加する第3トランジスタ(M5)と、前記第1キャパシタの電圧に依存するゲート・ソース電圧に対応する電流を出力する第4トランジスタ(M1)と、前記第4トランジスタを介して流れる電流に対応して発光する発光素子(OLED)と、を備え、前記第1トランジスタ(M4-1)の第1電極は前記第1キャパシタ(Cst)の第1電極に接続され、第1トランジスタの第2電極は、前記第2トランジスタ(M4-2)の第1電極に接続され、前記第2トランジスタの第2電極は前記第1キャパシタ(Cst)の第2電極に接続され、前記第2トランジスタ(M4-2)のチャンネル長さは前記第1トランジスタ(M4-1)のチャンネル長さより長いことを特徴とする。

【 0 0 1 8 】

10

請求項2に記載の発明は、前記画素回路は、前記第1キャパシタの第1電極（点B）と前記第4トランジスタ（M1）のゲート（点A）との間に接続される第2キャパシタ（C_{vth}）と、前記第1選択信号（S_{n-1}）に応答して前記第4トランジスタをダイオード形態に接続する第1スイッチ（M3）と、を更に備え、前記第4トランジスタのゲートが第2キャパシタの第2電極に接続され、前記第4トランジスタのソースが前記第1キャパシタの第2電極に接続されて前記電流が出力されることを特徴とする。

【 0 0 1 9 】

請求項3に記載の発明は、前記第1スイッチは、前記第1選択信号に応答して導通され、直列に接続された第5トランジスタ（M3-1）、及び第6トランジスタ（M3-2）を含むことを特徴とする。

【 0 0 2 0 】

請求項4に記載の発明は、前記第5及び第6トランジスタによって組合せゲートトランジスタが形成されることを特徴とする。

[0 0 2 1]

請求項5に記載の発明は、制御信号(E n)に応答して前記第4トランジスタ(M 1)から出力される電流を前記発光素子に伝達する第2スイッチ(M 2)を更に備え、前記制御信号は、前記第1選択信号(S n-1)及び前記第2選択信号(S n)の後に印加されることを特徴とする。

[0 0 2 2]

請求項6に記載の発明は、前記第1選択信号（S_{n-1}）は、前記第2選択信号（S_n）直前に印加される直前選択信号であることを特徴とする。

[0 0 2 3]

請求項7に記載の発明は、前記発光素子は、有機物質の発光を利用する素子であることを特徴とする。

[0 0 2 4]

ンジスタのうち、前記第3トランジスタ(M5)の第2主電極に電気的に接続される1つのトランジスタは、他の1つのトランジスタよりもチャンネル長さが短いことを特徴とする。

【0028】

請求項9に記載の発明は、前記第5及び第6トランジスタのうち、前記第4トランジスタの制御電極に電気的に接続される1つのトランジスタは、他の1つのトランジスタよりチャンネル長さが短いことを特徴とする。

【0029】

請求項10に記載の発明は、データ電圧を伝達する複数のデータ線(Dm)、第1選択信号(Sn-1)、及び第2選択信号(Sn)を含む選択信号を各々伝達する複数の走査線、及び前記走査線とデータ線に電気的に接続された複数の画素回路を含む発光表示装置において、前記画素回路は、前記データ線に接続される第1主電極と、前記第2選択信号に応答して導通して前記データ電圧を伝達する第2主電極を備えた第3トランジスタ(M5)と、前記第3トランジスタによって伝達されたデータ電圧に対応する電圧を保存する第1キャパシタ(Cst)と、前記第1キャパシタに保存された電圧に対応する電流を出力する第4トランジスタ(M1)と、互いに直列に接続されて形成され、前記第1選択信号に応答して導通されて前記第4トランジスタをダイオード形態に接続する第5トランジスタ(M3-1)、及び第6トランジスタ(M3-2)と、前記第4トランジスタを介して流れる電流に対応する光を放出する発光素子と、を備え、前記第5及び第6トランジスタのうち、前記第4トランジスタの制御電極に電気的に接続される1つのトランジスタ(M3-1)は、他の1つのトランジスタ(M3-2)よりチャンネル長さが短いことを特徴とする。

【発明の効果】

【0034】

本発明によれば、組合せトランジスタを利用することによって、画素回路内に存在する寄生キャパシタ成分によるキックバック電圧を低減することができる。

【0035】

特に、印加されるデータ電圧に対応する電圧を保存する保存キャパシタ(Cst)と並列的に接続されるトランジスタを互いに異なる大きさの組合せトランジスタで形成することによって、保存キャパシタの第1電極に与えるキックバックの影響を効果的に減らすことができる。また、有機発光素子を駆動する駆動トランジスタ(M1)のゲートとソース・ドレーンとの間の寄生キャパシタンスによるキックバック電圧を減らすために、互いに異なる大きさの組合せトランジスタを形成することによって駆動トランジスタのゲートに与えるキックバックの影響を効果的に減らすことができる。

【0036】

このようにキックバックの影響を効果的に減らすことにより発光表示装置の表示特性を向上させることができる。

【発明を実施するための最良の形態】

【0037】

以下、添付した図面を参照して本発明の実施形態について本発明の属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は多様で相異なる形態で実現することができ、ここで説明する実施形態に限定されるものではない。

【0038】

図2は、本発明の第1の実施形態による有機発光表示装置の構成を概略的に示す説明図である。図2に示すように有機発光表示装置は、有機発光表示パネル100と、走査駆動部200と、データ駆動部300、及び発光制御信号駆動部400を備えている。

【0039】

有機発光表示パネル100は列方向(左右方向)に伸びている複数のデータ線D1～Dmと、行方向(上下方向)に伸びている複数の走査線S1～Snと、複数の発光制御線E1～Enと、複数の画素回路110とを備えている。データ線D1～Dmは、画像信号を

10

20

30

40

50

示すデータ信号を画素回路 110 に伝達し、走査線 S1 ~ Sn は選択信号を画素回路 110 に伝達する。

【 0040 】

走査駆動部 200 は走査線 S1 ~ Sn に各々選択信号を順次に生成して印加する。ここで走査線に関する用語を定義すれば、現在選択信号を伝達しようとする走査線を“現在走査線”と言い、現在選択信号が伝達される直前に選択信号を伝達する走査線を“直前走査線”と言う。データ駆動部 300 は、データ線 D1 ~ Dm に画像信号に対応するデータ電圧を生成して印加する。発光制御信号駆動部 400 は有機発光素子の発光を制御するための発光信号を順次に発光走査線 E1 ~ En に印加する。

【 0041 】

走査駆動部 200、データ駆動部 300 及び発光制御信号駆動部 400 のうちの少なくとも 1 つは、表示パネル 100 に電気的に接続することができ、或いは表示パネル 100 に接着されて電気的に接続されているテープキャリアパッケージ (TCP) にチップなどの態様で装着することができる。または、表示パネル 100 に接着されて電気的に接続されている可撓性印刷回路 (FPC) またはフィルムなどにチップなどの態様で装着することもできる。

【 0042 】

これとは異なって、走査駆動部 200、データ駆動部 300 及び発光制御信号駆動部 400 のうちの少なくとも 1 つは、表示パネル 100 のガラス基板上に直接装着することができ、またはガラス基板上に走査線、データ線及び薄膜トランジスタと同一層で形成されている駆動回路と代替されても直接装着されてもよい。

【 0043 】

図 3 は、本発明の第 1 の実施形態による画素回路 110 の等価回路図である。図 3 に示すように、画素回路 110 は 5 個のトランジスタ M1 ~ M5 と、2 個のキャパシタ Cst、Cvth、及び有機発光素子 OLED を備えている。ここで、5 個のトランジスタ M1 ~ M5 は、PMOS 型トランジスタで構成することができる。

【 0044 】

トランジスタ M1 は、有機発光素子 OLED を駆動するための駆動トランジスタであって、電圧 VDD を供給するための電源線と有機発光素子 OLED との間に接続され、ゲートに印加される電圧によってトランジスタ M2 を通じて有機発光素子 OLED に流れる電流を制御する。

【 0045 】

トランジスタ M3 は、直前走査線 Sn-1 からの低レベル選択信号に応答してトランジスタ M1 をダイオード接続させる。トランジスタ M1 のゲートにはキャパシタ Cvth の第 1 電極 A が接続され、キャパシタ Cvth の第 2 電極 B と電圧 VDD を供給する電源線との間にキャパシタ Cst とトランジスタ M4 が並列接続される。トランジスタ M4 は直前走査線 Sn-1 からの低レベル選択信号に応答してキャパシタ Cvth の第 2 電極 B に電圧 VDD を供給する。第 1 の実施形態では、トランジスタ M4 が電源線 VDD に接続される構成であるが、電圧が VDD とは異なる電源に接続することもできる。

【 0046 】

トランジスタ M5 は、現在走査線 Sn からの低レベル選択信号に応答してデータ線 Dm から伝達されるデータ信号をキャパシタ Cvth の第 2 電極 B に伝達する。トランジスタ M2 は、トランジスタ M1 のドレーンと有機発光素子 OLED のアノードの間に接続され、発光制御線 En からの高レベル選択信号に応答してトランジスタ M1 のドレーンと有機発光素子 OLED の間を遮断する。有機発光素子 OLED は、トランジスタ M1 からトランジスタ M2 を通じて流れる電流に応じた光を放出する。

【 0047 】

次に、図 4 を参照して画素回路 110 の動作について説明する。図 4 は画素回路 110 に印加される信号波形を示す特性図である。

【 0048 】

10

20

30

40

50

まず、期間D1に直前走査線Sn-1から低レベルの走査電圧が印加されれば、トランジスタM3が導通してトランジスタM1はダイオード接続状態となる。他のトランジスタは、M2とM5が遮断状態、M4が導通状態である。

【0049】

したがって、トランジスタM1のゲート・ソース間電圧は、下記の動作によりトランジスタM1のスレッショルド電圧Vthになるまで変化する。即ち、もしトランジスタM1のソースに対するゲート電位が、スレッショルド電圧Vthよりも低電位であればトランジスタM1が導通してトランジスタM1のゲート電圧を押し上げる。また、高電位であればトランジスタM1が遮断されてノードAが浮動状態になり、トランジスタM3のゲート（低電位）からソース・ドレインへの寄生容量充放電または漏洩により、トランジスタM1のゲート電圧を引き下げて、スレッショルド電圧Vthにする。10

【0050】

この時、トランジスタM1のソースが電源VDDに接続されているので、トランジスタM1のゲート、つまり、キャパシタCvthのノードAに印加される電圧は電源電圧VDDとスレッショルド電圧Vthの合計となる。また、トランジスタM4が導通してキャパシタCvthのノードBには電源VDDが印加されて、キャパシタCvthに充電される電圧VCvthは、次の(2)式で示すことができる。

【0051】

$$VCvth = VCvthA - VCvthB = (VDD + Vth) - VDD = Vth \quad \dots (2)$$

ここで、電圧VCvthは、キャパシタCvthに充電される電圧を意味し、VCvthAはキャパシタCvthのノードAに印加される電圧、VCvthBはキャパシタCvthのノードBに印加される電圧を意味する。20

【0052】

キャパシタCvthに電圧が充電される間に、発光制御線Enに高レベルの信号が印加されるので、トランジスタM2は遮断された状態である。したがって、トランジスタM1に流れる電流が有機発光素子OLEDに流れることが防止される。また、現在走査線Snに高レベルの信号が印加されるので、トランジスタM5も遮断された状態である。

【0053】

次に、期間D2に、直前走査線Sn-1から高レベルの走査電圧が印加されれば、トランジスタM3が遮断してトランジスタM1はダイオード接続状態を解かれ、トランジスタM2、M4が共に遮断状態となる。少しだけ遅れて、現在走査線Snから低レベルの走査電圧が印加されれば、トランジスタM5が導通してデータ線Dmの電圧VdataがノードBに印加される。また、キャパシタCvthにはトランジスタM1のスレッショルド電圧Vthに相当する電圧が充電されているので、トランジスタM1のゲートにはデータ電圧VdataとトランジスタM1のスレッショルド電圧Vthの合計に対応する電圧が印加される。つまり、トランジスタM1のゲート、ソース間電圧Vgsは、次の(3)式で示すことができる。30

【0054】

$$Vgs = (Vdata + Vth) - VDD \quad \dots (3)$$

その後、期間D3に、発光制御線Enの低レベル発光制御信号に応答してトランジスタM2が導通し、トランジスタM1のゲート・ソース電圧Vgsに対応する電流IOLEDが有機発光素子OLEDに供給されて、有機発光素子OLEDは発光する。電流IOLEDは、次の(4)式で示すことができる。40

【0055】

$$\begin{aligned} IOLED &= (\quad / 2) * (Vgs - Vth)^2 \\ &= (\quad / 2) * \{ (Vdata + Vth - VDD) - Vth \}^2 \\ &= (\quad / 2) * (VDD - Vdata)^2 \quad \dots (4) \end{aligned}$$

ここで、電流IOLEDは有機発光素子OLEDに流れる電流、VgsはトランジスタM1のソースとゲートとの間の電圧、VthはトランジスタM1のスレッショルド電圧、Vdataはデータ電圧、 \quad は定数値を示す。(4)式から理解されるように、電流IOLEDは駆動トランジスタのスレッショルド電圧Vthに関係なくデータ電圧Vdata及び電源VDDによって決50

定されるので、表示パネルを安定的に駆動することができる。

【0056】

図4に示された信号波形は画素回路110に印加される波形の一例であって、これに限られるものではなく、変形、変化も可能である。例えば、期間D1、D2に発光制御線Enに印加される高レベル信号が印加される開始点が、直前走査線Sn-1に印加される低レベルの選択信号の開始点より遅く印加される場合もあり、現在走査線Snに印加される低レベルの選択信号の終了点より遅くまで印加される場合もある。

【0057】

しかし、上述したように期間D2には直前走査線Sn-1からの高レベル直前選択信号が印加されることにより、トランジスタM3、M4が遮断され、一方、走査線Snから低レベル現在選択信号が印加されれば、トランジスタM5が導通してキャパシタCstの一端であるノードBにデータ電圧が印加されてキャパシタCstに保存される。このようにキャパシタCstによって、駆動トランジスタM1のソース・ゲート間電圧はスイッチングトランジスタM5が遮断されてデータ電圧がノードBに印加されない時にも継続して維持される。

10

【0058】

しかし、ノードBに存在する寄生キャパシタンスのために、ノードBに伝達される電圧とデータ電圧Vdataとの間には、回路構成と電圧で決まる一定量(ΔV)だけの電圧差を発生し、ノードBに電圧シフトを生じる。この時、一定量の電圧がシフトされることをキックバック(Kickback)と言い、この時にシフトされる電圧変化量(ΔV)をキックバック電圧(Kickback Voltage)と言う。このようなキックバックによって表示映像に残像が発生するなど、パネルの表示特性が悪くなることもある。特にキックバック電圧の大きさが階調レベル間隔より大きい場合には、入力が同一な階調であるにもかかわらず、色相変化や輝度差として識別できる程度に異なって表示されることがあり、表示品質を劣化させるというトラブルを発生する場合がある。

20

【0059】

以下では、上述したキックバックによる影響を解決するための本発明の第2の実施形態～第4の実施形態について詳細に説明する。

【0060】

図5は、本発明の第2の実施形態に係る画素回路120を示す等価回路図である。本発明の第2の実施形態に係る画素回路120は、ノードBのキックバック電圧を減らすために組合せトランジスタM4-1、M4-2を利用するという点が第1の実施形態と相違している。

30

【0061】

画素回路120は、6個のトランジスタM1、M2、M3、M4-1、M4-2、M5と、2個のキャパシタCst、Cvth、及び有機発光素子OLEDを備えている。画素回路120は、トランジスタM4-1、M4-2を除いて、4個のトランジスタM1、M2、M3、M5、2個のキャパシタCst、Cvth、及び有機発光素子OLEDを含む構成は、図3に示した画素回路110と同一であり、その動作も同一であるので詳細な説明は省略する。

【0062】

40

一方、トランジスタM4-2は、ソースが電源VDDに接続され、ドレーンがトランジスタM4-1のソースに接続される。トランジスタM4-1のドレーンは、トランジスタM5のドレーンに接続される。つまり、2つのトランジスタM4-1、M4-2は互いに直列に接続される組合せトランジスタを形成する。また、2つのトランジスタM4-1、M4-2ともゲートが直前走査線Sn-1に接続される。したがって、直前選択信号に応答して2つのトランジスタM4-1、M4-2は同時に導通してキャパシタCstの一端に電源電圧VDDを印加する。

【0063】

図5のように、組合せトランジスタM4-1、M4-2を利用することによって、直前走査線Sn-1の信号によってトランジスタM4-1、M4-2が遮断され、現在走査線Snの信号

50

によってトランジスタM5が導通して、データ電圧がキャパシタCstとキャパシタCvthとの接続点（ノードB）に印加される時、ノードBでのキックバック電圧を減らすことができる。したがって、ノードBのキックバック電圧が減ってノードBに印加されるデータ電圧の変化量が少なくなり、トランジスタM1のゲートとなるノードAの電圧変動が小さくなる。よって、トランジスタM1のゲートとソースとの間の電圧Vgsはキックバック電圧による変化量が少ないために有機発光素子に伝達される電流I OLEDのキックバックに対する影響を顕著に減らすことができる。

【0064】

ここで、組合せトランジスタM4-1、M4-2全体の大きさ、つまり、全チャンネル長さ（L）が一定である場合、トランジスタM4-1のチャンネル長さよりもトランジスタM4-2のチャンネル長さを大きくすればキックバック電圧をより一層効果的に減らすことができる。

10

【0065】

以下に示す表1は、組合せトランジスタM4-1、M4-2各々のチャンネル幅（W）が5μm、2つのトランジスタの全チャンネル長さ（L）が20μmである場合、トランジスタM4-1とトランジスタM4-2のチャンネル長さによって組合せトランジスタM4-1、M4-2が導通された時のノードBの電圧と遮断された時のノードBの電圧を測定した結果を示す。

【表1】

20

トランジスタの大きさ		ノード（B）電圧		キックバック 電圧
M4-1(W/L)	M4-2(W/L)	導通時	遮断時	
5/15 μm	5/5 μm	5.0	5.4917V	0.4916V
5/10 μm	5/10 μm	5.0	5.3811V	0.3811V
5/7 μm	5/13 μm	5.0	5.3217V	0.3217V
5/5 μm	5/15 μm	5.0	5.2834V	0.2834V

30

【0066】

表1から理解されるように、トランジスタM4-2のチャンネル長さが長いほどノードBのキックバック電圧の大きさが減少する。つまり、トランジスタM4-2のチャンネル長さをトランジスタM4-1のチャンネル長さより長くすることによって、印加されたデータ電圧に対応する電流I OLEDをより安定的に有機発光素子OLEDに印加することができるの表示特性を向上させることができる。

40

【0067】

表1で、トランジスタM4-1の最少チャンネル長さは5μmであるが、トランジスタ製造工程で5μmより短いチャンネル長さでトランジスタを形成してトランジスタ特性が確保されれば、トランジスタM4-1のチャンネル長さは5μmより短くすることができる。トランジスタM4-1のチャンネル長さが短いほど、寄生キャパシタンス成分が減ってキックバックに対する影響はさらに効果的に減少する。

【0068】

本発明の第2の実施形態では、2つのトランジスタが直列に接続された組合せトランジスタM4-1、M4-2を使用したが、これに限られるわけではなく、1つのトランジスタに2つのゲート電極が形成される組合せゲートトランジスタを使用することもできる。

50

【 0 0 6 9 】

次に、本発明の第3の実施形態について詳細に説明する。

【 0 0 7 0 】

図6は本発明の第3の実施形態に係る画素回路130を示す等価回路図である。本発明の第3の実施形態に係る画素回路130は、トランジスタM1のゲートとソースとの間の寄生電圧によるキックバック電圧を減らすために組合せトランジスタM3-1、M3-2を利用するという点が第1の実施形態と異なる。

【 0 0 7 1 】

画素回路130は6個のトランジスタM1、M2、M3-1、M3-2、M4、M5、2個のキャパシタCst、Cvth及び有機発光素子OLEDを含む。画素回路130はトランジスタM3-1、M3-2を除いて、4個のトランジスタM1、M2、M4、M5、2個のキャパシタCst、Cvth及び有機発光素子OLEDを含む構成は、図3の画素回路110、及びその動作も同一であるので詳細な説明は省略する。10

【 0 0 7 2 】

一方、トランジスタM3-2は、ソースがトランジスタM1のドレーンに接続され、ドレーンがトランジスタM3-1のソースに接続される。トランジスタM3-1のドレーンはトランジスタM1のゲートに接続される。つまり、2つのトランジスタM3-1、M3-2は互いに直列に接続される組合せトランジスタを形成する。また、2つのトランジスタM3-1、M3-2ともゲートが直前走査線Sn-1に接続される。したがって、直前選択信号に応答して2つのトランジスタM3-1、M3-2は同時に導通してトランジスタM1をダイオード接続する。20

【 0 0 7 3 】

図6のように、組合せトランジスタM3-1、M3-2を利用することによって、直前走査線Sn-1の信号によってトランジスタM3-1、M3-2が遮断され、現在走査線Snの信号によってトランジスタM5が導通してデータ電圧に対応する電圧がキャパシタCstとキャパシタCvthを通じてトランジスタM1のゲートとなるノードAに印加される時、ノードAでのキックバック電圧を減らすことができる。したがって、トランジスタM1のゲートとなるノードAはキックバック電圧による電圧変動の影響が小さくなり、よって、トランジスタM1のゲートとソースとの間の電圧Vgsはキックバック電圧による変化量が少ないために有機発光素子に伝達される電流IOLEDのキックバックに対する影響を顕著に減らすことができる。30

【 0 0 7 4 】

ここで、組合せトランジスタM3-1、M3-2全体の大きさ、つまり、全チャンネル長さ(L)が一定である場合、トランジスタM3-1のチャンネル長さよりトランジスタM3-2のチャンネル長さを更に長くすれば、キックバック電圧をより一層効果的に減らすことができる。

【 0 0 7 5 】

以下に示す表2は、組合せトランジスタM3-1、M3-2各々のチャンネル幅(W)が5 μm 、2つのトランジスタの全チャンネル長さ(L)が20 μm である場合、トランジスタM3-1とトランジスタM3-2のチャンネル長さによって組合せトランジスタM3-1、M3-2が導通された時のノードA、つまり、トランジスタM1ゲートの電圧と遮断された時のトランジスタM1ゲートの電圧を測定した結果を示す。40

【表2】

トランジスタの大きさ		トランジスタ(M1)の ゲート電圧		キックバック 電圧
M3-1(W/L)	M3-2(W/L)	導通時	遮断時	
5/15 μm	5/5 μm	3.6570V	4.6653V	1.0083V
5/10 μm	5/10 μm	3.2503V	4.1223V	0.8720V
5/7 μm	5/13 μm	3.1370V	3.9445V	0.8075V
5/5 μm	5/15 μm	3.0791V	3.8463V	0.7672V

10

【0076】

表2から理解されるように、トランジスタM3-2のチャンネル長さが長いほどノードA、つまり、トランジスタM1ゲートのキックバック電圧の大きさが減少する。つまり、トランジスタM3-2のチャンネル長さをトランジスタM3-1のチャンネル長さより長くすることによって、印加されたデータ電圧に対応する電流I OLEDをより安定的に有機発光素子OLEDに印加することができるので表示特性を向上させることができる。

20

【0077】

本発明の第3の実施形態では、2つのトランジスタが直列に接続された組合せトランジスタM3-1、M3-2を使用したが、これに限られるわけではなく、1つのトランジスタに2つのゲート電極が形成される組合せゲートトランジスタを使用することもできる。

【0078】

表2で、トランジスタM3-1の最少チャンネル長さは5 μmであったが、トランジスタ製造工程で5 μmより短いチャンネル長さでトランジスタを形成してトランジスタ特性が確保されれば、トランジスタM3-1のチャンネル長さは5 μmよりさらに短くすることができる。トランジスタM3-1及びトランジスタM4-1のチャンネル長さが短いほど、寄生キャパシタンス成分が減ってキックバックに対する影響はさらに効果的に減少することができる。

30

【0079】

次に、本発明の第4の実施形態について詳細に説明する。

【0080】

図7は本発明の第4の実施形態に係る画素回路140を示す等価回路図である。本発明の第4の実施形態に係る画素回路140は、ノードBのキックバック電圧を減らすための組合せトランジスタM4-1、M4-2及びトランジスタM1のゲートとソースとの間の寄生電圧によるキックバック電圧を減らすための組合せトランジスタM3-1、M3-2を利用するという点が、前述した第2、第3の実施形態と相違する。

40

【0081】

画素回路140は、7個のトランジスタM1、M2、M3-1、M3-2、M4-1、M4-2、M5、2個のキャパシタCst、Cvth及び有機発光素子OLEDを備えている。画素回路140は、3個のトランジスタM1、M2、M5、2個のキャパシタCst、Cvth、及び有機発光素子OLEDを含む構成は、図3に示した第1の実施形態の画素回路110と同一であり、トランジスタM4-1、M4-2は図5で示した第2の実施形態の画素回路120と同一であり、トランジスタM3-1、M3-2は、図6で示した第3の実施形態の画素回路130及びその動作も同一であるので詳細な説明は省略する。

50

【0082】

図7に示すように、トランジスタM3-1、M3-2及びトランジスタM4-1、M4-2を使用することによって、ノードBのキックバック電圧を減らすことができると同時に、トランジスタM1のゲートとソースとの間の寄生電圧によるキックバック電圧も減らすことができる。

【0083】

以上、本発明の実施例を説明したが、本発明の権利範囲は実施例のような構造に限定されるわけではなく、特許請求範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態もまた本発明の権利範囲に属する。

【図面の簡単な説明】

10

【0084】

【図1】従来の画素の等価回路図で、N×M個の画素のうちの1つの画素を等価的に示した説明図である。

【図2】本発明の第1の実施形態に係る有機発光表示装置の構成を概略的に示す説明図である。

【図3】本発明の第1の実施形態に係る画素回路110の等価回路図である。

【図4】画素回路110に印加される信号波形を示す特性図である。

【図5】本発明の第2の実施形態に係る画素回路120の等価回路図である。

【図6】本発明の第3の実施形態に係る画素回路130の等価回路図である。

【図7】本発明の第4の実施形態に係る画素回路140の等価回路図である。

20

【符号の説明】

【0085】

100 有機発光表示パネル

110、120、130 画素回路

200 走査駆動部

300 データ駆動部

400 発光制御信号駆動部

Cst キャパシタ(第1キャパシタ)

Cvth キャパシタ(第2キャパシタ)

D1～Dm データ線

30

E1～Em 発光制御線

IOLED 電流

M1 トランジスタ(第4トランジスタ)

M2 トランジスタ(第2スイッチ)

M3 トランジスタ(第1スイッチ)

M3-1 トランジスタ(第5トランジスタ)

M3-2 トランジスタ(第6トランジスタ)

M4 トランジスタ(第7トランジスタ)

M4-1 トランジスタ(第1トランジスタ)

M4-2 トランジスタ(第2トランジスタ)

M5 トランジスタ(第3トランジスタ)

40

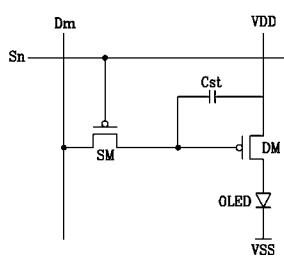
OLED 有機発光素子

S1～Sn 走査線

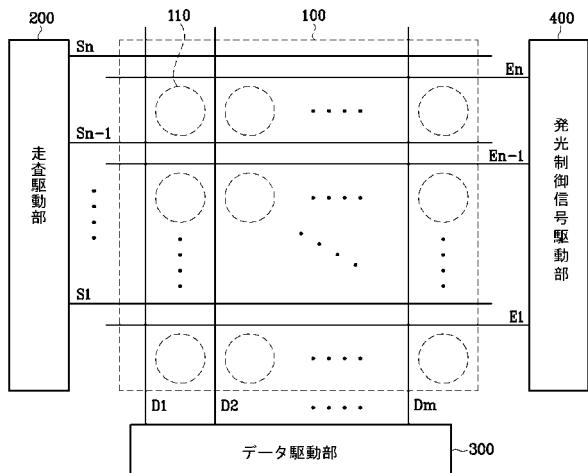
Vdata データ電圧

VDD 電圧

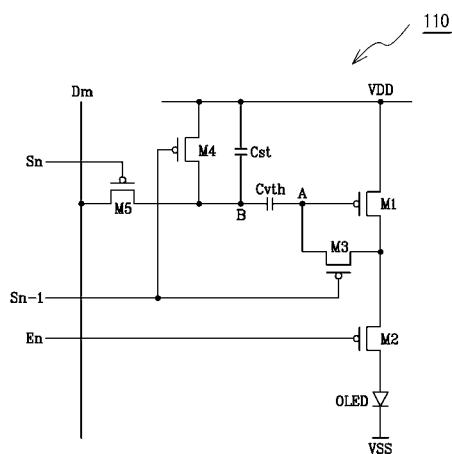
【図1】



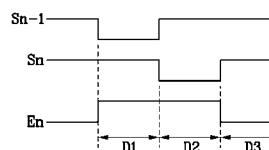
【図2】



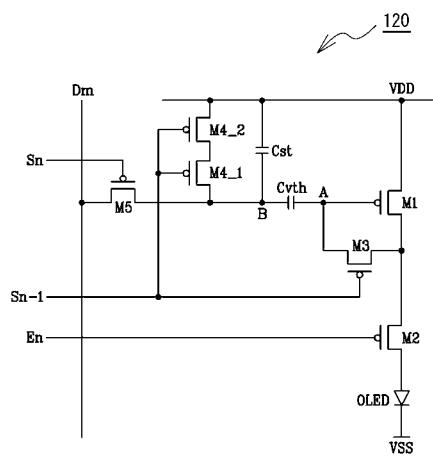
【図3】



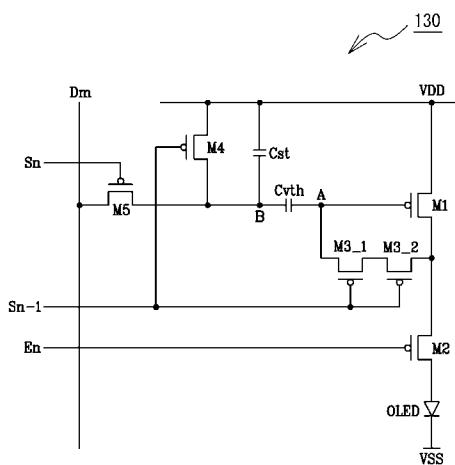
【図4】



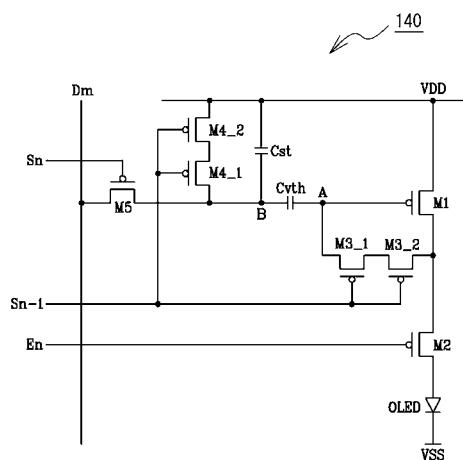
【図5】



【図6】



【図7】



フロントページの続き

(51)Int.Cl.

F I

G 09 G 3/20 6 4 2 A
H 05 B 33/14 A

審査官 河原 英雄

(56)参考文献 米国特許出願公開第2004/0070557(US, A1)

特開2003-224461(JP, A)

国際公開第01/006484(WO, A1)

特開2003-173165(JP, A)

特開2003-108067(JP, A)

特開2002-215096(JP, A)

特開2003-195809(JP, A)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 3 0

G 09 G 3 / 2 0

专利名称(译)	发光显示装置		
公开(公告)号	JP4401971B2	公开(公告)日	2010-01-20
申请号	JP2005009484	申请日	2005-01-17
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星工スディアイ株式会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	嚴基明 郭源奎 吳春烈		
发明人	嚴基明 郭源奎 吳春烈		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/0219 G09G2320/043		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.624.B G09G3/20.642.A H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE04 3K107/FF15 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA02 5C094/AA04 5C094/AA23 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DB04 5C094/EA04 5C380/AA01 5C380/AB06 5C380/AB18 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB26 5C380/CC02 5C380/CC05 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC55 5C380/CC62 5C380/CD012 5C380/CD025 5C380/CD026 5C380/DA02 5C380/DA06 5C380/HA13		
代理人(译)	三好秀		
审查员(译)	川原英夫		
优先权	1020040030228 2004-04-29 KR 1020040065784 2004-08-20 KR		
其他公开文献	JP2005316385A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种发光显示装置，其包括能够补偿驱动晶体管的阈值电压并且降低由像素电路中存在的寄生电容产生的反冲的影响的像素电路。
SOLUTION：像素电路包括；晶体管M4-1和M4-2彼此串联耦合，它们响应由前一扫描线Sn-1给出的在前选择信号而导通；电容器Cst与两个晶体管M4-1和M4-2并联耦合；晶体管M5，响应于当前扫描线Sn给出的当前选择信号，将数据电压Dm施加到电容器Cst的第一电极；晶体管M1，其输出与栅极-源极电压对应的电流，该电流基于电容器Cst的电压；发光元件OELD发出与来自晶体管M1的电流对应的光。
 Ž

トランジスタの大きさ		ノード(B) 電圧		キックパック 電圧
M4-1(W/L)	M4-2(W/L)	導通時	遮断時	
5/15 μ m	5/5 μ m	5.0	5.4917V	0.4916V
5/10 μ m	5/10 μ m	5.0	5.3811V	0.3811V
5/7 μ m	5/13 μ m	5.0	5.3217V	0.3217V
5/5 μ m	5/15 μ m	5.0	5.2834V	0.2834V