

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-527697
(P2016-527697A)

(43) 公表日 平成28年9月8日(2016.9.8)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/02 (2006.01)	H05B 33/02	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5F048
H05B 33/12 (2006.01)	H05B 33/12 B	5F110
H05B 33/22 (2006.01)	H05B 33/22 Z	
H05B 33/26 (2006.01)	H05B 33/26 Z	

審査請求 有 予備審査請求 未請求 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2016-533774 (P2016-533774)
 (86) (22) 出願日 平成25年9月18日 (2013.9.18)
 (85) 翻訳文提出日 平成28年2月12日 (2016.2.12)
 (86) 国際出願番号 PCT/CN2013/083730
 (87) 国際公開番号 W02015/035661
 (87) 国際公開日 平成27年3月19日 (2015.3.19)
 (31) 優先権主張番号 201310410909.X
 (32) 優先日 平成25年9月10日 (2013.9.10)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 徐源竣
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 Fターム(参考) 3K107 AA01 BB01 CC12 CC33 CC45
 DD21 DD26 DD44X DD44Y DD46X
 DD46Y DD89 DD90 DD96 EE04
 FF15 GG28

最終頁に続く

(54) 【発明の名称】 アクティブ型有機EL素子バックパネル及びその製造方法

(57) 【要約】

【課題】 本発明は、動作電圧を下げ、且つ回路動作速度を上げることが可能な、アクティブ型有機EL素子バックパネル及びその製造方法を提供する。

【解決手段】 バックパネルは、基板と、基板上的の複数個のアクティブ薄膜トランジスタ画素列と、アクティブ薄膜トランジスタ画素列上の有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる。アクティブ薄膜トランジスタ画素列は、駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなる。駆動薄膜トランジスタのゲート絶縁層は、スイッチ薄膜トランジスタのゲート絶縁層よりも厚い。駆動薄膜トランジスタのゲート絶縁層をより厚くすることで、駆動薄膜トランジスタのゲート容量を下げ、これにより駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなるため、グレースケールの定義に優れる。同時にスイッチ薄膜トランジスタのサブスレッショルド・スイングも小さい値を保つ。

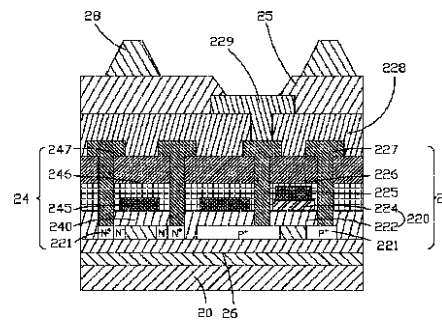


図2 /Fig.2

【選択図】 図2

【特許請求の範囲】**【請求項 1】**

基板と、前記基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる、アクティブ型有機EL素子バックパネルであって、各前記アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなり、前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きいことを特徴とする、アクティブ型有機EL素子バックパネル。

10

【請求項 2】

更に、前記駆動薄膜トランジスタは、前記基板上に設けられた結晶半導体層と、前記結晶半導体層上に設けられた第一ゲート絶縁層と、前記第一ゲート絶縁層上に設けられたゲート絶縁構造と、前記ゲート絶縁構造上に設けられたゲートと、前記ゲート上に設けられた保護層と、前記保護層上に設けられたソース/ドレインとからなり、前記第一ゲート絶縁層と前記ゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成し、

20

前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられ、これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなって、グレースケール定義が行いやすくなることを特徴とする、請求項 1 に記載のアクティブ型有機EL素子バックパネル。

【請求項 3】

更に、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられることを特徴とする、請求項 2 に記載のアクティブ型有機EL素子バックパネル。

【請求項 4】

更に、前記有機平坦化層は、ソース/ドレインの上に設けられることを特徴とする、請求項 2 に記載のアクティブ型有機EL素子バックパネル。

30

【請求項 5】

更に、前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せであることを特徴とする、請求項 2 に記載のアクティブ型有機EL素子バックパネル。

【請求項 6】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであることを特徴とする、請求項 2 に記載のアクティブ型有機EL素子バックパネル。

40

【請求項 7】

更に、前記アクティブ型有機EL素子バックパネルには、緩衝層が設けられ、前記緩衝層は、前記基板と前記アクティブ薄膜トランジスタ画素列の間に設けられることを特徴とする、請求項 1 に記載のアクティブ型有機EL素子バックパネル。

【請求項 8】

基板と、前記基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記ア

50

クティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる、アクティブ型有機EL素子バックパネルであって、各前記アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなり、

前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きく、

このうち、前記駆動薄膜トランジスタは、

前記基板上に設けられた結晶半導体層と、

前記結晶半導体層上に設けられた第一ゲート絶縁層と、

前記第一ゲート絶縁層上に設けられたゲート絶縁構造と、

前記ゲート絶縁構造上に設けられたゲートと、

前記ゲート上に設けられた保護層と、

前記保護層上に設けられたソース/ドレインとからなり、

前記第一ゲート絶縁層と前記ゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成し、

前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられ、

これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなって、ゲレースケール定義が行いやすくなり、

このうち、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられることを特徴とする、アクティブ型有機EL素子バックパネル。

【請求項9】

更に、前記有機平坦化層は、ソース/ドレインの上に設けられることを特徴とする、請求項8に記載のアクティブ型有機EL素子バックパネル。

【請求項10】

更に、前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せであることを特徴とする、請求項8に記載のアクティブ型有機EL素子バックパネル。

【請求項11】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであることを特徴とする、請求項8に記載のアクティブ型有機EL素子バックパネル。

【請求項12】

更に、前記アクティブ型有機EL素子バックパネルには、緩衝層が設けられ、

前記緩衝層は、前記基板と前記アクティブ薄膜トランジスタ画素列の間に設けられることを特徴とする、請求項8に記載のアクティブ型有機EL素子バックパネル。

【請求項13】

アクティブ型有機EL素子バックパネルの製造方法であって、

基板を用意する工程1と、

前記基板上に緩衝層を形成する工程2と、

前記緩衝層上に結晶半導体層を形成する工程3と、

前記結晶半導体層上に、下層ゲート絶縁層と上層ゲート絶縁層を順に積層させる工程4と、

、

前記上層ゲート絶縁層をパターン化して駆動薄膜トランジスタのゲート絶縁構造を形成する工程5と、

10

20

30

40

50

前記駆動薄膜トランジスタのゲート絶縁層上に、前記駆動薄膜トランジスタのゲート・保護層・ソース/ドレインを形成し、同時に、スイッチ薄膜トランジスタのゲート絶縁層に、前記スイッチ薄膜トランジスタのゲート・保護層・ソース/ドレインを形成する工程 6 と、

前記駆動薄膜トランジスタのソース/ドレイン、及び前記スイッチ薄膜トランジスタのソース/ドレインに、有機平坦化層を形成する工程 7 と、

前記有機平坦化層上に有機 EL 電極を形成する工程 8 とを含み、

更に、

前記工程 5 において、前記下層ゲート絶縁層は、前記駆動薄膜トランジスタの第一ゲート絶縁層、及び前記スイッチ薄膜トランジスタのゲート絶縁層を形成し、前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成し、

前記工程 8 において、前記有機 EL 電極は、前記駆動薄膜トランジスタのソース/ドレイン上に接続されることを特徴とする、アクティブ型有機 EL 素子バックパネルの製造方法。

【請求項 14】

更に、前記有機平坦化層上に画素定義層を形成するとともに、前記画素定義層上に支持体を形成する工程 9 を含むことを特徴とする、請求項 13 に記載のアクティブ型有機 EL 素子バックパネルの製造方法。

【請求項 15】

更に、前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記有機 EL 電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せであることを特徴とする、請求項 13 に記載のアクティブ型有機 EL 素子バックパネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平面表示の技術に関し、特に、アクティブ型有機 EL 素子バックパネル及びその製造方法に関する。

【背景技術】

【0002】

平面ディスプレイは、薄型ボディ・省エネ・放射がない等の数多の長所を備えており、幅広く活用されている。現在ある主要な平面ディスプレイは、液晶ディスプレイ(Liquid Crystal Display、LCD)であるが、有機 EL 素子(Organic Electroluminescence Device、OLED)、或は有機発光ダイオード(Organic Light Emitting Diode、OLED)と呼ばれる素子からなる。

【0003】

現在の液晶ディスプレイは、一般にバックライト式液晶ディスプレイであり、ケース体と、ケース体内に設けられた液晶表示パネルと、ケース体内に設けられたバックライトモジュール(Backlight Module)とからなる。液晶表示パネルの動作原理は、並行する二枚のガラス基板の中に液晶分子が設けられるとともに、二枚のガラス基板上に駆動電圧を印加して液晶分子の回転を制御し、これによりバックライトモジュールの光線が屈折照射されて画面が生成されるというものである。

【0004】

有機 EL 素子は、自発光・高輝度・広視野角・高コントラスト・可撓性・低エネルギー消費等の特性を備えているため、幅広く注目を集めている。また、新世代の表示方式として

10

20

30

40

50

、徐々に従来の液晶ディスプレイに取って代わってきており、携帯電話モニター・パソコン用ディスプレイ・フルカラーテレビ等の分野で幅広く応用されている。従来の液晶ディスプレイと異なり、有機EL素子は、バックライト光源を必要とせず、ガラス基板上に極薄の有機材料層が直接設けられて、電流が流れた時に、これらの有機材料層が発光する。

【0005】

現在の有機発光ダイオードは、駆動方式によって、パッシブ・マトリクス式有機発光ダイオード(Passive-matrix organic light emitting diode、PMOLED)と、アクティブ・マトリクス式有機発光ダイオード(Active-matrix organic light emitting diode、AMOLED)に分類される。図1を参照する。前記アクティブ・マトリクス式有機発光ダイオードは、一般に、基板502と、基板502上に形成された薄膜トランジスタ(Thin Film Transistor、TFT)504と、薄膜トランジスタ504上に形成された有機発光ダイオード506とからなるとともに、薄膜トランジスタ504によって駆動した有機発光ダイオード506が発光することで、対応する画面が表示される。

10

【0006】

薄膜トランジスタは、駆動薄膜トランジスタ(Driving TFT)と、スイッチ薄膜トランジスタ(switch TFT)と、その他回路の薄膜トランジスタとからなる。有機EL素子の調製時、前記駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート絶縁層(GI)は、同時に形成されるとともに、その厚さは同等である。これにより、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート容量(C_i)の大きさが等しくなる。また、薄膜トランジスタのサブスレッショルド・スイング(sub-threshold swing、S.S.)については、公式： $S.S. = kT/q \ln 10 (1 + C_d / C_i)$ に基づき、前記薄膜トランジスタのサブスレッショルド・スイングは、ゲート容量の大きさによって決まる。また、ゲート容量の大きさは、ゲート絶縁層の厚さ($C = A/d$)によって決まる。よって、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート絶縁層の厚さが等しい時には、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタのサブスレッショルド・スイングの大きさも等しくなる。

20

30

【0007】

薄膜トランジスタのサブスレッショルド・スイングの物理的な意味合いは、ゲート電圧とドレイン電流の間の波形曲線(Curving)がサブスレッショルド領域において示す傾きである。通常、傾きがサブスレッショルド領域において大きい曲線を描く場合、グレースケールに変化を反映させる制御電圧の入力制御に不利であるとされる。また、サブスレッショルド領域において傾きが小さい曲線を描く場合、グレースケールに変化を反映させる制御電圧の制御に有利である。つまり、駆動薄膜トランジスタのサブスレッショルド・スイングが小さい場合、有機EL素子のグレースケール定義が行いにくい。しかし、グレースケール定義を利するために、ゲート絶縁層の厚さを増して駆動薄膜トランジスタのサブスレッショルド・スイングを大きくした場合には、スイッチ薄膜トランジスタ及びその他回路の薄膜トランジスタのサブスレッショルド・スイングもこれに応じて大きくなるため、動作電圧が増して、回路の動作速度の低下を招いてしまう。

40

【0008】

つまり、駆動薄膜トランジスタのサブスレッショルド・スイングと、スイッチ薄膜トランジスタ及びその他回路の薄膜トランジスタのサブスレッショルド・スイングの間には、矛盾が存在していると言える。よって、両者間の矛盾を解決する方法を発明することが、有機EL素子の品質の更なる向上にとって、必要不可欠である。

【発明の概要】

【発明が解決しようとする課題】

【0009】

50

本発明は、構造が簡単でグレースケールの定義に優れ、且つ動作電圧が小さく、回路動作速度が速い、アクティブ型有機EL素子バックパネルを提供することを目的とする。

【0010】

また、本発明は、製造工程が簡単で、且つスイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を保つという前提の下で、効果的に駆動薄膜トランジスタのサブスレッショルド・スイングを高めて、これにより、動作電圧及び回路動作速度に影響しない状況下で、より良好なグレースケール定義を可能にして、有機EL素子の品質を向上させることが出来る、アクティブ型有機EL素子バックパネルの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

上述の目的を達成するために、本発明が提供するアクティブ型有機EL素子バックパネルは、基板と、基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなる。前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きい。

【0012】

前記駆動薄膜トランジスタは、基板上に設けられた結晶半導体層と、結晶半導体層上に設けられた第一ゲート絶縁層と、第一ゲート絶縁層上に設けられたゲート絶縁構造と、ゲート絶縁構造上に設けられたゲートと、ゲート上に設けられた保護層と、保護層上に設けられたソース/ドレインとからなる。前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、グレースケール定義が行いやすくなる。

【0013】

前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられる。

【0014】

前記有機平坦化層は、ソース/ドレインの上に設けられる。

【0015】

前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0016】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【0017】

更に、本発明には、緩衝層が設けられる。前記緩衝層は、基板と前記アクティブ薄膜トランジスタ画素列の間に設けられる。

【0018】

また、本発明が提供するアクティブ型有機EL素子バックパネルは、基板と、基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなる。前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前

10

20

30

40

50

記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きい。

【0019】

このうち、前記駆動薄膜トランジスタは、基板上に設けられた結晶半導体層と、結晶半導体層上に設けられた第一ゲート絶縁層と、第一ゲート絶縁層上に設けられたゲート絶縁構造と、ゲート絶縁構造上に設けられたゲートと、ゲート上に設けられた保護層と、保護層上に設けられたソース/ドレインとからなる。前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、グレースケール定義が行いやすくなる。

10

【0020】

このうち、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられる。

【0021】

前記有機平坦化層は、ソース/ドレインの上に設けられる。

【0022】

前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

20

【0023】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【0024】

更に、本発明には、緩衝層が設けられる。前記緩衝層は、基板と前記アクティブ薄膜トランジスタ画素列の間に設けられる。

【0025】

また、本発明が提供するアクティブ型有機EL素子バックパネルの製造方法は、以下の工程を含む。

30

工程1、基板を用意する。

工程2、基板上に緩衝層を形成する。

工程3、緩衝層上に結晶半導体層を形成する。

工程4、結晶半導体層上に、下層ゲート絶縁層と上層ゲート絶縁層を順に積層させる。

工程5、前記上層ゲート絶縁層をパターン化して駆動薄膜トランジスタのゲート絶縁構造を形成する。前記下層ゲート絶縁層は、駆動薄膜トランジスタの第一ゲート絶縁層、及びスイッチ薄膜トランジスタのゲート絶縁層を形成する。前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。

工程6、駆動薄膜トランジスタのゲート絶縁層上に、駆動薄膜トランジスタのゲート・保護層・ソース/ドレインを形成する。また同時に、スイッチ薄膜トランジスタのゲート絶縁層に、スイッチ薄膜トランジスタのゲート・保護層・ソース/ドレインを形成する。

40

工程7、駆動薄膜トランジスタのソース/ドレイン、及びスイッチ薄膜トランジスタのソース/ドレインに、有機平坦化層を形成する。

工程8、有機平坦化層上に有機EL電極を形成する。前記有機EL電極は、前記駆動薄膜トランジスタのソース/ドレイン上に接続される。

【0026】

更に、工程9を含む。工程9では、有機平坦化層上に画素定義層を形成するとともに、画素定義層上に支持体を形成する。

【0027】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ

50

素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【発明の効果】

【0028】

以上により、本発明のアクティブ型有機EL素子バックパネル及びその製造方法は、駆動薄膜トランジスタのゲート絶縁層の厚みを増すことを通して、駆動薄膜トランジスタのゲート容量を低下させ、これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、良好なグレースケール定義が可能になる。また同時に、スイッチ薄膜トランジスタのゲート絶縁層の厚さは変わらずに保たれるため、スイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を維持し、これにより、動作電圧を下げ且つ回路動作速度を上げることが可能になる。以上により、効果的に有機EL素子の品質を向上させることが出来る。

10

【0029】

本発明の特徴と技術内容の詳細については、以下の詳説と図を参照されたい。尚、図はあくまで参考及び説明用であり、これにより本発明を制限するものではない。

【図面の簡単な説明】

【0030】

下記の図を合わせて、本発明の具体的実施形態について詳細に説明することで、本発明の技術手法及びその他の有益な効果を詳らかにする。

20

【図1】現在のアクティブ・マトリックス式有機発光ダイオードを示した概略図である。

【図2】本発明のアクティブ型有機EL素子バックパネルの内部構造を示した概略図である。

【図3】本発明のアクティブ型有機EL素子バックパネルの製造方法を示したフロー図である。

【発明を実施するための形態】

【0031】

本発明の技術手法とその効果について詳述するために、以下で本発明の実施例と図を参照しつつ説明する。

30

【0032】

図2を参照する。本発明が提供するアクティブ型有機EL素子バックパネルは、基板20と、基板20上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層228と、有機EL電極229と、画素定義層25と、支持体28とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタ22と、スイッチ薄膜トランジスタ24とからなる。駆動薄膜トランジスタ22のゲート絶縁層220の厚さは、スイッチ薄膜トランジスタ24のゲート絶縁層240の厚さよりも大きいため、駆動薄膜トランジスタ22のゲート容量値は、スイッチ薄膜トランジスタ24のゲート容量値よりも小さくなる。これにより、駆動薄膜トランジスタ22のサブスレッショルド・スイングは、スイッチ薄膜トランジスタ24のサブスレッショルド・スイングよりも大きくなる。駆動薄膜トランジスタ22のサブスレッショルド・スイングが比較的大きいため、良好なグレースケール定義が可能であり、また同時に、スイッチ薄膜トランジスタ24のサブスレッショルド・スイングが比較的小さいため、動作電圧を減少させ且つ回路動作速度を上げることが出来る。

40

【0033】

図2を参照する。具体的には、駆動薄膜トランジスタ22は、基板20上に設けられた結晶半導体層221と、結晶半導体層221上に設けられた第一ゲート絶縁層222と、第一ゲート絶縁層222上に設けられたゲート絶縁構造224と、ゲート絶縁構造224上に設けられたゲート225と、ゲート225上に設けられた保護層226と、保護層22

50

6上に設けられたソース/ドレイン227とからなる。第一ゲート絶縁層222とゲート絶縁構造224は、共に駆動薄膜トランジスタ22のゲート絶縁層220を形成する。ゲート絶縁構造224は、駆動薄膜トランジスタ22のゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタ22のサブスレッショルド・スイングが大きくなり、グレースケールの定義が行いやすくなる。

【0034】

有機EL素子の生産過程において、スイッチ薄膜トランジスタ24のゲート絶縁層240と駆動薄膜トランジスタ22の第一ゲート絶縁層222は、同時に形成されるとともに、スイッチ薄膜トランジスタ24のゲート絶縁層240の厚さは、駆動薄膜トランジスタ22の第一ゲート絶縁層222の厚さよりも小さいか、或は等しくなるように設けられる。尚、ゲート絶縁構造224の厚さは、第一ゲート絶縁層222の厚さよりも大きいことが望ましい。これにより、駆動薄膜トランジスタ22のサブスレッショルド・スイングが十分に大きくなると同時に、スイッチ薄膜トランジスタ24のサブスレッショルド・スイングが十分に小さくなる。

10

【0035】

第一ゲート絶縁層222は、単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、ゲート絶縁構造224は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

20

【0036】

保護層226は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、有機EL電極229の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0037】

更に、本発明の有機EL素子には、緩衝層26が設けられる。緩衝層26は、基板20と前記アクティブ薄膜トランジスタ画素列の間に設けられることにより、不純物が前記アクティブ薄膜トランジスタ画素列まで拡散することを防止する。

【0038】

図3を参照する。また、合わせて図2も参照する。本発明が提供するアクティブ型有機EL素子バックパネルの製造方法は、以下の工程を含む。

30

【0039】

工程1では、基板20を用意する。

【0040】

基板20は、透明基板であり、本実施例において、基板20はガラス基板であることが望ましい。

【0041】

工程2では、基板20上に緩衝層26を形成する。

【0042】

緩衝層26は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであるとともに、不純物が前記アクティブ薄膜トランジスタ画素列まで拡散することを防止する。

40

【0043】

工程3では、緩衝層26上に結晶半導体層221を形成する。

【0044】

具体的には、まず緩衝層26にアモルファスシリコン層を形成してから、レーザーアニール技術によって前記アモルファスシリコン層をポリシリコン層に変換するとともに、前記ポリシリコン層をパターン化する。最後に、ポリシリコン層に対してドーピングを行うことで、結晶半導体層221を形成する。

【0045】

工程4では、結晶半導体層221上に、下層ゲート絶縁層と上層ゲート絶縁層を順に積層させる。

50

【 0 0 4 6 】

前記下層ゲート絶縁層と上層ゲート絶縁層は、いずれも単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【 0 0 4 7 】

工程 5 では、前記上層ゲート絶縁層をパターン化して駆動薄膜トランジスタ 2 2 のゲート絶縁構造 2 2 4 を形成する。前記下層ゲート絶縁層は、駆動薄膜トランジスタ 2 2 の第一ゲート絶縁層 2 2 2、及びスイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 を形成する。また、第一ゲート絶縁層 2 2 2 とゲート絶縁構造 2 2 4 は、共に前記駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 を形成する。

【 0 0 4 8 】

具体的には、駆動薄膜トランジスタ 2 2 のゲート 2 2 5 下方における所定の位置に、ゲート絶縁構造 2 2 4 を形成する。前記ゲート絶縁構造 2 2 4 は、単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【 0 0 4 9 】

具体的には、以下の技術手法が可能である。例えば、上層ゲート絶縁層に一層の感光性 (p h o t o - s e n s i t i v e) 材料が設けられる。尚、前記感光性材料とは、即ちフォトリソグリスを指す。更に、光線がフォトリソグリスを通してフォトリソグリス上に照射されることで前記フォトリソグリスが露光される。フォトリソグリスはゲート絶縁構造 2 2 4 のパターンを有しているため、光線がフォトリソグリスを貫通してフォトリソグリス上に照射される。つまり、フォトリソグリスの露光は選択性を備えると同時に、フォトリソグリス上のパターンがそのままフォトリソグリス上に写される。この後、適切な現像液 (d e v e l o p e r) と用いて一部のフォトリソグリスを除去することにより、フォトリソグリスによって必要なパターンが具現化される。

【 0 0 5 0 】

駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 は、第一ゲート絶縁層 2 2 2 とゲート絶縁構造 2 2 4 によって共に形成されているため、厚さがスイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 よりも厚くなる。よって、駆動薄膜トランジスタ 2 2 のゲート容量値は、スイッチ薄膜トランジスタ 2 4 のゲート容量値よりも小さくなり、これにより、駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングがスイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングよりも大きくなる。駆動薄膜トランジスタ 2 2 のサブス

【 0 0 5 1 】

工程 6 では、駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 上に、駆動薄膜トランジスタ 2 2 のゲート 2 2 5 ・保護層 2 2 6 ・ソース/ドレイン 2 2 7 を形成する。また同時に、スイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 に、スイッチ薄膜トランジスタ 2 4 のゲート 2 4 5 ・保護層 2 4 6 ・ソース/ドレイン 2 4 7 を形成する。

【 0 0 5 2 】

保護層 2 2 6 は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【 0 0 5 3 】

工程 7 では、駆動薄膜トランジスタ 2 2 のソース/ドレイン 2 2 7、及びスイッチ薄膜トランジスタ 2 4 のソース/ドレイン 2 4 7 に、有機平坦化層 2 2 8 を形成する。

【 0 0 5 4 】

有機平坦化層 2 2 8 は、アクティブ薄膜トランジスタ画素列の構造全体を平坦化するために用いられ、これにより、後続工程が行いやすくなる。

【 0 0 5 5 】

工程 8 では、有機平坦化層 2 2 8 上に有機 E L 電極 2 2 9 を形成する。有機 E L 電極 2 2 9 は、駆動薄膜トランジスタ 2 2 のソース/ドレイン 2 2 7 上に接続される。

【 0 0 5 6 】

10

20

30

40

50

有機EL電極229の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0057】

工程9では、有機平坦化層228上に画素定義層25を形成するとともに、画素定義層25上に支持体28を形成する。

【0058】

支持体28は、封止板（図示せず）を支持するために用いられるとともに、フォトリソグラフィ工程を通して形成されることが出来る。

【0059】

以上を総じて言えば、本発明のアクティブ型有機EL素子バックパネル及びその製造方法は、駆動薄膜トランジスタのゲート絶縁層の厚みを増すことを通じて、駆動薄膜トランジスタのゲート容量を低下させ、これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、良好なグレースケール定義が可能になる。また同時に、スイッチ薄膜トランジスタのゲート絶縁層の厚さは変わらずに保たれるため、スイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を維持し、これにより、動作電圧を下げ且つ回路動作速度を上げることが可能になる。以上により、効果的に有機EL素子の品質を向上させることが出来る。

10

【0060】

以上の記述により、関連領域の一般的な技術員は、本発明の技術手法と構想に基づいて各種の変更と変形を加えることが可能であり、これらの変更と変形は、いずれも本発明の権利要求の保護範囲に属する。

20

【符号の説明】

【0061】

（従来技術）

502 基板

504 薄膜トランジスタ

506 有機発光ダイオード

（本発明）

20 基板

22 駆動薄膜トランジスタ

220 ゲート絶縁層

221 結晶半導体層

222 第一ゲート絶縁層

224 ゲート絶縁構造

225 ゲート

226 保護層

227 ソース/ドレイン

228 有機平坦層

229 有機EL電極

24 スイッチ薄膜トランジスタ

240 ゲート絶縁層

245 ゲート

246 保護層

247 ソース/ドレイン

25 画素定義層

26 緩衝層

28 支持体

30

40

【 図 1 】

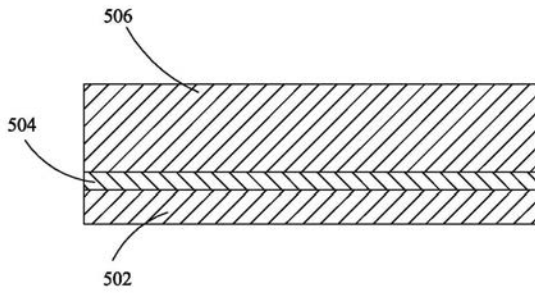


図 1

【 図 2 】

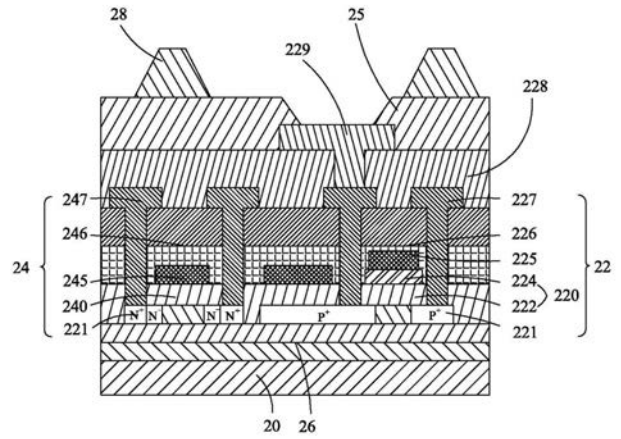


図 2

【 図 3 】



図 3

【 国际調查報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/083730
A. CLASSIFICATION OF SUBJECT MATTER		
H01L 27/32 (2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H01L 27/-		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNPAT, CNKI, WPI, EPODOC: OLED, TFT, driv+, Matrix Organic Light-Emitting Diode, Active, thin w film, transistor, gate, insulat+ 2d layer, source, drain, switch+, driv+, thick+, amplitude, sub w threshold, SHENZHEN HUAXING OPTOELECTRONIC TECHNOLOGY, electrode, electroluminescent		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102646595 A (BOB TECHNOLOGY GROUP CO., LTD.) 22 August 2012 (22.08.2012) the whole document	1-15
A	CN 102881835 A (SHENZHEN HUAXING OPTOELECTRONIC TECNOLOGY CO., LTD.) 16 January 2013 (16.01.2013) the whole document	1-15
A	US 2005/0242745 A1 (JUNG KWAN-WOOK) 03 November 2005 (03.11.2005) the whole document	1-15
A	US 2007/0046193 A1 (RHEE JUNG-SOO) 01 March 2007 (01.03.2007) the whole document	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 16 May 2014	Date of mailing of the international search report 28 May 2014	
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer WANG, Jianliang Telephone No. (86-10) 62413501	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/083730

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102646595 A	22 August 2012	WO 2013067855 A1	16 May 2013
		KR 20130063502 A	14 June 2013
		US 2014124787 A1	08 May 2014
		EP 2613346 A1	10 July 2013
CN 102881835 A	16 January 2013	WO 2014047964 A1	03 April 2014
		US 2014117319 A1	01 May 2014
US 2005/0242745 A1	03 November 2005	US 7705817 B2	27 April 2010
		KR 20050104955 A	03 November 2005
		KR 101054341 B1	04 August 2011
US 2007/0046193 A1	01 March 2007	US 7986095 B2	26 July 2011
		KR 20070024085 A	02 March 2007
		KR 101152134 B1	15 June 2012

国际检索报告		国际申请号
		PCT/CN2013/083730
A. 主题的分类		
H01L 27/32 (2006.01) i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
H01L 27/-		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNPAT, CNKI, WPI, EPODOC: 深圳市华星光电技术, 有源式, 电致发光, 薄膜晶体管, 电极, 驱动, 开关, 栅极绝缘层, 厚度, 亚阈值摆幅, 栅极, 源极, 漏极, OLED, TFT, driv+, Matrix Organic Light-Emitting Diode, Active, thin w film, transistor, gate, insulat+ 2d layer, source, drain, switch+, driv+, thick +, amplitude, sub w threshold		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 102646595A (京东方科技集团股份有限公司) 2012年 8月 22日 (2012 - 08 - 22) 全文	1-15
A	CN 102881835A (深圳市华星光电技术有限公司) 2013年 1月 16日 (2013 - 01 - 16) 全文	1-15
A	US 2005/0242745A1 (JUNG KWAN-WOOK) 2005年 11月 03日 (2005 - 11 - 03) 全文	1-15
A	US 2007/0046193A1 (RHEE JUNG-SOO) 2007年 3月 01日 (2007 - 03 - 01) 全文	1-15
<input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型:		
“A” 认为不特别相关的表示了现有技术一般状态的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件	
“E” 在国际申请日的当天或之后公布的在先申请或专利	“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性	
“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的)	“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性	
“O” 涉及口头公开、使用、展览或其他方式公开的文件	“&” 同族专利的文件	
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件		
国际检索实际完成的日期	国际检索报告邮寄日期	
2014年 5月 16日	2014年 5月 28日	
ISA/CN的名称和邮寄地址	受权官员	
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国	王建良	
传真号 (86-10)62019451	电话号码 (86-10)62413501	

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/083730

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 102646595A	2012年 8月 22日	WO 2013067855A1	2013年 5月 16日
		KR 20130063502A	2013年 6月 14日
		US 2014124787A1	2014年 5月 08日
		EP 2613346A1	2013年 7月 10日
CN 102881835A	2013年 1月 16日	WO 2014047964A1	2014年 4月 03日
		US 2014117319A1	2014年 5月 01日
US 2005/0242745A1	2005年 11月 03日	US 7705817B2	2010年 4月 27日
		KR 20050104955A	2005年 11月 03日
		KR 101054341B1	2011年 8月 04日
US 2007/0046193A1	2007年 3月 01日	US 7986095B2	2011年 7月 26日
		KR 20070024085A	2007年 3月 02日
		KR 101152134B1	2012年 6月 15日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 5 B 33/10 (2006.01)	H 0 5 B 33/10	
H 0 1 L 29/786 (2006.01)	H 0 1 L 29/78	6 1 7 U
H 0 1 L 21/336 (2006.01)	H 0 1 L 29/78	6 1 3 Z
H 0 1 L 27/08 (2006.01)	H 0 1 L 29/78	6 2 6 C
H 0 1 L 21/8234 (2006.01)	H 0 1 L 27/08	3 3 1 E
H 0 1 L 27/088 (2006.01)	H 0 1 L 27/08	1 0 2 C
	H 0 1 L 27/08	1 0 2 B

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ

Fターム(参考) 5F048 AB10 AC01 BA16 BB11 BC06 BC18
 5F110 AA01 AA30 BB02 CC02 DD13 DD14 DD17 FF02 FF03 FF09
 GG02 GG13 GG32 HM15 NN03 NN23 NN24 NN27 NN74 NN78
 PP03 QQ19

专利名称(译)	有源型有机EL元件背板及其制造方法		
公开(公告)号	JP2016527697A	公开(公告)日	2016-09-08
申请号	JP2016533774	申请日	2013-09-18
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	徐源竣		
发明人	徐源竣		
IPC分类号	H05B33/02 H01L51/50 H05B33/12 H05B33/22 H05B33/26 H05B33/10 H01L29/786 H01L21/336 H01L27/08 H01L21/8234 H01L27/088		
CPC分类号	H01L51/56 H01L27/1237 H01L27/3246 H01L27/3262		
FI分类号	H05B33/02 H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/26.Z H05B33/10 H01L29/78.617.U H01L29/78.613.Z H01L29/78.626.C H01L27/08.331.E H01L27/08.102.C H01L27/08.102.B		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC12 3K107/CC33 3K107/CC45 3K107/DD21 3K107/DD26 3K107/DD44X 3K107/DD44Y 3K107/DD46X 3K107/DD46Y 3K107/DD89 3K107/DD90 3K107/DD96 3K107/EE04 3K107/FF15 3K107/GG28 5F048/AB10 5F048/AC01 5F048/BA16 5F048/BB11 5F048/BC06 5F048/BC18 5F110/AA01 5F110/AA30 5F110/BB02 5F110/CC02 5F110/DD13 5F110/DD14 5F110/DD17 5F110/FF02 5F110/FF03 5F110/FF09 5F110/GG02 5F110/GG13 5F110/GG32 5F110/HM15 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN74 5F110/NN78 5F110/PP03 5F110/QQ19		
代理人(译)	铃木 征四郎		
优先权	201310410909.X 2013-09-10 CN		
其他公开文献	JP6240774B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种有源型有机EL元件背面板及其制造方法，其可降低操作电压并提高电路操作速度。背面板包括基板，在基板上的多个有源薄膜晶体管像素列，在有源薄膜晶体管像素列上的有机平坦层，有机EL电极，像素限定层和支撑体。有源薄膜晶体管像素列由驱动薄膜晶体管和开关薄膜晶体管组成。驱动薄膜晶体管的栅极绝缘层比开关薄膜晶体管的栅极绝缘层厚。通过使驱动薄膜晶体管的栅极绝缘层更厚，驱动薄膜晶体管的栅极电容降低，从而增加了驱动薄膜晶体管的亚阈值摆幅，因此灰度分辨率极佳。

