

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2015-129934
(P2015-129934A)

(43) 公開日 平成27年7月16日(2015.7.16)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 9 G 3 / 3 0 (2006.01)	G 0 9 G 3 / 3 0 J	3 K 1 0 7
G 0 9 G 3 / 2 0 (2006.01)	G 0 9 G 3 / 2 0 6 2 4 B	5 C 0 8 0
H 0 1 L 5 1 / 5 0 (2006.01)	G 0 9 G 3 / 2 0 6 1 2 T	5 C 3 8 0
	G 0 9 G 3 / 2 0 6 1 1 H	
	G 0 9 G 3 / 2 0 6 7 0 J	
審査請求 有 請求項の数 20 O L (全 28 頁) 最終頁に続く		

(21) 出願番号 特願2014-265625 (P2014-265625)	(71) 出願人 501426046 エルジー ディスプレイ カンパニー リ ミテッド 大韓民国 ソウル、ヨンドゥンボグ、ヨ ウィーテロ 1 2 8
(22) 出願日 平成26年12月26日 (2014.12.26)	(74) 代理人 100109726 弁理士 園田 吉隆
(31) 優先権主張番号 10-2013-0166471	(74) 代理人 100101199 弁理士 小林 義教
(32) 優先日 平成25年12月30日 (2013.12.30)	(72) 発明者 シム, ジョン シク 大韓民国 4 1 1 - 7 4 6, キョンギド , コヤンシ, イルサンソク, チュヨ プ 1 ドン, カンソン マウル 1 7 ダンチ アパートメント, 1 7 0 2 - 1 6 0 2
(33) 優先権主張国 韓国 (KR)	最終頁に続く

(54) 【発明の名称】 有機発光表示装置及びその駆動方法

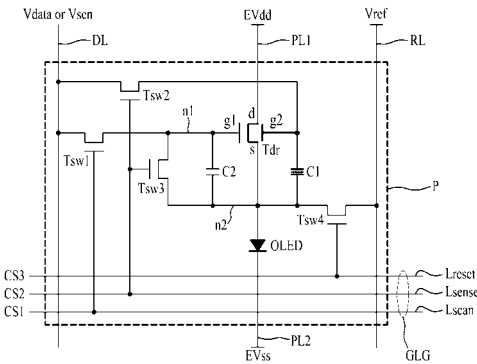
(57) 【要約】

【課題】駆動トランジスタの特性変化を補償する。

【解決手段】画素を、有機発光素子と、有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第1及び第2ゲート電極を含む駆動トランジスタと、データラインに供給されるデータ電圧を第1ゲート電極に連結された第1ノードに選択的に供給する第1スイッチングトランジスタと、センシング用電圧を第2ゲート電極に選択的に供給する第2スイッチングトランジスタと、駆動トランジスタのソース電極に連結された第2ノードを第1ノードに選択的に接続させる第3スイッチングトランジスタと、リファレンスラインを第2ノードに選択的に接続させる第4スイッチングトランジスタと、第2ゲート電極と第2ノード間に接続されて駆動トランジスタのしきい値電圧を格納する第1キャパシタと、及び第1及び第2ノード間に接続されて第1及び第2ノードの差電圧を格納する第2キャパシタを含んで構成する。

。 【選択図】 図2

FIG. 2



【特許請求の範囲】**【請求項 1】**

データラインとゲートライングループ及びリファレンスラインに接続された画素を含み、前記画素は、有機発光素子と、

前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第 1 及び第 2 ゲート電極を含む駆動トランジスタと、

前記データラインに供給されるデータ電圧を前記第 1 ゲート電極に連結された第 1 ノードに選択的に供給する第 1 スイッチングトランジスタと、

センシング用電圧を前記第 2 ゲート電極に選択的に供給する第 2 スイッチングトランジスタと、

前記駆動トランジスタのソース電極に連結された第 2 ノードを前記第 1 ノードに選択的に接続させる第 3 スイッチングトランジスタと、

前記リファレンスラインを前記第 2 ノードに選択的に接続させる第 4 スイッチングトランジスタと、

前記第 2 ゲート電極と前記第 2 ノード間に接続されて前記駆動トランジスタのしきい値電圧を格納する第 1 キャパシタと、

前記第 1 及び第 2 ノード間に接続されて前記第 1 及び第 2 ノードの差電圧を格納する第 2 キャパシタと、を含んで構成されることを特徴とする、有機発光表示装置。

【請求項 2】

前記画素は、しきい値電圧センシング駆動によって初期化期間及び内部センシング期間に駆動され、

前記初期化期間において前記第 1 及び第 2 ノードの電圧は、前記リファレンスラインに供給されるリファレンス電圧に初期化され、前記第 1 キャパシタは、前記第 2 ゲート電極に供給されるセンシング用電圧と前記リファレンスラインから前記第 2 ノードに供給されるリファレンス電圧の差電圧に初期化されて、

前記内部センシング期間において前記駆動トランジスタは、前記第 2 ゲート電極に供給されるセンシング用電圧によってソースフォロワモードで駆動され、前記第 1 キャパシタは、前記駆動トランジスタの駆動によって前記駆動トランジスタのしきい値電圧を格納することを特徴とする、請求項 1 に記載の有機発光表示装置。

【請求項 3】

前記第 1 スイッチングトランジスタは、前記初期化期間及び内部センシング期間にターン-オフされ、

前記第 2 及び第 3 スイッチングトランジスタは、前記初期化期間及び内部センシング期間にターン-オンされ、

前記第 4 スイッチングトランジスタは、前記初期化期間にだけターン-オンされることを特徴とする、請求項 2 に記載の有機発光表示装置。

【請求項 4】

前記しきい値電圧センシング駆動は、垂直ブランク区間に行われることを特徴とする、請求項 3 に記載の有機発光表示装置。

【請求項 5】

前記画素は、内部補償駆動によってデータアドレッシング期間及び発光期間に駆動され、

前記データアドレッシング期間において、前記第 2 キャパシタは、前記第 1 ノードに供給されるデータ電圧と前記リファレンスラインから前記第 2 ノードに供給されるリファレンス電圧の差電圧を格納し、

前記発光期間において、前記駆動トランジスタは、前記第 1 及び第 2 キャパシタの電圧によって駆動されて前記データ電圧と前記リファレンス電圧の差電圧によって決定される電流を前記有機発光素子に供給することを特徴とする、請求項 2 に記載の有機発光表示装置。

【請求項 6】

前記リファレンスラインを通じて前記駆動トランジスタのしきい値電圧をセンシングしてセンシングデータを生成するセンシング部を更に含み、

前記画素は、外部センシング駆動によって初期化期間及び外部センシング期間に駆動され、

前記初期化期間において前記第 1 及び第 2 ノードの電圧は、前記リファレンスラインに供給されるリファレンス電圧に初期化され、前記第 1 キャパシタは、前記第 2 ゲート電極に供給されるセンシング用電圧と前記リファレンスラインから前記第 2 ノードに供給されるリファレンス電圧の差電圧に初期化されて、

前記外部センシング期間において、前記駆動トランジスタは、前記第 2 ゲート電極に供給されるセンシング用電圧によってソースフォロウモードで駆動され、前記センシング部は、前記リファレンスラインを通じて前記駆動トランジスタの駆動による前記駆動トランジスタのしきい値電圧をセンシングしてセンシングデータを生成することを特徴とする、請求項 1 に記載の有機発光表示装置。

10

【請求項 7】

前記画素の外部補償駆動の時、前記第 1 スイッチングトランジスタはターン-オフされ、前記第 2 ～第 4 スイッチングトランジスタはターン-オンされて、

前記リファレンスラインは、前記初期化期間と前記外部センシング期間の間で一定時間の間フローティングされた後、前記センシング部に接続されることを特徴とする、請求項 6 に記載の有機発光表示装置。

【請求項 8】

20

前記画素は、外部補償駆動によってデータアドレッシング期間及び発光期間に駆動され、

前記データアドレッシング期間において、前記第 2 キャパシタは、前記センシングデータに基づき補正されて前記第 1 ノードに供給されるデータ電圧と前記リファレンスラインから前記第 2 ノードに供給されるリファレンス電圧の差電圧を格納し、

前記発光期間において、前記駆動トランジスタは、前記第 1 及び第 2 キャパシタの電圧によって駆動され前記データ電圧と前記リファレンス電圧の差電圧によって決定される電流を前記有機発光素子に供給することを特徴とする、請求項 6 に記載の有機発光表示装置。

【請求項 9】

30

前記画素は、外部補償駆動によって初期化期間、データアドレッシング期間及び発光期間に駆動され、

前記初期化期間において前記第 1 及び第 2 ノードの電圧は、前記リファレンスラインに供給されるリファレンス電圧に初期化され、

前記データアドレッシング期間において、前記第 2 キャパシタは、前記センシングデータに基づき補正されて前記第 1 ノードに供給されるデータ電圧と前記リファレンスラインから前記第 2 ノードに供給されるリファレンス電圧の差電圧を格納し、

前記発光期間において、前記駆動トランジスタは、前記第 1 及び第 2 キャパシタの電圧によって駆動され前記データ電圧と前記リファレンス電圧の差電圧によって決定される電流を前記有機発光素子に供給することを特徴とする、請求項 6 に記載の有機発光表示装置。

40

【請求項 10】

前記第 1 及び第 4 スイッチングトランジスタは、前記データアドレッシング期間にだけターン-オンされ、

前記第 2 及び第 3 スイッチングトランジスタは、前記データアドレッシング期間及び発光期間にターン-オフされることを特徴とする、請求項 5、請求項 8、及び請求項 9 のいずれか一項に記載の有機発光表示装置。

【請求項 11】

前記データアドレッシング期間において前記第 4 スイッチングトランジスタは、前記第 1 スイッチングトランジスタと同時にターン-オフされる、または設定された時間の差だ

50

け前記第 1 スイッチングトランジスタより先にターン-オフされることを特徴とする、請求項 10 に記載の有機発光表示装置。

【請求項 12】

前記第 1 ゲート電極は、前記半導体層上に形成され、

前記第 2 ゲート電極は、前記第 1 ゲート電極と重畳されるように前記半導体層下に形成されることを特徴とする、請求項 1 ~ 請求項 9 のいずれか一項に記載の有機発光表示装置。

【請求項 13】

データラインとゲートライングループ及びリファレンスラインに接続された画素を含み、前記画素は、

10

有機発光素子と、

前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第 1 及び第 2 ゲート電極を含む駆動トランジスタと、

前記駆動トランジスタの前記第 2 ゲート電極とソース電極間に接続された第 1 キャパシタと、

前記第 1 ゲート電極とソース電極間に接続された第 2 キャパシタと、

前記ゲートライングループに供給される制御信号によってスイッチングされて前記駆動トランジスタのしきい値電圧を前記第 1 キャパシタに格納し、前記データラインに供給されるデータ電圧と前記リファレンスラインに供給されるリファレンス電圧の差電圧を前記第 2 キャパシタに格納した後、前記第 1 及び第 2 キャパシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させるスイッチング部と、を含んで構成されることを特徴とする有機発光表示装置。

20

【請求項 14】

前記スイッチング部は、

前記データラインに供給されるデータ電圧を前記第 1 ゲート電極に連結された第 1 ノードに選択的に供給する第 1 スイッチングトランジスタと、

センシング用電圧を前記第 2 ゲート電極に選択的に供給する第 2 スイッチングトランジスタと、

前記ソース電極に連結された第 2 ノードを前記第 1 ノードに選択的に接続させる第 3 スイッチングトランジスタと、

30

前記リファレンスラインを前記第 2 ノードに選択的に接続させる第 4 スイッチングトランジスタと、を含んで構成されることを特徴とする、請求項 13 に記載の有機発光表示装置。

【請求項 15】

有機発光素子、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第 1 及び第 2 ゲート電極を含む駆動トランジスタ、前記駆動トランジスタの第 2 ゲート電極とソース電極間に接続された第 1 キャパシタ、及び前記第 1 ゲート電極とソース電極間に接続された第 2 キャパシタを含む画素を有する有機発光表示装置の駆動方法であり、

40

前記駆動トランジスタのしきい値電圧を前記第 1 キャパシタに格納する段階 (A) と、データラインに供給されるデータ電圧と前記リファレンスラインに供給されるリファレンス電圧の差電圧を前記第 2 キャパシタに格納する段階 (B) と、

前記第 1 及び第 2 キャパシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させる段階 (C) と、を含んで構成されることを特徴とする有機発光表示装置の駆動方法。

【請求項 16】

前記段階 (A) は、

前記第 2 ゲート電極にセンシング用電圧を供給し、前記ソース電極に前記リファレンス電圧を供給して、前記第 1 キャパシタにセンシング用電圧とリファレンス電圧の差電圧を格納しながら、前記第 1 ゲート電極とソース電極の各々に前記リファレンス電圧を供給し

50

て前記第 2 キャパシタを初期化する段階と、

前記センシング用電圧によって前記駆動トランジスタをソースフォロワモードで駆動して前記駆動トランジスタのしきい値電圧を前記第 1 キャパシタに格納する段階と、を含んで構成されることを特徴とする、請求項 15 に記載の有機発光表示装置の駆動方法。

【請求項 17】

前記段階 (B) は、

前記第 1 ゲート電極に前記データ電圧を供給する段階と、

前記ソース電極に前記リファレンス電圧を供給する段階を含み、

前記第 1 ゲート電極に供給されるデータ電圧と前記ソース電極に供給されるリファレンス電圧は同時に遮断される、または前記リファレンス電圧が前記データ電圧より先に遮断されることを特徴とする、請求項 15 に記載の有機発光表示装置の駆動方法。

10

【請求項 18】

有機発光素子、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第 1 及び第 2 ゲート電極を含む駆動トランジスタ、前記駆動トランジスタの第 2 ゲート電極とソース電極間に接続された第 1 キャパシタ、及び前記第 1 ゲート電極とソース電極間に接続された第 2 キャパシタを含む画素を有する有機発光表示装置の駆動方法であり、

リファレンスラインを通じて前記第 2 ゲート電極とソース電極の各々にリファレンス電圧を供給して前記第 2 キャパシタを初期化し、前記第 1 ゲート電極にセンシング用電圧を供給して前記センシング用電圧と前記リファレンス電圧の差電圧を前記第 1 キャパシタに格納する段階 (A) と、

20

前記センシング用電圧によって前記駆動トランジスタをソースフォロワモードで駆動させながら前記リファレンスラインを通じて前記駆動トランジスタのしきい値電圧をセンシングしてセンシングデータを生成する段階 (B) と、を含んで構成されることを特徴とする有機発光表示装置の駆動方法。

【請求項 19】

前記センシングデータに基づいて画素に供給されるデータを補正して画素データを生成する段階 (C) と、

前記リファレンス電圧を前記ソース電極に供給し、前記画素データをデータ電圧に変換して、前記第 1 ゲート電極に供給して前記第 2 キャパシタに格納する段階 (D) と、

30

第 2 キャパシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させる段階 (E) と、を更に含んで構成されることを特徴とする、請求項 18 に記載の有機発光表示装置の駆動方法。

【請求項 20】

前記段階 (D) において、前記ソース電極に供給されるリファレンス電圧と前記第 1 ゲート電極に供給されるデータ電圧は同時に遮断される、または前記リファレンス電圧が前記データ電圧より先に遮断されることを特徴とする、請求項 19 に記載の有機発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、平板表示装置に関するものであって、より具体的には、薄膜トランジスタを含む有機発光表示装置に関するものである。

【背景技術】

【0002】

最近、マルチメディアの発達とともに薄型化、軽量化、低消費電力化などの優秀な特性を有する平板表示装置の重要性が増大している。平板表示装置のうち、薄膜トランジスタを含む液晶表示装置及び有機発光表示装置は解像度、カラー表示、画質などで優秀なのでテレビ、ノートパソコン、タブレットコンピュータ、又はデスクトップコンピュータの表示装置に広く商用化されている。特に、有機発光表示装置は、高速の応答速度を有し、消

50

費電力が低く、自己発光であるため視野角に問題がなく、そのため次世代の平板表示装置として注目されている。

【 0 0 0 3 】

図 1 は、一般的な有機発光表示装置の画素の構造を説明するための回路図である。

【 0 0 0 4 】

図 1 を参照すると、一般的な有機発光表示装置の画素 (P) は、スイッチングトランジスタ (T s w) 、駆動トランジスタ (T d r) 、キャパシタ (C s t) 、及び有機発光素子 (O L E D) を具備する。

【 0 0 0 5 】

前記スイッチングトランジスタ (T s w) は、スキャンライン (S L) に供給されるスキャンパルス (S P) によってスイッチングされてデータライン (D L) に供給されるデータ電圧 (V d a t a) を駆動トランジスタ (T d r) に供給する。

10

【 0 0 0 6 】

前記駆動トランジスタ (T d r) は、スイッチングトランジスタ (T s w) から供給されるデータ電圧 (V d a t a) によってスイッチングされて駆動電源ラインから供給される駆動電源 (E V d d) から有機発光素子 (O L E D) に流れるデータ電流 (I o l e d) を制御する。

【 0 0 0 7 】

前記キャパシタ (C s t) は、駆動トランジスタ (T d r) のゲート端子とソース端子の間に接続されて駆動トランジスタ (T d r) のゲート端子に供給されるデータ電圧 (V d a t a) に対応する電圧を格納し、格納された電圧で駆動トランジスタ (T d r) をターン-オンさせる。

20

【 0 0 0 8 】

前記有機発光素子 (O L E D) は、駆動トランジスタ (T d r) のソース端子とカソードライン (E V s s) の間に電氣的に接続されて駆動トランジスタ (T d r) から供給されるデータ電流 (I o l e d) によって発光する。

【 0 0 0 9 】

このような一般的な有機発光表示装置の各画素 (P) は、データ電圧 (V d a t a) による駆動トランジスタ (T d r) のスイッチングを利用して有機発光素子 (O L E D) に流れるデータ電流 (I o l e d) の大きさを制御し、有機発光素子 (O L E D) を発光させることによって、所定の映像を表示するようになる。

30

【 0 0 1 0 】

しかし、一般的な有機発光表示装置においては、薄膜トランジスタ (T h i n F i l m T r a n s i s t o r) の製造工程の不均一性によってトランジスタ (T d r 、 T s w) 、特に、駆動トランジスタ (T d r) のしきい値電圧 (V t h) が画素別に異なるという問題がある。

【 0 0 1 1 】

従って、一般的な有機発光表示装置においては、各画素に含まれた薄膜トランジスタのしきい値電圧の初期の不均一性、又は経時的なしきい値電圧の変化 (s h i f t) によって薄膜トランジスタ及び表示パネルの信頼性が低下するという問題がある。

40

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 2 】

本発明は、前述した問題を解決するために案出されたものであって、駆動トランジスタの駆動特性変化を補償できるようにした有機発光表示装置及びその駆動方法を提供することを技術的課題とする。

【 0 0 1 3 】

また、本発明は、駆動トランジスタのしきい値電圧を補償しながら駆動トランジスタの補償のためのスイッチングトランジスタの信頼性及び寿命を延長させることができるようにした有機発光表示装置及びその駆動方法を提供することを他の技術的課題とする。

50

【 0 0 1 4 】

そして、本発明は、画素間の駆動トランジスタのしきい値電圧及び/又は移動度偏差を正確に補償して画質を改善できるようにした有機発光表示装置及びその駆動方法を提供することを他の技術的課題とする。

【 0 0 1 5 】

上述した本発明の技術的課題以外にも、本発明の他の特徴及び利点が以下において記述され、そのような記述及び説明から本発明の属する技術分野における通常の知識を有する者に明確に理解されることができるものである。

【課題を解決するための手段】

【 0 0 1 6 】

前述した技術的課題を達成するための本発明に係る有機発光表示装置は、データラインとゲートライングループ及びリファレンスラインに接続された画素を含み、前記画素は、有機発光素子と、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第1及び第2ゲート電極を含む駆動トランジスタと、前記データラインに供給されるデータ電圧を前記第1ゲート電極に連結された第1ノードに選択的に供給する第1スイッチングトランジスタと、センシング用電圧を前記第2ゲート電極に選択的に供給する第2スイッチングトランジスタと、前記駆動トランジスタのソース電極に連結された第2ノードを前記第1ノードに選択的に接続させる第3スイッチングトランジスタと、前記リファレンスラインを前記第2ノードに選択的に接続させる第4スイッチングトランジスタと、前記第2ゲート電極と前記第2ノード間に接続されて前記駆動トランジスタのしきい値電圧を格納する第1キャパシタと、前記第1及び第2ノード間に接続されて前記第1及び第2ノードの差電圧を格納する第2キャパシタを含んで構成されることができる。

【 0 0 1 7 】

前述した技術的課題を達成するための本発明に係る有機発光表示装置は、データラインとゲートライングループ及びリファレンスラインに接続された画素を含み、前記画素は、有機発光素子と、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第1及び第2ゲート電極を含む駆動トランジスタと、前記駆動トランジスタの前記第2ゲート電極とソース電極間に接続された第1キャパシタと、前記第1ゲート電極とソース電極間に接続された第2キャパシタと、前記ゲートライングループに供給される制御信号によってスイッチングされて前記駆動トランジスタのしきい値電圧を前記第1キャパシタに格納し、前記データラインに供給されるデータ電圧と前記リファレンスラインに供給されるリファレンス電圧の差電圧を前記第2キャパシタに格納した後、前記第1及び第2キャパシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させるスイッチング部を含んで構成されることができる。

【 0 0 1 8 】

前記スイッチング部は、前記データラインに供給されるデータ電圧を前記第1ゲート電極に連結された第1ノードに選択的に供給する第1スイッチングトランジスタと、センシング用電圧を前記第2ゲート電極に選択的に供給する第2スイッチングトランジスタと、前記ソース電極に連結された第2ノードを前記第1ノードに選択的に接続させる第3スイッチングトランジスタと、前記リファレンスラインを前記第2ノードに選択的に接続させる第4スイッチングトランジスタを含んで構成されることができる。

【 0 0 1 9 】

前述した技術的課題を達成するための本発明に係る有機発光表示装置の駆動方法は、有機発光素子、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第1及び第2ゲート電極を含む駆動トランジスタ、前記駆動トランジスタの第2ゲート電極とソース電極間に接続された第1キャパシタ、及び前記第1ゲート電極とソース電極間に接続された第2キャパシタを含む画素を有する有機発光表示装置の駆動方法であり、前記駆動トランジスタのしきい値電圧を前記第1キャパシタに格納する段階（A）と、前記データラインに供給されるデータ電圧と前記リファレンスラインに供給されるリファレンス電圧の差電圧を前記第2キャパシタに格納する段階（B）と、前記第1及び第2キャ

パシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させる段階（C）を含んで構成されることができる。

【0020】

前記段階（A）は、前記第2ゲート電極にセンシング用電圧を供給し、前記ソース電極に前記リファレンス電圧を供給して、前記第1キャパシタにセンシング用電圧とリファレンス電圧の差電圧を格納しながら、前記第1ゲート電極とソース電極の各々に前記リファレンス電圧を供給して前記第2キャパシタを初期化する段階と、前記センシング用電圧によって前記駆動トランジスタをソースフォロワモードで駆動して前記駆動トランジスタのしきい値電圧を前記第1キャパシタに格納する段階を含んで構成されることができる。

【0021】

前記段階（B）は、前記第1ゲート電極に前記データ電圧を供給する段階と、前記ソース電極に前記リファレンス電圧を供給する段階を含み、前記第1ゲート電極に供給されるデータ電圧と前記ソース電極に供給されるリファレンス電圧は同時に遮断される、または前記リファレンス電圧が前記データ電圧より先に遮断されることができる。

【0022】

前述した技術的課題を達成するための本発明に係る有機発光表示装置の駆動方法は、有機発光素子、前記有機発光素子に流れる電流を制御し、半導体層を介して互いに重畳される第1及び第2ゲート電極を含む駆動トランジスタ、前記駆動トランジスタの第2ゲート電極とソース電極間に接続された第1キャパシタ、及び前記第1ゲート電極とソース電極間に接続された第2キャパシタを含む画素を有する有機発光表示装置の駆動方法であり、リファレンスラインを通じて前記第2ゲート電極とソース電極の各々にリファレンス電圧を供給して前記第2キャパシタを初期化し、前記第1ゲート電極にセンシング用電圧を供給して前記センシング用電圧と前記リファレンス電圧の差電圧を前記第1キャパシタに格納する段階（A）と、前記センシング用電圧によって前記駆動トランジスタをソースフォロワモードで駆動しながら前記リファレンスラインを通じて前記駆動トランジスタのしきい値電圧をセンシングしてセンシングデータを生成する段階（B）を含んで構成されることができる。

【0023】

前記有機発光表示装置の駆動方法は、前記センシングデータに基づいて画素に供給されるデータを補正して画素データを生成する段階（C）と、前記リファレンス電圧を前記ソース電極に供給し、前記画素データをデータ電圧に変換して、前記第1ゲート電極に供給して前記第2キャパシタに格納する段階（D）と、第2キャパシタの電圧で前記駆動トランジスタを駆動させ、前記有機発光素子を発光させる段階（E）を更に含んで構成されることができる。この時、前記段階（D）において、前記ソース電極に供給されるリファレンス電圧と前記第1ゲート電極に供給されるデータ電圧は同時に遮断される、または前記リファレンス電圧が前記データ電圧より先に遮断されることができる。

【発明の効果】

【0024】

本発明によれば、駆動トランジスタのしきい値電圧をセンシングしてキャパシタに格納し、キャパシタに格納された駆動トランジスタのしきい値電圧を持続的に維持しながら有機発光素子を発光させることで、駆動トランジスタのしきい値電圧を補償しながら駆動トランジスタの補償のためのスイッチングトランジスタの劣化を減らし信頼性及び寿命を延長させることができるという効果がある。

【0025】

また、本発明によれば、駆動トランジスタのしきい値電圧を外部でセンシングしてデータ補正を通じて駆動トランジスタのしきい値電圧を外部補償方式で補償することができ、これを通じて画素間の駆動トランジスタのしきい値電圧偏差を正確に補償して画質を改善できるという効果がある。

【0026】

また、本発明によれば、画素に含まれた駆動トランジスタの駆動特性変化を内部補償方

10

20

30

40

50

式と外部補償方式に選択して補償することができるという効果がある。

【図面の簡単な説明】

【0027】

【図1】一般的な有機発光表示装置の画素の構造を説明するための回路図である。

【図2】本発明の実施例による有機発光表示装置において、本発明の第1実施例による画素の構造を示す図面である。

【図3】図2に図示された駆動トランジスタの構造を説明するための図面である。

【図4a - 4c】本発明の実施例による有機発光表示装置の内部補償モードにおいて、画素のしきい値電圧センシング駆動を説明するための図面である。

【図5a - 5c】本発明の実施例による有機発光表示装置の内部補償モードにおいて、画素の内部補償駆動を説明するための図面である。

【図6a - 6b】本発明の実施例による有機発光表示装置の外部補償モードにおいて、画素の外部センシング駆動を説明するための図面である。

【図7】本発明の第2実施例による画素の構造を示す図面である。

【図8】本発明の第3実施例による画素の構造を示す図面である。

【図9】本発明の実施例による有機発光表示装置を説明するための図面である。

【図10】本発明の実施例による有機発光表示装置の駆動を概念的に説明するための図面である。

【図11】図9に図示されたカラム(column)駆動部を説明するための図面である。

【発明を実施するための形態】

【0028】

本明細書において記述される用語の意味は、次の通り理解されるべきである。

【0029】

単数の表現は、文脈上明らかに他の意味として定義しない限り、複数の表現を含むものと理解しなければならず、「第1」、「第2」などの用語は、一つの構成要素を他の構成要素から区別するためのもので、これらの用語によって権利範囲が限定されてはならない。

【0030】

「含む」または「有する」などの用語は、一つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部品、又はこれらを組み合わせたものの存在または付加可能性をあらかじめ排除しないものとして理解されなければならない。

【0031】

「少なくとも一つ」という用語は、一つ以上の関連項目から提示可能な全ての組み合わせを含むものとして理解されなければならない。例えば、「第1項目、第2項目、及び第3項目のうち少なくとも一つ」という意味は、第1項目、第2項目、または第3項目それぞれだけでなく第1項目、第2項目、及び第3項目のうち二つ以上から提示されることができる全ての項目の組み合わせを意味する。

【0032】

「上に」という用語は、ある構成が他の構成のすぐ上面に形成される場合だけでなく、これらの構成の間に第3の構成が介在される場合まで含むことを意味する。

【0033】

以下では、本発明による有機発光表示装置及びその駆動方法の好ましい実施例を添付した図面を参照して詳細に説明する。

【0034】

図2は、本発明の実施例による有機発光表示装置において、本発明の第1実施例による画素の構造を示す図面である。

【0035】

図2を参照すると、本発明の第1実施例による画素(P)は、データライン(DL)、ゲートライングループ(GLG)、リファレンスライン(RL)、第1駆動電源ライン(P

10

20

30

40

50

L 1)、及び第2駆動電源ライン(PL2)に接続される。

【0036】

前記データライン(DL)は、表示パネル(未図示)の第1方向、例えば、縦方向に沿って形成される。このような前記データライン(DL)には、データ駆動部(未図示)からデータ電圧(Vdata)が供給される。

【0037】

前記ゲートライングループ(GLG)は、前記データライン(DL)と交差するように表示パネルの第2方向、例えば、横方向に沿って形成される。前記ゲートライングループ(GLG)は、スキャン制御ライン(Lscan)、センシング制御ライン(Lsense)、及びリセット制御ライン(Lreset)を含んで構成される。

10

【0038】

前記リファレンスライン(RL)は、前記データライン(DL)と並ぶように形成される。このようなリファレンスライン(RL)は、一定の直流レベルのリファレンス電圧(Vref)が供給されるリファレンス電源ラインに選択的に連結されていたり、後述されるセンシング部にされたりフローティング状態にされることができる。

【0039】

前記第1駆動電源ライン(PL1)は、前記データライン(DL)と並ぶように形成され、外部から高電位電圧(EVdd)が供給される。

【0040】

前記第2駆動電源ライン(PL2)は、前記有機発光素子に接続されるように丸ごと形成されたりライン形態に形成され、外部から低電位電圧(EVss)が供給される。

20

【0041】

前記画素(P)は、赤色画素、緑色画素、青色画素、または白色画素などであることができる。このような前記画素(P)は、有機発光素子(OLED)、駆動トランジスタ(Tdr)、第1～第4スイッチングトランジスタ(Tsw1、Tsw2、Tsw3、Tsw4)、第1及び第2キャパシタ(C1、C2)を含んで構成される。ここで、前記トランジスタ(Tsw1、Tsw2、Tsw3、Tsw4、Tdr)各々は、N型薄膜トランジスタ(Thin Film Transistor; TFT)であって、a-Si TFT、poly-Si TFT、Oxide TFT、又はOrganic TFTなどであることができる。

30

【0042】

前記有機発光素子(OLED)は、高電位電圧(EVdd)が供給される第1駆動電源ライン(PL1)と低電位電圧(EVss)が供給される第2駆動電源ライン(PL2)の間に接続される。このような前記有機発光素子(OLED)は、前記駆動トランジスタ(Tdr)のソース電極である第2ノード(n2)に連結されたアノード電極、アノード電極上に形成された有機層(未図示)、及び有機層に連結されたカソード電極を含む。この時、有機層は、正孔輸送層/有機発光層/電子輸送層の構造または正孔注入層/正孔輸送層/有機発光層/電子輸送層/電子注入層の構造を有するように形成されることができる。さらに、前記有機層は、有機発光層の発光効率及び/又は寿命などを向上させるための機能層を更に含んで形成されることができる。そして、前記カソード電極は、ゲートライングループ(GLG)、又はデータライン(DL)の長さ方向に沿って画素行、または画素列別に形成されたり、全ての画素(P)に共通的に連結されるように形成された第2駆動電源ライン(PL2)に連結される。このような、前記有機発光素子(OLED)は、前記駆動トランジスタ(Tdr)の駆動によって第1駆動電源ライン(PL1)から第2駆動電源ライン(PL2)に流れる電流によって発光する。

40

【0043】

前記駆動トランジスタ(Tdr)は、前記第1駆動電源ライン(PL1)と前記有機発光素子(OLED)のアノード電極の間に接続され、ゲート-ソース間の電圧によって前記有機発光素子(OLED)に流れる電流量を制御する。このために、前記駆動トランジスタ(Tdr)は、図3に示されたように、第1ゲート電極(g1—Tdr)、ゲート絶

50

縁層 12、半導体層 14、ソース電極 (s __ T d r)、ドレイン電極 (d __ T d r)、保護層 16、及び第 2 ゲート電極 (g 2 __ T d r) を含んで構成される。

【 0 0 4 4 】

前記第 1 ゲート電極 (g 1 __ T d r) は、表示パネルのトランジスタアレイ基板 10 に形成される。

【 0 0 4 5 】

前記ゲート絶縁層 12 は、前記第 1 ゲート電極 (g 1 __ T d r) を覆うようにトランジスタアレイ基板 10 上に形成される。前記半導体層 14 は、前記第 1 ゲート電極 (g 1 __ T d r) に重畳されるように前記ゲート絶縁層 12 上に形成される。このような前記半導体層 14 は、非晶質シリコン (a - S i)、多結晶シリコン (p o l y - S i)、酸化物 (O x i d e)、または有機物 (O r g a n i c) で構成されることができる。ここで、酸化物半導体層は、Z i n c O x i d e, T i n O x i d e, G a - I n - Z n O x i d e, I n - Z n O x i d e, または I n - S n O x i d e などの酸化物で構成されたり、前記酸化物に A l, N i, C u, T a, M o, Z r, V, H f または T i 物質のイオンがドーピングされた酸化物で構成されることができる。

【 0 0 4 6 】

前記ソース電極 (s __ T d r) は、前記第 1 ゲート電極 (g 1 __ T d r) に重畳される半導体層 14 の一側領域に形成される。前記ドレイン電極 (d __ T d r) は、前記ソース電極 (s __ T d r) と離隔されながら前記第 1 ゲート電極 (g 1 __ T d r) に重畳される半導体層 14 の他側領域に形成される。

【 0 0 4 7 】

前記保護層 16 は、前記半導体層 14 と前記ソース及びドレイン電極 (s __ T d r、d __ T d r) を覆うようにトランジスタアレイ基板 10 上に形成される。

【 0 0 4 8 】

前記第 2 ゲート電極 (g 2 __ T d r) は、前記半導体層 14 を介して、前記第 1 ゲート電極 (g 1 __ T d r) と一部または全部重畳されるように保護層 16 に形成される。

【 0 0 4 9 】

このような、前記駆動トランジスタ (T d r) のしきい値電圧は、半導体層 14 を介して互いに重畳される第 1 ゲート電極 (g 1 __ T d r) と第 2 ゲート電極 (g 2 __ T d r) に印加される電圧によって変化 (s h i f t) するようになる。具体的に、前記第 2 ゲート電極 (g 2 __ T d r) を含む駆動トランジスタ (T d r) は、第 2 ゲート電極 (g 2 __ T d r) に高い電圧が印加されるほどゲート-ソース電圧 (V g s) が低くなる特性があり、前記駆動トランジスタ (T d r) のしきい値電圧 (V t h) は、前記第 2 ゲート電圧が高い電圧レベルを有するほど低くなる特性がある。これによって前記駆動トランジスタ (T d r) のしきい値電圧 (V t h) は、前記第 2 ゲート電極 (g 2 __ T d r) に供給される電圧に負 (n e g a t i v e) の相関関係を有するように変化される。

【 0 0 5 0 】

再び図 2 及び図 3 を参照すると、前記第 1 スイッチングトランジスタ (T s w 1) は、前記スキャン制御ライン (L s c a n) に供給されるスキャン制御信号 (C S 1) によってターン-オンされてデータライン (D L) に供給されるデータ電圧 (V d a t a) を前記駆動トランジスタ (T d r) の第 1 ゲート電極 (g 1 __ T d r) に連結されている第 1 ノード (n 1) に供給する。このために、前記第 1 スイッチングトランジスタ (T s w 1) は、スキャン制御ライン (L s c a n) に連結されたゲート電極、データライン (D L) に連結された第 1 電極、及び前記第 1 ノード (n 1) に連結された第 2 電極を含む。ここで、前記第 1 スイッチングトランジスタ (T s w 1) の第 1 及び第 2 電極は、電流の方向によってソース電極またはドレイン電極であることができる。

【 0 0 5 1 】

前記第 2 スイッチングトランジスタ (T s w 2) は、前記センシング制御ライン (L s e n s e) に供給されるセンシング制御信号 (C S 2) によってターン-オンされて前記データライン (D L) に供給されるセンシング用電圧 (V d a t a __ s e n) を前記駆動ト

ランジスタ (Tdr) の第 2 ゲート電極 (g2 __ Tdr) に供給する。このために、前記第 2 スイッチングトランジスタ (Tsw2) は、前記センシング制御ライン (Lsense) に連結されたゲート電極、前記データライン (DL) に連結された第 1 電極、及び前記駆動トランジスタ (Tdr) の第 2 ゲート電極 (g2 __ Tdr) に連結された第 2 電極を含む。ここで、前記第 2 スイッチングトランジスタ (Tsw2) の第 1 及び第 2 電極は、電流の方向によってソース電極またはドレイン電極であることができる。

【0052】

前記第 3 スイッチングトランジスタ (Tsw3) は、前記センシング制御ライン (Lsense) に供給されるセンシング制御信号 (CS2) によってターン-オンされて前記駆動トランジスタ (Tdr) のソース電極 (s __ Tdr) に連結されている第 2 ノード (n2) を前記第 1 ノード (n1) に接続 (short) させる。即ち、前記第 3 スイッチングトランジスタ (Tsw3) は、前記駆動トランジスタ (Tdr) の第 1 ゲート電極 (g1 __ Tdr) とソース電極 (s __ Tdr) を選択的に接続 (short) させる。このために、前記第 3 スイッチングトランジスタ (Tsw3) は、前記センシング制御ライン (Lsense) に連結されたゲート電極、前記第 1 ノード (n1) に連結された第 1 電極、及び前記第 2 ノード (n2) に連結された第 2 電極を含む。ここで、前記第 3 スイッチングトランジスタ (Tsw3) の第 1 及び第 2 電極は、電流の方向によってソース電極またはドレイン電極であることができる。

10

【0053】

前記第 4 スイッチングトランジスタ (Tsw4) は、前記リセット制御ライン (Lreset) に供給されるリセット制御信号 (CS3) によってターン-オンされてリファレンスライン (RL) を前記第 2 ノード (n2) に接続させる。このために、前記第 4 スイッチングトランジスタ (Tsw4) は、前記リセット制御ライン (Lreset) に連結されたゲート電極、前記リファレンスライン (RL) に連結された第 1 電極、及び前記第 2 ノード (n2) に連結された第 2 電極を含む。ここで、前記第 4 スイッチングトランジスタ (Tsw4) の第 1 及び第 2 電極は、電流の方向によってソース電極またはドレイン電極であることができる。

20

【0054】

前記第 1 キャパシタ (C1) は、前記駆動トランジスタ (Tdr) の第 2 ゲート電極 (g2 __ Tdr) と前記第 2 ノード (n2) 間に接続されて第 2 スイッチングトランジスタ (Tsw2) のスイッチングによって前記駆動トランジスタ (Tdr) のゲート-ソース電圧、即ち、しきい値電圧 (Vth) を格納する。このために、前記第 1 キャパシタ (C1) の第 1 電極は、前記駆動トランジスタ (Tdr) の第 2 ゲート電極 (g2 __ Tdr) に連結され、前記第 1 キャパシタ (C1) の第 2 電極は、前記第 2 ノード (n2) に連結される。

30

【0055】

前記第 2 キャパシタ (C2) は、前記第 1 ノード (n1) と前記第 2 ノード (n2) 間に接続され、前記第 1 ~ 第 3 スイッチングトランジスタ (Tsw1、Tsw2、Tsw3) のスイッチングによって前記データライン (DL) に供給されるデータ電圧 (Vdata) を格納し、格納された電圧で駆動トランジスタ (Tdr) を駆動させる。このために、前記第 2 キャパシタ (C2) の第 1 電極は前記第 1 ノード (n1) に連結され、前記第 2 キャパシタ (C2) の第 2 電極は前記第 2 ノード (n2) に連結される。

40

【0056】

前述した前記第 1 ~ 第 4 スイッチングトランジスタ (Tsw1、Tsw2、Tsw3、Tsw4) は、前記表示用データ電圧 (Vdata) とリファレンス電圧 (Vref) の差電圧 (Vdata - Vref) によって決定される電流で有機発光素子 (OLED) を発光させるスイッチング部を構成する。即ち、前記スイッチング部は、ゲートライングループ (GLG) に供給される制御信号 (CS1、CS2、CS3) によってスイッチングされて前記駆動トランジスタ (Tdr) のしきい値電圧を前記第 1 キャパシタ (C1) に格納し、表示用データ電圧 (Vdata) とリファレンス電圧 (Vref) の差電圧 (V

50

d a t a - V r e f) を格納した後、前記第 1 及び第 2 キャパシタ (C 1 、 C 2) 各々に格納された電圧を利用して表示用データ電圧 (V d a t a) とリファレンス電圧 (V r e f) の差電圧 (V d a t a - V r e f) によって決定される電流で有機発光素子 (O L E D) を発光させる。したがって、本発明の第 1 実施例による画素 (P) は、駆動トランジスタ (T d r) のしきい値電圧変化を自動的に補償することができる。

【 0 0 5 7 】

このような、本発明の第 1 実施例による画素 (P) は、内部補償モードまたは外部補償モードで駆動されることができる。

【 0 0 5 8 】

前記内部補償モードは、第 1 乃至第 4 スイッチングトランジスタ (T s w 1 、 T s w 2 、 T s w 3 、 T s w 4) のスイッチングによって駆動トランジスタ (T d r) のしきい値電圧 (V t h) とモビリティを自動的に補償する駆動方式であり、駆動トランジスタ (T d r) のしきい値電圧 (V t h) をセンシングしてしきい値電圧センシング駆動、及び内部補償駆動で行われることができる。ここで、前記しきい値電圧センシング駆動は、垂直ブランク区間ごとに少なくとも一つの水平ラインに対して行われることができるが、これに限定されない。ここで、前記垂直ブランク区間は、垂直同期信号のブランク区間、または以前フレームの最後のデータイネーブル信号と現在フレームの最初のデータイネーブル信号の間の区間で前記垂直同期信号のブランク区間に重畳されるように設定されることができる。

【 0 0 5 9 】

前記外部補償モードは、前記リファレンスライン (R L) を通じて画素の駆動トランジスタ (T d r) のしきい値電圧 (V t h) をセンシングして補償する駆動方式であり、前記リファレンスライン (R L) を通じて前記駆動トランジスタ (T d r) のしきい値電圧をセンシングしてセンシングデータを生成する外部センシング駆動、及び外部センシング駆動によりセンシングされたセンシングデータによって入力データを補償して前記駆動トランジスタ (T d r) のしきい値電圧を補償する外部補償駆動から構成されることができる。ここで、前記外部センシング駆動は、ユーザーの設定、設定された周期 (または時間) ごと、垂直ブランク区間ごとに少なくとも一つの水平ラインずつセンシングする方式で複数のフレームの間に行われたり、有機発光表示装置の電源オン区間、有機発光表示装置の電源オフ区間、設定された駆動時間以後の電源オン区間、または設定された駆動時間以後の電源オフ区間ごとに少なくとも一つのフレーム内で全ての水平ラインに対して順次的に行われることができる。

【 0 0 6 0 】

図 4 a ~ 図 4 c は、本発明の実施例による有機発光表示装置の内部補償モードにおいて、画素のしきい値電圧センシング駆動を説明するための図面である。

【 0 0 6 1 】

図 4 a ~ 図 4 c を参照して、本発明の第 1 実施例による画素のしきい値電圧センシング駆動を説明すると次の通りである。本発明の第 1 実施例による画素 (P) は、前記しきい値電圧センシング駆動によって初期化期間 (t 1) 、及び内部センシング期間 (t 2) に駆動されることができる。

【 0 0 6 2 】

先ず、図 4 a に示されたように、前記初期化期間 (t 1) においては、第 1 スイッチングトランジスタ (T s w 1) がゲートオフ電圧 (V o f f) のスキャン制御信号 (C S 1) によってターン-オフされ、第 2 及び第 3 スイッチングトランジスタ (T s w 2 、 T s w 3) がゲートオン電圧 (V o n) のセンシング制御信号 (C S 2) によってターン-オンされ、第 4 スイッチングトランジスタ (T s w 4) がゲートオン電圧 (V o n) のリセット制御信号 (C S 3) によってターン-オンされる。この時、前記データライン (D L) にはセンシング用電圧 (V s e n) が供給され、前記リファレンスライン (R L) にはリファレンス電圧 (V r e f) が供給される。ここで、センシング用電圧 (V s e n) は、前記駆動トランジスタ (T d r) をソースフォロワモードで駆動させるためのバイアス

電圧レベルを有し、前記リファレンス電圧 (V_{ref}) は、0 V ~ 1 V 範囲の電圧レベルを有することができる。

【0063】

これによって前記初期化期間 (t₁) において、前記第 1 及び第 2 ノード (n₁) には前記リファレンス電圧 (V_{ref}) が供給されるので、前記第 2 キャパシタ (C₂) の電圧は、前記リファレンス電圧 (V_{ref}) に初期化される。そして、前記駆動トランジスタ (T_{dr}) の第 2 ゲート電極 (g₂ __ T_{dr}) にはセンシング用電圧 (V_{sen}) が供給されるので、前記第 1 キャパシタ (C₁) はセンシング用電圧 (V_{sen}) とリファレンス電圧 (V_{ref}) の差電圧 (V_{sen} - V_{ref}) に初期化される。この時、前記有機発光素子 (OLED) は、第 4 スイッチングトランジスタ (T_{sw4}) を通じて第 2 ノード (n₂) に供給されるリファレンス電圧 (V_{ref}) によって発光しない。

10

【0064】

続いて、図 4 b に示されたように、前記内部センシング期間 (t₂) においては、第 1 スイッチングトランジスタ (T_{sw1}) がターン-オフ状態を維持し、第 2 及び第 3 スイッチングトランジスタ (T_{sw2}、T_{sw3}) がターン-オン状態を維持して、第 4 スイッチングトランジスタ (T_{sw4}) がゲートオフ電圧 (V_{off}) のリセット制御信号 (CS₃) によってターン-オフされる。この時、前記データライン (DL) にはセンシング用電圧 (V_{sen}) が持続的に供給される。

【0065】

これによって前記内部センシング期間 (t₂) において、第 4 スイッチングトランジスタ (T_{sw4}) がターン-オフされることによって前記駆動トランジスタ (T_{dr}) は、図 4 c に示されたように、前記第 2 ゲート電極 (g₂ __ T_{dr}) に供給されるセンシング用電圧 (V_{sen}) によってソースフォロワモードで駆動されて駆動トランジスタ (T_{dr}) のしきい値電圧 (V_{th}) に対応される電圧が、第 1 キャパシタ (C₁) に格納されるようになる。即ち、第 4 スイッチングトランジスタ (T_{sw4}) がターン-オフされると、前記駆動トランジスタ (T_{dr}) に電流が流れ、この電流によって前記駆動トランジスタ (T_{dr}) のソース電圧 (V_s __ T_{dr}) である第 2 ノード (n₂) の電圧が、前記駆動トランジスタ (T_{dr}) の第 2 ゲート電極 (g₂ __ T_{dr}) に供給されるセンシング用電圧 (V_{sen}) の電圧レベルに向かって上昇するようになり、第 2 ノード (n₂) の電圧は、前記駆動トランジスタ (T_{dr}) のしきい値電圧 (V_{th}) だけの電荷が前記第 1 キャパシタ (C₁) に充電される時まで上昇するようになる。

20

30

【0066】

前記内部センシング期間 (t₂) において、前記第 1 キャパシタ (C₁) に格納された前記駆動トランジスタ (T_{dr}) のしきい値電圧 (V_{th}) は、次のしきい値電圧センシング駆動の初期化期間 (t₁) によって初期化される前まで維持されるようになる。

【0067】

図 5 a ~ 図 5 c は、本発明の実施例による有機発光表示装置の内部補償モードにおいて、画素の内部補償駆動を説明するための図面である。

【0068】

図 5 a ~ 図 5 c を参照して、本発明の第 1 実施例による画素の内部補償駆動を説明すると次の通りである。本発明の第 1 実施例による画素 (P) は、前記内部補償駆動によってデータアドレッシング期間 (AP)、及び発光期間 (EP) に駆動されることができる。

40

【0069】

先ず、図 5 a に示されたように、前記データアドレッシング期間 (AP) においては、第 2 及び第 3 スイッチングトランジスタ (T_{sw2}、T_{sw3}) がゲートオフ電圧 (V_{off}) のセンシング制御信号 (CS₂) によってターン-オフ状態を維持し、第 4 スイッチングトランジスタ (T_{sw4}) がゲートオン電圧 (V_{on}) のリセット制御信号 (CS₃) によってターン-オンされ、第 1 スイッチングトランジスタ (T_{sw1}) がゲートオン電圧 (V_{on}) のスキャン制御信号 (CS₁) によってターン-オンされる。この時、前記データアドレッシング期間 (AP) に前記有機発光素子 (OLED) が発光すること

50

を防止するために、前記第1スイッチングトランジスタ(Tsw1)は第4スイッチングトランジスタ(Tsw4)がターン-オンされた後、一定時間以後にターン-オンされる。そして、前記データライン(DL)には表示用データ電圧(Vdata)が供給され、前記リファレンスライン(RL)にはリファレンス電圧(Vref)が供給されて、リファレンス電圧(Vref)は、各画素(P)の有機発光素子(OLED)が正常に動作して発光できるようにする基準電圧レベルを有する。

【0070】

これによって前記データアドレッシング期間(AP)において、前記第1ノード(n1)には前記表示用データ電圧(Vdata)が供給され、前記第2ノード(n2)には前記リファレンス電圧(Vref)が供給されるので、前記第2キャパシタ(C2)には、前記表示用データ電圧(Vdata)とリファレンス電圧(Vref)の差電圧(Vdata-Vref)が格納される。この時、第4スイッチングトランジスタ(Tsw4)がターン-オンされることによって、前記第2ノード(n2)の電圧が前記リファレンス電圧(Vref)に変動され、これによって前記駆動トランジスタ(Tdr)の第2ゲート電極(g2—Tdr)の電圧も第2ノード(n2)の電圧変化量だけ変動されるので前記第1キャパシタ(C1)に格納された電圧は、変化されず維持されるようになる。

10

【0071】

続いて、図5bに示されたように、前記発光期間(EP)においては、第2及び第3スイッチングトランジスタ(Tsw2、Tsw3)がターン-オフ状態を維持して、第1及び第4スイッチングトランジスタ(Tsw1、Tsw4)が該当するゲートオフ電圧(Voff)の制御信号(CS1、CS3)によって同時にターン-オフされる。

20

【0072】

これによって前記発光期間(EP)において、第1及び第4スイッチングトランジスタ(Tsw1、Tsw4)がターン-オフされることによって、第1キャパシタ(C1)に格納された電圧(Vth)と第2キャパシタ(C2)に格納された電圧(Vdata-Vref)によって駆動トランジスタ(Tdr)が駆動されながら第1駆動電源ライン(PL1)から第2駆動電源ライン(PL2)に電流が流れ、この電流に比例して有機発光素子(OLED)が発光するようになる。そして、前記有機発光素子(OLED)が発光するによって流れる電流により第2ノード(n2)の電圧が上昇するようになり、第2ノード(n2)の電圧上昇だけ前記第1ノード(n1)の電圧が上昇することで前記第2キャパシタ(C2)の電圧によって駆動トランジスタ(Tdr)のゲート-ソース電圧(Vgs)が持続的に維持され、次のフレームのデータアドレッシング期間(AP)前まで有機発光素子(OLED)が持続的に発光するようになる。

30

【0073】

このような前記発光期間(EP)においては、第1及び第2キャパシタ(C1、C2)に格納された電圧(Vdata-Vref、Vth)によって前記駆動トランジスタ(Tdr)が駆動されることにより有機発光素子(OLED)は、下記の数式1のように、データ電圧(Vdata)と基準電圧(Vref)の差電圧(Vdata-Vref)によって決定される駆動トランジスタ(Tdr)の電流(I_{ds—Tdr})によって発光するようになる。

40

【0074】

【数 1】

$$\begin{aligned}
 I_{ds_Tdr} &= \frac{K \times Cox \times W/L}{2} \times (V_{gs} - V_{th})^2 \\
 &= \frac{K \times Cox \times W/L}{2} \times ((V_{data} - V_{ref}) + V_{th} - V_{th})^2 \\
 &= \frac{K \times Cox \times W/L}{2} \times (V_{data} - V_{ref})^2
 \end{aligned}$$

10

【0075】

前記数式 1 において、 K は、正孔または電子のモビリティ (mobility) を意味し、 Cox は、絶縁膜のキャパシタンスを意味し、 W/L は、駆動トランジスタ (T_{dr}) のチャンネルの幅 (W) とチャンネルの長さ (L) の比を意味する。

【0076】

前記数式 1 から分かるように、本発明の第 1 実施例による画素 (P) の内部補償駆動によると、駆動トランジスタ (T_{dr}) のしきい値電圧 (V_{th}) が除去されることにより前記発光期間 (EP) の間、駆動トランジスタ (T_{dr}) の電流 (I_{ds}) は、自分のしきい値電圧 (V_{th}) に影響を受けずに、ただデータ電圧 (V_{data}) とリファレンス電圧 (V_{ref}) の差電圧 ($V_{data} - V_{ref}$) によって決定される。

20

【0077】

追加的に、図 5 a に示されたデータアドレッシング期間 (AP) においては、第 1 及び第 4 スイッチングトランジスタ (T_{sw1} 、 T_{sw4}) が同時にターン-オフされることを示し、これについて説明したが、データアドレッシング期間 (AP) に第 1 及び第 4 スイッチングトランジスタ (T_{sw1} 、 T_{sw4}) は同時にターン-オフされずに、図 5 c に示されたように、第 4 スイッチングトランジスタ (T_{sw4}) が設定された時間差 (Δt) だけ先にターン-オフされることもできる。即ち、本発明の第 1 実施例による画素 (P) の補償駆動は、データアドレッシング期間 (AP) において、前記第 4 スイッチングトランジスタ (T_{sw4}) を先にターン-オフさせた後、設定された時間差 (Δt) 以後に前記第 1 スイッチングトランジスタ (T_{sw1}) をターン-オフさせることにより前記駆動トランジスタ (T_{dr}) のモビリティ特性変化を補償する。

30

【0078】

具体的に、前記第 1 スイッチングトランジスタ (T_{sw1}) がターン-オン状態で前記第 4 スイッチングトランジスタ (T_{sw4}) が先にターン-オフされると、表示用データ電圧 (V_{data}) による前記駆動トランジスタ (T_{dr}) のモビリティ (K) によって前記駆動トランジスタ (T_{dr}) のソース電圧 (V_{s_Tdr}) が上昇するようになり、前記ソース電圧 (V_{s_Tdr}) の上昇によって前記駆動トランジスタ (T_{dr}) のゲート-ソース電圧 (V_{gs}) が減少して有機発光素子 ($OLED$) に流れる電流が減少するようになる。したがって、図 5 c に示された画素の他の駆動方法は、データアドレッシング期間 (AP) において、前記スキャン制御信号 ($CS1$) とリセット制御信号 ($CS3$) のタイミングを可変して前記第 4 スイッチングトランジスタ (T_{sw4}) を前記第 1 スイッチングトランジスタ (T_{sw1}) より先にターン-オフさせることで前記駆動トランジスタ (T_{dr}) のモビリティ (K) 特性を補償することができる。

40

【0079】

図 6 a 及び図 6 b は、本発明の実施例による有機発光表示装置の外部補償モードにおいて、画素の外部センシング駆動を説明するための図面である。

【0080】

図 6 a 及び図 6 b を参照して、本発明の第 1 実施例による画素の外部センシング駆動を説明すると次の通りである。本発明の第 1 実施例による画素 (P) は、前記外部センシ

50

グ駆動によって初期化期間（ T_1 ）、及び外部センシング期間（ T_2 ）に駆動されることができる。

【0081】

先ず、図6aに示されたように、前記初期化期間（ T_1 ）は、図4aに示された初期化期間（ t_1 ）と同一なので、これに関する重複説明は省略することにする。

【0082】

続いて、図6bに示されたように、前記外部センシング期間（ t_2 ）においては、第1～第4スイッチングトランジスタ（ $T_{sw1} \sim T_{sw4}$ ）各々が、前記初期化期間（ T_1 ）のスイッチング状態を維持し、センシング用データ電圧（ V_{sen} ）が、前記駆動トランジスタ（ T_{dr} ）の第2ゲート電極（ $g2_T_{dr}$ ）に持続的に供給されている状態で、前記リファレンスライン（ RL ）が外部のセンシング部236に接続される。ここで、前記リファレンスライン（ RL ）は、一定時間の間、フローティング状態を維持した後、前記センシング部236に接続されることもできる。

10

【0083】

これによって前記外部センシング期間（ t_2 ）において、前記駆動トランジスタ（ T_{dr} ）が、第2ゲート電極（ $g2_T_{dr}$ ）に供給されるセンシング用データ電圧（ V_{sen} ）によってソースフォロワモードで駆動するによって前記駆動トランジスタ（ T_{dr} ）を流れる電流に対応する電圧が前記リファレンスライン（ RL ）に充電され、特定時点で前記センシング部236が前記リファレンスライン（ RL ）の電圧をセンシング（またはサンプリング）してアナログ-デジタル変換を通じてセンシングデータ（ $Sdata$ ）を生成するようになる。

20

【0084】

前記センシングデータ（ $Sdata$ ）は、有機発光表示装置のタイミング制御部（未図示）に提供され、タイミング制御部は、画素のセンシングデータ（ $Sdata$ ）に基づいて前記駆動トランジスタ（ T_{dr} ）のしきい値電圧変化を算出し、これを補償するための補償データを算出した後、外部補償駆動の時に補償データに基づいて入力データを補正することでデータ補正を通じて前記駆動トランジスタ（ T_{dr} ）のしきい値電圧を補償する。

【0085】

前記外部補償駆動は、前述した内部補償駆動とは違って前記駆動トランジスタ（ T_{dr} ）のしきい値電圧を自体的にセンシングして補償せずに、前記センシングデータ（ $Sdata$ ）に基づいた前記駆動トランジスタ（ T_{dr} ）のしきい値電圧を画素に供給されるデータ電圧に反映して前記駆動トランジスタ（ T_{dr} ）のしきい値電圧を補償する駆動方式である。

30

【0086】

第1実施例の外部補償駆動による画素（ P ）は、図5aまたは図5cに示されたデータアドレッシング期間（ AP ）と図5bに示された発光期間（ EP ）を含んでいても良い。

【0087】

第2実施例の外部補償駆動による画素（ P ）は、図4aに示された初期化期間（ t_1 ）、図5aまたは図5cに示されたデータアドレッシング期間（ AP ）、及び図5bに示された発光期間（ EP ）を含んでいても良い。

40

【0088】

前記第1及び第2実施例による外部補償駆動の前記データアドレッシング期間（ AP ）においては、前記センシングデータ（ $Sdata$ ）に基づいて補正された補正データから変換されたデータ電圧、即ち、前記駆動トランジスタ（ T_{dr} ）のしきい値電圧を補償するための補償電圧を含むデータ電圧が該当データラインに供給される。

【0089】

図7は、本発明の第2実施例による画素の構造を示す図面であり、これは、第2スイッチングトランジスタにセンシング用電圧を供給するためのセンシング用電圧ラインを追加で構成したものである。

50

【0090】

先ず、前述した本発明の第1実施例による画素(P)においては、前記第2スイッチングトランジスタ(Tsw2)の第1電極は、データライン(DL)に連結されて前記センシング制御信号(CS2)によってデータライン(DL)に供給されるセンシング用電圧(Vsen)を前記駆動トランジスタ(Tdr)の第2ゲート電極(g2)に供給する。

【0091】

一方、図7から分かるように、本発明の第2実施例による画素(P)においては、前記第2スイッチングトランジスタ(Tsw2)の第1電極に連結されるセンシング用電圧ライン(SVL)が追加で形成されている。前記センシング用電圧ライン(SVL)には外部からセンシング用電圧(Vsen)が独立的に供給されるようになる。

10

【0092】

したがって、本発明の第2実施例による画素(P)は、本発明の第1実施例の画素(P)と同一の効果を提供することができる。ただ、本発明の第1実施例の画素(P)と対比すると、本発明の第2実施例による画素(P)の場合、前記センシング用電圧ライン(SVL)が占める領域だけ開口率が減少するが、データライン(DL)にデータ電圧(Vdata)とセンシング用電圧(Vsen)を供給するカラム(column)駆動部(未図示)の電圧トランジションを減らし消費電力減少などの効果を有することができる。

【0093】

図8は、本発明の第3実施例による画素の構造を示す図面であり、これは、駆動トランジスタ(Tdr)の第1及び第2ゲート電極の連結構造を変更して構成したものである。以下では、異なる構成に対してのみ説明することにする。

20

【0094】

先ず、前述した本発明の第1実施例の画素(P)において、前記駆動トランジスタ(Tdr)の第1ゲート電極(g1)は、第1ノード(n1)を通じて第1及び第3スイッチングトランジスタ(Tsw1、Tsw3)及び第2キャパシタ(C2)に連結され、前記駆動トランジスタ(Tdr)の第2ゲート電極(g2)は、第2スイッチングトランジスタ(Tsw2)及び第1キャパシタ(C1)に連結される。

【0095】

一方、図8から分かるように、本発明の第3実施例による画素(P)の構造においては、前記駆動トランジスタ(Tdr)の第1及び第2ゲート電極(g1、g2)の位置が互いに変わって形成される。即ち、前記駆動トランジスタ(Tdr)の第1ゲート電極(g1)は、第2スイッチングトランジスタ(Tsw2)及び第1キャパシタ(C1)に連結され、前記駆動トランジスタ(Tdr)の第2ゲート電極(g2)は、第1ノード(n1)を通じて第1及び第3スイッチングトランジスタ(Tsw1、Tsw3)及び第2キャパシタ(C2)に連結される。即ち、前記第1ゲート電極(g1)は前記半導体層上に形成され、前記第2ゲート電極(g2)は前記第1ゲート電極(g1)と重畳されるように前記半導体層下に形成される。

30

【0096】

前記駆動トランジスタ(Tdr)の第1及び第2ゲート電極(g1、g2)は、図3に示されたように、半導体層を介して互いに重畳されるように形成されるため前記駆動トランジスタ(Tdr)の第1及び第2ゲート電極(g1、g2)の連結構造が互いになっても本発明の第3実施例による画素(P)は、本発明の第1実施例の画素(P)と同じく駆動されるようになる。

40

【0097】

追加的に、本発明の第3実施例による画素(P)は、図7に示されたように、前記センシング用電圧ライン(SVL)をさらに含んで構成されることができる。

【0098】

したがって、本発明の第3実施例による画素(P)は、本発明の第1または第2実施例の画素(P)と同一の効果を提供することができる。

【0099】

50

図 9 は、本発明の実施例による有機発光表示装置を説明するための図面であり、図 10 は、本発明の実施例による有機発光表示装置の駆動を概念的に説明するための図面であり、図 11 は、図 9 に図示されたカラム (column) 駆動部を説明するための図面である。

【0100】

図 9 ~ 図 11 を参照すると、本発明の実施例による有機発光表示装置は、表示パネル 100、及びパネル駆動部 200 を含む。

【0101】

表示パネル 100 は、複数のデータライン (DL1 ~ DLn)、複数のリファレンスライン (RL1 ~ RLn)、複数のゲートライングループ (GLG1 ~ GLGm)、及び複数の画素 (P) を含む。

10

【0102】

前記複数のデータライン (DL1 ~ DLn) 各々は、前記表示パネル 100 の第 1 方向、即ち、縦方向に沿って一定の間隔を有するように並んで形成される。

【0103】

前記複数のリファレンスライン (RL1 ~ RLn) 各々は、前記複数のデータライン (DL1 ~ DLn) 各々と並ぶように一定の間隔で形成され、一定の直流レベルを有するリファレンス電圧 (Vref) を外部から供給される。

【0104】

複数のゲートライングループ (GLG1 ~ GLGm) 各々は、前記データライン (DL) と交差するように表示パネルの第 2 方向、例えば、横方向に沿って形成される。前記複数のゲートライングループ (GLG1 ~ GLGm) 各々は、スキャン制御ライン (Lscan)、センシング制御ライン (Lsense) 及びリセット制御ライン (Lreset) を含んで構成される。

20

【0105】

追加的に、前記表示パネル 100 は、各画素 (P) に接続される第 1 駆動電源ライン (PL1)、及び第 2 駆動電源ライン (PL2) を更に含んで構成されることができ、場合によって前述したセンシング用電圧ライン (SVL) を更に含んで構成されることもできる。

【0106】

30

前記第 1 駆動電源ライン (PL1) は、前記データライン (DL) と並ぶように形成されて画素列に形成された画素 (P) に連結され、外部から高電位電圧 (EVdd) が供給される。前記第 2 駆動電源ライン (PL2) は、前記有機発光素子に接続されるように丸ごとまたはライン形態で形成され、外部から低電位電圧 (EVss) が供給される。

【0107】

複数の画素 (P) 各々は、赤色画素、緑色画素、青色画素、及び白色画素のうちいずれか一つであることができる。一つの映像を表示する一つの単位画素は、隣接した赤色画素、緑色画素、青色画素、及び白色画素を含んだり、赤色画素、緑色画素及び青色画素を含むことができる。このような複数の画素 (P) 各々は、図 2、図 7、または図 8 に示された画素構造を有するので、これに関する重複説明は省略することにする。

40

【0108】

前記パネル駆動部 200 は、前述したように、前記表示パネル 100 に形成された各画素 (P) を内部補償モードまたは外部補償モードで駆動させる。

【0109】

前記内部補償モードの内部補償駆動は、各フレームの表示区間 (DP) に水平ラインごとと順次的に行われることができる。

【0110】

前記内部補償モードのしきい値電圧センシング駆動または前記外部補償モードの外部センシング駆動は、図 10 に示されたように、フレーム間の垂直ブランク区間 (BP) ごとに少なくとも一つの水平ラインの画素 (P) に対して行われることができる。例えば、前

50

記表示パネル 100 に 1080 個の水平ラインが存在する場合、前記しきい値電圧センシング駆動または前記外部センシング駆動は、垂直ブランク区間 (BP) ごとに一つの水平ラインずつ順次的に行われ、総 1080 フレームにわたって行われることができる。この場合、垂直ブランク区間ごとに少なくとも一つの水平ラインずつ行うことによって、内部補償モードまたは外部補償モードのためのフレーム当りスイッチングトランジスタ (Tsw1 ~ Tsw4) のスイッチングデューティを非常に小さく減少させることによって、スイッチングトランジスタ (Tsw1 ~ Tsw4) の信頼性を向上させる。

【0111】

追加的に、前記外部補償モードは、垂直ブランク区間 (BP) のみで行われるのではなく、有機発光表示装置の電源オン区間、有機発光表示装置の電源オフ区間、設定された駆動時間以後の電源オン区間、または設定された駆動時間以後の電源オフ区間の少なくとも一つのフレームの表示区間 (DP) を通じて、または表示区間 (DP) と垂直ブランク区間 (BP) を通じて全ての水平ラインに対して順次的に行われることができる。

10

【0112】

前記パネル駆動部 200 は、外部補償モードの時、前記複数のリファレンスライン (RL1 ~ RLn) 各々を通じて前記画素別駆動トランジスタ (Tdr) のしきい値電圧をセンシングしてセンシングデータ (Sdata) を生成する。

【0113】

前記パネル駆動部 200 は、タイミング制御部 210、ゲート駆動回路部 220、及びカラム (column) 駆動部 230 を含んで構成されることができる。

20

【0114】

前記タイミング制御部 210 は、外部から入力されるタイミング同期信号 (TSS) に基づいて前記ゲート駆動回路部 220、及びカラム (column) 駆動部 230 を内部補償モードまたは外部補償モードで制御するためのゲート制御信号 (GCS) とデータ制御信号 (DCS) を各々生成する。

【0115】

前記内部補償モードのしきい値電圧センシング駆動または内部補償駆動、または外部補償モードの外部センシング駆動において、前記タイミング制御部 210 は、外部から入力される入力データ (RGB) を表示パネル 100 の画素配置構造に適するように整列して画素別画素データ (DATA) を生成したり、センシング用データ (DATA) を生成してカラム (column) 駆動部 230 に提供する。

30

【0116】

前記外部補償モードの外部補償駆動において、前記タイミング制御部 210 は、前記カラム (column) 駆動部 230 から提供される画素別センシングデータ (Sdata) に基づいて画素別駆動トランジスタ (Tdr) のしきい値電圧を補償するための画素別センシング補償データを算出し、算出された画素別補償値とメモリー 212 に格納されている画素以前補償データを比較して偏差値を算出した後、算出された偏差値を前記画素別以前補償データに加算したり減算する方式で反映して画素別補償データを生成して前記メモリー 212 に格納することによって、前記メモリー 212 に格納されている画素別補償データを更新する。その後、前記タイミング制御部 210 は、外部から入力される画素別入力データ (RGB) を前記メモリー 212 に格納されている画素別補償データに応じて補正して画素別画素データ (DATA) を生成する。

40

【0117】

前記ゲート駆動回路部 220 は、モードによって前記タイミング制御部 210 から供給されるゲート制御信号 (GCS) に応答して、図 4a、図 5a、図 5c、または図 6a に示されたような制御信号 (CS1、CS2、CS3) を生成して表示パネル 100 に形成された制御ライン (Lscan, Lsense, Lreset) に供給する。

【0118】

一例によるゲート駆動回路部 220 は、スキャンライン駆動部 221、センシングライン駆動部 223、及びリセットライン駆動部 225 を含んで構成されることができる。

50

【0119】

前記スキャンライン駆動部221は、各ゲートライングループ（GLG1～GLGm）のスキャン制御ライン（Lscan）に連結される。このような前記スキャンライン駆動部221は、前記ゲート制御信号（GCS）に応答して、図4a、図5a、図5c、または図6aに示されたようなスキャン制御信号（CS1）を生成して各ゲートライングループ（GLG1～GLGm）のスキャン制御ライン（Lscan）に順次的に供給する。

【0120】

前記センシングライン駆動部223は、各ゲートライングループ（GLG1～GLGm）のセンシング制御ライン（Lsense）に連結される。このような前記センシングライン駆動部223は、前記ゲート制御信号（GCS）に応答して、図4a、図5a、図5c、または図6aに示されたようなセンシング制御信号（CS2）を生成して各ゲートライングループ（GLG1～GLGm）のセンシング制御ライン（Lsense）に順次的に供給する。

10

【0121】

前記リセットライン駆動部225は、各ゲートライングループ（GLG1～GLGm）のリセット制御ライン（Lreset）に連結される。このような前記リセットライン駆動部225は、前記ゲート制御信号（GCS）に応答して、図4a、図5a、図5c、または図6aに示されたようなリセット制御信号（CS3）を生成して各ゲートライングループ（GLG1～GLGm）のリセット制御ライン（Lreset）に順次的に供給する。

20

【0122】

このような前記ゲート駆動回路部220は、各画素（P）の薄膜トランジスタ形成工程と共に前記表示パネル100上に直接形成されたり集積回路（IC）形態に形成されて前記制御ライン（Lscan, Lsense, Lreset）の一侧に連結されることができる。

【0123】

前記カラム（column）駆動部230は、前記複数のデータライン（DL1～DLn）と前記複数のリファレンスライン（RL1～RLn）各々に連結され、前記タイミング制御部210のモード制御によって前記内部補償モードまたは外部補償モードで動作して該当モードに必要なデータ電圧（Vdata）またはセンシング用電圧（Vsen）を該当データライン（DL）に供給する。

30

【0124】

前記各画素（P）が、図2または図8のような構造を有しながら、前記しきい値電圧センシング駆動で動作する場合、前記カラム（column）駆動部230は、センシング用データによってセンシング用電圧（Vsen）を生成し、生成されたセンシング用電圧（Vsen）を、図4aの初期化期間（t1）または図4bの内部センシング期間（t2）に該当データライン（DL）に供給する。そして、前記内部補償駆動において前記カラム（column）駆動部230は、入力される画素別画素データ（DATA）をデジタル-アナログ変換して表示用データ電圧（Vdata）を生成し、図5aのデータアドレッシング期間（AP）または図5cのデータアドレッシング期間（AP）に該当データライン（DL）に供給する。このような前記しきい値電圧センシング駆動または前記内部補償駆動のための、一例によるカラム（column）駆動部230は、シフトレジスター部（未図示）、ラッチ部（未図示）、階調電圧生成部（未図示）、及び第1～第nデジタル-アナログコンバーター（未図示）を含んで構成されることができる。

40

【0125】

前記シフトレジスター部は、前記データ制御信号（DCS）のソーススタート信号とソースシフトクロックを利用して前記ソースシフトクロックによって前記ソーススタート信号をシフトさせることによって、サンプリング信号を順次的に出力する。前記ラッチ部は、前記サンプリング信号によって入力される画素データ（DATA）を順次的にサンプリングしてラッチし、前記データ制御信号（DCS）のソース出力イネーブル信号によって

50

1 水平ライン分のラッチデータを同時に出力する。前記階調電圧生成部は、外部から入力される複数の基準ガンマ電圧を利用して画素データ (DATA) の階調数に対応されるそれぞれ異なる複数の階調電圧を生成する。前記第 1 ~ 第 n デジタル-アナログコンバータ各々は、前記階調電圧生成部から供給される複数の階調電圧のうち、ラッチデータに対応される階調電圧をデータ電圧 (Vdata) として選択して該当データライン (DL1 ~ DLn) に出力する。

【0126】

前記外部センシング駆動において、前記カラム (column) 駆動部 230 は、センシング用データによってセンシング用電圧 (Vsen) を生成して、生成されたセンシング用電圧 (Vsen) を、図 6a の初期化期間 (T1)、または図 6b の外部センシング期間 (t2) に、該当データライン (DL) に供給しながら、図 6b の外部センシング期間 (t2) に前記リファレンスライン (RL) を通じて画素別駆動トランジスタ (Tdr) のしきい値電圧をセンシングしてセンシングデータ (Sdata) を生成して前記タイミング制御部 210 に提供する。前記外部補償駆動において、前記カラム (column) 駆動部 230 は、前記タイミング制御部 210 から供給される前記画素別画素データ (DATA) を表示用データ電圧 (Vdata) に変換してデータアドレッシング期間に該当データライン (DL) に供給する。このような前記外部センシング駆動及び前記外部補償駆動のための他の例によるカラム (column) 駆動部 230 は、図 11 に示されたように、データ駆動部 232、スイッチング部 234、及びセンシング部 236 を含んで構成される。

【0127】

前記データ駆動部 232 は、前記内部補償モードまたは前記外部補償モードによって前記タイミング制御部 210 から供給されるデータ制御信号 (DCS) に応答して、前記タイミング制御部 210 から供給される表示用画素データ (またはセンシング用データ) (DATA) をデータ電圧 (Vdata) に変換して該当するデータライン (DL1 ~ DLn) に供給する。このような前記データ駆動部 232 は、前述したシフトレジスター部、ラッチ部、階調電圧生成部、及び第 1 ~ 第 n デジタル-アナログコンバータを含んで構成されることができる。

【0128】

前記スイッチング部 234 は、前記タイミング制御部 210 から供給されるスイッチング制御信号 (未図示) に応答して、前記リファレンスライン (RL) にリファレンス電圧 (Vref) を供給したり前記リファレンスライン (RL) を前記センシング部 236 に接続させたり、前記リファレンスライン (RL) を一定時間の間フローティングさせた後、前記センシング部 236 に接続させることができる。即ち、外部補償モードの時、前記スイッチング部 234 は、図 6a に示された初期化期間 (T1) において前記リファレンス電圧 (Vref) をリファレンスライン (RL) に供給する。又、前記スイッチング部 234 は、図 6b に示された外部センシング期間 (t2) において前記リファレンスライン (RL) をセンシング部 236 に接続させることができ、前記リファレンスライン (RL) を一定時間の間フローティングさせた後、前記センシング部 236 に接続させることができる。このために、一例によるスイッチング部 234 は、複数のリファレンスライン (RL1 ~ RLn) の各々とセンシング部 236 に連結される複数の選択器 (234a ~ 234n) を含んで構成されることができ、前記選択器 (234a ~ 234n) は、マルチプレクサで構成されることができる。

【0129】

前記センシング部 236 は、外部補償モード、即ち図 6b に示された外部センシング期間 (t2) において、前記スイッチング部 234 を通じて複数のリファレンスライン (RL1 ~ RLn) に連結されて複数のリファレンスライン (RL1 ~ RLn) 各々の電圧をセンシングし、センシング電圧に対応されるセンシングデータ (Sdata) を生成してタイミング制御部 210 に提供する。このために、前記センシング部 236 は、前記スイッチング部 234 を通じて複数のリファレンスライン (RL1 ~ RLn) に連結されてセ

ンシング電圧をアナログ-デジタル変換して前記センシングデータ (S d a t a) を生成する複数のアナログ-デジタル変換器 (2 3 6 a ~ 2 3 6 n) を含んで構成されることができる。

【 0 1 3 0 】

以上のような、本発明による有機発光表示装置は、4個のスイッチングトランジスタ (T s w 1 ~ T s w 4) のスイッチング変更を通じて画素を内部補償方式と外部補償方式で選択的に駆動することができる。即ち、本発明は、4個のスイッチングトランジスタ (T s w 1 ~ T s w 4) のスイッチングによって駆動トランジスタ (T d r) のしきい値電圧を第1キャパシタ (C 1) に格納することによって、駆動トランジスタ (T d r) のしきい値電圧を内部補償方式で補償することができ、この場合、第1キャパシタ (C 1) に格納された駆動トランジスタ (T d r) のしきい値電圧を持続的に維持させながら有機発光素子 (O L E D) を発光させることによって、駆動トランジスタ (T d r) の補償のためのスイッチングトランジスタ (T s w 1 乃至 T s w 4) の劣化を減らして信頼性及び寿命を延ばすことができる。又、本発明は、4個のスイッチングトランジスタ (T s w 1 ~ T s w 4) のスイッチングによって駆動トランジスタ (T d r) のしきい値電圧を外部からセンシングし、データ補正を通じて駆動トランジスタ (T d r) のしきい値電圧を外部補償方式で補償することができ、これを通じて画素間の駆動トランジスタ (T d r) のしきい値電圧偏差を正確に補償して画質を改善することができる。

10

【 0 1 3 1 】

以上で説明した本発明は、前述した実施例及び添付された図面に限定されるものではなく、本発明の技術的思想を逸脱しない範囲内で様々な置換、変形及び変更が可能であるということが、本発明の属する技術分野における通常の知識を有する者にとって明らかである。したがって、本発明の範囲は、後述する特許請求の範囲によって示され、特許請求の範囲の意味及び範囲、そしてその等価概念から導かれるすべての変更又は変形された形態が本発明の範囲に属するものと解釈しなければならない。

20

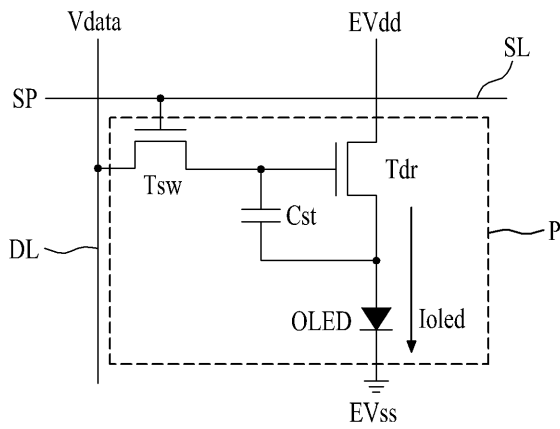
【 符号の説明 】

【 0 1 3 2 】

- | | |
|-------|-------------------------|
| 1 0 0 | 表示パネル |
| 2 0 0 | パネル駆動部 |
| 2 1 0 | タイミング制御部 |
| 2 2 0 | ゲート駆動回路部 |
| 2 2 1 | スキャンライン駆動部 |
| 2 2 3 | センシングライン駆動部 |
| 2 2 5 | リセットライン駆動部 |
| 2 3 0 | カラム (c o l u m n) 駆動部 |
| 2 3 2 | データ駆動部 |
| 2 3 4 | スイッチング部 |
| 2 3 6 | センシング部 |

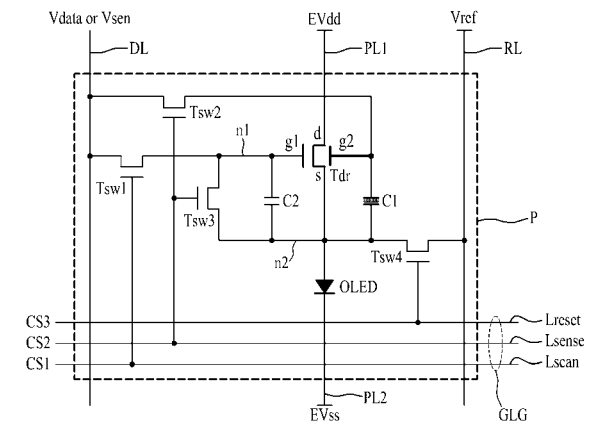
30

【 図 1 】

FIG. 1
Related Art

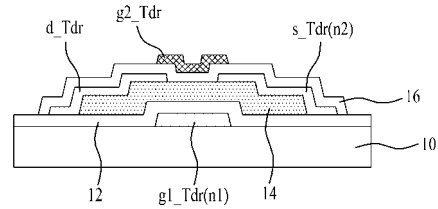
【 図 2 】

FIG. 2



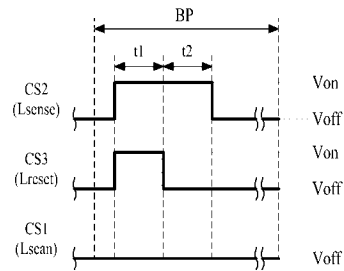
【 図 3 】

FIG. 3



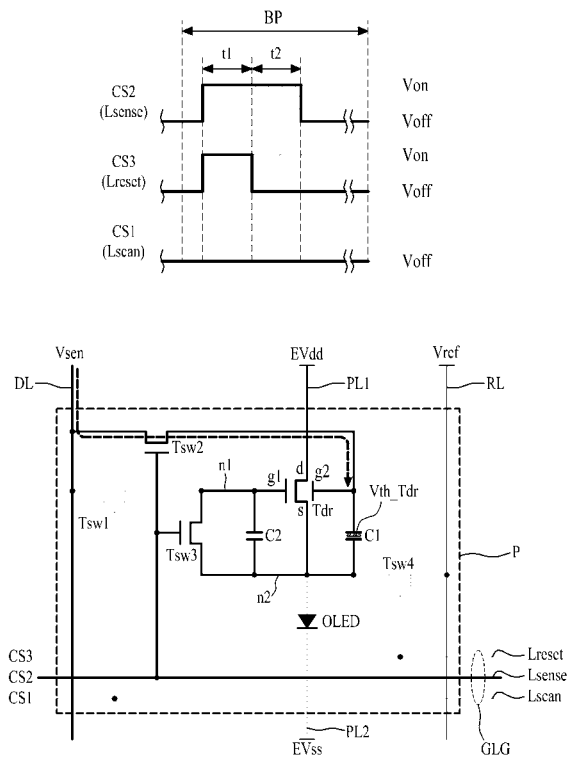
【 図 4 a 】

FIG. 4A



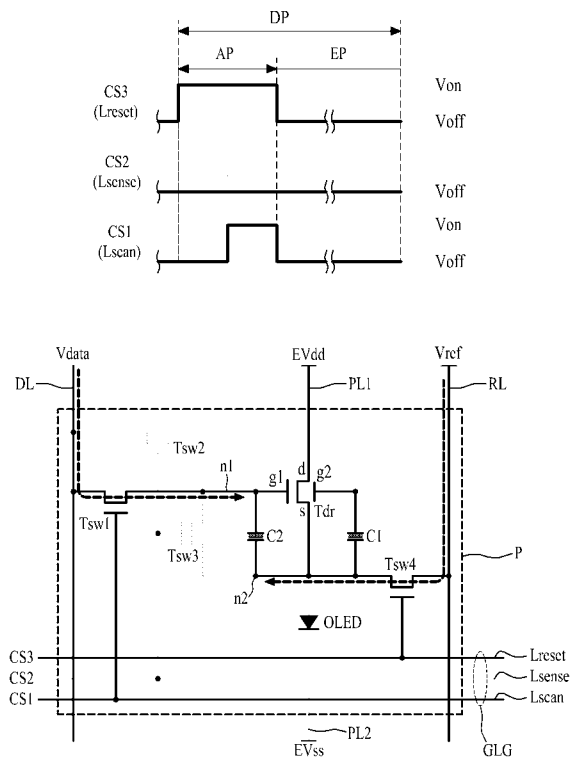
【 図 4 b 】

FIG. 4B



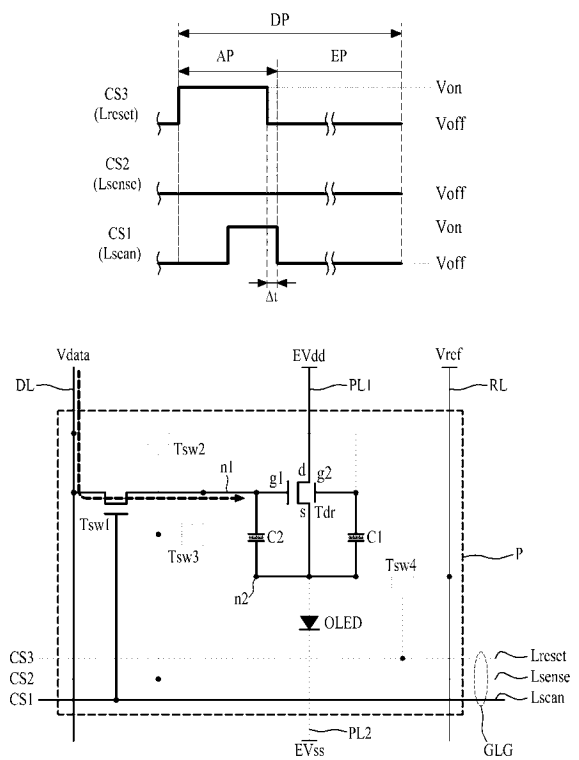
【 図 5 a 】

FIG. 5A



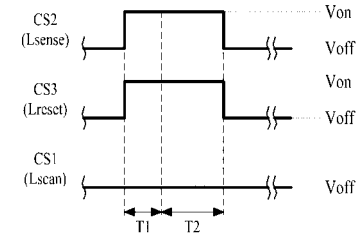
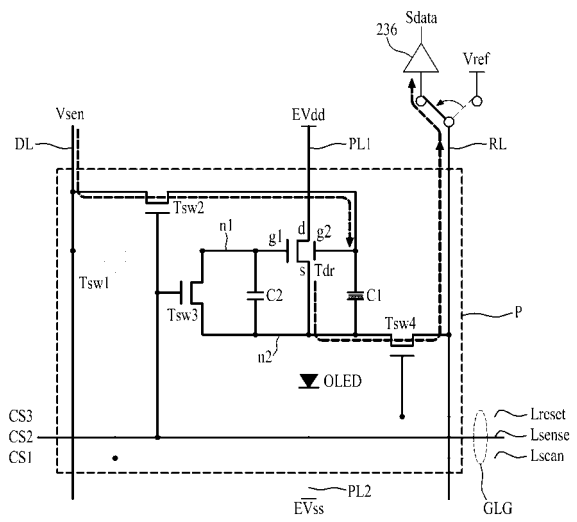
【 ㊦ 5 c 】

FIG. 5C



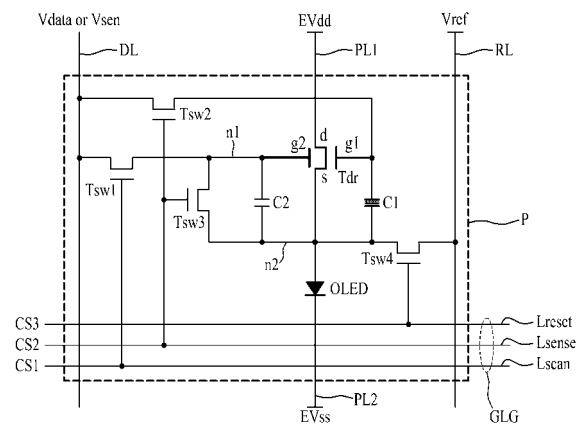
【 図 6 b 】

FIG. 6B



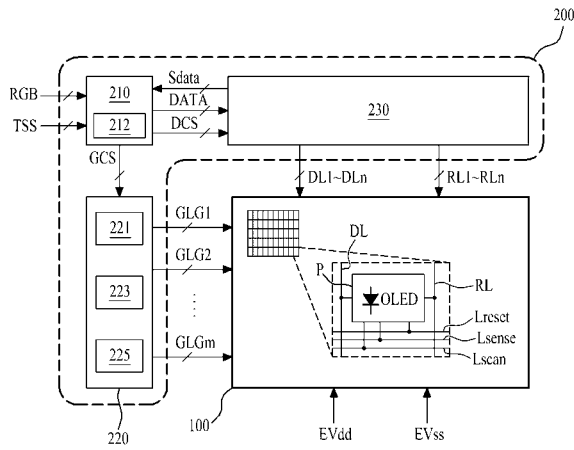
【 図 8 】

FIG. 8



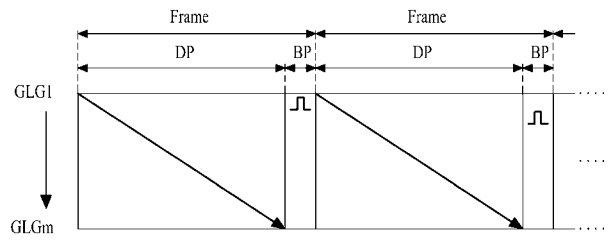
【図 9】

FIG. 9



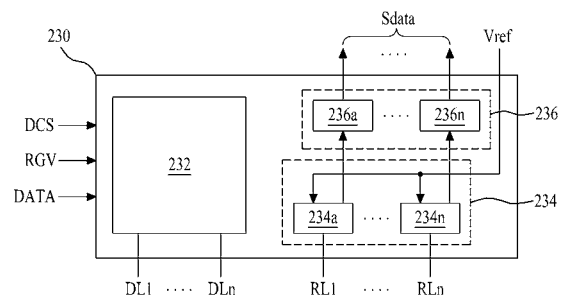
【図 10】

FIG. 10



【図 11】

FIG. 11



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 4 2 A	
	H 0 5 B 33/14 A	

(72)発明者 ペ , ナ ヨン

大韓民国 6 1 4 - 8 6 1 , プサン , プサンジンク , ヨンジドン , 2 5 0 - 7 8

F ターム(参考) 3K107 AA01 BB01 CC11 CC21 CC33 EE03 HH04 HH05
 5C080 AA06 BB05 CC03 DD05 DD29 EE29 FF11 JJ02 JJ03 JJ04
 JJ06 KK07 KK43
 5C380 AA01 AB06 AB18 AB22 AB23 AB25 AB34 AB36 AC07 AC08
 AC12 BA02 BA38 BA39 BB03 BD02 CA12 CA60 CB01 CB40
 CC01 CC04 CC27 CC33 CC37 CC41 CC64 CD025 CE05 CE20
 CF01 CF07 CF09 CF48 CF52 DA35

专利名称(译)	有机发光显示装置及其驱动方法		
公开(公告)号	JP2015129934A	公开(公告)日	2015-07-16
申请号	JP2014265625	申请日	2014-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	シムジョンシク ペナヨン		
发明人	シム, ジョン シク ペ, ナ ヨン		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3291 G09G3/3233 G09G2300/0426 G09G2300/0814 G09G2300/0819 G09G2300/0852 G09G2310/0251 G09G2310/0264 G09G2320/0219 G09G2320/0233		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.612.T G09G3/20.611.H G09G3/20.670.J G09G3/20.642.A H05B33/14.A G09G3/3225 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC21 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB23 5C380/AB25 5C380/AB34 5C380/AB36 5C380/AC07 5C380/AC08 5C380/AC12 5C380/BA02 5C380/BA38 5C380/BA39 5C380/BB03 5C380/BD02 5C380/CA12 5C380/CA60 5C380/CB01 5C380/CB40 5C380/CC01 5C380/CC04 5C380/CC27 5C380/CC33 5C380/CC37 5C380/CC41 5C380/CC64 5C380/CD025 5C380/CE05 5C380/CE20 5C380/CF01 5C380/CF07 5C380/CF09 5C380/CF48 5C380/CF52 5C380/DA35		
优先权	1020130166471 2013-12-30 KR		
其他公开文献	JP6110361B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：补偿驱动晶体管的特性变化。像素设置有有机发光器件，驱动晶体管和数据线，该驱动晶体管包括控制流过有机发光器件的电流并通过半导体层彼此重叠的第一栅电极和第二栅电极。第一开关晶体管，其选择性地向连接至第一栅电极的第一节点供应数据电压；第二开关晶体管，其选择性地向第二栅电极供应感测电压；以及驱动晶体管的源极。第三开关晶体管，其将连接至电极的第二节点选择性地连接至第一节点；第四开关晶体管，其将基准线选择性地连接至第二节点；第二栅电极和第二节点 第一电容器连接在第一和第二节点之间以存储驱动晶体管的阈值电压，第一电容器连接在第一和第二节点之间。配置为包括用于存储所述第二节点的电压差的第二电容器。[选择图]图2

(21) 出願番号	特願2014-265625 (P2014-265625)	(71) 出願人	501426046
(22) 出願日	平成26年12月26日 (2014.12.26)		エルジー ディスプレイ カンパニー リミテッド
(31) 優先権主張番号	10-2013-0166471		大韓民国 ソウル、ヨンドゥンポング、ヨウイーデロ 128
(32) 優先日	平成25年12月30日 (2013.12.30)	(74) 代理人	100109726
(33) 優先権主張国	韓国 (KR)		弁理士 園田 吉隆
		(74) 代理人	100101199
			弁理士 小林 義教
		(72) 発明者	シム, ジョン シク
			大韓民国 411-746, キョンギド, コヤンシ, イルサンソク, チュヨブ 1ドン, カンソン マウル 17ダンチ アパートメント, 1702-1602

最終頁に続く