

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-330138

(P2006-330138A)

(43) 公開日 平成18年12月7日(2006.12.7)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K007
G09G 3/20 (2006.01)	G09G 3/20 612D	5C006
G09G 3/36 (2006.01)	G09G 3/20 621A	5C080
H01L 51/50 (2006.01)	G09G 3/20 623D	
	G09G 3/20 641D	

審査請求 有 請求項の数 20 O L (全 33 頁) 最終頁に続く

(21) 出願番号 特願2005-150566 (P2005-150566)
 (22) 出願日 平成17年5月24日 (2005.5.24)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 尾崎 剛
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社八王子技術センター内
 Fターム(参考) 3K007 AB17 BA06 DB03 GA00 GA04
 5C006 AA16 AF42 AF68 AF71 AF73
 AF83 BB16 BB28 BC03 BC06
 BC12 BF03 BF04 BF42 BF43
 FA12 FA23 FA26 FA29 FA33
 FA37
 最終頁に続く

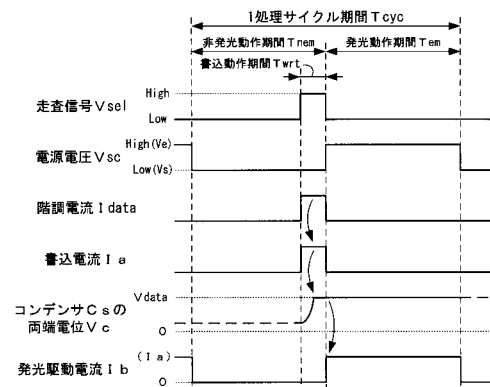
(54) 【発明の名称】 表示装置及びその表示駆動方法

(57) 【要約】

【課題】 アクティブマトリックス型の駆動方式に対応した表示パネルを備えた表示装置において、動画像をボケやにじみのない良好な表示品質で表示することができるとともに、映像データ（表示データ）に対応した適切な階調で画像情報を表示することができる表示装置及びその表示駆動方法を提供する。

【解決手段】 1 処理サイクル期間 T_{cyc}内に、表示画素 E Mにローレベルの電源電圧 V_{sc}を印加することにより、有機 E L 素子 O E L への発光駆動電流の供給を遮断して発光動作させない非発光動作期間 T_{nem}と、表示画素 E Mを選択状態に設定し、表示データに応じた電圧成分を保持させる書込動作期間 T_{wrt}と、当該書込動作期間 T_{wrt}に保持された電圧成分に基づいて、表示データに応じた発光駆動電流を有機 E L 素子 O E L に流して発光動作させる発光動作期間 T_{em}と、を含むように設定されている。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

行方向に配設され複数の走査ライン及び列方向に配設された複数のデータラインの各交点近傍に、複数の表示画素が配列された表示パネルを有する表示装置において、

所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定する走査駆動部と、

所望の画像情報を表示するための表示データに応じた階調信号を生成し、前記選択状態に設定された行の前記表示画素に順次供給するデータ駆動部と、

前記表示パネルの各行ごとの前記表示画素に、前記データ駆動部から供給された前記階調信号に基づいて前記表示データに応じたバイアス状態で表示動作させるための電源電圧を印加する電源駆動部と、

タイミング制御信号を供給することにより、前記走査駆動部及び前記データ駆動部、前記電源駆動部の各々を所定のタイミングで動作させ、少なくとも、前記各行ごとの前記表示画素を、前記表示データに応じたバイアス状態で表示動作させる期間以外の期間に、前記電源駆動部による当該行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる駆動制御部と、
を備えていることを特徴とする表示装置。

【請求項 2】

前記駆動制御部は、前記各行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる期間中に、当該行の前記表示画素に前記データ駆動部から前記階調信号を供給する前記タイミング制御信号を生成する手段を有していることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記表示装置は、前記表示パネルの各行ごとの前記表示画素に、前記階調信号に基づいて前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するための設定信号を印加する状態設定制御部を、さらに備えていることを特徴とする請求項 1 又は 2 記載の表示装置。

【請求項 4】

前記駆動制御部は、前記各行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる期間中に、当該行の前記表示画素に前記状態設定制御部から前記設定信号を供給する前記タイミング制御信号を生成する手段を有していることを特徴とする請求項 3 記載の表示装置。

【請求項 5】

前記各表示画素は、発光素子と、前記発光素子の発光動作を制御する発光駆動回路と、を備え、

前記発光駆動回路は、少なくとも、前記階調信号に基づく電荷を蓄積する電荷蓄積手段と、前記電荷蓄積手段に蓄積された電荷量に応じた順バイアス電圧に基づいて所定の電流値を有する発光駆動電流を生成し、前記発光素子に供給する発光制御手段と、前記電荷蓄積手段への前記階調信号に基づく電荷の供給状態を制御する書込制御手段と、を備えていることを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置。

【請求項 6】

前記各表示画素に設けられる前記発光制御手段は、一端が前記電源ラインに接続され、他端が前記発光素子に接続されて、前記発光駆動電流を流す導通路と、前記電荷蓄積手段に接続され、前記導通路の導通状態を制御して前記発光素子への前記発光駆動電流の供給状態を制御する制御端子を備えていることを特徴とする請求項 5 記載の表示装置。

【請求項 7】

前記各表示画素に設けられる前記書込制御手段は、一端が前記階調信号が供給される前記データラインに接続され、他端が前記電荷蓄積手段を介して前記発光制御手段の前記制御端子に接続された導通路と、前記走査信号が印加される前記走査ラインに接続され、前記電荷蓄積手段への前記階調信号に基づく電荷の供給状態を制御する制御端子を備えている

ことを特徴とする請求項 6 記載の表示装置。

【請求項 8】

前記発光駆動回路は、少なくとも、導通路の一端に前記電源電圧が印加され、該導通路の他端に前記発光素子との接続接点が接続された第 1 のスイッチ手段と、制御端子が前記走査ラインに接続され、導通路の一端に前記電源電圧が印加され、該導通路の他端に前記第 1 のスイッチ手段の制御端子が接続された第 2 のスイッチ手段と、制御端子が前記走査ラインに接続され、導通路の一端に前記データラインが接続され、該導通路の他端に前記接続接点が接続された第 3 のスイッチ手段と、前記第 1 のスイッチ手段の制御端子と前記接続接点との間に接続された容量素子と、を備え、

前記発光制御手段は、前記第 1 のスイッチ手段を含んで構成され、前記電荷蓄積手段は、前記容量素子を含んで構成されていることを特徴とする請求項 5 乃至 7 のいずれかに記載の表示装置。

10

【請求項 9】

前記発光駆動回路は、前記電荷蓄積手段に蓄積された電荷を放電して、前記発光制御手段に無電圧、又は、逆バイアス電圧を印加するバイアス制御手段を、さらに備えていることを特徴とする請求項 5 乃至 8 のいずれかに記載の表示装置。

【請求項 10】

前記各表示画素に設けられる前記バイアス制御手段は、一端が前記走査信号が供給される走査ラインに接続され、他端が前記発光制御手段の前記制御端子に接続されて、所定の信号レベルの前記走査信号を前記発光制御手段の前記制御端子に印加する導通路と、前記設定信号が印加されるバイアスラインに接続され、前記電荷蓄積手段に蓄積された電荷の放電状態を制御する制御端子を備えていることを特徴とする請求項 9 記載の表示装置。

20

【請求項 11】

前記発光駆動回路は、制御端子が前記バイアスラインに接続され、導通路の一端が前記走査ラインに接続され、該導通路の他端に前記第 1 のスイッチ手段の制御端子が接続された第 4 のスイッチ手段を、さらに備え、

前記バイアス制御手段は、前記第 4 のスイッチ手段を含んで構成されていることを特徴とする請求項 9 又は 10 記載の表示装置。

【請求項 12】

少なくとも前記発光駆動回路に設けられる前記発光制御手段は、アモルファスシリコン薄膜トランジスタにより構成されていることを特徴とする請求項 5 乃至 11 のいずれかに記載の表示装置。

30

【請求項 13】

前記データ駆動部は、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を生成する手段を備えていることを特徴とする請求項 5 乃至 12 のいずれかに記載の表示装置。

【請求項 14】

前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする請求項 5 乃至 13 のいずれかに記載の表示装置。

【請求項 15】

行方向に配設され複数の走査ライン及び列方向に配設された複数のデータラインの各交点近傍に、複数の表示画素が配列された表示パネルを有し、所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定するタイミングに同期して、所望の画像情報を表示するための表示データに応じた階調信号を供給することにより、前記表示画素を前記表示データに応じたバイアス状態で表示動作させて、前記表示パネルに前記所望の画像情報を表示する表示装置の表示駆動方法において、

前記表示パネルに配列された各行ごとの前記表示画素を順次選択状態に設定して前記階調信号を供給するステップと、

前記階調信号が供給された前記各行の前記表示画素を、前記表示データに応じたバイアス状態で順次表示動作させるステップと、

40

50

前記各行ごとの前記表示画素に前記階調信号を供給するステップを実行する期間を含む期間に、前記各行ごとの前記表示画素を前記表示データに応じたバイアス状態で表示動作させるための電源電圧の印加を遮断して非表示動作させるステップと、を含むことを特徴とする表示装置の表示駆動方法。

【請求項 16】

前記各表示画素は、表示駆動手段を備え、

前記各行の前記表示画素を前記表示データに応じたバイアス状態で表示動作させるステップは、前記表示駆動手段に前記階調信号に応じた順バイアス電圧を印加することにより実行されることを特徴とする請求項 15 記載の表示装置の表示駆動方法。

【請求項 17】

前記各行ごとの前記表示画素を非表示動作させるステップを実行する期間中に、前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するステップを、さらに含むことを特徴とする請求項 15 又は 16 記載の表示装置の表示駆動方法。

【請求項 18】

前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するステップは、前記表示駆動手段に無電圧、又は、逆バイアス電圧を印加することにより実行されることを特徴とする請求項 17 記載の表示装置の表示駆動方法。

【請求項 19】

前記各表示画素は、発光素子を備え、

前記各行の前記表示画素を前記表示データに応じたバイアス状態で表示動作させるステップは、前記各表示画素の前記発光素子を前記表示データに応じた輝度階調で発光動作させることを特徴とする請求項 15 乃至 18 のいずれかに記載の表示装置の表示駆動方法。

【請求項 20】

前記各行の前記表示画素に前記階調信号を供給するステップは、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を供給することを特徴とする請求項 19 記載の表示装置の表示駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその表示駆動方法に関し、特に、アクティブマトリックス型の駆動方式に対応した表示パネルを備えた表示装置及びその表示駆動方法に関する。

【背景技術】

【0002】

近年、パーソナルコンピュータや映像機器のモニタやディスプレイとして、薄型軽量で低消費電力の表示デバイスの普及が著しい。特に、液晶表示装置（LCD）は、近年普及が著しい携帯電話やデジタルカメラ、携帯情報端末（PDA）、電子辞書等の携帯機器（モバイル機器）の表示デバイスとして広く適用されている。

【0003】

また、このような液晶表示装置に続く次世代の表示デバイスとして、有機エレクトロルミネッセンス素子（有機EL素子）や無機エレクトロルミネッセンス素子（無機EL素子）、あるいは、発光ダイオード（LED）等のような自己発光型の光学要素（発光素子）を、マトリクス状に配列した表示パネルを備えた発光素子型の表示装置の本格的な普及に向けた研究開発も盛んに行われている。

【0004】

特に、アクティブマトリックス型の駆動方式を適用した発光素子型の表示装置においては、液晶表示装置に比較して、表示応答速度が速く、また、視野角依存性もなく、高輝度・高コントラスト化、表示画質の高精細化等が可能であるとともに、液晶表示装置のようにバックライトを必要としないので、一層の薄型軽量化や低消費電力化が可能である、と

10

20

30

40

50

いう携帯機器への適用に極めて優位な特徴を有している。

【0005】

ここで、液晶表示装置や発光素子型の表示装置における駆動制御方法について、図面を参照して簡単に説明する。

図16は、従来技術におけるアクティブマトリクス型の表示装置の要部を示す概略構成図である。また、図17は、従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の一例（ホールド型）を模式的に示したタイミングチャートであり、図18は、従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の他の例（擬似インパルス型）を模式的に示したタイミングチャートである。ここで、図17及び図18においては、後述する実施形態との比較のために、便宜的に表示パネルに12行（第1行～第12行）の表示画素が配列された構成を有する場合について、その表示駆動方法を示した。図中、 k は正の整数である。なお、各行における映像データの書込動作及び表示動作、ブランキングデータの書込動作及び表示動作を明確にするため、便宜的にハッチングを施して示した。

10

【0006】

まず、旧来の陰極線管（CRT）を適用した表示装置においては、周知のように、電子ビームを陰極線管内部で偏向させて、蛍光面（スクリーン）を照射しつつ走査することにより、1フレーム期間のうち、僅かな時間だけ発光動作させ、次のフレーム期間において再び電子ビームが照射されるまで、何も表示（発光）しない、インパルス型の表示駆動制御が実行される。

20

【0007】

これによれば、前のフレーム期間における画像情報が消えた後に次のフレーム期間の画像情報が表示されるので、動画像の表示動作において残像が視認されにくくなり、良好な表示画質を実現することができる反面、動きのない静止画像の表示動作においてはちらつきが生じやすいという問題を有している。

【0008】

一方、液晶表示装置や発光素子型の表示装置のようなアクティブマトリクス型の表示装置は、一般に、図16に示すように、行、列方向に配設された複数の走査ライン SLp 及びデータライン DLp の各交点近傍に、複数の表示画素 EMp が2次元配列された表示パネル $110P$ と、各走査ライン SLp に接続された走査ドライバ $120P$ と、各データライン DL に接続されたデータドライバ $130P$ と、を備えた構成を有している。

30

【0009】

このような構成を有する表示装置における表示駆動制御は、例えば、図17に示すように、まず、走査ドライバ $120P$ から各行の走査ライン SLp に選択レベルの走査信号 $Ssel$ を順次印加することにより、行ごとの表示画素 EMp を順次選択状態に設定し、各行の選択タイミングに同期して、データドライバ $130P$ から当該行の映像データ（表示データ）に応じた階調電圧 $Vpix$ を各列のデータライン DLp に印加することにより、各表示画素 EMp に階調電圧 $Vpix$ に基づく電圧成分が保持される（映像データが書き込まれる；映像データ書込動作）。

【0010】

これにより、各表示画素 EMp において上記電圧成分に応じた階調制御が行われる（具体的には、液晶表示装置においては液晶分子の配向状態が制御され、発光素子型の表示装置においては、発光素子の発光輝度が制御される）ことにより、上記映像データに応じた表示動作（発光動作）が実行され、表示パネルに所望の画像情報が表示される。

40

【0011】

次いで、走査ドライバ $120P$ から走査ライン SLp に非選択レベルの走査信号 $Ssel$ を順次印加することにより、行ごとの表示画素 EMp が非選択状態に設定されるが、このとき、各表示画素に書き込まれた映像データ（電圧成分）が保持されることにより、上記映像データに応じた表示動作が継続される（映像表示動作）。この表示動作は、次の映像データが各行の表示画素 EMp に書き込まれるまで、例えば、1フレーム期間継続して実

50

行される（ホールド型の表示駆動制御）。

【0012】

このようなホールド型の表示駆動方法においては、上述したインパルス型の表示駆動方法とは異なり、1フレーム期間のほとんどの期間において、映像データに応じた表示動作（発光動作）が継続されるので、静止画像の表示動作においてはちらつきが生じにくいという特性を有しているが、その反面、動画像の表示動作においては、前のフレーム期間に表示された画像情報が残像として視認されやすくなり、画像情報のボケやにじみを生じ、表示画質の劣化を招くという問題を有していた。

【0013】

そこで、液晶表示装置や発光素子型の表示装置において、上述した動画像の表示動作におけるボケやにじみを抑制して表示画質を向上させる表示駆動方法として、例えば、図18に示すように、1フレーム期間に、上述した各行の表示画素E M pに対する映像データ書込動作（映像データ書込期間）及び映像表示動作（映像表示期間）に加え、各表示画素E M pを最低階調で表示動作（発光動作）、又は、非表示動作（非発光動作）させるために、データドライバから各データラインにブランキングデータを供給して、各表示画素に当該ブランキングデータを書き込む動作（ブランキングデータ書込期間）、及び、当該ブランキングデータに基づく黒表示動作（黒表示期間）を実行する手法が知られている。

10

【0014】

これにより、1フレーム期間に一定期間の黒表示期間が挿入されて、何も表示（発光）されない表示状態が設定されるので、映像表示期間が相対的に短縮されて、上述した陰極線管に適用されるインパルス型に類似した表示駆動方法（便宜的に「擬似インパルス型の表示駆動方法」と記す）を実現することができ、動画像の表示動作における表示品質を向上させることができる。このような表示装置の駆動制御方法については、例えば、特許文献1等に詳しく記載されている。

20

【0015】

【特許文献1】特開2004-264481号公報（第17頁～第18頁、図6）

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかしながら、従来技術に示した擬似インパルス型の表示駆動方法においては、図18に示したように、1フレーム期間内に、データドライバから供給される映像データの書込期間及び映像表示期間と、同様にデータドライバから供給されるブランキングデータの書込期間及び黒表示期間とを設定する必要があるため、図17に示したように、1フレーム期間内に、データドライバから供給される映像データの書込動作及び映像表示動作のみを実行し、黒表示動作を実行しない場合に比較して、映像データの書込動作に割り当てられる時間が短くなり、書込動作に係る駆動周波数（すなわち、表示装置の駆動周波数）を高くする必要があるのである（高速で書き込む必要がある）。

30

【0017】

このように映像データ（表示データ）の書込期間が短くなり、高速で書込動作を実行しなければならなくなると、表示パネル（信号配線等）に寄生する抵抗成分や容量成分等によるCR時定数に起因して信号遅延が生じ、各表示画素への映像データの書込状態が不十分となる書込不足が発生して、映像データに応じた階調表示が適切に実行されなくなるといった問題を有していた。

40

【0018】

また、図17、図18においては図示を省略したが、各表示画素に映像データを書き込む際には、先のフレーム期間において当該表示画素に書き込まれ、残留している映像データに基づく電圧成分を放電して初期化（リセット）するリセット動作や、当該行の走査ラインを選択レベルに設定する際の信号レベルの立ち上がり動作のための時間を短くする必要があるのであるため、動作タイミングの設定に余裕がなくなり、タイミング制御が複雑になったり、誤動作が生じやすくなったりするという問題を有していた。

50

【0019】

そこで、本発明は、上述した種々の問題点に鑑み、アクティブマトリックス型の駆動方式に対応した表示パネルを備えた表示装置において、動画像をボケやにじみのない良好な表示品質で表示することができるとともに、映像データ（表示データ）に対応した適切な階調で画像情報を表示することができる表示装置及びその表示駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0020】

請求項1記載の発明は、行方向に配設され複数の走査ライン及び列方向に配設された複数のデータラインの各交点近傍に、複数の表示画素が配列された表示パネルを有する表示装置において、所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定する走査駆動部と、所望の画像情報を表示するための表示データに応じた階調信号を生成し、前記選択状態に設定された行の前記表示画素に順次供給するデータ駆動部と、前記表示パネルの各行ごとの前記表示画素に、前記データ駆動部から供給された前記階調信号に基づいて前記表示データに応じたバイアス状態で表示動作させるための電源電圧を印加する電源駆動部と、タイミング制御信号を供給することにより、前記走査駆動部及び前記データ駆動部、前記電源駆動部の各々を所定のタイミングで動作させ、少なくとも、前記各行ごとの前記表示画素を、前記表示データに応じたバイアス状態で表示動作させる期間以外の期間に、前記電源駆動部による当該行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる駆動制御部と、を備えていることを特徴とする。

10

20

【0021】

請求項2記載の発明は、請求項1記載の表示装置において、前記駆動制御部は、前記各行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる期間中に、当該行の前記表示画素に前記データ駆動部から前記階調信号を供給する前記タイミング制御信号を生成する手段を有していることを特徴とする。

【0022】

請求項3記載の発明は、請求項1又は2記載の表示装置において、前記表示装置は、前記表示パネルの各行ごとの前記表示画素に、前記階調信号に基づいて前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するための設定信号を印加する状態設定制御部を、さらに備えていることを特徴とする。

30

【0023】

請求項4記載の発明は、請求項3記載の表示装置において、前記駆動制御部は、前記各行の前記表示画素への前記電源電圧の印加を遮断して非表示動作させる期間中に、当該行の前記表示画素に前記状態設定制御部から前記設定信号を供給する前記タイミング制御信号を生成する手段を有していることを特徴とする。

【0024】

請求項5記載の発明は、請求項1乃至4のいずれかに記載の表示装置において、前記各表示画素は、発光素子と、前記発光素子の発光動作を制御する発光駆動回路と、を備え、前記発光駆動回路は、少なくとも、前記階調信号に基づく電荷を蓄積する電荷蓄積手段と、前記電荷蓄積手段に蓄積された電荷量に応じた順バイアス電圧に基づいて所定の電流値を有する発光駆動電流を生成し、前記発光素子に供給する発光制御手段と、前記電荷蓄積手段への前記階調信号に基づく電荷の供給状態を制御する書込制御手段と、を備えていることを特徴とする。

40

【0025】

請求項6記載の発明は、請求項5記載の表示装置において、前記各表示画素に設けられる前記発光制御手段は、一端が前記電源ラインに接続され、他端が前記発光素子に接続されて、前記発光駆動電流を流す導通路と、前記電荷蓄積手段に接続され、前記導通路の導通状態を制御して前記発光素子への前記発光駆動電流の供給状態を制御する制御端子を備

50

えていることを特徴とする。

【0026】

請求項7記載の発明は、請求項6記載の表示装置において、前記各表示画素に設けられる前記書込制御手段は、一端が前記階調信号が供給される前記データラインに接続され、他端が前記電荷蓄積手段を介して前記発光制御手段の前記制御端子に接続された導通路と、前記走査信号が印加される前記走査ラインに接続され、前記電荷蓄積手段への前記階調信号に基づく電荷の供給状態を制御する制御端子を備えていることを特徴とする。

【0027】

請求項8記載の発明は、請求項5乃至7のいずれかに記載の表示装置において、前記発光駆動回路は、少なくとも、導通路の一端に前記電源電圧が印加され、該導通路の他端に前記発光素子との接続接点が接続された第1のスイッチ手段と、制御端子が前記走査ラインに接続され、導通路の一端に前記電源電圧が印加され、該導通路の他端に前記第1のスイッチ手段の制御端子が接続された第2のスイッチ手段と、制御端子が前記走査ラインに接続され、導通路の一端に前記データラインが接続され、該導通路の他端に前記接続接点が接続された第3のスイッチ手段と、前記第1のスイッチ手段の制御端子と前記接続接点との間に接続された容量素子と、を備え、前記発光制御手段は、前記第1のスイッチ手段を含んで構成され、前記電荷蓄積手段は、前記容量素子を含んで構成されていることを特徴とする。

10

【0028】

請求項9記載の発明は、請求項5乃至8のいずれかに記載の表示装置において、前記発光駆動回路は、前記電荷蓄積手段に蓄積された電荷を放電して、前記発光制御手段に無電圧、又は、逆バイアス電圧を印加するバイアス制御手段を、さらに備えていることを特徴とする。

20

【0029】

請求項10記載の発明は、請求項9記載の表示装置において、前記各表示画素に設けられる前記バイアス制御手段は、一端が前記走査信号が供給される走査ラインに接続され、他端が前記発光制御手段の前記制御端子に接続されて、所定の信号レベルの前記走査信号を前記発光制御手段の前記制御端子に印加する導通路と、前記設定信号が印加されるバイアスラインに接続され、前記電荷蓄積手段に蓄積された電荷の放電状態を制御する制御端子を備えていることを特徴とする。

30

【0030】

請求項11記載の発明は、請求項9又は10記載の表示装置において、前記発光駆動回路は、制御端子が前記バイアスラインに接続され、導通路の一端が前記走査ラインに接続され、該導通路の他端に前記第1のスイッチ手段の制御端子が接続された第4のスイッチ手段を、さらに備え、前記バイアス制御手段は、前記第4のスイッチ手段を含んで構成されていることを特徴とする。

請求項12記載の発明は、請求項5乃至11のいずれかに記載の表示装置において、少なくとも前記発光駆動回路に設けられる前記発光制御手段は、アモルファスシリコン薄膜トランジスタにより構成されていることを特徴とする。

【0031】

請求項13記載の発明は、請求項5乃至12のいずれかに記載の表示装置において、前記データ駆動部は、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を生成する手段を備えていることを特徴とする。

40

請求項14記載の発明は、請求項5乃至13のいずれかに記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする。

【0032】

請求項15記載の発明は、行方向に配設され複数の走査ライン及び列方向に配設された複数のデータラインの各交点近傍に、複数の表示画素が配列された表示パネルを有し、所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定するタイミングに同期して、所望の画像情報を表示するための表示データ

50

に応じた階調信号を供給することにより、前記表示画素を前記表示データに応じたバイアス状態で表示動作させて、前記表示パネルに前記所望の画像情報を表示する表示装置の表示駆動方法において、前記表示パネルに配列された各行ごとの前記表示画素を順次選択状態に設定して前記階調信号を供給するステップと、前記階調信号が供給された前記各行の前記表示画素を、前記表示データに応じたバイアス状態で順次表示動作させるステップと、前記各行ごとの前記表示画素に前記階調信号を供給するステップを実行する期間を含む期間に、前記各行ごとの前記表示画素を前記表示データに応じたバイアス状態で表示動作させるための電源電圧の印加を遮断して非表示動作させるステップと、を含むことを特徴とする。

【0033】

10

請求項16記載の発明は、請求項15記載の表示装置の表示駆動方法において、前記各表示画素は、表示駆動手段を備え、前記各行の前記表示画素を前記表示データに応じたバイアス状態で表示動作させるステップは、前記表示駆動手段に前記階調信号に応じた順バイアス電圧を印加することにより実行されることを特徴とする。

【0034】

請求項17記載の発明は、請求項15又は16記載の表示装置の表示駆動方法において、前記各行ごとの前記表示画素を非表示動作させるステップを実行する期間中に、前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するステップを、さらに含むことを特徴とする。

【0035】

20

請求項18記載の発明は、請求項17記載の表示装置の表示駆動方法において、前記各行の前記表示画素に設定された、前記表示データに応じたバイアス状態を解消して特定のバイアス状態に設定するステップは、前記表示駆動手段に無電圧、又は、逆バイアス電圧を印加することにより実行されることを特徴とする。

【0036】

請求項19記載の発明は、請求項15乃至18のいずれかに記載の表示装置の表示駆動方法において、前記各表示画素は、発光素子を備え、前記各行の前記表示画素を前記表示データに応じたバイアス状態で表示動作させるステップは、前記各表示画素の前記発光素子を前記表示データに応じた輝度階調で発光動作させることを特徴とする。

【0037】

30

請求項20記載の発明は、請求項19記載の表示装置の表示駆動方法において、前記各行の前記表示画素に前記階調信号を供給するステップは、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を供給することを特徴とする。

【発明の効果】**【0038】**

すなわち、本発明に係る表示装置及びその表示駆動方法においては、表示パネルに2次元配列された複数の表示画素を、各行ごとに表示動作させるための電源電圧を印加する電源駆動部（電源ドライバ）を備え、表示パネルに配列された各行の表示画素を表示データに応じたバイアス状態で表示させる表示動作期間（発光動作期間）においては、各行の表示画素に電源電圧を印加し、一方、各行の表示画素への表示データに応じた階調信号（階調電流）の書込動作期間を含む非表示動作期間においては、各行の表示画素への電源電圧の印加を遮断するように制御する。

40

【0039】

これにより、各行の表示画素へのブランキングデータの書込動作を行うことなく、電源電圧の印加を遮断する動作のみで、当該行の表示画素（発光素子）を非表示動作（非発光動作）させることができるので、所定の1処理サイクル期間（1フレーム期間）のうち、一定期間のみ表示データに応じた輝度階調で表示動作（発光動作）する擬似インパルス型の表示駆動制御を実現することができる。

【0040】

50

ここで、各行の表示画素への電源電圧の印加を遮断する期間を任意に設定することにより、1処理サイクル期間(1フレーム期間)における上記非表示期間の比率(黒挿入率)を、動画像においてボケやにじみを抑制することができる概ね30%以上に設定することができるので、鮮明で良好な表示画質を実現することができる。

【0041】

また、本発明に係る表示装置及びその表示駆動方法によれば、動画像を鮮明な表示画質で表示するために、1フレーム期間中に黒表示動作(ブランキングデータの書込動作及び表示動作)を実行する必要がないので、各行の表示画素に対する表示データの書込動作期間が短縮されることがなく、各行の書込時間を十分に確保することができる。したがって、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。また、これにより、各種信号のタイミング制御に余裕を持たせることができるので、表示装置の誤動作の発生を抑制することができる。

10

【0042】

さらに、本発明に係る表示装置及びその表示駆動方法によれば、表示パネルに配列される各表示画素に、発光制御手段や表示駆動手段(発光駆動用のスイッチング素子)として、例えば、アモルファスシリコン薄膜トランジスタからなる回路構成を適用した場合、非表示動作期間中に各表示画素に設けられた発光制御手段や表示駆動手段に無電圧(0V)、又は、逆バイアス電圧を印加した状態(逆バイアス状態)に設定することができるので、アモルファスシリコン薄膜トランジスタにおける素子特性(しきい値電圧の変動; V_{th} シフト)の劣化を大幅に抑制して、表示データに応じた適切な階調表示(適切な輝度階調での発光素子の発光動作)を実現することができる。

20

【発明を実施するための最良の形態】

【0043】

以下、本発明に係る表示装置及びその表示駆動方法について、実施の形態を示して詳しく説明する。

[第1の実施形態]

<表示装置>

まず、本発明に係る表示装置の概略構成について、図面を参照して説明する。

図1は、本発明に係る表示装置の第1の実施形態を示す概略ブロック図であり、図2は、本実施形態に係る表示装置に適用される表示パネル及びその周辺回路(走査ドライバ、データドライバ、電源ドライバ)の一例を示す要部構成図である。

30

【0044】

なお、以下に示す実施形態においては、表示パネルとして、発光素子を備えた複数の表示画素を2次元配列した構成を有し、各表示画素が表示データ(映像データ)に応じた輝度階調で発光動作することにより画像情報を表示する発光素子型の表示装置について説明するが、本発明はこれに限定されるものではなく、液晶表示装置のように、各表示画素が表示データに応じて階調制御(表示データに応じたバイアス状態に設定)され、透過光や反射光により所望の画像情報を階調表示(表示動作)する表示装置であってもよい。

【0045】

図1、図2に示すように、本実施形態に係る表示装置100Aは、概略、行、列方向に相互に直交するように配設された複数の走査ラインSLと複数のデータラインDLとの各交点近傍に、後述する発光駆動回路及び発光素子を備えた複数の表示画素EMが配列された表示パネル110と、該表示パネル110の各走査ラインSLに接続され、各走査ラインSLごとに所定のタイミングで選択レベル(ハイレベル)の走査信号Vselを順次印加することにより、行ごとの表示画素EMを選択状態に設定する走査ドライバ(走査駆動部)120と、各行の走査ラインSLに並行に配設された複数の電源ラインVLに接続され、各電源ラインVLごとに所定のタイミングで電源電圧Vscを順次印加する電源ドライバ(電源駆動部)130と、表示パネル110の各データラインDLに接続され、表示データに応じた階調信号(階調電流Idata)を、各データラインDLを介して表示画素EMへ供給するデータドライバ(データ駆動部)140と、後述する表示信号生成回路160か

40

50

ら供給されるタイミング信号に基づいて、少なくとも上記走査ドライバ120及び電源ドライバ130、データドライバ140の動作状態を制御して、表示パネル110における所定の画像表示動作を実行するための走査制御信号及び電源制御信号、データ制御信号を生成して出力するシステムコントローラ(駆動制御部)150と、例えば、表示装置100Aの外部から供給される映像信号に基づいて、表示データ(輝度階調データ)を生成してデータドライバ140に供給するとともに、該表示データに基づいて表示パネル110に所定の画像情報を表示するためのタイミング信号(システムクロック等)を抽出、又は、生成してシステムコントローラ150に供給する表示信号生成回路160と、を備えて構成されている。

【0046】

以下、上記各構成について具体的に説明する。

(表示パネル・表示画素)

図3は、本実施形態に係る表示装置に適用される表示画素(発光駆動回路)の一例を示す回路構成図である。なお、本実施形態においては、表示画素として、表示データに応じた電流値を有する階調電流を供給することにより、各表示画素に設けられた発光素子に表示データに応じた電流値を有する発光駆動電流を流して、所望の輝度階調で発光動作(表示動作)させる電流階調指定方式の駆動制御方法に対応した回路構成(発光駆動回路)を備えた場合について説明するが、本発明はこれに限定されるものではなく、例えば、表示データに応じた電圧値を有する階調電圧を印加することにより、各表示画素の発光素子に表示データに応じた電流値を有する発光駆動電流を流して、所望の輝度階調で発光動作させる電圧階調指定方式の駆動制御方法に対応した回路構成を備えたものであってもよい。

【0047】

本実施形態に係る表示装置100Aに適用される表示パネル110は、行、列方向に2次元配列された複数の表示画素EMにおいて、例えば、まず、各行ごとの表示画素EMに対して、発光駆動のための電源電圧の印加を順次遮断することにより、各行の表示画素EMを所定の期間、順次非発光動作(非表示動作)させ、その後、表示データの書込動作を順次実行して、各行ごとの表示画素EMを所定の輝度階調で順次発光動作(表示動作)させるように制御する。

【0048】

そのための構成として、本実施形態に係る表示パネル110に配列される表示画素EMは、例えば、図3に示すように、概略、走査ドライバ120から印加される走査信号V_{sl}に基づいて、表示画素EMを選択状態に設定し、当該選択状態においてデータドライバ140から供給される階調信号(階調電流I_{data})を取り込み、該階調信号に応じた発光駆動電流を生成する発光駆動回路DC1と、該発光駆動回路DC1から供給される発光駆動電流に基づいて、所定の輝度階調で発光動作する周知の有機EL素子(発光素子)OELと、を備えた構成を適用することができる。

【0049】

本実施形態に係る発光駆動回路DC1は、具体的には、図3に示すように、ゲート端子(制御端子)が走査ラインSLに、ドレイン端子及びソース端子(導通路の一端、他端)が所定の電源電圧V_{sc}が印加される電源ラインVL及び接点N11に各々接続された薄膜トランジスタ(書込制御手段、第2のスイッチ手段)Tr11と、ゲート端子(制御端子)が走査ラインSLに、ソース端子及びドレイン端子(導通路の一端、他端)がデータラインDL及び接点N12に各々接続された薄膜トランジスタ(書込制御手段、第3のスイッチ手段)Tr12と、ゲート端子(制御端子)が接点N11に、ドレイン端子及びソース端子(導通路の一端、他端)が電源ラインVL及び接点(接続接点)N12に各々接続された薄膜トランジスタ(発光制御手段、第1のスイッチ手段、表示駆動手段)Tr13と、接点N11及び接点N12間(薄膜トランジスタTr13のゲート-ソース端子間)に接続されたコンデンサ(電荷蓄積手段、容量素子)Csと、を備えた構成を有している。

【0050】

10

20

30

40

50

また、有機EL素子OELは、アノード端子が上記発光駆動回路DC1の接点N12に接続され、カソード端子には共通電圧Vcomが印加されている。ここで、共通電圧Vcomは、表示データに応じた階調信号（階調電流Idata）が当該表示画素EM（発光駆動回路DC1）に供給される書込動作期間、及び、有機EL素子（発光素子）OELを発光動作させない非発光動作期間（非表示動作期間）においてローレベルに設定される電源電圧Vsc（=Vs）と等電位であるか、あるいは、当該電源電圧Vscよりも高い電位であって、かつ、有機EL素子（発光素子）OELに発光駆動電流が供給されて所定の輝度階調で発光動作する発光動作期間（表示動作期間）においてハイレベルに設定される電源電圧Vsc（=Ve）よりも低電位となる、任意の電位（例えば、接地電位GND）に設定されている（ $V_s = V_{com} < V_e$ ）。

10

【0051】

ここで、コンデンサCsは、薄膜トランジスタTr13のゲート-ソース間に形成される寄生容量であってもよいし、該寄生容量に加えて接点N11及び接点N12間にさらに容量素子を並列に接続したものであってもよい。また、薄膜トランジスタTr11~Tr13については、特に限定するものではないが、例えば、薄膜トランジスタTr11~Tr13を全て単一のチャンネル型の薄膜トランジスタ（電界効果型トランジスタ）により構成することにより、nチャンネル型アモルファスシリコン薄膜トランジスタを適用することができる。

【0052】

この場合、すでに確立されたアモルファスシリコン製造技術を適用して、素子特性（電子移動度等）が均一で安定したアモルファスシリコン薄膜トランジスタからなる発光駆動回路を、比較的簡易な製造プロセスで製造することができる。なお、以下の説明においては、発光駆動回路DC1の一構成例として、薄膜トランジスタTr11~Tr13を全てnチャンネル型の薄膜トランジスタにより構成した場合について説明する。

20

【0053】

また、上記においては、発光駆動回路DC1により発光駆動される発光素子を有機EL素子OELとしたが、本発明における発光素子は有機EL素子OELに限定されるものではなく、電流制御型の発光素子であれば、例えば、発光ダイオード等の他の発光素子であってもよい。さらに、本実施形態においては、発光駆動回路DC1により電流制御型の発光素子を発光駆動することにより画像情報を表示する場合について説明するが、表示データに応じた電圧成分を生成して、電圧制御型の発光素子を発光駆動する構成や、液晶分子の配向状態を変化させる回路構成を有するものであってもよい。

30

【0054】

（走査ドライバ）

走査ドライバ120は、システムコントローラ150から供給される走査制御信号に基づいて、各走査ラインSLに選択レベル（上述した表示画素EMにおいては、ハイレベル）の走査信号Vselを印加することにより、各行ごとの表示画素EMを選択状態に設定する。具体的には、各行の走査ラインSLに走査信号Vselを印加する動作を、相互に時間的に重ならないタイミングでずらして実行することにより、各行ごとの表示画素EMを順次選択状態に設定する。

40

【0055】

ここで、走査ドライバ120は、例えば、図2に示すように、後述するシステムコントローラ150から走査制御信号として供給される走査クロック信号SCK及び走査スタート信号SSTに基づいて、各行の走査ラインSLに対応するシフト信号を順次出力する周知のシフトレジスタ121と、該シフトレジスタ121から出力されるシフト信号を所定の信号レベル（オンレベル）に変換して、システムコントローラ150から走査制御信号として供給される出力制御信号SOEに基づいて、各走査ラインSLに走査信号Vselとして出力する出力回路部（出力バッファ）122と、を備えた構成を有している。

【0056】

（電源ドライバ）

50

電源ドライバ130は、システムコントローラ150から供給される電源制御信号に基づいて、各行の表示画素EMについて、発光動作期間中のみハイレベルの電源電圧 V_{sc} ($=V_e$)を当該行の電源ラインVLに印加し、発光動作(表示動作)期間以外の動作期間(書込動作期間を含む非発光動作(非表示動作)期間)中、ローレベルの電源電圧 V_{sc} ($=V_s$)を印加する。ここで、ローレベルの電源電圧 V_{sc} を印加する動作は、実質的に、表示画素EM(発光駆動回路DC1)への電源電圧 V_{sc} の供給を遮断する動作と等価となる。

【0057】

ここで、電源ドライバ130は、例えば、図2に示すように、上述した走査ドライバ120と同様に、システムコントローラ150から電源制御信号として供給されるクロック信号VCK及びスタート信号VSTに基づいて、各行の電源ラインVLに対応するシフト信号を順次出力する周知のシフトレジスタ131と、シフト信号を所定の電圧レベル(電圧値 V_e 、 V_s)に変換して、電源制御信号として供給される出力制御信号VOEに基づいて、各電源ラインVLに電源電圧 V_{sc} として出力する出力回路部132と、を備えた構成を有している。

10

【0058】

(データドライバ)

図4は、本実施形態に係る表示装置に適用可能なデータドライバの一例を示す概略ブロック図である。なお、図4に示すデータドライバの内部構成については、表示データに応じた電流値を有する階調電流を生成することができる一構成例を示したものに過ぎず、本発明はこれに限定されるものではない。

20

【0059】

データドライバ140は、概略、図1、図2に示すように、システムコントローラ150から供給されるデータ制御信号に基づいて、後述する表示信号生成回路160から供給される、デジタル信号からなる表示データ(輝度階調データ)を1行分ごとに所定のタイミングで順次取り込んで保持し、該表示データの階調値に対応する電流値を有する階調電流 I_{data} を生成して、書込動作期間に選択状態に設定された行の表示画素EMに対して、各データラインDLを介して一斉に供給する。

【0060】

データドライバ140は、具体的には、図5に示すように、システムコントローラ150から供給されるデータ制御信号(シフトクロック信号CLK、サンプリングスタート信号STR)に基づいて、順次シフト信号を出力するシフトレジスタ回路41と、該シフト信号の入力タイミングに基づいて、表示信号生成回路160から供給される1行分の表示データD0~Dmを順次取り込むデータレジスタ回路42と、データ制御信号(データラッチ信号STB)に基づいて、データレジスタ回路42により取り込まれた1行分の表示データD0~Dmを保持するデータラッチ回路43と、図示を省略した電源供給手段から供給される階調基準電圧V0~VPに基づいて、上記保持された表示データD0~Dmを、所定のアナログ信号電圧(階調電圧 V_{pix})に変換するD/Aコンバータ44と、アナログ信号電圧に変換された表示データに対応する階調電流 I_{data} を生成し、システムコントローラ150から供給されるデータ制御信号(出力イネブル信号OE)に基づくタイミングで、当該表示データに対応する列のデータラインDLに一斉に出力する電圧電流変換・階調電流供給回路45と、を備えた構成を適用することができる。

30

40

【0061】

(システムコントローラ)

システムコントローラ150は、少なくとも、走査ドライバ120及び電源ドライバ130、データドライバ140の各々に対して、動作状態を制御するタイミング制御信号として、走査制御信号及び電源制御信号、データ制御信号を生成して出力することにより、各ドライバを所定のタイミングで動作させて、所定の電圧レベルを有する走査信号Vsel及び電源電圧 V_{sc} 、並びに、表示データに応じた階調信号(階調電流 I_{data})を生成して出力させ、各表示画素EM(発光駆動回路DC1)における駆動制御動作(非発光動作、

50

書込動作、発光動作)を連続的に実行させて、映像信号に基づく所定の画像情報を表示パネル110に表示させる制御(後述する表示装置の表示駆動制御)を行う。

【0062】

(表示信号生成回路)

表示信号生成回路160は、例えば、表示装置100Aの外部から供給される映像信号から輝度階調信号成分を抽出し、表示パネル110の1行分ごとに、該輝度階調信号成分をデジタル信号からなる表示データ(輝度階調データ)としてデータドライバ140のデータレジスタ回路42に供給する。ここで、上記映像信号が、テレビ放送信号(コンポジット映像信号)のように、画像情報の表示タイミングを規定するタイミング信号成分を含む場合には、表示信号生成回路160は、上記輝度階調信号成分を抽出する機能のほか、

10

タイミング信号成分を抽出してシステムコントローラ150に供給する機能を有するものであってもよい。この場合においては、上記システムコントローラ150は、表示信号生成回路160から供給されるタイミング信号に基づいて、走査ドライバ120や電源ドライバ130、データドライバ140に対して個別に供給する各制御信号を生成する。

【0063】

<表示画素(発光駆動回路)の駆動制御方法>

次に、本実施形態において、上述した表示パネルを構成する表示画素(図3参照)の駆動制御方法について説明する。

図5は、本実施形態に係る表示装置に適用される表示画素における駆動制御方法(非発光動作、書込動作、発光動作)を示すタイミングチャートである。また、図6は、本実施形態に係る表示画素(発光駆動回路)における非発光動作及び書込動作を示す概念図であり、図7は、本実施形態に係る表示画素(発光駆動回路)における発光動作を示す概念図である。

20

【0064】

本実施形態に係る表示画素EM(発光駆動回路DC1)における駆動制御動作は、図5に示すように、所定の1処理サイクル期間 T_{cyc} 内に、走査ラインSLに接続された表示画素EMを選択状態に設定し、表示データに応じた電流値を有する階調電流 I_{data} を供給することにより、発光駆動回路DC1に設けられた発光駆動用の薄膜トランジスタ $Tr13$ のゲート-ソース間(コンデンサCs)に、当該表示データに応じた電圧成分を保持させる書込動作期間 T_{wrt} と、当該書込動作期間 T_{wrt} に薄膜トランジスタ $Tr13$ のゲート-ソース間に保持された電圧成分に基づいて、表示データに応じた電流値を有する発光駆動電流を有機EL素子OELに流して、所定の輝度階調で発光動作させる発光動作期間(表示動作期間) T_{em} と、当該発光動作期間 T_{em} 以外の期間(上記書込動作期間 T_{wrt} を含む期間)であって、表示画素EM(発光駆動回路DC1)への電源電圧 V_{sc} の供給を遮断(ローレベルの電源電圧 V_{sc} を印加)することにより、有機EL素子OELへの発光駆動電流の供給を遮断して、発光動作させない非発光動作期間(非表示動作期間) T_{nem} と、を含むように設定されている($T_{cyc} = T_{em} + T_{nem}$ 、 $T_{nem} > T_{wrt}$)。

30

【0065】

ここで、1処理サイクル期間 T_{cyc} 中に設定される書込動作期間 T_{wrt} 、発光動作期間 T_{em} 及び非発光動作期間 T_{nem} は、図5に示すように、非発光動作の後に、書込動作及び発光動作を連続的に実行するものであってもよいし、非発光動作期間の任意のタイミング(非発光動作期間の途中)で書込動作を実行し、当該発光動作期間の終了後に発光動作を実行するものであってもよい。

40

【0066】

また、本実施形態に係る1処理サイクル期間 T_{cyc} は、例えば、表示画素EMが1フレーム(1画面)の画像のうちの1画素分の画像情報を表示するのに要する期間に設定される。すなわち、後述する表示装置の表示駆動方法において説明するように、複数の表示画素EMを行方向及び列方向に2次元配列した表示パネル110に、1フレームの画像を表示する場合、上記1処理サイクル期間 T_{cyc} は、1行分の表示画素EMが1フレームの画像のうちの1行分の画像を表示するのに要する期間に設定される。

50

【0067】

(非表示動作期間)

まず、非発光動作期間(非表示動作期間) T_{nem} においては、図5、図6(a)に示すように、走査ドライバ120から走査ラインSLに対して、非選択レベルの走査信号 V_{sel} を印加して当該表示画素EMを非選択状態に設定するとともに、電源ドライバ130から電源ラインVLに対して、ローレベルの電源電圧 $V_{sc}(=V_s)$ が印加される。また、データドライバ140からはデータラインDLに対して階調電流 I_{data} は供給されない。

【0068】

これにより、発光駆動回路DC1に設けられた薄膜トランジスタ Tr_{11} 及び Tr_{12} がオフ状態に設定されるので、薄膜トランジスタ Tr_{13} のゲート端子(接点N11; コンデンサCsの一端側)と電源ラインVLとの電氣的な接続が遮断されるとともに、薄膜トランジスタ Tr_{13} のソース端子(接点N12; コンデンサCsの他端側)とデータラインDLとの電氣的な接続も遮断された状態に設定される。

10

【0069】

ここで、後述する表示装置の表示駆動方法において説明するように、各表示画素における駆動制御動作は、1処理サイクル期間 T_{cyc} (1フレーム期間 T_{fr}) を周期として繰り返し実行されるので、上記非発光動作期間 T_{nem} の開始時点における薄膜トランジスタの Tr_{13} のゲート-ソース間(コンデンサCsの両端)には、一つ前の処理サイクル期間において表示データに基づいて書き込まれた電圧成分が保持された状態にあり、薄膜トランジスタ Tr_{13} はオン状態にある。

20

【0070】

そのため、有機EL素子OELのアノード端子(接点N12)には、電源ラインVLに印加されているローレベル(接地電位GND以下)の電源電圧 $V_{sc}(=V_s)$ が薄膜トランジスタ Tr_{13} を介して印加されることになり、カソード端子の電位 V_{com} (接地電位GND)に対して同等以下の電位に設定されるので、有機EL素子OELに逆バイアス電圧が印加されることになり、発光駆動電流は流れず、発光動作は行われぬ(非発光動作)。

【0071】

(書込動作期間)

次いで、上記非発光動作期間 T_{nem} 中に設定される書込動作期間 T_{wrt} においては、図5、図6(a)に示すように、走査ドライバ120から走査ラインSLに対して、選択レベル(ハイレベル)の走査信号 V_{sel} を印加して当該表示画素EMを選択状態に設定するとともに、この選択タイミングに同期して、データドライバ140からデータラインDLに対して、表示データに応じた(負極性の)電流値を有する階調電流 I_{data} を供給する。また、この書込動作期間 T_{wrt} においては、上記非発光動作期間 T_{nem} と同様に、電源ドライバ130から電源ラインVLに対して、ローレベルの電源電圧 $V_{sc}(=V_s)$ が印加される。

30

【0072】

これにより、発光駆動回路DC1に設けられた薄膜トランジスタ Tr_{11} 及び Tr_{12} がオン動作して、ローレベルの電源電圧 V_{sc} が薄膜トランジスタ Tr_{11} を介して薄膜トランジスタ Tr_{13} のゲート端子(接点N11; コンデンサCsの一端側)に印加されるとともに、薄膜トランジスタ Tr_{13} のソース端子(接点N12; コンデンサCsの他端側)が薄膜トランジスタ Tr_{12} を介して、データラインDLに電氣的に接続される。

40

【0073】

ここで、データラインDLには負極性の電流値を有する階調電流 I_{data} が供給されることにより、データラインDL側からデータドライバ140方向に階調電流 I_{data} を引き込む動作が行われ、ローレベルの電源電圧 V_{sc} よりも低電位の電圧レベルが薄膜トランジスタ Tr_{13} のソース端子(接点N12; コンデンサCsの他端側)に印加される。

【0074】

このように、接点N11及びN12間(薄膜トランジスタ Tr_{13} のゲート-ソース間

50

)に電位差が生じることにより、薄膜トランジスタ $T r 1 3$ がオン動作して、電源ライン $V L$ から薄膜トランジスタ $T r 1 3$ 、接点 $N 1 2$ 、薄膜トランジスタ $T r 1 2$ 、データライン $D L$ を介して、データドライバ $1 4 0$ 方向に、階調電流 $I data$ に対応した書込電流 $I a$ が流れる。

【0075】

このとき、コンデンサ $C s$ には、接点 $N 1 1$ 及び $N 1 2$ 間(薄膜トランジスタの $T r 1 3$ のゲート-ソース間)に生じた電位差に対応する電荷が蓄積され、電圧成分として保持される(図5中、コンデンサ $C s$ の両端電位 $V c$ 参照)。また、電源ライン $V L$ には、ローレベル(接地電位 $G N D$ 以下)の電源電圧 $V sc (= V s)$ が印加され、さらに、書込電流 $I a$ がデータライン $D L$ 方向に流れるように制御されていることから、有機 $E L$ 素子 $O E L$ のアノード端子(接点 $N 1 2$)に印加される電位はカソード端子の電位 $V com$ (接地電位 $G N D$)よりも低くなるので、有機 $E L$ 素子 $O E L$ に逆バイアス電圧が印加されることになり、有機 $E L$ 素子 $O E L$ には発光駆動電流は流れず、発光動作は行われぬ(非発光動作)。

10

【0076】

(表示動作期間)

次いで、書込動作期間 $T wrt$ 、又は、該書込動作期間 $T wrt$ を含む非発光動作期間(非表示動作期間) $T nem$ 終了後の発光動作期間(表示動作期間) $T em$ においては、図5、図7に示すように、上述した非発光動作期間 $T nem$ と同様に、走査ドライバ $1 2 0$ から走査ライン $S L$ に対して、ローレベルの走査信号 $V sel$ を印加して当該表示画素 $E M$ を非選択状態に設定するとともに、この非選択タイミングに同期して、データドライバ $1 3 0$ からの階調電流 $I data$ の供給が遮断されて、当該階調電流 $I data$ の引き込み動作が停止される。また、この発光動作期間 $T em$ においては、電源ドライバ $1 3 0$ から電源ライン $V L$ に対して、ハイレベルの電源電圧 $V sc (= V e)$ が印加される。

20

【0077】

これにより、発光駆動回路 $D C 1$ に設けられた薄膜トランジスタ $T r 1 1$ 及び $T r 1 2$ がオフ動作して、薄膜トランジスタ $T r 1 3$ のゲート端子(接点 $N 1 1$;コンデンサ $C s$ の一端側)への電源電圧 $V sc$ の印加が遮断されるとともに、薄膜トランジスタ $T r 1 3$ のソース端子(接点 $N 1 2$;コンデンサ $C s$ の他端側)への階調電流 $I data$ の引き込み動作に起因する電圧レベルの印加が遮断されるので、コンデンサ $C s$ には、上述した書込動作期間 $T wrt$ において蓄積された電荷が保持される。

30

【0078】

このように、接点 $N 1 1$ 及び $N 1 2$ 間(薄膜トランジスタの $T r 1 3$ のゲート-ソース間;コンデンサ $C s$ の両端)の電位差が保持されることになり、薄膜トランジスタ $T r 1 3$ はオン状態を維持する。また、電源ライン $V L$ には、共通電圧 $V com$ (接地電位 $G N D$)よりも高電位の電源電圧 $V sc$ が印加されるので、有機 $E L$ 素子 $O E L$ のアノード端子(接点 $N 1 2$)に印加される電位はカソード端子の電位(接地電位)よりも高くなる。

【0079】

したがって、電源ライン $V L$ から薄膜トランジスタ $T r 1 3$ 、接点 $N 1 2$ を介して、有機 $E L$ 素子 $O E L$ に順バイアス方向に所定の発光駆動電流 $I b$ が流れ、有機 $E L$ 素子 $O E L$ が発光する。ここで、コンデンサ $C s$ により保持される電圧成分(コンデンサ $C s$ の両端電位 $V c$)は、薄膜トランジスタ $T r 1 3$ において階調電流 $I data$ に対応した書込電流 $I a$ を流す場合の電位差に相当するので、有機 $E L$ 素子 $O E L$ に流れる発光駆動電流 $I b$ は、上記書込電流 $I a$ と同等の電流値($I b = I a$)を有することになる。

40

【0080】

そして、当該表示画素 $E M$ において、書込動作期間 $T wrt$ に書き込まれた表示データ(階調電流 $I data$)に対応する電圧成分に基づいて、発光動作期間 $T em$ 中、薄膜トランジスタ $T r 1 3$ を介して発光駆動電流 $I b$ が継続的に供給されることになり、有機 $E L$ 素子 $O E L$ は当該表示データに応じた輝度階調で発光する動作を継続する。

【0081】

50

このように、本実施形態に係る表示画素 E M (発光駆動回路 D C 1) によれば、書込動作期間 T_{wrt} において、表示データ (輝度階調) に応じた電流値を指定した階調電流 I_{data} (書込電流 I_a) を強制的に駆動トランジスタ $T r 1 3$ のドレイン - ソース間に流して、その電流値に応じて保持される駆動トランジスタ $T r 1 3$ のゲート - ソース間の電圧成分に基づいて、有機 E L 素子 (発光素子) O E L に流す発光駆動電流 I_b を制御することにより、所定の輝度階調で発光動作させる電流階調指定方式の駆動制御方法を適用することができる。

【 0 0 8 2 】

また、本実施形態に係る表示画素 E M によれば、各表示画素 E M に設けられた発光駆動回路 D C 1 を構成する単一の発光駆動用トランジスタ (薄膜トランジスタ $T r 1 3$) により、表示データに応じた階調電流 I_{data} の電流レベルを電圧レベルに変換する機能 (電流 / 電圧変換機能) と、有機 E L 素子 O E L に所定の電流値を有する発光駆動電流 I_b を供給する機能 (発光駆動機能) の双方を実現することができるので、発光駆動回路 D C を構成する各トランジスタの動作特性のバラツキや経時変化の影響を受けることなく、長期間にわたり安定的に所望の発光特性を実現することができる。

10

【 0 0 8 3 】

< 表示装置の表示駆動方法 >

次に、本実施形態に係る表示装置における表示駆動方法 (画像情報の表示動作) について説明する。

図 8 は、本実施形態に係る表示装置の表示駆動方法の一例を模式的に示したタイミングチャートである。なお、本実施形態においては、説明の都合上、便宜的に表示パネルに 1 2 行 ($n = 1 2$; 第 1 行 ~ 第 1 2 行) の表示画素が配列された構成を有しているものとして説明する。また、図中、 k は正の整数であり、図中の各行のクロスメッシュで示したハッチング部分は、各々、上述した表示データの書込動作期間を表しており、ドットで示したハッチング部分は、各々、上述した発光動作期間を表している。

20

【 0 0 8 4 】

本実施形態に係る表示装置 1 0 0 A の表示駆動方法は、まず、表示パネル 1 1 0 に配列された各行ごとの表示画素 E M (発光駆動回路 D C 1) に対して、表示画素 E M を表示動作させない (有機 E L 素子 O E L を発光動作させない) 非発光動作を実行し、当該非発光動作期間 T_{nem} 中の任意のタイミング (本実施形態では非発光動作期間 T_{nem} の終了間際) で、表示データに応じた階調電流 I_{data} を書き込む書込動作を各行ごとに順次実行し、その後、表示データ (階調電流) に応じた所定の輝度階調で順次発光動作させることにより、表示パネル 1 1 0 一画面分の画像情報が表示される。ここで、少なくとも各行における書込動作期間 T_{wrt} が相互に (時間的に) 重ならないように動作タイミングが制御される。

30

【 0 0 8 5 】

具体的には、まず、図 8 に示すように、1 フレーム期間 T_{fr} 内の非発光動作期間 T_{nem} (図中、白抜きで表示) において、図 5 に示したように、走査ドライバ 1 2 0 から表示パネル 1 1 0 の特定の行 (例えば、 i 行目 ; $1 \leq i \leq 1 2$) の走査ライン S L に対して、非選択レベル (ローレベル) の走査信号 V_{sel} を印加することにより、当該 i 行の表示画素 E M を非選択状態に設定する。また、データドライバ 1 4 0 から各データライン D L に階調電流 I_{data} が供給されない状態 (階調電流 I_{data} の供給が遮断された状態) に設定する。

40

【 0 0 8 6 】

そして、このタイミングに同期して、電源ドライバ 1 3 0 から当該 i 行の電源ライン V L に対して、ローレベルの電源電圧 V_{sc} ($= V_s$) が印加されることにより、図 6 (a) に示したように、当該 i 行の各表示画素 E M において発光駆動用の薄膜トランジスタ $T r 1 3$ のドレイン - ソース間に電位差が生じないので、当該薄膜トランジスタ $T r 1 3$ を介して有機 E L 素子 O E L 方向に発光駆動電流 I_b は流れず、当該 i 行の表示画素 E M が非発光状態に設定される (非発光動作する) 。

50

【0087】

次いで、図8に示すように、上記非発光動作期間 T_{nem} 内に設定される書込動作期間 T_{wrt} (図中、クロスメッシュで表示)においては、図5に示したように、走査ドライバ120から表示パネル110の*i*行の走査ライン S_L に対して、選択レベル(ハイレベル)の走査信号 V_{sel} を印加することにより、当該*i*行の表示画素 E_M を選択状態に設定する。また、当該書込動作期間 T_{wrt} においては、電源ドライバ130から当該*i*行の電源ライン V_L に対して、ローレベルの電源電圧 $V_{sc}(=V_s)$ が印加される。

【0088】

そして、この選択タイミングに同期して、データドライバ140から当該*i*行の表示データに応じた電流値を有する階調電流 I_{data} を、各データライン D_L に供給することにより、図6(b)に示したように、当該*i*行の各表示画素 E_M の発光駆動回路 DC に階調電流 I_{data} に応じた書込電流 I_a が流れて、各薄膜トランジスタ Tr_{13} のゲート-ソース端子間(コンデンサ C_s の両端)に、階調電流 I_{data} に応じた電圧成分 V_{data} が保持(電荷が蓄積)される。

10

【0089】

ここで、当該書込動作期間 T_{wrt} においては、上述した非発光動作期間 T_{nem} と同様に、書込動作が行われている*i*行目の電源ライン V_L に対して、ローレベルの電源電圧 $V_{sc}(=V_s)$ が印加されることにより、各表示画素 E_M において発光駆動用の薄膜トランジスタ Tr_{13} のドレイン-ソース間に電位差が生じないので、薄膜トランジスタ Tr_{13} を介して有機 EL 素子 OEL 方向に発光駆動電流は流れず、当該*i*行の表示画素 E_M が非発光状態に設定される(非発光動作する)。

20

このような書込動作を含む非発光動作は、表示パネル110に配列された表示画素 E_M について、各行ごとにタイミングをずらして順次実行され、特に各行における書き込み動作は相互に時間的に重ならないように順次実行される。

【0090】

次いで、図8に示すように、発光動作期間 T_{em} (図中、ドットハッチングで表示)においては、図5に示したように、走査ドライバ120から非発光動作期間 T_{nem} が終了した*i*行の走査ライン S_L に対して、非選択レベル(ローレベル)の走査信号 V_{sel} を印加することにより、当該*i*行の各表示画素 E_M を非選択状態に設定する。また、データドライバ140から各データライン D_L への階調電流 I_{data} の供給が遮断される。

30

【0091】

そして、このタイミングに同期して、電源ドライバ130から当該*i*行の電源ライン V_L に対して、ハイレベルの電源電圧 $V_{sc}(=V_e)$ が印加されることにより、図7に示したように、*i*行の各表示画素 E_M において発光駆動用の薄膜トランジスタ Tr_{13} のドレイン-ソース間に電位差が生じるので、各表示画素 E_M (発光駆動用の薄膜トランジスタ Tr_{13} のゲート-ソース間)に充電された電圧成分に基づいて、表示データ(階調電流 I_{data})に応じた発光駆動電流 I_b が有機 EL 素子 OEL に供給されて、所定の輝度階調で発光動作が行われる。

このような発光動作は、表示パネル110に配列された表示画素 E_M について、上述した書込動作(又は、書込動作を含む非発光動作)が終了した行の表示画素 E_M ごとにタイミングをずらして順次実行される。

40

【0092】

すなわち、表示パネル110に2次元配列された複数の表示画素 E_M について、各行ごとに1フレーム期間 T_{fr} 中に所定の長さの非発光動作期間 T_{nem} が設定されるので、1フレーム期間 T_{fr} のうち、一定期間のみ表示データ(階調電流 I_{data})に応じた輝度階調で各表示画素 E_M が発光動作する擬似インパルス型の表示駆動制御を実現することができる。ここで、1フレーム期間 T_{fr} 中に設定される非発光動作期間 T_{nem} 、又は、発光動作期間 T_{em} の長さは、例えば、システムコントローラ150から走査ドライバ120、電源ドライバ130及びデータドライバ140にタイミング制御信号として供給される走査制御信号、電源制御信号及びデータ制御信号により任意に設定することができる。

50

【0093】

したがって、図8に示したタイミングチャートにおいて、1フレーム期間 T_{fr} における上記非発光動作（書込動作を含む）による非表示期間の比率（黒挿入率）を、例えば、50%に設定することにより、表示パネル110に表示される画像情報（表示画面）の半分を黒表示（非表示）することができるので、人間の視覚において、動画像をボケやにじみがなく鮮明に視認するために必要とされる概ね30%以上の黒挿入率を実現することができ、良好な表示画質で動画像を表示することができる。なお、1フレーム期間 T_{fr} における黒挿入率（非表示期間の比率）は、上述した50%に限定されるものではなく、上記30%以上の任意の数値であることが望ましいが、30%以下の数値であってもよい。

【0094】

また、この場合、従来技術に示した表示駆動方法（図17参照）と同様に、1フレーム期間 T_{fr} の全時間を用いて表示パネル110の全行（12行分）の表示画素 E_M に対して、順次書込動作を実行することができるので、図18に示した表示駆動方法のように、ランキングデータの書込動作及び黒表示動作を実行するために、各行における書込動作期間 T_{wrt} （従来技術における映像データ書込期間に相当する）が短縮されることがなく、各行の書込時間を十分に確保することができ、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。また、これにより、各種信号のタイミング制御に余裕を持たせることができるので、表示装置の誤動作の発生を抑制することができる。

【0095】

なお、本実施形態においては、説明の都合上、図8のタイミングチャートに示したように、1フレーム期間 T_{fr} 中に、書込動作期間を含む非発光動作（非表示動作）を実行した後、発光動作（表示動作）を実行する場合について説明したが、有機EL素子OELの発光動作（表示画素 E_M の表示動作）を伴わない書込動作を実行した後、所定の長さの発光動作を実行し、その後に、非発光動作を実行する場合であっても、実質的に制御動作は同等である。

【0096】

[第2の実施形態]

次に、本実施形態に係る表示装置及びその表示駆動方法の第2の実施形態について、図面を参照して説明する。

図9は、第2の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、データドライバ、電源ドライバ、バイアス制御ドライバ）の一例を示す要部構成図である。また、図10は、本実施形態に係る表示装置に適用される表示画素（発光駆動回路）の一例を示す回路構成図である。ここで、上述した第1の実施形態（図1～図3参照）と同等の構成については、同一又は同等の符号を付してその説明を簡略化する。

【0097】

上述した第1の実施形態においては、図3に示したように、各表示画素 E_M に設けられる発光駆動回路 $DC1$ として、単一のチャンネル型の複数の薄膜トランジスタからなる回路構成を示し、この場合、製造プロセスが簡易で素子特性（電子移動度）が均一なアモルファスシリコン薄膜トランジスタを適用することができることを説明したが、アモルファスシリコン薄膜トランジスタは、一般に駆動履歴によるしきい値電圧の変動（ V_{th} シフト）が発生しやすいということが知られている。

【0098】

そのため、発光駆動用のスイッチング素子（薄膜トランジスタ $Tr13$ ）として、アモルファスシリコン薄膜トランジスタを適用した場合、そのしきい値電圧の変動により、有機EL素子OELに供給される発光駆動電流 I_b の電流値が、表示データに対応しなくなって適切な輝度階調で発光動作（表示動作）することができなくなり、表示画質の劣化を招く可能性がある。

【0099】

そこで、本実施形態においては、上述した1フレーム期間 T_{fr} において、しきい値電圧

10

20

30

40

50

の変動をもたらす発光動作（表示動作）時以外の非発光動作期間（非表示動作期間）に、各表示画素 E M の発光駆動用のスイッチング素子（薄膜トランジスタ $T r 2 3$ ）のゲート - ソース間電圧（コンデンサ $C s$ の両端電位 $V c$ ）を $0 V$ （無電圧）又は負電圧（逆バイアス電圧）に設定して、当該スイッチング素子のしきい値電圧の変動を抑制するようにした構成を有している。

【0100】

図 9 に示すように、本実施形態に係る表示装置 100 B は、具体的には、上述した第 1 の実施形態と同様に、行、列方向に複数の表示画素 E M が 2 次元配列された表示パネル 110 と、該表示パネル 110 の各走査ライン S L に選択レベル（ハイレベル）の走査信号 $V s e l$ を順次印加して、行ごとの表示画素 E M を選択状態に設定する走査ドライバ（走査駆動部）120 と、各行の走査ライン S L に並行に配設された電源ライン V L に電源電圧 $V s c$ を順次印加する電源ドライバ（電源駆動部）130 と、表示データに応じた階調信号（階調電流 $I d a t a$ ）を、各データライン D L を介して表示画素 E M へ供給するデータドライバ（データ駆動部）140 と、表示パネル 110 における所定の画像表示動作を実行するための走査制御信号及び電源制御信号、データ制御信号を生成して出力するシステムコントローラ（駆動制御部）150 と、外部から供給される映像信号に基づいて、表示データ（輝度階調データ）を生成してデータドライバ 140 に供給する表示信号生成回路 160 と、を備え、さらに、各行の走査ライン S L に並行に配設されたバイアスライン B L を介して、各行の表示画素 E M に所定の電圧レベルを有するバイアス信号（設定信号） $V b s$ を印加するバイアス制御ドライバ（状態設定制御部）170 と、を備えた構成されている。

10

20

【0101】

バイアス制御ドライバ 170 は、システムコントローラ 150 から供給されるバイアス制御信号に基づいて、各行の表示画素 E M について、非発光動作期間 $T n e m$ 中の特定の期間のみ、バイアス信号 $V b s$ を当該行のバイアスライン B L に印加し、書込動作期間 $T w r t$ を除く非発光動作期間 $T n e m$ 中、各表示画素 E M（発光駆動回路 D C 2）に設けられた発光駆動用のスイッチング素子（薄膜トランジスタ $T r 1 3$ のゲート - ソース間に $0 V$ （無電圧）、又は、逆バイアス電圧を印加して）を無電界状態、又は、逆バイアス状態（特定のバイアス状態）に設定する。

【0102】

ここで、バイアス制御ドライバ 170 は、例えば、図 9 に示すように、上述した走査ドライバ 120 や電源ドライバ 130 と同様に、システムコントローラ 150 からバイアス制御信号として供給されるクロック信号 B C K 及びスタート信号 B S T に基づいて、各行のバイアスライン B L に対応するシフト信号を順次出力する周知のシフトレジスタ 171 と、シフト信号を所定の電圧レベルに変換して、バイアス制御信号として供給される出力制御信号 B O E に基づいて、各バイアスライン B L にバイアス信号 $V b s$ として出力する出力回路部 172 と、を備えた構成を有している。

30

【0103】

システムコントローラ 150 は、バイアス制御ドライバ 170 に対して、動作状態を制御するタイミング制御信号としてバイアス制御信号を生成して出力することにより、第 1 の実施形態に示した走査ドライバ 120 及び電源ドライバ 130、データドライバ 140 に加え、バイアス制御ドライバ 170 を所定のタイミングで動作させて、所定の電圧レベルを有する走査信号 $V s e l$ 及び電源電圧 $V s c$ 、表示データに応じた階調信号（階調電流 $I d a t a$ ）、バイアス信号 $V b s$ を生成して表示パネル 110 に出力させ、各表示画素 E M（発光駆動回路 D C 2）における駆動制御動作（非発光動作、逆バイアス設定動作、書込動作、発光動作）を連続的に実行させて、映像信号に基づく所定の画像情報を表示パネル 110 に表示させる制御（後述する表示装置の表示駆動制御）を行う。

40

【0104】

また、本実施形態に係る表示パネル 110 に配列される表示画素 E M は、例えば、図 10 に示すように、上述した第 1 の実施形態に示した構成（図 3 参照）と同様に、表示デー

50

タ応じた階調信号（階調電流 I_{data} ）を取り込み、発光駆動電流を生成する発光駆動回路 DC2 と、該発光駆動電流に基づいて、所定の輝度階調で発光動作する有機 EL 素子（発光素子）OEL と、を備え、特に、本実施形態に係る表示画素 EM に適用される発光駆動回路 DC2 は、具体的には、第 1 の実施形態に示した薄膜トランジスタ Tr11 ~ Tr13 及びコンデンサ Cs に加え、ゲート端子（制御端子）がバイアスライン BL に、ドレイン端子及びソース端子（導通路の一端、他端）が走査ライン SL 及び接点 N11 に各々接続された薄膜トランジスタ（バイアス制御手段、第 4 のスイッチ手段）Tr14 を備えた構成を有している。

ここで、薄膜トランジスタ Tr11 ~ Tr14 は、上述したように、製造技術が簡易で素子特性（電子移動度等）が均一なアモルファスシリコン薄膜トランジスタを適用して構成されている。

10

【0105】

次いで、本実施形態に係る表示パネルに適用される表示画素（図 10 参照）の駆動制御方法について説明する。

図 11 は、本実施形態に係る表示装置に適用される表示画素における駆動制御方法（逆バイアス設定動作、非発光動作、書込動作、発光動作）を示すタイミングチャートである。また、図 12 は、本実施形態に係る表示画素（発光駆動回路）における逆バイアス設定動作及び非発光動作を示す概念図であり、図 13 は、本実施形態に係る表示画素（発光駆動回路）における書込動作及び発光動作を示す概念図である。ここで、上述した第 1 の実施形態と同等の駆動制御動作については、その説明を簡略化する。

20

【0106】

本実施形態に係る表示画素 EM（発光駆動回路 DC2）における駆動制御動作は、図 11 に示すように、所定の 1 処理サイクル期間 T_{cyc} （例えば、1 フレーム期間 T_{fr} ）内に、表示画素 EM（発光駆動回路 DC2）への電源電圧 V_{sc} の供給を遮断（ローレベルの電源電圧 V_{sc} を印加）することにより、有機 EL 素子 OEL への発光駆動電流の供給を遮断して、発光動作させない非発光動作期間（非表示動作期間） T_{nem} と、当該非発光動作期間 T_{nem} 中に実行され、バイアスライン BL を介してバイアス信号 V_{bs} を印加することにより、発光駆動回路 DC2 に設けられた発光駆動用の薄膜トランジスタ Tr13 のゲート - ソース間（コンデンサ Cs）に保持された（残留する）電荷を放電して 0 V（無電圧）又は逆バイアス電圧が印加された無電界状態又は逆バイアス状態に設定する逆バイアス設定期間 T_{bs} と、当該非発光動作期間 T_{nem} 中に実行され、走査ライン SL に接続された表示画素 EM を選択状態に設定し、表示データに応じた電流値を有する階調電流 I_{data} を供給することにより、発光駆動回路 DC2 に設けられた発光駆動用の薄膜トランジスタ Tr13 のゲート - ソース間（コンデンサ Cs）に、当該表示データに応じた電圧成分を保持させる書込動作期間 T_{wrt} と、当該書込動作期間 T_{wrt} に薄膜トランジスタ Tr13 のゲート - ソース間に保持された電圧成分に基づいて、表示データに応じた電流値を有する発光駆動電流 I_b を有機 EL 素子 OEL に流して、所定の輝度階調で発光動作させる発光動作期間（表示動作期間） T_{em} と、を含むように設定されている（ $T_{cyc} = T_{em} + T_{nem} + T_{bs} + T_{wrt}$ ）。

30

【0107】

ここで、非発光動作期間 T_{nem} 中に設定される逆バイアス設定期間 T_{bs} 及び書込動作期間 T_{wrt} は、図 11 に示すように、各々、非発光動作期間 T_{nem} の開始時及び終了時に設定されるものであってもよいし、非発光動作期間の任意のタイミング（非発光動作期間の途中）で逆バイアス設定動作及び書込動作が実行されるように、逆バイアス設定期間 T_{bs} 及び書込動作期間 T_{wrt} が設定されるものであってもよい。

40

【0108】

（非発光動作期間）

まず、非発光動作期間 T_{nem} においては、図 11、図 12（a）に示すように、走査ドライバ 120 から走査ライン SL に対して、非選択レベルの走査信号 V_{sel} を印加して当該表示画素 EM を非選択状態に設定するとともに、電源ドライバ 130 から電源ライン V

50

L に対して、ローレベルの電源電圧 $V_{sc} (= V_s)$ が印加される。また、データドライバ 140 からはデータライン DL に対して階調電流 I_{data} は供給されない。

【0109】

これにより、発光駆動回路 DC2 に設けられた薄膜トランジスタ T_{r11} 及び T_{r12} がオフ状態に設定されるので、薄膜トランジスタ T_{r13} のゲート端子（接点 N11；コンデンサ Cs の一端側）と電源ライン VL との電氣的な接続が遮断されるとともに、薄膜トランジスタ T_{r13} のソース端子（接点 N12；コンデンサ Cs の他端側）とデータライン DL との電氣的な接続も遮断された状態に設定される。なお、非発光動作期間 T_{nem} において、後述する逆バイアス設定期間 T_{bs} 以外の期間においては、バイアス制御ドライバ 170 からバイアスライン BL に対して、ローレベルのバイアス信号 V_{bs} が印加され、薄膜トランジスタ T_{r14} はオフ状態に設定されることにより、薄膜トランジスタ T_{r13} のゲート端子（接点 N11；コンデンサ Cs の一端側）と走査ライン SL との電氣的な接続が遮断された状態に設定される。

10

【0110】

ここで、上述した第 1 の実施形態に示した非表示動作期間と同様に、各表示画素における駆動制御動作は、1 処理サイクル期間 T_{cyc} (1 フレーム期間 T_{fr}) を周期として繰り返し実行されるので、上記非発光動作期間 T_{nem} の開始時点における薄膜トランジスタの T_{r13} のゲート - ソース間（コンデンサ Cs の両端）には、一つ前の処理サイクル期間において表示データに基づいて書き込まれた電圧成分が保持された状態にあり、薄膜トランジスタ T_{r13} はオン状態にある。

20

【0111】

そのため、有機 EL 素子 OEL のアノード端子（接点 N12）には、電源ライン VL に印加されているローレベル（接地電位 GND 以下）の電源電圧 $V_{sc} (= V_s)$ が薄膜トランジスタ T_{r13} を介して印加されることになり、カソード端子の電位 V_{com} （接地電位 GND）に対して同等以下の電位に設定されるので、有機 EL 素子 OEL に逆バイアス電圧が印加されることになり、有機 EL 素子 OEL には発光駆動電流は流れず、発光動作は行われぬ（非発光動作）。

【0112】

（逆バイアス設定期間）

次いで、上記非発光動作期間 T_{nem} 中に設定される逆バイアス設定期間 T_{bs} においては、図 11、図 12 (b) に示すように、バイアス制御ドライバ 170 からバイアスライン BL に対して、ハイレベルのバイアス信号 V_{bs} が印加される。

30

【0113】

これにより、発光駆動回路 DC2 に設けられた薄膜トランジスタ T_{r14} がオン動作することにより、薄膜トランジスタ T_{r13} のゲート端子（接点 N11；コンデンサ Cs の一端側）には非選択レベル（ローレベル； V_{sn} ）に設定された走査信号 V_{sel} の電圧レベルが印加された状態に設定されるので、薄膜トランジスタ T_{r13} のゲート - ソース間（コンデンサ Cs の両端）には、上記非選択レベルの走査信号 V_{sel} に基づく電圧レベル（ $= V_{sn}$ ）と、接点 N12 の電位との差分が生じることになる。

【0114】

ここで、上述したように、非発光動作期間 T_{nem} の開始時点におけるコンデンサ Cs には、一つ前の処理サイクル期間において表示データに基づいて書き込まれた電圧成分が保持された状態にあり、薄膜トランジスタ T_{r13} はオン状態にあるので、図 11 に示すように、上記非発光動作期間 T_{nem} の開始時点で逆バイアス設定動作を実行する場合、接点 N12（コンデンサ Cs の他端）には、薄膜トランジスタ T_{r13} を介して電源ライン VL に印加されている電源電圧 $V_{sc} (= V_s)$ が印加されることになる。

40

【0115】

したがって、薄膜トランジスタ T_{r13} のゲート - ソース間（コンデンサ Cs の両端）には、非選択レベルの走査信号 $V_{sel} (= V_{sn})$ と、ローレベルの電源電圧 $V_{sc} (= V_s)$ との差分（ $V_{sn} - V_s$ ）が印加、保持されることになる（図 11、図 12 (b) 中、コ

50

ンデンサ C_s の両端電位 V_c 参照)。ここで、少なくとも非選択レベルの走査信号 V_{sel} ($= V_{sn}$) の電圧レベルを、ローレベルの電源電圧 V_{sc} ($= V_s$) に対して同等、もしくは、低く設定することにより、薄膜トランジスタ T_{r13} のゲート - ソース間に印加される電位差 (コンデンサ C_s の両端電圧 V_c) を、 $0V$ (無電界状態) 又は逆バイアス状態に設定することができる。

【0116】

なお、上記非発光動作期間 T_{nem} の開始時点で逆バイアス設定動作を実行した場合、薄膜トランジスタ T_{r13} のゲート - ソース間 (コンデンサ C_s の両端) には、上記逆バイアス電圧 ($V_{sn} - V_s$) が保持され、非発光動作期間 T_{nem} 中、継続して無電界状態又は逆バイアス状態が保持される。

10

【0117】

これにより、薄膜トランジスタ T_{r13} は確実にオフ動作するように制御されるので、有機 EL 素子 OEL のアノード端子 (接点 $N12$) に印加される電位はカソード端子の電位 V_{com} (接地電位 GND) に対して同等以下に設定されて、有機 EL 素子 OEL に逆バイアス電圧が印加されることになり、有機 EL 素子 OEL には発光駆動電流は流れず、発光動作は行われぬ (非発光動作)。

【0118】

(書込動作期間)

次いで、上記非発光動作期間 T_{nem} 中に設定される書込動作期間 T_{wrt} においては、図 11、図 13 (a) に示すように、走査ドライバ 120 から走査ライン SL に対して、選択レベル (ハイレベル) の走査信号 V_{sel} を印加して当該表示画素 EM を選択状態に設定するとともに、この選択タイミングに同期して、データドライバ 140 からデータライン DL に対して、表示データに応じた (負極性の) 電流値を有する階調電流 I_{data} を供給する。また、この書込動作期間 T_{wrt} においては、上記非発光動作期間 T_{nem} と同様に、電源ドライバ 130 から電源ライン VL に対して、ローレベルの電源電圧 V_{sc} ($= V_s$) が印加され、バイアス制御ドライバ 170 からバイアスライン BL に対して、ローレベルのバイアス信号 V_{bs} が印加される。

20

【0119】

これにより、発光駆動回路 $DC2$ に設けられた薄膜トランジスタ T_{r14} がオフ状態に設定されるので、薄膜トランジスタ T_{r13} のゲート端子 (接点 $N11$; コンデンサ C_s の一端側) と走査ライン SL との電気的な接続が遮断された状態に設定され、上述した第 1 の実施形態に示した書込動作期間と同様に、薄膜トランジスタ $T_{r11} \sim T_{r13}$ がオン動作して、電源ライン VL から薄膜トランジスタ T_{r13} 、接点 $N12$ 、薄膜トランジスタ T_{r12} 、データライン DL を介して、データドライバ 140 方向に、階調電流 I_{data} に対応した書込電流 I_a が流れる。

30

【0120】

したがって、薄膜トランジスタの T_{r13} のゲート - ソース間 (コンデンサ C_s の両端) には、書込電流 I_a により生じた電位差に対応する電荷が蓄積され、電圧成分 V_{data} として保持される (図 11 中、コンデンサ C_s の両端電位 V_c 参照)。また、このとき、有機 EL 素子 OEL には逆バイアス電圧が印加されることになり、発光駆動電流は流れず、発光動作は行われぬ (非発光動作)。

40

【0121】

(発光動作期間)

次いで、書込動作期間 T_{wrt} 、又は、該書込動作期間 T_{wrt} を含む非発光動作期間 T_{nem} 終了後の発光動作期間 T_{em} においては、図 11、図 13 (b) に示すように、上述した非発光動作期間 T_{nem} と同様に、走査ドライバ 120 から走査ライン SL に対して、ローレベルの走査信号 V_{sel} を印加して当該表示画素 EM を非選択状態に設定するとともに、この非選択タイミングに同期して、データドライバ 130 からの階調電流 I_{data} の供給が遮断されて、当該階調電流 I_{data} の引き込み動作が停止される。また、上記非発光動作期間 T_{nem} と同様に、バイアス制御ドライバ 170 からバイアスライン BL に対して、ローレ

50

ベルのバイアス信号 V_{bs} が印加される。一方、この発光動作期間 T_{em} においては、電源ドライバ 130 から電源ライン V_L に対して、ハイレベルの電源電圧 $V_{sc} (= V_e)$ が印加される。

【0122】

これにより、発光駆動回路 $DC2$ に設けられた薄膜トランジスタ $Tr11$ 、 $Tr12$ 、 $Tr14$ がオフ動作するので、上述した第1の実施形態に示した発光動作期間と同様に、コンデンサ C_s には、上述した書込動作期間 T_{wrt} において蓄積された電荷（電圧成分 V_{data} ）が保持されることになり、薄膜トランジスタ $Tr13$ はオン状態を維持する。また、電源ライン V_L にハイレベルの電源電圧 $V_{sc} (= V_e)$ が印加されることにより、有機 EL 素子 OEL のアノード端子（接点 $N12$ ）の電位はカソード端子の電位（接地電位）よりも高くなる。

10

【0123】

したがって、電源ライン V_L から薄膜トランジスタ $Tr13$ 、接点 $N12$ を介して、有機 EL 素子 OEL に順バイアス方向に所定の発光駆動電流 I_b （ I_a ）が流れ、発光動作期間 T_{em} 中、有機 EL 素子 OEL は表示データ（階調電流 I_{data} ）に応じた輝度階調で発光する動作を継続する。

【0124】

ここで、上述した回路構成を有する表示画素（発光駆動回路）及びその駆動制御方法によるしきい値電圧の変動抑制効果（ V_{th} シフト量抑制効果）について具体的に説明する。

図14は、本実施形態に係る表示画素において、発光駆動用のスイッチング素子（薄膜トランジスタ）を逆バイアス状態に設定した場合のしきい値電圧の変動量（ V_{th} シフト量）を示す実験結果である。ここでは、発光駆動用のスイッチング素子として適用される n チャネル型のアモルファスシリコン薄膜トランジスタについて、ゲート-ソース間に順バイアス電圧を印加して継続的にオン動作させた場合（図中、点線で示す）と、駆動動作期間の $1/5$ の期間だけ、逆バイアス電圧（例えば、 $-30V$ ）を印加して逆バイアス状態に設定した場合（図中、実線で示す）の、時間経過に対するしきい値電圧の変動量の変化傾向を測定した結果の一例を示す。

20

【0125】

図14に示すように、薄膜トランジスタに順バイアス電圧を継続的に印加した場合においては、図中、点線で示すように、時間の経過（横軸）にしたがって、しきい値電圧の変動量（ V_{th} シフト量）が顕著に増大する傾向を示す（250時間経過で2V程度）のに対して、薄膜トランジスタに一定期間、逆バイアス電圧を印加した場合においては、図中、実線で示すように、時間の経過（横軸）に対して、しきい値電圧の変動量が大幅に抑制される傾向を示す（250時間経過で0.6V程度）ことが判明した。

30

【0126】

このようなしきい値電圧の変動抑制効果（ V_{th} シフト量抑制効果）は、アモルファスシリコン薄膜トランジスタの素子構造において、駆動動作期間中に一定期間だけ逆バイアス状態を設定することによって、ゲート絶縁膜を構成する窒化膜中への電荷の導入が膜厚の比較的浅い領域において行われ、深い領域への導入が抑制されること、さらに、逆バイアス状態に設定されることにより、窒化膜にトラップされた電荷が放出されることによるものと考えられている。

40

【0127】

したがって、各表示画素 EM （発光駆動回路 $DC2$ ）に設けられる発光駆動用のスイッチング素子として、アモルファスシリコン薄膜トランジスタを適用した場合であっても、駆動履歴によるしきい値電圧の変動（ V_{th} シフト）を抑制することができるので、有機 EL 素子 OEL に対して表示データに対応した電流値を有する発光駆動電流 I_b を供給することができ、適切な輝度階調で発光動作（表示動作）することができ、表示画質を向上させることができる。

【0128】

< 表示装置の表示駆動方法 >

50

次に、本実施形態に係る表示装置における表示駆動方法（画像情報の表示動作）について説明する。

図15は、本実施形態に係る表示装置の表示駆動方法の一例を模式的に示したタイミングチャートである。ここで、上述した第1の実施形態と同等の制御方法については、その説明を簡略化する。また、図中の各行の斜線で示したハッチング部分は、各々、上述した表示データの逆バイアス設定期間を表している。

【0129】

本実施形態に係る表示装置100Bの表示駆動方法は、まず、表示パネル110に配列された各行ごとの表示画素EM（発光駆動回路DC2）に対して、表示画素EMを表示動作させない（有機EL素子OELを発光動作させない）非発光動作を実行し、当該非発光動作期間 T_{nem} 中の任意のタイミング（本実施形態では非発光動作期間 T_{nem} の開始と同時に）で、各表示画素EM（発光駆動回路DC2）に設けられた発光駆動用のスイッチング素子（薄膜トランジスタ T_{r13} ）に逆バイアス電圧を印加する逆バイアス設定動作を各行ごとに順次実行する。その後、当該非発光動作期間 T_{nem} 中の任意のタイミング（本実施形態では非発光動作期間 T_{nem} の終了間際）で、表示データに応じた階調電流 I_{data} を書き込む書込動作を各行ごとに順次実行し、その後、当該表示データ（階調電流）に応じた所定の輝度階調で順次発光動作させることにより、表示パネル110一画面分の画像情報が表示される。ここで、少なくとも各行における書込動作期間 T_{wrt} が相互に（時間的に）重ならないように動作タイミングが制御される。

【0130】

具体的には、まず、図15に示すように、1フレーム期間 T_{fr} 内の非発光動作期間 T_{nem} の開始タイミングに同期して設定される逆バイアス設定期間 T_{bs} （図中、斜線で表示）においては、図11に示したように、表示パネル110の特定の行（例えば、 i 行目； $i = 1, 2, \dots$ ）の走査ライン S_L に対して、非選択レベル（ローレベル）の走査信号 V_{sel} を印加することにより、当該 i 行の表示画素EMを非選択状態に設定する。

【0131】

そして、このタイミングに同期して、当該 i 行の電源ライン V_L に対して、ローレベルの電源電圧 V_{sc} （ $= V_s$ ）を印加するとともに、当該 i 行のバイアスライン B_L に対して、バイアス信号 V_{bs} を印加することにより、図12（b）に示したように、当該 i 行の各表示画素EMにおいて発光駆動用の薄膜トランジスタ T_{r13} のゲート-ソース間に逆バイアス電圧が印加される（逆バイアス設定動作）ので、当該薄膜トランジスタ T_{r13} はオフ動作して、有機EL素子OEL方向に発光駆動電流 I_b は流れず、当該 i 行の表示画素EMが非発光状態に設定される（非発光動作する）。

【0132】

また、逆バイアス設定期間 T_{bs} 終了後の非発光動作期間 T_{nem} （図中、白抜きで表示）においては、上述した逆バイアス設定動作により薄膜トランジスタ T_{r13} のゲート-ソース間に印加された逆バイアス電圧が保持されることにより、当該薄膜トランジスタ T_{r13} はオフ状態を保持して、有機EL素子OEL方向に発光駆動電流 I_b は流れず、当該 i 行の表示画素EMが非発光状態を継続する（非発光動作する）。

【0133】

次いで、図15に示すように、上記非発光動作期間 T_{nem} の終了タイミングに同期して設定される書込動作期間 T_{wrt} （図中、クロスメッシュで表示）においては、図11に示したように、 i 行の走査ライン S_L に対して、選択レベル（ハイレベル）の走査信号 V_{sel} を印加することにより、当該 i 行の表示画素EMを選択状態に設定する。また、当該 i 行の電源ライン V_L に対して、ローレベルの電源電圧 V_{sc} （ $= V_s$ ）が印加される。

【0134】

そして、この選択タイミングに同期して、当該 i 行の表示データに応じた電流値を有する階調電流 I_{data} を、各データライン D_L に供給することにより、図13（a）に示したように、当該 i 行の各表示画素EM（発光駆動回路DC）の薄膜トランジスタ T_{r13} のゲート-ソース端子間（コンデンサ C_s の両端）に、階調電流 I_{data} に応じた電圧成分が

保持（電荷が蓄積）される。

【0135】

このような書込動作を含む非発光動作は、表示パネル110に配列された表示画素EMについて、各行ごとにタイミングをずらして順次実行され、特に各行における書込動作は相互に時間的に重ならないように順次実行される。

次いで、図15に示すように、発光動作期間 T_{em} （図中、ドットハッチングで表示）においては、 i 行の各表示画素EMを非選択状態に設定するとともに、各データラインDLへの階調電流 I_{data} の供給が遮断される。

【0136】

そして、このタイミングに同期して、当該 i 行の電源ラインVLに対して、ハイレベルの電源電圧 V_{sc} （ $=V_e$ ）が印加されることにより、図13（b）に示したように、各表示画素EM（発光駆動用の薄膜トランジスタTr13のゲート-ソース間）に充電された電圧成分に基づいて、表示データ（階調電流 I_{data} ）に応じた発光駆動電流 I_b が薄膜トランジスタTr13を介して有機EL素子OELに供給されて、所定の輝度階調で発光動作が行われる。

このような発光動作は、表示パネル110に配列された表示画素EMについて、上述した書込動作（又は、書込動作を含む非発光動作）が終了した行の表示画素EMごとにタイミングをずらして順次実行される。

【0137】

すなわち、表示パネル110に2次元配列された複数の表示画素EMについて、各行ごとに1フレーム期間 T_{fr} 中に所定の長さの非発光動作期間 T_{nem} が設定されるので、1フレーム期間 T_{fr} のうち、一定期間のみ表示データ（階調電流 I_{data} ）に応じた輝度階調で各表示画素EMが発光動作する擬似インパルス型の表示駆動制御を実現することができる。これにより、動画像をボケやにじみがなく鮮明に表示することができる。

【0138】

また、この場合、従来技術に示した表示駆動方法（図17参照）と同様に、1フレーム期間 T_{fr} の全時間を用いて表示パネル110の全行（12行分）の表示画素EMに対して、順次書込動作を実行することができるので、各行における書込動作期間 T_{wrt} が短縮されることがなく、書込時間を十分に確保することができ、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。

【0139】

さらに、非発光動作期間 T_{nem} において、各表示画素EMに設けられた発光駆動用のスイッチング素子（薄膜トランジスタTr13）に逆バイアス電圧を印加して逆バイアス状態に設定することができるので、上記スイッチング素子としてアモルファスシリコン薄膜トランジスタを適用した場合であっても、しきい値電圧の変動（ V_{th} シフト）を大幅に抑制して、表示データに応じた適切な輝度階調で有機EL素子OELを発光動作させることができる。

【図面の簡単な説明】

【0140】

【図1】本発明に係る表示装置の第1の実施形態を示す概略ブロック図である。

【図2】第1の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、データドライバ、電源ドライバ）の一例を示す要部構成図である。

【図3】第1の実施形態に係る表示装置に適用される表示画素（発光駆動回路）の一例を示す回路構成図である。

【図4】第1の実施形態に係る表示装置に適用可能なデータドライバの一例を示す概略ブロック図である。

【図5】第1の実施形態に係る表示装置に適用される表示画素における駆動制御方法（非発光動作、書込動作、発光動作）を示すタイミングチャートである。

【図6】第1の実施形態に係る表示画素（発光駆動回路）における非発光動作及び書込動

10

20

30

40

50

作を示す概念図である。

【図 7】第 1 の実施形態に係る表示画素（発光駆動回路）における発光動作を示す概念図である。

【図 8】第 1 の実施形態に係る表示装置の表示駆動方法の一例を模式的に示したタイミングチャートである。

【図 9】第 2 の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、データドライバ、電源ドライバ、バイアス制御ドライバ）の一例を示す要部構成図である。

【図 10】第 2 の実施形態に係る表示装置に適用される表示画素（発光駆動回路）の一例を示す回路構成図である。

10

【図 11】第 2 の実施形態に係る表示装置に適用される表示画素における駆動制御方法（逆バイアス設定動作、非発光動作、書込動作、発光動作）を示すタイミングチャートである。

【図 12】第 2 の実施形態に係る表示画素（発光駆動回路）における逆バイアス設定動作及び非発光動作を示す概念図である。

【図 13】第 2 の実施形態に係る表示画素（発光駆動回路）における書込動作及び発光動作を示す概念図である。

【図 14】第 2 の実施形態に係る表示画素において、発光駆動用のスイッチング素子（薄膜トランジスタ）を逆バイアス状態に設定した場合のしきい値電圧の変動量（ V_{th} シフト量）を示す実験結果である。

20

【図 15】第 2 の実施形態に係る表示装置の表示駆動方法の一例を模式的に示したタイミングチャートである。

【図 16】従来技術におけるアクティブマトリクス型の表示装置の要部を示す概略構成図である。

【図 17】従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の一例（ホールド型）を模式的に示したタイミングチャートである。

【図 18】従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の他の例（擬似インパルス型）を模式的に示したタイミングチャートである。

【符号の説明】

【0141】

30

100A、100B 表示装置

110 表示パネル

120 走査ドライバ

130 電源ドライバ

140 データドライバ

150 システムコントローラ

160 表示信号生成回路

150 バイアス制御ドライバ

EM 表示画素

DC1、DC2 発光駆動回路

40

SL 走査ライン

VL 電源ライン

DL データライン

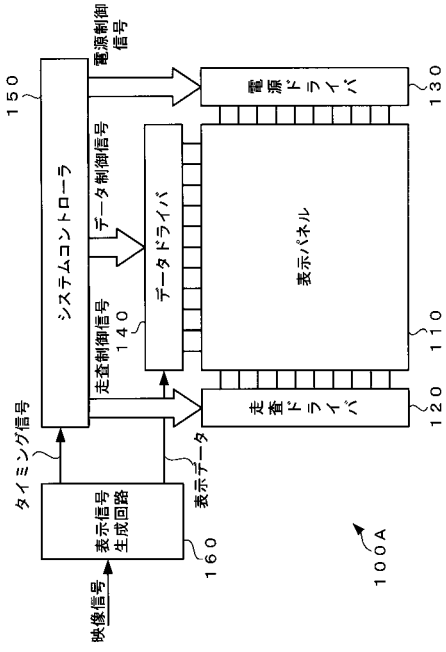
BL バイアスライン

Tr11~Tr14 薄膜トランジスタ

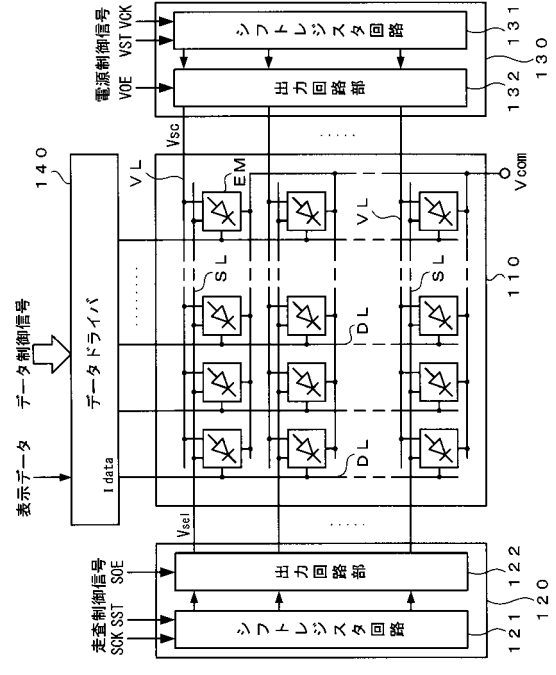
Cs コンデンサ

OEL 有機EL素子

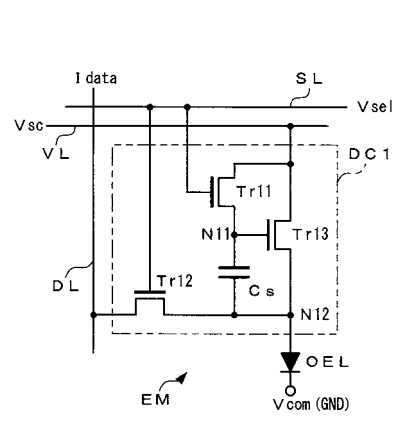
【図 1】



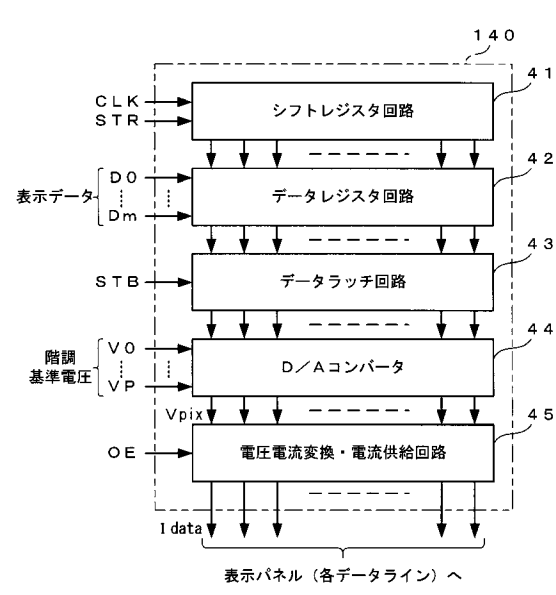
【図 2】



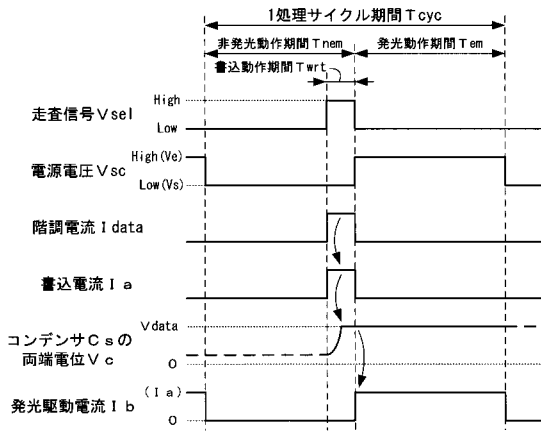
【図 3】



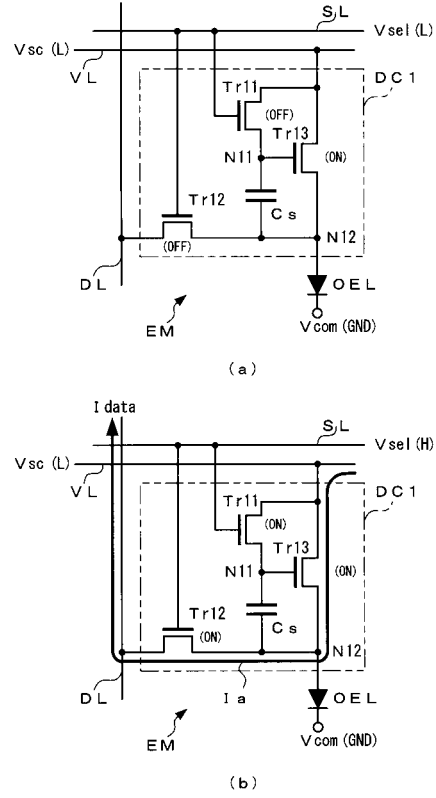
【図 4】



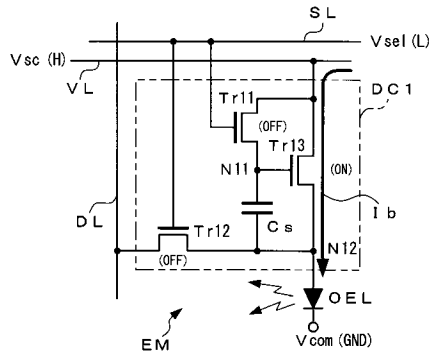
【 図 5 】



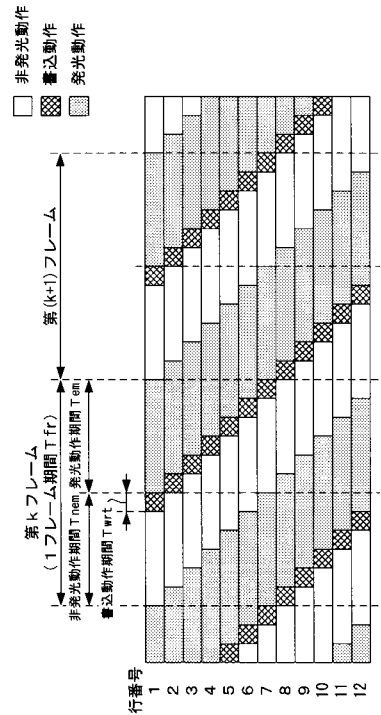
【 図 6 】



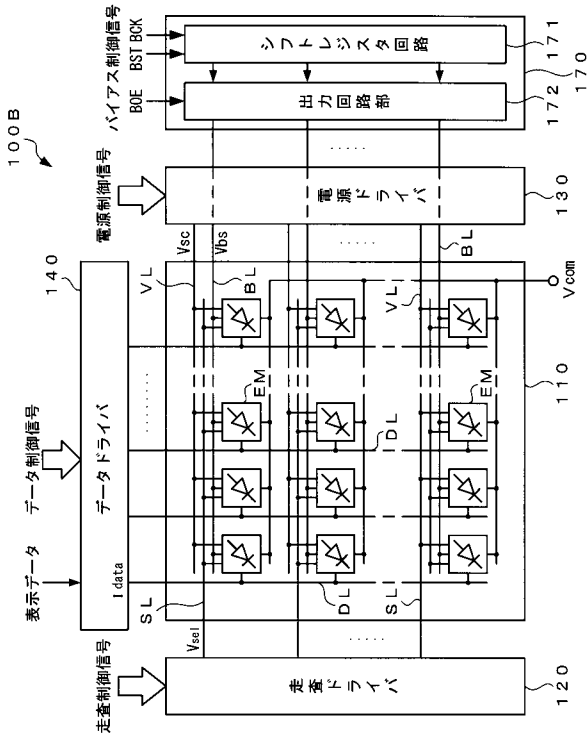
【 図 7 】



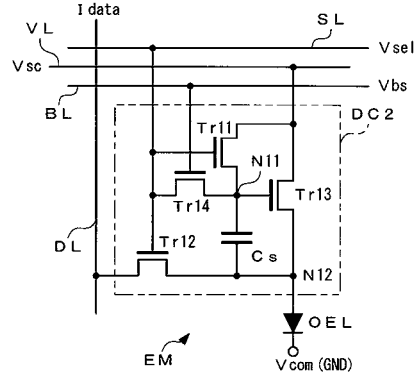
【 図 8 】



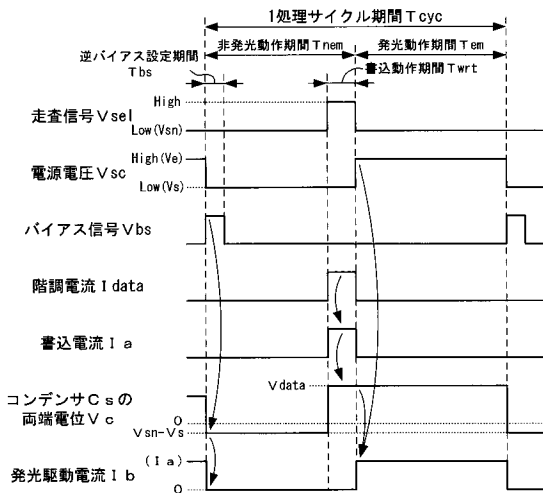
【 図 9 】



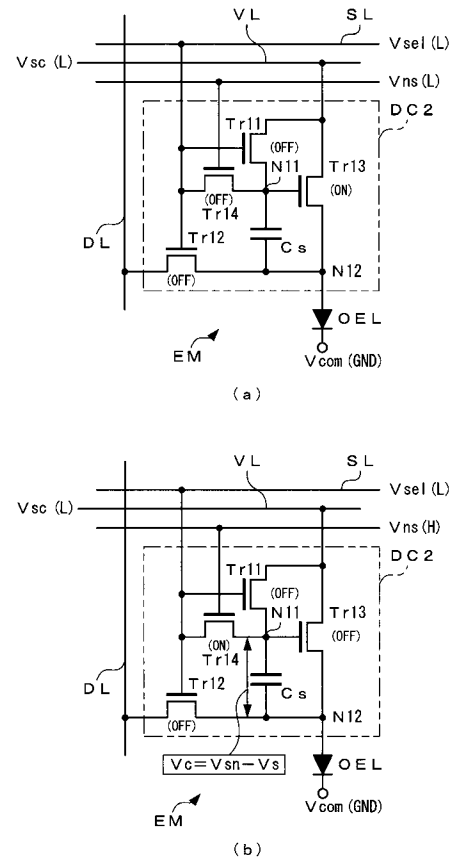
【 図 10 】



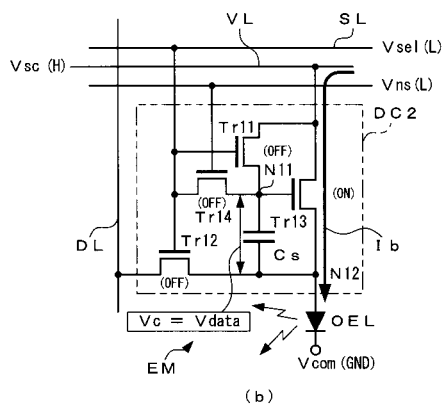
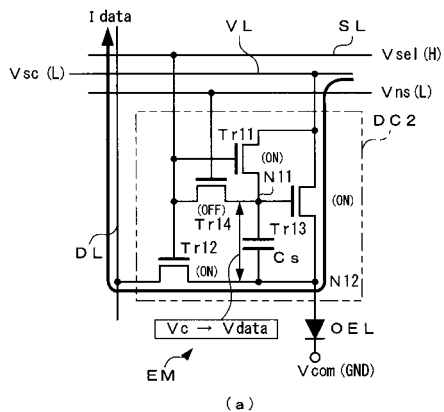
【 図 11 】



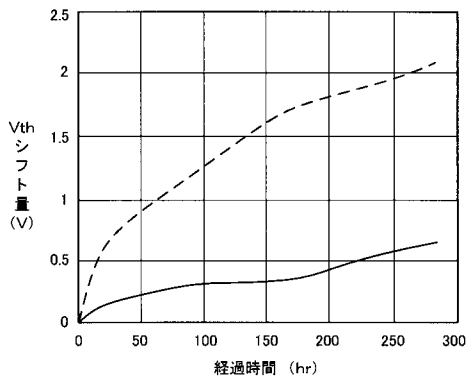
【 図 12 】



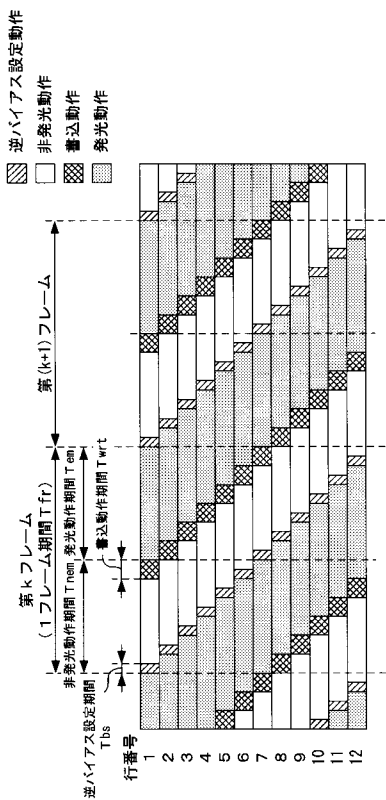
【 図 1 3 】



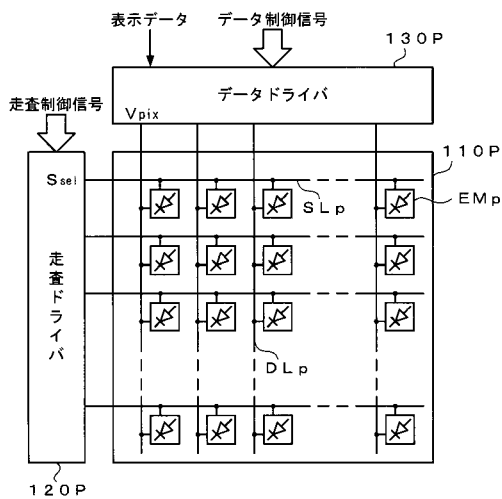
【 図 1 4 】



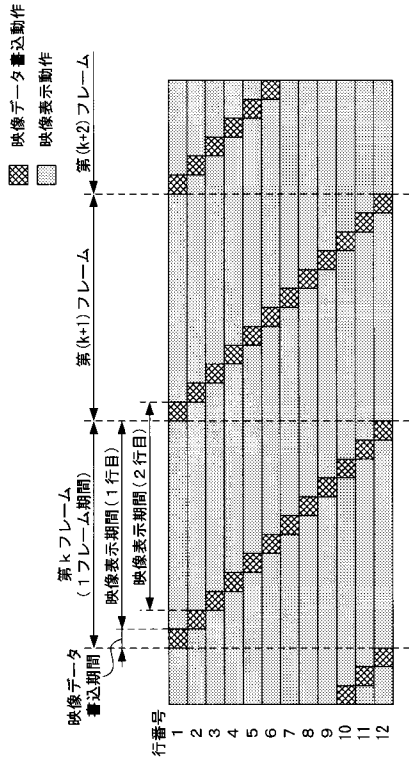
【 図 1 5 】



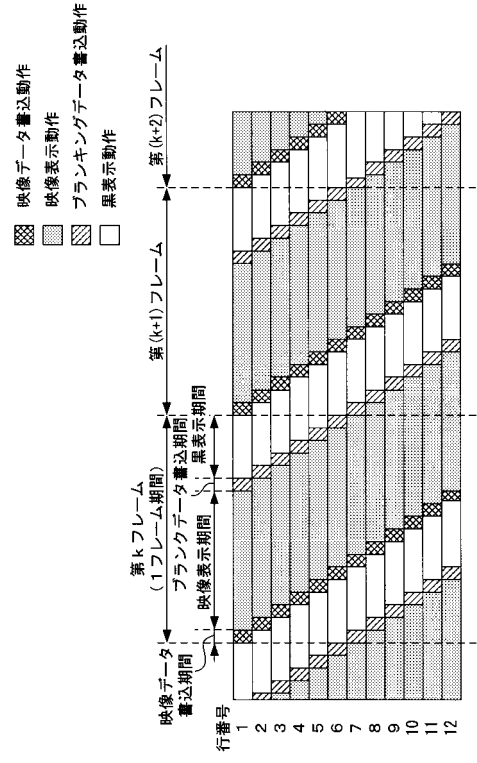
【 図 1 6 】



【 図 17 】



【 図 18 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/30	K
G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 1 1 J
G 0 9 G	3/36	
H 0 5 B	33/14	A

Fターム(参考) 5C080 AA06 BB05 DD02 DD05 DD06 DD08 DD09 DD29 EE19 EE29
FF03 FF11 HH09 JJ02 JJ03 JJ04 JJ05

专利名称(译)	显示装置及其显示驱动方法		
公开(公告)号	JP2006330138A	公开(公告)日	2006-12-07
申请号	JP2005150566	申请日	2005-05-24
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	尾崎 剛		
发明人	尾崎 剛		
IPC分类号	G09G3/30 G09G3/20 G09G3/36 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.612.D G09G3/20.621.A G09G3/20.623.D G09G3/20.641.D G09G3/20.624.B G09G3/30.K G09G3/20.641.R G09G3/20.621.F G09G3/20.611.J G09G3/36 H05B33/14.A G09G3/20.670.K G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C006/AA16 5C006/AF42 5C006/AF68 5C006/AF71 5C006/AF73 5C006/AF83 5C006/BB16 5C006/BB28 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BF03 5C006/BF04 5C006/BF42 5C006/BF43 5C006/FA12 5C006/FA23 5C006/FA26 5C006/FA29 5C006/FA33 5C006/FA37 5C080/AA06 5C080/BB05 5C080/DD02 5C080/DD05 5C080/DD06 5C080/DD08 5C080/DD09 5C080/DD29 5C080/EE19 5C080/EE29 5C080/FF03 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/EE03 3K107/EE04 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/BD08 5C380/BD10 5C380/BE03 5C380/CA04 5C380/CA08 5C380/CA13 5C380/CA26 5C380/CA34 5C380/CB01 5C380/CB14 5C380/CB20 5C380/CB26 5C380/CC13 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC63 5C380/CD013 5C380/CD014 5C380/CE19 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF48 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA35 5C380/DA42 5C380/DA47		
外部链接	Espacenet		

摘要(译)

解决的问题：在具有与有源矩阵驱动系统兼容的显示面板的显示装置中，为了以良好的显示质量显示运动图像而不会模糊或模糊，并且应对视频数据（显示数据）。能够以适当的灰度显示图像信息的显示装置及其显示驱动方法。非发光操作时段，其中在一个处理周期时段Tcyc内向显示像素EM施加低电平电源电压Vsc，以中断向有机EL元件OEL的发光驱动电流的供应，以防止发光操作。Tnem和写操作时段Twrt，其将显示像素EM设置为选择状态并保持与显示数据相对应的电压分量，以及在写操作时段Twrt中保持的电压分量 并且，使发光驱动电流流过有机EL元件OEL而进行发光动作的发光动作期间Tem。 [选择图]图5

