

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-347275

(P2005-347275A)

(43) 公開日 平成17年12月15日(2005.12.15)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
H05B 33/22	H05B 33/22	3K007
H05B 33/10	H05B 33/10	
H05B 33/12	H05B 33/12	B
H05B 33/14	H05B 33/14	A

審査請求 有 請求項の数 30 O L (全 22 頁)

(21) 出願番号	特願2005-165971 (P2005-165971)	(71) 出願人	590002817
(22) 出願日	平成17年6月6日(2005.6.6)		三星エスディアイ株式会社
(31) 優先権主張番号	2004-041066		大韓民国京畿道水原市靈通区▲しん▼洞5
(32) 優先日	平成16年6月4日(2004.6.4)		75番地
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100089037
(31) 優先権主張番号	2004-049709		弁理士 渡邊 隆
(32) 優先日	平成16年6月29日(2004.6.29)	(74) 代理人	100064908
(33) 優先権主張国	韓国 (KR)		弁理士 志賀 正武
		(74) 代理人	100108453
			弁理士 村山 靖彦
		(72) 発明者	鄭 倉龍
			大韓民国京畿道水原市靈通区新洞575番
			地 三星エスディアイ株式會社内

最終頁に続く

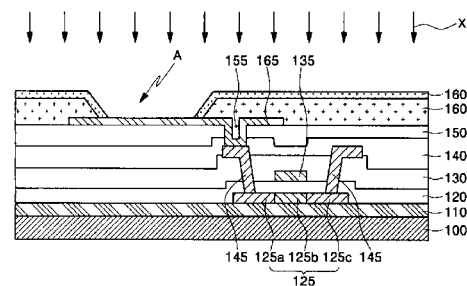
(54) 【発明の名称】 エレクトロルミネッセンスディスプレイ装置及びその製造方法

(57) 【要約】 (修正有)

【課題】有機EL装置において、画素定義膜からのアウトガス量を減少させて、有機膜の劣化を防止する。

【解決手段】画素定義膜からのアウトガス量を減少させて、前記アウトガスによる発光部の劣化を防ぐことができるように前記画素定義膜上に少なくとも一つのバリア層を形成して、またレーザ熱転写法を用いた後工程をし易いようにするために厚さが十分薄い画素定義膜を備えるエレクトロルミネッセンスディスプレイ装置のために、基板と、前記基板上に備えられた複数の画素電極と、前記画素電極上に位置しながら前記各画素電極の所定部分を露出する開口部を備える画素定義膜と、前記画素定義膜の上部及び/または内部に位置する少なくとも一つのバリア層とを備えることを特徴とするエレクトロルミネッセンス素子及びその製造方法を提供する。

【選択図】図3B



## 【特許請求の範囲】

## 【請求項 1】

基板と、  
前記基板上に備えられた複数の画素電極と、  
前記画素電極上に位置し、前記各画素電極の所定部分を露出する開口部を備える画素定義膜と、  
前記画素定義膜の上部及び／または内部に位置する少なくとも一つのバリア層と  
を備えることを特徴とするエレクトロルミネッセンスディスプレイ装置。

## 【請求項 2】

前記画素定義膜の厚さは、1000 ないし5000 であることを特徴とする請求項 10  
1 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 3】

前記バリア層は、前記画素定義膜の厚さに対して10%以下で形成することを特徴とする請求項 1 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 4】

前記バリア層は、イオンまたは不活性気体によって硬化されて形成されたことを特徴とする請求項 1 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 5】

前記イオンは、B、P 及びAs からなる一群から選択された一つであることを特徴とする請求項 4 に記載のエレクトロルミネッセンスディスプレイ装置。 20

## 【請求項 6】

前記不活性気体は、Ar、He、Xe、H<sub>2</sub> 及びNe からなる一群から選択された一つであることを特徴とする請求項 4 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 7】

前記各画素定義膜の上に形成されたバリア層は、その端部が互いに接していることを特徴とする請求項 1 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 8】

基板と、  
前記基板上に備えられた複数の画素電極と、  
前記画素電極上に位置し、前記各画素電極の所定部分を露出する開口部を備える少なくとも一つ以上の画素定義膜と、  
前記各画素定義膜の上部及び／または内部に少なくとも一つのバリア層と  
を備えることを特徴とするエレクトロルミネッセンスディスプレイ装置。 30

## 【請求項 9】

前記各画素定義膜の厚さは、1000 ないし5000 であることを特徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 10】

前記バリア層は、前記各画素定義膜の厚さに対して10%以下で形成することを特徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 11】

前記バリア層は、イオンまたは不活性気体によって硬化されて形成されたことを特徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。 40

## 【請求項 12】

前記イオンは、B、P 及びAs からなる一群から選択された一つであることを特徴とする請求項 11 に記載のエレクトロルミネッセンスディスプレイ装置。

## 【請求項 13】

前記不活性気体はAr、He、Xe、H<sub>2</sub> 及びNe からなる一群から選択された一つであることを特徴とする請求項 11 に記載のエレクトロルミネッセンスディスプレイ装置

## 【請求項 14】

前記各画素定義膜の上に形成されたバリア層は、その端部が互いに接していることを特 50

徴とする請求項 8 に記載のエレクトロルミネッセンスディスプレイ装置。

【請求項 15】

基板上にパターンされた画素電極を備える段階と、  
前記画素電極を含む基板の全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、  
前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と、  
前記露出された画素電極上に発光層を形成する段階と、  
前記発光層上に対向電極を形成する段階と  
を含むことを特徴とするエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 16】

前記不純物は、イオンや不活性気体であることを特徴とする請求項 15 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 17】

前記イオンは、B、P 及び As の中の一つであることを特徴とする請求項 16 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 18】

前記イオンは、前記画素定義膜の上部に  $75\text{ KeV}$  ないし  $86\text{ KeV}$  の加速エネルギーで  $10^{14}$  ないし  $10^{15}\text{ ions/cm}^2$  のドーズ量でドーピングされることを特徴とする請求項 16 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 19】

前記不活性気体は、Ar、He、Xe、 $\text{H}_2$  及び Ne からなる一群から選択された一つであることを特徴とする請求項 16 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 20】

前記不活性気体は、前記画素定義膜の上部に  $100\text{ W}$  の電力で  $50\text{ sccm}$  以上のガスを  $10\text{ mtorr}$  ないし  $400\text{ mtorr}$  の真空内で加速することを特徴とする請求項 16 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 21】

前記バリア層は、前記画素定義膜の厚さに対して  $10\%$  以下で形成することを特徴とする請求項 15 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 22】

前記画素定義膜の材料の表面にバリア層を形成する段階と前記露出された画素電極上に発光層を形成する段階との間には、

前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と  
が順次に少なくとも 1 回以上さらに含まれることを特徴とする請求項 15 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 23】

前記各バリア層は、互いに接しないように形成することを特徴とする請求項 22 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 24】

前記各バリア層の端部が互いに接するように形成することを特徴とする請求項 22 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 25】

基板上にパターンされた画素電極を備える段階と、  
前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、  
前記画素定義膜の一部を熱硬化してバリア層を形成する段階と、  
前記露出された画素電極上に発光層を形成する段階と、

10

20

30

40

50

前記発光層上に対向電極を形成する段階と

を含むことを特徴とするエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 26】

前記バリア層は、前記画素定義膜の厚さが 50% に縮まるまで塑性されて形成されることを特徴とする請求項 25 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 27】

前記製造方法は、前記画素定義膜の材料の表面にバリア層を形成する段階と、前記露出された画素電極の上部に発光層を形成する段階との間には、

前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、

前記画素定義膜の一部を熱硬化してバリア層を形成する段階と

が順次に少なくとも 1 回以上さらに含まれることを特徴とする請求項 26 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 28】

前記各画素定義膜は、2000 の厚さで形成することを特徴とする請求項 27 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 29】

前記各バリア層は、互いに接しないように形成することを特徴とする請求項 27 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【請求項 30】

前記各バリア層の端部が互いに接するように形成することを特徴とする請求項 27 に記載のエレクトロルミネッセンスディスプレイ装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エレクトロルミネッセンスディスプレイ装置及びその製造方法に関するもので、さらに詳しくは画素定義膜からのアウトガス量を減少させ、前記アウトガスによる発光部の劣化が防止できるように少なくとも一つ以上のバリア層を有する画素定義膜を備えるエレクトロルミネッセンスディスプレイ装置及びその製造方法 (Electroluminescence display device and method of manufacturing the same) に関する。

【背景技術】

【0002】

高度の情報化時代に伴い、迅速且つ正確な情報を手に入れようとする要求が多くなるにつれて、軽量で薄く携帯し易いものと情報処理速度が早いディスプレイ装置に関する開発が急速に進められている。既存の CRT は、重量、体積、及び消費電力が大きく、LCD は工程の複雑性、狭い視野角、コントラスト、及び大面積化について技術的な限界がある。

【0003】

一方、有機電界発光素子は、有機発光層を含む有機膜に電圧を印加させることで、電子と正孔が有機発光層内で再結合して光を発生する自己発光型として LCD のようなバックライトが要らないため軽量薄型が可能であるだけでなく工程を単純化させることができ、応答速度も CRT と同様なレベルであり、消費電力面からも有利である。これによって、有機電界発光素子が次世代ディスプレイとして急上昇している。

【0004】

図 1 は、一般の有機電界発光素子を示す平面図で、前記有機電界発光素子の赤色 (R)、緑色 (G) 及び青色 (B) の単位画素で構成された一つの画素に限定された図である。

図 1 を参照すると、一方向に配列されたスキャンライン 1、前記スキャンライン 1 と互いに絶縁されて交差するデータライン 2 及び前記スキャンライン 1 と互いに絶縁されて交

10

20

30

40

50

差し、前記データライン 2 に平行に共通電源電圧ライン 3 が位置する。前記スキャンライン 1、前記データライン 2 及び共通電源電圧ライン 3 によって複数の単位画素、例えば、赤色 ( R )、緑色 ( G ) 及び青色 ( B ) の単位画素で定義される。

【 0 0 0 5 】

前記各単位画素は、スイッチング薄膜トランジスタ 5、駆動薄膜トランジスタ 6、キャパシタ 7 及び有機発光素子 9 を備える。

前記各単位画素は、前記スキャンライン 1 に印加された信号によって前記データライン 2 に印加されたデータ信号を、例えばデータ電圧と前記共通電源ライン 3 に印加された電圧差による電荷を蓄積するキャパシタ 7 及び前記キャパシタ 7 に蓄積された電荷による信号を前記スイッチング薄膜トランジスタ 5 によって駆動薄膜トランジスタ 6 に入力する。続いて、データ信号を入力された前記駆動薄膜トランジスタ 6 は、画素電極 8、対向電極、及び二つの電極との間に有機発光層を備えた前記有機発光素子 9 に電氣的信号を送って光を放出する。

10

【 0 0 0 6 】

図 2 は、前記図 1 の切断線 I - I に沿って示された有機電界発光素子における有機発光素子の断面図である。

図 2 を参照すると、赤色 ( R )、緑色 ( G ) 及び青色 ( B ) の単位画素領域を有する基板を供給する。

基板 10 の上に画素電極 8 を形成した後、発光層が形成される画素領域を定義するために基板全面にかけて前記画素電極 8 の上部に画素定義膜 12 を形成する。

20

【 0 0 0 7 】

ここで、前記画素定義膜 12 は通常的に感光性物質からなり、フォトリソグラフィ工程で前記画素電極 8 の一部を露出させる開口部 11 を形成する。

以後、開口部 11 が形成された画素定義膜 12 の硬化のために 230 ないし 280 でバーク工程を通すことになる。

【 0 0 0 8 】

続いて、前記基板全面にかけて前記開口部 11 上に少なくとも有機発光層を含む有機膜 13 を形成し、その上部に対向電極 14 を形成した後に封止することで、有機電界発光素子を製造する。

前記有機膜 13 は有機発光層の外の正孔注入層、正孔輸送層、正孔抑制層、電子輸送層及び電子注入層の中から一つないしすべてを積層して多層の有機膜に形成することができる。

30

【 0 0 0 9 】

しかしながら、前記画素定義膜 12 は短期的、または長期的な化学的分解によってアウトガスが生成される。このようなアウトガスが有機発光素子に投入されて、前記有機発光素子を構成する有機膜を劣化させて画素縮小現象 ( pixel shrinkage ) を発生したり、素子の寿命を低下させる。また、前記画素定義膜 12 は、高温で発生することもある作用基によって、有機膜層の有機分子が発光機能のない構造に変性され、輝度及び色相を大きく変化させることもある。

【 0 0 1 0 】

したがって、前述のような影響の少ない無機膜を有して画素定義膜として用いられることもあるが、工程上厳しい問題もある。

40

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

本発明は、前述のような問題点と共に、全般的な問題点を解決するためのもので、画素定義膜からのアウトガス量を減少させて前記アウトガスによる有機膜の劣化を防止することができるように、前記画素定義膜上に少なくとも一つ以上のバリア層を形成するエレクトロルミネッセンスディスプレイ装置及びその製造方法を提供することを目的とする。

【 課題を解決するための手段 】

50

## 【 0 0 1 2 】

前述のような目的、及びその他の目的を果たすために本発明は、基板と、前記基板上に備えられた複数の画素電極と、前記画素電極上に位置し前記各画素電極の所定部分を露出する開口部を備える画素定義膜と、前記画素定義膜の上部及び／または内部に位置する少なくとも一つのバリア層とを備えることを特徴とするエレクトロルミネッセンスディスプレイ装置を提供する。

## 【 0 0 1 3 】

本発明は、また前述のような目的を果たすために、基板と、前記基板上に備えられた複数の画素電極と、前記画素電極上に位置し、前記各画素電極の所定部分を露出する開口部を備える少なくとも一つ以上の画素定義膜と、前記各画素定義膜の上部及び／または内部に少なくとも一つのバリア層とを備えることを特徴とするエレクトロルミネッセンスディスプレイ装置を提供する。

10

## 【 0 0 1 4 】

本発明は、また前述のような目的を果たすため、エレクトロルミネッセンスディスプレイ装置の製造方法は基板上にパターンされた画素電極を備える段階と、前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、前記画素定義膜の上部に不純物を注入してバリア層を形成する段階と、前記露出された画素電極上に発光層を形成する段階と前記発光層上に対向電極を形成する段階とを含む。

## 【 0 0 1 5 】

本発明は、また前述のような目的を果たすため、エレクトロルミネッセンスディスプレイ装置の製造方法は基板上にパターンされた画素電極を備える段階と、前記画素電極を含む基板全面に形成し、前記画素電極の所定部分を露出する開口部を備える画素定義膜を形成する段階と、前記画素定義膜の一部を熱硬化してバリア層を形成する段階と、前記露出された画素電極上に発光層を形成する段階と、前記発光層上に対向電極を形成する段階とを含む。

20

## 【 発明の効果 】

## 【 0 0 1 6 】

本発明のエレクトロルミネッセンスディスプレイ装置及びその製造方法によれば、次のような効果を得ることができる。

30

一番目として、画素定義膜内にアウトガスを誘発させない、少なくとも一つ以上のバリア層が備えられることで、画素定義膜からのアウトガス量を減少させることができる。

二番目として、画素定義膜内に少なくとも一つ以上のバリア層を備えることで、前記画素定義膜で発生したアウトガスが前記画素定義膜から排出することを防止し、前記アウトガスが発光層などの表示部に影響を及ぼして表示部を劣化させるのを防ぐことができる。

## 【 0 0 1 7 】

三番目として、画素定義膜内に少なくとも一つ以上のバリア層を備えることで、前記画素定義膜から発生したアウトガスが前記画素定義膜から排出されるパスの長さを伸ばすことで、アウトガスの放出量を減少させることができる。

四番目として、画素定義膜の厚さが 5 0 0 0 以下になるように形成することで、前記画素定義膜を形成した後、表示部を構成する発光部などを形成する段階で熱転写法を用いることができる。

40

## 【 発明を実施するための最良の形態 】

## 【 0 0 1 8 】

以下、添付された図面を参照して、本発明の好ましい実施形態を詳しく説明する。

図 3 A ないし図 3 D は本発明の一実施形態によるエレクトロルミネッセンスディスプレイ装置及びその製造方法を説明するための断面図である。

## 【 0 0 1 9 】

図 3 A を参考して説明すると、まず基板 1 0 0 が供給される。前記基板 1 0 0 上にバッファ層 1 1 0 を形成するのが好ましい。前記バッファ層 1 1 0 は前記基板 1 0 0 から流出

50

される不純物を止める役目をする。この場合、前記バッファ層 110 シリコン酸化膜、シリコン窒化膜、及びシリコン酸化膜 / シリコン窒化膜の積層膜からなる一群から選択された一つで形成することができる。

【0020】

前記のバッファ層 110 上に非晶質のシリコン膜を塗布した後、結晶化させた後にパターンニングしてポリシリコン膜 125 を形成する。

前記ポリシリコン膜 125 上部に基板全面にかけてゲート絶縁膜 120 を形成した後、前記ゲート絶縁膜 120 上に所定の部分、すなわちチャンネル領域 125b が形成される部分と対向する部分にゲート電極 135 を蒸着する。

【0021】

その後、前記ポリシリコン膜 125 にイオンドーピング処理をすることによってドレイン領域 125a、ソース領域 125c、及びチャンネル領域 125b で構成された半導体層 125 を形成する。

前記のゲート電極 135 の上部にゲート絶縁膜 120 の全面にかけて層間絶縁膜 130 を形成し、ゲート絶縁膜 120 と層間絶縁膜 130 をエッチングしてドレイン領域 125a とソース領域 125c の所定部分が露出されるコンタクトホールを形成する。

【0022】

前記コンタクトホールを介して層間絶縁膜 130 上にソース / ドレイン領域 125c、125a とそれぞれ接続されるソース / ドレイン電極 145 を形成する。

前記層間絶縁膜 130 上の全面にかけてソース / ドレイン電極 145 を覆うパッシベーション絶縁膜 140 を形成する。ここで、前記パッシベーション絶縁膜 140 は  $\text{SiO}_2$ 、 $\text{SiN}_x$  及び  $\text{SiO}_2 / \text{SiN}_x$  積層膜の中から一つを選択することが好ましい。

【0023】

前記パッシベーション絶縁膜 140 上に薄膜トランジスタによる段差を平坦化するための平坦化膜 150 を含むことがもっとも好ましい。ここで、前記平坦化膜 150 は後続工程で有機膜が薄く形成されることによって薄膜トランジスタの段差によって発生する乱反射を防ぐことができる。

前記平坦化膜 150 はポリアミド樹脂、ポリイミド樹脂、アクリル樹脂、及びシリコン系樹脂からなる一群から選択された一つの物質で形成することができる。

【0024】

続いて、前記平坦化膜 150 上にソース / ドレイン電極 145 の中から一つを露出させるビアホール 155 を形成し、前記ビアホール 155 によって露出されたソース / ドレイン電極 145 上に平坦化膜 150 の全面にかけて接する画素電極 165 を形成する。

【0025】

ここで、前記画素電極 165 がアノードの場合、仕事関数が高い金属として  $\text{ITO}$  や  $\text{IZO}$  からなる透明電極や、 $\text{Pt}$ 、 $\text{Au}$ 、 $\text{Ir}$ 、 $\text{Cr}$ 、 $\text{Mg}$ 、 $\text{Ag}$ 、 $\text{Ni}$ 、 $\text{Al}$ 、及びこれらの合金からなる一群から選択された反射電極でもある。

また、前記画素電極 165 がカソードの場合、仕事関数が低い金属として  $\text{Mg}$ 、 $\text{Ca}$ 、 $\text{Al}$ 、 $\text{Ag}$ 、 $\text{Ba}$ 、及びこれらの合金からなる一群から選択し、薄厚さを有する透明電極であるか、または厚い反射電極でもある。

前記画素電極 165 が形成された基板全面に屈曲された画素電極を十分に覆うことができる画素定義膜 160 を形成する。

【0026】

ここで、前記画素定義膜 160 は、スピンコーティングやディップコーティング方式を用いて形成することができる。この場合、前記画素定義膜 160 はレーザ熱転写法によって後述する有機膜を形成することを考慮して 1000 ないし 5000 の厚さを有するように形成することが好ましい。

【0027】

前記画素定義膜 160 は有機膜として、ポリスチレン、ポリメチルメタアクリレート、ポリアクリロニトリル、ポリアミド、ポリイミド、ポリアリールエーテル、ヘテロサイク

10

20

30

40

50

リックポリマー、パリレン、フッ素高分子、エポキシ樹脂、ベンゾサイクルロブテン系樹脂、シロキサン系樹脂及びシーラン樹脂からなる一群から選択される一種の物質で形成される。

【0028】

以後、図3Bのように前記画素電極165の上部に形成された画素定義膜160を通常のフォトリソグラフィ工程を介してパターニングして画素電極の所定部分を露出させる開口部Aを形成する。

前記画素定義膜160を230ないし260の温度でベーク工程を経て硬化させ、内部に残存するアウトガスを取除こうとしたが、完全にアウトガスを取除くことができて有機発光素子に悪影響を及ぼすこともある。

10

【0029】

前記画素定義膜の上部に前記アウトガスから有機エレクトロルミネッセンス素子を保護するためにバリア層を形成することが好ましい。

前記バリア層は前記画素定義膜160の上部に不純物(X)を注入する工程を経て画素定義膜の表面を再び硬化させることで形成することができる。

【0030】

ここで、前記不純物(X)がB、P及びAsからなるイオンの中の一つでもある。

一方、前記不純物(X)はAr、He、Xe、H<sub>2</sub>及びNeからなる不活性気体の中の一つでもある。

【0031】

20

ここで、前記バリア層160を厚く形成するほどアウトガスが有機膜層に放出されることを防止することができるが、バリア層を厚く形成するためには、高エネルギーを用いたり不純物濃度を増加させることで可能である。しかしながら、このような工程は高価の装備を必要としたり持続的な投資を行わなければならないので生産性の低下及び生産単価が増加する。したがって、不純物ドーピングの後に形成されたバリア層の厚さは画素定義膜の厚さの10%以下に形成するのが好ましい。

【0032】

続いて、図3Cのように前記画素電極165及び画素定義膜160上に少なくとも発光層170を形成する。

この際、有機電界発光素子の場合、前記発光層は低分子有機膜または高分子有機膜で形成することができる。

30

【0033】

低分子有機膜を用いる場合、前記発光部170はホール注入層(HIL: hole injection layer)、ホール輸送層(HTL: hole transport layer)、発光層(EML: emission layer)、電子輸送層(ETL: electron transport layer)及び電子注入層(EIL: electron injection layer)などが単一、あるいは複合の構造として積層されて形成されることができ、使用可能な有機材料も銅フタロシアン(CuPc: copper phthalocyanine)、N、N-ジ(ナフタリン-1-イル)-N、N-ジフェニル-ベンジデン(N、N-Dinaphthalene-1-yl)-N、N-diphenyl-benzidine:NPB)、トリス-8-ヒドロキシキノリンアルミニウム(tris-8-hydroxyquinoline aluminum:Alq3)を含めて多様に適用できるが、前記画素電極及び対向電極に電荷を供給するとホール(hole)と電子とが結合することによって励起子(exciton)が生成され、この励起子が励起状態から基底状態に変化することによって前記発光層が発光する。

40

【0034】

もちろん、前記発光層の構造は、必ず上に限定されるのではなく、必要によって多様な層として構成することもできる。

高分子有機膜を用いる場合には、前記発光層170は大体がホール輸送層(HTL)及

50



び発光層 (EML) に備えられることができる。前記高分子ホール輸送層はポリエチレンジヒドロキシチオフェン (PEDOT: poly - (2, 4) - ethylene - dihydroxy thiophene) や、ポリアニリン (PANI: polyaniline) を用いてインクジェットプリンティングやスピンコーティング方法によって形成することができる。前記高分子有機発光層は PPV、Soluble PPV s、Cyanop-PPV、ポリフルオレン (Polyfluorene) で備えられることができる。もちろん、このような高分子有機層の場合にも前記有機膜の構造は必ず上に限定されるのではなく、必要によって多様な層として構成することができる。

#### 【0035】

前記発光層は、蒸着工程、インクジェットプリンティングやスピンコーティング、またはレーザ熱転写法などの通常の方法でカラーパターンを形成することができる。 10

この場合、無機エレクトロルミネッセンス素子の場合、前記発光層は前述した有機膜の代わりに無機膜で備えられて、これは発光層及び前記発光層と電極との間に介在した絶縁層に備えられることができる。もちろん、前記無機膜の構造は、必ず上に限定されるのではなく、必要によって多様な層で構成することができる。無機エレクトロルミネッセンス素子の場合、前記発光層は ZnS、SrS、CaS などのような金属硫化物、または  $\text{CaGa}_2\text{S}_4$ 、 $\text{SrGa}_2\text{S}_4$  などのようなアルカリ土類カリウム硫化物、及び Mn、Ce、Tb、Eu、Tm、Er、Pr、Pb などを含む遷移金属、またはアルカリ稀金属のような発光中心原子で備えられることができる。

#### 【0036】

20

その後、前記発光層 70 上に対向電極 180 を形成する。

前記対向電極 180 がカソードの場合において、前記発光層 170 の上部に形成されて仕事関数が低い導電性の金属として Li、LiF/Ca、LiF/Al、Mg、Ca、Al、Ag 及びこれらの合金からなる一群から選択された一つの物質として薄い厚さを有する透明電極、若しくは厚い厚さを有する反射電極で形成される。

#### 【0037】

また、前記対向電極 180 がアノードの場合において、仕事関数が高い金属として、ITO または IZO からなる透明電極、若しくは Pt、Au、Ir、Cr、Mg、Ag、Ni、Al 及びこれらの合金からなる反射電極でもある。

そして、上部メタル缶のような封止材で封止することによってエレクトロルミネッセンスディスプレイ装置を製造することができる。 30

#### 【0038】

図 4 は、画素定義膜の上部に不純物を注入した時の写真である。

図 4 のように、基板上部に形成された画素定義膜に P イオンを  $75 \text{ KeV}$  の加速エネルギーで  $1 \times 10^{15} \text{ ions/cm}^2$  のドーズ量で注入することによって再び硬化されて  $2800 \text{ \AA}$  の厚さを有するバリア層 160 を形成することを確認することができた。

これで、別途のマスク工程なしで、不純物を注入することによってバリア層を形成してアウトガスによる素子の劣化及び画素縮小現象等の問題点を解決することができる。

#### 【0039】

したがって、本発明では前記画素定義膜 160 内にアウトガスを発生させないバリア層 160 が備えられるようにすることによって、前記画素定義膜 160 内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができるようにする。また前記画素定義膜 160 にバリア層 160 が備えられるようにすることによって、前記画素定義膜 160 内から発生するアウトガスが前記画素定義膜 160 の外部に排出されて素子に影響を及ぼすことを防ぐことができる。特に後者の場合、前記画素定義膜 160 内から発生するアウトガスが前記画素定義膜 160 の外部に排出されるためには前記バリア層 186b を回っていかなければならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。 40

#### 【0040】

50

また、前述のような構造において、前記バリア層 160 が前記画素定義膜 160 の表面に備えられることによって前記画素定義膜 160 の内部で発生したアウトガスが前記画素定義膜 160 の外部に排出できないようにする。

図 5 は、本発明の好ましい第 2 実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【0041】

図 5 を参照すると、画素定義膜 286 が表示部 260 の間、さらに正確には画素電極 261 の間に備えられている。この実施形態と前記第 1 実施形態においての異なる点は、この実施形態によるエレクトロルミネッセンスディスプレイ装置では、各画素定義膜 286 が二重のバリア層 286b1、286b2 を含んでいるという点である。

10

【0042】

この実施形態によるエレクトロルミネッセンスディスプレイ装置によれば、前記画素定義膜 286 内にアウトガスを発生させない二重のバリア層 286b1、286b2 が備えられるようにすることによって、前記画素定義膜 286 内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

【0043】

また、前記画素定義膜 286 に二重のバリア層 286b1、286b2 が備えられることによって、前記画素定義膜 286 内から発生するアウトガスが前記画素定義膜 286 の外部に排出されて前記表示部 260 に影響を及ぼすことを防止することができる。特に、前記画素定義膜 286 内から発生するアウトガスが前記画素定義膜 286 の外部に排出させるためには、前記二重のバリア層 286b1、286b2 を回っていかなければならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。

20

もちろん、図 5 に示されたものとは違って、前記画素定義膜 286 に備えられたバリア層の数が 3 個以上の場合もある。

【0044】

図 6 は、本発明の好ましい第 3 実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

図 6 を参照すると、画素定義膜 386 が表示部 360 の間、さらに詳しくは、画素電極 361 の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜 386 が 3 個以上のバリア層 386b1、386b2、386b3、386b4、386b5 を備えているということである。特に、図 6 に示されたように前記バリア層 386b1、386b2、386b3、386b4、386b5 は互いに平行になるようにすることによってタマネギの構造のような形態になれる。

30

【0045】

この実施形態においても、多層のバリア層 386b1、386b2、386b3、386b4、386b5 が前記画素定義膜 386 内に備えられるようにすることで、前記画素定義膜 386 内でアウトガスを誘発する領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

40

【0046】

また前記画素定義膜 386 に多層のバリア層 386b1、386b2、386b3、386b4、386b5 が備えられることによって、前記画素定義膜 386 内から発生するアウトガスが前記画素定義膜 386 の外部に排出されて前記表示部 360 に影響を及ぼすことを防ぐことができる。特に、前記画素定義膜 386 内から発生するアウトガスが前記画素定義膜 386 の外部に排出されるためには前記多層のバリア層 386b1、386b2、386b3、386b4、386b5 を回っていかなければならないので、前記アウトガスの排出経路を長くすることによって前記アウトガスの排出を防ぐことができる効果が得られる。

【0047】

50

図 7 は、本発明の好ましい第 4 実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

図 7 を参照すると、画素定義膜 486 が表示部 460 の間、さらに詳しくは、画素電極 461 の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜 486 が 3 個以上のバリア層 486b1、486b2、486b3、486b4、486b5 を備えているという点である。特に、図 7 に示されたように前記バリア層 486b1、486b2、486b3、486b4、486b5 の端部が互いに接することによって図 7 に示されたような構造をする。

#### 【0048】

この実施形態においても、多層のバリア層 486b1、486b2、486b3、486b4、486b5 が前記画素定義膜 486 内に備えられることによって、前記画素定義膜 486 内でアウトガスを誘発することができる領域の大きさを相対的に減らして窮極的にアウトガス量を減少させることができる。

#### 【0049】

また、前記画素定義膜 486 に多層のバリア層 486b1、486b2、486b3、486b4、486b5 が備えられることによって、前記画素定義膜 486 内から発生するアウトガスが前記画素定義膜 486 の外部に排出されて前記表示部 460 に影響を及ぼすことを防ぐことができる。そして、前記画素定義膜 486 内から発生するアウトガスが前記画素定義膜 486 の外部に排出されるためには前記多層のバリア層 486b1、486b2、486b3、486b4、486b5 を回っていかねばならないので、前記

10

20

#### 【0050】

一方、この実施形態では、上述したように前記バリア層 486b1、486b2、486b3、486b4、486b5 の端部が互いに接するようになっていて、これを介して前記画素定義膜 486 の領域の中で前記表示部 460 に隣接した部分はバリア層 486b1、486b2、486b3、486b4、486b5 だけに備えられるようにして、前記画素定義膜 486 の内部でアウトガスが発生しても、前記表示部 460 に影響を及ぼすのを防ぐことができる。

#### 【0051】

図 8 は、本発明の好ましい第 5 実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

図 8 を参照すると、画素定義膜 586 が表示部 560 の間、さらに詳しくは、画素電極 561 の間に備えられている。この実施形態が前記実施形態と異なる点は、各画素定義膜 586 が 3 個以上のバリア層 586b1、586b2、586b3、586b4、586b5 を備えているという点である。特に、図 8 に示されたように、前記バリア層 586b1、586b2、586b3、586b4、586b5 の端部が互いに接することによって、図 8 に示された構造をとることができる。

30

#### 【0052】

この実施形態が前記第 4 実施形態と異なる点は、前記画素定義膜 586 内に備えられた前記バリア層 586b1、586b2、586b3、586b4、586b5 の端部の形態である。前記第 4 実施形態によるエレクトロルミネッセンスディスプレイ装置においては、表示部の周りの画素定義膜がバリア層のみで備えられているが、前記バリア層の端部が隣接することによって、前記表示部と接する部分のバリア層の総厚さが厚くなり、したがって表示部の領域が細くなるという問題があった。

40

#### 【0053】

しかしながら、この実施形態によるエレクトロルミネッセンスディスプレイ装置においては、前記バリア層 586b1、586b2、586b3、586b4、586b5 の端部が互いに重畳されて接するようになっており、これを介して、前記画素定義膜 586 の領域の中で前記表示部 560 に隣接した部分は、バリア層 586b1、586b2、58

50

6 b 3、5 8 6 b 4、5 8 6 b 5 だけで備えられるようにして前記画素定義膜 5 8 6 の内部でアウトガスが発生しても前記表示部 5 6 0 に影響を及ぼすことを防止すると共に、前記表示部 5 6 0 と接する部分のバリア層 5 8 6 b 1、5 8 6 b 2、5 8 6 b 3、5 8 6 b 4、5 8 6 b 5 の総厚さが一定になるように維持して前記表示部 5 6 0 の領域が細くなる問題を防ぐことができる。

#### 【0054】

一方、前述の実施形態において、前記バリア層を含む画素定義膜の厚さを適切に調節することが重要であり、この説明を以下で行う。

前述の第3実施形態によるエレクトロルミネッセンスディスプレイ装置を示す図9を参照すると、各画素定義膜に備えられたバリア層の間の長さの一つのバリア層の厚さとを合わせた値 1 1、1 2、1 3、1 4、1 5 は、約 1 0 0 0 になるようにするのが好ましい。

10

#### 【0055】

各画素定義膜 3 8 6 に備えられたバリア層 3 8 6 b 1、3 8 6 b 2、3 8 6 b 3、3 8 6 b 4、3 8 6 b 5 間の長さ、一つのバリア層の厚さとを合わせた値 1 1、1 2、1 3、1 4、1 5 が 1 0 0 0 よりも著しく大きい場合は、多層のバリア層を備えた画素定義膜 3 8 6 の最終厚さがあまりにも厚くなって、後述するような後工程を実施し難くなるので、各画素定義膜 3 8 6 に備えられたバリア層 3 8 6 b 1、3 8 6 b 2、3 8 6 b 3、3 8 6 b 4、3 8 6 b 5 間の長さ、一つのバリア層の厚さを合わせた値 1 1、1 2、1 3、1 4、1 5 は、約 1 0 0 0 になるようにするのが良い。また、前記値が 1 0 0 0 よりも著しく小さく形成される場合は、各バリア層が切れたり、まともに形成されないなどの問題が発生することもあり、これによって前記画素定義膜から発生するアウトガスが排出されて表示部などに影響を与えることを防ぐという本発明の目的を果たすことができないので、前記値が約 1 0 0 0 になるようにするのが良い。

20

#### 【0056】

一方、エレクトロルミネッセンスディスプレイ装置の製造において、前記のような画素定義膜 3 8 6 が備えられた後は、画素電極と対向電極との間に介在する、少なくとも発光層を含む発光部を備える工程が実施される。このような工程は、前記発光部が低分子有機物で備えられる場合は真空蒸着によって各層を取り入れることができる。しかしながら、高分子有機物に備えられる場合も、マスクを用いた真空蒸着法を利用したのでは、物理的なギャップの最小化に限界があり、マスクの変形などによって数十  $\mu\text{m}$  レベルの微細パターンを有するエレクトロルミネッセンスディスプレイ装置は適用が難しく、大型化に限界がある。

30

#### 【0057】

このような問題点を乗り越えるために、スピンコーティング工程を用いて有機膜を塗布した後に、前記有機膜上にフォトリソグラフィをコーティング、露光及び現像して前記有機膜を微細パターンニングをするリソグラフィ方法を用いる試みがあるが、前記リソグラフィ方法を用いると、前記方法を実施して形成された有機膜が前記リソグラフィ工程で用いられた有機溶媒及び現像液の残留物によって変形されるので、実質的に適用することは難しいという問題がある。

40

#### 【0058】

前記のような問題点を解決するためにレーザ熱転写法 (L I T I : l a s e r i n d u c e d t h e r m a l i m a g e) を用いて有機膜として備えられた表示部を形成する方法が開発された。

前記のような熱転写法において、ドナーフィルムに照射するエネルギー源としてレーザを用いる場合、所定の値としてフォーカス調節されたレーザビームを前記ドナーフィルムの上に要求されるパターンによってスキニングして有機物の塗布が行われ、前記レーザのフォーカシングによって必要とする微細パターンニングができる。

#### 【0059】

問題になるのは、上述したように有機物などが塗布される位置と前記ドナーフィルムの

50

伝写層とが互いに対向するように配置しラミネイティングをさせる段階において、前記有機物が塗布される表面に突出部がある場合、正確なアライメント及び正確な有機物の伝写が難しいということである。

【0060】

上述したように、前記有機膜を、レーザ熱転写法を用いて備える工程は画素定義膜が備えられた後に行われ、図9に示すように画素定義膜386は表示部360よりも突き出されているので、上述した問題点を解決するためには、前記画素定義膜386の厚さを5000以下で形成した方が良い。

【0061】

現在、一般的に備えられる画素定義膜画素の厚さが約1.5 $\mu$ mないし2 $\mu$ mであり、前記のような厚さの画素定義膜を備える場合は、有機膜を上述したレーザ熱転写法を用いて正確に形成することができなくなる。したがって、前記画素定義膜386の厚さ1pは、約5000以下になるようにした方が良い。

10

【0062】

この場合、前述のように各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5間の長さの一つのバリア層との厚さを合わせた値11、12、13、14、15は、約1000であり、結果的に前記各画素定義膜386に備えられたバリア層386b1、386b2、386b3、386b4、386b5の数は、5個以下になるようにした方が良い。

【0063】

図10、図11及び図13ないし図15は、本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法、特にバリア層を備えた画素定義膜の製造工程を示す断面図である。

20

図10を参照すると、前記エレクトロルミネッセンスディスプレイ装置を製造する工程は、まず基板381上にパターンの画素電極361を備える段階と、前記基板381の全面に画素定義膜3861を形成する段階と、前記画素定義膜3861をパターニングして前記画素電極361の一部を露出させる段階とでスタートする。もちろん、前記基板381上に所定パターンの画素電極361を備える前に前記基板381上に薄膜トランジスタ350、ストレージキャパシタを備える段階を経て、前記対向電極を形成した後に保護膜または全面基板などを備える段階も経ることができる。

30

【0064】

前記のような段階を経た後、図11に示すように前記画素定義膜3861の上部にバリア層386b1を形成し、前記露出された画素電極361の上部に少なくとも発光層を含む有機膜を形成し、前記有機膜の上部に対向電極を形成する段階を備える。

前記画素定義膜3861は、有機膜としてポリスチレン、ポリメチルメタアクリレート、ポリアクリロニトリル、ポリアミド、ポリイミド、ポリアリールエーテル、ヘテロサイクリックポリマー、パリレン、フッ素高分子、エポキシ樹脂、ベンゾサイクルロブテン系樹脂、シロキサン系樹脂及びシーラン樹脂からなる一群から選択される一種の物質で形成される。

【0065】

前述のような工程において、前記画素定義膜3861の上部に備えられる前記バリア層386b1は、前記画素定義膜3861を塑性することによって自然に形成され、前記塑性は、真空オーブン(vacuum oven)や炉(furnace)などで熱処理を実施して行う。

40

【0066】

また、前記バリア層386b1は、前記画素定義膜の上部に不純物(X)を注入する工程を経て画素定義膜表面を再び硬化させて形成することができる。

ここで、前記不純物(X)はB、P及びAsからなるイオンの中の一つでもあり、前記イオンはイオン注入器を、例えばイオンシャワーまたはインプラント(implanter)を用いて75KeVないし85KeVの加速エネルギーで $1 \times 10^{-14}$ ないし $1 \times 1$

50

$0.15 \text{ ions/cm}^2$  のドーズ量を注入するのが好ましい。

【0067】

一方、前記不純物(X)は、Ar、He、Xe、H<sub>2</sub>及びNeからなる不活性気体の一つであり、前記不活性気体はスパッタリングが可能な装備として、例えばエッチャー(etcher)やアッシャー(asher)で100Wの電力で50sccm以上のガスを10mtorrないし400mtorrの真空内で前記画素定義膜パターンに加速させることが好ましい。

【0068】

ここで、前記バリア層160を厚く形成するほど、アウトガスが有機膜層に放出されるのを防ぐことができるが、バリア層を厚く形成するためには、高エネルギーを使用したり不純物濃度を増加させることで可能である。しかしながら、このような工程は、高価な装備を必要としたり、持続的な投資が必要であるために生産性が低下したり、生産単価が増加する。

10

したがって、不純物ドーピングの後に形成されたバリア層の厚さは、画素定義膜の厚さの10%以下に形成するのが良い。

【0069】

図12は、前述のような熱処理によって2層のバリア層が備えられた画素定義膜の断面を示す写真である。図12を参照すると、下部バリア層の場合の厚さは、約500ないし1000であり、上部バリア層の場合の厚さは、約1000ないし1500であり、画素定義膜の総厚さは約1.5μm位である。

20

【0070】

一方、多層バリア層を備えた画素定義膜を形成するために、上述した段階で前記画素定義膜3861の上部にバリア層386b1を形成する段階と、前記露出された画素電極361の上部に少なくとも発光層を含む発光部を形成する段階との間には、図13に示すように前記基板381の全面に画素定義膜3862を形成し、前記画素定義膜3862をパターンニングして前記画素電極361の一部を露出させた後、図14に示すような前記画素定義膜3862の上部にバリア層386b2を形成する段階が順次に備えられるようになってきて、前記のような段階を経ることで図14に示すような2個のバリア層386b1、386b2を備えた画素定義膜を形成することができる。

【0071】

30

そして、前記露出された画素電極361の上部に少なくとも発光層を含む発光部を形成する段階以前に、上述したような段階を繰り返すことで図15に示すような多層のバリア層386b1、386b2、386b3、386b4、386b5を形成することができる。

【0072】

前記のような工程で、前記基板381の全面に画素定義膜3861、3862を塗布する段階において、前記画素定義膜3861、3862の厚さ15、14は約2000になるように塗布するのが良い。すなわち前記画素定義膜3861、3862の上部にバリア層386b1、386b2を形成する段階は、前述したように塑性、すなわち熱処理によって行われるので、前記熱処理の過程で前記画素定義膜3861、3862の厚さが薄くなる。したがって、前述のようなバリア層間の長さの一つのバリア層の厚さとを合わせた値15、14が約1000の厚さになるようにするためには、前記画素定義膜3861、3862の厚さ15、14を約2000になるように塗布した後に、前記画素定義膜3861、3862の厚さが約1000になるまで塑性した方が良い。

40

【0073】

一方、図15に示された画素定義膜386は、前記画素定義膜386内に備えられた各バリア層386b1、386b2、386b3、386b4、386b5が互いに平行になるように備えられたものである。前記のような構造のバリア層386b1、386b2、386b3、386b4、386b5が備えられるようにするためには、前記画素定義膜3861の上部にバリア層386b1を形成する段階以後、前記画素定義膜3862を

50

パターンニングして前記画素電極 3 6 1 の一部を露出させる段階は、パターンニングされた前記画素定義膜 3 8 6 2 がその以前に形成された画素定義膜の上部にバリア層 3 8 6 b 1 を覆うように行われるようにすれば良い。

【0074】

一方、前述のように画素定義膜に備えられたバリア層は、その端部が互いに接するようにすることもできるが、図 1 6 ないし図 2 0 に示された断面図は、そのような構造のエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【0075】

まず、図 1 6 に示すように前記基板 5 8 1 の全面に画素定義膜 5 8 6 1 を、その厚さ 1 5 が約 2 0 0 0 になるように塗布し、前記画素定義膜 5 8 6 1 をパターンニングして画素電極 5 8 1 の一部が露出されるようにし、その後前記画素定義膜 5 8 6 1 を塑性して図 1 7 に示すように前記画素定義膜の材料の表面にバリア層 5 8 6 b 1 が備えられるようにする。この場合、前述のように画素定義膜の厚さが約 1 0 0 0 になるまで塑性する。

10

【0076】

その後、図 1 8 に示すように前記基板 5 8 1 の全面に画素定義膜 5 8 6 2 を再び形成し、これをパターンニングして前記画素電極 5 6 1 の一部を露出させて、前記のようなパターンニング段階において前記段階の以前に形成された画素定義膜の上部のバリア層 5 8 6 b 1 の端部が露出されるようにする。そして、前記画素定義膜 5 8 6 2 を塑性して、図 1 9 に示すように前記画素定義膜の上部に二番目のバリア層 5 8 6 b 2 が備えられるようにする。前記のような段階を繰り返して図 2 0 に示すように多層のバリア層 5 8 6 b 1、5 8 6 b 2、5 8 6 b 3、5 8 6 b 4、5 8 6 b 5 が備えられて、前記バリア層 5 8 6 b 1、5 8 6 b 2、5 8 6 b 3、5 8 6 b 4、5 8 6 b 5 の端部が互いに接している画素定義膜 5 8 6 を形成することができる。

20

【0077】

一方、前記実施形態において、アクティブマトリックス型エレクトロルミネッセンスディスプレイ装置に本発明を適用した例で説明したが、アクティブマトリックス型エレクトロルミネッセンスディスプレイ装置の以外にもパッシブマトリックス型エレクトロルミネッセンスディスプレイ装置など、画素定義膜が備えられるエレクトロルミネッセンスディスプレイ装置であれば、どのような装置であれとも本発明が適用できる。

【0078】

本発明は、図面に示された実施形態を参照しながら説明したが、これは例示的なことに過ぎず、当技術分野で通常の知識を有する者であればこれによって多様な変形及び均等な他の実施形態が可能であろう。よって、本発明の技術的な保護範囲は添付された特許請求範囲の技術的思想によって定められなければならない。

30

【図面の簡単な説明】

【0079】

【図 1】従来のエレクトロルミネッセンスディスプレイ装置を示す平面図である。

【図 2】図 1 の切断線 I - I の断面図である。

【図 3 A】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

40

【図 3 B】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 3 C】本発明の好ましい一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 4】画素定義膜の上部に不純物を注入して形成されたバリア層を示す写真である。

【図 5】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 6】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 7】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

50

プレイ装置を示す断面図である。

【図 8】は本発明の好ましいまた他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 9】本発明の好ましいまた他の一実施形態によるエレクトロルミネッセンスディスプレイ装置を示す断面図である。

【図 10】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 11】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 12】画素定義膜の一部を熱硬化してバリア層が形成されたことを示す写真である。

10

【図 13】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 14】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 15】本発明の好ましい、一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 16】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 17】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

20

【図 18】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 19】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【図 20】本発明の好ましい、また他の一実施形態によるエレクトロルミネッセンスディスプレイ装置の製造方法を示す断面図である。

【符号の説明】

【0080】

250、350、450、550：薄膜トランジスタ

135、251、351、451、551：ゲート電極

30

252、352、452、552：ソース電極

253、353、453、553：ドレイン電極

260、360、460、560：表示部

165、261、361、461、561：画素電極

162、262、362、462、562：対向電極

125、280、380、480、580：半導体層

100、281、381、481、581：基板

110、282、382、482、582：バッファ層

120、283、383、483、583：ゲート絶縁膜

130、284、384、484、584：層間絶縁膜

40

285、385、485、585：第1保護膜

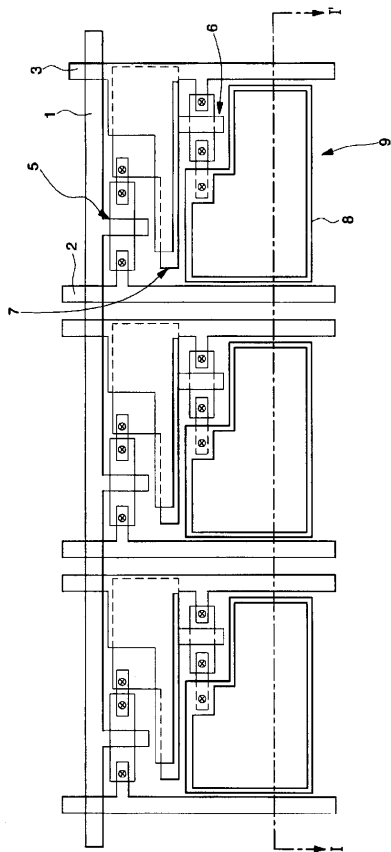
160、286、386、486、586：画素定義膜

170、287、387、487、587：有機膜

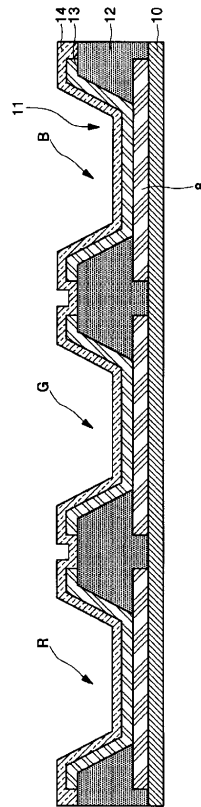
289、389、489、589：第2保護膜



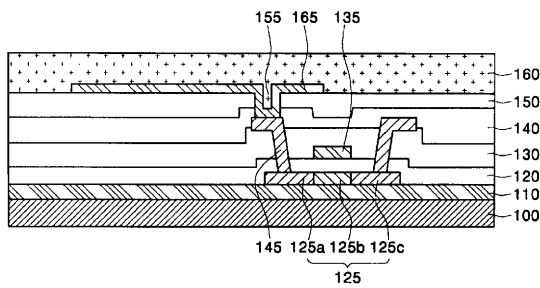
【図 1】



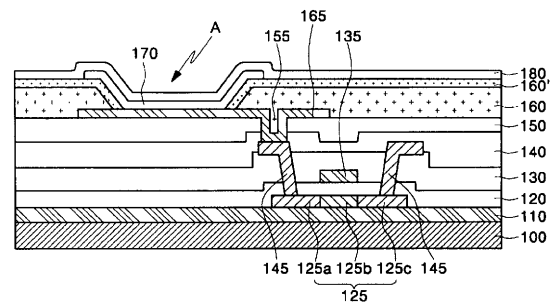
【図 2】



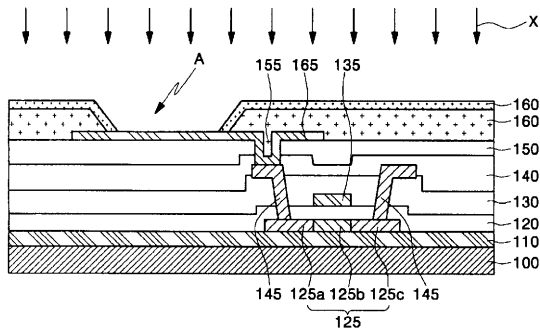
【図 3 A】



【図 3 C】



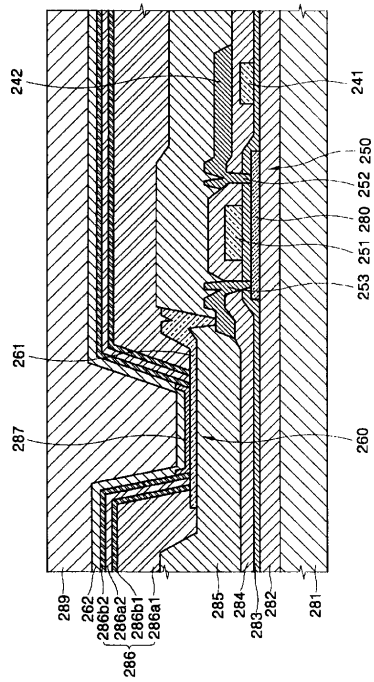
【図 3 B】



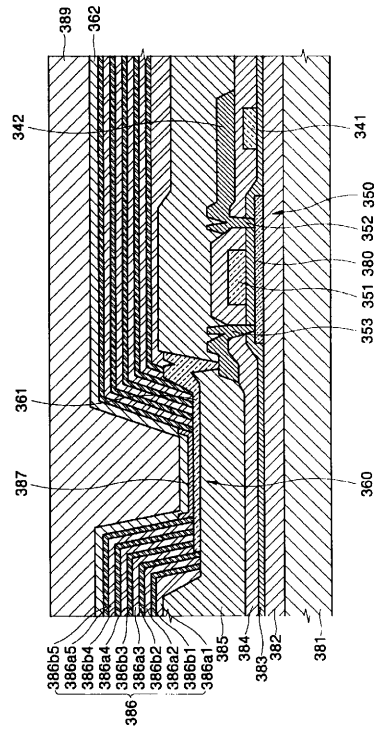
【図 4】



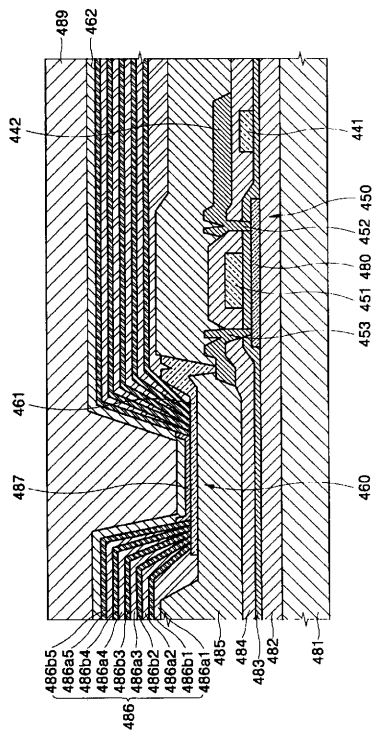
【 図 5 】



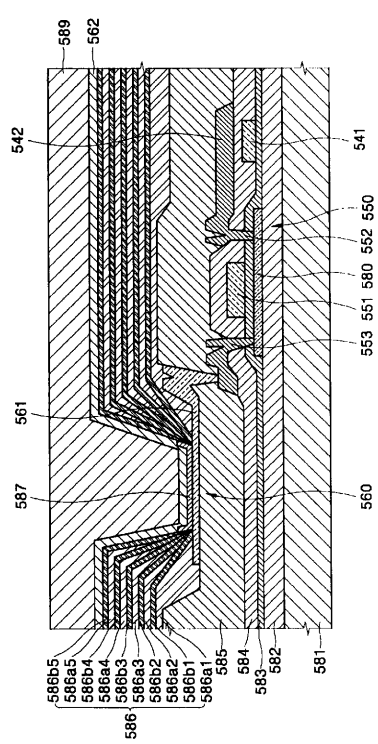
【 図 6 】



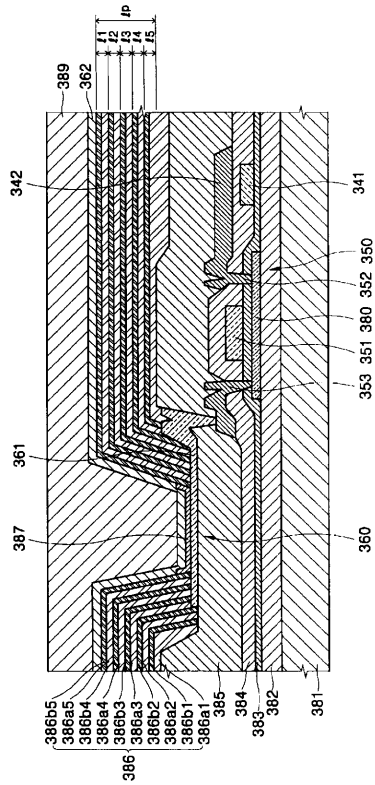
【 図 7 】



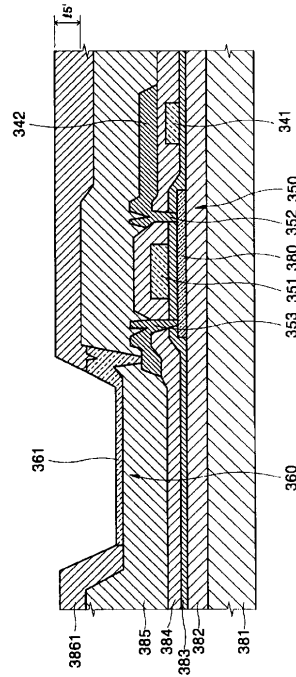
【 図 8 】



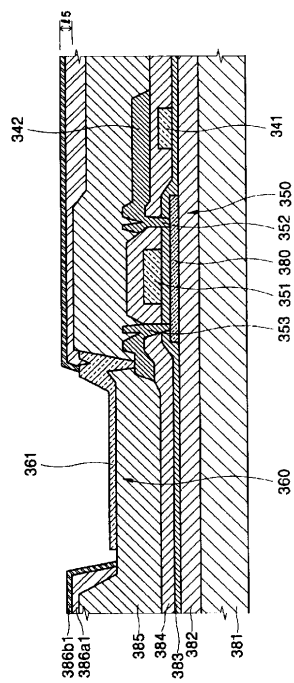
【図 9】



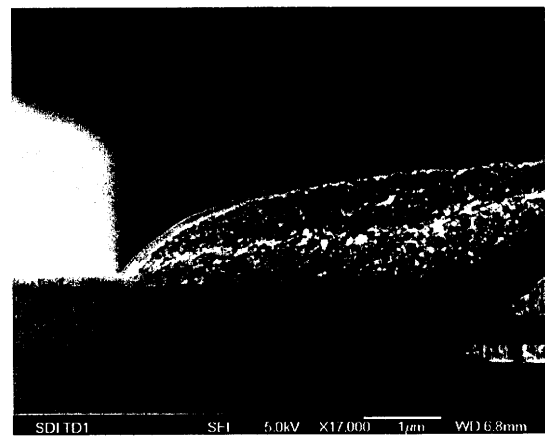
【図 10】



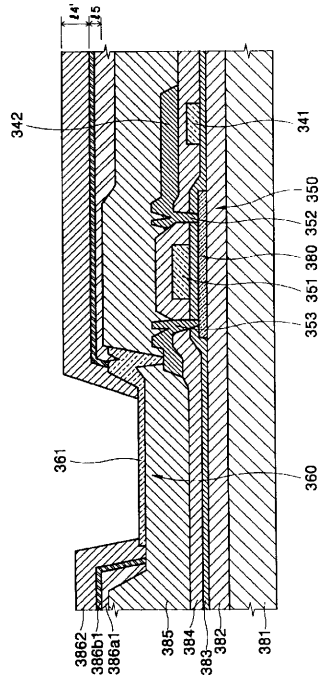
【図 11】



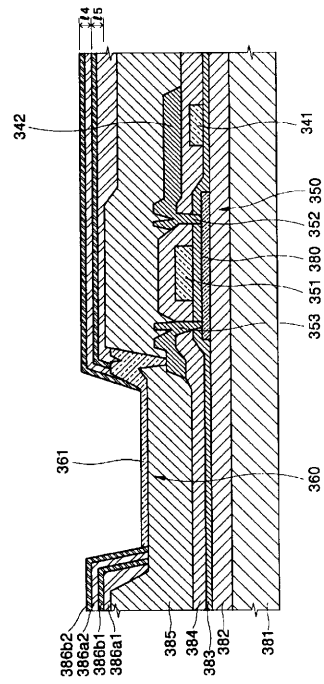
【図 12】



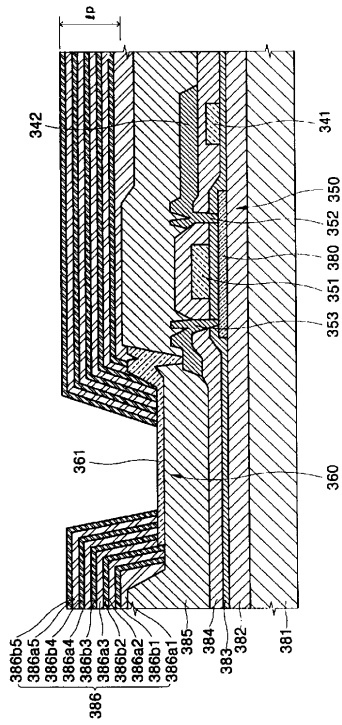
【図 1 3】



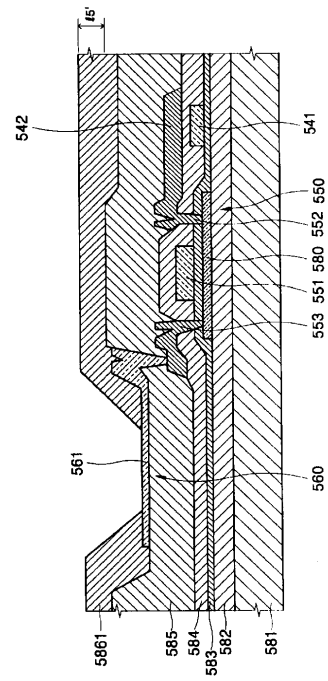
【図 1 4】



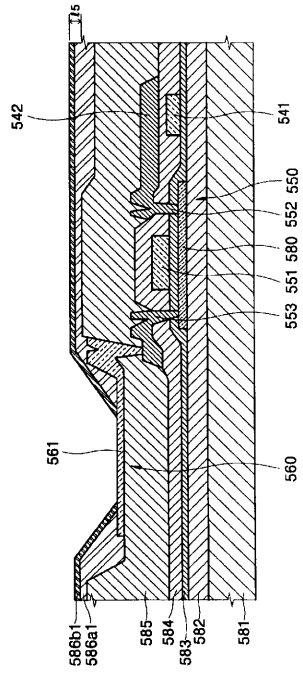
【図 1 5】



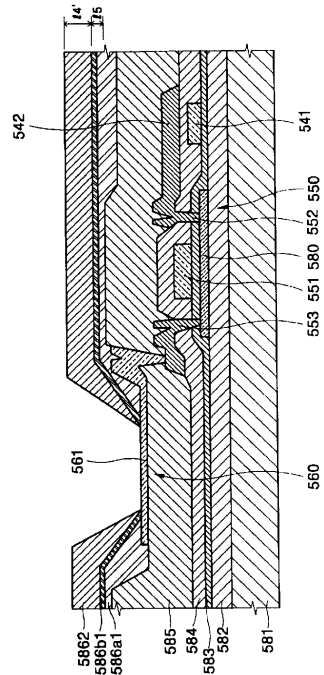
【図 1 6】



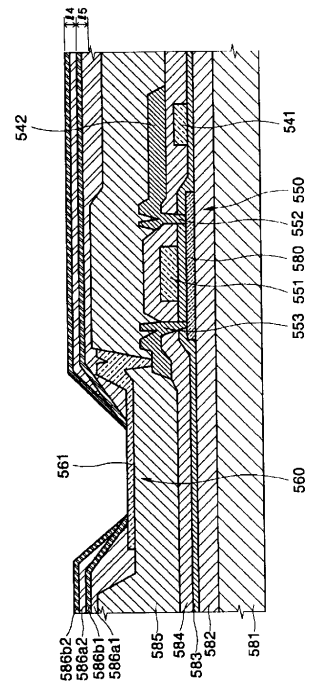
【図 17】



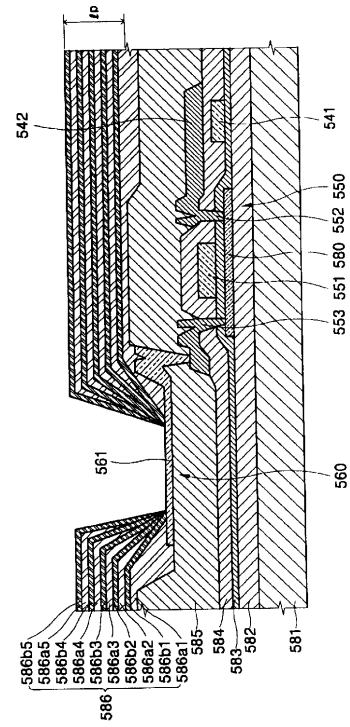
【図 18】



【図 19】



【図 20】



---

フロントページの続き

(72)発明者 姜 泰旭

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

(72)発明者 金 昌樹

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

(72)発明者 チョ ユ 誠

大韓民国京畿道水原市靈通區新洞 5 7 5 番地 三星エスディアイ株式會社内

Fターム(参考) 3K007 AB11 AB18 BA06 DB03 EA00 FA00

专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">JP2005347275A</a>	公开(公告)日	2005-12-15
申请号	JP2005165971	申请日	2005-06-06
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	鄭倉龍 姜泰旭 金昌樹 チヨコ誠		
发明人	鄭 倉龍 姜 泰旭 金 昌樹 ▲チヨ▼▲コ▼誠		
IPC分类号	H05B33/22 H01L27/32 H01L51/50 H05B33/10 H05B33/12 H05B33/14		
CPC分类号	H01L27/3246 H01L27/3283 H01L51/5256		
FI分类号	H05B33/22.Z H05B33/10 H05B33/12.B H05B33/14.A H01L27/32		
F-TERM分类号	3K007/AB11 3K007/AB18 3K007/BA06 3K007/DB03 3K007/EA00 3K007/FA00 3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC21 3K107/CC22 3K107/CC28 3K107/CC45 3K107/DD89 3K107/DD95 3K107/EE46 3K107/FF00 3K107/FF14 3K107/FF15 3K107/FF16 3K107/FF17 3K107/GG09 3K107/GG21 3K107/GG28		
代理人(译)	渡边 隆 村山彦		
优先权	1020040041066 2004-06-04 KR 1020040049709 2004-06-29 KR		
外部链接	<a href="#">Espacenet</a>		

# 摘要(译)

解决的问题：通过减少来自像素限定膜的排气量来防止有机EL装置中的有机膜劣化。 解决方案：在像素限定层上形成至少一层阻挡层，以减少来自像素限定层的排气量，并防止由于排气产生的发光部分的劣化，并采用激光热转移方法。 用于电致发光显示装置的基板，设置在基板上的多个像素电极以及设置在基板上的多个像素电极，该电致发光显示装置具有厚度足够薄以便于后处理使用的像素限定膜。 一种像素限定层，其具有用于暴露每个像素电极的预定部分的开口，以及位于所述像素限定层之上和/或内部的至少一个阻挡层。 提供一种电致发光元件及其制造方法。 [选择图]图3B

