

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-309375  
(P2005-309375A)

(43) 公開日 平成17年11月4日(2005.11.4)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
<b>G09G 3/30</b>	G09G 3/30 J	3K007
<b>G09F 9/30</b>	G09F 9/30 338	5C080
<b>G09G 3/20</b>	G09F 9/30 365Z	5C094
<b>H05B 33/14</b>	G09G 3/20 621M	
	G09G 3/20 622D	
審査請求 未請求 請求項の数 22 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2004-382122 (P2004-382122)  
 (22) 出願日 平成16年12月28日 (2004.12.28)  
 (31) 優先権主張番号 2004-027732  
 (32) 優先日 平成16年4月22日 (2004.4.22)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 599127667  
 エルジー フィリップス エルシーディー  
 カンパニー リミテッド  
 大韓民国 ソウル, ヨンドンポーク,  
 ヨイドードン 20  
 (74) 代理人 100057874  
 弁理士 曾我 道照  
 (74) 代理人 100110423  
 弁理士 曾我 道治  
 (74) 代理人 100084010  
 弁理士 古川 秀利  
 (74) 代理人 100094695  
 弁理士 鈴木 憲七  
 (74) 代理人 100111648  
 弁理士 梶並 順

最終頁に続く

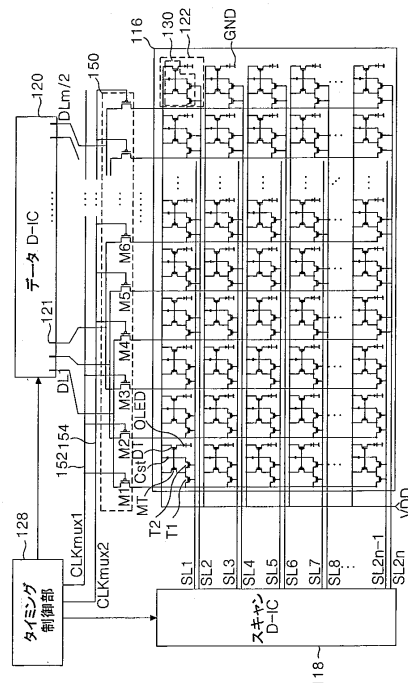
(54) 【発明の名称】 エレクトロルミネセンス表示装置

(57) 【要約】

【課題】 データ集積回路の出力チャンネルの数を減少させることができるようにしたエレクトロルミネセンス表示装置を提供する。

【解決手段】 複数のデータ電極ラインと複数のスキャン電極ラインの交差部毎に形成された画素セルを含めて、各画素が少なくとも一つのスキャン電極ラインに接続されるエレクトロルミネセンス表示パネルと、前記複数のデータ電極ラインの中の少なくとも二つのデータ電極ラインに選択的にデータ信号を供給するためのマルチプレクサとを具備する。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

複数のデータ電極ラインと複数のスキャン電極ラインの交差部毎に形成された画素セルを含めて、前記各画素が少なくとも一つのスキャン電極ラインに接続されるエレクトロルミネセンス表示パネルと、

前記複数のデータ電極ライン中の少なくとも二つのデータ電極ラインに選択的にデータ信号を供給するためのマルチプレクサと

を具備することを特徴とするエレクトロルミネセンス表示装置。

## 【請求項 2】

前記マルチプレクサに電流信号を供給するためのデータ駆動回路と、前記マルチプレクサに少なくとも第 1 及び第 2 選択信号を供給するための制御部とをさらに具備することを特徴とする請求項 1 記載のエレクトロルミネセンス表示装置。

10

## 【請求項 3】

前記データ電極ラインの数は  $m$  ( $m$  は 0 より大きい正の整数) であり、前記データ駆動回路は前記マルチプレクサに接続された  $m/2$  個の出力チャンネルを具備することを特徴とする請求項 2 記載のエレクトロルミネセンス表示装置。

## 【請求項 4】

前記マルチプレクサは少なくとも第 1 及び第 2 スイッチ素子を具備し、前記第 1 スイッチ素子は前記出力チャンネルと奇数スキャン電極ラインに接続された前記画素セルのデータ電極ラインと前記出力チャンネルに接続され、第 2 スイッチ素子は偶数スキャン電極ラ 20  
インに接続された前記画素セルのデータ電極ラインと前記出力チャンネルに接続されることを特徴とする請求項 3 記載のエレクトロルミネセンス表示装置。

20

## 【請求項 5】

前記画素セルは  $k$  ( $k$  は 1 より大きい整数) 単位で前記奇数及び偶数スキャン電極ラインの中の一つにジグザグ状に接続されることを特徴とする請求項 4 記載のエレクトロルミネセンス表示装置。

## 【請求項 6】

前記第 1 スイッチ素子は前記制御部からの第 1 選択信号に応答して前記出力チャンネルを前記奇数スキャン電極ラインに接続された前記画素セルに接続される前記データ電極ラ 30  
インに接続され、前記第 2 スイッチ素子は前記制御部からの第 2 選択信号に応答して前記出力チャンネルを前記偶数スキャン電極ラインに接続された前記画素セルに接続される前記データ電極ラインに接続されることを特徴とする請求項 5 記載のエレクトロルミネセンス表示装置。

30

## 【請求項 7】

第 1 半周期期間、前記第 1 選択信号はオン状態であり、前記第 2 選択信号はオフ状態であり、第 2 半周期期間、前記 1 選択信号はオフ状態であり、前記第 2 選択信号はオン状態であることを特徴とする請求項 6 記載のエレクトロルミネセンス表示装置。

## 【請求項 8】

前記スキャン電極ラインにスキャンパルスを供給するスキャン駆動回路をさらに具備し、前記スキャンパルスは半周期期間の内にオン状態になることを特徴とする請求項 7 記載 40  
のエレクトロルミネセンス表示装置。

40

## 【請求項 9】

前記画素セルは電流駆動画素セルを具備することを特徴とする請求項 8 記載のエレクトロルミネセンス表示装置。

## 【請求項 10】

前記画素セルのそれぞれは、供給電圧源と基底電圧源の間に接続された発光セルと、前記供給電圧源と前記発光セルの間に接続された駆動スイッチと、前記スキャン電極ラインと前記データ電極ラインに接続された第 1 スイッチと、前記供給電圧源と前記第 1 スイッチに接続されると共に前記駆動スイッチと電流ミラー回路を形成する変換スイッチと、前記駆動スイッチと前記変換スイッチの間のノードと前記第 1 スイッチ及び前記スキャン電 50

50

極ラインに接続される第2スイッチと、前記駆動スイッチと前記変換スイッチの間のノードと前記供給電圧源の間に接続されるキャパシティとを具備することを特徴とする請求項9記載のエレクトロルミネセンス表示装置。

【請求項11】

前記第1及び第2スイッチは同時にターン・オフされることを特徴とする請求項10記載のエレクトロルミネセンス表示装置。

【請求項12】

前記マルチプレクサは前記エレクトロルミネセンス表示パネルの中にあることを特徴とする請求項1記載のエレクトロルミネセンス表示装置。

【請求項13】

前記電極ラインは4個のスキャン電極ラインを単位とし、同一のローラインでの前記画素セルは前記スキャン電極ラインの単位中の二つの電極ラインに接続されることを特徴とする請求項1記載のエレクトロルミネセンス表示装置。

【請求項14】

前記画素セルは $k$  ( $k$ は1より大きい整数)個を単位にし、画素セル単位は前記スキャン電極ライン中の第1及び第2スキャン電極ラインまたは第3及び第4スキャン電極ラインに接続されることを特徴とする請求項13記載のエレクトロルミネセンス表示装置。

【請求項15】

前記マルチプレクサに前記データ信号を供給するためのデータ駆動回路と、前記マルチプレクサに前記第1及び第2選択信号を供給するための制御部とをさらに具備することを特徴とする請求項14記載のエレクトロルミネセンス表示装置。

【請求項16】

前記データ電極ラインの数は $m$  ( $m$ は0より大きい正の整数)個であり、前記データ駆動回路は前記マルチプレクサに接続された $m/2$ 個の出力チャンネルを具備することを特徴とする請求項15記載のエレクトロルミネセンス表示装置。

【請求項17】

前記マルチプレクサは少なくとも一つの第1スイッチと第2スイッチとを具備し、前記第1スイッチは前記スキャン電極ラインの単位中の前記第1及び第2スキャン電極ラインに接続された前記画素セルに接続される前記データ電極ラインと前記出力チャンネルに接続され、前記第2スイッチ素子は前記スキャン電極単位の中の前記第3及び第4スキャン電極ラインに接続された前記画素セルに接続される前記データ電極ラインと前記出力チャンネルに接続されることを特徴とする請求項16記載のエレクトロルミネセンス表示装置。

【請求項18】

前記第1スイッチは前記制御部からの第1選択信号に 응답して前記出力チャンネルを前記第1および第2スキャン電極ラインに接続された画素セルに接続される前記データ電極ラインに接続させ、前記第2スイッチは前記制御部からの第2選択信号に 응답して前記出力チャンネルを前記第3及び第4スキャン電極ラインに接続された画素セルに接続されるデータ電極ラインに接続させることを特徴とする請求項17記載のエレクトロルミネセンス表示装置。

【請求項19】

第1半周期期間、前記第1選択信号はオン状態であり、前記第2選択信号はオフ状態であり、第2半周期期間、前記1選択信号はオフ状態であり、前記第2選択信号はオン状態であることを特徴とする請求項18記載のエレクトロルミネセンス表示装置。

【請求項20】

前記スキャン電極ラインにスキャンパルスを供給するためのスキャン駆動回路をさらに具備し、二つの前記スキャンパルスは半周期期間順次オン状態になって二つのスキャン電極ラインの単位に前記スキャン電極ラインを駆動することを特徴とする請求項19記載のエレクトロルミネセンス表示装置。

【請求項21】

10

20

30

40

50

前記画素セルのそれぞれは、供給電圧源と基底電圧源の間に接続された発光セルと、前記供給電圧源と前記発光セルの間に接続された駆動スイッチと、前記スキャン電極ラインと前記データ電極ラインに接続された第1スイッチと、前記供給電圧源と前記第1スイッチに接続されると共に前記駆動スイッチと電流ミラー回路を形成する変換スイッチと、前記駆動スイッチと前記変換スイッチの間のノードと前記第1スイッチ及び前記スキャン電極ラインに接続される第2スイッチと、前記駆動スイッチと前記変換スイッチの間のノードと前記供給電圧源のいあだに接続されるキャパシティとを具備することを特徴とする請求項20記載のエレクトロルミネセンス表示装置。

【請求項22】

前記第1及び第2スイッチは半周期期間の内に順次ターン・オフされることを特徴とする請求項21記載のエレクトロルミネセンス表示装置。 10

【発明の詳細な説明】

【技術分野】

【0001】

本発明はエレクトロルミネセンス表示装置に関するもので、特にデータ駆動集積回路の出力チャンネルの数を減少させることができるようにしたエレクトロルミネセンス表示装置に関するものである。

【背景技術】

【0002】

最近、陰極線管の短所である重さと嵩を減らすことができる各種の平板表示装置が開発されている。このような平板表示装置としては、液晶表示装置(Liquid Crystal Display)、電界放出表示装置(Field Emission Display)、プラズマ表示パネル(Plasma Display Panel)及びエレクトロルミネセンス(Electro-Luminescence:以下、「EL」という)表示装置がある。 20

【0003】

ここで、EL表示装置は、電子と正孔の再結合で蛍光物質を発光させる自発光素子として、その材料及び構造によって無機ELと有機ELに大別される。このEL表示装置は、液晶表示装置のように別途の光源を必要とする受身型の発光素子に比べて陰極速度が陰極線管のような速い応答速度を有する長所を有している。 30

【0004】

図1は、EL表示装置の発光原理を説明するための一般的な有機EL構造を図示した図面である。EL表示装置の中の有機ELは、陰極2と陽極14の間に積層された電子注入層4、電子輸送層6、発光層8、正孔輸送層10、正孔注入層12とを具備する。

【0005】

透明電極である陽極14と金属電極である陰極2の間に電圧を印加すると、陰極2から発生された電子は電子注入層4及び電子輸送層6を通して発光層8側に移動する。また、陽極14から発生された正孔は正孔注入層12及び正孔輸送層10を通して発光層8側に移動する。これにより、発光層8では電子輸送層6と正孔輸送層10から供給された電子と正孔が衝突して再結合することにより、光が発生するようになり、この光は透明電極である陽極14を通して外部に放出されて画像が表示されるようにする。 40

【0006】

このようなEL素子を利用する従来EL表示装置は、図2に示されるように、スキャン電極ライン(SL1乃至SLn)とデータ電極ライン(DL1乃至DLm)の交差部に定義された領域毎に配列された画素セル22を含むEL表示パネル16と、スキャン電極ライン(SL1乃至SLn)を駆動するためのスキャン駆動集積回路(Scan Driver Integrated Circuit:以下、「スキャンD-IC」という)18と、データ電極ライン(DL1乃至DLm)を駆動するためのデータ駆動集積回路(Data Driver Integrated Circuit:以下、「データD-IC」という)20と、データD-IC20及びスキャンD-IC18のそれぞれの駆動 50

タイミングを制御するためのタイミング制御部 28 とを具備する。

【0007】

画素セル 22 のそれぞれは、供給電圧源 (VDD) と、供給電圧源 (VDD) と基底電圧源 (GND) の間に接続された発光セル (OLED) と、データ電極ライン (DL) とスキャン電極ライン (SL) のそれぞれから供給される駆動信号に基づいて発光セル (OLED) を駆動させるための発光セル駆動回路 30 とを具備する。

【0008】

発光セル駆動回路 30 は、供給電圧源 (VDD) と発光セル (OLED) の間に接続された駆動 TFT (DT) と、スキャン電極ライン (SL) とデータ電極ライン (DL) に接続された第 1 スイッチング TFT (T1) と、第 1 スイッチング TFT (T1) と駆動 TFT (DT) に接続された第 2 スイッチング TFT (T2) と、第 1 及び第 2 スイッチング TFT (T1、T2) の間のノードと供給電圧源 (VDD) の間に接続されて駆動 TFT (DT) と電流ミラー (Current Mirror) 回路を形成して電流を電圧に変換する変換 TFT (MT) と、駆動 TFT (DT) と変換 TFT (MT) のそれぞれのゲート端子と供給電圧源 (VDD) の間に接続されたストリッジキャパシティ (Cst) とを具備する。ここで、TFT は P タイプの電子金属酸化膜の半導体電界効果のトランジスタ (MOSFET, Metal-Oxide Semiconductor Field Effect Transistor) である。

【0009】

駆動 TFT (DT) のゲート端子は変換 TFT (MT) のゲート端子に接続され、ソース端子は供給電圧源 (VDD) に接続されると共にドレーン端子は発光セル (OLED) に接続される。変換 TFT (MT) のソース端子は供給電圧源 (VDD) に接続され、ドレーン端子は第 1 スイッチング TFT (T1) のドレーン端子と第 2 スイッチング TFT (T2) のソース端子に接続される。第 1 スイッチング TFT (T1) のドレーン端子はデータ電極ライン (DL) に接続され、ドレーン端子は第 2 スイッチング TFT (T2) のソース端子に接続される。第 2 スイッチング TFT (T2) のドレーン端子は駆動 TFT (DT) 及び変換 TFT (MT) のそれぞれのゲート端子はスキャン電極ライン (SL) に接続される。一方、変換 TFT (MT) と駆動 TFT (DT) は電流ミラー回路を形成するように隣接に形成されるために同一の特性を有するものと仮定する場合、変換 TFT (MT) と駆動 TFT (DT) を同一の大きさで形成すると変換 TFT (MT) と駆動 TFT (DT) に流れる電流量は同一になる。

【0010】

タイミング制御部 28 は、外部システム (例えば、グラフィックカード) から供給される同期信号を利用してデータ D-IC 20 を制御するためのデータ信号及びスキャン D-IC 18 を制御するためのスキャン制御信号を生成する。また、タイミング制御部 28 は、外部システムから供給されるデータ信号をデータ D-IC 20 に供給する。

【0011】

スキャン D-IC 18 は、タイミング制御部 28 からのスキャン制御信号にตอบสนองしてスキャンパルス (SP) を発生して、スキャンパルス (SP) を図 3 に示すようにスキャン電極ライン (SL1 乃至 SLn) に供給してデータ電極ライン (DL1 乃至 DLm) を順次駆動する。

【0012】

データ D-IC 20 は、タイミング制御部 28 からのデータ制御信号に基づいて水平期間 (1H) 毎にデータ信号にตอบสนองする電流レベルまたはパルス幅を有する電流信号をデータ電極ライン (DL1 乃至 DLm) に供給する。この際、データ D-IC 20 は、データ電極ライン (DL1 乃至 DLm) と 1 対 1 対応する DLm 個の出力チャンネル 21 を有する。

【0013】

このような EL 表示装置は、入力データに比例する電流レベルまたはパルス幅を有する電流信号を画素セル 22 に供給するようになる。そして、画素セル 22 のそれぞれはデー

10

20

30

40

50

タ電極ライン (DL) から供給される電流の量に比例して発光するようになる。

【0014】

このような従来のEL表示装置は、ロー (Row) 方向にスキャンD-IC18がEL表示パネル16に一体化されて、コラム (Column) 方向にデータD-IC20はデータ電極ライン (DL1乃至DLm) と1対1対応する。このような従来のEL表示装置は、データD-IC20とデータ電極ライン (DL1乃至DLm) と1対1対応しているためにそれぞれのデータ電極ライン (DL1乃至DLm) の数に当たるデータD-IC20の出力チャンネル21の数を必要とするようになる。これにより、従来のEL表示装置ではデータD-IC20の価格が増加するようになる。さらに、従来のEL表示装置では、データD-IC20の出力チャンネル21の数に従ってデータD-IC20の大きさが増加されるにつれてEL表示パネル16の大きさが増加するようになる。

10

【発明の開示】

【発明が解決しようとする課題】

【0015】

従って、本発明の目的はデータ集積回路の出力チャンネルの数を減少させることができるようにしたエレクトロルミネセンス表示装置を提供することである。

【課題を解決するための手段】

【0016】

前記目的を達成するために、本発明によるエレクトロルミネセンス表示装置は、複数のデータ電極ラインと複数のスキャン電極ラインの交差部毎に形成された画素セルを含めて、前記各画素が少なくとも一つのスキャン電極ラインに接続されるエレクトロルミネセンス表示パネルと、前記複数のデータ電極ラインの中の少なくとも二つのデータ電極ラインに選択的にデータ信号を供給するためのマルチプレクサとを具備する。

20

【発明を実施するための最良の形態】

【0017】

以下、図4乃至図7を参照して本発明の好ましい実施の形態を対して詳細に説明する。図4を参照すると、本発明の第1の実施の形態によるエレクトロルミネセンス (Electro-Luminescence: 以下、“EL”という) 表示装置は、スキャン電極ライン (SL1乃至SL2n) とデータ電極ライン (DL1乃至DLm) の交差部に定義された領域毎に配列された画素セル122を含むEL表示パネル116と、スキャン電極ライン (SL1乃至SL2n) を駆動するためのスキャン駆動集積回路 (Scan Driver Integrated Circuit: 以下、“スキャンD-IC”という) 118と、データ電極ライン (DL1乃至DLm) を駆動するためのデータ駆動集積回路 (Data Driver Integrated Circuit: 以下、“データD-IC”という) 120と、データD-IC120の出力チャンネルの中の出力チャンネルのそれぞれをj個 (ただ、jは2以上の0より大きい正の整数正の整数) のデータ電極ライン (DL1乃至DLj) に選択的に接続させるためのマルチプレクサ部150と、データD-IC120及びスキャンD-IC118のそれぞれの駆動タイミングを制御するためのタイミング制御部128とを具備する。

30

【0018】

画素セル122の中の水平方向に隣接したk個 (ただ、kは2以上の0より大きい正の整数正の整数) の画素セル122は、奇数番目のスキャン電極ライン (SL1, SL3乃至SL2n-1) のそれぞれに接続されて、k個の画素セル122の間のh個 (ただし、hはkのような0より大きい正の整数正の整数) の画素セル122は偶数番目のスキャン電極ライン (SL2, SL4乃至SL2n) のそれぞれに接続される。換言すると、水平方向の画素セル122はk個の単位で奇数番目のスキャン電極ライン (SL1, SL3乃至SL2n-1) に接続されると共に偶数番目のスキャン電極ライン (SL2, SL4乃至SL2n) に接続される。結果的に、水平方向の画素セル122はk個の単位で奇数番目のスキャン電極ライン (SL1, SL3乃至SL2n-1) 及び偶数番目のスキャン電極ライン (SL2, SL4乃至SL2n) にジグザグ (Zigzag) 状に接続

40

50

される。この際、本発明の第1の実施の形態によるEL表示装置では、前記kを3に仮定して説明する。これに基づき、水平方向の画素セルは、隣接した一つの画素、即ち赤色、緑色及び青色画素セル122の3個を単位として奇数番目のスキャン電極ライン(SL1, SL3乃至SL2n-1)及び偶数番目のスキャン電極ライン(SL2, SL4乃至SL2n)にジグザグ状に接続される。

#### 【0019】

このような画素セル122は、供給電圧源(VDD)と、供給電圧源(VDD)と基底電圧源(GND)の間に接続された発光セル(OLED)と、データ電極ライン(DL)とスキャン電極ライン(SL)のそれぞれから供給される駆動信号につれて発光セル(OLED)を駆動させるための発光セル駆動回路130とをそれぞれ具備する。

10

#### 【0020】

発光セル駆動回路130は、供給電圧源(VDD)と発光セル(OLED)の間に接続された駆動TFT(DT)と、スキャン電極ライン(SL)とデータ電極ライン(DL)に接続された第1スイッチングTFT(T1)と、第1スイッチングTFT(T1)と駆動TFT(DT)に接続された第2スイッチングTFT(T2)と、第1及び第2スイッチングTFT(T1, T2)の間のノードと供給電圧源(VDD)の間に接続されて駆動TFT(DT)と電流ミラー(Current Mirror)回路を形成して電流を電圧に変換する変換TFT(MT)と、駆動TFT(DT)と変換TFT(MT)のそれぞれのゲート端子と供給電圧源(VDD)の間に接続されたストリッジキャパシティ(Cst)とを具備する。ここで、TFTは、P型MOSFETである。

20

#### 【0021】

駆動TFT(DT)のゲート端子は変換TFT(MT)のゲート端子に接続され、ソース端子は供給電圧源(VDD)に接続されると共にドレーン端子は発光セル(OLED)に接続される。変換TFT(MT)のソース端子は供給電圧源(VDD)に接続され、ドレーン端子は第1スイッチングTFT(T1)のドレーン端子と第2スイッチングTFT(T2)のソース端子に接続される。第1スイッチングTFT(T1)のドレーン端子はデータ電極ライン(DL)に接続され、ドレーン端子は第2スイッチングTFT(T2)のソース端子に接続される。第2スイッチングTFT(T2)のドレーン端子は駆動TFT(DT)及び変換TFT(MT)のそれぞれのゲート端子及びストリッジキャパシティ(Cst)に接続される。第1及び第2スイッチングTFT(T1, T2)のそれぞれのゲート端子はスキャン電極ライン(SL)に接続される。一方、変換TFT(MT)と駆動TFT(DT)は電流ミラー回路を形成するように隣接して形成されるために同一の特性を有するものと仮定する場合、変換TFT(MT)と駆動TFT(DT)を同一の大きさを形成すると変換TFT(MT)と駆動TFT(DT)に流れる電流の量は同一になる。

30

#### 【0022】

このような本発明の第1の実施の形態によるEL表示装置は、入力データに比例する電流レベルまたはパルス幅を有する電流信号を画素セル122に供給するようになる。そして、画素セル122はデータ電極ライン(DL)から供給される電流の量に比例してそれぞれ発光するようになる。

40

#### 【0023】

タイミング制御部128は、外部システム(例えば、グラフィックカード)から供給される同期信号を利用してデータD-IC120を制御するためのデータ信号及びスキャンD-IC118を制御するためのスキャン制御信号を生成する。また、タイミング制御部128は、外部システムから供給されるデータ信号をデータD-IC120に供給する。また、タイミング制御部128は、マルチプレクサ部150に第1及び第2選択信号(CLKmux1, CLKmux2)を供給する。第1及び第2選択信号(CLKmux1, CLKmux2)は、互いに反対の極性を有する。即ち、第1選択信号(CLKmux1)は奇数番目のスキャン電極ライン(SL1, SL3乃至SL2n-1)にスキャンパルス(SP)が供給される際にロー状態(LOW)になり、偶数番目のスキャン電極ライン

50

(S L 2 , S L 4 乃至 S L 2 n ) にスキャンパルス ( S P ) が供給される際にハイ ( H I G H ) になる。反対に、第 2 選択信号 ( C L K m u x 2 ) は奇数番目のスキャン電極ライン ( S L 1 , S L 3 乃至 S L 2 n - 1 ) にスキャンパルス ( S P ) が供給される際にハイ ( H I G H ) になり、偶数番目のスキャン電極ライン ( S L 2 , S L 4 乃至 S L 2 n ) にスキャンパルス ( S P ) が供給される際にロー状態 ( L O W ) になる。

【 0 0 2 4 】

スキャン D - I C 1 1 8 は、タイミング制御部 1 2 8 からのスキャン制御信号にตอบสนองしてスキャンパルス ( S P ) を発生して、スキャンパルス ( S P ) を図 3 に示すようにスキャン電極ライン ( S L 1 乃至 S L 2 n ) に供給してスキャン電極ライン ( S L 1 乃至 S L 2 n ) を順次駆動する。

【 0 0 2 5 】

データ D - I C 1 2 0 は、タイミング制御部 1 2 8 からのデータ制御信号に基づいて水平期間 ( 1 H ) 毎にデータ信号にตอบสนองする電流レベルまたはパルス幅を有する電流信号をデータ電極ライン ( D L 1 乃至 D L m ) に供給する。この際、データ D - I C 1 2 0 は、データ電極ライン ( D L 1 乃至 D L m ) と 1 対 1 対応する D L m / 2 個の出力チャンネル 1 2 1 を有する。

【 0 0 2 6 】

マルチプレクサ部 1 5 0 は、奇数番目のスキャン電極ライン ( S L 1 , S L 3 乃至 S L 2 n - 1 ) に接続される第 1 乃至第 3 データ電極ライン ( D L 1 , D L 2 , D L 3 ) のそれぞれに接続される第 1 乃至第 3 スイッチング素子 ( M 1 , M 2 , M 3 ) と、偶数番目のスキャン電極ライン ( S L 2 , S L 4 乃至 S L 2 n ) に第 4 乃至第 6 データ電極ライン ( D L 4 , D L 4 , D L 6 ) のそれぞれに接続される第 4 乃至第 6 スイッチング素子 ( M 4 , M 5 , M 6 ) とを具備する。この際、第 1 乃至第 3 スイッチング素子 ( M 1 , M 2 , M 3 ) と第 4 乃至第 6 スイッチング素子 ( M 4 , M 5 , M 6 ) は交互に配置される。

【 0 0 2 7 】

第 1 乃至第 3 スイッチング素子 ( M 1 , M 2 , M 3 ) はタイミング制御部 1 2 8 から第 1 選択信号 ( C L K m u x 1 ) が供給される第 1 選択信号供給ライン 1 5 2 にそれぞれ接続され、第 4 乃至第 6 スイッチング素子 ( M 4 , M 5 , M 6 ) はタイミング制御部 1 2 8 から第 2 選択信号 ( C L K m u x 2 ) が供給される第 2 選択信号供給ライン 1 5 4 にそれぞれ接続される。また、第 1 及び第 4 スイッチング素子 ( M 1 , M 4 ) と、第 2 及び第 5 スイッチング素子 ( M 2 , M 5 ) と、第 3 及び第 6 スイッチング素子 ( M 3 , M 6 ) は一つのデータ D - I C 1 2 0 の出力チャンネル 1 2 1 にそれぞれ接続される。即ち、データ D - I C 1 2 0 の出力チャンネル 1 2 1 のは 2 個のスイッチング素子 ( M 1 , M 4 ) ( M 2 , M 5 ) ( M 3 , M 6 ) を経由して 2 個のデータ電極ライン ( D L ) にそれぞれ接続される。

【 0 0 2 8 】

このようなマルチプレクサ部 1 5 0 は、タイミング制御部 1 2 8 から供給される第 1 及び第 2 選択信号 ( C L K m u x 1 , C L K m u x 2 ) に基づいてデータ D - I C 1 2 0 の出力チャンネル 1 2 1 のそれぞれを 2 個のデータ電極ライン ( D L ) に選択的に接続させる。

【 0 0 2 9 】

このような本発明の第 1 の実施の形態による E L 表示装置を図 5 と結びつけて説明すると次のとおりである。まず、スキャン D - I C 1 1 8 からスキャン電極ライン ( S L 1 乃至 S L 2 n ) に供給されるスキャンパルス ( S P ) の幅は 1 水平区間の半分 ( 1 / 2 H ) に対応する。このような 1 / 2 H のパルス幅を有するスキャンパルス ( S P ) はスキャン電極ライン ( S L 1 乃至 S L 2 n ) に順次供給される。

【 0 0 3 0 】

奇数番目のスキャン電極ライン ( S L 1 , S L 3 乃至 S L 2 n - 1 ) のそれぞれにロー状態のスキャンパルス ( S P ) が供給される区間に、マルチプレクサ部 1 5 0 は、第 1 選択信号 ( C L K m u x 1 ) に基づいて第 1 乃至第 3 スイッチング素子 ( M 1 , M 2 , M 3

10

20

30

40

50

)をターン・オンさせてデータD - I C 1 2 0の出力チャンネル1 2 1を通して出力される電流信号を奇数番目のスキャン電極ライン(S L 1 , S L 3 乃至S L 2 n - 1 )に接続された画素セル1 2 2に対応するデータ電極ライン(D L )に供給する。

【0031】

また、奇数番目のスキャン電極ライン(S L 1 , S L 3 乃至S L 2 n - 1 )のそれぞれにハイ状態のスキャンパルス(S P )が供給される区間に、マルチプレクサ部1 5 0は、第2選択信号(C L K m u x 2 )に基づいて第4乃至第6スイッチング素子(M 4 , M 5 , M 6 )をターン・オンさせてデータD - I C 1 2 0の出力チャンネル1 2 1を通して出力される電流信号を偶数番目のスキャン電極ライン(S L 2 , S L 4 乃至S L 2 n )に接続された画素セル1 2 2に対応されるデータ電極ライン(D L )に供給する。

10

【0032】

このような本発明の第1の実施の形態によるE L表示装置は、奇数番目のスキャン電極ライン(S L 1 , S L 3 乃至S L 2 n - 1 )に供給されるスキャンパルス(S P )がターン・オフされる際に、マルチプレクサ部1 5 0の第1乃至第3スイッチング素子(M 1 , M 2 , M 3 )をターン・オフさせ、偶数番目のスキャン電極ライン(S L 2 , S L 4 乃至S L 2 n )に供給されるスキャンパルス(S P )がターン・オフされる際に、マルチプレクサ部1 5 0の第4乃至第6スイッチング素子(M 4 , M 5 , M 6 )をターン・オフさせる。

【0033】

換言すると、本発明の第1の実施の形態によるE L表示装置は、1水平区間中の前半部に、マルチプレクサ部1 5 0の第1乃至第3スイッチング素子(M 1 , M 2 , M 3 )を利用して奇数番目のスキャン電極ライン(S L 1 , S L 3 乃至S L 2 n - 1 )に接続された画素セル1 2 2に電流信号を供給すると共に、1水平区間中の後半部に、マルチプレクサ部1 5 0の第4乃至第6スイッチング素子(M 4 , M 5 , M 6 )を利用して偶数番目のスキャン電極ライン(S L 2 , S L 4 乃至S L 2 n )に接続された画素セル1 2 2に電流信号を供給するようになる。

20

【0034】

このような本発明の第1の実施の形態によるE L表示装置では、ロー(L o w )方向にスキャンD - I C 1 1 8がE L表示パネル1 1 6に一体化され、コラム(C o l u m n )方向にデータD - I C 1 2 0の出力チャンネル1 2 1とデータ電極ライン(D L 1 乃至D L m )とが1対2マッチングされる。このような、本発明の第1の実施の形態によるE L表示装置は、データD - I C 1 2 0の出力チャンネル1 2 1とデータ電極ライン(D L 1 乃至D L m )が1対2マッチングされているために、それぞれのデータ電極ライン(D L 1 乃至D L m )の数に当たるデータD - I C 1 2 0の出力チャンネル1 2 1の数を半分に減少させることができる。

30

【0035】

これにより、本発明の第1の実施の形態によるE L表示装置では、データD - I C 1 2 0の出力チャンネル1 2 1の数の減少によってデータD - I C 1 2 0の価格を減少させることができる。さらに、本発明の第1の実施の形態によるE L表示装置では、データD - I C 1 2 0の出力チャンネル1 2 1の数の減少によってデータD - I C 1 2 0の大きさが減少されることでE L表示パネル1 1 6の大きさを増加させなくなる。

40

【0036】

一方、図6及び図7を参照すると、本発明の第2の実施の形態によるE L表示装置は、一つの画素セル1 2 2が2個のスキャン電極ライン(S L )に接続されることを除いては、上述した本発明の第1の実施の形態によるE L表示装置と同一の構造を有する。これにつれて、本発明の第2の実施の形態によるE L表示装置では、画素セル1 2 2及びスキャン電極ライン(S L )の説明を除いては同一構成要素に対する説明を省略することにする。

【0037】

本発明の第2の実施の形態によるE L表示装置は、画素セル1 2 2のストリッジキャパ

50

シティ ( C s t ) に貯蔵された電圧を安定的に維持させるために、第 1 及び第 2 スイッチング T F T ( T 1 , T 2 ) のそれぞれを所定の間隔を置いて順次ターン・オフさせるようになる。この際、第 1 スイッチング T F T ( T 1 ) は第 2 スイッチング T F T ( T 2 ) より前もってターン・オフされる。このために、第 1 及び第 2 スイッチング T F T ( T 1 , T 2 ) のそれぞれがゲート端子は相互に異なるスキャン電極ライン ( S L ) に接続される。これによって、本発明の第 2 の実施の形態による E L 表示装置は、画素セル 1 2 2 のスキャン電極ライン ( S L ) にジグザグ状に接続されるために、従来より 4 倍多いスキャン電極ライン ( S L ) の数を有するようになる。

【 0 0 3 8 】

このような本発明の第 2 の実施の形態による E L 表示装置は、上述した本発明の第 1 の実施の形態による E L 表示装置と同様に駆動される。 10

【 0 0 3 9 】

一方、本発明の第 1 及び第 2 の実施の形態による E L 表示装置は、上述したように、データ D - I C 1 2 0 の出力チャンネル 1 2 1 とデータ電極ライン ( D L 1 乃至 D L m ) が 1 対 2 マッチングされることに限定されることなく、N : M (ただ、N はデータ D - I C 1 2 0 の出力チャンネル 1 2 1 の中の一つであり、M はデータ電極ラインの数であり、2 以上の 0 より大きい正の整数正の整数) になることができる。また、本発明の第 1 及び第 2 の実施の形態による E L 表示装置でマルチプレクサ部 1 5 0 もまたデータ D - I C 1 2 0 の出力チャンネル 1 2 1 とデータ電極ライン ( D L 1 乃至 D L m ) が N 対 M のマッチングに対応するスイッチング素子を有するようになる。 20

【 0 0 4 0 】

また、本発明の第 1 及び第 2 の実施の形態による E L 表示装置は、すべての電流駆動型の E L 表示装置に適用することができる。

【 0 0 4 1 】

上述したように、本発明の実施の形態によるエレクトロルミネセンス表示装置は、エレクトロルミネセンス表示パネルにデータ駆動集積回路の出力チャンネルとデータ電極ラインを N 対 M (ただ、N は 1 であり、M は N より大きい 0 より大きい正の整数正の整数) にマッチングさせるためのマルチプレクサ部を形成すると共に、奇数及び偶数スキャン電極ラインに画素セルをジグザグ状に接続させるようになる。これにより、本発明はデータ電極ラインの数に当たるデータ駆動集積回路の出力チャンネルの数を半分に減少させることができる。また、データ駆動集積回路の出力チャンネルの数の減少によってデータ駆動集積回路の価格を減少させることができる。さらに、データ駆動集積回路の出力チャンネルの数の減少によってコンパクト ( C o m p a c t ) なエレクトロルミネセンス表示パネルを製作することができる。 30

【 0 0 4 2 】

以上説明した内容を通して当業者であれば、本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることがわかる。従って、本発明の技術的範囲は詳細な説明に記載された内容に限らず特許請求の範囲により定めなければならない。

【 図面の簡単な説明 】

【 0 0 4 3 】

【 図 1 】 一般的なエレクトロルミネセンス表示パネルの有機発光セルを表す断面図である。 40

【 図 2 】 従来のエレクトロルミネセンス表示装置を概略的に表す図面である。

【 図 3 】 図 2 に示されたスキャン電極ラインに供給されるスキャンパルスを表す波形図である。

【 図 4 】 本発明の第 1 の実施の形態によるエレクトロルミネセンス表示装置を表す図面である。

【 図 5 】 図 4 に示されたスキャン電極ラインに供給されるスキャンパルス、選択信号及びデータ波形を表す波形図である。

【 図 6 】 本発明の第 2 の実施の形態によるエレクトロルミネセンス表示装置を表す図面である。 50

ある。

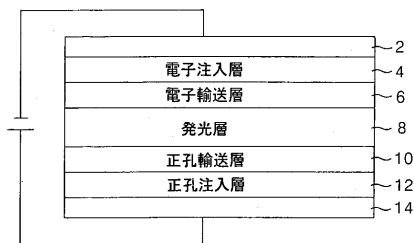
【図7】図6に示されたスキャン電極ラインに供給されるスキャンパルス、選択信号及びデータ波形を表す波形図である。

【符号の説明】

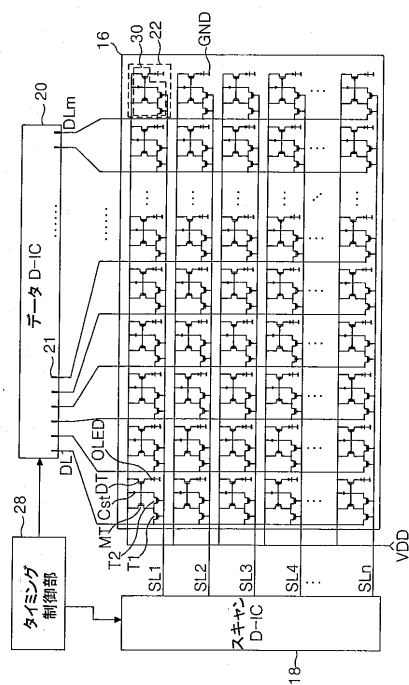
【0044】

116 EL表示パネル、118 スキャン駆動集積回路、120 データ駆動集積回路、121 出力チャンネル、122 画素セル、128 タイミング制御部、130 発光セル駆動回路、150 マルチプレクサ、152 第1選択信号供給ライン、154 第2選択信号供給ライン。

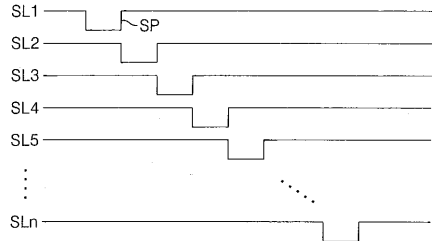
【図1】



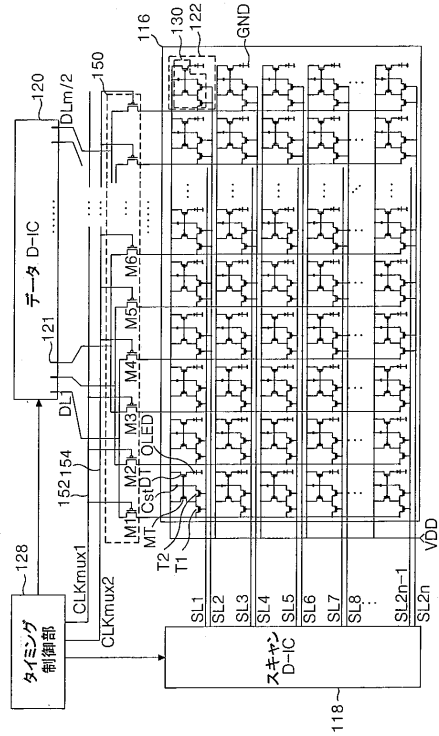
【図2】



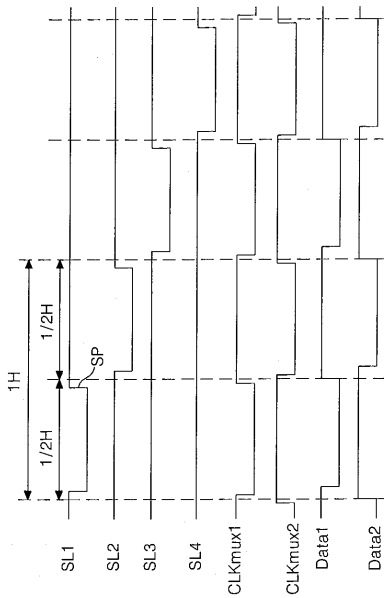
【 図 3 】



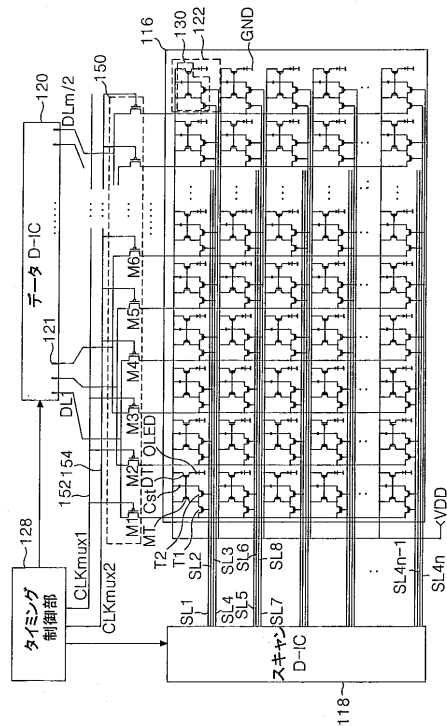
【 図 4 】



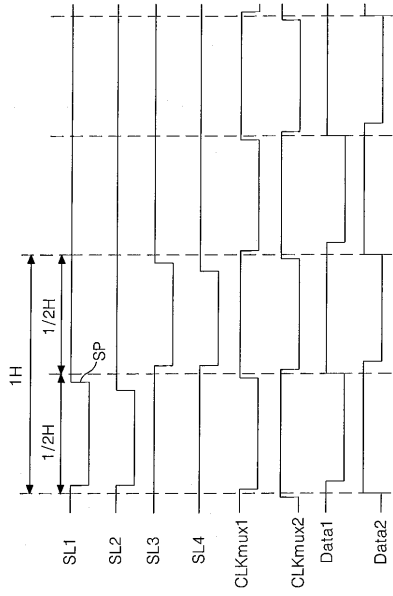
【 図 5 】



【 図 6 】



【 図 7 】



## フロントページの続き

(51) Int.Cl. <sup>7</sup>	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 2 3 R
	G 0 9 G 3/20	6 2 3 V
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/20	6 8 0 H
	H 0 5 B 33/14	A

(72)発明者 ドゥワン・オ  
大韓民国、チュチョンブク - ド、チュンジュ - シ、サンダン - ク、ヨンアム - ドン 2 3 1 8、  
2 0 2

(72)発明者 ホンユ・チュン  
大韓民国、キョンギ - ド、ピョントック - シ、セキョ - ドン 5 5 5、プヨン・ウォンアン・アパ  
ートメント 5 0 2 - 1 0 0 3

Fターム(参考) 3K007 AB18 BA06 BB07 DB03 GA00  
5C080 AA06 BB06 DD23 DD25 DD27 EE29 FF11 HH09 JJ03 JJ04  
JJ06  
5C094 AA45 BA03 BA27 CA19 DA09 DB01 DB04 FA01 FB01 FB20  
GA10

专利名称(译)	<无法获取翻译>		
公开(公告)号	<a href="#">JP2005309375A5</a>	公开(公告)日	2008-02-21
申请号	JP2004382122	申请日	2004-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	ドウワンオ ホンユチュン		
发明人	ドウワン・オ ホンユ・チュン		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50 H05B33/14		
CPC分类号	G09G3/3241 G09G3/3266 G09G3/3283 G09G2300/0842 G09G2310/0297		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.621.M G09G3/20.622.D G09G3/20.623.D G09G3/20.623.R G09G3/20.623.V G09G3/20.624.B G09G3/20.641.D G09G3/20.680.G G09G3/20.680.H H05B33/14.A		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/BB07 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB06 5C080/DD23 5C080/DD25 5C080/DD27 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA45 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA09 5C094/DB01 5C094/DB04 5C094/FA01 5C094/FB01 5C094/FB20 5C094/GA10 3K107/AA01 3K107/BB01 3K107/CC43 3K107/CC45 3K107/DD39 3K107/EE04 3K107/FF15 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB19 5C380/AB34 5C380/AB41 5C380/AB45 5C380/BA13 5C380/BA14 5C380/BA28 5C380/CA13 5C380/CA14 5C380/CA39 5C380/CA44 5C380/CA45 5C380/CA49 5C380/CA53 5C380/CA54 5C380/CA57 5C380/CB02 5C380/CB25 5C380/CB27 5C380/CB31 5C380/CB37 5C380/CC13 5C380/CC14 5C380/CC26 5C380/CC33 5C380/CC34 5C380/CC37 5C380/CC61 5C380/CC62 5C380/CE20 5C380/CF52 5C380/DA02 5C380/DA06 5C380/DA07		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020040027732 2004-04-22 KR		
其他公开文献	JP2005309375A		

#### 摘要(译)

提供了一种能够减少数据集成电路的输出通道数量的电致发光显示装置。一种电致发光显示面板，包括形成在多条数据电极线和多条扫描电极线的交叉点处的像素单元，每个像素连接到至少一条扫描电极线，以及多路复用器，用于有选择地将数据信号提供给多个数据电极线中的至少两个数据电极线。 点域4