

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6240774号
(P6240774)

(45) 発行日 平成29年11月29日(2017.11.29)

(24) 登録日 平成29年11月10日(2017.11.10)

(51) Int. Cl.	F I
H05B 33/02 (2006.01)	H05B 33/02
H01L 51/50 (2006.01)	H05B 33/14 A
H05B 33/12 (2006.01)	H05B 33/12 B
H05B 33/22 (2006.01)	H05B 33/22 Z
H05B 33/26 (2006.01)	H05B 33/26 Z

請求項の数 5 (全 12 頁) 最終頁に続く

(21) 出願番号	特願2016-533774 (P2016-533774)	(73) 特許権者	515203228
(86) (22) 出願日	平成25年9月18日 (2013.9.18)		深▲せん▼市華星光電技術有限公司
(65) 公表番号	特表2016-527697 (P2016-527697A)		中華人民共和國廣東省深▲せん▼市光明新
(43) 公表日	平成28年9月8日 (2016.9.8)		區塘明大道9-2號518132
(86) 国際出願番号	PCT/CN2013/083730	(74) 代理人	100143720
(87) 国際公開番号	W02015/035661		弁理士 米田 耕一郎
(87) 国際公開日	平成27年3月19日 (2015.3.19)	(74) 代理人	100080252
審査請求日	平成28年2月12日 (2016.2.12)		弁理士 鈴木 征四郎
(31) 優先権主張番号	201310410909.X	(72) 発明者	徐源竣
(32) 優先日	平成25年9月10日 (2013.9.10)		中華人民共和國廣東省深▲せん▼市光明新
(33) 優先権主張国	中国 (CN)		區塘明大道9-2號518132
		審査官	本田 博幸

最終頁に続く

(54) 【発明の名称】 アクティブ型有機EL素子バックパネル及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、

前記基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、

前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、

有機EL電極と、

画素定義層と、

支持体とからなるアクティブ型有機EL素子バックパネルと、

前記有機EL電極上に形成された有機発光ダイオードと、を備え、前記有機EL電極からの電流で前記有機発光ダイオードが発光するアクティブマトリクス式有機ELディスプレイの制御方法であって、

各前記アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなり、

前記駆動薄膜トランジスタは、

前記基板上に設けられた結晶半導体層と、

前記結晶半導体層上に設けられた第一ゲート絶縁層と、

前記第一ゲート絶縁層上に設けられたゲート絶縁構造と、

前記ゲート絶縁構造上に設けられたゲートと、

前記ゲート上に設けられた保護層と、

前記保護層上に設けられたソース/ドレインとからなり、

10

20

前記第一ゲート絶縁層と前記ゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成し、

更に、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられ、

前記ゲート絶縁構造は、前記駆動薄膜トランジスタのゲート容量を前記スイッチ薄膜トランジスタのゲート容量よりも小さくし、これにより、前記駆動薄膜トランジスタのサブスレッショルド・スイングが前記スイッチ薄膜トランジスタのサブスレッショルド・スイングよりも大きくなっており、

当該アクティブマトリクス式有機 E L ディスプレイのグレースケール表示を制御するにあたって、

前記駆動薄膜トランジスタのサブスレッショルド領域の電圧で該駆動薄膜トランジスタを駆動し、グレースケールに変化を反映させる

ことを特徴とする アクティブマトリクス式有機 E L ディスプレイの制御方法。

【請求項 2】

請求項 1 に記載のアクティブマトリクス式有機 E L ディスプレイの制御方法において

更に、前記有機平坦化層が、ソース/ドレインの上に設けられている

ことを特徴とする アクティブマトリクス式有機 E L ディスプレイの制御方法。

【請求項 3】

請求項 1 に記載のアクティブマトリクス式有機 E L ディスプレイの制御方法において

更に、前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記有機 E L 電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである

ことを特徴とする アクティブマトリクス式有機 E L ディスプレイの制御方法。

【請求項 4】

請求項 1 に記載のアクティブマトリクス式有機 E L ディスプレイの制御方法において

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであり、

前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである

ことを特徴とする アクティブマトリクス式有機 E L ディスプレイの制御方法。

【請求項 5】

請求項 1 に記載のアクティブマトリクス式有機 E L ディスプレイの制御方法において

更に、前記アクティブ型有機 E L 素子バックパネルには、緩衝層が設けられ、

前記緩衝層は、前記基板と前記アクティブ薄膜トランジスタ画素列の間に設けられる

ことを特徴とする アクティブマトリクス式有機 E L ディスプレイの制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平面表示の技術に関し、特に、アクティブ型有機 E L 素子バックパネル及びその製造方法に関する。

【背景技術】

【0002】

平面ディスプレイは、薄型ボディ・省エネ・放射がない等の数多の長所を備えており、幅広く活用されている。現在ある主要な平面ディスプレイは、液晶ディスプレイ (Liquid Crystal Display、LCD) であるか、有機 E L 素子 (Organic

10

20

30

40

50

ic Electroluminescence Device、OELD)、或は有機発光ダイオード(Organic Light Emitting Diode、OLED)と呼ばれる素子からなる。

【0003】

現在の液晶ディスプレイは、一般にバックライト式液晶ディスプレイであり、ケース体と、ケース体内に設けられた液晶表示パネルと、ケース体内に設けられたバックライトモジュール(Backlight Module)とからなる。液晶表示パネルの動作原理は、並行する二枚のガラス基板の中に液晶分子が設けられるとともに、二枚のガラス基板上に駆動電圧を印加して液晶分子の回転を制御し、これによりバックライトモジュールの光線が屈折照射されて画面が生成されるというものである。

10

【0004】

有機EL素子は、自発光・高輝度・広視野角・高コントラスト・可撓性・低エネルギー消費等の特性を備えているため、幅広く注目を集めている。また、新世代の表示方式として、徐々に従来の液晶ディスプレイに取って代わってきており、携帯電話モニター・パソコン用ディスプレイ・フルカラーテレビ等の分野で幅広く応用されている。従来の液晶ディスプレイと異なり、有機EL素子は、バックライト光源を必要とせず、ガラス基板上に極薄の有機材料層が直接設けられて、電流が流れた時に、これらの有機材料層が発光する。

【0005】

現在の有機発光ダイオードは、駆動方式によって、パッシブ・マトリクス式有機発光ダイオード(Passive-matrix organic light emitting diode、PMOLED)と、アクティブ・マトリクス式有機発光ダイオード(Active-matrix organic light emitting diode、AMOLED)に分類される。図1を参照する。前記アクティブ・マトリクス式有機発光ダイオードは、一般に、基板502と、基板502上に形成された薄膜トランジスタ(Thin Film Transistor、TFT)504と、薄膜トランジスタ504上に形成された有機発光ダイオード506とからなるとともに、薄膜トランジスタ504によって駆動した有機発光ダイオード506が発光することで、対応する画面が表示される。

20

【0006】

薄膜トランジスタは、駆動薄膜トランジスタ(Driving TFT)と、スイッチ薄膜トランジスタ(switch TFT)と、その他回路の薄膜トランジスタとからなる。有機EL素子の調製時、前記駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート絶縁層(GI)は、同時に形成されるとともに、その厚さは同等である。これにより、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート容量(Ci)の大きさが等しくなる。また、薄膜トランジスタのサブスレッショルド・スイング(sub-threshold swing、S.S.)については、公式： $S.S. = kT/q \ln 10 (1 + C_d / C_i)$ に基づき、前記薄膜トランジスタのサブスレッショルド・スイングは、ゲート容量の大きさによって決まる。また、ゲート容量の大きさは、ゲート絶縁層の厚さ($C = A / d$)によって決まる。よって、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタにおけるゲート絶縁層の厚さが等しい時には、駆動薄膜トランジスタと、スイッチ薄膜トランジスタと、その他回路の薄膜トランジスタのサブスレッショルド・スイングの大きさも等しくなる。

30

40

【0007】

薄膜トランジスタのサブスレッショルド・スイングの物理的な意味合いは、ゲート電圧とドレイン電流の間の波形曲線(Curving)がサブスレッショルド領域において示す傾きである。通常、傾きがサブスレッショルド領域において大きい曲線を描く場合、グレースケールに変化を反映させる制御電圧の入力制御に不利であるとされる。また、サブスレッショルド領域において傾きが小さい曲線を描く場合、グレースケールに変化を反映させる制御電圧の制御に有利である。つまり、駆動薄膜トランジスタのサブスレッショルド

50

・スイングが小さい場合、有機EL素子のグレースケール定義が行いにくい。しかし、グレースケール定義を利するために、ゲート絶縁層の厚さを増して駆動薄膜トランジスタのサブスレッショルド・スイングを大きくした場合には、スイッチ薄膜トランジスタ及びその他回路の薄膜トランジスタのサブスレッショルド・スイングもこれに応じて大きくなるため、動作電圧が増して、回路の動作速度の低下を招いてしまう。

【0008】

つまり、駆動薄膜トランジスタのサブスレッショルド・スイングと、スイッチ薄膜トランジスタ及びその他回路の薄膜トランジスタのサブスレッショルド・スイングの間には、矛盾が存在していると言える。よって、両者間の矛盾を解決する方法を発明することが、有機EL素子の品質の更なる向上にとって、必要不可欠である。

10

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明は、構造が簡単でグレースケールの定義に優れ、且つ動作電圧が小さく、回路動作速度が速い、アクティブ型有機EL素子バックパネルを提供することを目的とする。

【0010】

また、本発明は、製造工程が簡単で、且つスイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を保つという前提の下で、効果的に駆動薄膜トランジスタのサブスレッショルド・スイングを高めて、これにより、動作電圧及び回路動作速度に影響しない状況下で、より良好なグレースケール定義を可能にして、有機EL素子の品質を向上させることが出来る、アクティブ型有機EL素子バックパネルの製造方法を提供することを目的とする。

20

【課題を解決するための手段】

【0011】

上述の目的を達成するために、本発明が提供するアクティブ型有機EL素子バックパネルは、基板と、基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなる。前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きい。

30

【0012】

前記駆動薄膜トランジスタは、基板上に設けられた結晶半導体層と、結晶半導体層上に設けられた第一ゲート絶縁層と、第一ゲート絶縁層上に設けられたゲート絶縁構造と、ゲート絶縁構造上に設けられたゲートと、ゲート上に設けられた保護層と、保護層上に設けられたソース/ドレインとからなる。前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、グレースケール定義が行いやすくなる。

40

【0013】

前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられる。

【0014】

前記有機平坦化層は、ソース/ドレインの上に設けられる。

【0015】

前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0016】

50

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【0017】

更に、本発明には、緩衝層が設けられる。前記緩衝層は、基板と前記アクティブ薄膜トランジスタ画素列の間に設けられる。

【0018】

また、本発明が提供するアクティブ型有機EL素子バックパネルは、基板と、基板上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層と、有機EL電極と、画素定義層と、支持体とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタと、スイッチ薄膜トランジスタとからなる。前記駆動薄膜トランジスタのゲート絶縁層の厚さは、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さよりも大きい。

【0019】

このうち、前記駆動薄膜トランジスタは、基板上に設けられた結晶半導体層と、結晶半導体層上に設けられた第一ゲート絶縁層と、第一ゲート絶縁層上に設けられたゲート絶縁構造と、ゲート絶縁構造上に設けられたゲートと、ゲート上に設けられた保護層と、保護層上に設けられたソース/ドレインとからなる。前記第一ゲート絶縁層とゲート絶縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。前記ゲート絶縁構造は、駆動薄膜トランジスタのゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、グレースケール定義が行いやすくなる。

【0020】

このうち、前記スイッチ薄膜トランジスタのゲート絶縁層の厚さは、前記駆動薄膜トランジスタの第一ゲート絶縁層の厚さよりも小さいか、或は等しくなるように設けられる。

【0021】

前記有機平坦化層は、ソース/ドレインの上に設けられる。

【0022】

前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機EL電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0023】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【0024】

更に、本発明には、緩衝層が設けられる。前記緩衝層は、基板と前記アクティブ薄膜トランジスタ画素列の間に設けられる。

【0025】

また、本発明が提供するアクティブ型有機EL素子バックパネルの製造方法は、以下の工程を含む。

工程1、基板を用意する。

工程2、基板上に緩衝層を形成する。

工程3、緩衝層上に結晶半導体層を形成する。

工程4、結晶半導体層上に、下層ゲート絶縁層と上層ゲート絶縁層を順に積層させる。

工程5、前記上層ゲート絶縁層をパターン化して駆動薄膜トランジスタのゲート絶縁構造を形成する。前記下層ゲート絶縁層は、駆動薄膜トランジスタの第一ゲート絶縁層、及びスイッチ薄膜トランジスタのゲート絶縁層を形成する。前記第一ゲート絶縁層とゲート絶

10

20

30

40

50

縁構造は、共に前記駆動薄膜トランジスタのゲート絶縁層を形成する。

工程 6、駆動薄膜トランジスタのゲート絶縁層上に、駆動薄膜トランジスタのゲート・保護層・ソース/ドレインを形成する。また同時に、スイッチ薄膜トランジスタのゲート絶縁層に、スイッチ薄膜トランジスタのゲート・保護層・ソース/ドレインを形成する。

工程 7、駆動薄膜トランジスタのソース/ドレイン、及びスイッチ薄膜トランジスタのソース/ドレインに、有機平坦化層を形成する。

工程 8、有機平坦化層上に有機 EL 電極を形成する。前記有機 EL 電極は、前記駆動薄膜トランジスタのソース/ドレイン上に接続される。

【0026】

更に、工程 9 を含む。工程 9 では、有機平坦化層上に画素定義層を形成するとともに、画素定義層上に支持体を形成する。

10

【0027】

前記第一ゲート絶縁層は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記ゲート絶縁構造は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、前記保護層は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。前記有機 EL 電極の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【発明の効果】

【0028】

20

以上により、本発明のアクティブ型有機 EL 素子バックパネル及びその製造方法は、駆動薄膜トランジスタのゲート絶縁層の厚みを増すことを通して、駆動薄膜トランジスタのゲート容量を低下させ、これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、良好なグレースケール定義が可能になる。また同時に、スイッチ薄膜トランジスタのゲート絶縁層の厚さは変わらずに保たれるため、スイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を維持し、これにより、動作電圧を下げ且つ回路動作速度を上げることが可能になる。以上により、効果的に有機 EL 素子の品質を向上させることが出来る。

【0029】

本発明の特徴と技術内容の詳細については、以下の詳説と図を参照されたい。尚、図はあくまで参考及び説明用であり、これにより本発明を制限するものではない。

30

【図面の簡単な説明】

【0030】

下記の図を合わせて、本発明の具体的実施形態について詳細に説明することで、本発明の技術手法及びその他の有益な効果を詳らかにする。

【図 1】現在のアクティブ・マトリックス式有機発光ダイオードを示した概略図である。

【図 2】本発明のアクティブ型有機 EL 素子バックパネルの内部構造を示した概略図である。

【図 3】本発明のアクティブ型有機 EL 素子バックパネルの製造方法を示したフロー図である。

40

【発明を実施するための形態】

【0031】

本発明の技術手法とその効果について詳述するために、以下で本発明の実施例と図を参照しつつ説明する。

【0032】

図 2 を参照する。本発明が提供するアクティブ型有機 EL 素子バックパネルは、基板 20 と、基板 20 上に設けられた複数個のアクティブ薄膜トランジスタ画素列と、前記アクティブ薄膜トランジスタ画素列上に設けられた有機平坦層 228 と、有機 EL 電極 229 と、画素定義層 25 と、支持体 28 とからなる。各アクティブ薄膜トランジスタ画素列は、それぞれ駆動薄膜トランジスタ 22 と、スイッチ薄膜トランジスタ 24 とからなる。駆動

50

薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 の厚さは、スイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 の厚さよりも大きいため、駆動薄膜トランジスタ 2 2 のゲート容量値は、スイッチ薄膜トランジスタ 2 4 のゲート容量値よりも小さくなる。これにより、駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングは、スイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングよりも大きくなる。駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングが比較的大きいため、良好なグレースケール定義が可能であり、また同時に、スイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングが比較的小さいため、動作電圧を減少させ且つ回路動作速度を上げることが出来る。

【 0 0 3 3 】

図 2 を参照する。具体的には、駆動薄膜トランジスタ 2 2 は、基板 2 0 上に設けられた結晶半導体層 2 2 1 と、結晶半導体層 2 2 1 上に設けられた第一ゲート絶縁層 2 2 2 と、第一ゲート絶縁層 2 2 2 上に設けられたゲート絶縁構造 2 2 4 と、ゲート絶縁構造 2 2 4 上に設けられたゲート 2 2 5 と、ゲート 2 2 5 上に設けられた保護層 2 2 6 と、保護層 2 2 6 上に設けられたソース/ドレイン 2 2 7 とからなる。第一ゲート絶縁層 2 2 2 とゲート絶縁構造 2 2 4 は、共に駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 を形成する。ゲート絶縁構造 2 2 4 は、駆動薄膜トランジスタ 2 2 のゲート容量を減少させるために用いられる。これにより、駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングが大きくなり、グレースケールの定義が行いやすくなる。

10

【 0 0 3 4 】

有機 E L 素子の生産過程において、スイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 と駆動薄膜トランジスタ 2 2 の第一ゲート絶縁層 2 2 2 は、同時に形成されるとともに、スイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 の厚さは、駆動薄膜トランジスタ 2 2 の第一ゲート絶縁層 2 2 2 の厚さよりも小さいか、或は等しくなるように設けられる。尚、ゲート絶縁構造 2 2 4 の厚さは、第一ゲート絶縁層 2 2 2 の厚さよりも大きいことが望ましい。これにより、駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングが十分に大きくなると同時に、スイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングが十分に小さくなる。

20

【 0 0 3 5 】

第一ゲート絶縁層 2 2 2 は、単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、ゲート絶縁構造 2 2 4 は、単層、或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

30

【 0 0 3 6 】

保護層 2 2 6 は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。また、有機 E L 電極 2 2 9 の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【 0 0 3 7 】

更に、本発明の有機 E L 素子には、緩衝層 2 6 が設けられる。緩衝層 2 6 は、基板 2 0 と前記アクティブ薄膜トランジスタ画素列の間に設けられることにより、不純物が前記アクティブ薄膜トランジスタ画素列まで拡散することを防止する。

40

【 0 0 3 8 】

図 3 を参照する。また、合わせて図 2 も参照する。本発明が提供するアクティブ型有機 E L 素子バックパネルの製造方法は、以下の工程を含む。

【 0 0 3 9 】

工程 1 では、基板 2 0 を用意する。

【 0 0 4 0 】

基板 2 0 は、透明基板であり、本実施例において、基板 2 0 はガラス基板であることが望ましい。

【 0 0 4 1 】

工程 2 では、基板 2 0 上に緩衝層 2 6 を形成する。

50

【 0 0 4 2 】

緩衝層 2 6 は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せであるとともに、不純物が前記アクティブ薄膜トランジスタ画素列まで拡散することを防止する。

【 0 0 4 3 】

工程 3 では、緩衝層 2 6 上に結晶半導体層 2 2 1 を形成する。

【 0 0 4 4 】

具体的には、まず緩衝層 2 6 にアモルファスシリコン層を形成してから、レーザーアニール技術によって前記アモルファスシリコン層をポリシリコン層に変換するとともに、前記ポリシリコン層をパターン化する。最後に、ポリシリコン層に対してドーピングを行うことで、結晶半導体層 2 2 1 を形成する。

10

【 0 0 4 5 】

工程 4 では、結晶半導体層 2 2 1 上に、下層ゲート絶縁層と上層ゲート絶縁層を順に積層させる。

【 0 0 4 6 】

前記下層ゲート絶縁層と上層ゲート絶縁層は、いずれも単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【 0 0 4 7 】

工程 5 では、前記上層ゲート絶縁層をパターン化して駆動薄膜トランジスタ 2 2 のゲート絶縁構造 2 2 4 を形成する。前記下層ゲート絶縁層は、駆動薄膜トランジスタ 2 2 の第一ゲート絶縁層 2 2 2、及びスイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 を形成する。また、第一ゲート絶縁層 2 2 2 とゲート絶縁構造 2 2 4 は、共に前記駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 を形成する。

20

【 0 0 4 8 】

具体的には、駆動薄膜トランジスタ 2 2 のゲート 2 2 5 下方における所定の位置に、ゲート絶縁構造 2 2 4 を形成する。前記ゲート絶縁構造 2 2 4 は、単層或は多層構造をなすとともに、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【 0 0 4 9 】

具体的には、以下の技術手法が可能である。例えば、上層ゲート絶縁層に一層の感光性 (photo-sensitive) 材料が設けられる。尚、前記感光性材料とは、即ちフォトレジストを指す。更に、光線がフォトマスクを通過してフォトレジスト上に照射されることで前記フォトレジストが露光される。フォトマスクはゲート絶縁構造 2 2 4 のパターンを有しているため、光線がフォトマスクを貫通してフォトレジスト上に照射される。つまり、フォトレジストの露光は選択性を備えると同時に、フォトマスク上のパターンがそのままフォトレジスト上に写される。この後、適切な現像液 (developer) と用いて一部のフォトレジストを除去することにより、フォトレジストによって必要なパターンが具現化される。

30

【 0 0 5 0 】

駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 は、第一ゲート絶縁層 2 2 2 とゲート絶縁構造 2 2 4 によって共に形成されているため、厚さがスイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 よりも厚くなる。よって、駆動薄膜トランジスタ 2 2 のゲート容量値は、スイッチ薄膜トランジスタ 2 4 のゲート容量値よりも小さくなり、これにより、駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングがスイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングよりも大きくなる。駆動薄膜トランジスタ 2 2 のサブスレッショルド・スイングが比較的大きいため、グレースケールの定義に優れており、また同時に、スイッチ薄膜トランジスタ 2 4 のサブスレッショルド・スイングが比較的小さいため、動作電圧を下げ且つ回路動作速度を上げることが出来る。

40

【 0 0 5 1 】

工程 6 では、駆動薄膜トランジスタ 2 2 のゲート絶縁層 2 2 0 上に、駆動薄膜トランジスタ 2 2 のゲート 2 2 5・保護層 2 2 6・ソース/ドレイン 2 2 7 を形成する。また同時に、スイッチ薄膜トランジスタ 2 4 のゲート絶縁層 2 4 0 に、スイッチ薄膜トランジスタ 2

50

4のゲート245・保護層246・ソース/ドレイン247を形成する。

【0052】

保護層226は、酸化ケイ素層・窒化ケイ素層のいずれか、或はこれらの組合せである。

【0053】

工程7では、駆動薄膜トランジスタ22のソース/ドレイン227、及びスイッチ薄膜トランジスタ24のソース/ドレイン247に、有機平坦化層228を形成する。

【0054】

有機平坦化層228は、アクティブ薄膜トランジスタ画素列の構造全体を平坦化するために用いられ、これにより、後続工程が行いやすくなる。

【0055】

工程8では、有機平坦化層228上に有機EL電極229を形成する。有機EL電極229は、駆動薄膜トランジスタ22のソース/ドレイン227上に接続される。

【0056】

有機EL電極229の材料は、酸化インジウムスズ・銀の中の少なくとも一種、或はこれらの組合せである。

【0057】

工程9では、有機平坦化層228上に画素定義層25を形成するとともに、画素定義層25上に支持体28を形成する。

【0058】

支持体28は、封止板(図示せず)を支持するために用いられるとともに、フォトリソグラフィ作成過程を通して形成されることが出来る。

【0059】

以上を総じて言えば、本発明のアクティブ型有機EL素子バックパネル及びその製造方法は、駆動薄膜トランジスタのゲート絶縁層の厚みを増すことを通じて、駆動薄膜トランジスタのゲート容量を低下させ、これにより、駆動薄膜トランジスタのサブスレッショルド・スイングが大きくなり、良好なグレースケール定義が可能になる。また同時に、スイッチ薄膜トランジスタのゲート絶縁層の厚さは変わらずに保たれるため、スイッチ薄膜トランジスタのサブスレッショルド・スイングが比較的小さい値を維持し、これにより、動作電圧を下げ且つ回路動作速度を上げることが可能になる。以上により、効果的に有機EL素子の品質を向上させることが出来る。

【0060】

以上の記述により、関連領域の一般的な技術員は、本発明の技術手法と構想に基づいて各種の変更と変形を加えることが可能であり、これらの変更と変形は、いずれも本発明の権利要求の保護範囲に属する。

【符号の説明】

【0061】

(従来技術)

502 基板

504 薄膜トランジスタ

506 有機発光ダイオード

(本発明)

20 基板

22 駆動薄膜トランジスタ

220 ゲート絶縁層

221 結晶半導体層

222 第一ゲート絶縁層

224 ゲート絶縁構造

225 ゲート

226 保護層

10

20

30

40

50

- 2 2 7 ソース/ドレイン
- 2 2 8 有機平坦層
- 2 2 9 有機EL電極
- 2 4 スイッチ薄膜トランジスタ
- 2 4 0 ゲート絶縁層
- 2 4 5 ゲート
- 2 4 6 保護層
- 2 4 7 ソース/ドレイン
- 2 5 画素定義層
- 2 6 緩衝層
- 2 8 支持体

【図1】

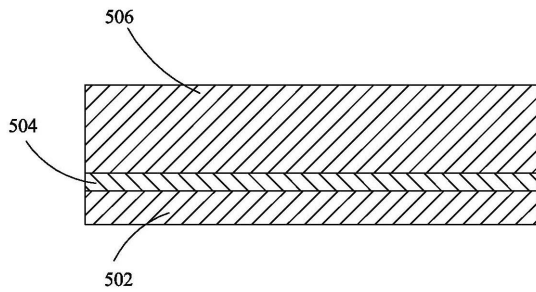


図 1

【図2】

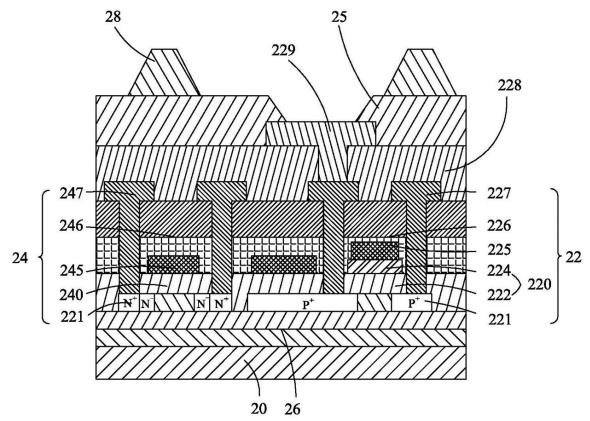


図 2

【 図 3 】



図 3

フロントページの続き

(51) Int.Cl.			F I		
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>27/32</i>	
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5</i>
<i>G 0 9 G</i>	<i>3/20</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 4 1 D</i>
<i>G 0 9 G</i>	<i>3/30</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/30</i>	<i>K</i>
<i>H 0 1 L</i>	<i>29/786</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 1 7 U</i>
<i>H 0 1 L</i>	<i>21/336</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 1 3 Z</i>
<i>H 0 1 L</i>	<i>27/088</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 2 6 C</i>
<i>H 0 1 L</i>	<i>21/8234</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>27/088</i>	<i>3 3 1 E</i>
			<i>H 0 1 L</i>	<i>27/088</i>	<i>C</i>
			<i>H 0 1 L</i>	<i>27/088</i>	<i>B</i>

- (56) 参考文献 特開 2 0 1 2 - 0 6 8 6 5 7 (J P , A)
 特開 2 0 1 2 - 2 3 8 5 8 7 (J P , A)
 特開平 1 0 - 0 5 6 1 8 4 (J P , A)
 国際公開第 2 0 0 7 / 0 8 0 6 7 2 (W O , A 1)
 米国特許出願公開第 2 0 1 4 / 0 1 1 7 3 2 0 (U S , A 1)
 特開 2 0 0 4 - 3 4 1 1 4 4 (J P , A)

(58) 調査した分野(Int.Cl., DB名)

H 0 1 L *5 1 / 5 0* - *5 1 / 5 6*
H 0 1 L *2 7 / 3 2*
H 0 1 L *2 9 / 7 8 6*

专利名称(译)	有源型有机EL元件背板及其制造方法		
公开(公告)号	JP6240774B2	公开(公告)日	2017-11-29
申请号	JP2016533774	申请日	2013-09-18
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
当前申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	徐源竣		
发明人	徐源竣		
IPC分类号	H05B33/02 H01L51/50 H05B33/12 H05B33/22 H05B33/26 H01L27/32 G09F9/30 G09G3/20 G09G3/30 H01L29/786 H01L21/336 H01L27/088 H01L21/8234		
CPC分类号	H01L51/56 H01L27/1237 H01L27/3246 H01L27/3262		
FI分类号	H05B33/02 H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/26.Z H01L27/32 G09F9/30.365 G09G3/20.641.D G09G3/30.K H01L29/78.617.U H01L29/78.613.Z H01L29/78.626.C H01L27/088.331.E H01L27/088.C H01L27/088.B		
代理人(译)	铃木 征四郎		
审查员(译)	本田博之		
优先权	201310410909.X 2013-09-10 CN		
其他公开文献	JP2016527697A		
外部链接	Espacenet		

摘要(译)

一种能够降低工作电压并提高电路工作速度的有源型有机EL元件背板及其制造方法。背板包括基板，基板上的多个有源薄膜晶体管像素行，有源薄膜晶体管像素行上的有机平坦层，有机EL电极，像素限定层和支撑体。有源薄膜晶体管像素阵列包括驱动薄膜晶体管和开关薄膜晶体管。驱动薄膜晶体管的栅极绝缘层比开关薄膜晶体管的栅极绝缘层厚。通过使驱动薄膜晶体管的栅极绝缘层更厚，驱动薄膜晶体管的栅极电容降低，从而驱动薄膜晶体管的亚阈值摆幅变大，因此灰度级的定义是优异的。同时，开关薄膜晶体管的亚阈值摆幅保持较小的值。[选择图]图2

(19) 日本国特許庁 (JP)	(12) 特許公報 (B2)	(11) 特許番号 特許第6240774号 (P6240774)
(45) 発行日 平成29年11月29日 (2017.11.29)	(24) 登録日 平成29年11月10日 (2017.11.10)	
(51) Int. Cl.	F I	
H05B 33/02 (2006.01)	H05B 33/02	
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/12 (2006.01)	H05B 33/12	B
H05B 33/22 (2006.01)	H05B 33/22	Z
H05B 33/26 (2006.01)	H05B 33/26	Z
請求項の数 5 (全 12 頁) 最終頁に続く		
(21) 出願番号 特願2016-533774 (P2016-533774)	(73) 特許権者 515203228	
(86) (22) 出願日 平成25年9月18日 (2013.9.18)	深▲せん▼市華星光電技術有限公司	
(65) 公表番号 特表2016-527697 (P2016-527697A)	中華人民共和國廣東省深▲せん▼市光明新區增明大道9-2號518132	
(43) 公表日 平成28年9月8日 (2016.9.8)	(74) 代理人 100143720	
(86) 国際出願番号 PCT/CN2013/083730	弁理士 米田 耕一郎	
(87) 国際公開番号 W02015/035661	(74) 代理人 100080252	
(87) 国際公開日 平成27年3月19日 (2015.3.19)	弁理士 鈴木 征四郎	
審査請求日 平成28年2月12日 (2016.2.12)	(72) 発明者 徐源竣	
(31) 優先権主張番号 201310410909.X	中華人民共和國廣東省深▲せん▼市光明新區增明大道9-2號518132	
(32) 優先日 平成25年9月10日 (2013.9.10)	審査官 本田 博幸	
(33) 優先権主張国 中国 (CN)		
最終頁に続く		

(54) 【発明の名称】 アクティブ型有機EL素子バックパネル及びその製造方法