

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4839352号
(P4839352)

(45) 発行日 平成23年12月21日 (2011.12.21)

(24) 登録日 平成23年10月7日 (2011.10.7)

(51) Int. Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 642C
H01L 51/50 (2006.01)	G09G 3/20 642A
	G09G 3/20 670J
	G09G 3/20 624B
請求項の数 22 (全 22 頁) 最終頁に続く	

(21) 出願番号	特願2008-188173 (P2008-188173)	(73) 特許権者	503434302
(22) 出願日	平成20年7月22日 (2008.7.22)		財団法人ソウル大学校産学協力財団
(65) 公開番号	特開2009-25821 (P2009-25821A)		Seoul National University Industry Foundation
(43) 公開日	平成21年2月5日 (2009.2.5)		大韓民国ソウル特別市冠岳区奉天洞山4-2
審査請求日	平成20年7月22日 (2008.7.22)		San 4-2, Bongchun-dong, Kwanak-gu, Seoul, Korea
(31) 優先権主張番号	10-2007-0073427	(74) 代理人	100118913
(32) 優先日	平成19年7月23日 (2007.7.23)		弁理士 上田 邦生
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100112737
			弁理士 藤田 考晴
		最終頁に続く	

(54) 【発明の名称】 有機電界発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

走査線に電氣的に連結された制御電極を備え、データ線および第1電源電圧線の間に電氣的に連結されてデータ信号を伝達する第1スイッチング素子と、

前記第1スイッチング素子に電氣的に連結された制御電極を備え、前記第1電源電圧線および第2電源電圧線の間に電氣的に連結された駆動トランジスタと、

前記駆動トランジスタに電氣的に連結され、前記駆動トランジスタにより供給される電流によって画像を表示する有機電界発光素子と、

前記駆動トランジスタの制御電極および前記第1スイッチング素子の間に電氣的に連結された第1容量性素子と、

前記第1容量性素子および前記第2電源電圧線の間に電氣的に連結された第2容量性素子と、

前記第1電源電圧線および前記駆動トランジスタの制御電極の間に電氣的に連結された第2スイッチング素子と、

前記第1スイッチング素子および前記駆動トランジスタの間に電氣的に連結された第3スイッチング素子と、

前記駆動トランジスタの制御電極および前記第2電源電圧線の間に電氣的に連結された第4スイッチング素子と、

前記駆動トランジスタおよび前記第2電源電圧線の間に電氣的に連結された第5スイッチング素子とを備え、

10

20

1 フレームの画像表示期間中に前記第 2 スイッチング素子および前記第 5 スイッチング素子がターンオフされ、前記第 1 スイッチング素子、前記第 3 スイッチング素子および前記第 4 スイッチング素子がターンオンされると、前記駆動トランジスタの第 2 電極にデータ信号が印加され、前記駆動トランジスタの制御電極に第 2 電源電圧が印加されることを特徴とする有機電界発光表示装置。

【請求項 2】

前記第 1 スイッチング素子は、第 1 電極が前記データ線に電氣的に連結され、第 2 電極が前記第 3 スイッチング素子の第 1 電極と前記第 1 容量性素子の第 2 電極と前記第 2 容量性素子の第 1 電極との間に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

10

【請求項 3】

前記第 2 スイッチング素子は、制御電極が直前走査線に電氣的に連結され、第 1 電極が前記第 4 スイッチング素子の第 1 電極と前記第 1 容量性素子の第 1 電極と前記駆動トランジスタの制御電極との間に電氣的に連結され、第 2 電極が前記第 1 電源電圧線と前記駆動トランジスタの第 1 電極間に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 4】

前記第 3 スイッチング素子は、制御電極がしきい値電圧補償線に電氣的に連結され、第 1 電極が前記第 1 スイッチング素子の第 2 電極と前記第 1 容量性素子の第 2 電極と前記第 2 容量性素子の第 1 電極との間に電氣的に連結され、第 2 電極が前記駆動トランジスタと前記第 5 スイッチング素子との間に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

20

【請求項 5】

前記第 4 スイッチング素子は、制御電極がネガティブアニーリング線に電氣的に連結され、第 1 電極が前記駆動トランジスタの制御電極と第 2 スイッチング素子の第 1 電極と前記第 1 容量性素子の第 1 電極との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 6】

前記第 5 スイッチング素子は、制御電極が発光制御線に電氣的に連結され、第 1 電極が前記駆動トランジスタの第 2 電極と前記第 3 スイッチング素子の第 2 電極との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

30

【請求項 7】

前記有機電界発光素子は、アノード電極が前記第 5 スイッチング素子と電氣的に連結され、カソード電極が前記第 2 電源電圧線に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 8】

前記有機電界発光素子は、アノード電極が前記第 1 電源電圧線に電氣的に連結され、カソード電極が前記駆動トランジスタの第 1 電極と前記第 2 のスイッチング素子の第 2 電極との間に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

40

【請求項 9】

前記第 1 容量性素子は、第 1 電極が前記第 2 スイッチング素子の第 1 電極と前記駆動トランジスタの制御電極と前記第 4 スイッチング素子の第 1 電極との間に電氣的に連結され、第 2 電極が前記第 1 スイッチング素子の第 2 電極と前記第 3 スイッチング素子の第 1 電極と前記第 2 容量性素子の第 1 電極との間に電氣的に連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 10】

前記第 2 容量性素子は、第 1 電極が前記第 1 容量性素子の第 2 電極と前記第 1 スイッチング素子の第 2 電極と前記第 3 スイッチング素子の第 1 電極との間に電氣的に連結され、第 2 電極が前記第 4 スイッチング素子の第 2 電極と前記第 2 電源電圧線との間に電氣的に

50

連結されることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 1】

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子、前記第 5 スイッチング素子、および前記駆動トランジスタは、N 型チャンネルトランジスタであることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 1 2】

走査線が電氣的に連結された制御電極を備え、データ線および第 1 電源電圧線の間に電氣的に連結されてデータ信号を伝達する第 1 スイッチング素子と、

前記第 1 スイッチング素子に電氣的に連結された制御電極を備え、前記第 1 電源電圧線および第 2 電源電圧線の間に電氣的に連結された駆動トランジスタと、

前記駆動トランジスタに電氣的に連結され、前記駆動トランジスタにより供給される電流によって画像を表示する有機電界発光素子と、

前記駆動トランジスタの制御電極および前記第 1 スイッチング素子の間に電氣的に連結された第 1 容量性素子と、

前記第 1 容量性素子および前記第 1 電源電圧線の間に電氣的に連結された第 2 容量性素子と、

前記第 2 電源電圧線および前記駆動トランジスタの制御電極の間に電氣的に連結された第 2 スイッチング素子と、

前記第 1 スイッチング素子および前記駆動トランジスタの間に電氣的に連結された第 3 スイッチング素子と、

前記駆動トランジスタの制御電極および前記第 1 電源電圧線の間に電氣的に連結された第 4 スイッチング素子と、

前記駆動トランジスタおよび前記第 1 電源電圧線の間に電氣的に連結された第 5 スイッチング素子を備え、

1 フレームの画像表示期間中に前記第 2 スイッチング素子および前記第 5 スイッチング素子がターンオフされ、前記第 1 スイッチング素子、前記第 3 スイッチング素子および前記第 4 スイッチング素子がターンオンされると、前記駆動トランジスタの第 1 電極にデータ信号が印加され、前記駆動トランジスタの制御電極に第 1 電源電圧が印加されることを特徴とする有機電界発光表示装置。

【請求項 1 3】

前記第 1 スイッチング素子は、第 1 電極が前記データ線に電氣的に連結され、第 2 電極が前記第 3 スイッチング素子の第 1 電極と前記第 1 容量性素子の第 1 電極と前記第 2 容量性素子の第 2 電極との間に電氣的に連結されることを特徴とする請求項 1 2 に記載の有機電界発光表示装置。

【請求項 1 4】

前記第 2 スイッチング素子は、制御電極が直前走査線に電氣的に連結され、第 1 電極が前記第 4 スイッチング素子の第 2 電極と前記第 1 容量性素子の第 2 電極と前記駆動トランジスタの制御電極との間に電氣的に連結され、第 2 電極が前記第 2 電源電圧線と前記駆動トランジスタの第 2 電極との間に電氣的に連結されることを特徴とする請求項 1 2 に記載の有機電界発光表示装置。

【請求項 1 5】

前記第 3 スイッチング素子は、制御電極がしきい値電圧補償線に電氣的に連結され、第 1 電極が前記第 1 スイッチング素子の第 2 電極と前記第 1 容量性素子の第 1 電極と前記第 2 容量性素子の第 2 電極との間に電氣的に連結され、第 2 電極が前記駆動トランジスタと前記第 5 スイッチング素子との間に電氣的に連結されることを特徴とする請求項 1 2 に記載の有機電界発光表示装置。

【請求項 1 6】

前記第 4 スイッチング素子は、制御電極がネガティブアニーリング線に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記駆動トランジスタ

タの制御電極と第2スイッチング素子の第1電極と前記第1容量性素子の第2電極との間に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

【請求項17】

前記第5スイッチング素子は、制御電極が発光制御線に電氣的に連結され、第1電極が前記第1電源電圧線に電氣的に連結され、第2電極が前記駆動トランジスタの第1電極と前記第3スイッチング素子の第2電極との間に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

【請求項18】

前記有機電界発光素子は、アノード電極が前記駆動トランジスタの第2電極と第2スイッチング素子の第2電極との間に電氣的に連結され、カソード電極が前記第2電源電圧線に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

10

【請求項19】

前記有機電界発光素子は、アノード電極が前記第1電源電圧線に電氣的に連結され、カソード電極が前記第5スイッチング素子の第1電極に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

【請求項20】

前記第1容量性素子は、第1電極が前記第1スイッチング素子の第2電極と前記第3スイッチング素子の第1電極と前記第2容量性素子の第2電極との間に電氣的に連結され、第2電極が前記第2スイッチング素子の第1電極と前記駆動トランジスタの制御電極と前記第4スイッチング素子の第2電極との間に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

20

【請求項21】

前記第2容量性素子は、第1電極が前記第4スイッチング素子の第1電極と前記第1電源電圧線間に電氣的に連結され、第2電極が前記第1容量性素子の第1電極と前記第1スイッチング素子の第2電極と前記第3スイッチング素子の第1電極との間に電氣的に連結されることを特徴とする請求項12に記載の有機電界発光表示装置。

【請求項22】

前記第1スイッチング素子、前記第2スイッチング素子、前記第3スイッチング素子、前記第4スイッチング素子、前記第5スイッチング素子、および前記駆動トランジスタは、P型チャンネルトランジスタであることを特徴とする請求項12に記載の有機電界発光表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機電界発光表示装置に関するものであって、より詳しくは有機電界発光表示装置の画素回路内駆動トランジスタの劣化現象と、その劣化による有機発光素子の明るさの変化を最小化できる有機電界発光表示装置に関するものである。

【背景技術】

【0002】

従来の有機電界発光表示装置においては、蛍光性、または燐光性有機化合物を電氣的に励起し発光させる表示装置によって、N×M個の有機発光セルを駆動し映像が表現できるようになっている。このような有機発光セルは、図1に示したようにアノード(ITO)、有機薄膜、カソード(金属)の構造からなっている。有機薄膜は、電子と正孔のバランスを良くして発光効率を向上させるため、発光層(emitting layer、EML)、電子輸送層(electron transport layer、ETL)、および正孔輸送層(hole transport layer、HTL)を含む多層構造からなり、さらに、別途の電子注入層(Electron injecting layer、EIL)と正孔注入層(hole injecting layer、HIL)を含み得る。

40

【0003】

50

このような有機発光セルを駆動する方式としては、単純マトリックス (passive matrix) 方式と薄膜トランジスタ (thin film transistor、TFT)、または MOSFET を用いた能動駆動 (active matrix) 方式がある。単純マトリックス方式は正極と負極を直交するように形成しラインを選択して駆動するのに対して、能動駆動方式はトランジスタとキャパシタを各 ITO (indium tin oxide) 画素電極に接続してキャパシタ容量によって電圧を維持する駆動方式である。

【0004】

このような能動駆動方式に使用されるトランジスタは、非晶質シリコン薄膜トランジスタ、または多結晶シリコン薄膜トランジスタを用いる。非晶質シリコン薄膜トランジスタを駆動素子に用いる場合、電流駆動能力は相対的に低い、表示装置の均一度に優れ、大面積工程に有利であるという長所を持つ。しかしながら、電流を流す画素回路内の駆動トランジスタは、制御電極に電圧が印加されて電流が流れるようになることにより、シリコンの構造が損傷して段々としきい値電圧が増加することになる。このようにしきい値電圧の増加は、下記の数式 (1) のトランジスタ電流式から分かるように、有機電界発光素子に印加される電流の量を減少させることになる。これによって各画素の明るさが減少することで、上記画素回路を採択した有機電界発光表示装置の明るさが時間の経過に伴い段々と減少してしまうという問題がある。

【0005】

なお、画素回路ごとのしきい値電圧の劣化の程度は直前まで各画素回路に印加されていたデータ電圧によって変わるため、結果的に有機電界発光表示装置全体の輝度が不均一になってしまうという問題がある。

【0006】

$$I_{OLED} = \beta (V_{GS} - V_{TH})^2 / 2 \quad (1)$$

【0007】

ここで、 I_{OLED} は駆動トランジスタと有機電界発光素子に流れる電流、 V_{GS} は駆動トランジスタのゲートとソース間の電圧、 V_{TH} は駆動トランジスタのしきい値電圧、 β は駆動トランジスタの電気伝導度に関係された常数である。

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明は、上述した従来の問題点を克服するためのものであって、本発明の目的は、1 フレームの画像表示期間を第1期間と第2期間に分け、第1期間には、データ信号として駆動トランジスタの制御電極に正の電圧 (または負の電圧) を印加して有機電界発光素子が発光するようにし、第2期間には、第1期間に駆動トランジスタの制御電極に印加された電圧とは反対の負の電圧 (または正の電圧) を印加して、有機電界発光素子をオフさせると同時に駆動トランジスタがネガティブアニーリング (Negative annealing) されるようにすることによって、駆動トランジスタのしきい値電圧の変移、すなわち、劣化現象を最小化し、且つ有機電界発光表示装置全体の輝度均一度を向上させることができる有機電界発光表示装置を提供することにある。

【0009】

また、本発明の他の目的は、1 フレームの画像表示期間中に発光駆動期間とネガティブアニーリング期間の割合を 1 : 1、またはその他の割合で多様に調節し、自然と 1 フレームと次のフレーム間に第1画像が表示されるようにすることによって、モーションブラー (Motion Blur) 現象が防止でき、さらに、高い明暗比の実現が可能な有機電界発光表示装置を提供することにある。

【0010】

また、本発明のまた他の目的は、第1期間に駆動トランジスタをダイオード構造で連結し、駆動トランジスタと電氣的に連結された容量性素子に駆動トランジスタのしきい値電圧を保存し、駆動トランジスタにデータ電圧が印加される時、しきい値電圧がデータ電圧

10

20

30

40

50

と合算されて駆動トランジスタの制御電極に印加されることにより、駆動トランジスタのしきい値電圧を補償できる有機電界発光表示装置を提供することにある。

【課題を解決するための手段】

【0011】

上述の目的を達成するための本発明に係る有機電界発光表示装置は、走査線に電氣的に連結された制御電極を備え、データ線および第1電源電圧線の間に電氣的に連結されてデータ信号を伝達する第1スイッチング素子と、前記第1スイッチング素子に電氣的に連結された制御電極を備え、前記第1電源電圧線および第2電源電圧線の間に電氣的に連結された駆動トランジスタと、前記駆動トランジスタに電氣的に連結され、前記駆動トランジスタにより供給される電流によって画像を表示する有機電界発光素子と、前記駆動トランジスタの制御電極および前記第1スイッチング素子の間に電氣的に連結された第1容量性素子と、前記第1容量性素子および前記第2電源電圧線の間に電氣的に連結された第2容量性素子と、前記第1電源電圧線および前記駆動トランジスタの制御電極の間に電氣的に連結された第2スイッチング素子と、前記第1スイッチング素子および前記駆動トランジスタの間に電氣的に連結された第3スイッチング素子と、前記駆動トランジスタの制御電極および前記第2電源電圧線の間に電氣的に連結された第4スイッチング素子と、前記駆動トランジスタおよび前記第2電源電圧線の間に電氣的に連結された第5スイッチング素子とを備え、1フレームの画像表示期間中に前記第2スイッチング素子および前記第5スイッチング素子がターンオフされ、前記第1スイッチング素子、前記第3スイッチング素子、および前記第4スイッチング素子がターンオンされると、前記駆動トランジスタの第2電極にデータ信号が印加され、前記駆動トランジスタの制御電極に第2電源電圧が印加されることを特徴とする。

10

20

【0012】

前記第1スイッチング素子は、第1電極が前記データ線に電氣的に連結され、第2電極が前記第3スイッチング素子の第1電極と前記第1容量性素子の第2電極と前記第2容量性素子の第1電極とに電氣的に連結されることを特徴とする。

【0013】

前記第2スイッチング素子は、制御電極が直前走査線に電氣的に連結され、第1電極が前記第4スイッチング素子の第1電極と前記第1容量性素子の第1電極と前記駆動トランジスタの制御電極とに電氣的に連結され、第2電極が前記第1電源電圧線と前記駆動トランジスタの第1電極とに電氣的に連結されることを特徴とする。

30

【0014】

前記第3スイッチング素子は、制御電極がしきい値電圧補償線に電氣的に連結され、第1電極が前記第1スイッチング素子の第2電極と前記第1容量性素子の第2電極と前記第2容量性素子の第1電極とに電氣的に連結され、第2電極が前記駆動トランジスタと前記第5スイッチング素子とに電氣的に連結されることを特徴とする。

【0015】

前記第4スイッチング素子は、制御電極がネガティブアニーリング線に電氣的に連結され、第1電極が前記駆動トランジスタの制御電極と第2スイッチング素子の第1電極と前記第1容量性素子の第1電極とに電氣的に連結され、第2電極が前記第2電源電圧線に電氣的に連結されることを特徴とする。

40

【0016】

前記第5スイッチング素子は、制御電極が発光制御線に電氣的に連結され、第1電極が前記駆動トランジスタの第2電極と前記第3スイッチング素子の第2電極とに電氣的に連結され、第2電極が前記第2電源電圧線に電氣的に連結されることを特徴とする。

【0017】

前記有機電界発光素子は、アノード電極が前記第5スイッチング素子と電氣的に連結され、カソード電極が前記第2電源電圧線に電氣的に連結されることを特徴とする。

【0018】

前記有機電界発光素子は、アノード電極が前記第1電源電圧線に電氣的に連結され、カ

50

ソード電極が前記駆動トランジスタの第1電極と前記第2のスイッチング素子の第2電極とに電氣的に連結されることを特徴とする。

【0019】

前記第1容量性素子は、第1電極が前記第2スイッチング素子の第1電極と前記駆動トランジスタの制御電極と前記第4スイッチング素子の第1電極とに電氣的に連結され、第2電極が前記第1スイッチング素子の第2電極と前記第3スイッチング素子の第1電極と前記第2容量性素子の第1電極とに電氣的に連結されることを特徴とする。

【0020】

前記第2容量性素子は、第1電極が前記第1容量性素子の第2電極と前記第1スイッチング素子の第2電極と前記第3スイッチング素子の第1電極とに電氣的に連結され、第2電極が前記第4スイッチング素子の第2電極と前記第2電源電圧線とに電氣的に連結されることを特徴とする。

10

【0021】

前記第1スイッチング素子、前記第2スイッチング素子、前記第3スイッチング素子、前記第4スイッチング素子、前記第5スイッチング素子、および前記駆動トランジスタは、N型チャンネルトランジスタであることを特徴とする。

【0022】

有機電界発光表示装置は、走査線に電氣的に連結された制御電極を備え、データ線および第1電源電圧線の間に電氣的に連結されてデータ信号を伝達する第1スイッチング素子と、前記第1スイッチング素子に電氣的に連結された制御電極を備え、前記第1電源電圧線および第2電源電圧線の間に電氣的に連結された駆動トランジスタと、前記駆動トランジスタに電氣的に連結され、前記駆動トランジスタにより供給される電流によって画像を表示する有機電界発光素子と、前記駆動トランジスタの制御電極および前記第1スイッチング素子の間に電氣的に連結された第1容量性素子と、前記第1容量性素子および前記第1電源電圧線の間に電氣的に連結された第2容量性素子と、前記第2電源電圧線および前記駆動トランジスタの制御電極の間に電氣的に連結された第2スイッチング素子と、前記第1スイッチング素子および前記駆動トランジスタの間に電氣的に連結された第3スイッチング素子と、前記駆動トランジスタの制御電極および前記第1電源電圧線の間に電氣的に連結された第4スイッチング素子と、前記駆動トランジスタおよび前記第1電源電圧線の間に電氣的に連結された第5スイッチング素子とを備え、1フレームの画像表示期間中に前記第2スイッチング素子および前記第5スイッチング素子がターンオフされ、前記第1スイッチング素子、前記第3スイッチング素子および前記第4スイッチング素子がターンオンされると、前記駆動トランジスタの第1電極にデータ信号が印加され、前記駆動トランジスタの制御電極に第1電源電圧が印加されることを特徴とする。

20

30

【0023】

前記第1スイッチング素子は、第1電極が前記データ線に電氣的に連結され、第2電極が前記第3スイッチング素子の第1電極と前記第1容量性素子の第1電極と前記第2容量性素子の第2電極とに電氣的に連結されることを特徴とする。

【0024】

前記第2スイッチング素子は、制御電極が直前走査線に電氣的に連結され、第1電極が前記第4スイッチング素子の第2電極と前記第1容量性素子の第2電極と前記駆動トランジスタの制御電極とに電氣的に連結され、第2電極が前記第2電源電圧線と前記駆動トランジスタの第2電極とに電氣的に連結されることを特徴とする。

40

【0025】

前記第3スイッチング素子は、制御電極がしきい値電圧補償線に電氣的に連結され、第1電極が前記第1スイッチング素子の第2電極と前記第1容量性素子の第1電極と前記第2容量性素子の第2電極とに電氣的に連結され、第2電極が前記駆動トランジスタと前記第5スイッチング素子とに電氣的に連結されることを特徴とする。

【0026】

前記第4スイッチング素子は、制御電極がネガティブアニーリング線に電氣的に連結さ

50

れ、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記駆動トランジスタの制御電極と第 2 スwitching 素子の第 1 電極と前記第 1 容量性素子の第 2 電極とに電氣的に連結されることを特徴とする。

【 0 0 2 7 】

前記第 5 スwitching 素子は、制御電極が発光制御線に電氣的に連結され、第 1 電極が前記第 1 電源電圧線に電氣的に連結され、第 2 電極が前記駆動トランジスタの第 1 電極と前記第 3 スwitching 素子の第 2 電極とに電氣的に連結されることを特徴とする。

【 0 0 2 8 】

前記有機電界発光素子は、アノード電極が前記駆動トランジスタの第 2 電極と第 2 スwitching 素子の第 2 電極とに電氣的に連結され、カソード電極が前記第 2 電源電圧線に電氣的に連結されることを特徴とする。

10

【 0 0 2 9 】

前記有機電界発光素子は、アノード電極が前記第 1 電源電圧線に電氣的に連結され、カソード電極が前記第 5 スwitching 素子の第 1 電極に電氣的に連結されることを特徴とする。

【 0 0 3 0 】

前記第 1 容量性素子は、第 1 電極が前記第 1 スwitching 素子の第 2 電極と前記第 3 スwitching 素子の第 1 電極と前記第 2 容量性素子の第 2 電極とに電氣的に連結され、第 2 電極が前記第 2 スwitching 素子の第 1 電極と前記駆動トランジスタの制御電極と前記第 4 スwitching 素子の第 2 電極とに電氣的に連結されることを特徴とする。

20

【 0 0 3 1 】

前記第 2 容量性素子は、第 1 電極が前記第 4 スwitching 素子の第 1 電極と前記第 1 電源電圧線とに電氣的に連結され、第 2 電極が前記第 1 容量性素子の第 1 電極と前記第 1 スwitching 素子の第 2 電極と前記第 3 スwitching 素子の第 1 電極とに電氣的に連結されることを特徴とする。

【 0 0 3 2 】

前記第 1 スwitching 素子、前記第 2 スwitching 素子、前記第 3 スwitching 素子、前記第 4 スwitching 素子、前記第 5 スwitching 素子、および前記駆動トランジスタは、P 型チャンネルトランジスタであることを特徴とする。

【 発明の効果 】

30

【 0 0 3 3 】

本発明による有機電界発光表示装置は、1 フレームの画像表示期間を第 1 期間と第 2 期間に分け、第 1 期間には、データ信号として駆動トランジスタの制御電極に正の電圧（または負の電圧）を印加して有機電界発光素子が発光するようにし、第 2 期間には、第 1 期間に駆動トランジスタの制御電極に印加された電圧とは反対の負の電圧（または正の電圧）を印加して、有機電界発光素子をオフさせると同時に駆動トランジスタがネガティブアニーリング（Negative annealing）されるようにすることによって、駆動トランジスタのしきい値電圧の変移、すなわち、劣化現象を最小化し、且つ有機電界発光表示装置全体の輝度均一度を向上させることができる。

【 0 0 3 4 】

40

また、上記のようにして、本発明による有機電界発光表示装置は、1 フレームの画像表示期間中に発光駆動期間とネガティブアニーリング期間の割合を 1 : 1、またはその他の割合で多様に調節し、自然と 1 フレームと次のフレーム間に第 1 の画像が表示されるようにすることによって、モーションブラー（Motion Blur）現象が防止でき、さらに、高い明暗比の実現が可能である。

【 0 0 3 5 】

また、上記のようにして、本発明による有機電界発光表示装置は、第 1 期間に駆動トランジスタをダイオード構造で連結し、駆動トランジスタと電氣的に連結された容量性素子に駆動トランジスタのしきい値電圧を保存し、駆動トランジスタにデータ電圧が印加される時、しきい値電圧がデータ電圧と合算されて駆動トランジスタの制御電極に印加される

50

ため、駆動トランジスタのしきい値電圧を補償できる。

【発明を実施するための最良の形態】

【0036】

以下、本発明が属する技術分野において通常の知識を有する者が本発明を容易に実施できる程度に本発明の好ましい実施例を添付図面を参照しながら詳しく説明する。

【0037】

本発明の実施例は、本発明の有機電界発光表示装置を実施するための1つの実施例に過ぎず、本発明を限定するものではない。

【0038】

ここで、明細書全体に亘り、類似構成および動作部分に対しては同じ図面符号を付与した。また、ある部分が他の部分と電氣的に連結されて(electrically coupled)いるとは、直接的に連結されている場合だけでなく、その中間に他の素子を介して連結されている場合も含む。

【0039】

図2は、本発明に係る有機電界発光表示装置の構成のブロック図が示されている。

【0040】

図2に示すように、有機電界発光表示装置100は、走査駆動部110、データ駆動部120、発光制御駆動部130、有機電界発光表示パネル140(以下、パネル)を含み得る。

【0041】

上記走査駆動部110は、複数の走査線Scan[1]、Scan[2]、...、Scan[n]を介して上記パネル140に走査信号を順次供給することができる。

【0042】

上記データ駆動部120は、複数のデータ線Data[1]、Data[2]、...、Data[m]を介して上記パネル140にデータ信号を供給することができる。

【0043】

上記発光制御駆動部130は、複数の発光制御線Em[1]、Em[2]、...、Em[n]を介して上記パネル140に発光制御信号を順次供給することができる。また、発光制御駆動部130は、発光制御信号のパルス幅が調節できるようにし、1区間で発生する発光制御信号のパルスの数を調節することができる。発光制御線Em[1]、Em[2]、...、Em[n]と連結されている画素回路141は、発光制御信号が伝達されて画素回路141で生成した電流が発光素子に流れるようにする時点を決めることができる。この時、発光制御駆動部130、走査駆動部110、およびデータ駆動部120の回路は、画素回路と同一のトランジスタから構成され、パネルが形成される時に別途の工程がなくても基板上に形成されるようにして、別途のチップ形態に構成しなくても良い。

【0044】

また、上記パネル140は、行方向に配列されている複数の走査線Scan[1]、Scan[2]、...、Scan[n]および発光制御線Em[1]、Em[2]、...、Em[n]と、列方向に配列される複数のデータ線Data[1]、Data[2]、...、Data[m]と、上記の複数の走査線Scan[1]、Scan[2]、...、Scan[n]およびデータ線Data[1]、Data[2]、...、Data[m]と、発光制御線Em[1]、Em[2]、...、Em[n]により定義される画素回路141(Pixel)を含み得る。

【0045】

ここで、上記画素回路(Pixel)は、隣り合う2本の走査線(または発光制御線)と隣り合う2本のデータ線により定義される画素領域に形成され得る。もちろん、上述したように走査線Scan[1]、Scan[2]、...、Scan[n]には、走査駆動部110から走査信号が供給され得、データ線Data[1]、Data[2]、...、Data[m]には、データ駆動部120からデータ信号が供給され得、上記発光制御線Em[1]、Em[2]、...、Em[n]には、上記発光制御駆動部130から発光制御信号

10

20

30

40

50

が供給され得る。

【0046】

図3は、本発明の一実施例に係る有機電界発光表示装置の画素回路の回路図が示されている。

【0047】

図3に示すように、有機電界発光表示装置の画素回路は、走査線Scan[n]、直前走査線Scan[n-1]、データ線Data[m]、発光制御線Em[n]、しきい値電圧補償線Th、ネガティブアニーリング線NA、第1電源電圧線ELVDD、第2電源電圧線ELVSS、駆動トランジスタM_{DR}、第1スイッチング素子S1、第2スイッチング素子S2、第3スイッチング素子S3、第4スイッチング素子S4、第5スイッチング素子S5、第1容量性素子C1、第2容量性素子C2、および有機電界発光素子OLEDを含み得る。

10

【0048】

上記走査線Scan[n]は、発光させようとする有機電界発光素子OLEDを選択する走査信号を上記第1スイッチング素子S1の制御電極に印加する役割をする。もちろん、このような走査線Scan[n]は、走査信号を生成する走査駆動部110(図2参照)に電氣的に連結される。

【0049】

上記直前走査線Scan[n-1]は、先立って選択されるn-1番目の走査線を共通に連結して用いるという点からScan[n-1]と表わした。上記直前走査線Scan[n-1]は、第2スイッチング素子S2の制御電極に電氣的に連結されて第2スイッチング素子S2を制御する。上記第2スイッチング素子S2は、制御電極にハイレベルの直前走査信号が印加されると、駆動トランジスタM_{DR}をダイオード構造で連結させる。

20

【0050】

上記データ線Data[m]は、発光輝度を定めるデータ信号(電圧)を上記第1スイッチング素子S1に印加する。もちろん、このようなデータ線Data[m]はデータ信号を生成するデータ駆動部120(図2参照)に電氣的に連結され得る。

【0051】

上記発光制御線Em[n]は、実質的に上記有機電界発光素子OLEDの発光時間が制御できるように、上記第5スイッチング素子S5の制御電極に電氣的に連結されて第5スイッチング素子S5を制御する。もちろん、このような発光制御線Em[n]は発光制御信号を生成する発光制御駆動部130(図2参照)に電氣的に連結される。

30

【0052】

上記しきい値電圧補償線Thは、第1の容量性素子C1が発光駆動期間T₁(図4参照)に上記駆動トランジスタM_{DR}のしきい値電圧を保存できるように、第3スイッチング素子S3の制御電極に電氣的に連結されて第3スイッチング素子S3を制御する。ネガティブアニーリング期間T₂(図4参照)にデータ電圧が駆動トランジスタM_{DR}の第2電極に印加できるように第3スイッチング素子S3を制御する。

【0053】

上記ネガティブアニーリング線(NA)は、駆動トランジスタM_{DR}の制御電極への第2電源電圧の印加を制御できるように、上記第4スイッチング素子S4の制御電極に電氣的に連結されて第4スイッチング素子S4を制御する。上記第1電源電圧線ELVDDは、第1電源電圧が有機電界発光素子OLEDに印加されるようにする。

40

【0054】

上記第2電源電圧線ELVSSは、第2電源電圧が有機電界発光素子OLEDに印加されるようにする。ここで、上記第1電源電圧は、通常的に上記第2電源電圧に比べてハイレベル(high level)である。

【0055】

上記駆動トランジスタM_{DR}は、第1電極が上記第1電源電圧線ELVDDに電氣的に連結され、第2電極が第5スイッチング素子S5の第1電極および第3スイッチング素子

50

S 3 の第 2 電極に電氣的に連結され、制御電極が上記第 1 容量性素子 C 1 の第 1 電極に電氣的に連結される。この時、第 1 容量性素子 C 1 の第 2 電極は、データ線 Data [m] に電氣的に連結されてデータ信号を駆動トランジスタ M_{D R} の制御電極に印加する。このような駆動トランジスタ M_{D R} は、N 型チャンネルトランジスタであり、制御電極を介してハイレベル（または正の電圧）のデータ信号が印加されるとターンオンされ、第 1 電源電圧線 ELVDD から一定量の電圧を有機電界発光素子 OLED 側に供給する役割をする。そして、上記第 1 スwitchング素子 S 1 の制御電極に走査信号がローレベルに印加されてターンオフされても、ハイレベル（または正の電圧）のデータ信号が、第 1 容量性素子 C 1 の第 2 電極および第 2 容量性素子 C 2 の第 1 電極の間（N 2）に供給され充填させるため、一定時間、上記第 2 容量性素子 C 2 の充填電圧によって上記駆動トランジスタ M_{D R} の制御電極にハイレベル（または正の電圧）のデータ信号が続けて印加される。

10

【 0 0 5 6 】

ここで、上記駆動トランジスタ M_{D R} は、非晶質シリコン薄膜トランジスタ、ポリシリコン薄膜トランジスタ、有機薄膜トランジスタ、ナノ薄膜半導体トランジスタ、酸化物薄膜トランジスタ、およびその等価物から選択されるいずれか 1 つであるが、ここで、その材質、または種類を限定するのではない。

【 0 0 5 7 】

また、上記駆動トランジスタ M_{D R} がポリシリコン薄膜トランジスタである場合、これはレーザ結晶化方法、金属誘導結晶化方法、高圧結晶化方法、高温結晶化、直接蒸着方法、およびその等価方法から選択されるいずれか 1 つの方法で形成されるが、本発明において上記ポリシリコン薄膜トランジスタの製造方法を限定するのではない。

20

【 0 0 5 8 】

参考として上記レーザ結晶化方法は、非晶質シリコンに例えばエキシマレーザを照射して結晶化する方法であり、上記金属誘導結晶化方法は、非晶質シリコンの上に例えば金属を位置させ所定温度を加えて、上記金属から結晶化が始まるようにする方法であり、上記高圧結晶化方法は、非晶質シリコンに例えば所定圧力を加えて結晶化する方法である。

【 0 0 5 9 】

なお、上記金属誘導結晶化方法によって上記駆動トランジスタ M_{D R} が製造された場合、上記駆動トランジスタ M_{D R} には、ニッケル（Ni）、カドミウム（Cd）、コバルト（Co）、チタニウム（Ti）、パラジウム（Pd）、タングステン（W）、およびその等価物から選択されるいずれか 1 つをさらに含み得る。

30

【 0 0 6 0 】

上記第 1 スwitchング素子 S 1 は、第 1 電極（ドレイン電極またはソース電極）が上記データ線 Data [m] に電氣的に連結され、第 2 電極（ソース電極またはドレイン電極）が第 1 容量性素子 C 1 の第 2 電極および第 2 容量性素子 C 2 の第 1 電極の間（N 2）に電氣的に連結され、制御電極が走査線 Scan [n] に電氣的に連結される。このような第 1 スwitchング素子 S 1 は、制御電極にハイレベルの走査信号が印加されるとターンオンされ、データ線 Data [m] から印加されるデータ信号を第 1 容量性素子 C 1 の第 2 電極および第 2 容量性素子 C 2 の第 1 電極の間（N 2）に供給する。

【 0 0 6 1 】

40

上記第 2 スwitchング素子 S 2 は、第 1 電極が第 1 容量性素子 C 1 の第 1 電極 N 1 および駆動トランジスタ M_{D R} の制御電極に電氣的に連結され、第 2 電極が駆動トランジスタ M_{D R} の第 1 電極および第 1 電源電圧線 ELVDD に電氣的に連結され、制御電極が直前走査線 Scan [n - 1] に電氣的に連結される。このような第 2 スwitchング素子 S 2 は、制御電極にハイレベルの直前走査信号が印加されるとターンオンされ、駆動トランジスタ M_{D R} をダイオード構造で連結する。

【 0 0 6 2 】

上記第 3 スwitchング素子 S 3 は、第 1 電極が第 1 スwitchング素子 S 1 の第 2 電極および第 1 容量性素子 C 1 の第 2 電極と第 2 容量性素子 C 2 の第 1 電極の間（N 2）に電氣的に連結され、第 2 電極が駆動トランジスタ M_{D R} の第 2 電極および第 5 スwitchング素

50

子S5の第1電極に電氣的に連結され、制御電極がしきい値電圧補償線Thに電氣的に連結される。このような第3スイッチング素子S3は、制御電極にハイレベルのしきい値電圧補償信号が印加されるとターンオンされ、発光駆動期間には、第1電源電圧で駆動トランジスタM_{DR}のしきい値電圧に該当する電圧を第1容量性素子C1に保存させ、ネガティブアニーリング期間には、駆動トランジスタM_{DR}の第2電極にデータ信号を印加する。

【0063】

上記第4スイッチング素子S4は、第1電極が駆動トランジスタM_{DR}の制御電極および第1容量性素子C1の第1電極N1に電氣的に連結され、第2電極が第2容量性素子C2の第2電極と第2電源電圧線ELVSSとに電氣的に連結され、制御電極がネガティブアニーリング線NAに電氣的に連結される。このような第4スイッチング素子S4は、制御電極にハイレベルのネガティブアニーリング信号が印加されるとターンオンされ、第2電源電圧を駆動トランジスタM_{DR}の制御電極に印加する。

【0064】

上記第5スイッチング素子S5は、第1電極が駆動トランジスタM_{DR}の第2電極に電氣的に連結され、第2電極が有機電界発光素子OLEDに電氣的に連結され、制御電極が発光制御線Em[n]に電氣的に連結される。このような第5スイッチング素子S5は、制御電極にハイレベルの発光制御信号が印加されるとターンオンされ、駆動トランジスタM_{DR}の駆動電流を有機電界発光素子OLEDに印加する。

【0065】

上記第1容量性素子C1は、第1電極が駆動トランジスタM_{DR}の制御電極および第2スイッチング素子S2に電氣的に連結され、第2電極が第1スイッチング素子S1、第3スイッチング素子S3、および第2容量性素子C2に電氣的に連結される。このような第1容量性素子C1は、第1容量性素子C1の第1電極と第2電極との電圧差に該当する電圧を保存する。

【0066】

上記第2容量性素子C2は、第1電極が第1容量性素子C1、第1スイッチング素子S1、および第3スイッチング素子S3に電氣的に連結され、第2電極が第4スイッチング素子S4の第2電極および第2電源電圧線ELVSSに電氣的に連結される。このような第2容量性素子C2は、第2容量性素子C2の第1電極と第2電極との電圧差に該当する電圧を保存する。

【0067】

上記有機電界発光素子OLEDは、アノードが第5スイッチング素子S5の第2電極に電氣的に連結され、カソードが第2電源電圧線ELVSSに電氣的に連結されることができる。このような有機電界発光素子OLEDは、上記駆動トランジスタM_{DR}によって制御される電流により所定の明るさで発光する役割をする。

【0068】

ここで、上記有機電界発光素子OLEDは、発光層EML(図1参照)を備えており、上記発光層EMLは、蛍光材料、燐光材料、その混合物、およびその等価物から選択されるいずれか1つである。しかし、ここで上記発光層EMLの材質または種類を限定するのではない。また、上記発光層EMLは、赤色発光材料、緑色発光材料、青色発光材料、その混合物質、およびその等価物から選択されるいずれか1つであるが、ここでその材質または種類を限定するのではない。

【0069】

図4は、図3に示した画素回路の駆動のタイミングチャートが示されている。図4に示されるように、画素回路の駆動のタイミングチャートは1フレーム(1frame)が第1期間と第2期間に分離できる。より具体的に、1フレーム(1frame)は、発光駆動期間T₁とネガティブアニーリング期間T₂からなっている。好ましくは、上記発光駆動期間T₁とネガティブアニーリング期間T₂は、1:1の割合で形成され得るが、このような割合が本発明を限定するのではない。

【 0 0 7 0 】

上記発光駆動期間 T_1 は、実際に有機電界発光素子 O L E D が所定の明るさで発光すると同時に、駆動トランジスタ $M_{D R}$ の制御電極に所定のデータ信号が印加される期間であり、上記ネガティブアニーリング期間 T_2 は、上記有機電界発光素子 O L E D がオフされた状態で、発光駆動期間 T_1 に上記駆動トランジスタ $M_{D R}$ の制御電極に印加されていた上記データ信号とは反対極性の信号が印加されてアニーリングされる期間である。そしてネガティブアニーリング期間 T_2 は、発光駆動期間 T_1 に印加されていた信号とは反対極性の信号が駆動トランジスタ $M_{D R}$ に印加されてアニーリングされるため、ネガティブアニーリングという。上記発光駆動期間 T_1 は、しきい値電圧補償期間 T_{11} 、データ書き込み期間 T_{12} 、および発光器間 T_{13} からなっており、上記ネガティブアニーリング期間 T_2 は、遅延期間 T_{21} 、アニーリング信号書き込み期間 T_{22} 、およびアニーリング期間 T_{23} からなっている。

10

【 0 0 7 1 】

図 5 は、図 4 に示した画素回路の発光駆動期間 T_1 の中、しきい値電圧補償期間 T_{11} における画素回路の動作の回路図が示されている。ここで、上記画素回路の動作は、図 4 のタイミングチャートを共に参照して説明する。

【 0 0 7 2 】

上記しきい値電圧補償期間 T_{11} は、直前走査線 $S c a n [n - 1]$ にハイレベルの直前走査信号が印加されて第 2 スイッチング素子 $S 2$ がターンオンされ、しきい値電圧補償線 $T h$ にハイレベルのしきい値電圧補償信号が印加されて第 3 スイッチング素子 $S 3$ がター

20

ーンオンされ、発光制御線 $E m [n]$ にハイレベルの発光制御信号が印加されて第 5 スイッチング素子 $S 5$ がターンオンされる。走査線 $S c a n [n]$ とネガティブアニーリング線 $N A$ には、ローレベルの信号が印加されて、第 1 スイッチング素子 $S 1$ と第 4 スイッチング素子 $S 4$ はターンオフされる。

【 0 0 7 3 】

上記第 2 スイッチング素子 $S 2$ がターンオンされ、駆動トランジスタ $M_{D R}$ をダイオード構造で連結し、第 3 スイッチング素子 $S 3$ がターンオンされ、第 1 電源電圧 $E L V D D$ と駆動トランジスタ $M_{D R}$ のしきい値電圧の差の分程の電圧を第 1 容量性素子 $C 1$ と第 2 容量性素子 $C 2$ の間 ($N 2$) に印加する。

【 0 0 7 4 】

30

上記第 1 容量性素子 $C 1$ は、第 1 電極 $N 1$ が第 1 電源電圧線 $E L V D D$ に電氣的に連結され、第 2 電極は、第 3 スイッチング素子 $S 3$ がターンオンされることにより駆動トランジスタ $M_{D R}$ の第 2 電極と電氣的に連結されるが、この時、駆動トランジスタ $M_{D R}$ は、ダイオード構造で連結されるため、駆動トランジスタ $M_{D R}$ の第 2 電極の電圧は、第 1 電源電圧 $E L V D D$ と駆動トランジスタ $M_{D R}$ のしきい値電圧との差に該当する電圧が印加される。この時、第 1 容量性素子 $C 1$ の第 1 電極 $N 1$ と第 2 電極 $N 2$ との電圧差は、駆動トランジスタ $M_{D R}$ のしきい値電圧と同一になるため、第 1 容量性素子 $C 1$ は駆動トランジスタ $M_{D R}$ のしきい値電圧を保存する。

【 0 0 7 5 】

図 6 は、図 4 に示した画素回路の発光駆動期間 T_1 中、データ書き込み期間 T_{12} における画素回路の動作の回路図が示されている。ここで、上記画素回路の動作は、図 4 のタイミングチャートを共に参照して説明する。

40

【 0 0 7 6 】

上記データ書き込み期間 T_{12} は、走査線 $S c a n [n]$ にハイレベルの走査信号が印加されて第 1 スイッチング素子 $S 1$ がターンオンされ、発光制御線 $E m [n]$ にハイレベルの発光制御信号が印加されて第 5 スイッチング素子 $S 5$ がターンオンされる。直前走査線 $S c a n [n - 1]$ 、しきい値電圧補償線 $T h$ 、ネガティブアニーリング線 $N A$ には、ローレベルの信号が印加されて、第 2 スイッチング素子 $S 2$ 、第 3 スイッチング素子 $S 3$ 、および第 4 スイッチング素子 $S 4$ はターンオフされる。

【 0 0 7 7 】

50

上記第1スイッチング素子S1がターンオンされ、データ線Data[m]から印加されるハイレベル(正の電圧)のデータ信号を第1容量性素子C1の第2電極と第2容量性素子C2の第1電極間(N2)に印加すると、第1容量性素子C1は、しきい値電圧補償期間T₁₁に、第1容量性素子C1に保存された駆動トランジスタM_{DR}のしきい値電圧と第1容量性素子C1の第2電極に印加されるデータ信号(正の電圧)との和に該当する電圧を駆動トランジスタM_{DR}の制御電極に印加し、第5スイッチング素子S5はターンオンされ、駆動トランジスタM_{DR}から印加される電圧を有機電界発光素子OLEDに伝達する。第2容量性素子C2は第1電極N2にデータ信号が印加され、第2電極N3は第2の電源電圧ELVSSと電氣的に連結されるため、データ信号を保存することになる。

10

【0078】

上記データ書き込み期間T₁₂の有機電界発光素子OLEDに伝達される電流は数式(2)の通りである。

【0079】

$$\begin{aligned} I_{OLED} &= \beta (V_{GS} - V_{TH})^2 / 2 \\ &= \beta (V_G - V_S - V_{TH})^2 / 2 \\ &= \beta (V_{DATA} + V_{TH} - V_S - V_{TH})^2 / 2 \\ &= \beta (V_{DATA} - V_S)^2 / 2 \end{aligned}$$

(2)

【0080】

ここで、V_{GS}は駆動トランジスタM_{DR}のゲートとソースの間の電圧であり、V_Gは駆動トランジスタM_{DR}のゲート電圧であり、V_Sは駆動トランジスタM_{DR}のソース電圧であり、V_{DATA}はデータ線Data[m]から印加されるデータ信号(正の電圧)であり、V_{TH}は駆動トランジスタM_{DR}のしきい値電圧であり、βは常数值であり、I_{OLED}は有機電界発光素子OLEDに流れる駆動電流である。

20

【0081】

数式(2)から分かるように、有機電界発光素子OLEDに印加される駆動電流I_{OLED}は、しきい値電圧補償期間T₁₁に、第1容量性素子C1に保存されていた駆動トランジスタM_{DR}のゲート電圧によって、駆動トランジスタM_{DR}のしきい値電圧は相殺されて駆動電流I_{OLED}には存在しなくなる。これによって、それぞれの画素回路141(Pixel、図2参照)の有機電界発光素子OLEDは、それぞれの駆動トランジスタM_{DR}のしきい値電圧V_{TH}の差と関係なく、同じ輝度で発光することになり、高階調の有機電界発光表示装置を実現することができ、時間の経過によって駆動トランジスタM_{DR}のしきい値電圧の劣化による有機電界発光表示装置の輝度変化を防止することができる。

30

【0082】

図7は、図4に示した画素回路の発光駆動期間T₁中、発光期間T₁₃における画素回路の動作の回路図が示されている。ここで、上記画素回路の動作は、図4のタイミングチャートを共に参照して説明する。

【0083】

上記発光期間T₁₃は、発光制御線Em[n]にハイレベルの発光制御信号が印加されて第5スイッチング素子S5がターンオンされる。走査線Scan[n]、直前走査線Scan[n-1]、しきい値電圧補償線Th、ネガティブアニーリング線NAにはローレベルの信号が印加されて、第1スイッチング素子S1、第2スイッチング素子S2、第3スイッチング素子S3、および第4スイッチング素子S4はターンオフされる。

40

【0084】

上記第1スイッチング素子S1がターンオフされて、第1容量性素子C1の第2電極と第2容量性素子C2の第1電極の間(N2)へのデータ信号の印加は中断されても、上記第5スイッチング素子S5がターンオフされる前までは、駆動トランジスタM_{DR}はデータ書き込み期間T₁₂に第2容量性素子C2に保存されたデータ信号でデータ書き込み期

50

間 T_{12} と同様に動作する。したがって、有機電界発光素子 O L E D には、データ書き込み期間 T_{12} と同様の電流が流れ、有機電界発光素子 O L E D は発光することになる。図 8 は、図 4 に示した画素回路のネガティブアニーリング期間 T_2 における画素回路の動作の回路図が示されている。ここで、上記画素回路の動作は、図 4 のタイミングチャートを共に参照して説明する。

【 0 0 8 5 】

上記ネガティブアニーリング期間 T_2 は、遅延期間 T_{21} 、アニーリング信号書き込み期間 T_{22} 、およびアニーリング期間 T_{23} からなっており、図 8 に示す画素回路動作の回路図は、アニーリング信号書き込み期間 T_{22} である。

【 0 0 8 6 】

上記遅延期間 T_{21} は、上記アニーリング信号書き込み期間 T_{22} 、およびアニーリング期間 T_{23} 直前に直前走査線 S c a n [n - 1] にハイレベルの走査信号が印加される期間である。この期間は、発光駆動期間 T_1 に第 2 スイッチング素子 S 2 を直前走査線 S c a n [n - 1] を用いて動作し、上記直前走査線 S c a n [n - 1] の直前走査信号は、走査線 S c a n [n] の走査信号がハイレベルに印加される直前にハイレベルに同一に印加される信号であり、発光駆動期間 T_1 には使用するが、ネガティブアニーリング期間 T_2 には使用しないため画素回路が動作しない遅延期間となる。

【 0 0 8 7 】

上記アニーリング信号書き込み期間 T_{22} の画素回路の動作は図 8 に示されている。上記アニーリング信号書き込み期間 T_{22} は、走査線 S c a n [n] にハイレベルの走査信号が印加されて第 1 スイッチング素子 S 1 がターンオンされ、しきい値電圧補償線 T h にハイレベルのしきい値電圧補償信号が印加されて第 3 スイッチング素子 S 3 がターンオンされ、ネガティブアニーリング線 N A にハイレベルの信号が印加されて、第 4 スイッチング素子 S 4 がターンオンされる。上記直前走査線 S c a n [n - 1] と発光制御線 E m [n] にはローレベルの信号が印加されて、第 2 スイッチング素子 S 2 および第 5 スイッチング素子 S 5 がターンオフされる。

【 0 0 8 8 】

上記第 1 スイッチング素子 S 1 がターンオンされ、データ線 D a t a [m] から印加されるハイレベル（正の電圧）のデータ信号を第 1 容量性素子 C 1 の第 2 電極と第 2 容量性素子 C 2 の第 1 電極の間（N 2）に印加し、上記第 3 スイッチング素子 S 3 がターンオンされ、駆動トランジスタ M_{D R} の第 2 電極にデータ信号を印加する。上記第 4 スイッチング素子 S 4 は、ターンオンされ、第 2 電源電圧 E L V S S を駆動トランジスタ M_{D R} の制御電極に印加することになる。すなわち、駆動トランジスタ M_{D R} の制御電極と第 2 電極と間に、データ書き込み期間 T_{12} に駆動トランジスタ M_{D R} に印加されるハイレベル（正の電圧）のデータ信号とは反対のローレベル（負の電圧）のデータ信号が印加される。上記駆動トランジスタ M_{D R} は、発光駆動期間 T_1 とは正反対のローレベル（負の電圧）のデータ信号が印加されてネガティブアニーリングされる。

【 0 0 8 9 】

上記第 4 スイッチング素子 S 4 はターンオンされるため、上記第 1 容量性素子 C 1 の第 1 電極 N 1 に第 2 電源電圧 E L V S S が印加され、第 2 電極 N 2 にハイレベル（正の電圧）のデータ信号が印加される。この時、上記第 1 容量性素子 C 1 は、第 1 容量性素子 C 1 の第 1 電極と第 2 電極との電圧差に該当する電圧が保存される。

【 0 0 9 0 】

上記第 2 容量性素子 C 2 は、第 1 電極 N 2 にハイレベル（正の電圧）のデータ信号が印加され、第 2 電極 N 3 に第 2 電源電圧 E L V S S が印加されて、上記第 2 容量性素子 C 2 は第 2 容量性素子 C 2 の第 1 電極と第 2 電極との電圧差に該当する電圧が保存される。

【 0 0 9 1 】

上記アニーリング期間 T_{23} は、しきい値電圧補償線 T h にハイレベルのしきい値電圧補償信号が印加されて、第 3 スイッチング素子 S 3 がターンオンされる。発光制御線 E m [n]、走査線 S c a n [n]、直前走査線 S c a n [n - 1]、ネガティブアニーリン

10

20

30

40

50

グ線NAには、ローレベルの信号が印加されて、第1スイッチング素子S1、第2スイッチング素子S2、第4スイッチング素子S4、および第5スイッチング素子S5はターンオフされる。

【0092】

上記第1スイッチング素子S1がターンオフされて、第1容量性素子C1の第2電極と第2容量性素子C2の第1電極の間(N2)へのデータ信号の印加は中断され、第4スイッチング素子S4がターンオフされて、駆動トランジスタM_{DR}の制御電極への第2電源電圧の印加が中断される。このようにしても、第3スイッチング素子S3がターンオフされる前までは、アニーリング信号書き込み期間T₂₂に第1容量性素子C1と第2容量性素子C2に保存されたデータ信号が駆動トランジスタM_{DR}に印加されることによって、上記駆動トランジスタM_{DR}は完全にターンオフされた状態で1フレームが終わるまで続けてネガティブアニーリングされる。

10

【0093】

ここで、上述したように、発光駆動期間T₁とネガティブアニーリング期間T₂に駆動トランジスタの制御電極と第2電極間に印加されるデータ信号は、正の電圧と負の電圧が順次印加される。すなわち、本発明は、発光時に使用されたデータ信号をそのまま反映し、負の電圧を駆動トランジスタM_{DR}の制御電極に供給するため、直前データ信号が小さいと小さい負の電圧が駆動トランジスタM_{DR}の制御電極に印加され、逆に直前発光時にデータ信号が大きいと大きい負の電圧が駆動トランジスタM_{DR}の制御電極に印加される。したがって、本発明は、画素回路ごとに供給されるデータ信号に比例してネガティブアニーリングすることによって、パネル全体の輝度の不均一現象が防止できる。また、上述したように、本発明は1フレーム内の発光駆動期間T₁とネガティブアニーリング期間T₂の割合を1:1、またはその以外の割合で多様に調節することができる。例えば、発光駆動期間T₁とネガティブアニーリング期間T₂の割合を1:1にする場合、秒当たり60フレームの画面を具現するために、秒当たり120フレームの速度でデータ信号を印加し、各画素に同一のデータ電圧で、発光期間に一度、ネガティブアニーリング期間にもう一度印加することになる。したがって、画素の発光駆動期間と次の発光駆動期間までネガティブアニーリング期間が存在することになり、この時には、発光をしない期間となるため、自然と第1画像(例えば、ブラック画像(Black Image))がフレームとフレームの間に表示されて、モーションブラー(Motion Blur)現象が自然と除かれ、さらに、高い明暗比を得ることができる。

20

30

【0094】

図9は、本発明の他の実施例に係る有機電界発光表示装置の画素回路の回路図が示されている。

【0095】

図9に示すように、有機電界発光表示装置の画素回路は図3に示した画素回路と類似する。但し、図9に示す画素回路においては、有機電界発光素子OLEDが第1電源電圧線ELVDDと駆動トランジスタM_{DR}の第1電極とに電気的に連結される。このような有機電界発光素子OLEDは、回路設計上、図3に示したように第5スイッチング素子S5と第2電源電圧線ELVSSとの間に位置させるか、または、図9に示したように第1電源電圧線ELVDDと駆動トランジスタM_{DR}との間に位置させることができる。そして図9の画素回路の動作は、図4～図8で説明した通り図3の画素回路と同様に動作する。

40

【0096】

図10は、本発明の他の実施例に係る有機電界発光表示装置の画素回路の回路図が示されている。

【0097】

図10に示すように、有機電界発光表示装置の画素回路は図3に示した画素回路と類似する。但し、図3に示した画素回路においては、駆動トランジスタM_{DR}と全てのスイッチング素子がN型チャンネルトランジスタであったが、図10に示す画素回路の駆動トランジスタM_{DR}と全てのスイッチング素子はP型チャンネルトランジスタである。これに

50

より、各素子間の電氣的連結關係が図3に示したものと若干相異なる。

【0098】

例えば、駆動トランジスタ M_{DR} の第1電極が第5スイッチング素子 S_5 の第2電極に電氣的に連結され、第2電極が第2電源電圧線 $ELVSS$ に電氣的に連結される。また、有機電界発光素子 $OLED$ のアノードが第1電源電圧線 $ELVDD$ に電氣的に連結され、カソードが第5スイッチング素子 S_5 の第1電極に電氣的に連結されることが出来る。また、第2スイッチング素子 S_2 の第1電極は駆動トランジスタ M_{DR} の制御電極に電氣的に連結され、第2電極は第2電源電圧線 $ELVSS$ に電氣的に連結される。また、第4スイッチング素子 S_4 は、第1電極が第1電源電圧線 $ELVDD$ に電氣的に連結され、第2電極が駆動トランジスタ M_{DR} の制御電極に電氣的に連結される。さらに、第2容量性素子 C_2 の第1電極は第1電源電圧線 $ELVDD$ に電氣的に連結され、第2電極は第1スイッチング素子 S_1 と第3スイッチング素子 S_3 間に電氣的に連結される。その他の構成は図3に示した画素回路と同様である。

10

【0099】

図11は、図10に示した画素回路の駆動タイミングチャートが示されている。

【0100】

図11に示すように、図10に示した画素回路の動作は、図3および図4に示した画素回路および駆動タイミングチャートの動作とほぼ類似する。但し、駆動トランジスタ M_{DR} とスイッチング素子がP型チャンネルトランジスタのため、駆動トランジスタ M_{DR} とスイッチング素子の制御電極にローレベルが印加される時にターンオンされる。また、データ線 $Data[m]$ から印加されるデータ信号もローレベルである。

20

【0101】

したがって、図10に示した画素回路は、1フレーム(1frame)が発光駆動期間とネガティブアニーリング期間からなっている。言い換えれば、発光駆動期間 T_1 中に駆動トランジスタ M_{DR} の制御電極にローレベルのデータ信号(または負の電圧)が印加され、ネガティブアニーリング期間 T_2 には、駆動トランジスタ M_{DR} の制御電極に第1電源電圧が印加され、第1電極にデータ信号(または負の電圧)が印加される。すなわち、駆動トランジスタ M_{DR} の制御電極と第1電極の間に、発光駆動期間 T_1 とネガティブアニーリング期間 T_2 に負の電圧と正の電圧とが交互に順次印加される。

30

【0102】

図12は、本発明の他の実施例に係る有機電界発光表示装置の画素回路の回路図が示されている。

【0103】

図12に示すように、有機電界発光表示装置の画素回路は図10に示した画素回路と類似する。但し、図12に示す画素回路においては、有機電界発光素子 $OLED$ が駆動トランジスタ M_{DR} の第2電極と第2電源電圧線 $ELVSS$ とに電氣的に連結される。このような有機電界発光素子 $OLED$ は、回路設計上、図10に示したように第1電源電圧線 $ELVDD$ と第5スイッチング素子 S_5 との間に位置させるか、または、図12に示されたように駆動トランジスタ M_{DR} と第2電源電圧線 $ELVSS$ との間に位置させることが出来る。そして図12の画素回路の動作は、図11で説明した通り図10の画素回路と同様に動作する。

40

【図面の簡単な説明】

【0104】

【図1】一般的な有機電界発光素子を示す概略図である。

【図2】本発明に係る有機電界発光表示装置の構成を示すブロック図である。

【図3】本発明の一実施例に係る有機電界発光表示装置の画素回路を示す回路図である。

【図4】図3に示した画素回路の駆動タイミングチャートである。

【図5】図4に示した画素回路の発光駆動期間 T_1 中、しきい値電圧補償期間 T_{11} における画素回路の動作を示す回路図である。

【図6】図4に示した画素回路の発光駆動期間 T_1 中、データ書き込み期間 T_{12} にお

50

る画素回路の動作を示す回路図である。

【図 7】図 4 に示した画素回路の発光駆動期間 T_1 中、発光期間 T_{13} における画素回路の動作を示す回路図である。

【図 8】図 4 に示した画素回路のネガティブアニーリング (Negative annealing) 期間 T_2 における画素回路の動作を示す回路図である。

【図 9】本発明の他の実施例に係る有機電界発光表示装置の画素回路を示す回路図である。

【図 10】本発明の他の実施例に係る有機電界発光表示装置の画素回路を示す回路図である。

【図 11】図 10 に示した画素回路の駆動タイミングチャートである。

10

【図 12】本発明の他の実施例に係る有機電界発光表示装置の画素回路を示す回路図である。

【符号の説明】

【0105】

100 有機電界発光表示装置

110 走査駆動部

120 データ駆動部

130 発光制御駆動部

140 有機電界発光表示パネル

141 画素回路

20

Scan[n] 走査線

Scan[n-1] 直前走査線

Data[m] データ線

Em[n] 発光制御線

Th しきい値電圧補償線

NA ネガティブアニーリング線

S1 第1スイッチング素子

S2 第2スイッチング素子

S3 第3スイッチング素子

S4 第4スイッチング素子

S5 第5スイッチング素子

30

M_{DR} 駆動トランジスタ

C1 第1容量性素子

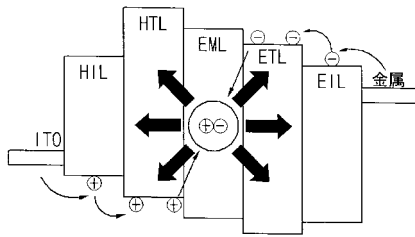
C2 第2容量性素子

ELVDD 第1電源電圧線

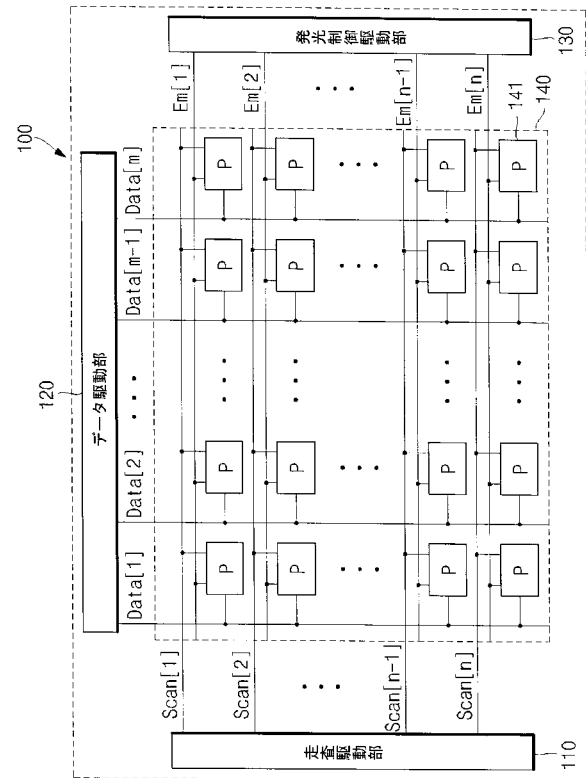
ELVSS 第2電源電圧線

OLED 有機電界発光素子

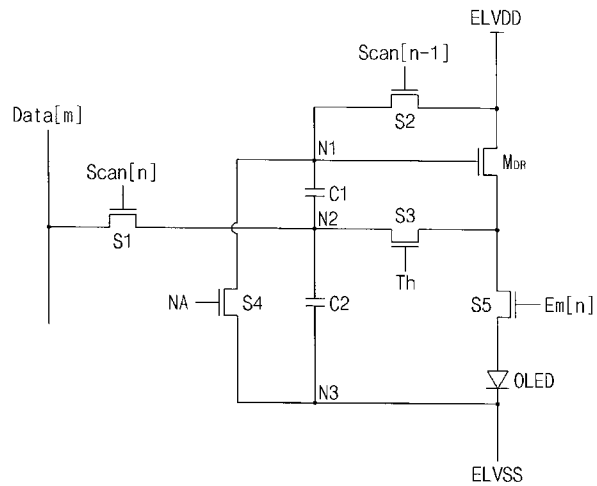
【図 1】



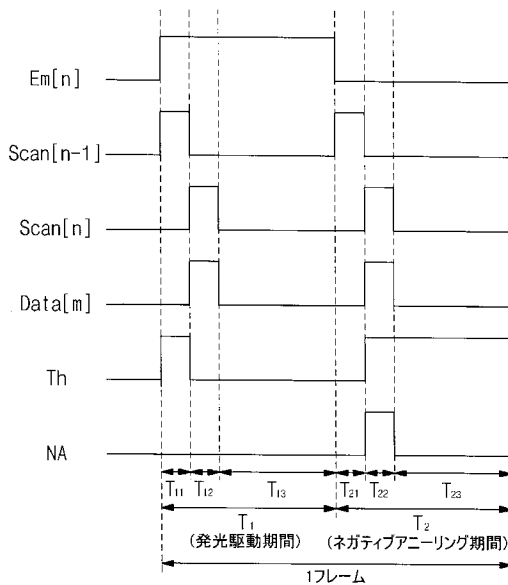
【図 2】



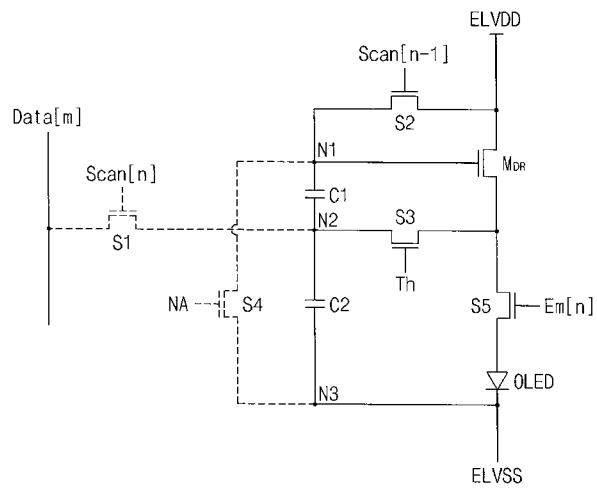
【図 3】



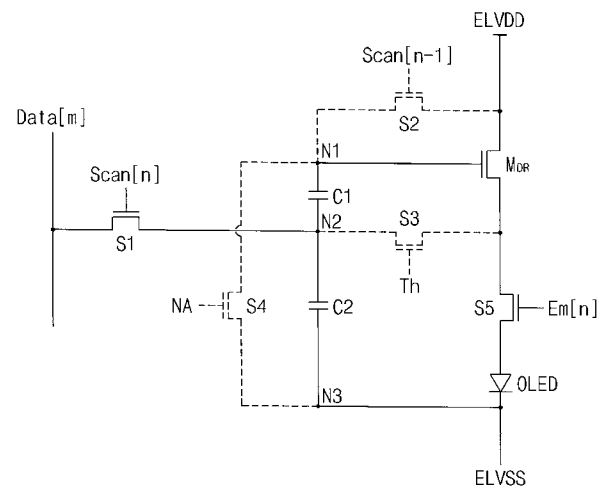
【図 4】



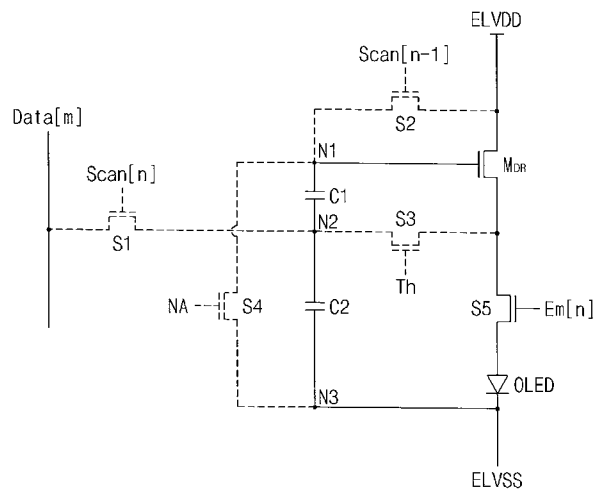
【図 5】



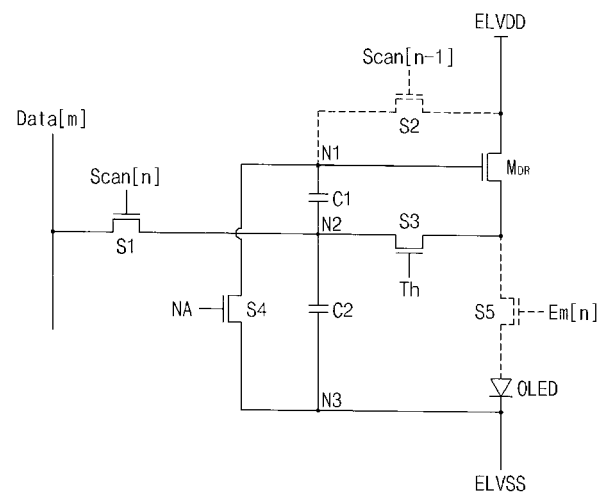
【図 6】



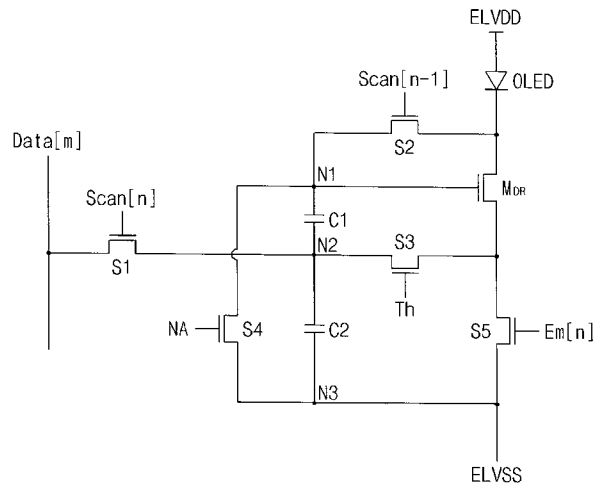
【図 7】



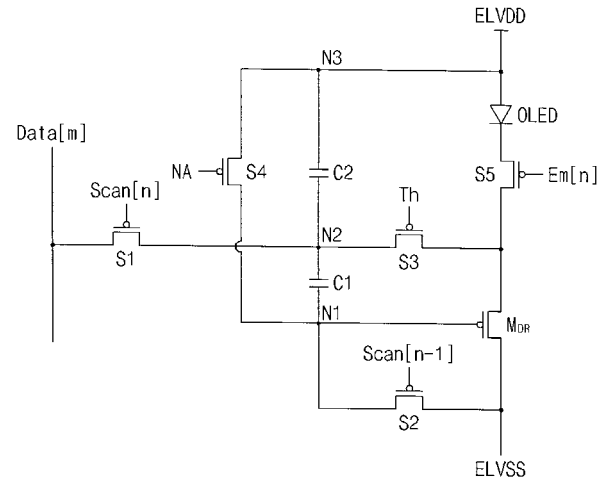
【図 8】



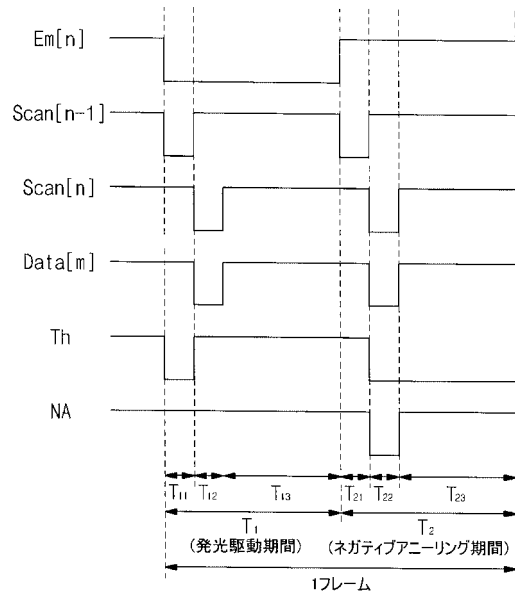
【図 9】



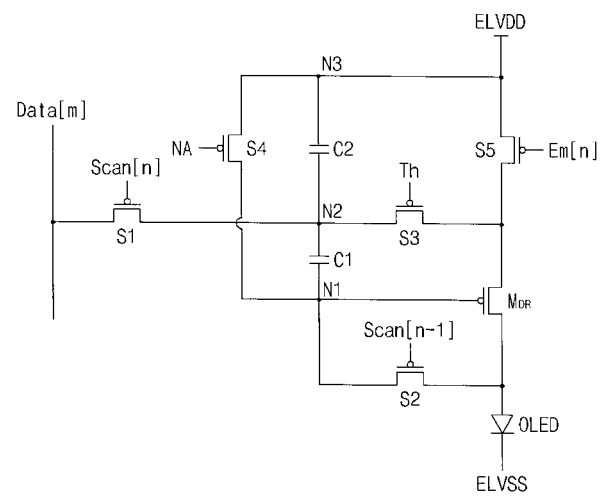
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(74)代理人 100136168

弁理士 川上 美紀

(72)発明者 ミン・ク・ハン

大韓民国 首爾特別市 江南區 狎▲鷗▼亭洞 現代アパート 8 5 - 2 0 1

(72)発明者 サン・ミョン・ハン

大韓民国 首爾特別市 銅雀區 鷺梁津 1 洞 3 2 5 新東亜リヴァーパークアパート 7 0 1 -
1 6 0 5

審査官 中村 直行

(56)参考文献 特開 2 0 0 7 - 1 2 1 8 8 9 (J P , A)

特開 2 0 0 5 - 0 0 4 1 7 4 (J P , A)

特開 2 0 0 3 - 2 1 6 1 0 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 0 0 - 3 / 3 8

H 0 1 L 5 1 / 5 0

专利名称(译)	有机发光显示器		
公开(公告)号	JP4839352B2	公开(公告)日	2011-12-21
申请号	JP2008188173	申请日	2008-07-22
[标]申请(专利权)人(译)	首尔大学校产学协力团		
申请(专利权)人(译)	基金会的首尔国立大学产学合作基金会		
当前申请(专利权)人(译)	基金会的首尔国立大学产学合作基金会		
[标]发明人	ミンクハン サンミョンハン		
发明人	ミン・ク・ハン サン・ミョン・ハン		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/0261 G09G2320/066		
FI分类号	G09G3/30.J G09G3/20.642.C G09G3/20.642.A G09G3/20.670.J G09G3/20.624.B H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC32 3K107/CC33 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB09 5C380/AB19 5C380/AB22 5C380/AB23 5C380/AB25 5C380/AB34 5C380/BB02 5C380/BB05 5C380/BD08 5C380/BD10 5C380/BE05 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CB31 5C380/CC05 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC66 5C380/CC77 5C380/CD026 5C380/CE01 5C380/DA02 5C380/DA06		
代理人(译)	上田邦夫 藤田 考晴 三木川		
审查员(译)	中村直之		
优先权	1020070073427 2007-07-23 KR		
其他公开文献	JP2009025821A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供有机发光显示器，而不是最小化驱动晶体管的劣化现象，并改善显示器的整体亮度均匀性。ΣSOLUTION：有机发光显示器包括：第一开关元件S1，其控制电极耦合到扫描线，耦合在数据线和第一电压线之间，用于传输数据信号；驱动晶体管，其控制电极耦合到第一开关元件S1，耦合在第一和第二电压线之间；有机发光元件，通过驱动晶体管提供的电流显示图像；第一电容元件C1，耦合在驱动晶体管的控制电极和第一开关元件之间；第二电容元件C2，耦合在第一电容元件C1和第二电压线之间；第二开关元件S2，连接在第一电压线和驱动晶体管的控制电极之间；第三开关元件S3，连接在第一开关元件和驱动晶体管之间；第四开关元件S4，连接在驱动晶体管的控制电极和第二电压线之间；第五开关元件S5连接在驱动晶体管和第二电压线之间。Ž

