

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-4912

(P2006-4912A)

(43) 公開日 平成18年1月5日(2006.1.5)

(51) Int. Cl.	F I	テーマコード (参考)
<b>H05B 33/24 (2006.01)</b>	H05B 33/24	3K007
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 338	5C094
<b>H01L 27/32 (2006.01)</b>	G09F 9/30 365Z	
<b>H05B 33/10 (2006.01)</b>	H05B 33/10	
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	

審査請求 有 請求項の数 7 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2005-96045 (P2005-96045)  
 (22) 出願日 平成17年3月29日 (2005.3.29)  
 (31) 優先権主張番号 2004-045029  
 (32) 優先日 平成16年6月17日 (2004.6.17)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817  
 三星エスディアイ株式会社  
 大韓民国京畿道水原市靈通区▲しん▼洞5  
 75番地  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100108453  
 弁理士 村山 靖彦  
 (74) 代理人 100110364  
 弁理士 実広 信哉  
 (72) 発明者 姜 泰旭  
 大韓民国京畿道水原市靈通区▲シン▼洞5  
 75番地 三星エスディアイ株式会社内  
 最終頁に続く

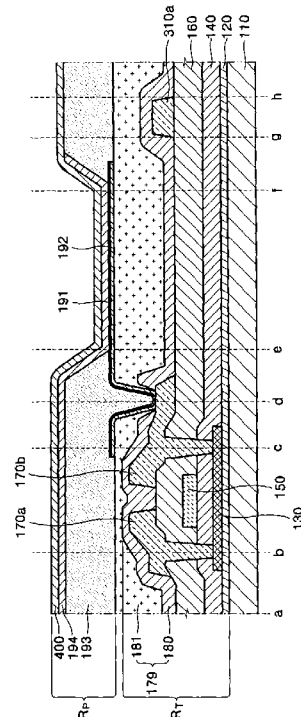
(54) 【発明の名称】 電界発光ディスプレイ装置及びその製造方法

(57) 【要約】

【課題】 電界発光ディスプレイ装置及びその製造方法を提供する。

【解決手段】 基板の一面上に形成された薄膜トランジスタ層と、前記薄膜トランジスタ層の一面上に形成された一つ以上の絶縁層と、前記絶縁層の上部に配置され、第1電極層、第2電極層、及びこれら間に配置される電界発光部を含む画素層と、を備え、前記画素層には、前記第1電極層の下部に配置され、前記TFT層のソース/ドレイン電極のうち一つと直接接する反射層を備えるが、前記反射層は、この反射層を通じて第1電極層とソース/ドレイン電極との間に直接的な接触が発生する貫通部を備え、この貫通部は前記絶縁層のピアホールより小さいサイズを有することを特徴とする電界発光ディスプレイ装置である。

【選択図】 図2C



**【特許請求の範囲】****【請求項 1】**

基板の一面上に形成された薄膜トランジスタ層と、  
前記薄膜トランジスタ層の一面上に形成された一つ以上の絶縁層と、  
前記絶縁層の上部に配置され、第 1 電極層、第 2 電極層、及びこれら間に配置される電界発光部を含む画素層と、を備え、

前記画素層には、

前記第 1 電極層の下部に配置され、前記薄膜トランジスタ層のソース/ドレイン電極のうち一つと直接接触する反射層を備えるが、

前記反射層は、この反射層を通じて前記第 1 電極層と前記ソース/ドレイン電極との間に直接的な接触が発生する貫通部を備え、前記貫通部は前記絶縁層のビアホールより小さいサイズを有することを特徴とする電界発光ディスプレイ装置。

10

**【請求項 2】**

前記貫通部を通じる前記第 1 電極層及び前記ソース/ドレイン電極の接触面積は、前記反射層及び前記ソース/ドレイン電極の接触面積より大きいことを特徴とする請求項 1 に記載の電界発光ディスプレイ装置。

**【請求項 3】**

前記ソース/ドレイン電極は、モリブデン (Mo)、アルミニウム (Al) のうち一つ以上の材料を備えることを特徴とする請求項 1 に記載の電界発光ディスプレイ装置。

**【請求項 4】**

基板の一面上に形成された薄膜トランジスタ層と、前記薄膜トランジスタ層の一面上に形成された一つ以上の絶縁層とを提供する段階と、

前記一つ以上の絶縁層にビアホールを形成する段階と、

前記ビアホールを通じて、前記薄膜トランジスタ層のソース/ドレイン電極のうち一つと直接接触し、貫通部を備える反射層を形成する段階と、

前記貫通部を通じて前記ソース/ドレイン電極と直接接触するように前記反射層の上部に形成される第 1 電極層、電界発光部、及び第 2 電極層を備える一つ以上の画素よりなる画素層を形成する段階と、を含むことを特徴とする電界発光ディスプレイ装置の製造方法。

20

**【請求項 5】**

前記反射層の形成段階で、前記貫通部は、前記反射層の一部であって、前記ソース/ドレイン電極と直接接触する面積より大きい面積を有するように形成されることを特徴とする請求項 4 に記載の電界発光ディスプレイ装置の製造方法。

30

**【請求項 6】**

前記反射層の形成段階は、

前記反射層を形成する材料より全面形成する段階と、

前記全面形成された反射層の材料をパターン化する段階と、を備えるが、

前記パターン化段階は、エッチング法によってなされることを特徴とする請求項 4 に記載の電界発光ディスプレイ装置の製造方法。

**【請求項 7】**

前記薄膜トランジスタ層を提供する段階で、

前記薄膜トランジスタ層のソース/ドレイン電極は、Al、Mo のうち少なくとも一つを含む材料より形成される一つ以上の層として提供されることを特徴とする請求項 4 に記載の電界発光ディスプレイ装置の製造方法。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、電界発光ディスプレイ装置に係り、さらに詳細には、ディスプレイ領域の電圧降下による輝度不均一を防止できる電界発光ディスプレイ装置及びその製造方法に関する。

50

## 【背景技術】

## 【0002】

画像の表示において、数多くの種類のディスプレイ装置が使われるが、近来には、従来のブラウン管、すなわち、CRT (Cathode Ray Tube、陰極線管) に代える多様な平板ディスプレイ装置が使われる。このような平板ディスプレイ装置は、発光形態によって自発光型と非自発光型とに分類できる。自発光型ディスプレイ装置には、平面ブラウン管、プラズマディスプレイ装置、真空蛍光表示装置、電界放出ディスプレイ装置、無機/有機電界発光ディスプレイ素子があり、非自発光型ディスプレイ装置には、液晶ディスプレイ装置がある。そのうちでも、有機電界発光素子は、バックライトのような別途の発光装置が不要な自発光型素子であって、低電力及び高効率の作動が可能であり、青色発光が可能であるという最近注目を浴びている平面ディスプレイ素子である。

10

## 【0003】

有機電界発光ディスプレイ素子は、有機物薄膜に陰極及び陽極を通じて注入された電子と正孔とが再結合して励起子を形成し、形成された励起子からのエネルギーにより、特定の波長の光が発生する現象を利用する自発光型ディスプレイ装置である。有機電界発光ディスプレイ装置は、低電圧で駆動が可能であり、軽量の薄型であり、視野角が広いだけでなく、応答速度も速いという長所を備えている。

## 【0004】

このような有機電界発光ディスプレイ素子の有機電界発光部は、基板上に積層式に形成される、陽極としての第1電極、有機発光部、及び陰極としての第2電極より構成される。有機発光部は、有機発光層 (EML: Emitting Layer) を備えるが、このEMLで正孔と電子とが再結合して励起子を形成し、光が発生する。発光効率をさらに高めるためには、正孔と電子とをEMLにさらに円滑に輸送せねばならず、このために陰極とEMLとの間には、電子輸送層 (ETL: Electron Transport Layer) が配置され、陽極とEMLとの間には、正孔輸送層 (HTL: Hole Transport Layer) が配置される。また、陽極とHTLとの間に、正孔注入層 (HIL: Hole Injection Layer) が配置されることもあり、陰極とETLとの間に電子注入層 (EIL: Electron Injection Layer) が配置されることもある。

20

## 【0005】

一方、有機電界発光ディスプレイ素子は、駆動方式によって、受動駆動方式のPM (Passive Matrix) 型と、能動駆動方式のAM (Active Matrix) 型とに区分される。前記PM型は、単純に陽極及び陰極がそれぞれカラムとローとに配列されて、陰極には、ロー駆動回路からスキニング信号が供給され、この時、複数のローのうち一つのローのみが選択される。また、コラム駆動回路には、各画素にデータ信号が入力される。一方、前記AM型は、薄膜トランジスタ (Thin Film Transistor: TFT) を利用して、各画素毎に入力される信号を制御するものであって、膨大な量の信号を処理するのに適して、動画を具現するためのディスプレイ装置として多く使われている。

30

## 【0006】

図1Aには、通常使われるAM型の有機電界発光ディスプレイ装置の平面図が示されており、図1Bには、図1Aの線I-Iに沿って切断した部分断面図が示されている。

40

## 【0007】

図示されたAM型の有機電界発光ディスプレイ装置は、透明な絶縁基板11上に有機電界発光素子を含む所定のディスプレイ領域20を有し、メタルキャップのような密封部材 (図示せず) は、ディスプレイ領域20を密封するように密封部80によって密封される。ディスプレイ領域20は、TFTを含む有機電界発光素子を通じて複数個の画素より構成され、ディスプレイ領域20には複数個の駆動ラインVDD 31が配設されるが、この駆動ライン31は、ディスプレイ領域20の外側の駆動電源配線部30を通じて端子領域70と連結されてディスプレイ領域20に駆動電源を供給する。

50

## 【0008】

図1Bに示されたように、基板11の一面上にはディスプレイ領域20を構成する電界発光部に電氣的な信号を印加するTFT層10aが形成され、その上部に電界発光部を含む画素層10cが形成されるが、TFT層10aと画素層10cとの間には、絶縁層10bが介在される。

## 【0009】

TFT層10aと画素層10cとの電氣的接続は、絶縁層10bに形成されたビアホールでなされる。図1Cは、図1Bの図面符号“A”と表記された部分を拡大した部分断面図である。ドレイン電極17bの上部には第1絶縁層18aが形成され、その上部には第2絶縁層18bが形成されるが、それぞれの絶縁層にはビアホール18'a, 18'bが形成される。

10

## 【0010】

全面発光型の電界発光ディスプレイ装置の場合、ディスプレイ領域20(図1A参照)を構成する電界発光部19cに電氣的信号を供給する第1電極層19aの下部には反射層19bが形成されるが、これらは二重層状にビアホールまで延長形成されることによって、TFT層10aのドレイン電極17bと電氣的接続をなす。

## 【0011】

第1電極層19aがアノード電極層として使われる全面発光型の場合、通常的に、第1電極層19aには、仕事関数の大きいITO(Indium Tin Oxide)のような透明導電性酸化物材料が主に使われ、反射層19bとしては、AlまたはAlNdのような反射層が使われるが、ITOより構成される第1電極層とAlNdのような材料より構成される金属性反射層との間には、これら間の界面酸化層による導電性の障害が発生し、ディスプレイ領域の画素定義層19dにより開放された領域に配置される電界発光部に、ドレイン電極17bから伝えられる電氣的信号が伝えられることが妨害され、それによって、ディスプレイ領域の輝度低下ないし輝度不均一をもたらすことがあり、画面品質を低下させることもある。

20

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0012】

本発明が解決しようとする課題は、前記問題点を解消するためのものであって、電圧降下による輝度減少ないし不均一を解消させた構造の電界発光ディスプレイ装置を提供することである。

30

## 【課題を解決するための手段】

## 【0013】

前記課題を解決するために、本発明の一面によれば、基板の一面上に形成されたTFT層と、前記TFT層の一面上に形成された一つ以上の絶縁層と、前記絶縁層の上部に配置され、第1電極層、第2電極層、及びこれら間に配置される電界発光部を含む画素層と、を備え、前記画素層には、前記第1電極層の下部に配置され、前記TFT層のソース/ドレイン電極のうち一つと直接接触する反射層を備えるが、前記反射層は、この反射層を通じて前記第1電極層と前記ソース/ドレイン電極との間に直接的な接触が発生する貫通部を備え、前記貫通部は前記絶縁層のビアホールより小さいサイズを有することを特徴とする電界発光ディスプレイ装置を提供する。

40

## 【0014】

本発明の他の一面によれば、基板の一面上に形成されたTFT層と、前記TFT層の一面上に形成された一つ以上の絶縁層とを提供する段階と、前記一つ以上の絶縁層にビアホールを形成する段階と、前記ビアホールを通じて、前記TFT層のソース/ドレイン電極のうち一つと直接接触して貫通部を備える反射層を形成する段階と、前記貫通部を通じて前記ソース/ドレイン電極と直接接触するように前記反射層の上部に形成される第1電極層、電界発光部、及び第2電極層を備える一つ以上の画素よりなる画素層を形成する段階と、を含むことを特徴とする電界発光ディスプレイ装置の製造方法を提供する。

50

## 【発明の効果】

## 【0015】

本発明によれば、次のような効果を備えうる。

## 【0016】

第一に、反射層を備える電界発光ディスプレイ装置において、第1電極層とソース/ドレイン電極との間に直接的に電氣的接続を行わせることによって、TFT層と画素層との電氣的接続時に発生する電圧降下を減らし、それによって、窮極的にディスプレイ領域の輝度を改善できる。

## 【0017】

第二に、反射層をビアホールの下面の一部まで延ばすことによって、反射層のパターン化工程の種類に関係なく、ビアホールの内側での急激な段差及び/またはアンダーカットを防止することによって、反射層の一面上に形成される第1電極層の断線による画素不良ないし輝度低下を防止できる。

## 【発明を実施するための最良の形態】

## 【0018】

以下、添付された図面を参照して本発明をさらに詳細に説明する。

## 【0019】

図2Aには、本発明の一実施形態による有機電界発光ディスプレイ装置の平面図が概略的に示されている。

## 【0020】

図2Aに示されたように、基板110の一面上には、有機電界発光ディスプレイ素子のような発光素子が配置されたディスプレイ領域200、ディスプレイ領域200の外側に沿って塗布されて基板110と密封基板(図示せず)とを密封させる密封部800、各種端子が配置された端子領域を備えうるが、ディスプレイ領域を密封する密封部材として、密封基板以外にも有機物、無機物、及び/または金属層による一つ以上の密封層より構成されうるなど、多様な変形が可能である。

## 【0021】

ディスプレイ領域200と密封部800との間には、ディスプレイ領域200に駆動電源を供給するための駆動電源供給ライン300が配置される。図2Aは、本発明の一例であって、駆動電源供給ラインの配置がこれに限定されるものではないが、ディスプレイ領域全体にわたって均一な駆動電源を供給することによって、輝度不均一を改善させうるという点で、駆動電源供給ライン300は、ディスプレイ領域を取り囲むように形成されることが望ましい。

## 【0022】

駆動電源供給ライン300は、駆動ライン310と連結されるが、駆動ライン310は、ディスプレイ領域200を横切って配置され、ソース電極170(図2C参照)と電氣的に接続される。

## 【0023】

また、ディスプレイ領域200の外側には、垂直/水平駆動回路部500,600が配置される。垂直駆動回路部500は、ディスプレイ領域200にスキャン信号を印加するスキャン駆動回路部となることもあり、水平駆動回路部600は、ディスプレイ領域200にデータ信号を印加するデータ駆動回路部となることもあり、これらは、場合によっては、外装ICやCOG状に密封領域の外部に配置されることもある。

## 【0024】

一方、ディスプレイ領域200の外側には、ディスプレイ領域200に電極電源を供給する電極電源供給ライン410が配置されるが、これは、電極電源供給ライン410と第2電極層400との間に形成された絶縁層内におけるビアホール430を通じて、ディスプレイ領域200の全面に形成された第2電極層400と電氣的接続をなす。

## 【0025】

駆動電源供給ライン300、電極電源供給ライン410、水平/垂直駆動回路部500

10

20

30

40

50

、600は、配線を通じて、これらそれぞれの構成要素についての端子320、420、520、620より構成され、密封領域の外側に配置される端子部と電気的接続をなす。

【0026】

ディスプレイ領域200を構成する有機電界発光素子は、図2B及び図2Cを参照して説明するが、説明の明確化のために、密封基板ないし密封薄膜層は省略した。図2Bには、図2AのBで表示される、ディスプレイ領域の一画素が概略的に示される。図2Bには、二つのトップゲート型TFTと一つのキャパシタとを備える構造の一画素が示したが、これは、本発明の説明のための一例に過ぎず、本発明は、これに限定されない。

【0027】

画素の選択如何を決定するTFT1(第1TFT)のゲート電極55は、スキャン信号を印加するスキャンラインから延びる。スキャンラインにスキャン信号のような電気的信号が印加される場合、データラインを通じて入力されるデータ信号がTFT1(第1TFT)のソース電極57aから、TFT1(第1TFT)の半導体活性層53を通じてTFT1(第1TFT)のドレイン電極57bに伝えられる。

10

【0028】

TFT1(第1TFT)のドレイン電極57bの延長部57cは、キャパシタの第1電極58aと連結され、キャパシタの第1電極の他の一端は、駆動TFTとしてのTFT2(第2TFT)のゲート電極150を形成し、キャパシタの第2電極は、駆動ライン310(図2A参照)と電気的に連結される。

【0029】

一方、図2Cは、図2Bの線II-IIに沿って切断した部分断面図であって、線II-IIのa~eで表示された部分は、TFTdr(駆動TFT)としてのTFT2(第2TFT)が配置された部分の断面を示し、e~f部分は、画素開口部190を示し、g~h部分は、駆動ライン310、310aの断面を示すが、明瞭な説明のために、密封基板及び/または密封層のような密封部材は省略した。

20

【0030】

図2Cで、基板110の一面上には、TFT層 $R_T$ と、TFT層 $R_T$ を保護ないし平坦化させるための絶縁層179と、TFT層 $R_T$ からの電気的信号が伝えられて第1電極層191、第2電極層400及びこれら間に介在される有機電界発光部を備える画素層 $R_p$ とが、備えられるが、その詳細な構造を、本発明による有機電界発光ディスプレイ装置を製造する過程を示す図3Aないし図3Eを参照して説明する。

30

【0031】

まず、図3Aに示されたように、基板110上に以後形成される画素層に電気的信号を印加するためのTFT2(第2TFT)としてのTFT層 $R_T$ 、そして、TFT層 $R_T$ の一面上に形成され一つ以上の層より形成された絶縁層179を提供する。

【0032】

基板110の一面上に形成されたバッファ層120の上部にTFT2(第2TFT)の半導体活性層130が形成される。半導体活性層130は、非晶質シリコン層より構成されるか、または多結晶シリコン層より構成されることもある。図面で詳細に示されていないが、半導体活性層130は、 $N^+$ 型または $P^+$ 型のドーパントでドーピングされるソース及びドレイン領域と、チャンネル領域とより構成されるが、半導体活性層130は、有機半導体など、多様な構成が可能である。

40

【0033】

半導体活性層130の上部には、第2TFTのゲート電極150が配置されるが、ゲート電極150は、隣接層との密着性、積層される層の表面平坦性、そして加工性を考慮して、例えば、MoW、Al/Cuのような物質より形成されることが望ましい。但し、これに限定されるものではない。

【0034】

ゲート電極150と半導体活性層130との間には、これらを絶縁させるためのゲート絶縁層140が位置する。ゲート電極150及びゲート絶縁層140の上部には、絶縁層

50

として中間層 160 が単一層及び/または複数層として形成され、その上部には、TF T 2 (第 2 T F T) のソース/ドレイン電極 170 a, 170 b が形成されるが、ソース/ドレイン電極 170 a, 170 b は、Mo、Al のうち一つ以上の材料を備えることができる。すなわち、ソース/ドレイン電極 170 a, 170 b は、MoW のような材料より構成されることもあり、Mo/Al のように複数層よりなることもあるなど、多様な構成が可能であり、半導体活性層 130 とのさらに円滑なオームコンタクトをなすために、その後熱処理される。

#### 【0035】

ソース/ドレイン電極 170 a, 170 b の上部には、一つ以上の絶縁層 179 が形成されるが、図 3 A で下部に形成された薄膜トランジスタ層を保護するパシベーション層 180 及び/または下部 T F T 層を平坦化させるための平坦化層 181 より構成される。パシベーション層 180 は、SiNx、SiO<sub>2</sub> のような無機物よりなり、平坦化層 181 は、例えば、BCB (Benzocyclobutene) またはアクリルのような有機物層より構成されることもあるが、本発明は、これに限定されるものではない。

10

#### 【0036】

絶縁層 179 を形成した後は、以後形成される第 1 電極層 191 と T F T 層のソース/ドレイン電極 170 a, 170 b とが電氣的接続をなすように、絶縁層 179 には、ビアホール 180 a, 181 a が形成される。図 3 B 及び図 3 C には、パシベーション層 180 と平坦化層 181 とより構成された絶縁層 179 が示されているが、これらは、それぞれの層が形成された後にビアホール形成過程を経る。すなわち、図 3 B に示されたように、プラズマ強化化学気相蒸着 (PECVD: Plasma Enhanced Chemical Vapor Deposition) 法を通じて、SiNx のような無機物をソース/ドレイン電極 170 a, 170 b 及び中間層 160 の上部に形成する。パシベーション層 180 が形成された後、ドレイン電極 170 b の対応位置にドレイン電極 170 b の少なくとも一部が露出されるように第 1 ビアホール 180 a が形成される。次いで、図 3 C に示されたように、第 1 ビアホール 180 a を含むパシベーション層 180 の上部に、例えば、アクリルのような感光性材料を利用して全面塗布した後、フォトリソグラフィ法を利用して第 2 ビアホール 181 a を形成する。

20

#### 【0037】

次いで、図 3 D に示されたように、第 2 ビアホール 181 a を含む平坦化層 181 の一面上に反射層 192 を形成する。反射層 192 としては、反射度が優秀であり、加工性が容易な反射性材料、例えば、Al、Al-Nd のような材料が使用される。反射層 192 は、反射性材料より全面形成された後、一定のパターン化工程を経ることによって所望の構造に形成される。反射層 192 が形成された後、その一面上に第 1 電極層 191 が形成される。

30

#### 【0038】

一方、反射層 192 は、第 2 ビアホール 181 a まで延長形成され、反射層 192 は、第 2 ビアホール 181 a の下面に延長形成された延長部 192 a を備え、延長部 192 a によって取り囲まれる貫通部 192 b を備える。したがって、反射層 192 の上部に形成されるが、ビアホール 181 a の下面まで延びる第 1 電極層 191 は、反射層 192 に備えられた貫通部 192 b を通じて下部のドレイン電極 170 b と直接接触する。ここで、反射層 192 に形成された貫通部 192 b のサイズは、適切に選択されねばならない。すなわち、接触抵抗の増大を防止するために、第 1 電極層 191 とドレイン電極 170 b との接触面積 A<sub>p</sub> が、反射層 192 の延長部 192 a とドレイン電極 170 b との間の接触面積 A<sub>e</sub> より大きいことが望ましい。また、反射層 192 に形成される貫通部 192 b は、図 3 D で円形に図示されたが、これに限定されるものではない。

40

#### 【0039】

反射層 192 が形成された後は、図 3 E に示されたように、第 1 電極層 191 の少なくとも一部が画素開口部 195 を形成できるように、第 1 電極層 191 の少なくとも一部の上には、画素定義層 193 が形成され、画素開口部 195 として、第 1 電極層 191

50

の一面上には、EMLを含む有機電界発光部194が形成される。次いで、その上部には、第2電極層400が全面形成されることによって、図2Cに示されたような構造の有機電界発光ディスプレイ装置を形成できる。

#### 【0040】

有機電界発光部194は、低分子または高分子有機膜より構成されうるが、低分子有機膜を使用する場合、正孔注入層、HTL、EML、ETL、EILが単一あるいは複合構造で積層されて形成され、使用可能な有機材料も銅フタロシアニン(CuPc)、N,N-ジ(ナフタレン-1-イル)-N,N'-ジフェニル-ベンジジン(NPB)、トリス-8-ヒドロキシキノリンアルミニウム(Alq<sub>3</sub>)をはじめとして多様な材料を適用できる。これら低分子有機膜は、真空蒸着法によって形成される。

10

#### 【0041】

高分子有機膜の場合には、大体、HTL及びEMLより備えられた構造を有し、このとき、前記HTLとしてPEDOTを使用し、発光層としてPPV(Poly-Phenylenevinylene)系及びポリフルオレン系などの高分子有機物質を使用し、これをスクリーン印刷やインクジェット印刷方法で形成できるなど多様な構成が可能である。

#### 【0042】

有機電界発光部194の一面上部には、カソード電極としての第2電極層400が全面蒸着されるが、第2電極層400は、このような全面蒸着の形態に限定されず、また、全面発光型の場合、Al/Ca、ITO、Mg-Agのような材料より形成されることもあり、単一層ではない複数層より形成されることもあり、LiFのようなアルカリまたはアルカリ土類金属フルオライド層がさらに備えられうるなど、多様な類型に構成されうる。

20

#### [実験例]

#### 【0043】

ソース/ドレイン電極を5000の厚さで蒸着形成及びパターン化させた後、ソース/ドレイン電極の上部に1000のSiNxをPECVD法を通じて蒸着することによってパシベーション層を形成し、パシベーション層にドレイン電極の少なくとも一部が露出されるように第1ビアホールを形成した。パシベーション層の上部にアクリルを利用して平坦化層を形成した後、所定のフォトリソグラフィ法を利用して第2ビアホールを形成した。反射層は、AlNdを材料として1000の厚さでスパッタリング蒸着した後にパターン化した。

30

#### 【0044】

[実験1(本発明に対する比較例)]

#### 【0045】

本発明についての比較例が図4Aないし図4Cに示されている。

#### 【0046】

図4Aで、AlNdより形成された反射層192'は、反射層192'の貫通部がビアホール181'の外側に備えられるように形成されたが、ドレイン電極170'bの一面上にパシベーション層180'及び平坦化層181'が形成される。パシベーション層180'及び平坦化層181'には、それぞれ第1ビアホール180'a及び第2ビアホール181'aが形成されている。

40

#### 【0047】

図4Bには、図4Aの反射層192'のパターン化において、乾式エッチング法を使用した場合に、構成された貫通部の外郭を部分拡大した図であり、図3Cは、図4Bの図面符号“C”を部分拡大した図面である。乾式エッチング法を使用して反射層192'をパターン化させると同時に、貫通部192'bが形成されるが、このとき、貫通部192'bの内側に沿って絶縁層としての平坦化層181'がオーバーエッチングされ、かつ/または反射層192'と平坦化層181'との間に屈曲部182'が形成されるようなオーバーハング現象が発生して、以後に反射層192'より薄く形成される第1電極層についての十分なステップカバーレージを確保できなくなり、これによって、第1電極層に印加

50

される電氣的信号が事前に設定された値と相異なる値となって、当該画素、窮極的には、ディスプレイ領域についての輝度不均一ないし輝度低下が誘発される。

【0048】

また、図4Dには、図4Aの反射層192'のパターン化において、湿式エッチング法を使用した場合に、構成されたビアホール181'aの下面を部分拡大した断面図が示されている。ここで、湿式エッチングによってビアホール181'aの下面に露出されたドレイン電極170'bが浸食されることによって、ビアホール181'aの側面に形成された絶縁層としての平坦化層181'の下部にアンダーカット183'が発生した。これは、以後ビアホール181'aを含む反射層192'の一面上に第1電極層が形成される場合、第1電極層の一部が開放形成されることによって、当該画素に対する輝度不均一ないし輝度低下を誘発する。

10

【0049】

「実験2(本発明)」

【0050】

本発明によるAlNdより形成された反射層192は、延長部192aがビアホール181aの下面に延長形成されるようにパターン化された。図5Aには、湿式エッチング法を使用して反射層がパターン化された後のビアホールの下面の断面が示され、図5Bには、乾式エッチング法を使用して反射層がパターン化された後のビアホールの下面の断面が示されている。

【0051】

ここで、反射層192がビアホール181aの下面の少なくとも一部まで延長形成されることによって、図に示されていないが、以後第1電極層が反射層192の一面上に形成される時、ビアホール181aが始まる部分での段差によって発生する可能性のある第1電極層の開放ないし損傷を防止できる。

20

【0052】

また、図5A及び図5Bに示されたように、ビアホール181aの下面に反射層192の延長部192aが延長介在されることによって、以後形成される第1電極層191がビアホール181の隣りでも十分なステップカバーレージを確保できた。また、パターン時に発生する可能性のあるドレイン電極170bの損傷を最小化させ、ビアホールの側面に形成された絶縁層としての平坦化層に発生可能なアンダーカットが防止されて第1電極層191の一部が開放されることが防止された。窮極的に、十分なステップカバーレージを確保すると同時に、一部第1電極層に開放領域が形成されることを防止することによって、当該画素に発生する可能性のある輝度低下ないし不均一を防止できた。

30

【0053】

前記実施形態は、本発明を説明するための一例であって、本発明は、これに限定されるものではない。すなわち、前記実施形態は、有機電界発光ディスプレイ装置について記述されたが、本発明の範囲内で無機電界発光ディスプレイ装置にも十分に適用されうるなど、反射層が貫通部を備えるが、一部がソース/ドレイン電極と直接的な電気接続をなす電界発光ディスプレイ装置についての思想を含む範囲内で多様な変形が可能である。

【0054】

本発明は、添付された図面に示された一実施形態を参考として説明されたが、これは例示的なものに過ぎず、当業者ならば、これから多様な変形及び均等な他の実施形態が可能であることが分かる。したがって、本発明の真の保護範囲は、特許請求の範囲によって決定されねばならない。

40

【産業上の利用可能性】

【0055】

本発明による電界発光ディスプレイ装置は、電子ペーパー、スマートカード、RFタグ、ロールアップディスプレイ、PDAのような多様な電子装置に適用されうる。

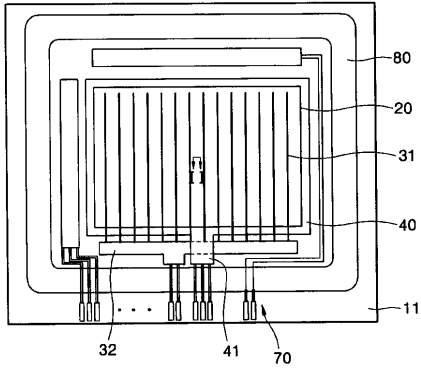
【図面の簡単な説明】

【0056】

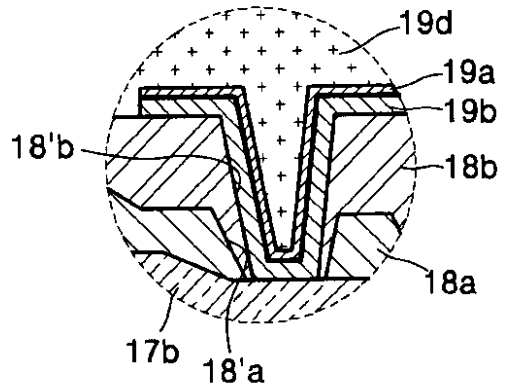
50

- 【図 1 A】従来の技術による有機電界発光ディスプレイ装置の概略的な平面図である。
- 【図 1 B】図 1 A の線 I - I に沿って切断した断面図である。
- 【図 1 C】図 1 B の図面符号 “ A ” の部分拡大図である。
- 【図 2 A】本発明の一実施形態による有機電界発光ディスプレイ装置の概略的な平面図である。
- 【図 2 B】図 2 A の図面符号 “ B ” の部分拡大図である。
- 【図 2 C】図 2 B の線 I I - I I に沿って切断した部分断面図である。
- 【図 3 A】本発明の一実施形態による有機電界発光ディスプレイ装置を製造する過程を示す断面図である。
- 【図 3 B】本発明の一実施形態による有機電界発光ディスプレイ装置を製造する過程を示す断面図である。 10
- 【図 3 C】本発明の一実施形態による有機電界発光ディスプレイ装置を製造する過程を示す断面図である。
- 【図 3 D】本発明の一実施形態による有機電界発光ディスプレイ装置を製造する過程を示す断面図である。
- 【図 3 E】本発明の一実施形態による有機電界発光ディスプレイ装置を製造する過程を示す断面図である。
- 【図 4 A】比較例としての有機電界発光ディスプレイ装置の一部についての部分断面図である。
- 【図 4 B】図 4 A の一部分についての部分断面図である。 20
- 【図 4 C】図 4 A の一部分についての部分断面図である。
- 【図 4 D】図 4 A の一部分についての部分断面図である。
- 【図 5 A】本発明による T F T 層の部分断面図である。
- 【図 5 B】本発明による T F T 層の部分断面図である。
- 【符号の説明】
- 【 0 0 5 7 】
- 1 1 0 基板
  - 1 2 0 バッファ層
  - 1 3 0 半導体活性層
  - 1 4 0 ゲート絶縁層
  - 1 5 0 ゲート電極
  - 1 6 0 中間層
  - 1 7 0 a、1 7 0 b ソース/ドレイン電極
  - 1 7 9 絶縁層
  - 1 8 0、1 8 1 絶縁層
  - 1 9 1 第 1 電極層
  - 1 9 2 反射層
  - 1 9 3 画素定義層
  - 1 9 4 有機電界発光部
  - 3 1 0、3 1 0 a 駆動ライン
- 40

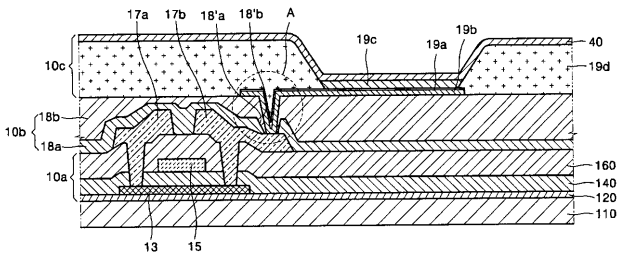
【図 1 A】



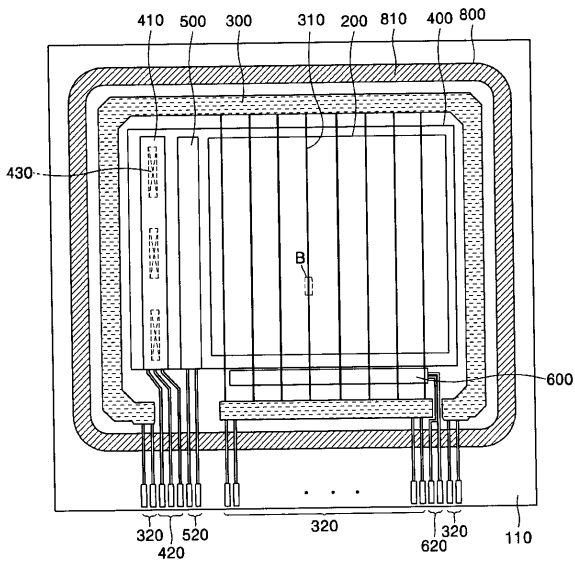
【図 1 C】



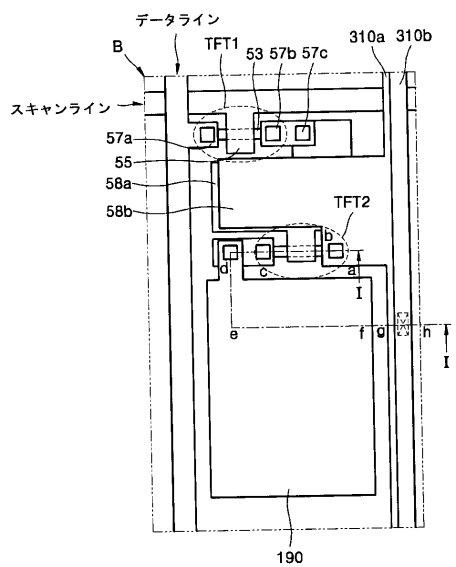
【図 1 B】



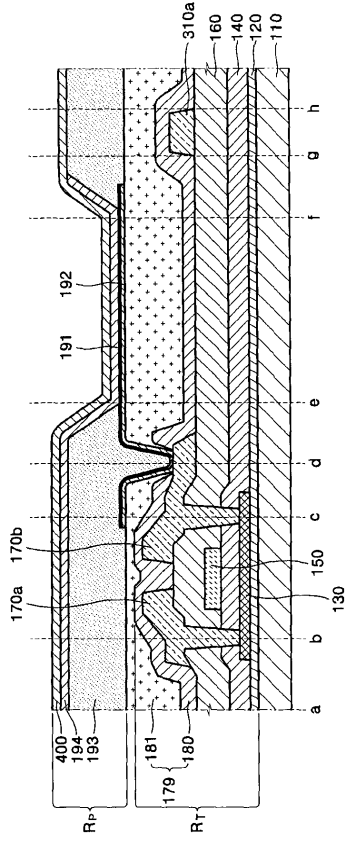
【図 2 A】



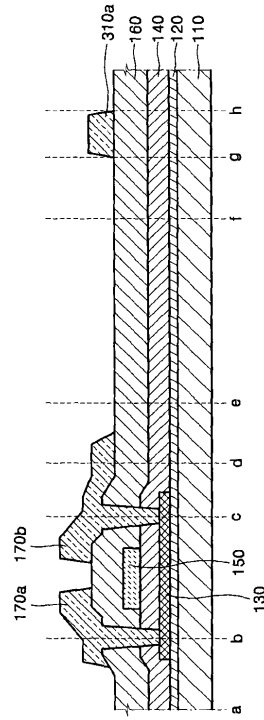
【図 2 B】



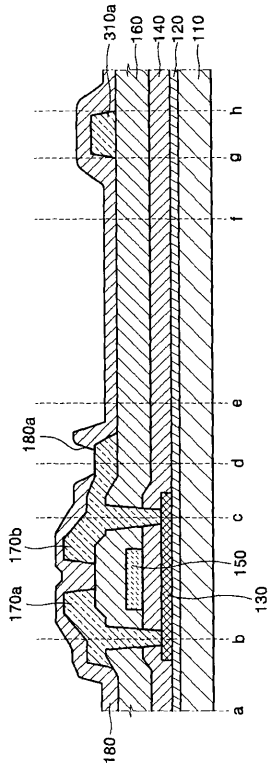
【 2 C 】



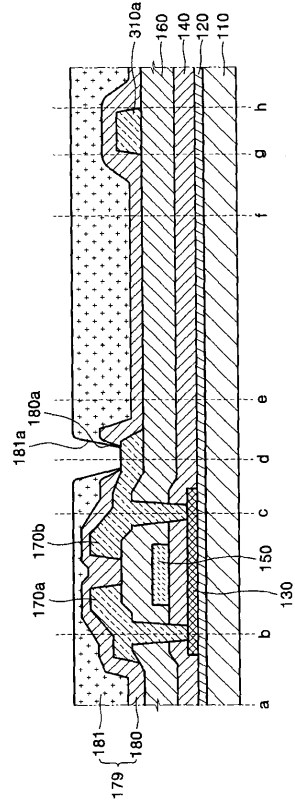
【 3 A 】



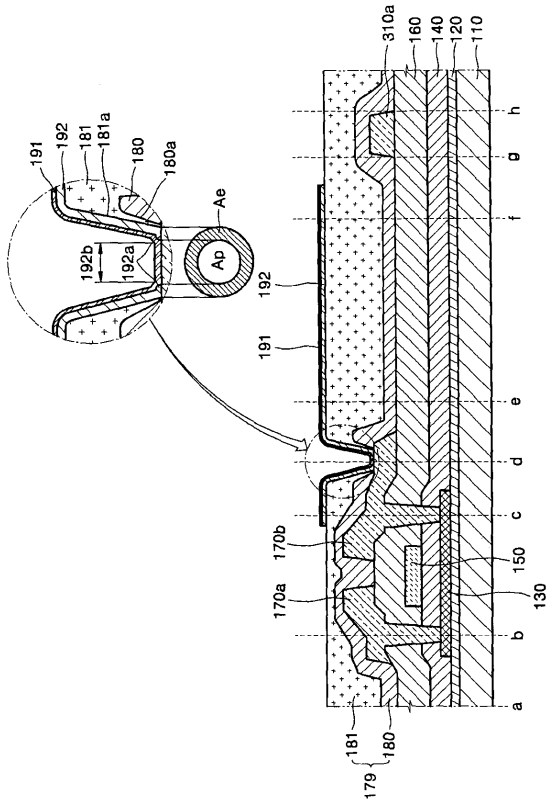
【 3 B 】



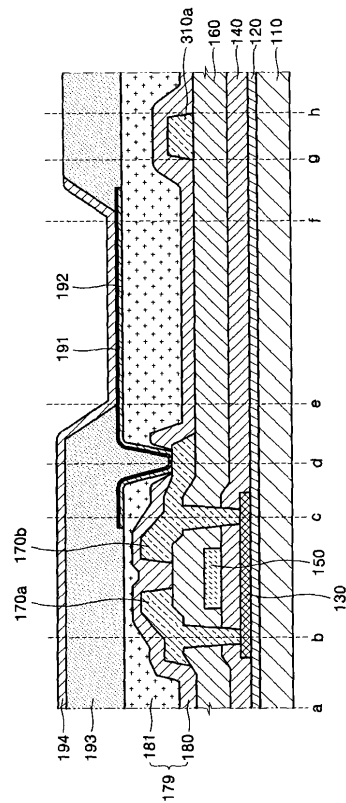
【 3 C 】



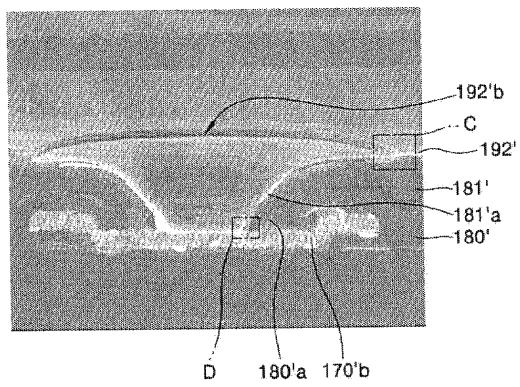
【 3 D 】



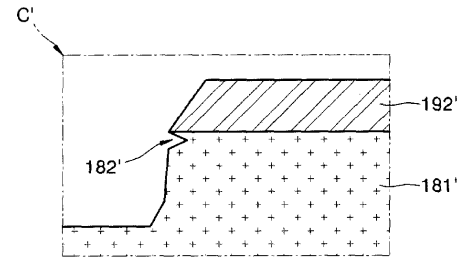
【 3 E 】



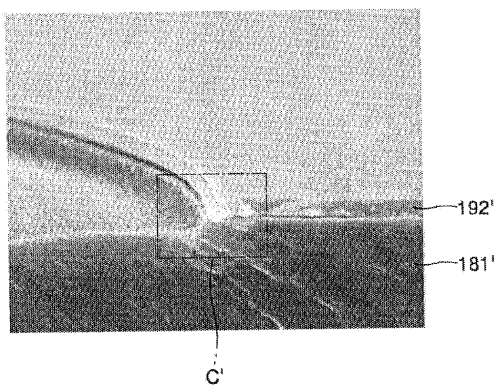
【 4 A 】



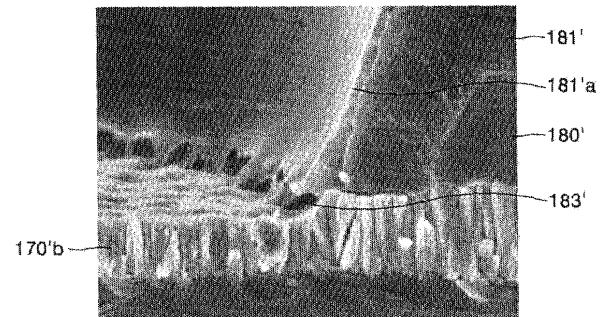
【 4 C 】



【 4 B 】



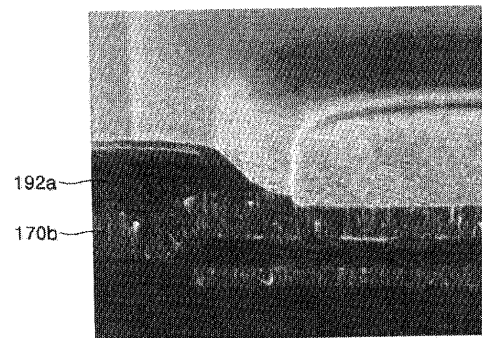
【 4 D 】



【 図 5 A 】



【 図 5 B 】



## フロントページの続き

(51) Int.Cl. F I テーマコード(参考)  
**H 0 5 B 33/26 (2006.01)** H 0 5 B 33/26 Z

(72)発明者 徐 昌秀

大韓民国京畿道水原市靈通區 シン 洞 5 7 5 番地 三星エスディアイ株式会社内

(72)発明者 朴 ムン 熙

大韓民国京畿道水原市靈通區 シン 洞 5 7 5 番地 三星エスディアイ株式会社内

(72)発明者 姜 昊辰

大韓民国京畿道水原市靈通區 シン 洞 5 7 5 番地 三星エスディアイ株式会社内

F ターム(参考) 3K007 AB11 AB17 BA06 CC01 DB03

5C094 AA04 AA07 AA31 AA32 AA42 AA55 BA27 CA19 DA15 EA05

EA06 ED11 FB02 FB12

专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">JP2006004912A</a>	公开(公告)日	2006-01-05
申请号	JP2005096045	申请日	2005-03-29
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	姜泰旭 徐昌秀 朴ムン熙 姜昊辰		
发明人	姜 泰旭 徐 昌秀 朴 ▲ムン▼熙 姜 昊辰		
IPC分类号	H05B33/24 G09F9/30 H01L27/32 H05B33/10 H01L51/50 H05B33/26 H01L29/04 H01L51/52		
CPC分类号	H01L27/3248 H01L51/5218 H01L2251/5315		
FI分类号	H05B33/24 G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A H05B33/26.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB11 3K007/AB17 3K007/BA06 3K007/CC01 3K007/DB03 5C094/AA04 5C094/AA07 5C094/AA31 5C094/AA32 5C094/AA42 5C094/AA55 5C094/BA27 5C094/CA19 5C094/DA15 5C094/EA05 5C094/EA06 5C094/ED11 5C094/FB02 5C094/FB12 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC11 3K107/CC33 3K107/DD23 3K107/DD24 3K107/EE04 3K107/FF15		
代理人(译)	渡边 隆 村山彦		
优先权	1020040045029 2004-06-17 KR		
其他公开文献	JP4208854B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了一种电致发光显示装置及其制造方法。 解决方案：薄膜晶体管包括形成在基板的一个表面上的薄膜晶体管层，形成在薄膜晶体管层的一个表面上的一个或多个绝缘层，设置在绝缘层上的第二电极层，以及包括电极层和设置在第一电极层和第二电极层之间的电致发光部分的像素层，其中像素层包括第一电极层，第二电极层，其中，反射层具有穿透部分，通过反射层在第一电极层和源/漏电极之间发生直接接触，穿透部分与绝缘层电绝缘并且其尺寸小于该层的通孔的尺寸。 点阵2C

