

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-513555

(P2005-513555A)

(43) 公表日 平成17年5月12日(2005.5.12)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 J	3K007
G09G 3/20	G09G 3/20 611A	5C080
H05B 33/14	G09G 3/20 623H	
	G09G 3/20 624B	
	G09G 3/20 641D	

審査請求 未請求 予備審査請求 未請求 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2003-555484 (P2003-555484)
 (86) (22) 出願日 平成14年12月10日 (2002.12.10)
 (85) 翻訳文提出日 平成16年6月18日 (2004.6.18)
 (86) 国際出願番号 PCT/IB2002/005372
 (87) 国際公開番号 W02003/054845
 (87) 国際公開日 平成15年7月3日 (2003.7.3)
 (31) 優先権主張番号 0130600.0
 (32) 優先日 平成13年12月21日 (2001.12.21)
 (33) 優先権主張国 英国 (GB)

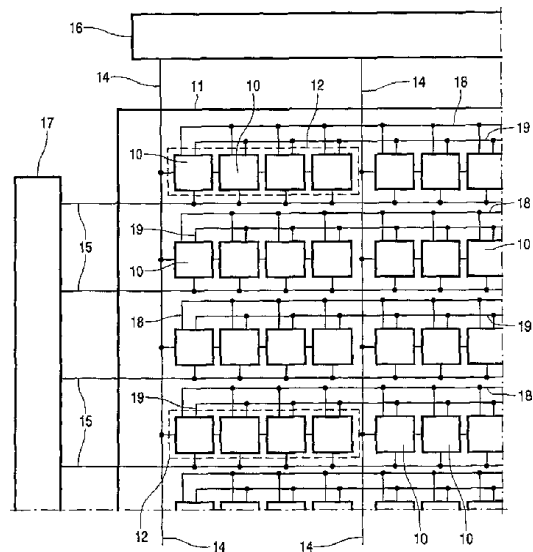
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェッハ 1
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介

最終頁に続く

(54) 【発明の名称】 アクティブマトリクスエレクトロルミネッセンス表示装置

(57) 【要約】

アクティブマトリクスエレクトロルミネッセンス (EL) 表示装置は行及び列に配列された表示セル (10) のマトリクスアレイを有し、各々のセルは EL 表示素子 (20) と駆動回路構成を有する。セルは、画素を有することが可能である群 (12) に配列される。セルの各々の群は直列配列に配列され、それ故、関連データライン (14) により直列配列にある最初のセルに加えられるデータ信号は、同じ群における隣接セルに転送されることができ、関連制御ライン (15) に加えられる制御信号を加えるとき、群におけるその後のセルに対して同様に転送される。アクティブマトリクスエレクトロルミネッセンス (EL) 表示装置は、デジタル駆動スキームが実施されることを可能にする。このように駆動されるように配列された群化された表示セルを提供することにより、従来のもより少ないデータライン (14) を使用して、階調を実施することが可能となる。



【特許請求の範囲】

【請求項 1】

行及び列に配列された表示セルのマトリクスアレイであって、各々のセルは加えられるデータ信号に応じてエレクトロルミネッセンス表示素子を通る電流を制御するための駆動回路構成と前記エレクトロルミネッセンス表示素子とを有する、マトリクスアレイ；並びに

前記セルを駆動するための駆動手段であって、前記セルは直列配列の状態に接続される同じ行における複数の隣接セルを有する各々の群から成る群において組織化され、各々の群はデータ信号が前記駆動手段から供給される関連データラインを有し、セルの各々の行は制御信号が前記駆動手段から供給される関連制御ラインを有する、駆動手段；

10

を有するアクティブマトリクスエレクトロルミネッセンス表示装置であって；

前記駆動手段は関連データラインにより群における最初のセルにデータ信号を供給するために配置され、該最初のセルは関連制御ラインに制御信号を加えるときに同じ群における隣接セルに前記データ信号を転送するために配置されている；

ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

【請求項 2】

請求項 1 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、直列配列における最初のセルの後の各々のセルは、制御ラインに加えられる制御信号に応じて直列配列にある前のセルからデータ信号を受け取るように適合される、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

20

【請求項 3】

請求項 1 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、各々の群のセルは、一定電圧に保たれ且つそれぞれの前記エレクトロルミネッセンス表示素子に電流を供給するために動作可能である関連電力ラインを有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一項に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、各々のセルの前記駆動回路構成は、該セルに供給されるデジタルデータ信号に従って、オン状態とオフ状態との間で関連表示素子を切り替えるように配列される、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

30

【請求項 5】

請求項 1 乃至 4 のいずれか一項に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、各々のセルの群は表示画素を有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

【請求項 6】

請求項 1 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、各々のセルにおける前記表示素子は副画素を構成し、他のセルと異なる活性面積を有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一項に記載のアクティブマトリクスエレクトロルミネッセンス表示装置であって、セルの各々の群はセルの全体的な行を有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置。

40

【請求項 8】

行及び列に配列された表示セルのマトリクスアレイであって、各々のセルはエレクトロルミネッセンス表示素子を有し、前記セルは群に組織化され、各々の群は直列配列にある隣接セルに接続され且つ関連データラインを有する同じ行において複数の隣接セルを有し、各々のセルの行は関連制御ラインを有する、マトリクスアレイを有するアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法であって；

関連データラインにより前記群における最初のセルにデータ信号を加えることによりそれぞれのデータ信号を用いて行におけるセルの群をアドレス指定する段階；並びに

50

一のセルから群における隣接セルにデータ信号を転送するように関連制御ラインによりセルの行に制御信号を加える段階；

を有することを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法。

【請求項 9】

請求項 8 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法であって；

関連データラインにより前記列における各々の群における最初のセルに更なるデータ信号を加える段階；並びに

最初のデータ信号と更なるデータ信号が各々のそれぞれの群においてそれぞれの隣接セルに転送されるようにするために関連制御ラインにより前記列に更なる制御信号を加える段階；

を更に有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法。

【請求項 10】

請求項 8 又は 9 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法であって、前記データ信号はデジタル式である、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法。

【請求項 11】

請求項 10 に記載のアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法であって、各々の群は、前記群における前記セルがサブ画素を構成し且つオン状態とオフ状態の間で駆動される画素を有する、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、行及び列に配列された表示セルのマトリクスアレイを有するアクティブマトリクスエレクトロルミネッセンス表示装置に関する。本発明は、特に、表示セルがデジタル的に駆動される表示装置に関する。

【背景技術】

【0002】

発光するエレクトロルミネッセンス表示素子を用いるマトリクス表示素子は周知である。表示素子に関しては、従来の I I I - V 族半導体化合物を有する発光ダイオード (L E D) と有機薄膜エレクトロルミネッセンス素子が使用されてきた。(有機)高分子エレクトロルミネッセンス材料における最近の開発は、映像表示目的等のために特に用いられる能力を示してきた。そのような材料を用いるエレクトロルミネッセンス素子は、典型的には、一对の電極 (陽極及び陰極) 間に挟まれた半導体性共役系高分子の 1 つ又はそれ以上の層を有する。その高分子材料は、C V D プロセスを用いて又は溶解性共益高分子の溶液を用いるスピンコーティングを単純に用いて、作製されることができる。

【0003】

有機エレクトロルミネッセンス材料はダイオードのような I - V 族化合物の特性を示し、それ故、それらの材料は表示とスイッチング機能の両方を提供することが可能であり、能動タイプの素子に用いられることができる。

【0004】

しかしながら、本発明は、表示素子を流れる電流を制御するためのアドレッシング回路構成と表示素子とを有する各々の表示セルを用いるアクティブマトリクス表示装置に関する。そのようなアクティブマトリクスアドレスエレクトロルミネッセンス表示装置の例は、欧州特許第 A - 0 7 1 7 4 4 6 号明細書に記載されている。この参照文献において、各々の表示セルのためのアドレス回路構成は、2 つの T F T (T h i n F i l m T r a n s i s t o r : 薄膜トランジスタ) と蓄積容量を有する。表示装置の陽極は第 2 T F T

10

20

30

40

50

のドレインに接続され、第1 T F Tのゲートはその該蓄積要領の一方側にまた接続される第2 T F Tのゲートに接続される。行アドレス期間の間に、第1 T F Tは、行選択（ゲーティング）信号によりオンにされ、該蓄積容量にこのT F Tにより転送される。選択信号を取り除いた後、第1 T F Tはオフになり、第2 T F Tのためのゲート電圧を有する蓄積容量に蓄積された電圧は、表示素子に電流を供給するために配列される第2 T F Tを動作させる役割を果たす。第1 T F Tのゲートは同じ行における表示素子全てに共通のゲートライン（行導体）に接続され、第1 T F Tのゲートは同じ列における表示素子全てに共通のデータライン（列導体）に接続される。第2 T F Tのドレイン電極及びソース電極は表示素子の陽極に接続され、データラインに対して並行に伸びるグラウンドラインは同じ列における表示素子全てに共通である。蓄積容量の他の側は又、このグラウンドラインに接続される。

10

【0005】

映像情報を供給する駆動信号は、アナログとすることができる。この場合、電流制御の第2 T F Tのゲートに加えられる電圧は、出力光の階調（輝度レベル）を決定する。理想的には、ゲート電圧 光強度の関係は、線形である必要がある。しかしながら、実際には、この関係は、電流制御T F Tの不規則なコンダクタンス特性のために、非線形である。この結果、所定の駆動レベルに対して、表示素子により示される非線形光強度が生じる。

【0006】

デジタルアドレッシングはこの問題を克服するために用いられることができる。欧州特許出願公開第0949603号明細書において、デジタルアドレッシングの詳細について記載されており、この文献の援用によって発明の説明を一部代替する。要約すると、各々のセルにおける各々のエレクトロルミネッセンス表示素子が十分オフ状態と十分オン状態との間で単純にスイッチングされるように、表示セルは、デジタルデータ信号を用いてアドレス指定される。このことは、上記のアナログアドレッシングスキームの下でみられるような光強度に置ける不均一性を取り除く。更に、このことは、T F Tがもはや電流源として線形領域において機能することが必要とされないため、アドレス回路構成における電力消費を減少する。

20

【0007】

デジタル的にアドレス指定されるとき、階調は、2つ以上の個別に動作可能な表示セルを用いて表示装置における各々の画素を形成することにより、達成されることができる。このことは、通常、面積比階調と呼ばれ、又、欧州特許出願公開第1024472号明細書に詳細に記載されている。画素における各々の表示セルは、例えば、T F Tを有するそれぞれのアドレス回路構成により制御可能である。階調の度合いの変化は、画素における表示素子の種々の組み合わせのスイッチをオンにすることにより、それ故、その画素の所定の面積のスイッチをオンにすることにより、達成される。画素における表示素子は、異なる輝度強度及び/又は達成可能な階調の範囲を増加させるための異なるサイズを有することが可能である。

30

【0008】

面積比アドレッシングスキームを用いるアクティブマトリクスエレクトロルミネッセンス表示装置に伴う問題点は、個々の表示セルを別々に制御するために多くのアドレスラインが必要とされることである。各々の追加のセルに対して、そのセルにデータ情報を供給するために追加のデータラインが必要とされる。これらの追加ラインは画素のアパチャを減少させる。このことは又、所定の輝度を維持するために、画素により必要とされる電流における増加を意味する。更に、装置の製造の複雑さを増加させ、それ故、製造コストを増加させる。

40

【発明の開示】**【発明が解決しようとする課題】****【0009】**

本発明の目的は、改善されたアクティブマトリクスエレクトロルミネッセンス表示装置を提供することである。

50

【0010】

本発明の他の目的は、必要とされるアドレスラインの減少によりデータ情報の供給が可能である面積比階調を用いるアクティブマトリクスエレクトロルミネッセンス表示装置を提供することである。

【課題を解決するための手段】

【0011】

本発明の一実施形態に従って、行及び列に配列された表示セルのマトリクスアレイであって、各々のセルは加えられるデータ信号に応じてエレクトロルミネッセンス表示素子を流れる電流を制御するための駆動回路構成と前記エレクトロルミネッセンス表示素子とを有する、マトリクスアレイ、並びに、前記セルを駆動するための駆動手段であって、前記セルは直列配列の状態に接続される同じ行における複数の隣接セルを有する各々の群から成る群において組織化され、各々の群はデータ信号が前記駆動手段から供給される関連データラインを有し、セルの各々の行は制御信号が前記駆動手段から供給される関連制御ラインを有する、駆動手段を有するアクティブマトリクスエレクトロルミネッセンス表示装置であって、前記駆動手段は関連データラインにより群における最初のセルにデータ信号を供給するために配置され、該最初のセルは関連制御ラインに制御信号を加えるときに同じ群における隣接セルに前記データ信号を転送するために配置されている、ことを特徴とするアクティブマトリクスエレクトロルミネッセンス表示装置を提供する。

10

【0012】

同様の方法で動作する所定の群における連続するセルを用いて、駆動手段は、一のセルから他のセルにデータ信号を渡すためにそれ自体役割を果たすセルを備える群における最初の表示セルに、関連データラインによりデータ信号を供給することのみを必要とする。各々の表示セルは、加えられる制御信号が直列配列の状態での次のセルに記憶データ信号を転送するために機能するまで、加えられるデータ信号を保持（保存）する。セルの直列配列の動作方法は、それ故、シフトレジスタタイプの回路構成の動作に類似している。1つのデータラインのみが、表示セルの各々の群をアドレスするために必要とされる。従って、上記の、群当たりにより多くのアドレスラインを用いることに関する問題点は低減される。

20

【0013】

好適には、直列配列における最初のセルの後の各々のセルは、制御ラインに加えられる制御信号に応じて直列配列にある前のセルからデータ信号を受け取るように、適合される。最初のセルに供給されたデータ信号は、それ故、対応するパルス化された制御信号に応じて、連続的に、セルからセルに転送される。このような動作方法は、群における各々のセルが行アドレス期間の間に好ましいデータ信号にアドレス指定し且つその信号を保存することを可能にするために、繰り返される。

30

【0014】

例えば、従来の表示装置の場合、各々のセルは、表示素子に電流を供給するために関連電圧供給ラインを有することが可能であり、又、グラウンドラインは表示素子のための電流ドレインとして機能する。好適には、電圧供給ラインは、同じ行又は列における表示セル全てにより共有される。それぞれの供給ラインは、表示セルの各々の行又は列に対して提供されることが可能である。又、供給ラインは、グリッドの形に共に接続され且つ列及び行の両方の方向に伸びるラインを用いることにより或いはエッジにおいて共に接続され及び列又は行の方向に伸びるラインを用いて、アレイにおける表示セル全てにより効果的に共有されることが可能である。選択された手法は、所定のデザイン及び製造プロセスのための技術的詳細に依存する。

40

【0015】

各々のセルの群は、好適には、表示画素を有する。しかしながら、各々の群は複数の画素又は恐らく画素の全体的な行さえ構成することが可能である、と想定される。後者の配列においては、全体的な行及び、又恐らく所定の行を必要とされる時間を犠牲にしての表示セルの全体的なアレイ、をアドレス指定するために、1つのデータラインのみが必要とされる。そのような配列においては、その1つのデータラインは各々の行の最初の表示セ

50

ルに接続される。

【0016】

好適には、各々のセルの駆動回路構成は、該セルに供給されるデジタルデータ信号に応じてオフ状態とオン状態との間で関連表示素子をスイッチングするように配列されている。

【0017】

駆動回路構成はトランジスタを有し、全てのトランジスタは、アクティブマトリクス表示装置及び他の面積の電子装置の分野において用いられる標準的な薄膜析出プロセス及びパターンングプロセスを用いて、アドレス（データ及び制御）導体と共にガラス又は他の誘電体材料の基板上にTFTとして、都合よく形成される。しかしながら、アクティブマトリクス表示装置のアクティブマトリクス回路構成を、半導体基板を用いるIC技術を用いて製造することが可能である。

10

【0018】

本発明の他の実施形態に従って、又、行及び列状に配列された表示セルのマトリクスアレイを有するアクティブマトリクスエレクトロルミネッセンス表示装置を駆動する方法であって、各々のセルはエレクトロルミネッセンス表示素子を有し、セルは群に構成され、各々の群は同じ行において直列配列に隣接セルに接続される複数の隣接セルを有し且つ関連制御ラインを有する、方法であり：

- 関連データラインにより群における最初のセルにデータ信号を加えることによりそれぞれのデータ信号を用いて行におけるセルの群をアドレス指定する段階と；
 - 群において一のセルから隣接セルにデータ信号を転送するように関連制御ラインによりセルの行に制御信号を加える段階と；
- を有する方法である。

20

【0019】

本発明に従ったアクティブマトリクスエレクトロルミネッセンス表示装置の実施形態は、例示として、添付図面を参照して、以下、説明することとする。

【0020】

添付図面は概略的なものであり、拡大縮小を施して描いていない。同じ参照符号は同じか若しくは類似する構成要素に対して全部の図面を通じて用いることとする。

【発明を実施するための最良の形態】

30

【0021】

図1を参照するに、アクティブマトリクスエレクトロルミネッセンス表示装置は、ブロック10により表されている、一様に間隔を置いた表示セルの行及び列アレイを有するパネル11を有し、エレクトロルミネッセンス表示素子と共にアドレス回路構成を有している。表示セル10は、4つのセルを有する各々の群を備えるこの例においては、それぞれの表示画素を構成する群12に配列され、隣接セルに各々接続される直列配列にある各々の群内において配列されている。セル10は、表示画素12が画素のマトリクスアレイを構成する行及び列において一様に間隔を置くように配列されている。列導体の集合は、データライン14を構成するアレイと垂直に交わって伸びている。画素の各々の列はそれぞれのデータラインを共有し、各々の画素12の最初のセル10はそれぞれのデータライン14に接続されている。行導体の集合は水平方向に伸び、列導体と交差し、そして制御ラインを構成している。表示セルの各々の行は、それぞれの制御ライン15に接続されている各々のセルが接続された制御ライン15を共有している。単純化のために、図1には幾つかの画素のみを示している。実際には、数百行、数百列の画素が存在する。画素12は、導体のそれぞれの集合のエッジに接続される行の制御用駆動回路構成17と列（データ）の駆動回路構成16とを有する外部の駆動回路構成により行アドレス導体及び列アドレス導体の集合によりアドレス指定される。

40

【0022】

アクティブマトリクス構造は、AMLCDの製造において用いられる技術に類似するはくメク析出及びプロセス技術を用いて、例えば、ガラスのような適切な透明な誘電体支持

50

体上に作製される。

【0023】

画素の各々の行は、列導体14に回路構成16により並列の状態で供給されるそれぞれのデータ信号に従って、行のアドレス期間を後継するフレーム期間において個々の表示出力を決定する、それぞれのデータ信号を用いて行の画素をロードするように関連行導体に回路構成17により加えられる制御信号によりそれぞれの行アドレス期間に順にアドレス指定される。各々の行がアドレス指定されるとき、データ信号は適切な同期化で回路構成16により供給される。

【0024】

制御ラインに並列に伸びる導体の更なる集合は電力(電圧)供給ライン18を備え、各々の電力(電圧)供給ライン18は表示セルのそれぞれの行により共有され、それぞれの表示素子に電流を供給するために配列されている。電力ライン18は、駆動回路構成に対して固定基準電圧を供給するように及びエレクトロルミネッセンス表示素子のための電流源として機能するように、一定電圧に保たれる。電力ライン18は、それに代えて、各々のラインと共に列の方向に伸ばされることが可能であり、それ故、それぞれの列において表示セルにより共有されることが可能である。又、電力ラインは、行方向及び列方向の両方に伸ばして、グリッド構造を構成するように相互接続されるように、備えられることが可能である。

【0025】

制御ライン15に並行に伸びる導体の更なる集合は、グラウンドライン19を提供し、各々のグラウンドライン19は表示セル10により共有され、アドレス回路構成に対して基準電圧を供給している。アレイにおいて全てのセル10に共通であって、アレイに渡って連続的に伸びる電極(図示せず)が備えられ、電流ドレインとして機能するため且つエレクトロルミネッセンス表示素子に対する陰極電位を供給するためにグラウンドに保たれる。

【0026】

データライン14により供給されるデータ信号は、本質的にデジタルであり、それ故、例えば、電力ラインレベル及びグラウンドラインレベルそれぞれの順に、高レベル又は低レベルのどちらかとすることができる。

【0027】

図2は、表示装置の一実施形態のアレイにおける代表的な画素の直列配列にある最初の表示セル10の回路構成を示している。参照符号20であるエレクトロルミネッセンス表示素子は、ここでは、ダイオード素子(LED)として表される有機発光ダイオードを有し、有機エレクトロルミネッセンス材料の1つ又はそれ以上の活性層の間に挟まれた一対の電極を有する。アレイの表示素子は、誘電性支持体の一方側における関連アドレス回路構成と共に実行される。表示素子の陰極か又は陽極のどちらかは、透明な導電性材料から成る。支持体はガラスのような透明な材料から成り、支持体の他方側でみている人が視認できるように、エレクトロルミネッセント層により生成される光がこれら電極及び支持体を透過できるように、基板に最も近い表示素子の電極はITOのような透明な導電性材料から成ることが可能である。

【0028】

セル10は、加えられるデータ信号に関連して表示素子20を流れる電流を制御するための駆動回路構成を更に有する。この回路構成は、p型TFT及びn型TFTを有する。関連グラウンドライン19及び共通(陰極)電極は、同様の電圧レベルに保たれるように、図2における1つのラインとして示されている。実際には、しかしながら、それら関連グラウンドライン19及び共通(陰極)電極は分離して形成されることが可能である。

【0029】

ここで、最初のセル10へのデータ信号の供給と、それぞれの行アドレス期間の間に隣接セルへのデータ信号の転送とを有する基本動作について説明するために、図2を用いる。業アドレス期間の開始において、データ信号は、列駆動回路構成16から、関連データライン14を経由して、データラインにセルを接続するフィードライン21に供給される

10

20

30

40

50

。このデータ信号のデジタル状態は、画素の直列配列における最後のセルの好ましい出力を示している。第1インバータ22はフィードライン21により供給されるデータ信号を反転させる。第1インバータは2つのTFTを有し、1つはp型導電性を有し、1つはn型導電性を有し、電力ライン18とグラウンドライン19との間において互いに直列に接続された通電端子を有する。両方のTFT 22a及び22bのゲートに加えらるデータ信号は、一のTFT又は他のTFTが信号の状態(高い/低い)に依存して導通するようにする。これは、インバータ22の出力部23において反転信号を生成する。制御駆動回路構成17からの電圧パルスの形式の制御信号が、制御ライン15を経由して、第1制御TFT 24のゲートに供給される。このことは、電圧パルスの持続期間を通して、TFT 24のスイッチがオン(導通)の状態にあるようにし、それ故、第1インバータの出力部23からの反転信号が第2インバータ26の入力部に加えらることを可能にする。第2インバータ26は、第1インバータ22に類似して、1つのp型TFT 26aと、電力ライン18とグラウンドライン19との間に直列に接続された1つのn型TFTとを有する。第1インバータの出力(データ信号に対応する)は、このインバータ26により最初の状態に戻るよう反転され、LED表示素子の陽極に第2インバータ26の出力部27から供給される。

10

20

30

40

50

【0030】

表示素子20は、陽極が第2インバータ26の出力部27に接続され且つ陰極がグラウンドライン19に接続されるように、配列される。又、上記のように、陰極はアレイにおける全ての表示素子に共通の電極に接続され、グラウンドライン19と同じ電位に保たれることが可能である。

【0031】

従って、入力部21において加えられる高いデータ信号に応じて、電力ライン18におけるレベルに略対応する高い電圧レベルが、表示素子の陽極において加えられる。逆に、入力部21において加えられる低いデータ信号に応じて、グラウンドライン19におけるレベルに略対応する低い電圧レベルが表示素子の陽極において加えられる。

【0032】

表示素子20の陽極における高い電圧信号は、電圧が流れるようにし、それ故、表示素子をオン状態に切り替える。陽極における低い電圧信号は、表示素子における無視し得る電位差を生じさせ、それ故、表示素子をオフ状態に切り替える。制御ライン15を通して供給される制御信号は又、第2制御TFT 28のゲートにおいて電圧パルスを供給する。TFT 28は、電圧パルスの持続期間を通してTFT 28はオフになり且つデータ信号が表示素子0の陽極において維持されるように、TFT 24に対して相補的に動作する。

【0033】

電圧パルスの終了において制御ライン15における制御信号が低くなる時、制御TFT 24はオフになり且つ第2制御TFT 28はオンになる。表示素子20の陽極に存在するデータ信号は、次いで、直列配列にある次のセルの第1インバータの入力部に転送される。これに続いて、(第1)データ信号は、列駆動回路構成16により、フィードライン21から中断される。次いで、データライン14を経由して、アドレス期間における次の制御パルスのために準備ができているフィードライン21に次のデータ信号をロードすることができる。

【0034】

上記の基本動作は、画素における全てのセルが、それらの好ましいそれぞれのデータ信号を用いてロードされるまで、アドレス期間のそれぞれの部分において繰り返される。

【0035】

図3は、少し改良した本発明の実施形態における代表的な画素の回路構成を示している。ここで、画素21は、互いに直列配列に接続された3つの表示セル10a乃至10cを有する。制御ライン15、電力ライン18及びグラウンドライン19に接続された各々のセル10a乃至10cは、上記の実施形態に類似した状態にある。しかしながら、図3は、共通(陰極)ライン31に接続された表示素子20a乃至20cを示している。表示素子

はグラウンドライン 19 から切り離されており、接続された表示素子に対して電流ドレインを提供する機能を果たす。関連データライン 14 は、行アドレス期間の間に、列駆動回路構成 16 から最初の表示セルにデータ信号を供給する。

【0036】

図 4 は、フレーム期間 t_{Frame} の一部についての図 3 の画素によるデータ信号の伝搬を示す図である。図 3 において、回路構成の 6 つのノードが 41 乃至 46 において示されており、それらの各々は図 4 のプロットに対応している。表示セル 10a、10b 及び 10c の各々に対するデータ信号に含まれる情報は、ブロック A、B 及び C それぞれとして図 4 に示されている。更に、図 4 は、行アドレス期間に関連制御ライン 15 により供給される制御信号パルス V_{con} のプロットを示している。

10

【0037】

図 3 及び図 4 の両方を参照するに、最初の表示セル 10a は、図 2 に示した表示セルに対する構成及び動作と同様である。行アドレス期間 $t_{Address}$ の開始の前に、データライン 14 はフィードライン 21 (ノード 41) にデータ信号を供給する。この信号は、このアドレス期間の間に直列配列を通して、直列配列の最後のセル 10c に転送され、フレーム期間の残りの間に好ましい状態にセルの出力を設定する。

【0038】

第 1 制御 (電圧) パルス V_{con} が、関連制御ライン 15 を経由して、駆動回路構成 17 (図 1) によりセル 10a 乃至 10c に加えられる。このことは、データ信号 C がノード 42 (最初の表示素子 10a の陽極) に転送されるようにする。第 1 制御信号を取り除くとき、データ信号 C は、ポイント 43 (第 2 表示セル 10b の入力部) に更に転送される。入力データ信号 C は、次いで、フィードライン 21 から取り除かれる。

20

【0039】

続いて、第 2 制御パルスの適用及び除去が第 2 制御パルスを第 2 表示セル 10b の入力部に転送するようにする前に、データ信号 B がフィードライン 21 に供給されるこのプロセスは繰り返される。同時に、データ信号 C は、第 3 であって最後の表示セル 10c (ポイント 45 における) の入力部への直列配列に沿って 1 つのセルに転送される。

【0040】

又、プロセスは繰り返され、それ故、各々のセル 10 に対する第 3 制御パルスの適用及び除去とフィードライン 21 にデータ信号 A の供給とは、各々の表示セルが行アドレス期間の終了においてそれぞれの好ましいデータ信号を保持する結果をもたらす。フレーム期間 t_{Frame} の残りの間に関連制御ライン 15 に加えられるいずれの更なる制御パルスが存在しないことにより、表示セル 10a 乃至 10c がこの時間の間に、即ち行に対する次の行アドレス期間までに、それぞれのデータ信号 A、B 及び C を保持する結果をもたらす。従って、各々の表示素子は、それぞれのデータ信号に応じて、オン状態又はオフ状態に維持される。

30

【0041】

画素の各々の行は、それぞれのデータ信号を用いて各々の行の各々の画素における表示素子をロードするように、連続的にこのような方式で順に且つそれぞれの行アドレス期間にアドレス指定され、そして、画素の各々の行が次にアドレス指定されるまで、次のフレーム期間の間に好ましい表示出力を供給するために画素を設定する。

40

【0042】

要約すると、図 3 及び 4 を参照して上記した画素アドレッシング法において、データ信号は、最初に供給されるシリーズにおいて最後の表示素子 10c に対応するデータ信号 C と共に、順次 1 つずつ画素 12 に供給される。対応する制御 (電圧) 信号は、アドレス回路構成がそれぞれの表示セル 10a 乃至 10c に順に直列配列に沿ってデータ信号 A 乃至 C を転送するようにするデータ信号と同期化して、画素に加えられる。このようなシフトレジスタ方式におけるアドレス回路構成の配列は、データ信号が制御パルスの立ち上がりエッジと立ち下がりエッジの両方において直列配列に沿って転送されることを意味する。データ信号 A 乃至 C は、画素の行が次にアドレス指定されるまで、フレーム期間の残りの

50

間、この状態にそれぞれの表示素子 20 a 乃至 20 c を保持する。

【0043】

図2及び図3に示す特定のトランジスタはp型導電性及びn型導電性を有しているが、示された配列とは逆の導電性タイプを用いる配列は又、採用される電圧に対する適切な変更を伴って用いられることが可能であることは、当業者に理解されるであろう。アモルファスシリコン又はポリシリコンTFTを用いることが可能である。

【0044】

画素の各々の列はそれぞれ関連データラインを有することが好ましいが、同じ行において2つ以上の画素が同じデータラインによりアドレス指定されることが可能であることが想定される。この場合、さらに多くの信号が、アドレス期間の間に各々のデータラインにより供給される。しかしながら、より少ないデータラインが全体的な表示をアドレス指定するために必要とされる。この代替りの方法は、画素の各々の行は関連データラインを1つのみ有する極端な場合を採用することが可能である。従って、各々の行において、最初の表示セルに接続される1つのデータラインのみが必要とされる。しかしながら、アドレス期間は、それぞれのデータ信号を用いて所定の行における各々の表示セルをロードするために、著しく増加される。データライン14について更に代替りとなる配列があることは、当業者には理解されるであろう。

10

【0045】

本発明は、特に、デジタルデータ信号を用いてアドレス指定され且つ階調を達成するために面積比スキームを採用するアクティブマトリクスエレクトロルミネッセンス表示装置に適用することが可能である。そのようなスキームを用いて、画素は、好適には、複数の異なるサイズのセルに副分割され、各々のセルは対応するエレクトロルミネッセンス表示素子を有する。図5は、4つの表示素子20 a 乃至 20 d を有する画素12の例を示している。このように異なる効果の表示面積の表示素子を構成することにより、より大きい階調範囲を達成することができる。直列配列における最初のセル20 a は最小の素子面積を有し、シリーズに沿って面積の増加した次のセルの表示素子を伴っている。アドレス期間の間に、画素は、直列配列に沿って転送されるデータ信号を用いてロードされる。セルの表示素子は、対応する表示素子の陽極にデータ信号が瞬間的に保持されるとき、フリッカの原因になる可能性がある。従って、好適な実施形態において、アドレス期間の間に視認されるフリッカを最小化するために、セルはこのようにサイズ決めされる。

20

30

【0046】

当業者に明らかであるように、種々の他の構成が又可能である。

【0047】

上記の実施形態について、特に有機エレクトロルミネッセンス表示素子に関連して説明したが、光出力を生成するために電流が流れるエレクトロルミネッセンス材料を有する他の種類のエレクトロルミネッセンス表示素子を代わりに用いることが可能であることが理解されるであろう。

【0048】

表示装置は単色表示装置又はマルチカラー表示装置とすることが可能である。アレイに異なる光の色を発光する表示素子を用いることにより、カラー表示装置を提供することが可能である。異なる色の発光表示素子は、代表的には、例えば、赤、緑及び青の光の発光表示素子の規則的な繰り返しパターンの状態に提供されることが可能である。

40

【0049】

以上の開示内容を要約すると、アクティブマトリクスエレクトロルミネッセンス表示装置は行及び列に配列した表示セルのマトリクスアレイを有し、各々のセルはエレクトロルミネッセンス素子と駆動回路構成とを有する。セルは、画素を有することが可能である群の状態に配列される。セルの各々の群は直列配列に配列され、それ故、関連データラインにより、直列配列に最初のセルに加えらるデータ信号は、同じ群における隣接セルに転送されることができ、関連制御ラインに加えらる制御信号を適用するとき、群におけるそれ以後のセルに対しても同様に転送される。本発明の装置は、デジタル駆動スキームを

50

実施されることが可能である。このように駆動されるように配列された群化された表示セルの提供により、従来のものより少ないデータラインを用いて階調を実施することが可能である。

【0050】

本発明の開示内容を読むことにより、当業者は他の改良が存在することを理解するであろう。そのような改良は、以上記載した特徴に追加して又はそれらに代えて使用されることが可能であるアクティブマトリクスエレクトロルミネッセンス表示装置及び構成要素についてのデザイン、製造及び使用において既知である他の特徴を有することが可能である。

【図面の簡単な説明】

【0051】

【図1】本発明に従った表示装置の実施形態の一部についての簡便化した模式図である。

【図2】本発明の実施形態における代表的なセルの回路構成を示す図である。

【図3】本発明の他の実施形態における画素の回路構成を示す図である。

【図4】図3の画素を通るデータ信号の伝搬を示す図である。

【図5】4つの表示セルを有する例としての画素構成を示す図である。

【図1】

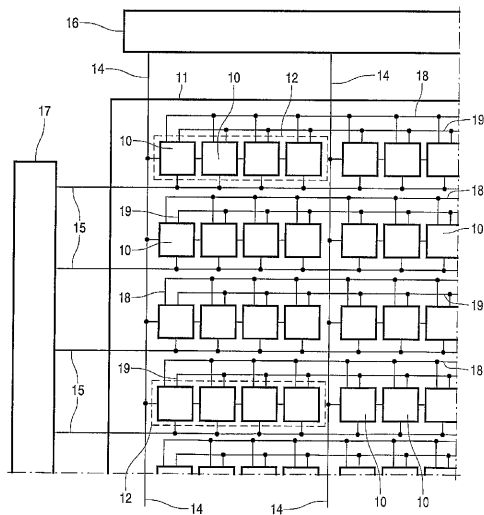


FIG.1

【図2】

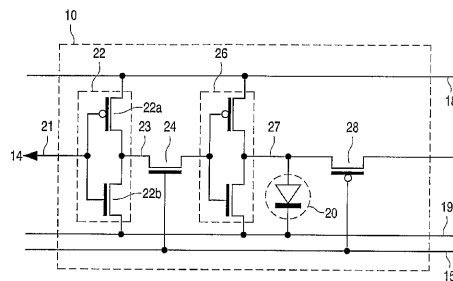


FIG.2

【図3】

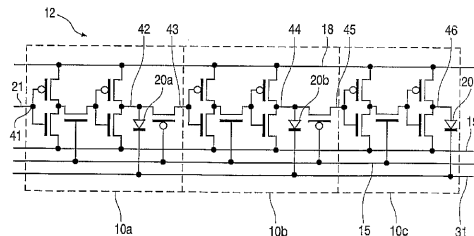


FIG.3

【 図 4 】

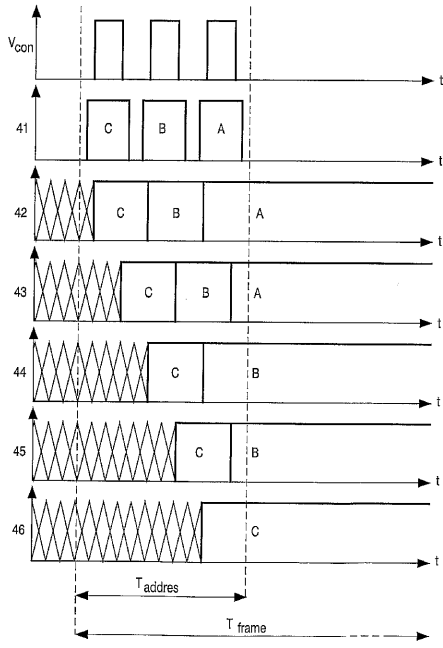


FIG.4

【 図 5 】

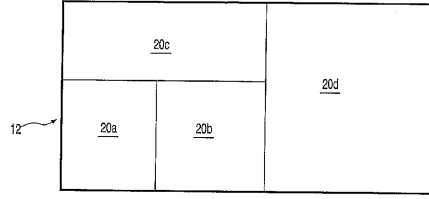


FIG.5

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No PCT/IB 02/05372
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 293 048 A (PHILIPS ELECTRONIC ASSOCIATED ;PHILIPS NV (NL)) 30 November 1988 (1988-11-30) the whole document ---	1-11
A	EP 0 949 603 A (SEIKO EPSON CORP) 13 October 1999 (1999-10-13) cited in the application the whole document ---	1-11
A	WO 01 73737 A (SEIKO EPSON CORP) 4 October 2001 (2001-10-04) the whole document & EP 1 207 511 A (SEIKO EPSON CORP) 22 May 2002 (2002-05-22) the whole document ---	1-11
	-/--	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date		"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
"O" document referring to an oral disclosure, use, exhibition or other means		"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 10 March 2003		Date of mailing of the international search report 18/03/2003
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Harke, M

INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB 02/05372

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DE 198 11 022 A (SIEMENS AG) 16 September 1999 (1999-09-16) the whole document -----	1-11

INTERNATIONAL SEARCH REPORT

Inter national Application No PCT/IB 02/05372

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 0293048	A	30-11-1988	GB 2205191 A	30-11-1988
			EP 0293048 A2	30-11-1988
			JP 63311388 A	20-12-1988
			US 4931787 A	05-06-1990
EP 0949603	A	13-10-1999	JP 11073158 A	16-03-1999
			EP 0949603 A1	13-10-1999
			US 6518941 B1	11-02-2003
			WO 9912150 A1	11-03-1999
			TW 385420 B	21-03-2000
WO 0173737	A	04-10-2001	CN 1381031 T	20-11-2002
			EP 1207512 A1	22-05-2002
			WO 0173737 A1	04-10-2001
			US 2002030670 A1	14-03-2002
DE 19811022	A	16-09-1999	DE 19811022 A1	16-09-1999
			WO 9948080 A1	23-09-1999
			DE 59902343 D1	19-09-2002
			EP 1062652 A1	27-12-2000
			JP 2002507774 T	12-03-2002

フロントページの続き

(51) Int.Cl.⁷ F I テーマコード(参考)
 G 0 9 G 3/20 6 4 1 G
 H 0 5 B 33/14 A

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW

(74) 代理人 100107766

弁理士 伊東 忠重

(72) 発明者 ハンター, イアン エム

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72) 発明者 チャイルズ, マーク ジェイ

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

Fターム(参考) 3K007 AB05 AB17 AB18 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD05 DD23 DD26 DD27 EE29 FF11 JJ02 JJ03

JJ04

专利名称(译)	有源矩阵电致发光显示装置		
公开(公告)号	JP2005513555A	公开(公告)日	2005-05-12
申请号	JP2003555484	申请日	2002-12-10
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ハンターイアンエム チャイルズマークジェイ		
发明人	ハンター,イアン エム チャイルズ,マーク ジェイ		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32 H05B33/14		
CPC分类号	G09G3/3225 G09G3/2074 G09G2300/0443 G09G2300/0465 G09G2300/0847		
FI分类号	G09G3/30.J G09G3/20.611.A G09G3/20.623.H G09G3/20.624.B G09G3/20.641.D G09G3/20.641.G H05B33/14.A		
F-TERM分类号	3K007/AB05 3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD23 5C080/DD26 5C080/DD27 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	伊藤忠彦		
优先权	2001030600 2001-12-21 GB		
外部链接	Espacenet		

摘要(译)

有源矩阵电致发光 (EL) 显示装置具有以行和列排列的显示单元 (10) 的矩阵阵列, 每个单元具有EL显示元件 (20) 和驱动电路配置。单元布置在可以具有像素的组 (12) 中。每组单元以串行布置排列, 使得由相关数据线 (14) 以串行布置施加到第一单元的数据信号可以被传送到同一组中的相邻单元, 该关联当应用施加到控制线 (15) 的控制信号时, 对于组中的后续单元也是如此转移。有源矩阵电致发光 (EL) 显示器允许实现数字驱动方案。通过提供以这种方式被驱动的分组显示单元, 可以使用比现有技术更少的数据线 (14) 来实现灰度。

