

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/125105

発行日 平成25年7月8日(2013.7.8)

(43) 国際公開日 平成23年10月13日(2011.10.13)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611J	5C080
H01L 51/50 (2006.01)	G09G 3/20 611A	5C094
H05B 33/08 (2006.01)	G09G 3/20 642A	5C380
G09F 9/30 (2006.01)	G09G 3/20 612E	

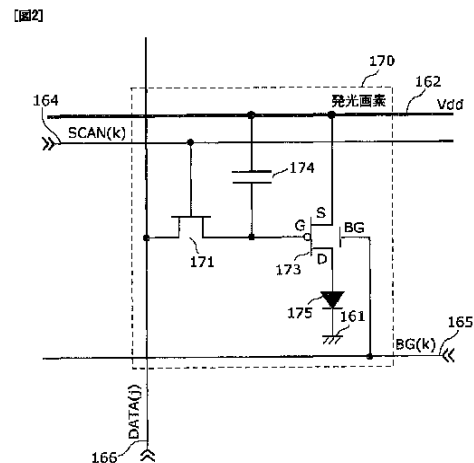
審査請求 有 予備審査請求 未請求 (全 65 頁) 最終頁に続く

出願番号 特願2010-540968 (P2010-540968)	(71) 出願人 000005821 パナソニック株式会社 大阪府門真市大字門真1006番地
(21) 国際出願番号 PCT/JP2010/002464	(74) 代理人 100109210 弁理士 新居 広守
(22) 国際出願日 平成22年4月5日(2010.4.5)	(72) 発明者 戎野 浩平 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
(81) 指定国 AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW	(72) 発明者 小野 晋也 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
	Fターム(参考) 3K107 AA01 BB01 CC14 CC33 CC45 EE03 HH04 HH05 5C080 AA06 BB05 DD05 DD26 DD27 FF11 JJ02 JJ03 JJ04 KK43 最終頁に続く

(54) 【発明の名称】 有機EL表示装置及びその制御方法

(57) 【要約】

本発明に係る有機EL表示装置は、駆動トランジスタ(173)と、走査トランジスタ(171)と、駆動トランジスタ(173)のゲート電極-ソース電極間に挿入されたコンデンサ(174)と、駆動トランジスタ(173)のドレイン電極に接続された発光素子(175)とを備えるマトリクス状に配置された複数の発光画素(170)と、複数の発光画素(170)の行ごとに対応して設けられた複数の電源線(162)と、駆動回路とを備え、駆動トランジスタ(173)はバックゲート電極を有し、駆動回路は、所定のバイアス電圧をバックゲート電極に印加することにより、駆動トランジスタ(173)の閾値電圧の絶対値をゲート電極及びソース電極間の電位差よりも大きくして駆動トランジスタ(173)を非導通とし、駆動トランジスタ(173)を非導通とした状態で、コンデンサ(174)に信号電圧に対応する電圧を保持させる。



170 LIGHT EMITTING PIXEL

【特許請求の範囲】

【請求項 1】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、
前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、
前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、
前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、
前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第 1 電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第 1 電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第 2 電源線と、
を有する有機 EL 表示装置であって、

前記複数の画素部の各々は、

第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、

前記有機 EL 表示装置は、さらに、

前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、
前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記駆動回路は、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第 1 電極に供給する

有機 EL 表示装置。

【請求項 2】

前記有機 EL 表示装置は、さらに、

前記複数の第 1 電源線の各々に対応して設けられ、前記第 1 電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、

前記複数の第 1 電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している、

請求項 1 に記載の有機 EL 表示装置。

【請求項 3】

前記電位固定部は、ボルテージフォロワ回路により構成される、

請求項 2 に記載の有機 EL 表示装置。

【請求項 4】

前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための前記所定のバイアス電圧とは、

各画素部に含まれる前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース

10

20

30

40

50

電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定された電位である、
請求項 1 乃至請求項 3 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 5】

前記バックゲート電極に前記所定のバイアス電圧を供給している期間と、前記コンデンサの第 1 電極に前記信号電圧を供給する期間とを同じとする、

請求項 1 乃至請求項 4 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 6】

前記スイッチング素子と前記駆動素子とを互いに逆の極性のトランジスタで構成し、

前記走査線と前記所定のバイアス線とを共通の制御線とする、

請求項 5 に記載の有機 E L 表示装置。

10

【請求項 7】

前記駆動素子は P 型トランジスタである、

請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 8】

前記駆動回路は、

前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給して、前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 7 に記載の有機 E L 表示装置。

20

【請求項 9】

前記駆動素子は N 型トランジスタである、

請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 10】

前記駆動回路は、

前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給して前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 9 に記載の有機 E L 表示装置。

30

【請求項 11】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、

前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、

前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、

前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、

前記複数の走査線の各々に対応し、対応する前記走査線と平行な方向に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第 1 電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第 1 電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第 2 電源線と、

を有する有機 E L 表示装置の制御方法であって、

前記複数の画素部の各々は、

40

50

第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備える有機 EL 表示装置の制御方法であって、

前記有機 EL 表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記バイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第 1 電極に供給する、

有機 EL 表示装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL (Electro Luminescence) 素子を用いたアクティブマトリクス方式の有機 EL 表示装置に関する。

【背景技術】

【0002】

有機 EL 表示装置は、発光素子及び発光素子を駆動するための駆動素子を含む画素部をマトリクス状に配置した表示部を有し、表示部に含まれる各画素部に対応して複数の走査線及び複数のデータ線が配置されている。例えば、各画素部を 2 個のトランジスタ及び 1 個のコンデンサで構成し、駆動素子のソース電極に電氣的に接続された第 1 電源線を、走査線に平行な方向及び垂直な方向の両方に網目状に配置する場合、コンデンサの第 1 電極に駆動素子のゲート電極が接続され、コンデンサの第 2 電極に駆動素子のソース電極が接続される (例えば、特許文献 1 参照)。この場合、コンデンサの第 1 電極に信号電圧が供給され、ソース電極に接続されているコンデンサの第 2 電極の電位は第 1 電源線の電位によって決定される。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2002 - 108252 号公報

【特許文献 2】特開 2009 - 271320 号公報

【特許文献 3】特開 2009 - 69571 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかし、上記従来技術では以下のような問題が生じていた。

【0005】

即ち、走査線に平行な各ラインのうち発光動作を行っているラインでは、第 1 電源線に電流が流れることにより電圧降下が生じて電位が変動する。このとき、発光動作を行っているラインに隣接するラインの各画素部に、映像信号に対応する信号電圧を書き込む場合、第 1 電源線は網目状に配置されているので、走査線に垂直な方向に沿って設けられた配線を介して、発光動作を行っているラインに配置された第 1 電源線の電圧降下の影響が、信号電圧の書き込み動作を行っているラインに配置された第 1 電源線に伝わる。言い換え

10

20

30

40

50

ると、走査線に垂直な方向に配置された第1電源線を介して、走査線に平行な方向に配置され発光動作を行っているラインに対応する第1電源線の電圧降下が、走査線に平行な方向に配置され信号電圧の書き込み動作を行っているラインに対応する第1電源線に伝播する。その結果、信号電圧の書き込み動作を行っているラインに対応し、走査線に平行な方向に配置された第1電源線の電位が変動する。

【0006】

さらに、発光動作を行っているラインにおいて、表示部の中央に向かって電圧降下の影響が大きくなるため、信号電圧の書き込み動作を行っているラインに配置された各画素部に第1電源線から供給される電位にばらつきが生じる。

【0007】

このように、第1電源線の電位が電圧降下により低下している場合にコンデンサの第1電極に信号電圧の書き込みを行うと、コンデンサの第2電極の電位が低下した状態でコンデンサの第1電極に信号電圧が供給されるので、コンデンサには所望の電圧値よりも小さな電圧が保持される。また、コンデンサに保持される電圧が各画素部間でばらつく。その結果、表示部から発光される輝度が低下するとともに表示部に輝度ムラが発生し、表示部を所望の輝度で発光させることができないという問題が生じる。

【0008】

また、信号電圧の書き込み期間中に、駆動素子が導通状態となって駆動素子の駆動電流が流れる場合がある。この場合、信号電圧の書き込み期間中に駆動電流が第1電源線を介して流れることにより第1電源線の電位が変動する。その結果、コンデンサには所望の電圧値よりも小さな電圧が保持される。

【0009】

かかる問題を解決するために、第1電源線及び、第2電源線のいずれか一方、もしくは両方の電源線を走査線に平行なライン毎に走査し、発光素子の発光動作時と信号電圧の書き込み時とで駆動素子の導通、非導通状態を切り換えることで、コンデンサに所望の電圧値を書き込む方法がある（例えば、特許文献2参照）。この方法では、発光動作時には、発光素子に順バイアスが印加される向きに第1電源線及び第2電源線の電位を制御し、一方、信号電圧の供給期間には、発光素子に順バイアスが印加されないように第1電源線及び第2電源線の電位を制御する。これによって、信号電圧の供給期間内に第1電源線を介して発光素子に流れる駆動電流を防止できる。

【0010】

しかしながら、この場合、第1電源線及び第2電源線の電位を変動させるための専用ドライバが別途必要となり、コスト高を招くという問題がある。

【0011】

一方、第1電源線及び第2電源線と発光素子との間に別途スイッチ用のトランジスタを設け、信号電圧の供給期間内にこのトランジスタをオフすることで信号電圧の供給期間内に流れる駆動電流を防止する方法もある（例えば、特許文献3参照）。しかしながら、この方法では、別途スイッチ用のトランジスタを設ける分だけ画素部を構成する素子の点数及びトランジスタを制御する為の配線が増加し、製造工程において歩留まりが低下するとともに電源部から供給する電源電圧が大きくなり消費電力の増加を招くという問題がある。

【0012】

本発明は、上記課題に鑑みてなされたものであって、表示部に含まれる各画素部の構成を簡素化しつつ書き込み中の画素部に対応する電源線の電圧降下に起因する輝度ムラを防止できる有機EL表示装置を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するために、本発明の一態様に係る有機EL表示装置は、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数

10

20

30

40

50

の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、を有する有機EL表示装置であって、前記複数の画素部の各々は、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、前記有機EL表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記駆動回路は、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する。

10

20

【発明の効果】**【0014】**

本態様によると、前記表示部の外周に配置され、前記電源部から所定の固定電位を前記表示部に供給するための基幹電源線を設け、前記走査線と平行に複数の第1電源線を前記一本の基幹電源線から分岐させて、前記表示部内において隣接する前記第1電源配線同士が分離されるように一本ずつ設ける。これにより、前記複数の第1電源線の各々は、前記表示部内において隣接する第1電源線と分離されているので、信号電圧の書き込みの対象である所定の行の画素部に対応する前記第1電源線の電位が、前記所定の行に隣接する発光動作中の画素部に対応する前記第1電源線の電圧降下の影響を受けることを防止できる。

30

【0015】

その上で、本態様では、前記バックゲート電極に所定のバイアス電圧を供給することで前記駆動素子を非導通とし、前記駆動素子を非導通とした状態で、前記信号電圧を前記コンデンサの第1電極に供給する。これにより、前記駆動電流を停止させた状態で前記信号電圧を前記コンデンサの第1電極に供給するので、前記信号電圧の供給期間中に前記駆動電流が前記発光素子に流れることによる前記第1電源線の電圧降下を防止できる。そのため、前記信号電圧の供給期間中に前記コンデンサの第2電極の電位の変動を防止でき、前記コンデンサに所望の電圧を保持させることができる。その結果、書き込み中の画素部に対応する第1電源線の電圧降下に起因する輝度ムラを防止できる。

40

【0016】

ここで、本態様では、前記バックゲート電極を、前記駆動素子の導通及び非導通を切り替えるためのスイッチとして用いている。前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための電位である。前記所定のバイアス電圧の供給制御により前記駆動素子の導通及び非導通の切り替えを制御することで、前記バックゲート電極をスイッチ素子として用いることができるので、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。

【0017】

50

このように、本態様では、前記信号電圧の書き込み期間中に前記第1電源線を前記表示部内において隣接する行の画素部に対応する第1電源線と分離するとともに、前記駆動素子のバックゲート電極を用いて前記駆動素子にスイッチとしての機能を兼用させた。これにより、各画素部において、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を設ける必要がなくなるので、各画素部の構成を簡素化でき、本装置の製造コストを削減することができる。

【図面の簡単な説明】

【0018】

【図1】図1は、実施の形態1に係る有機EL表示装置の構成を示すブロック図である。

【図2】図2は、発光画素の詳細な回路構成を示す回路図である。

10

【図3】図3は、駆動トランジスタの $V_{sg} - I_d$ 特性の一例を示すグラフである。

【図4A】図4Aは、最大階調での発光時の発光画素の状態を模式的に示す図である。

【図4B】図4Bは、信号電圧書き込み時の発光画素の状態を模式的に示す図である。

【図5】図5は、有機EL表示装置の動作を示すタイミングチャートである。

【図6】図6は、実施の形態1の変形例に係る有機EL表示装置の構成を示すブロック図である。

【図7】図7は、発光画素の詳細な回路構成を示す回路図である。

【図8】図8は、有機EL表示装置の動作を示すタイミングチャートである。

【図9】図9は、実施の形態2に係る有機EL表示装置の構成を示すブロック図である。

20

【図10A】図10Aは、ボルテージフォロワ回路VFを有さない表示パネル内の電圧及び電流を模式的に示す図である。

【図10B】図10Bは、実施の形態2に係る有機EL表示装置が有する表示パネル内の電圧及び電流を模式的に示す図である。

【図11】図11は、駆動トランジスタをN型トランジスタとした場合の、発光画素の回路構成の一例を示す図である。

【図12】図12は、本発明の有機EL表示装置を内蔵した薄型フラットTVの外観図である。

【発明を実施するための形態】

【0019】

請求項1記載の有機EL表示装置は、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、を有する有機EL表示装置であって、前記複数の画素部の各々は、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、前記有機EL表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記駆動回路は、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記

30

40

50

ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する。

【0020】

本態様によると、前記表示部の外周に配置され、前記電源部から所定の固定電位を前記表示部に供給するための基幹電源線を設け、前記走査線と平行に複数の第1電源線を前記一本の基幹電源線から分岐させて、前記表示部内において隣接する前記第1電源配線同士が分離されるように一本ずつ設ける。これにより、前記複数の第1電源線の各々は、前記表示部内において隣接する第1電源線と分離されているので、信号電圧の書き込みの対象である所定の行の画素部に対応する前記第1電源線の電位が、前記所定の行に隣接する発光動作中の画素部に対応する前記第1電源線の電圧降下の影響を受けることを防止できる。

10

【0021】

その上で、本態様では、前記バックゲート電極に所定のバイアス電圧を供給することで前記駆動素子を非導通とし、前記駆動素子を非導通とした状態で、前記信号電圧を前記コンデンサの第1電極に供給する。これにより、前記駆動電流を停止させた状態で前記信号電圧を前記コンデンサの第1電極に供給するので、前記信号電圧の供給期間中に前記駆動電流が前記発光素子に流れることによる前記第1電源線の電圧降下を防止できる。そのため、前記信号電圧の供給期間中に前記コンデンサの第2電極の電位の変動を防止でき、前記コンデンサに所望の電圧を保持させることができる。その結果、書き込み中の画素部に対応する第1電源線の電圧降下に起因する輝度ムラを防止できる。

20

【0022】

ここで、本態様では、前記バックゲート電極を、前記駆動素子の導通及び非導通を切り替えるためのスイッチとして用いている。前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための電圧である。前記所定のバイアス電圧の供給制御により前記駆動素子の導通及び非導通の切り替えを制御することで、前記バックゲート電極をスイッチ素子として用いることができるので、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。

30

【0023】

このように、本態様では、前記信号電圧の書き込み期間中に前記第1電源線を前記表示部内において隣接する行の画素部に対応する第1電源線と分離するとともに、前記駆動素子のバックゲート電極を用いて前記駆動素子にスイッチとしての機能を兼用させた。これにより、各画素部において、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を設ける必要がなくなるので、各画素部の構成を簡素化でき、本装置の製造コストを削減することができる。

【0024】

請求項2記載の有機EL表示装置によれば、前記有機EL表示装置は、さらに、前記複数の第1電源線の各々に対応して設けられ、前記第1電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、前記複数の第1電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している。

40

【0025】

前記複数の第1電源線の各々が前記基幹電源線から直接分岐している場合、前記発光動作を行っている行に配置されている各画素部で前記駆動電流が流れ、前記第1電源線に電圧降下が生じることによりこの行に対応する第1電源線と基幹電源線との分岐点に電圧降下が発生する。そのため、前記電圧降下の影響を受けて、前記信号電圧の書き込みを行う所定の行に対応する第1電源線と基幹電源線と分岐点の電位が変動してしまう場合がある。その結果、前記信号電圧の書き込みを行う所定の行に対応する前記第1電源線の電位は、前記所定の行に配置されている各画素部間では均一になっているが、前記第1電源線の

50

電位そのものが前記電源部の固定電位よりも低い電圧値に変動する。

【0026】

本態様によると、前記複数の第1電源線の各々に対応して、前記第1電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、前記複数の第1電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している。これにより、前記電位固定部が前記複数の第1電源線の各々の電位を前記所定の固定電位に保持するので、前記信号電圧の書き込みを行う所定の行における前記第1電源線が、前記基幹電源線を介して前記発光動作を行っている行に対する第1電源線の電圧降下の影響を防止できる。

【0027】

よって、表示部に含まれる各画素部を所望の輝度で発光させることができる。

10

【0028】

請求項3記載の有機EL表示装置によれば、前記電位固定部は、ボルテージフォロワ回路により構成される。

【0029】

例えば、特開2009-271320号公報に記載の構成においては、前記信号電圧の書き込みを行う際に、前記第1電源線に固定電位を与える手段として専用のドライバを用いているが、その場合、複数の第1電源線を走査して前記複数の第1電源線に前記所定の固定電位を供給する期間と、前記駆動電流を供給する期間とを切り替える必要がある。そのため、前記専用ドライバにはシフトレジスタ等の複雑な回路が必要となりコスト高を招く。

20

【0030】

本態様によると、前記電位固定部をボルテージフォロワ回路のみにより構成する。これにより、前記電位固定部の出力を前記所定の固定電位の1値のみとすることができるので、前記電位固定部で信号の走査及び切り替えを行う必要がなくなる。そのため、前記複数の第1電源線の電位を前記所定の固定電位に保持するための専用ドライバを設ける場合に比べて、簡易な構成で前記第1電源線の電位を前記所定の固定電位に保持できる。その結果、製造コストを低減することができる。

【0031】

請求項4記載の有機EL表示装置によれば、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための前記所定のバイアス電圧とは、各画素部に含まれる前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定された電位である。

30

【0032】

本態様によると、前記所定のバイアス電圧を、各画素部において前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定する。この場合、前記所定のバイアス電圧を設定することによって、全ての表示階調において、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくすることができる。その結果、前記信号電圧の書き込みを行う際に、前記駆動素子を確実に非導通として、前記駆動電流を停止させることができる。

40

【0033】

請求項5記載の有機EL表示装置によれば、前記バックゲート電極に前記所定のバイアス電圧を供給している期間と、前記コンデンサの第1電極に前記信号電圧を供給する期間とを同じとする。

【0034】

本態様によると、前記バックゲート電極に前記所定のバイアス電圧の供給している期間と、前記スイッチング素子をオンしている期間とを同時としてもよい。

50

【 0 0 3 5 】

請求項 6 記載の有機 E L 表示装置によれば、前記スイッチング素子と前記駆動素子とを互いに逆の極性のトランジスタで構成し、前記走査線と前記所定のバイアス線とを共通の制御線とする。

【 0 0 3 6 】

本態様によると、前記バイアス電圧の供給を開始するタイミングと前記スイッチング素子をオンするタイミングとが同時の場合であって、且つ、前記バイアス電圧の供給を終了するタイミングと前記スイッチング素子をオフするタイミングとが同時の場合、前記走査線と前記バイアス線を共通の制御線とすることができる。これにより、前記表示部の配線数を削減することができるので、回路構成を簡素化できる。

10

【 0 0 3 7 】

請求項 7 記載の有機 E L 表示装置によれば、前記駆動素子は P 型トランジスタである。

【 0 0 3 8 】

請求項 8 記載の有機 E L 表示装置によれば、前記駆動回路は、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給して、前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる。

20

【 0 0 3 9 】

本態様によると、前記駆動素子が P 型の場合、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給することにより、前記駆動素子を非導通状態から導通状態へと遷移させ、前記コンデンサに保持されている電圧に対応する駆動電流を流して前記発光素子を発光させる。

【 0 0 4 0 】

これにより、前記信号電圧の書き込み期間中に、前記第 1 電源線に前記駆動電流が流れることによる第 1 電源線の電圧降下の発生を防止できるので、前記コンデンサに所望の電圧を保持することができる。その結果、前記駆動素子は前記所望の電圧に対応する前記駆動電流を流して前記発光素子を発光させることができる。

30

【 0 0 4 1 】

請求項 9 記載の有機 E L 表示装置によれば、前記駆動素子は N 型トランジスタである。

【 0 0 4 2 】

請求項 10 記載の有機 E L 表示装置によれば、前記駆動回路は、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給して前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる。

40

【 0 0 4 3 】

本態様によると、前記駆動素子が N 型の場合、前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給することにより、前記駆動素子を非導通状態から導通状態へと遷移させて、前記コンデンサに保持されている電圧に対応する駆動電流を流して前記発光素子を発光させる。

【 0 0 4 4 】

これにより、前記信号電圧の書き込み期間中に、前記第 1 電源線に前記駆動電流が流れることによる第 1 電源線の電圧降下の発生を防止できるので、前記コンデンサに所望の電圧を保持することができる。その結果、前記駆動素子は前記所望の電圧に対応する前記駆動電流を流して前記発光素子を発光させることができる。

50

【 0 0 4 5 】

請求項 1 1 記載の態様の有機 EL 表示装置の制御方法によれば、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する前記走査線と平行な方向に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第 1 電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第 1 電源線と、前記駆動素子のドレイン電極に電氣的に接続される第 2 電源線と、を有する有機 EL 表示装置の制御方法であって、前記複数の画素部の各々は、第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備える有機 EL 表示装置の制御方法であって、前記有機 EL 表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記バイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第 1 電極に供給する。

10

20

【 0 0 4 6 】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付けて、その重複する説明を省略する。

【 0 0 4 7 】

(実施の形態 1)

以下、本発明の実施の形態 1 について、図面を用いて説明する。

30

【 0 0 4 8 】

図 1 は、本実施の形態に係る有機 EL 表示装置の構成を示すブロック図である。

【 0 0 4 9 】

同図に示す有機 EL 表示装置 1 0 0 は、書き込み駆動回路 1 1 0 と、データ線駆動回路 1 2 0 と、バイアス電圧制御回路 1 3 0 と、直流電源 1 5 0 と、表示パネル 1 6 0 とを備える。ここで、表示パネル 1 6 0 は、 n 行 \times m 列 (n 、 m は自然数) の行列状に配置された複数の発光画素 1 7 0 が配置された表示部 1 8 0 と、表示部 1 8 0 の外周に配置され、所定の固定電位 V_{dd} を表示部 1 8 0 に供給する基幹電源線 1 9 0 とを有し、書き込み駆動回路 1 1 0、データ線駆動回路 1 2 0、バイアス電圧制御回路 1 3 0 及び直流電源 1 5 0 に接続されている。

40

【 0 0 5 0 】

有機 EL 表示装置 1 0 0 は、さらに、複数の発光画素 1 7 0 の行ごとに対応して設けられた複数の走査線 1 6 4 と、基幹電源線 1 9 0 から分岐して複数の発光画素 1 7 0 の行ごとに設けられた電源線 1 6 2 と、複数の発光画素 1 7 0 の列ごとに対応して設けられたデータ線 1 6 6 とを備える。

【 0 0 5 1 】

図 2 は、発光画素 1 7 0 の詳細な回路構成を示す回路図である。なお、同図には、発光画素 1 7 0 に対応する電源線 1 6 1 及び 1 6 2 と、走査線 1 6 4 と、バイアス配線 1 6 5 と、データ線 1 6 6 とも示されている。

【 0 0 5 2 】

50

同図に示す発光画素 170 は、本発明の画素部であって、走査トランジスタ 171 と、駆動トランジスタ 173 と、コンデンサ 174 と、発光素子 175 とを備える。なお、図 2 に示す発光画素 170 は、 k 行、 j 列 ($1 \leq k \leq n$ 、 $1 \leq j \leq m$) の発光画素 170 を例に示しているが、他の発光画素も同様の構成を有する。

【0053】

以下、図 1 及び図 2 に記載した各構成要素について、その接続関係及び機能を説明する。

【0054】

書き込み駆動回路 110 は、複数の発光画素 170 の行ごとに対応して設けられた複数の走査線 164 に接続され、複数の走査線 164 に走査パルス $SCAN(1) \sim SCAN(n)$ を供給することにより、複数の発光画素 170 を行単位で順次走査する。この走査パルス $SCAN(1) \sim SCAN(n)$ は、走査トランジスタ 171 のオン及びオフを制御する信号である。

10

【0055】

データ線駆動回路 120 は、複数の発光画素 170 の列ごとに対応して設けられた複数のデータ線 166 に接続され、複数のデータ線 166 にデータ線電圧 $DATA(1) \sim DATA(m)$ を供給する。各データ線電圧 $DATA(1) \sim DATA(m)$ は、対応する列の発光素子 175 の発光輝度に対応する信号電圧を時分割で含む。つまり、データ線駆動回路 120 は、複数のデータ線 166 に信号電圧を供給する。なお、データ線駆動回路 120 とバイアス電圧制御回路 130 とは、本発明の駆動回路に相当する。

20

【0056】

バイアス電圧制御回路 130 は、複数の発光画素 170 の行ごとに対応して設けられた複数のバイアス配線 165 に接続され、複数のバイアス配線 165 にバックゲートパルス $BG(1) \sim BG(n)$ を供給することにより、複数の発光画素 170 の閾値電圧を行単位で制御する。言い換えると、複数の発光画素 170 の導通及び非導通を行単位で切り換える。なお、バックゲートパルス $BG(1) \sim BG(n)$ により発光画素 170 の閾値電圧が制御されることについては後述する。

【0057】

直流電源 150 は、本発明の電源部であって、基幹電源線 190 を介して電源線 162 に接続され、基幹電源線 190 に固定電位 V_{dd} を供給する。例えば、固定電位 V_{dd} は 1.5V である。

30

【0058】

電源線 161 は、本発明の第 2 電源線であって、駆動トランジスタ 173 のドレイン電極に発光素子 175 を介して接続されている。この電源線 161 は、例えば電位が 0V のグランド線である。

【0059】

走査線 164 は、複数の発光画素 170 の行ごとに対応して共通に設けられ、書き込み駆動回路 110 と、対応する各発光画素 170 が有する走査トランジスタ 171 のゲート電極に接続されている。

【0060】

バイアス配線 165 は、複数の発光画素 170 の行ごとに対応して共通に設けられ、バイアス電圧制御回路 130 と、対応する各発光画素 170 が有する駆動トランジスタ 173 のバックゲート電極 BG に接続されている。

40

【0061】

データ線 166 は、複数の発光画素 170 の列ごとに対応して共通に設けられ、データ線駆動回路 120 からデータ線電圧 $DATA(1) \sim DATA(m)$ が供給される。

【0062】

基幹電源線 190 は、表示部 180 の外周に配置され、直流電源 150 から供給された固定電位 V_{dd} を表示部 180 へ供給する。具体的には、基幹電源線 190 は、直流電源 150 及び複数の電源線 162 に接続され、直流電源 150 から供給された固定電位 V_{dd}

50

dを複数の電源線162に伝達する。なお、表示部180の外周とは、マトリクス状に配置された複数の発光画素170を含む領域のうち最小となる領域と、表示パネル160の外縁との間の領域である。

【0063】

電源線162は、本発明の第1電源線であって、走査線164と平行に基幹電源線190から分岐して設けられ、同一行に属する発光画素170の駆動トランジスタ173のソース電極に接続されている。有機EL表示装置100に含まれる複数の電源線162は、表示部180内において一本ずつ分離して設けられている。言い換えると、有機EL表示装置100に含まれる複数の電源線162は、複数の発光画素170の行ごとに対応して設けられ、対応する複数の発光画素170の行に沿って配置されている。

10

【0064】

走査トランジスタ171は、本発明のスイッチング素子であり、一方の端子がデータ線166に接続され、他方の端子がコンデンサ174の第1電極に接続され、データ線166とコンデンサ174の第1電極との導通及び非導通を切り換える。具体的には、走査トランジスタ171は、ゲート電極が走査線164に接続され、ソース電極及びドレイン電極の一方がデータ線166に接続され、ソース電極及びドレイン電極の他方がコンデンサ174の第1電極に接続されている。そして、書き込み駆動回路110から走査線164を介してゲート電極に供給される走査パルスSCAN(k)に応じてデータ線166とコンデンサ174の第1電極との導通及び非導通を切り換える。

【0065】

20

駆動トランジスタ173は、本発明の駆動素子であり、ソース電極S、ドレイン電極D、ゲート電極G及びバックゲート電極BGを有し、ゲート電極Gがコンデンサ174の第1電極に接続され、ソース電極Sが電源線162を介してコンデンサ174の第2電極に接続され、コンデンサ174に保持された電圧に応じた駆動電流を発光素子175に流すことにより発光素子175を発光させ、バックゲート電極BGに所定のバイアス電圧が供給されることにより駆動トランジスタ173を非導通とする。つまり、駆動トランジスタ173は、コンデンサ174に保持された電圧に応じたドレイン電流である駆動電流を発光素子175に供給する。この駆動トランジスタ173の詳細な説明は後述する。

【0066】

30

コンデンサ174は、発光画素170の発光素子175の発光輝度に対応する電圧を保持するためのコンデンサである。具体的には、コンデンサ174は、第1電極及び第2電極を有し、第1電極が駆動トランジスタ173のゲート電極及び走査トランジスタ171のソース電極及びドレイン電極の他方に接続され、第2電極が電源線162を介して駆動トランジスタ173のソース電極に接続されている。つまり、コンデンサ174の第1電極は、走査トランジスタ171が導通したときにデータ線166に供給されているデータ線電圧DATA(j)が設定される。一方、コンデンサ174の第2電極は、電源線162の固定電位Vddが設定される。

【0067】

発光素子175は、駆動トランジスタ173から供給されるドレイン電流により発光する、例えば有機EL発光素子である。

40

【0068】

走査トランジスタ171は例えばN型薄膜トランジスタ(N型TFT)であり、駆動トランジスタ173はP型薄膜トランジスタ(P型TFT)である。

【0069】

次に、上述した駆動トランジスタ173の特性について説明する。

【0070】

図3は、駆動トランジスタ173のソース-ゲート間電圧に対するドレイン電流特性(Vsg-I_d特性)の一例を示すグラフである。

【0071】

同図の横軸は、駆動トランジスタ173のソース-ゲート間電圧Vsgを示し、同図の

50

縦軸は、駆動トランジスタ173のドレイン電流 I_d を示す。具体的には、縦軸は、駆動トランジスタ173のゲート電極の電圧を基準としたソース電極の電圧を示し、ソース電極の電圧がゲート電極の電圧より高い場合に正、低い場合に負となる。

【0072】

同図には、異なる複数のバックゲート電圧に対応する $V_{sg} - I_d$ 特性が示されており、具体的には、駆動トランジスタ173のソース - バックゲート間電圧 V_{sb} を $-8V$ 、 $-4V$ 、 $0V$ 、 $4V$ 、 $8V$ 、 $12V$ とした場合の $V_{sg} - I_d$ 特性が示されている。ここで、駆動トランジスタ173のソース - バックゲート間電圧 V_{sb} は、駆動トランジスタ173のバックゲート電極の電圧を基準としたソース電極の電圧を示し、ソース電極の電圧がバックゲート電極の電圧より高い場合に正、低い場合に負となる。

10

【0073】

図3に示す $V_{sg} - I_d$ 特性から、 V_{sg} が同じ場合であっても V_{sb} に応じて I_d が異なることが分かる。ここで例えば、ドレイン電流 I_d が $100pA$ 以下の場合、駆動トランジスタ173は非導通、ドレイン電流が $1\mu A$ 以上の場合、駆動トランジスタ173は導通しているとする。例えば、 $V_{sg} = 6V$ の場合、 $V_{sb} = -8V$ 、 $-4V$ の場合は I_d が $100pA$ 以下であるので、駆動トランジスタ173は非導通となる。また、同様に $V_{sg} = 6V$ であっても $V_{sb} = 4V$ 、 $8V$ 、 $12V$ の場合は I_d が $1\mu A$ 以上となるので、駆動トランジスタ173は導通となる。

【0074】

これに対し、 $V_{sg} = 2V$ の場合、 $V_{sb} = -8V$ 、 $-4V$ 、 $0V$ の場合は I_d が $100pA$ 以下であるので、駆動トランジスタ173は非導通となる。また、同様に $V_{sg} = 2V$ であっても、 $V_{sb} = 12V$ の場合は I_d が $1\mu A$ 以上となるので、駆動トランジスタ173は導通となる。

20

【0075】

このように、駆動トランジスタ173は、 V_{sg} が同じであっても、 V_{sb} に応じて導通と非導通とが切り換わる。つまり、駆動トランジスタ173は、 V_{sb} に応じて閾値電圧が変化する。具体的には、 V_{sb} が低くなるほど、閾値電圧が高くなる。よって、駆動トランジスタ173は、ソース - ゲート間電圧が同じであっても、バイアス配線165を介してバイアス電圧制御回路130から供給されるバックゲートパルス $BG(1) \sim BG(n)$ に応じて導通及び非導通が切り換えられる。

30

【0076】

なお、駆動トランジスタ173の導通及び非導通を区別する電流量は、駆動トランジスタ173が組み込まれる回路によって規定され、上記の例に限らない。具体的には、駆動トランジスタ173が導通しているとは、駆動トランジスタ173のソース - ゲート間電圧が最大階調に対応する電圧の場合に、当該最大階調に対応するドレイン電流を供給可能な状態である。一方、駆動トランジスタ173が非導通であるとは、駆動トランジスタ173のソース - ゲート間電圧が最大階調に対応する電圧の場合に、ドレイン電流が許容電流以下となっている状態である。

【0077】

許容電流とは、電源線162に電圧降下が生じない程度のドレイン電流の最大値である。言い換えると、発光画素170に許容電流が流れても、その許容電流の電流量は十分に小さいので、電源線162に生じる電圧降下が十分に小さく影響はない。

40

【0078】

ここで、バイアス電圧制御回路130から供給されるバックゲートパルス $BG(1) \sim BG(n)$ のハイレベル電圧及びローレベル電圧の電圧値の決定について説明する。

【0079】

発光画素170の駆動トランジスタ173に要求される条件として、以下の2点が挙げられる。

【0080】

(条件i) 最大階調での発光時に、最大階調に対応したドレイン電流を発光素子175に

50

供給する。

【0081】

(条件ii) 信号電圧の書き込み時に、発光素子175に供給するドレイン電流を許容電流以下とする。

【0082】

例えば、最大階調に対応したドレイン電流を $3\mu\text{A}$ 、書き込み期間の許容電流を 100pA とする。

【0083】

以下、図3に示した $V_{sg} - I_d$ 特性を用いて、バックゲートパルス $B_G(1) \sim B_G(n)$ のハイレベル電圧及びローレベル電圧の電圧値の決定について説明する。

10

【0084】

まず、発光時のソース - バックゲート間電圧の特性として、 $V_{sb} = 8\text{V}$ を選択する。

【0085】

次に、最大階調での発光時のソース - ゲート間電圧を決定する。具体的には、最大階調に対応したドレイン電流 I_d は $3\mu\text{A}$ であるので、上述したように $V_{sb} = 8\text{V}$ を選択すると、 $V_{sg} = 5.6\text{V}$ と決まる。

【0086】

次に、信号電圧の書き込み時に、ドレイン電流 I_d を許容電流以下とするようなソース - バックゲート間電圧 V_{sb} を選択する。ここで、ドレイン電流 I_d は、いかなる階調に対応する信号電圧が発光画素170に書き込まれた場合であっても、許容電流以下となることが要求される。発光素子175の発光輝度の階調は、コンデンサ174に保持された電圧が大きいほど高くなる。よって、最大階調に対応する信号電圧に対応する電圧をコンデンサ174が保持していても、ドレイン電流 I_d が許容電流以下でなければならない。例えば、最大階調に対応する信号電圧を発光画素170に書き込んだときにコンデンサ174が保持する電圧は、上述した最大階調で発光したときの駆動トランジスタ173のソース - ゲート間電圧である 5.6V である。

20

【0087】

$V_{sg} = 5.6\text{V}$ のときにドレイン電流 I_d が 100pA 以下となるソース - バックゲート間電圧 V_{sb} は、 $V_{sb} = -4\text{V}$ である。したがって、信号電圧書き込み時のソース - バックゲート間電圧 V_{sb} として $V_{sb} = -4\text{V}$ を選択する。

30

【0088】

以上のように、発光時のソース - バックゲート間電圧が $V_{sb} = 8\text{V}$ 、書き込み時のソース - バックゲート間電圧が $V_{sb} = -4\text{V}$ と決定される。

【0089】

ところで、駆動トランジスタ173のバックゲート電圧は、ソース電圧からソース - バックゲート間電圧を引いた電圧である。つまり、 $V_b = V_s - V_{sb}$ である。ここで $V_s = V_{dd}$ より、 $V_b = V_{dd} - V_{sb}$ となる。

【0090】

発光時は、上述したように $V_{sb} = 8\text{V}$ なので、 $V_b = 15 - 8$ より $V_b = 7\text{V}$ となる。

40

【0091】

一方、書き込み時は、上述したように $V_{sb} = -4\text{V}$ なので、 $V_b = 15 - (-4)$ より $V_b = 19\text{V}$ となる。

【0092】

図4Aは、最大階調での発光時の発光画素170の状態を模式的に示す図である。図4Bは、信号電圧書き込み時の発光画素170の状態を模式的に示す図である。

【0093】

図4Aに示すように、最大階調発光時には、 $V_b = 7\text{V}$ とすることにより $V_{sb} = 8\text{V}$ とし、最大階調に対応した $3\mu\text{A}$ のドレイン電流 I_d を発光素子175に供給する。

【0094】

50

一方、図4Bに示すように、信号電圧書き込み時には、 $V_b = 19V$ とすることにより $V_{sb} = -4V$ とし、最大階調に対応する信号電圧が書き込まれた場合でドレイン電流を許容電流以下とできる。つまり、信号電圧書き込み時に、電源線162の電圧降下が発生しない。

【0095】

以上のように構成された有機EL表示装置100は、表示部180の外周に配置され、直流電源150から所定の固定電位 V_{dd} を表示部180に供給するための基幹電源線190を設け、複数の走査線164と平行に複数の電源線162を基幹電源線190から分岐させて、表示部180内において隣接する電源線162同士が分離されるように一本ずつ設ける。これにより、複数の電源線162の各々は、表示部180内において隣接する電源線162と分離されているので、信号電圧の書き込みの対象である所定の行の発光画素170に対応する電源線162の電位に対する、所定の行に隣接する発光動作中の発光画素170に対応する電源線162の電圧降下の影響を防止できる。

10

【0096】

その上で、本実施の形態では、バックゲート電極に所定のバイアス電圧を供給することで駆動トランジスタ173を非導通とし、駆動トランジスタ173を非導通とした状態で、信号電圧をコンデンサ174の第1電極に供給する。これにより、ドレイン電流を停止させた状態で信号電圧をコンデンサ174の第1電極に供給するので、信号電圧の供給期間中にドレイン電流が発光素子に流れることによる、電源線162の電圧降下の発生を防止できる。そのため、信号電圧の供給期間中にコンデンサ174の第2電極の電位の変動を防止でき、コンデンサ174に所望の電圧を保持させることができる。その結果、書き込み中の発光画素170に対応する電源線162の電圧降下に起因する輝度ムラを防止できる。

20

【0097】

ここで、本実施の形態では、バックゲート電極を、駆動トランジスタ173の導通及び非導通を切り替えるためのスイッチとして用いている。

【0098】

言い換えると、バイアス電圧制御回路130は、バイアス配線165を介してバックゲート電極に供給するバックゲートパルス $BG(1) \sim BG(n)$ により、駆動トランジスタ173の閾値電圧を制御する。具体的には、バイアス電圧制御回路130は、書き込み駆動回路110が走査トランジスタ171を導通させてコンデンサ174の第1電極にデータ線166から信号電圧を書き込む期間中に、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルス $BG(1) \sim BG(n)$ を供給する。なお、駆動トランジスタ173のドレイン電流が停止するとは、ドレイン電流が許容電流以下となることである。

30

【0099】

つまり、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルス $BG(1) \sim BG(n)$ の電圧は、信号電圧の書き込み期間中に、駆動トランジスタ173のゲート-ソース間電圧よりも駆動トランジスタ173の閾値電圧を大きくするための電圧である。以降、本明細書において、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルス $BG(1) \sim BG(n)$ の電圧を、バイアス電圧として記載する場合がある。

40

【0100】

本実施の形態に係る有機EL表示装置100は、バイアス電圧制御回路130から供給されるバックゲートパルス $BG(1) \sim BG(n)$ により、駆動トランジスタ173の導通及び非導通を切り換えることができる。言い換えると、バイアス電圧の供給制御により、駆動トランジスタ173の導通及び非導通の切り換えを制御することで、バックゲート電極をスイッチ素子として用いることができるので、信号電圧の書き込み期間中に駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。その結果、発光画素170の回路構成を簡素化でき、製造コストを削減することができる。

50

【0101】

次に、上述した有機EL表示装置100の動作について説明する。

【0102】

図5は、実施の形態1に係る有機EL表示装置100の動作を示すタイミングチャートであり、具体的には、図2に示したk行、j列の発光画素170の動作を中心に示している。同図において、横軸は時刻を示し、縦方向には上から順に、j列の発光画素170のデータ線166に供給されるデータ線電圧DATA(j)、k-1行の発光画素170の走査線164に供給される走査パルスSCAN(k-1)、k-1行の発光画素170のバイアス配線165に供給されるバックゲートパルスBG(k-1)が示され、さらに、k行及びk+1行の発光画素に供給される走査パルスSCAN(k)、バックゲートパルスBG(k)、走査パルスSCAN(k+1)、バックゲートパルスBG(k+1)が示されている。

10

【0103】

ここで、例えば、最大階調の信号電圧に対応するデータ線電圧VDHを15V、最低階調の信号電圧に対応するデータ線電圧VDLを9Vとする。例えば、また、走査パルスSCAN(1)~SCAN(n)のハイレベル電圧VGHを20V、ローレベル電圧VGLを-5Vとする。また、図3を用いて決定したように、バックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHを19V、ローレベル電圧BGLを7Vとする。

【0104】

時刻t0より前において、走査パルスSCAN(k)及びバックゲートパルスBG(k)はローレベルであるので、k行の発光画素170は直前のフレーム期間の信号電圧に応じて発光している。

20

【0105】

次に、時刻t0において、バックゲートパルスBG(k)がローレベルからハイレベルへと切り換わることにより、駆動トランジスタ173のバックゲート電位はVb=7VからVb=19Vへと上昇する。つまり、駆動トランジスタ173の閾値電圧は、最大階調に対応する信号電圧が発光画素170に書き込まれても、駆動トランジスタ173のドレイン電流が許容電流以下となるような値とする。言い換えると、最大階調に対応する信号電圧が発光画素170に書き込まれた場合にコンデンサ174に保持される電圧よりも、駆動トランジスタ173の閾値電圧が大きくなるようにする。

30

【0106】

次に、時刻t1において、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、走査トランジスタ171がオンする。これにより、データ線166とコンデンサ174の第1電極とが導通することにより、コンデンサ174の第1電極にデータ線電圧DATA(j)が供給される。コンデンサ174の第2電極は、電源線162に接続されているので、固定電圧Vdd(15V)が供給されている。

【0107】

ここで、例えばデータ線電圧DATA(j)が9.4Vとすると、図4Bに示すようにソース-バックゲート間電圧はVsb=-4V、ソース-ゲート間電圧はVsg=5.6Vとなる。ここで、図3に示すようにVsb=-4VのVsg-Id特性より、Vsg=5.6Vに対応するドレイン電流Idは100pAとなる。よって、ドレイン電流Idは許容電流以下であるので、書き込み時に電源線162の電圧降下を十分に抑制できる。これにより、電源線162の電圧降下の影響を受けずに、コンデンサ174に信号電圧に応じた電圧を保持させることができる。

40

【0108】

次に、時刻t2において走査パルスSCAN(k)がハイレベルからローレベルへと切り換わることにより、走査トランジスタ171がオフする。これにより、コンデンサ174は、時刻t2の直前の電圧を保持する。つまり、コンデンサ174は、電源線162の電圧降下の影響を受けずに信号電圧に応じた電圧を保持する。

【0109】

50

つまり、時刻 $t_1 \sim t_2$ は信号電圧の書き込み期間である。この信号電圧の書き込み期間において、バックゲートパルス $BG(k)$ は継続してハイレベルであるので、最大階調に対応する信号電圧をコンデンサ 174 の第 1 電極に供給しても駆動トランジスタ 173 のドレイン電流 I_d が許容電流以下となる。よって、ドレイン電流 I_d を停止させた状態でコンデンサ 174 に信号電圧に応じた電圧を保持させるので、信号電圧の書き込み期間中に電源線 162 の電位が低下することに起因する輝度ムラを防止できる。具体的には、 k 行の発光画素 170 の書き込み期間中に、 k 行の発光画素 170 に対応して設けられた電源線 162 の電圧降下に起因する輝度ムラを防止できる。

【0110】

電源線 162 の電圧降下は、電源線 162 から発光画素 170 へ電流が流れることによって生じる。よって、上述のように、ドレイン電流 I_d を許容電流以下とすることにより電源線 162 から発光画素 170 へ流れる電流を実質的に停止することで、電源線 162 の電圧降下を防止する。

10

【0111】

また、有機 EL 表示装置 100 が有する複数の電源線 162 のそれぞれは、マトリクス状に配置された複数の発光画素 170 の各行に 1 対 1 に対応し、基幹電源線 190 から分岐して設けられている。

【0112】

ところで、発光素子 175 は駆動トランジスタ 173 のドレイン電流 I_d により発光するので、発光中の発光画素 170 に対応して設けられた電源線 162 (以下、発光行の電源線 162 と記載) には電圧降下が生じている。

20

【0113】

しかしながら、有機 EL 表示装置 100 では、書き込み中の発光画素 170 行に対応する電源線 162 (以下、書き込み行の電源線 162 と記載) と、発光行の電源線 162 とは、別々に設けられている。よって、書き込み行の電源線 162 の電圧は、均一となる。言い換えると、書き込み行の電源線 162 の電圧は、ばらつかない。

【0114】

よって、本実施の形態に係る有機 EL 表示装置 100 は、発光中の発光画素 170 に対応して設けられた電源線 162 の電圧降下に起因する輝度ムラを防止できる。

【0115】

なお、信号電圧は、階調が大きくなるにつれて低くなるので、最大階調以外に対応する信号電圧をコンデンサ 174 の第 1 電極に供給しても駆動トランジスタ 173 のドレイン電流 I_d が許容電流以下となることは明白である。

30

【0116】

次に、時刻 t_3 において、バックゲートパルス $BG(k)$ がハイレベルからローレベルへと切り換わることにより、駆動トランジスタ 173 のバックゲート電位は $V_b = 19V$ から $V_b = 7V$ へと低下する。よって、駆動トランジスタ 173 の閾値電圧が低下し、信号電圧に対応するコンデンサ 174 に保持された電圧に応じたドレイン電流 I_d が供給されることにより、発光素子 175 の発光が開始される。例えば、信号電圧が $9.4V$ の場合、コンデンサ 174 に保持された電圧は、信号電圧と固定電圧 V_{dd} (例えば、 $0V$) との差分である $5.4V$ であり、図 3 に示すようにドレイン電流 I_d は $3\mu A$ となり、発光素子 175 は最大階調に対応した輝度で発光する。

40

【0117】

その後、時刻 $t_3 \sim t_4$ において、バックゲートパルス $BG(k)$ は、継続してローレベルであるので、発光素子 175 は継続して発光する。つまり、時刻 $t_3 \sim t_4$ は、発光期間である。

【0118】

次に、時刻 t_5 において、時刻 t_1 と同様に、走査パルス $SCAN(k)$ がローレベルからハイレベルへと切り換わることにより、走査トランジスタ 171 がオンする。これにより、データ線 166 とコンデンサ 174 の第 1 電極とが導通することにより、コンデン

50

サ 1 7 4 の第 1 電極にデータ線電圧 DATA (j) が供給される。

【 0 1 1 9 】

上述した時刻 t 1 ~ t 5 は、有機 E L 表示装置 1 0 0 の 1 フレーム期間に相当し、時刻 t 5 以降も時刻 t 1 ~ t 5 と同様の動作が繰り返し実行される。

【 0 1 2 0 】

このように、有機 E L 表示装置 1 0 0 は、バックゲートパルス B G (k) をハイレベルとして駆動トランジスタ 1 7 3 のドレイン電流を許容電流以下とした状態で、コンデンサ 1 7 4 の第 2 電極に電圧降下が発生していない固定電位 V d d = 1 5 V を設定し、さらに、信号電圧をコンデンサ 1 7 4 の第 1 電極に供給する。これにより、ドレイン電流を停止させた状態で、コンデンサ 1 7 4 の第 1 電極に信号電圧を供給するので、信号電圧の書き込み期間中にドレイン電流 I d が流れることにより電源線 1 6 2 の電位が低下することを防止できる。その結果、時刻 t 3 ~ t 4 の発光期間において、発光画素 1 7 0 は所望の発光輝度で発光できる。なお、駆動トランジスタ 1 7 3 のドレイン電流が許容電流以下のとき、当該駆動トランジスタ 1 7 3 は実質的に非導通である。

10

【 0 1 2 1 】

以上のように、本実施の形態に係る有機 E L 表示装置 1 0 0 は、発光素子 1 7 5 及び発光素子 1 7 5 への電流の供給を制御する駆動トランジスタ 1 7 3 を含む発光画素 1 7 0 をマトリクス状に複数配置した表示部 1 8 0 と、表示部 1 8 0 に含まれる複数の発光画素 1 7 0 を走査するための走査パルス S C A N (1) ~ (n) を供給する複数の走査線 1 6 4 と、表示部 1 8 0 に含まれる複数の発光画素 1 7 0 に信号電圧を供給するための複数のデータ線 1 6 6 と、表示部 1 8 0 の外周に配置され、所定の固定電位 V d d を表示部 1 8 0 に供給する基幹電源線 1 9 0 と、基幹電源線 1 9 0 に対して外部から入力される所定の固定電位 V d d を供給する直流電源 1 5 0 と、複数の走査線 1 6 4 の各々に対応し、対応する走査線 1 6 4 と平行に基幹電源線 1 9 0 から分岐して設けられ、複数の駆動トランジスタ 1 7 3 のソース電極及びドレイン電極の一方に電気的に接続される複数の電源線 1 6 2 であって、その各々が表示部 1 8 0 内において一本ずつ分離して設けられている複数の電源線 1 6 2 と、駆動トランジスタ 1 7 3 のソース電極及びドレイン電極の他方に電気的に接続される電源線 1 6 1 と、を有する有機 E L 表示装置であって、複数の発光画素 1 7 0 の各々は、第 1 電極が駆動トランジスタ 1 7 3 のゲート電極に接続され第 2 電極が駆動トランジスタ 1 7 3 のソース電極に接続されたコンデンサ 1 7 4 と、一方の端子がデータ線 1 6 6 に接続され他方の端子がコンデンサ 1 7 4 の第 1 電極に接続され、データ線 1 6 6 とコンデンサ 1 7 4 の第 1 電極との導通及び非導通を切り換える走査トランジスタ 1 7 1 と、を備え、駆動トランジスタ 1 7 3 は、バックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H が供給されることにより駆動トランジスタ 1 7 3 の導通及び非導通を制御するバックゲート電極を備え、有機 E L 表示装置 1 0 0 は、さらに、バックゲート電極に印加されるバックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H を供給するバイアス配線 1 6 5 と、走査トランジスタ 1 7 1 の制御及びバックゲート電極へのバックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H の供給制御を実行する書き込み駆動回路 1 1 0 及びバイアス電圧制御回路 1 3 0 と、を備え、バックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H は、駆動トランジスタ 1 7 3 の閾値電圧をゲート電極及びソース電極の間の電位差よりも大きくするための電位であり、書き込み駆動回路 1 1 0 及びバイアス電圧制御回路 1 3 0 は、バックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H をバックゲート電極に印加することにより、駆動トランジスタ 1 7 3 の閾値電圧の絶対値をゲート電極及びソース電極の間の電位差よりも大きくして駆動トランジスタ 1 7 3 を非導通とし (時刻 t 0)、バックゲートパルス B G (1) ~ B G (n) のハイレベル電圧 B G H を印加している期間 (時刻 t 0 ~ t 3) 内に走査トランジスタ 1 7 1 を導通させて (時刻 t 1 ~ t 2)、駆動トランジスタ 1 7 3 を非導通とした状態で信号電圧をコンデンサ 1 7 4 の第 1 電極に供給する。

20

30

40

【 0 1 2 2 】

これにより、複数の電源線 1 6 2 の各々は、表示部 1 8 0 内において隣接する電源線 1

50

62と分離されているので、信号電圧の書き込みの対象である所定の行の発光画素170に対応する電源線162の電位が、所定の行に隣接する発光動作中の発光画素170に対応する電源線162の電圧降下の影響を受けることを防止できる。

【0123】

その上で、本実施の形態では、バックゲート電極にバックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHを供給することで駆動トランジスタ173を非導通とし、駆動トランジスタ173を非導通とした状態で、信号電圧をコンデンサ174の第1電極に供給する。これにより、駆動電流Idを停止させた状態で信号電圧をコンデンサ174の第1電極に供給するので、信号電圧の供給期間中に駆動電流Idが発光素子175に流れることによる、電源線162の電圧降下の発生を防止できる。そのため、信号電圧の供給期間中にコンデンサ174の第2電極の電位の変動を防止でき、コンデンサ174に所望の電圧を保持させることができる。その結果、書き込み中の発光画素170に対応する電源線162の電圧降下に起因する輝度ムラを防止できる。

10

【0124】

ここで、本実施の形態では、バックゲート電極を、駆動トランジスタ173の導通及び非導通を切り替えるためのスイッチとして用いている。バックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHは、駆動トランジスタ173の閾値電圧の絶対値を駆動トランジスタ173のゲート電極及びソース電極間の電位差よりも大きくするための電位である。バックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHの供給制御により駆動トランジスタ173の導通及び非導通の切り替えを制御することで、バックゲート電極をスイッチ素子として用いることができるので、信号電圧の書き込み期間中に駆動電流Idを遮断するためのスイッチ素子を別途設ける必要がなくなる。

20

【0125】

このように、本実施の形態では、信号電圧の書き込み期間中に電源線162を表示部180内において隣接する行の発光画素に対応する電源線162と分離するとともに、駆動トランジスタ173のバックゲート電極を用いて駆動トランジスタ173にスイッチとしての機能を兼用させた。これにより、各発光画素170において、信号電圧の書き込み期間中に駆動電流Idを遮断するためのスイッチ素子を設ける必要がなくなるので、各発光画素170の構成を簡素化でき、有機EL表示装置100の製造コストを削減することができる。

30

【0126】

ここで、駆動トランジスタ173の閾値電圧の絶対値を駆動トランジスタ173のソース-ゲート間の電位差よりも大きくするためのバックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHとは、各発光画素170に含まれる発光素子175を最大階調で発光させるために必要な所定の信号電圧が駆動トランジスタ173のゲート電極に印加されたときに、駆動トランジスタ173のソース-ゲート間電圧Vsgよりも駆動トランジスタ173の閾値電圧の絶対値が大きくなるように設定された電位である。つまり、バックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHは、所定のバイアス電圧である。

【0127】

この場合、駆動トランジスタ173のバックゲート電極にバックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHを設定することによって、全ての表示階調において、駆動トランジスタ173の閾値電圧の絶対値を駆動トランジスタ173のソース-ゲート間電圧Vsgよりも大きくすることができる。その結果、信号電圧の書き込みを行う際に、駆動トランジスタ173を確実に非導通として、ドレイン電流Idを停止させることができる。

40

【0128】

また、有機EL表示装置100は、図4の時刻t1~t2において、コンデンサ174の第1電極に信号電圧を供給した後、時刻t2において走査トランジスタ171を非導通とする。そして時刻t3において、バックゲートパルスBG(k)のハイレベル電圧(B

50

GH = 19V) よりも低いバックゲートパルスBG(k)のローレベル電圧(BG1 = 7V)をバックゲート電極に供給して駆動トランジスタ173の閾値電圧をゲート-ソース間電圧よりも小さくすることで駆動トランジスタ173を導通状態とし、コンデンサ174に保持されている電圧に対応するドレイン電流Idを発光素子175に流して発光素子175を発光させる。

【0129】

つまり、本実施の形態のように駆動トランジスタ173がP型トランジスタの場合、コンデンサ174の第1電極に信号電圧を供給した後、所定のバイアス電圧であるバックゲートパルスBG(k)のハイレベル電圧よりも低い電圧の逆バイアス電圧であるバックゲートパルスBG(k)のローレベル電圧を駆動トランジスタ173のバックゲート電極に供給する。その結果、駆動トランジスタ173を非導通状態から導通状態へと遷移させて、コンデンサ174に保持されている電圧に対応するドレイン電流Idを流して発光素子175の発光を開始する。

10

【0130】

なお、本実施の形態では、バックゲートパルスBG(k)がハイレベル状態となっている期間(時刻t0~t3)内に、走査パルスSCAN(k)がハイレベルとなる(時刻t1~t2)が、バックゲートパルスBG(k)がハイレベル状態となる期間と、走査パルスSCAN(k)がハイレベル状態となる期間とが同じでもよい。言い換えると、駆動トランジスタ173のバックゲート電極にバックゲートパルスBG(k)のハイレベル電圧を供給している期間と、コンデンサ174の第1電極に信号電圧を供給している期間とを同じとしてもよい。

20

【0131】

(実施の形態1の変形例)

本変形例に係る有機EL表示装置は、実施の形態1に係る有機EL表示装置100とほぼ同じであるが、走査線164とバイアス線とを共通の制御線とした点が異なる。

【0132】

以下、実施の形態1の変形例について、実施に形態1と異なる点を中心に図面を用いて具体的に説明する。

【0133】

図6は、本変形例に係る有機EL表示装置の構成を示すブロック図であり、図7は、本変形例に係る有機EL表示装置が有する発光画素の詳細な回路構成を示す回路図である。

30

【0134】

図6に示すように、本変形例に係る有機EL表示装置200は、図1に示した実施の形態1に係る有機EL表示装置100と比較してバイアス電圧制御回路130およびバイアス配線165を備えず、発光画素170に代わり発光画素270を備える。また、有機EL表示装置200は、表示パネル160に代わり、複数の発光画素270が配置された表示部280を含む表示パネル260を備える。

【0135】

図7に示すように、発光画素270は、発光画素170と比較して、駆動トランジスタ173のバックゲート電極が走査線164に接続されている。つまり、本変形例に係る有機EL表示装置200は、実施の形態1に係る表示装置100と比較して、バイアス配線165がないので配線数を削減でき、回路構成を簡素化できる。

40

【0136】

図8は、実施の形態1の変形例に係る有機EL表示装置200の動作を示すタイミングチャートである。具体的には、図6に示したk行、j列の発光画素270の動作を中心に示している。

【0137】

まず、時刻t21において、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、走査トランジスタ171がオフする。

【0138】

50

ここで、走査パルスSCAN(k)のローレベル電圧VGLは7V、ハイレベル電圧VGHは19Vである。よって、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、駆動トランジスタ173のバックゲート電位は $V_b = 7V$ から $V_b = 19V$ へと上昇する。つまり、駆動トランジスタ173の閾値電圧は、最大階調に対応する信号電圧が発光画素270に書き込まれても、駆動トランジスタ173のドレイン電流が許容電流以下となるような値となる。言い換えると、走査パルスSCAN(k)のハイレベル電圧VGHは、最大階調に対応する信号電圧が発光画素270に書き込まれた場合にコンデンサ174に保持される電圧よりも、駆動トランジスタ173の閾値電圧が大きくなるような電圧である。

【0139】

つまり、本変形例に係る有機EL表示装置200は、実施の形態1に係る有機EL表示装置100のように、駆動トランジスタ173のバックゲートの電位を所定のバイアス電位にするためのバイアス配線165を設けず、走査線164に供給される走査パルスSCAN(k)のハイレベル電圧VGHを所定のバイアス電位として利用している。

【0140】

次に、時刻t22において、走査パルスSCAN(k)がハイレベルからローレベルへと切り換わることにより、走査トランジスタ171がオフする。

【0141】

つまり、時刻t21~t22は信号電圧の書き込み期間である。この信号電圧の書き込み期間において、駆動トランジスタ173のバックゲートに供給される電圧は継続して走査パルスSCAN(k)のハイレベル電圧VGHであるので、最大階調に対応する信号電圧をコンデンサ174の第1電極に供給しても駆動トランジスタ173のドレイン電流Idが許容電流以下となる。よって、本変形例に係る有機EL表示装置200は、実施の形態1に係る有機EL表示装置100と同様に、信号電圧の書き込み期間中にコンデンサ174の第2電極の電位が変動することを防止できる。

【0142】

ところで、時刻t22において、走査パルスSCAN(k)のローレベル電圧($V_{GL} = 7V$)が供給された場合の、駆動トランジスタ173のソース-バックゲート間電圧 V_{sb} は7Vとなる。実施の形態1において述べたように、発光素子175が最大階調で発光している場合の駆動トランジスタ173のソース電位は6Vであるので、発光素子175が最大階調で発光している場合の駆動トランジスタ173のソース-バックゲート間電圧 V_{sb} は14Vとなる。よって、図3に示した $V_{sg} - I_d$ 特性より、駆動トランジスタ173に要求される条件である(条件i)最大階調での発光時に、最大階調に対応したドレイン電流を発光素子175に供給する、を満たすことができる。

【0143】

つまり、本変形例に係る有機EL表示装置200は、走査線164に供給される走査パルスSCAN(k)のローレベル電圧VGLを、最大階調に対応したドレイン電流Idを流すバックゲート-ソース間電圧を得るためのバックゲート電位として利用している。

【0144】

次に、時刻t23において、時刻t21と同様に、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、走査トランジスタ171オンする。また、駆動トランジスタ173のバックゲート電位は $V_b = 7V$ から $V_b = 19V$ へと上昇する。

【0145】

上述した時刻t21~t23は、有機EL表示装置100の1フレーム期間に相当し、時刻t23以降も時刻t21~t23と同様の動作が繰り返し実行される。

【0146】

以上のように、本変形例に係る有機EL表示装置200は、実施の形態1に係る有機EL表示装置100と比較して、走査線164とバイアス配線165とを共通の制御線としてした。つまり、走査線164は、実施の形態1と比較してさらに、駆動トランジスタ1

10

20

30

40

50

73のバックゲートに接続されている。これにより、駆動トランジスタ173のバックゲートに所定のバイアス電位($V_{GH} = 19V$)を供給している期間と、コンデンサ174の第1電極に信号電圧を供給している期間とを同じとする。

【0147】

(実施の形態2)

本実施の形態に係る有機EL表示装置は、実施の形態1に係る有機EL表示装置100とほぼ同じであるが、複数の電源線162の各々に対応して設けられ、複数の電源線162の電位を所定の固定電位に固定するための複数の電位固定部を備え、複数の電源線162の各々は、基幹電源線190から電位固定部を介して分岐している点異なる。

【0148】

以下、本実施の形態について、実施の形態1と異なる点を中心に図面を用いて説明する。

【0149】

図9は、実施の形態2に係る有機EL表示装置の構成を示すブロック図である。

【0150】

同図に示す有機EL表示装置400は、実施の形態1に係る有機EL表示装置100と比較して、表示パネル160に代わり表示パネル460を備える。

【0151】

表示パネル460は、表示パネル160と比較して、さらに、複数の電源線162の各々に対応して設けられた複数のボルテージフォロワ回路VFを有する。具体的には、複数の電源線162の各々は、基幹電源線190から複数のボルテージフォロワ回路VFを介して分岐している。

【0152】

このボルテージフォロワ回路VFは、本発明の電位固定部の一例であって、対応する電源線162の電位を所定の固定電位V_{dd}に固定する。具体的には、ボルテージフォロワ回路VFは、非反転入力端子、反転入力端子及び出力端子を有するオペアンプで構成される。このオペアンプは、非反転入力端子が基幹電源線190に接続され、出力端子が対応する電源線162に接続され、出力端子がさらに反転入力端子に接続されている。

【0153】

よって、ボルテージフォロワ回路VFは、増幅度が1で、入力インピーダンスが非常に低く、出力インピーダンスが非常に高い増幅回路である。したがって、オペアンプの非反転入力端子に接続された基幹電源線190の電位と、オペアンプの出力端子に接続された電源線162の電位とを同じとし、かつ、電源線162の電位を基幹電源線190の電位である所定の固定電位V_{dd}に固定するように動作する。言い換えると、電源線162の電位が変動しても、基幹電源線190には、電源線162の電位の変動が伝わらない。したがって、一の電源線162の電位が変動しても、基幹電源線190の電位は所定の固定電位V_{dd}となり、他の電源線162の電位は所定の固定電位V_{dd}に保たれる。

【0154】

以下、ボルテージフォロワ回路VFを有さない構成と、ボルテージフォロワ回路VFを有する本実施の形態に係る有機EL表示装置400とを比較して、本実施の形態に係る有機EL表示装置400の効果について説明する。

【0155】

図10Aは、ボルテージフォロワ回路VFを有さない表示パネル内の電圧及び電流を模式的に示す図である。図10Bは、ボルテージフォロワ回路VFを有する表示パネル内の電圧及び電流を模式的に示す図である。つまり、本実施の形態に係る有機EL表示装置400が有する表示パネル460内の電圧及び電流を模式的に示す図である。

【0156】

まず、図10Aに示すようにボルテージフォロワ回路VFを有さない表示パネル内の電圧及び電流について説明する。このような表示パネルとしては、例えば実施の形態1に係る有機EL表示装置100の表示パネル160が挙げられる。

10

20

30

40

50

【 0 1 5 7 】

実施の形態 1 に係る有機 E L 表示装置 1 0 0 の表示パネルでは、上述したように信号電圧の書き込み中の発光画素 1 7 0 に流れる駆動トランジスタ 1 7 3 のドレイン電流 I_d は許容電流以下となる。つまり、書き込み中の発光画素 1 7 0 では実質的にドレイン電流 I_d は停止している。

【 0 1 5 8 】

これにより、信号電圧の書き込み中の発光画素行に対応して設けられた電源線 1 6 2 には、電圧降下が生じない。

【 0 1 5 9 】

一方、発光中の発光画素 1 7 0 では発光輝度に応じた電流が流れる。よって、発光中の発光画素行に対応する電源線 1 6 2 では発光輝度に応じた電流により電圧降下が生じる。

10

【 0 1 6 0 】

このように生じた、発光中の発光画素行に対応して設けられた電源線 1 6 2 の電圧降下は、基幹電源線 1 9 0 の電位に影響を与える。具体的には、基幹電源線 1 9 0 の電位は、いずれの電源線 1 6 2 よりも直流電源 1 5 0 に近い位置では、直流電源 1 5 0 から供給される固定電位 V_{dd} (1 5 V) と等しくなるが、電源線 1 6 2 が分岐するにつれて電圧降下が生じる。その結果、信号電圧の書き込み中の発光画素行に対応する電源線 1 6 2 と基幹電源線 1 9 0 との分岐点の電位は、例えば 1 4 . 6 V となり、直流電源 1 5 0 から供給される固定電位 V_{dd} (1 5 V) とは異なる。

【 0 1 6 1 】

言い換えると、複数の電源線 1 6 2 の各々が基幹電源線 1 9 0 から直接分岐している場合、発光動作を行っている発光画素行に配置されている各発光画素 1 7 0 でドレイン電流が流れ、電源線 1 6 2 に電圧降下が生じることによりこの発光画素行に対応する電源線 1 6 2 と基幹電源線 1 9 0 との分岐点に電圧降下が発生する。そのため、電圧降下の影響を受けて、信号電圧の書き込みを行う所定の発光画素行に対応する電源線 1 6 2 と基幹電源線 1 9 0 と分岐点の電位が変動してしまう場合がある。その結果、信号電圧の書き込みを行う所定の発光画素行に対応する電源線 1 6 2 の電位は、所定の行に配置されている各発光画素 1 7 0 間では均一になっているが、電源線 1 6 2 の電位そのものが直流電源 1 5 0 の固定電位 V_{dd} (1 5 V) よりも低い電圧値に変動する。

20

【 0 1 6 2 】

これに対し、図 1 0 B に示すように、ボルテージフォロワ回路 V F を有する実施の形態 2 に係る有機 E L 表示装置 4 0 0 の表示パネル 4 6 0 では、発光中の発光画素行に対応する電源線 1 6 2 の電圧降下は、ボルテージフォロワ回路 V F により基幹電源線 1 9 0 の電位に影響をしない。よって、基幹電源線 1 9 0 の電位は、基幹電源線 1 9 0 のいずれの位置においても直流電源 1 5 0 から供給される固定電位 V_{dd} となる。その結果、信号電圧の書き込み中の発光画素行に対応する電源線 1 6 2 と基幹電源線 1 9 0 との分岐点の電位は、固定電位 V_{dd} (1 5 V) となる。

30

【 0 1 6 3 】

言い換えると、ボルテージフォロワ回路 V F が複数の電源線 1 6 2 の各々の電位を所定の固定電位 V_{dd} に保持するので、信号電圧の書き込みを行う所定の発光画素行における電源線 1 6 2 に対する、基幹電源線 1 9 0 を介して発光動作を行っている行における電源線 1 6 2 からの電圧降下の影響を防止できる。

40

【 0 1 6 4 】

よって、表示部 1 8 0 に含まれる各発光画素 1 7 0 を所望の輝度で発光させることができる。

【 0 1 6 5 】

以上のように、本実施の形態に係る有機 E L 表示装置 4 0 0 は、実施の形態 1 に係る有機 E L 表示装置 1 0 0 と比較してさらに、複数の電源線 1 6 2 の各々に対応して設けられ、複数の電源線 1 6 2 の電位を所定の固定電位 V_{dd} に固定するための複数のボルテージフォロワ回路 V F を備え、複数の電源線 1 6 2 の各々は、基幹電源線 1 9 0 からボルテ

50

ジフォロワ回路VFを介して分岐している。

【0166】

これにより、本実施の形態に係る有機EL表示装置400は、書き込み中の発光画素行に対応する電源線162の電圧を固定電位Vddに固定できるので、表示部180に含まれる各発光画素170を所望の輝度で発光させることができる。

【0167】

また、例えば、特開2009-271320号公報に記載の構成においては、信号電圧の書き込みを行う際に、電源線に固定電位を与える手段として専用のドライバを用いているが、その場合、複数の電源線を走査して複数の電源線に所定の固定電位を供給する期間と、発光画素に駆動電流を供給する期間とを切り替える必要がある。そのため、専用ドライバにはシフトレジスタ等の複雑な回路が必要となりコスト高を招く。

10

【0168】

これに対し、本実施の形態に係る有機EL表示装置400は、電源線162に固定電位Vddを与える手段をボルテージフォロワ回路VFのみにより構成する。これにより、ボルテージフォロワ回路VFの出力を所定の固定電位Vddの1値のみとすることができるので、ボルテージフォロワ回路VFが電源線162を走査する、又は、電源線162の電圧の切り替えを行う必要がなくなる。そのため、複数の電源線162の電位を所定の固定電位Vddに保持するための専用ドライバを設ける場合に比べて、簡易な構成で電源線162の電位を所定の固定電位Vddに保持できる。その結果、製造コストを低減することができる。

20

【0169】

以上、本発明の実施の形態及び変形例に基づいて説明したが、本発明は、これら実施の形態及び変形例に限定されるものではない。本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態及び変形例に施したもののや、異なる実施の形態及び変形例における構成要素を組み合わせて構築される形態も、本発明の範囲内に含まれる。

【0170】

例えば、上記説明では、走査トランジスタをゲート電極に印加されているパルスがハイレベルのときに導通するN型トランジスタとし、駆動トランジスタをゲート電極に印加されているパルスがローレベルのときに導通するP型トランジスタとしたが、これらを逆の極性のトランジスタで構成し、走査線164及びバイアス配線165の極性を反転させて、例えば、図11に示すような回路構成としてもよい。

30

【0171】

また、駆動トランジスタの極性は、走査トランジスタの極性と同じでもよい。

【0172】

また、駆動トランジスタ及び走査トランジスタは、TFETであるとしたが、例えば接合型の電界効果トランジスタであってもよい。また、これらのトランジスタは、ベース、コレクタ及びエミッタを有するバイポーラトランジスタであってもよい。

【0173】

また、上記各実施の形態では、電源線161をグランド線としたが、電源線161が直流電源150に接続され、0V以外の電位(例えば、1V)が供給されてもよい。

40

【0174】

また、電源線162の電位を固定するための電位固定部の構成は、上記のボルテージフォロワ回路VFに限らず、アイソレーションアンプでもよい。

【0175】

また、有機EL表示装置400は、1つの電源線162に対応して2つのボルテージフォロワ回路VFを有したが、1つの電源線162に対応して1つのボルテージフォロワ回路VFを有してもよい。

【0176】

また、例えば、本発明に係る有機EL表示装置は、図12に記載されたような薄型フラットTVに内蔵される。本発明に係る有機EL表示装置が内蔵されることにより、映像信

50

号を反映した高精度な画像表示が可能な薄型フラットTVが実現される。

【産業上の利用可能性】

【0177】

本発明は、とりわけアクティブ型の有機ELフラットパネルディスプレイに有用である。

【符号の説明】

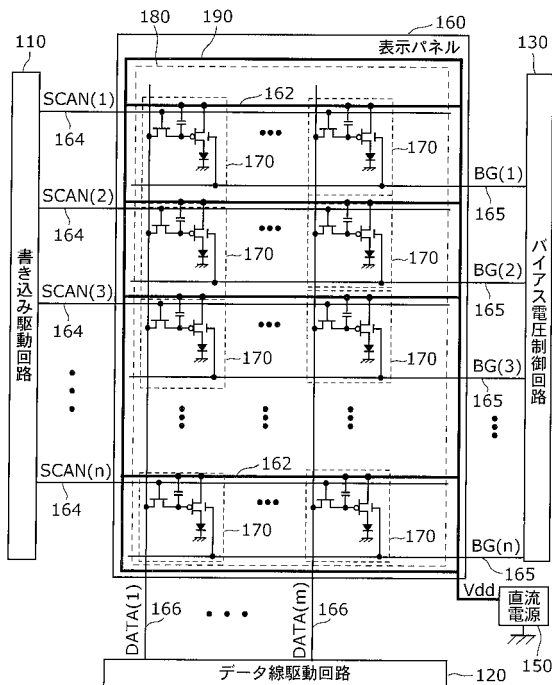
【0178】

- 100、200、400 有機EL表示装置
- 110 書き込み駆動回路
- 120 データ線駆動回路
- 130 バイアス電圧制御回路
- 150 直流電源
- 160、260、460 表示パネル
- 161、162 電源線
- 164 走査線
- 165 バイアス配線
- 166 データ線
- 170、270 発光画素
- 171 走査トランジスタ
- 173 駆動トランジスタ
- 174 コンデンサ
- 175 発光素子
- 180、280 表示部
- 190 基幹電源線
- V F ボルテージフォロワ回路

10

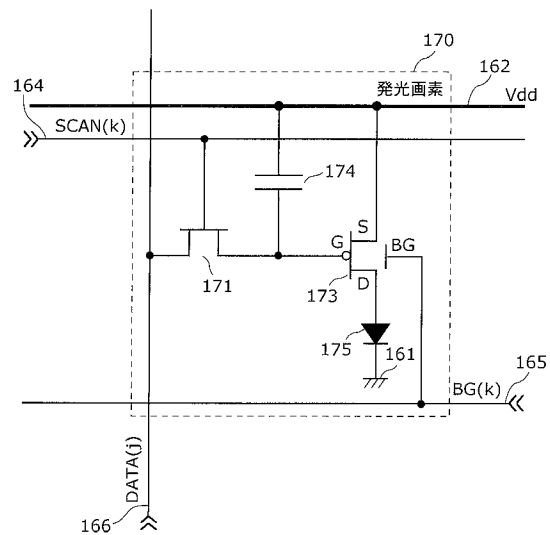
20

【図1】

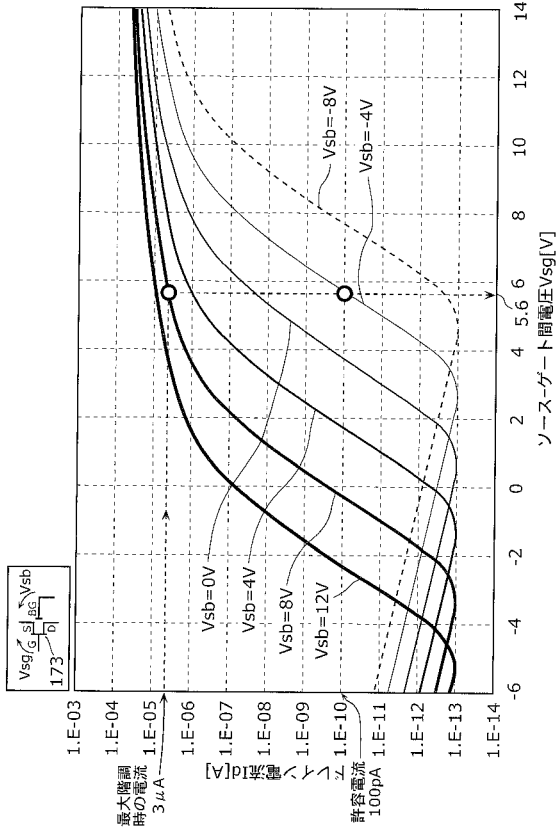


100

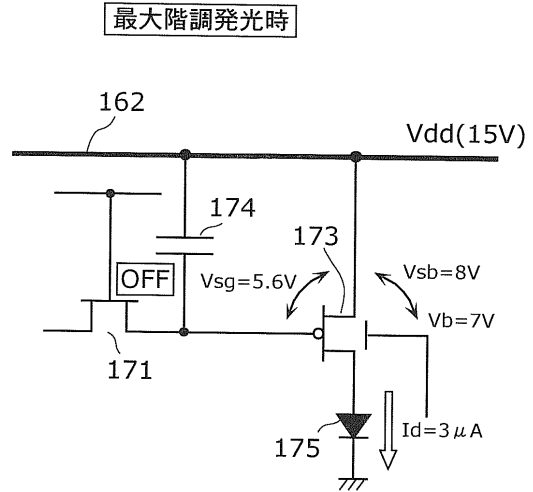
【図2】



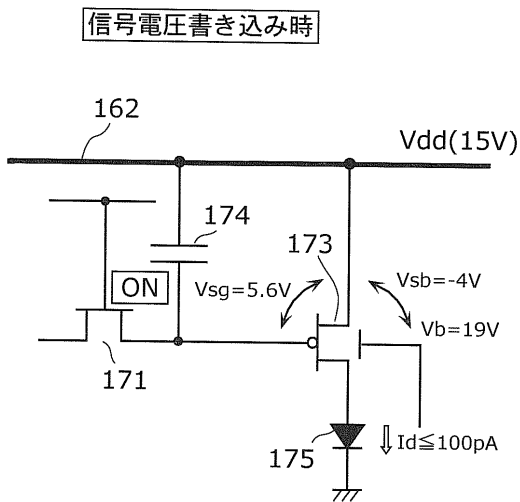
【 図 3 】



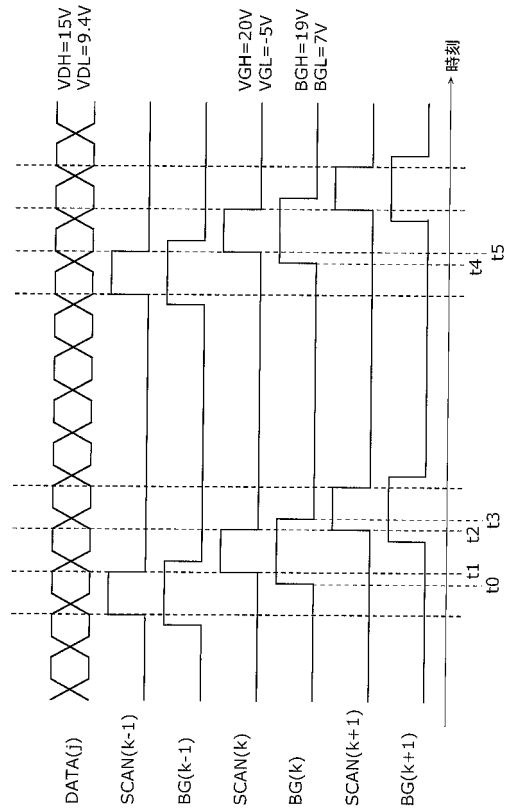
【 図 4 A 】



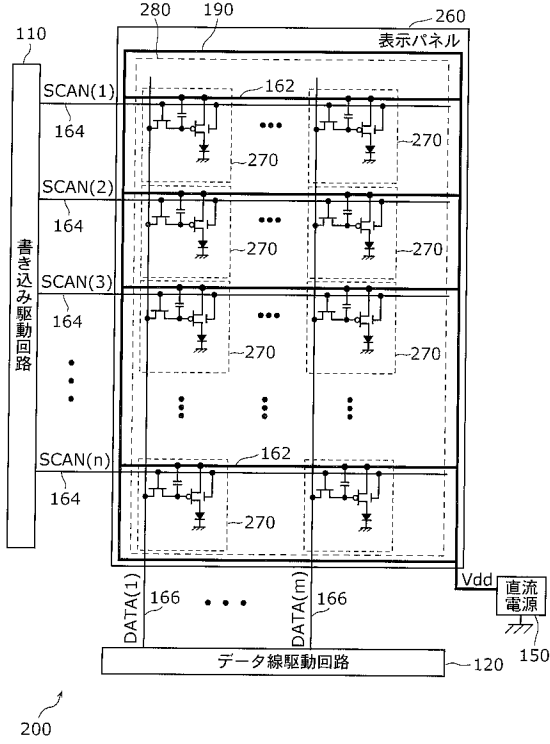
【 図 4 B 】



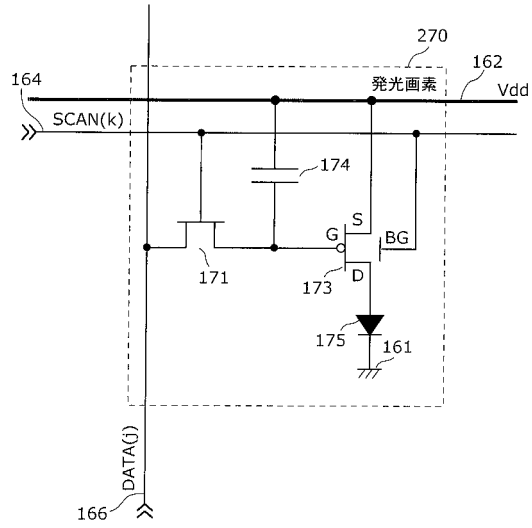
【 図 5 】



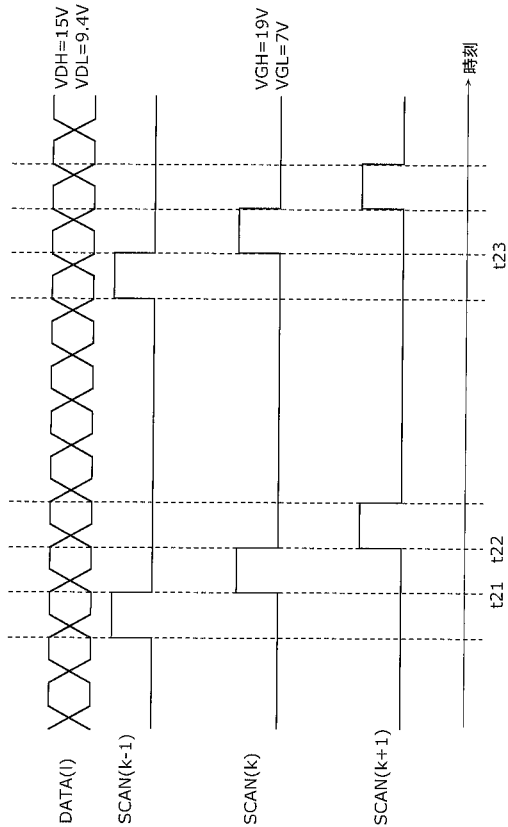
【図6】



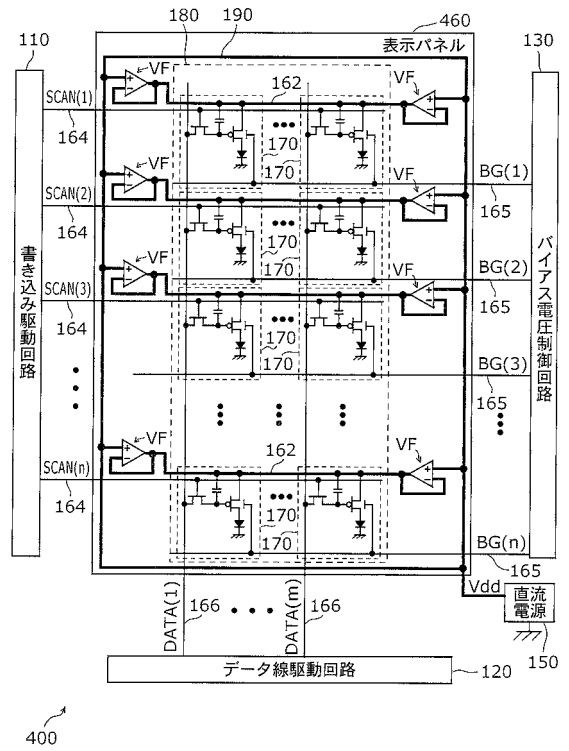
【図7】



【図8】



【図9】



【手続補正書】

【提出日】平成22年7月12日(2010.7.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、

を有する有機EL表示装置であって、

前記複数の画素部の各々は、

第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、

前記有機EL表示装置は、さらに、

前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記駆動回路は、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する

有機EL表示装置。

【請求項2】

前記有機EL表示装置は、さらに、

前記複数の第1電源線の各々に対応して設けられ、前記第1電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、

前記複数の第1電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している、

請求項1に記載の有機EL表示装置。

【請求項3】

前記電位固定部は、ボルテージフォロワ回路により構成される、
請求項 2 に記載の有機 E L 表示装置。

【請求項 4】

前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための前記所定のバイアス電圧とは、

各画素部に含まれる前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定された電位である、
請求項 1 乃至請求項 3 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 5】

前記バックゲート電極に前記所定のバイアス電圧を供給している期間と、前記コンデンサの第 1 電極に前記信号電圧を供給する期間とを同じとする、

請求項 1 乃至請求項 4 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 6】

前記スイッチング素子と前記駆動素子とを互いに逆の極性のトランジスタで構成し、
前記走査線と前記所定のバイアス線とを共通の制御線とする、

請求項 5 に記載の有機 E L 表示装置。

【請求項 7】

前記駆動素子は P 型トランジスタである、

請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 8】

前記駆動回路は、

前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給して、前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 7 に記載の有機 E L 表示装置。

【請求項 9】

前記駆動素子は N 型トランジスタである、

請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 10】

前記駆動回路は、

前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給して前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 9 に記載の有機 E L 表示装置。

【請求項 11】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、

前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、

前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、

前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、

前記複数の走査線の各々に対応し、対応する前記走査線と平行な方向に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、
を有する有機EL表示装置の制御方法であって、

前記複数の画素部の各々は、

第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備える有機EL表示装置の制御方法であって、

前記有機EL表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記バイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する、

有機EL表示装置の制御方法。

【手続補正書】

【提出日】平成22年10月8日(2010.10.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機EL(Electro Luminescence)素子を用いたアクティブマトリクス方式の有機EL表示装置に関する。

【背景技術】

【0002】

有機EL表示装置は、発光素子及び発光素子を駆動するための駆動素子を含む画素部をマトリクス状に配置した表示部を有し、表示部に含まれる各画素部に対応して複数の走査線及び複数のデータ線が配置されている。例えば、各画素部を2個のトランジスタ及び1個のコンデンサで構成し、駆動素子のソース電極に電氣的に接続された第1電源線を、走査線に平行な方向及び垂直な方向の両方に網目状に配置する場合、コンデンサの第1電極に駆動素子のゲート電極が接続され、コンデンサの第2電極に駆動素子のソース電極が接続される(例えば、特許文献1参照)。この場合、コンデンサの第1電極に信号電圧が供給され、ソース電極に接続されているコンデンサの第2電極の電位は第1電源線の電位によって決定される。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2002-108252号公報

【特許文献2】特開2009-271320号公報

【特許文献3】特開2009-69571号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかし、上記従来技術では以下のような問題が生じていた。

【0005】

即ち、走査線に平行な各ラインのうち発光動作を行っているラインでは、第1電源線に電流が流れることにより電圧降下が生じて電位が変動する。このとき、発光動作を行っているラインに隣接するラインの各画素部に、映像信号に対応する信号電圧を書き込む場合、第1電源線は網目状に配置されているので、走査線に垂直な方向に沿って設けられた配線を介して、発光動作を行っているラインに配置された第1電源線の電圧降下の影響が、信号電圧の書き込み動作を行っているラインに配置された第1電源線に伝わる。言い換えると、走査線に垂直な方向に配置された第1電源線を介して、走査線に平行な方向に配置され発光動作を行っているラインに対応する第1電源線の電圧降下が、走査線に平行な方向に配置され信号電圧の書き込み動作を行っているラインに対応する第1電源線に伝播する。その結果、信号電圧の書き込み動作を行っているラインに対応し、走査線に平行な方向に配置された第1電源線の電位が変動する。

【0006】

さらに、発光動作を行っているラインにおいて、表示部の中央に向かって電圧降下の影響が大きくなるため、信号電圧の書き込み動作を行っているラインに配置された各画素部に第1電源線から供給される電位にばらつきが生じる。

【0007】

このように、第1電源線の電位が電圧降下により低下している場合にコンデンサの第1電極に信号電圧の書き込みを行うと、コンデンサの第2電極の電位が低下した状態でコンデンサの第1電極に信号電圧が供給されるので、コンデンサには所望の電圧値よりも小さな電圧が保持される。また、コンデンサに保持される電圧が各画素部間でばらつく。その結果、表示部から発光される輝度が低下するとともに表示部に輝度ムラが発生し、表示部を所望の輝度で発光させることができないという問題が生じる。

【0008】

また、信号電圧の書き込み期間中に、駆動素子が導通状態となって駆動素子の駆動電流が流れる場合がある。この場合、信号電圧の書き込み期間中に駆動電流が第1電源線を介して流れることにより第1電源線の電位が変動する。その結果、コンデンサには所望の電圧値よりも小さな電圧が保持される。

【0009】

かかる問題を解決するために、第1電源線及び、第2電源線のいずれか一方、もしくは両方の電源線を走査線に平行なライン毎に走査し、発光素子の発光動作時と信号電圧の書き込み時とで駆動素子の導通、非導通状態を切り換えることで、コンデンサに所望の電圧値を書き込む方法がある（例えば、特許文献2参照）。この方法では、発光動作時には、発光素子に順バイアスが印加される向きに第1電源線及び第2電源線の電位を制御し、一方、信号電圧の供給期間には、発光素子に順バイアスが印加されないように第1電源線及び第2電源線の電位を制御する。これによって、信号電圧の供給期間内に第1電源線を介して発光素子に流れる駆動電流を防止できる。

【0010】

しかしながら、この場合、第1電源線及び第2電源線の電位を変動させるための専用ドライバが別途必要となり、コスト高を招くという問題がある。

【0011】

一方、第1電源線及び第2電源線と発光素子との間に別途スイッチ用のトランジスタを設け、信号電圧の供給期間内にこのトランジスタをオフすることで信号電圧の供給期間内に流れる駆動電流を防止する方法もある（例えば、特許文献3参照）。しかしながら、こ

の方法では、別途スイッチ用のトランジスタを設ける分だけ画素部を構成する素子の点数及びトランジスタを制御する為の配線が増加し、製造工程において歩留まりが低下するとともに電源部から供給する電源電圧が大きくなり消費電力の増加を招くという問題がある。

【 0 0 1 2 】

本発明は、上記課題に鑑みてなされたものであって、表示部に含まれる各画素部の構成を簡素化しつつ書き込み中の画素部に対応する電源線の電圧降下に起因する輝度ムラを防止できる有機EL表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 3 】

上記目的を達成するために、本発明の一態様に係る有機EL表示装置は、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、を有する有機EL表示装置であって、前記複数の画素部の各々は、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、前記有機EL表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記駆動回路は、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する。

【発明の効果】

【 0 0 1 4 】

本態様によると、前記表示部の外周に配置され、前記電源部から所定の固定電位を前記表示部に供給するための基幹電源線を設け、前記走査線と平行に複数の第1電源線を前記一本の基幹電源線から分岐させて、前記表示部内において隣接する前記第1電源配線同士が分離されるように一本ずつ設ける。これにより、前記複数の第1電源線の各々は、前記表示部内において隣接する第1電源線と分離されているので、信号電圧の書き込みの対象である所定の行の画素部に対応する前記第1電源線の電位が、前記所定の行に隣接する発光動作中の画素部に対応する前記第1電源線の電圧降下の影響を受けることを防止できる。

【 0 0 1 5 】

その上で、本態様では、前記バックゲート電極に所定のバイアス電圧を供給することで前記駆動素子を非導通とし、前記駆動素子を非導通とした状態で、前記信号電圧を前記コンデンサの第1電極に供給する。これにより、前記駆動電流を停止させた状態で前記信号電圧を前記コンデンサの第1電極に供給するので、前記信号電圧の供給期間中に前記駆動

電流が前記発光素子に流れることによる前記第 1 電源線の電圧降下を防止できる。そのため、前記信号電圧の供給期間中に前記コンデンサの第 2 電極の電位の変動を防止でき、前記コンデンサに所望の電圧を保持させることができる。その結果、書き込み中の画素部に対応する第 1 電源線の電圧降下に起因する輝度ムラを防止できる。

【 0 0 1 6 】

ここで、本態様では、前記バックゲート電極を、前記駆動素子の導通及び非導通を切り替えるためのスイッチとして用いている。前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための電位である。前記所定のバイアス電圧の供給制御により前記駆動素子の導通及び非導通の切り替えを制御することで、前記バックゲート電極をスイッチ素子として用いることができるので、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。

【 0 0 1 7 】

このように、本態様では、前記信号電圧の書き込み期間中に前記第 1 電源線を前記表示部内において隣接する行の画素部に対応する第 1 電源線と分離するとともに、前記駆動素子のバックゲート電極を用いて前記駆動素子にスイッチとしての機能を兼用させた。これにより、各画素部において、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を設ける必要がなくなるので、各画素部の構成を簡素化でき、本装置の製造コストを削減することができる。

【 図面の簡単な説明 】

【 0 0 1 8 】

【 図 1 】 図 1 は、実施の形態 1 に係る有機 EL 表示装置の構成を示すブロック図である。

【 図 2 】 図 2 は、発光画素の詳細な回路構成を示す回路図である。

【 図 3 】 図 3 は、駆動トランジスタの $V_{sg} - I_d$ 特性の一例を示すグラフである。

【 図 4 A 】 図 4 A は、最大階調での発光時の発光画素の状態を模式的に示す図である。

【 図 4 B 】 図 4 B は、信号電圧書き込み時の発光画素の状態を模式的に示す図である。

【 図 5 】 図 5 は、有機 EL 表示装置の動作を示すタイミングチャートである。

【 図 6 】 図 6 は、実施の形態 1 の変形例に係る有機 EL 表示装置の構成を示すブロック図である。

【 図 7 】 図 7 は、発光画素の詳細な回路構成を示す回路図である。

【 図 8 】 図 8 は、有機 EL 表示装置の動作を示すタイミングチャートである。

【 図 9 】 図 9 は、実施の形態 2 に係る有機 EL 表示装置の構成を示すブロック図である。

【 図 10 A 】 図 10 A は、ボルテージフォロワ回路 VF を有さない表示パネル内の電圧及び電流を模式的に示す図である。

【 図 10 B 】 図 10 B は、実施の形態 2 に係る有機 EL 表示装置が有する表示パネル内の電圧及び電流を模式的に示す図である。

【 図 11 】 図 11 は、駆動トランジスタを N 型トランジスタとした場合の、発光画素の回路構成の一例を示す図である。

【 図 12 】 図 12 は、本発明の有機 EL 表示装置を内蔵した薄型フラット TV の外観図である。

【 発明を実施するための形態 】

【 0 0 1 9 】

請求項 1 記載の有機 EL 表示装置は、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第 1 電源線であって、その各々が前記表示部内

において一本ずつ分離して設けられている複数の第 1 電源線と、前記駆動素子のドレイン電極に電氣的に接続される第 2 電源線と、を有する有機 EL 表示装置であって、前記複数の画素部の各々は、第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、前記有機 EL 表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記駆動回路は、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第 1 電極に供給する。

【0020】

本態様によると、前記表示部の外周に配置され、前記電源部から所定の固定電位を前記表示部に供給するための基幹電源線を設け、前記走査線と平行に複数の第 1 電源線を前記一本の基幹電源線から分岐させて、前記表示部内において隣接する前記第 1 電源配線同士が分離されるように一本ずつ設ける。これにより、前記複数の第 1 電源線の各々は、前記表示部内において隣接する第 1 電源線と分離されているので、信号電圧の書き込みの対象である所定の行の画素部に対応する前記第 1 電源線の電位が、前記所定の行に隣接する発光動作中の画素部に対応する前記第 1 電源線の電圧降下の影響を受けることを防止できる。

【0021】

その上で、本態様では、前記バックゲート電極に所定のバイアス電圧を供給することで前記駆動素子を非導通とし、前記駆動素子を非導通とした状態で、前記信号電圧を前記コンデンサの第 1 電極に供給する。これにより、前記駆動電流を停止させた状態で前記信号電圧を前記コンデンサの第 1 電極に供給するので、前記信号電圧の供給期間中に前記駆動電流が前記発光素子に流れることによる前記第 1 電源線の電圧降下を防止できる。そのため、前記信号電圧の供給期間中に前記コンデンサの第 2 電極の電位の変動を防止でき、前記コンデンサに所望の電圧を保持させることができる。その結果、書き込み中の画素部に対応する第 1 電源線の電圧降下に起因する輝度ムラを防止できる。

【0022】

ここで、本態様では、前記バックゲート電極を、前記駆動素子の導通及び非導通を切り替えるためのスイッチとして用いている。前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための電圧である。前記所定のバイアス電圧の供給制御により前記駆動素子の導通及び非導通の切り替えを制御することで、前記バックゲート電極をスイッチ素子として用いることができるので、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。

【0023】

このように、本態様では、前記信号電圧の書き込み期間中に前記第 1 電源線を前記表示部内において隣接する行の画素部に対応する第 1 電源線と分離するとともに、前記駆動素子のバックゲート電極を用いて前記駆動素子にスイッチとしての機能を兼用させた。これにより、各画素部において、前記信号電圧の書き込み期間中に前記駆動電流を遮断するためのスイッチ素子を設ける必要がなくなるので、各画素部の構成を簡素化でき、本装置の製造コストを削減することができる。

【 0 0 2 4 】

請求項 2 記載の有機 E L 表示装置によれば、前記有機 E L 表示装置は、さらに、前記複数の第 1 電源線の各々に対応して設けられ、前記第 1 電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、前記複数の第 1 電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している。

【 0 0 2 5 】

前記複数の第 1 電源線の各々が前記基幹電源線から直接分岐している場合、前記発光動作を行っている行に配置されている各画素部で前記駆動電流が流れ、前記第 1 電源線に電圧降下が生じることによりこの行に対応する第 1 電源線と基幹電源線との分岐点に電圧降下が発生する。そのため、前記電圧降下の影響を受けて、前記信号電圧の書き込みを行う所定の行に対応する第 1 電源線と基幹電源線と分岐点の電位が変動してしまう場合がある。その結果、前記信号電圧の書き込みを行う所定の行に対応する前記第 1 電源線の電位は、前記所定の行に配置されている各画素部間では均一になっているが、前記第 1 電源線の電位そのものが前記電源部の固定電位よりも低い電圧値に変動する。

【 0 0 2 6 】

本態様によると、前記複数の第 1 電源線の各々に対応して、前記第 1 電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、前記複数の第 1 電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している。これにより、前記電位固定部が前記複数の第 1 電源線の各々の電位を前記所定の固定電位に保持するので、前記信号電圧の書き込みを行う所定の行における前記第 1 電源線が、前記基幹電源線を介して前記発光動作を行っている行に対する第 1 電源線の電圧降下の影響を防止できる。

【 0 0 2 7 】

よって、表示部に含まれる各画素部を所望の輝度で発光させることができる。

【 0 0 2 8 】

請求項 3 記載の有機 E L 表示装置によれば、前記電位固定部は、ボルテージフォロワ回路により構成される。

【 0 0 2 9 】

例えば、特開 2 0 0 9 - 2 7 1 3 2 0 号公報に記載の構成においては、前記信号電圧の書き込みを行う際に、前記第 1 電源線に固定電位を与える手段として専用のドライバを用いているが、その場合、複数の第 1 電源線を走査して前記複数の第 1 電源線に前記所定の固定電位を供給する期間と、前記駆動電流を供給する期間とを切り替える必要がある。そのため、前記専用ドライバにはシフトレジスタ等の複雑な回路が必要となりコスト高を招く。

【 0 0 3 0 】

本態様によると、前記電位固定部をボルテージフォロワ回路のみにより構成する。これにより、前記電位固定部の出力を前記所定の固定電位の 1 値のみとすることができるので、前記電位固定部で信号の走査及び切り替えを行う必要がなくなる。そのため、前記複数の第 1 電源線の電位を前記所定の固定電位に保持するための専用ドライバを設ける場合に比べて、簡易な構成で前記第 1 電源線の電位を前記所定の固定電位に保持できる。その結果、製造コストを低減することができる。

【 0 0 3 1 】

請求項 4 記載の有機 E L 表示装置によれば、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための前記所定のバイアス電圧とは、各画素部に含まれる前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定された電位である。

【 0 0 3 2 】

本態様によると、前記所定のバイアス電圧を、各画素部において前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたと

きに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定する。この場合、前記所定のバイアス電圧を設定することによって、全ての表示階調において、前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくすることができる。その結果、前記信号電圧の書き込みを行う際に、前記駆動素子を確実に非導通として、前記駆動電流を停止させることができる。

【0033】

請求項5記載の有機EL表示装置によれば、前記バックゲート電極に前記所定のバイアス電圧を供給している期間と、前記コンデンサの第1電極に前記信号電圧を供給する期間とを同じとする。

【0034】

本態様によると、前記バックゲート電極に前記所定のバイアス電圧の供給している期間と、前記スイッチング素子をオンしている期間とを同時としてもよい。

【0035】

請求項6記載の有機EL表示装置によれば、前記スイッチング素子と前記駆動素子とを互いに逆の極性のトランジスタで構成し、前記走査線と前記所定のバイアス線とを共通の制御線とする。

【0036】

本態様によると、前記バイアス電圧の供給を開始するタイミングと前記スイッチング素子をオンするタイミングとが同時の場合であって、且つ、前記バイアス電圧の供給を終了するタイミングと前記スイッチング素子をオフするタイミングとが同時の場合、前記走査線と前記バイアス線を共通の制御線とすることができる。これにより、前記表示部の配線数を削減することができるので、回路構成を簡素化できる。

【0037】

請求項7記載の有機EL表示装置によれば、前記駆動素子はP型トランジスタである。

【0038】

請求項8記載の有機EL表示装置によれば、前記駆動回路は、前記コンデンサの第1電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給して、前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる。

【0039】

本態様によると、前記駆動素子がP型の場合、例えば前記コンデンサの第1電極に前記信号電圧を供給した後、前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給することにより、前記駆動素子を非導通状態から導通状態へと遷移させ、前記コンデンサに保持されている電圧に対応する駆動電流を流して前記発光素子を発光させる。

【0040】

これにより、前記信号電圧の書き込み期間中に、前記第1電源線に前記駆動電流が流れることによる第1電源線の電圧降下の発生を防止できるので、前記コンデンサに所望の電圧を保持することができる。その結果、前記駆動素子は前記所望の電圧に対応する前記駆動電流を流して前記発光素子を発光させることができる。

【0041】

請求項9記載の有機EL表示装置によれば、前記駆動素子はN型トランジスタである。

【0042】

請求項10記載の有機EL表示装置によれば、前記駆動回路は、前記コンデンサの第1電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給して前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に

流して前記発光素子を発光させる。

【0043】

本態様によると、前記駆動素子がN型の場合、前記コンデンサの第1電極に前記信号電圧を供給した後、前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給することにより、前記駆動素子を非導通状態から導通状態へと遷移させて、前記コンデンサに保持されている電圧に対応する駆動電流を流して前記発光素子を発光させる。

【0044】

これにより、前記信号電圧の書き込み期間中に、前記第1電源線に前記駆動電流が流れることによる第1電源線の電圧降下の発生を防止できるので、前記コンデンサに所望の電圧を保持することができる。その結果、前記駆動素子は前記所望の電圧に対応する前記駆動電流を流して前記発光素子を発光させることができる。

【0045】

請求項11記載の態様の有機EL表示装置の制御方法によれば、発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、前記複数の走査線の各々に対応し、対応する前記走査線と平行な方向に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、を有する有機EL表示装置の制御方法であって、前記複数の画素部の各々は、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備える有機EL表示装置の制御方法であって、前記有機EL表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線を備え、前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、前記バイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する。

【0046】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付けて、その重複する説明を省略する。

【0047】

(実施の形態1)

以下、本発明の実施の形態1について、図面を用いて説明する。

【0048】

図1は、本実施の形態に係る有機EL表示装置の構成を示すブロック図である。

【0049】

同図に示す有機EL表示装置100は、書き込み駆動回路110と、データ線駆動回路120と、バイアス電圧制御回路130と、直流電源150と、表示パネル160とを備える。ここで、表示パネル160は、 n 行 \times m 列(n 、 m は自然数)の行列状に配置された複数の発光画素170が配置された表示部180と、表示部180の外周に配置され、所定の固定電位 V_{dd} を表示部180に供給する基幹電源線190とを有し、書き込み駆

動回路 110、データ線駆動回路 120、バイアス電圧制御回路 130 及び直流電源 150 に接続されている。

【0050】

有機 EL 表示装置 100 は、さらに、複数の発光画素 170 の行ごとに対応して設けられた複数の走査線 164 と、基幹電源線 190 から分岐して複数の発光画素 170 の行ごとに設けられた電源線 162 と、複数の発光画素 170 の列ごとに対応して設けられたデータ線 166 とを備える。

【0051】

図 2 は、発光画素 170 の詳細な回路構成を示す回路図である。なお、同図には、発光画素 170 に対応する電源線 161 及び 162 と、走査線 164 と、バイアス配線 165 と、データ線 166 とも示されている。

【0052】

同図に示す発光画素 170 は、本発明の画素部であって、走査トランジスタ 171 と、駆動トランジスタ 173 と、コンデンサ 174 と、発光素子 175 とを備える。なお、図 2 に示す発光画素 170 は、 k 行、 j 列 ($1 \leq k \leq n$ 、 $1 \leq j \leq m$) の発光画素 170 を例に示しているが、他の発光画素も同様の構成を有する。

【0053】

以下、図 1 及び図 2 に記載した各構成要素について、その接続関係及び機能を説明する。

【0054】

書き込み駆動回路 110 は、複数の発光画素 170 の行ごとに対応して設けられた複数の走査線 164 に接続され、複数の走査線 164 に走査パルス $SCAN(1) \sim SCAN(n)$ を供給することにより、複数の発光画素 170 を行単位で順次走査する。この走査パルス $SCAN(1) \sim SCAN(n)$ は、走査トランジスタ 171 のオン及びオフを制御する信号である。

【0055】

データ線駆動回路 120 は、複数の発光画素 170 の列ごとに対応して設けられた複数のデータ線 166 に接続され、複数のデータ線 166 にデータ線電圧 $DATA(1) \sim DATA(m)$ を供給する。各データ線電圧 $DATA(1) \sim DATA(m)$ は、対応する列の発光素子 175 の発光輝度に対応する信号電圧を時分割で含む。つまり、データ線駆動回路 120 は、複数のデータ線 166 に信号電圧を供給する。なお、データ線駆動回路 120 とバイアス電圧制御回路 130 とは、本発明の駆動回路に相当する。

【0056】

バイアス電圧制御回路 130 は、複数の発光画素 170 の行ごとに対応して設けられた複数のバイアス配線 165 に接続され、複数のバイアス配線 165 にバックゲートパルス $BG(1) \sim BG(n)$ を供給することにより、複数の発光画素 170 の閾値電圧を行単位で制御する。言い換えると、複数の発光画素 170 の導通及び非導通を行単位で切り換える。なお、バックゲートパルス $BG(1) \sim BG(n)$ により発光画素 170 の閾値電圧が制御されることについては後述する。

【0057】

直流電源 150 は、本発明の電源部であって、基幹電源線 190 を介して電源線 162 に接続され、基幹電源線 190 に固定電位 V_{dd} を供給する。例えば、固定電位 V_{dd} は 1.5V である。

【0058】

電源線 161 は、本発明の第 2 電源線であって、駆動トランジスタ 173 のドレイン電極に発光素子 175 を介して接続されている。この電源線 161 は、例えば電位が 0V のグランド線である。

【0059】

走査線 164 は、複数の発光画素 170 の行ごとに対応して共通に設けられ、書き込み駆動回路 110 と、対応する各発光画素 170 が有する走査トランジスタ 171 のゲート

電極に接続されている。

【0060】

バイアス配線165は、複数の発光画素170の行ごとに対応して共通に設けられ、バイアス電圧制御回路130と、対応する各発光画素170が有する駆動トランジスタ173のバックゲート電極BGに接続されている。

【0061】

データ線166は、複数の発光画素170の列ごとに対応して共通に設けられ、データ線駆動回路120からデータ線電圧DATA(1)~DATA(m)が供給される。

【0062】

基幹電源線190は、表示部180の外周に配置され、直流電源150から供給された固定電位Vddを表示部180へ供給する。具体的には、基幹電源線190は、直流電源150及び複数の電源線162に接続され、直流電源150から供給された固定電位Vddを複数の電源線162に伝達する。なお、表示部180の外周とは、マトリクス状に配置された複数の発光画素170を含む領域のうち最小となる領域と、表示パネル160の外縁との間の領域である。

【0063】

電源線162は、本発明の第1電源線であって、走査線164と平行に基幹電源線190から分岐して設けられ、同一行に属する発光画素170の駆動トランジスタ173のソース電極に接続されている。有機EL表示装置100に含まれる複数の電源線162は、表示部180内において一本ずつ分離して設けられている。言い換えると、有機EL表示装置100に含まれる複数の電源線162は、複数の発光画素170の行ごとに対応して設けられ、対応する複数の発光画素170の行に沿って配置されている。

【0064】

走査トランジスタ171は、本発明のスイッチング素子であり、一方の端子がデータ線166に接続され、他方の端子がコンデンサ174の第1電極に接続され、データ線166とコンデンサ174の第1電極との導通及び非導通を切り換える。具体的には、走査トランジスタ171は、ゲート電極が走査線164に接続され、ソース電極及びドレイン電極の一方がデータ線166に接続され、ソース電極及びドレイン電極の他方がコンデンサ174の第1電極に接続されている。そして、書き込み駆動回路110から走査線164を介してゲート電極に供給される走査パルスSCAN(k)に応じてデータ線166とコンデンサ174の第1電極との導通及び非導通を切り換える。

【0065】

駆動トランジスタ173は、本発明の駆動素子であり、ソース電極S、ドレイン電極D、ゲート電極G及びバックゲート電極BGを有し、ゲート電極Gがコンデンサ174の第1電極に接続され、ソース電極Sが電源線162を介してコンデンサ174の第2電極に接続され、コンデンサ174に保持された電圧に応じた駆動電流を発光素子175に流すことにより発光素子175を発光させ、バックゲート電極BGに所定のバイアス電圧が供給されることにより駆動トランジスタ173を非導通とする。つまり、駆動トランジスタ173は、コンデンサ174に保持された電圧に応じたドレイン電流である駆動電流を発光素子175に供給する。この駆動トランジスタ173の詳細な説明は後述する。

【0066】

コンデンサ174は、発光画素170の発光素子175の発光輝度に対応する電圧を保持するためのコンデンサである。具体的には、コンデンサ174は、第1電極及び第2電極を有し、第1電極が駆動トランジスタ173のゲート電極及び走査トランジスタ171のソース電極及びドレイン電極の他方に接続され、第2電極が電源線162を介して駆動トランジスタ173のソース電極に接続されている。つまり、コンデンサ174の第1電極は、走査トランジスタ171が導通したときにデータ線166に供給されているデータ線電圧DATA(j)が設定される。一方、コンデンサ174の第2電極は、電源線162の固定電位Vddが設定される。

【0067】

発光素子 175 は、駆動トランジスタ 173 から供給されるドレイン電流により発光する、例えば有機 EL 発光素子である。

【0068】

走査トランジスタ 171 は例えば N 型薄膜トランジスタ (N 型 TFT) であり、駆動トランジスタ 173 は P 型薄膜トランジスタ (P 型 TFT) である。

【0069】

次に、上述した駆動トランジスタ 173 の特性について説明する。

【0070】

図 3 は、駆動トランジスタ 173 のソース - ゲート間電圧に対するドレイン電流特性 ($V_{sg} - I_d$ 特性) の一例を示すグラフである。

【0071】

同図の横軸は、駆動トランジスタ 173 のソース - ゲート間電圧 V_{sg} を示し、同図の縦軸は、駆動トランジスタ 173 のドレイン電流 I_d を示す。具体的には、縦軸は、駆動トランジスタ 173 のゲート電極の電圧を基準としたソース電極の電圧を示し、ソース電極の電圧がゲート電極の電圧より高い場合に正、低い場合に負となる。

【0072】

同図には、異なる複数のバックゲート電圧に対応する $V_{sg} - I_d$ 特性が示されており、具体的には、駆動トランジスタ 173 のソース - バックゲート間電圧 V_{sb} を $-8V$ 、 $-4V$ 、 $0V$ 、 $4V$ 、 $8V$ 、 $12V$ とした場合の $V_{sg} - I_d$ 特性が示されている。ここで、駆動トランジスタ 173 のソース - バックゲート間電圧 V_{sb} は、駆動トランジスタ 173 のバックゲート電極の電圧を基準としたソース電極の電圧を示し、ソース電極の電圧がバックゲート電極の電圧より高い場合に正、低い場合に負となる。

【0073】

図 3 に示す $V_{sg} - I_d$ 特性から、 V_{sg} が同じ場合であっても V_{sb} に応じて I_d が異なることが分かる。ここで例えば、ドレイン電流 I_d が $100pA$ 以下の場合、駆動トランジスタ 173 は非導通、ドレイン電流が $1\mu A$ 以上の場合、駆動トランジスタ 173 は導通しているとする。例えば、 $V_{sg} = 6V$ の場合、 $V_{sb} = -8V$ 、 $-4V$ の場合は I_d が $100pA$ 以下であるので、駆動トランジスタ 173 は非導通となる。また、同様に $V_{sg} = 6V$ であっても $V_{sb} = 4V$ 、 $8V$ 、 $12V$ の場合は I_d が $1\mu A$ 以上となるので、駆動トランジスタ 173 は導通となる。

【0074】

これに対し、 $V_{sg} = 2V$ の場合、 $V_{sb} = -8V$ 、 $-4V$ 、 $0V$ の場合は I_d が $100pA$ 以下であるので、駆動トランジスタ 173 は非導通となる。また、同様に $V_{sg} = 2V$ であっても、 $V_{sb} = 12V$ の場合は I_d が $1\mu A$ 以上となるので、駆動トランジスタ 173 は導通となる。

【0075】

このように、駆動トランジスタ 173 は、 V_{sg} が同じであっても、 V_{sb} に応じて導通と非導通とが切り換わる。つまり、駆動トランジスタ 173 は、 V_{sb} に応じて閾値電圧が変化する。具体的には、 V_{sb} が低くなるほど、閾値電圧が高くなる。よって、駆動トランジスタ 173 は、ソース - ゲート間電圧が同じであっても、バイアス配線 165 を介してバイアス電圧制御回路 130 から供給されるバックゲートパルス $BG(1) \sim BG(n)$ に応じて導通及び非導通が切り換えられる。

【0076】

なお、駆動トランジスタ 173 の導通及び非導通を区別する電流量は、駆動トランジスタ 173 が組み込まれる回路によって規定され、上記の例に限らない。具体的には、駆動トランジスタ 173 が導通しているとは、駆動トランジスタ 173 のソース - ゲート間電圧が最大階調に対応する電圧の場合に、当該最大階調に対応するドレイン電流を供給可能な状態である。一方、駆動トランジスタ 173 が非導通であるとは、駆動トランジスタ 173 のソース - ゲート間電圧が最大階調に対応する電圧の場合に、ドレイン電流が許容電流以下となっている状態である。

【0077】

許容電流とは、電源線162に電圧降下が生じない程度のドレイン電流の最大値である。言い換えると、発光画素170に許容電流が流れても、その許容電流の電流量は十分に小さいので、電源線162に生じる電圧降下が十分に小さく影響はない。

【0078】

ここで、バイアス電圧制御回路130から供給されるバックゲートパルスBG(1)~BG(n)のハイレベル電圧及びローレベル電圧の電圧値の決定について説明する。

【0079】

発光画素170の駆動トランジスタ173に要求される条件として、以下の2点が挙げられる。

【0080】

(条件i) 最大階調での発光時に、最大階調に対応したドレイン電流を発光素子175に供給する。

【0081】

(条件ii) 信号電圧の書き込み時に、発光素子175に供給するドレイン電流を許容電流以下とする。

【0082】

例えば、最大階調に対応したドレイン電流を $3\mu\text{A}$ 、書き込み期間の許容電流を 100pA とする。

【0083】

以下、図3に示した $V_{sg} - I_d$ 特性を用いて、バックゲートパルスBG(1)~BG(n)のハイレベル電圧及びローレベル電圧の電圧値の決定について説明する。

【0084】

まず、発光時のソース - バックゲート間電圧の特性として、 $V_{sb} = 8\text{V}$ を選択する。

【0085】

次に、最大階調での発光時のソース - ゲート間電圧を決定する。具体的には、最大階調に対応したドレイン電流 I_d は $3\mu\text{A}$ であるので、上述したように $V_{sb} = 8\text{V}$ を選択すると、 $V_{sg} = 5.6\text{V}$ と決まる。

【0086】

次に、信号電圧の書き込み時に、ドレイン電流 I_d を許容電流以下とするようなソース - バックゲート間電圧 V_{sb} を選択する。ここで、ドレイン電流 I_d は、いかなる階調に対応する信号電圧が発光画素170に書き込まれた場合であっても、許容電流以下となることが要求される。発光素子175の発光輝度の階調は、コンデンサ174に保持された電圧が大きいほど高くなる。よって、最大階調に対応する信号電圧に対応する電圧をコンデンサ174が保持していても、ドレイン電流 I_d が許容電流以下でなければならない。例えば、最大階調に対応する信号電圧を発光画素170に書き込んだときにコンデンサ174が保持する電圧は、上述した最大階調で発光したときの駆動トランジスタ173のソース - ゲート間電圧である 5.6V である。

【0087】

$V_{sg} = 5.6\text{V}$ のときにドレイン電流 I_d が 100pA 以下となるソース - バックゲート間電圧 V_{sb} は、 $V_{sb} = -4\text{V}$ である。したがって、信号電圧書き込み時のソース - バックゲート間電圧 V_{sb} として $V_{sb} = -4\text{V}$ を選択する。

【0088】

以上のように、発光時のソース - バックゲート間電圧が $V_{sb} = 8\text{V}$ 、書き込み時のソース - バックゲート間電圧が $V_{sb} = -4\text{V}$ と決定される。

【0089】

ところで、駆動トランジスタ173のバックゲート電圧は、ソース電圧からソース - バックゲート間電圧を引いた電圧である。つまり、 $V_b = V_s - V_{sb}$ である。ここで $V_s = V_{dd}$ より、 $V_b = V_{dd} - V_{sb}$ となる。

【0090】

発光時は、上述したように $V_{sb} = 8V$ なので、 $V_b = 15 - 8$ より $V_b = 7V$ となる。

【0091】

一方、書き込み時は、上述したように $V_{sb} = -4V$ なので、 $V_b = 15 - (-4)$ より $V_b = 19V$ となる。

【0092】

図4Aは、最大階調での発光時の発光画素170の状態を模式的に示す図である。図4Bは、信号電圧書き込み時の発光画素170の状態を模式的に示す図である。

【0093】

図4Aに示すように、最大階調発光時には、 $V_b = 7V$ とすることにより $V_{sb} = 8V$ とし、最大階調に対応した $3\mu A$ のドレイン電流 I_d を発光素子175に供給する。

【0094】

一方、図4Bに示すように、信号電圧書き込み時には、 $V_b = 19V$ とすることにより $V_{sb} = -4V$ とし、最大階調に対応する信号電圧が書き込まれた場合でドレイン電流を許容電流以下とできる。つまり、信号電圧書き込み時に、電源線162の電圧降下が発生しない。

【0095】

以上のように構成された有機EL表示装置100は、表示部180の外周に配置され、直流電源150から所定の固定電位 V_{dd} を表示部180に供給するための基幹電源線190を設け、複数の走査線164と平行に複数の電源線162を基幹電源線190から分岐させて、表示部180内において隣接する電源線162同士が分離されるように一本ずつ設ける。これにより、複数の電源線162の各々は、表示部180内において隣接する電源線162と分離されているので、信号電圧の書き込みの対象である所定の行の発光画素170に対応する電源線162の電位に対する、所定の行に隣接する発光動作中の発光画素170に対応する電源線162の電圧降下の影響を防止できる。

【0096】

その上で、本実施の形態では、バックゲート電極に所定のバイアス電圧を供給することで駆動トランジスタ173を非導通とし、駆動トランジスタ173を非導通とした状態で、信号電圧をコンデンサ174の第1電極に供給する。これにより、ドレイン電流を停止させた状態で信号電圧をコンデンサ174の第1電極に供給するので、信号電圧の供給期間中にドレイン電流が発光素子に流れることによる、電源線162の電圧降下の発生を防止できる。そのため、信号電圧の供給期間中にコンデンサ174の第2電極の電位の変動を防止でき、コンデンサ174に所望の電圧を保持させることができる。その結果、書き込み中の発光画素170に対応する電源線162の電圧降下に起因する輝度ムラを防止できる。

【0097】

ここで、本実施の形態では、バックゲート電極を、駆動トランジスタ173の導通及び非導通を切り替えるためのスイッチとして用いている。

【0098】

言い換えると、バイアス電圧制御回路130は、バイアス配線165を介してバックゲート電極に供給するバックゲートパルス $BG(1) \sim BG(n)$ により、駆動トランジスタ173の閾値電圧を制御する。具体的には、バイアス電圧制御回路130は、書き込み駆動回路110が走査トランジスタ171を導通させてコンデンサ174の第1電極にデータ線166から信号電圧を書き込む期間中に、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルス $BG(1) \sim BG(n)$ を供給する。なお、駆動トランジスタ173のドレイン電流が停止するとは、ドレイン電流が許容電流以下となることである。

【0099】

つまり、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルス $BG(1) \sim BG(n)$ の電圧は、信号電圧の書き込み期間中に、駆動トランジスタ17

3のゲート-ソース間電圧よりも駆動トランジスタ173の閾値電圧を大きくするための電圧である。以降、本明細書において、駆動トランジスタ173のドレイン電流が停止するようなバックゲートパルスBG(1)~BG(n)の電圧を、バイアス電圧として記載する場合がある。

【0100】

本実施の形態に係る有機EL表示装置100は、バイアス電圧制御回路130から供給されるバックゲートパルスBG(1)~BG(n)により、駆動トランジスタ173の導通及び非導通を切り換えることができる。言い換えると、バイアス電圧の供給制御により、駆動トランジスタ173の導通及び非導通の切り換えを制御することで、バックゲート電極をスイッチ素子として用いることができるので、信号電圧の書き込み期間中に駆動電流を遮断するためのスイッチ素子を別途設ける必要がなくなる。その結果、発光画素170の回路構成を簡素化でき、製造コストを削減することができる。

【0101】

次に、上述した有機EL表示装置100の動作について説明する。

【0102】

図5は、実施の形態1に係る有機EL表示装置100の動作を示すタイミングチャートであり、具体的には、図2に示したk行、j列の発光画素170の動作を中心に示している。同図において、横軸は時刻を示し、縦方向には上から順に、j列の発光画素170のデータ線166に供給されるデータ線電圧DATA(j)、k-1行の発光画素170の走査線164に供給される走査パルスSCAN(k-1)、k-1行の発光画素170のバイアス配線165に供給されるバックゲートパルスBG(k-1)が示され、さらに、k行及びk+1行の発光画素に供給される走査パルスSCAN(k)、バックゲートパルスBG(k)、走査パルスSCAN(k+1)、バックゲートパルスBG(k+1)が示されている。

【0103】

ここで、例えば、最大階調の信号電圧に対応するデータ線電圧VDHを15V、最低階調の信号電圧に対応するデータ線電圧VDLを9Vとする。例えば、また、走査パルスSCAN(1)~SCAN(n)のハイレベル電圧VGHを20V、ローレベル電圧VGLを-5Vとする。また、図3を用いて決定したように、バックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHを19V、ローレベル電圧BGLを7Vとする。

【0104】

時刻t0より前において、走査パルスSCAN(k)及びバックゲートパルスBG(k)はローレベルであるので、k行の発光画素170は直前のフレーム期間の信号電圧に応じて発光している。

【0105】

次に、時刻t0において、バックゲートパルスBG(k)がローレベルからハイレベルへと切り換わることにより、駆動トランジスタ173のバックゲート電位はVb=7VからVb=19Vへと上昇する。つまり、駆動トランジスタ173の閾値電圧は、最大階調に対応する信号電圧が発光画素170に書き込まれても、駆動トランジスタ173のドレイン電流が許容電流以下となるような値とする。言い換えると、最大階調に対応する信号電圧が発光画素170に書き込まれた場合にコンデンサ174に保持される電圧よりも、駆動トランジスタ173の閾値電圧が大きくなるようにする。

【0106】

次に、時刻t1において、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、走査トランジスタ171がオンする。これにより、データ線166とコンデンサ174の第1電極とが導通することにより、コンデンサ174の第1電極にデータ線電圧DATA(j)が供給される。コンデンサ174の第2電極は、電源線162に接続されているので、固定電圧Vdd(15V)が供給されている。

【0107】

ここで、例えばデータ線電圧DATA(j)が9.4Vとすると、図4Bに示すように

ソース - バックゲート間電圧は $V_{sb} = -4\text{ V}$ 、ソース - ゲート間電圧は $V_{sg} = 5.6\text{ V}$ となる。ここで、図 3 に示すように $V_{sb} = -4\text{ V}$ の $V_{sg} - I_d$ 特性より、 $V_{sg} = 5.6\text{ V}$ に対応するドレイン電流 I_d は 100 pA となる。よって、ドレイン電流 I_d は許容電流以下であるので、書き込み時に電源線 162 の電圧降下を十分に抑制できる。これにより、電源線 162 の電圧降下の影響を受けずに、コンデンサ 174 に信号電圧に応じた電圧を保持させることができる。

【0108】

次に、時刻 t_2 において走査パルス $SCAN(k)$ がハイレベルからローレベルへと切り換わることにより、走査トランジスタ 171 がオフする。これにより、コンデンサ 174 は、時刻 t_2 の直前の電圧を保持する。つまり、コンデンサ 174 は、電源線 162 の電圧降下の影響を受けずに信号電圧に応じた電圧を保持する。

【0109】

つまり、時刻 $t_1 \sim t_2$ は信号電圧の書き込み期間である。この信号電圧の書き込み期間において、バックゲートパルス $BG(k)$ は継続してハイレベルであるので、最大階調に対応する信号電圧をコンデンサ 174 の第 1 電極に供給しても駆動トランジスタ 173 のドレイン電流 I_d が許容電流以下となる。よって、ドレイン電流 I_d を停止させた状態でコンデンサ 174 に信号電圧に応じた電圧を保持させるので、信号電圧の書き込み期間中に電源線 162 の電位が低下することに起因する輝度ムラを防止できる。具体的には、 k 行の発光画素 170 の書き込み期間中に、 k 行の発光画素 170 に対応して設けられた電源線 162 の電圧降下に起因する輝度ムラを防止できる。

【0110】

電源線 162 の電圧降下は、電源線 162 から発光画素 170 へ電流が流れることにより生じる。よって、上述のように、ドレイン電流 I_d を許容電流以下とすることにより電源線 162 から発光画素 170 へ流れる電流を実質的に停止することで、電源線 162 の電圧降下を防止する。

【0111】

また、有機 EL 表示装置 100 が有する複数の電源線 162 のそれぞれは、マトリクス状に配置された複数の発光画素 170 の各行に 1 対 1 に対応し、基幹電源線 190 から分岐して設けられている。

【0112】

ところで、発光素子 175 は駆動トランジスタ 173 のドレイン電流 I_d により発光するので、発光中の発光画素 170 に対応して設けられた電源線 162 (以下、発光行の電源線 162 と記載) には電圧降下が生じている。

【0113】

しかしながら、有機 EL 表示装置 100 では、書き込み中の発光画素 170 行に対応する電源線 162 (以下、書き込み行の電源線 162 と記載) と、発光行の電源線 162 とは、別々に設けられている。よって、書き込み行の電源線 162 の電圧は、均一となる。言い換えると、書き込み行の電源線 162 の電圧は、ばらつかない。

【0114】

よって、本実施の形態に係る有機 EL 表示装置 100 は、発光中の発光画素 170 に対応して設けられた電源線 162 の電圧降下に起因する輝度ムラを防止できる。

【0115】

なお、信号電圧は、階調が大きくなるにつれて低くなるので、最大階調以外に対応する信号電圧をコンデンサ 174 の第 1 電極に供給しても駆動トランジスタ 173 のドレイン電流 I_d が許容電流以下となることは明白である。

【0116】

次に、時刻 t_3 において、バックゲートパルス $BG(k)$ がハイレベルからローレベルへと切り換わることにより、駆動トランジスタ 173 のバックゲート電位は $V_b = 19\text{ V}$ から $V_b = 7\text{ V}$ へと低下する。よって、駆動トランジスタ 173 の閾値電圧が低下し、信号電圧に対応するコンデンサ 174 に保持された電圧に応じたドレイン電流 I_d が供給さ

れることにより、発光素子 175 の発光が開始される。例えば、信号電圧が 9.4 V の場合、コンデンサ 174 に保持された電圧は、信号電圧と固定電圧 V_{dd} (例えば、0 V) との差分である 5.4 V であり、図 3 に示すようにドレイン電流 I_d は $3 \mu A$ となり、発光素子 175 は最大階調に対応した輝度で発光する。

【0117】

その後、時刻 $t_3 \sim t_4$ において、バックゲートパルス $BG(k)$ は、継続してローレベルであるので、発光素子 175 は継続して発光する。つまり、時刻 $t_3 \sim t_4$ は、発光期間である。

【0118】

次に、時刻 t_5 において、時刻 t_1 と同様に、走査パルス $SCAN(k)$ がローレベルからハイレベルへと切り換わることにより、走査トランジスタ 171 がオンする。これにより、データ線 166 とコンデンサ 174 の第 1 電極とが導通することにより、コンデンサ 174 の第 1 電極にデータ線電圧 $DATA(j)$ が供給される。

【0119】

上述した時刻 $t_1 \sim t_5$ は、有機 EL 表示装置 100 の 1 フレーム期間に相当し、時刻 t_5 以降も時刻 $t_1 \sim t_5$ と同様の動作が繰り返し実行される。

【0120】

このように、有機 EL 表示装置 100 は、バックゲートパルス $BG(k)$ をハイレベルとして駆動トランジスタ 173 のドレイン電流を許容電流以下とした状態で、コンデンサ 174 の第 2 電極に電圧降下が発生していない固定電位 $V_{dd} = 1.5 V$ を設定し、さらに、信号電圧をコンデンサ 174 の第 1 電極に供給する。これにより、ドレイン電流を停止させた状態で、コンデンサ 174 の第 1 電極に信号電圧を供給するので、信号電圧の書き込み期間中にドレイン電流 I_d が流れることにより電源線 162 の電位が低下することを防止できる。その結果、時刻 $t_3 \sim t_4$ の発光期間において、発光画素 170 は所望の発光輝度で発光できる。なお、駆動トランジスタ 173 のドレイン電流が許容電流以下のとき、当該駆動トランジスタ 173 は実質的に非導通である。

【0121】

以上のように、本実施の形態に係る有機 EL 表示装置 100 は、発光素子 175 及び発光素子 175 への電流の供給を制御する駆動トランジスタ 173 を含む発光画素 170 をマトリクス状に複数配置した表示部 180 と、表示部 180 に含まれる複数の発光画素 170 を走査するための走査パルス $SCAN(1) \sim (n)$ を供給する複数の走査線 164 と、表示部 180 に含まれる複数の発光画素 170 に信号電圧を供給するための複数のデータ線 166 と、表示部 180 の外周に配置され、所定の固定電位 V_{dd} を表示部 180 に供給する基幹電源線 190 と、基幹電源線 190 に対して外部から入力される所定の固定電位 V_{dd} を供給する直流電源 150 と、複数の走査線 164 の各々に対応し、対応する走査線 164 と平行に基幹電源線 190 から分岐して設けられ、複数の駆動トランジスタ 173 のソース電極及びドレイン電極の一方に電氣的に接続される複数の電源線 162 であって、その各々が表示部 180 内において一本ずつ分離して設けられている複数の電源線 162 と、駆動トランジスタ 173 のソース電極及びドレイン電極の他方に電氣的に接続される電源線 161 と、を有する有機 EL 表示装置であって、複数の発光画素 170 の各々は、第 1 電極が駆動トランジスタ 173 のゲート電極に接続され第 2 電極が駆動トランジスタ 173 のソース電極に接続されたコンデンサ 174 と、一方の端子がデータ線 166 に接続され他方の端子がコンデンサ 174 の第 1 電極に接続され、データ線 166 とコンデンサ 174 の第 1 電極との導通及び非導通を切り換える走査トランジスタ 171 と、を備え、駆動トランジスタ 173 は、バックゲートパルス $BG(1) \sim BG(n)$ のハイレベル電圧 BGH が供給されることにより駆動トランジスタ 173 の導通及び非導通を制御するバックゲート電極を備え、有機 EL 表示装置 100 は、さらに、バックゲート電極に印加されるバックゲートパルス $BG(1) \sim BG(n)$ のハイレベル電圧 BGH を供給するバイアス配線 165 と、走査トランジスタ 171 の制御及びバックゲート電極へのバックゲートパルス $BG(1) \sim BG(n)$ のハイレベル電圧 BGH の供給制御を実行

する書き込み駆動回路 110 及びバイアス電圧制御回路 130 と、を備え、バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH は、駆動トランジスタ 173 の閾値電圧をゲート電極及びソース電極の間の電位差よりも大きくするための電位であり、書き込み駆動回路 110 及びバイアス電圧制御回路 130 は、バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH をバックゲート電極に印加することにより、駆動トランジスタ 173 の閾値電圧の絶対値をゲート電極及びソース電極の間の電位差よりも大きくして駆動トランジスタ 173 を非導通とし(時刻 t_0)、バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH を印加している期間(時刻 t_0 ~ t_3)内に走査トランジスタ 171 を導通させて(時刻 t_1 ~ t_2)、駆動トランジスタ 173 を非導通とした状態で信号電圧をコンデンサ 174 の第 1 電極に供給する。

【0122】

これにより、複数の電源線 162 の各々は、表示部 180 内において隣接する電源線 162 と分離されているので、信号電圧の書き込みの対象である所定の行の発光画素 170 に対応する電源線 162 の電位が、所定の行に隣接する発光動作中の発光画素 170 に対応する電源線 162 の電圧降下の影響を受けることを防止できる。

【0123】

その上で、本実施の形態では、バックゲート電極にバックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH を供給することで駆動トランジスタ 173 を非導通とし、駆動トランジスタ 173 を非導通とした状態で、信号電圧をコンデンサ 174 の第 1 電極に供給する。これにより、駆動電流 I_d を停止させた状態で信号電圧をコンデンサ 174 の第 1 電極に供給するので、信号電圧の供給期間中に駆動電流 I_d が発光素子 175 に流れることによる、電源線 162 の電圧降下の発生を防止できる。そのため、信号電圧の供給期間中にコンデンサ 174 の第 2 電極の電位の変動を防止でき、コンデンサ 174 に所望の電圧を保持させることができる。その結果、書き込み中の発光画素 170 に対応する電源線 162 の電圧降下に起因する輝度ムラを防止できる。

【0124】

ここで、本実施の形態では、バックゲート電極を、駆動トランジスタ 173 の導通及び非導通を切り替えるためのスイッチとして用いている。バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH は、駆動トランジスタ 173 の閾値電圧の絶対値を駆動トランジスタ 173 のゲート電極及びソース電極間の電位差よりも大きくするための電位である。バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH の供給制御により駆動トランジスタ 173 の導通及び非導通の切り替えを制御することで、バックゲート電極をスイッチ素子として用いることができるので、信号電圧の書き込み期間中に駆動電流 I_d を遮断するためのスイッチ素子を別途設ける必要がなくなる。

【0125】

このように、本実施の形態では、信号電圧の書き込み期間中に電源線 162 を表示部 180 内において隣接する行の発光画素に対応する電源線 162 と分離するとともに、駆動トランジスタ 173 のバックゲート電極を用いて駆動トランジスタ 173 にスイッチとしての機能を兼用させた。これにより、各発光画素 170 において、信号電圧の書き込み期間中に駆動電流 I_d を遮断するためのスイッチ素子を設ける必要がなくなるので、各発光画素 170 の構成を簡素化でき、有機 EL 表示装置 100 の製造コストを削減することができる。

【0126】

ここで、駆動トランジスタ 173 の閾値電圧の絶対値を駆動トランジスタ 173 のソース - ゲート間の電位差よりも大きくするためのバックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH とは、各発光画素 170 に含まれる発光素子 175 を最大階調で発光させるために必要な所定の信号電圧が駆動トランジスタ 173 のゲート電極に印加されたときに、駆動トランジスタ 173 のソース - ゲート間電圧 V_{sg} よりも駆動トランジスタ 173 の閾値電圧の絶対値が大きくなるように設定された電位である。つまり、バックゲートパルス BG(1) ~ BG(n) のハイレベル電圧 BGH は、所定のバイアス電

圧である。

【0127】

この場合、駆動トランジスタ173のバックゲート電極にバックゲートパルスBG(1)~BG(n)のハイレベル電圧BGHを設定することによって、全ての表示階調において、駆動トランジスタ173の閾値電圧の絶対値を駆動トランジスタ173のソース-ゲート間電圧Vsgよりも大きくすることができる。その結果、信号電圧の書き込みを行う際に、駆動トランジスタ173を確実に非導通として、ドレイン電流Idを停止させることができる。

【0128】

また、有機EL表示装置100は、図4の時刻t1~t2において、コンデンサ174の第1電極に信号電圧を供給した後、時刻t2において走査トランジスタ171を非導通とする。そして時刻t3において、バックゲートパルスBG(k)のハイレベル電圧(BGH=19V)よりも低いバックゲートパルスBG(k)のローレベル電圧(BGL=7V)をバックゲート電極に供給して駆動トランジスタ173の閾値電圧をゲート-ソース間電圧よりも小さくすることで駆動トランジスタ173を導通状態とし、コンデンサ174に保持されている電圧に対応するドレイン電流Idを発光素子175に流して発光素子175を発光させる。

【0129】

つまり、本実施の形態のように駆動トランジスタ173がP型トランジスタの場合、コンデンサ174の第1電極に信号電圧を供給した後、所定のバイアス電圧であるバックゲートパルスBG(k)のハイレベル電圧よりも低い電圧の逆バイアス電圧であるバックゲートパルスBG(k)のローレベル電圧を駆動トランジスタ173のバックゲート電極に供給する。その結果、駆動トランジスタ173を非導通状態から導通状態へと遷移させて、コンデンサ174に保持されている電圧に対応するドレイン電流Idを流して発光素子175の発光を開始する。

【0130】

なお、本実施の形態では、バックゲートパルスBG(k)がハイレベル状態となっている期間(時刻t0~t3)内に、走査パルスSCAN(k)がハイレベルとなる(時刻t1~t2)が、バックゲートパルスBG(k)がハイレベル状態となる期間と、走査パルスSCAN(k)がハイレベル状態となる期間とが同じでもよい。言い換えると、駆動トランジスタ173のバックゲート電極にバックゲートパルスBG(k)のハイレベル電圧を供給している期間と、コンデンサ174の第1電極に信号電圧を供給している期間とを同じとしてもよい。

【0131】

(実施の形態1の変形例)

本変形例に係る有機EL表示装置は、実施の形態1に係る有機EL表示装置100とほぼ同じであるが、走査線164とバイアス線とを共通の制御線とした点が異なる。

【0132】

以下、実施の形態1の変形例について、実施に形態1と異なる点を中心に図面を用いて具体的に説明する。

【0133】

図6は、本変形例に係る有機EL表示装置の構成を示すブロック図であり、図7は、本変形例に係る有機EL表示装置が有する発光画素の詳細な回路構成を示す回路図である。

【0134】

図6に示すように、本変形例に係る有機EL表示装置200は、図1に示した実施の形態1に係る有機EL表示装置100と比較してバイアス電圧制御回路130およびバイアス配線165を備えず、発光画素170に代わり発光画素270を備える。また、有機EL表示装置200は、表示パネル160に代わり、複数の発光画素270が配置された表示部280を含む表示パネル260を備える。

【0135】

図7に示すように、発光画素270は、発光画素170と比較して、駆動トランジスタ173のバックゲート電極が走査線164に接続されている。つまり、本変形例に係る有機EL表示装置200は、実施の形態1に係る表示装置100と比較して、バイアス配線165がないので配線数を削減でき、回路構成を簡素化できる。

【0136】

図8は、実施の形態1の変形例に係る有機EL表示装置200の動作を示すタイミングチャートである。具体的には、図6に示したk行、j列の発光画素270の動作を中心に示している。

【0137】

まず、時刻t21において、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、走査トランジスタ171がオフする。

【0138】

ここで、走査パルスSCAN(k)のローレベル電圧VGLは7V、ハイレベル電圧VGHは19Vである。よって、走査パルスSCAN(k)がローレベルからハイレベルへと切り換わることにより、駆動トランジスタ173のバックゲート電位は $V_b = 7V$ から $V_b = 19V$ へと上昇する。つまり、駆動トランジスタ173の閾値電圧は、最大階調に対応する信号電圧が発光画素270に書き込まれても、駆動トランジスタ173のドレイン電流が許容電流以下となるような値となる。言い換えると、走査パルスSCAN(k)のハイレベル電圧VGHは、最大階調に対応する信号電圧が発光画素270に書き込まれた場合にコンデンサ174に保持される電圧よりも、駆動トランジスタ173の閾値電圧が大きくなるような電圧である。

【0139】

つまり、本変形例に係る有機EL表示装置200は、実施の形態1に係る有機EL表示装置100のように、駆動トランジスタ173のバックゲートの電位を所定のバイアス電位にするためのバイアス配線165を設けず、走査線164に供給される走査パルスSCAN(k)のハイレベル電圧VGHを所定のバイアス電位として利用している。

【0140】

次に、時刻t22において、走査パルスSCAN(k)がハイレベルからローレベルへと切り換わることにより、走査トランジスタ171がオフする。

【0141】

つまり、時刻t21～t22は信号電圧の書き込み期間である。この信号電圧の書き込み期間において、駆動トランジスタ173のバックゲートに供給される電圧は継続して走査パルスSCAN(k)のハイレベル電圧VGHであるので、最大階調に対応する信号電圧をコンデンサ174の第1電極に供給しても駆動トランジスタ173のドレイン電流Idが許容電流以下となる。よって、本変形例に係る有機EL表示装置200は、実施の形態1に係る有機EL表示装置100と同様に、信号電圧の書き込み期間中にコンデンサ174の第2電極の電位が変動することを防止できる。

【0142】

ところで、時刻t22において、走査パルスSCAN(k)のローレベル電圧(VGL = 7V)が供給された場合の、駆動トランジスタ173のソース-バックゲート間電圧Vsbは7Vとなる。実施の形態1において述べたように、発光素子175が最大階調で発光している場合の駆動トランジスタ173のソース電位は6Vであるので、発光素子175が最大階調で発光している場合の駆動トランジスタ173のソース-バックゲート間電圧Vsbは14Vとなる。よって、図3に示したVsg-Id特性より、駆動トランジスタ173に要求される条件である(条件i)最大階調での発光時に、最大階調に対応したドレイン電流を発光素子175に供給する、を満たすことができる。

【0143】

つまり、本変形例に係る有機EL表示装置200は、走査線164に供給される走査パルスSCAN(k)のローレベル電圧VGLを、最大階調に対応したドレイン電流Idを流すバックゲート-ソース間電圧を得るためのバックゲート電位として利用している。

【 0 1 4 4 】

次に、時刻 t_{23} において、時刻 t_{21} と同様に、走査パルス $SCAN(k)$ がローレベルからハイレベルへと切り換わることにより、走査トランジスタ 171 オンする。また、駆動トランジスタ 173 のバックゲート電位は $V_b = 7V$ から $V_b = 19V$ へと上昇する。

【 0 1 4 5 】

上述した時刻 $t_{21} \sim t_{23}$ は、有機 EL 表示装置 100 の 1 フレーム期間に相当し、時刻 t_{23} 以降も時刻 $t_{21} \sim t_{23}$ と同様の動作が繰り返し実行される。

【 0 1 4 6 】

以上のように、本変形例に係る有機 EL 表示装置 200 は、実施の形態 1 に係る有機 EL 表示装置 100 と比較して、走査線 164 とバイアス配線 165 とを共通の制御線とした。つまり、走査線 164 は、実施の形態 1 と比較してさらに、駆動トランジスタ 173 のバックゲートに接続されている。これにより、駆動トランジスタ 173 のバックゲートに所定のバイアス電位 ($V_{GH} = 19V$) を供給している期間と、コンデンサ 174 の第 1 電極に信号電圧を供給している期間とを同じとする。

【 0 1 4 7 】

(実施の形態 2)

本実施の形態に係る有機 EL 表示装置は、実施の形態 1 に係る有機 EL 表示装置 100 とほぼ同じであるが、複数の電源線 162 の各々に対応して設けられ、複数の電源線 162 の電位を所定の固定電位に固定するための複数の電位固定部を備え、複数の電源線 162 の各々は、基幹電源線 190 から電位固定部を介して分岐している点が異なる。

【 0 1 4 8 】

以下、本実施の形態について、実施の形態 1 と異なる点を中心に図面を用いて説明する。

【 0 1 4 9 】

図 9 は、実施の形態 2 に係る有機 EL 表示装置の構成を示すブロック図である。

【 0 1 5 0 】

同図に示す有機 EL 表示装置 400 は、実施の形態 1 に係る有機 EL 表示装置 100 と比較して、表示パネル 160 に代わり表示パネル 460 を備える。

【 0 1 5 1 】

表示パネル 460 は、表示パネル 160 と比較して、さらに、複数の電源線 162 の各々に対応して設けられた複数のボルテージフォロワ回路 V_F を有する。具体的には、複数の電源線 162 の各々は、基幹電源線 190 から複数のボルテージフォロワ回路 V_F を介して分岐している。

【 0 1 5 2 】

このボルテージフォロワ回路 V_F は、本発明の電位固定部の一例であって、対応する電源線 162 の電位を所定の固定電位 V_{dd} に固定する。具体的には、ボルテージフォロワ回路 V_F は、非反転入力端子、反転入力端子及び出力端子を有するオペアンプで構成される。このオペアンプは、非反転入力端子が基幹電源線 190 に接続され、出力端子が対応する電源線 162 に接続され、出力端子がさらに反転入力端子に接続されている。

【 0 1 5 3 】

よって、ボルテージフォロワ回路 V_F は、増幅度が 1 で、入力インピーダンスが非常に低く、出力インピーダンスが非常に高い増幅回路である。したがって、オペアンプの非反転入力端子に接続された基幹電源線 190 の電位と、オペアンプの出力端子に接続された電源線 162 の電位とを同じとし、かつ、電源線 162 の電位を基幹電源線 190 の電位である所定の固定電位 V_{dd} に固定するように動作する。言い換えると、電源線 162 の電位が変動しても、基幹電源線 190 には、電源線 162 の電位の変動が伝わらない。したがって、一の電源線 162 の電位が変動しても、基幹電源線 190 の電位は所定の固定電位 V_{dd} となり、他の電源線 162 の電位は所定の固定電位 V_{dd} に保たれる。

【 0 1 5 4 】

以下、ボルテージフォロワ回路VFを有さない構成と、ボルテージフォロワ回路VFを有する本実施の形態に係る有機EL表示装置400とを比較して、本実施の形態に係る有機EL表示装置400の効果について説明する。

【0155】

図10Aは、ボルテージフォロワ回路VFを有さない表示パネル内の電圧及び電流を模式的に示す図である。図10Bは、ボルテージフォロワ回路VFを有する表示パネル内の電圧及び電流を模式的に示す図である。つまり、本実施の形態に係る有機EL表示装置400が有する表示パネル460内の電圧及び電流を模式的に示す図である。

【0156】

まず、図10Aに示すようにボルテージフォロワ回路VFを有さない表示パネル内の電圧及び電流について説明する。このような表示パネルとしては、例えば実施の形態1に係る有機EL表示装置100の表示パネル160が挙げられる。

【0157】

実施の形態1に係る有機EL表示装置100の表示パネルでは、上述したように信号電圧の書き込み中の発光画素170に流れる駆動トランジスタ173のドレイン電流Idは許容電流以下となる。つまり、書き込み中の発光画素170では実質的にドレイン電流Idは停止している。

【0158】

これにより、信号電圧の書き込み中の発光画素行に対応して設けられた電源線162には、電圧降下が生じない。

【0159】

一方、発光中の発光画素170では発光輝度に応じた電流が流れる。よって、発光中の発光画素行に対応する電源線162では発光輝度に応じた電流により電圧降下が生じる。

【0160】

このように生じた、発光中の発光画素行に対応して設けられた電源線162の電圧降下は、基幹電源線190の電位に影響を与える。具体的には、基幹電源線190の電位は、いずれの電源線162よりも直流電源150に近い位置では、直流電源150から供給される固定電位Vdd(15V)と等しくなるが、電源線162が分岐するにつれて電圧降下が生じる。その結果、信号電圧の書き込み中の発光画素行に対応する電源線162と基幹電源線190との分岐点の電位は、例えば14.6Vとなり、直流電源150から供給される固定電位Vdd(15V)とは異なる。

【0161】

言い換えると、複数の電源線162の各々が基幹電源線190から直接分岐している場合、発光動作を行っている発光画素行に配置されている各発光画素170でドレイン電流が流れ、電源線162に電圧降下が生じることによりこの発光画素行に対応する電源線162と基幹電源線190との分岐点に電圧降下が発生する。そのため、電圧降下の影響を受けて、信号電圧の書き込みを行う所定の発光画素行に対応する電源線162と基幹電源線190と分岐点の電位が変動してしまう場合がある。その結果、信号電圧の書き込みを行う所定の発光画素行に対応する電源線162の電位は、所定の行に配置されている各発光画素170間では均一になっているが、電源線162の電位そのものが直流電源150の固定電位Vdd(15V)よりも低い電圧値に変動する。

【0162】

これに対し、図10Bに示すように、ボルテージフォロワ回路VFを有する実施の形態2に係る有機EL表示装置400の表示パネル460では、発光中の発光画素行に対応する電源線162の電圧降下は、ボルテージフォロワ回路VFにより基幹電源線190の電位に影響をしない。よって、基幹電源線190の電位は、基幹電源線190のいずれの位置においても直流電源150から供給される固定電位Vddとなる。その結果、信号電圧の書き込み中の発光画素行に対応する電源線162と基幹電源線190との分岐点の電位は、固定電位Vdd(15V)となる。

【0163】

言い換えると、ボルテージフォロワ回路V Fが複数の電源線1 6 2の各々の電位を所定の固定電位V d dに保持するので、信号電圧の書き込みを行う所定の発光画素行における電源線1 6 2に対する、基幹電源線1 9 0を介して発光動作を行っている行における電源線1 6 2からの電圧降下の影響を防止できる。

【0 1 6 4】

よって、表示部1 8 0に含まれる各発光画素1 7 0を所望の輝度で発光させることができる。

【0 1 6 5】

以上のように、本実施の形態に係る有機E L表示装置4 0 0は、実施の形態1に係る有機E L表示装置1 0 0と比較してさらに、複数の電源線1 6 2の各々に対応して設けられ、複数の電源線1 6 2の電位を所定の固定電位V d dに固定するための複数のボルテージフォロワ回路V Fを備え、複数の電源線1 6 2の各々は、基幹電源線1 9 0からボルテージフォロワ回路V Fを介して分岐している。

【0 1 6 6】

これにより、本実施の形態に係る有機E L表示装置4 0 0は、書き込み中の発光画素行に対応する電源線1 6 2の電圧を固定電位V d dに固定できるので、表示部1 8 0に含まれる各発光画素1 7 0を所望の輝度で発光させることができる。

【0 1 6 7】

また、例えば、特開2 0 0 9 - 2 7 1 3 2 0号公報に記載の構成においては、信号電圧の書き込みを行う際に、電源線に固定電位を与える手段として専用のドライバを用いているが、その場合、複数の電源線を走査して複数の電源線に所定の固定電位を供給する期間と、発光画素に駆動電流を供給する期間とを切り替える必要がある。そのため、専用ドライバにはシフトレジスタ等の複雑な回路が必要となりコスト高を招く。

【0 1 6 8】

これに対し、本実施の形態に係る有機E L表示装置4 0 0は、電源線1 6 2に固定電位V d dを与える手段をボルテージフォロワ回路V Fのみにより構成する。これにより、ボルテージフォロワ回路V Fの出力を所定の固定電位V d dの1値のみとすることができるので、ボルテージフォロワ回路V Fが電源線1 6 2を走査する、又は、電源線1 6 2の電圧の切り替えを行う必要がなくなる。そのため、複数の電源線1 6 2の電位を所定の固定電位V d dに保持するための専用ドライバを設ける場合に比べて、簡易な構成で電源線1 6 2の電位を所定の固定電位V d dに保持できる。その結果、製造コストを低減することができる。

【0 1 6 9】

以上、本発明の実施の形態及び変形例に基づいて説明したが、本発明は、これら実施の形態及び変形例に限定されるものではない。本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態及び変形例に施したもののや、異なる実施の形態及び変形例における構成要素を組み合わせる構築される形態も、本発明の範囲内に含まれる。

【0 1 7 0】

例えば、上記説明では、走査トランジスタをゲート電極に印加されているパルスがハイレベルのときに導通するN型トランジスタとし、駆動トランジスタをゲート電極に印加されているパルスがローレベルのときに導通するP型トランジスタとしたが、これらを逆の極性のトランジスタで構成し、走査線1 6 4及びバイアス配線1 6 5の極性を反転させて、例えば、図1 1に示すような回路構成としてもよい。

【0 1 7 1】

また、駆動トランジスタの極性は、走査トランジスタの極性と同一でもよい。

【0 1 7 2】

また、駆動トランジスタ及び走査トランジスタは、T F Tであるとしたが、例えば接合型の電界効果トランジスタであってもよい。また、これらのトランジスタは、ベース、コレクタ及びエミッタを有するバイポーラトランジスタであってもよい。

【0 1 7 3】

また、上記各実施の形態では、電源線 161 をグランド線としたが、電源線 161 が直流電源 150 に接続され、0 V 以外の電位（例えば、1 V）が供給されてもよい。

【0174】

また、電源線 162 の電位を固定するための電位固定部の構成は、上記のボルテージフォロワ回路 VF に限らず、アイソレーションアンプでもよい。

【0175】

また、有機 EL 表示装置 400 は、1つの電源線 162 に対応して2つのボルテージフォロワ回路 VF を有したが、1つの電源線 162 に対応して1つのボルテージフォロワ回路 VF を有してもよい。

【0176】

また、例えば、本発明に係る有機 EL 表示装置は、図 12 に記載されたような薄型フラット TV に内蔵される。本発明に係る有機 EL 表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラット TV が実現される。

【産業上の利用可能性】

【0177】

本発明は、とりわけアクティブ型の有機 EL フラットパネルディスプレイに有用である。

【符号の説明】

【0178】

100、200、400	有機 EL 表示装置
110	書き込み駆動回路
120	データ線駆動回路
130	バイアス電圧制御回路
150	直流電源
160、260、460	表示パネル
161、162	電源線
164	走査線
165	バイアス配線
166	データ線
170、270	発光画素
171	走査トランジスタ
173	駆動トランジスタ
174	コンデンサ
175	発光素子
180、280	表示部
190	基幹電源線
VF	ボルテージフォロワ回路

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、

前記複数の走査線の各々に対応し、対応する走査線と平行に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第1電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第1電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第2電源線と、
を有する有機EL表示装置であって、

前記複数の画素部の各々は、

第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備え、

前記有機EL表示装置は、さらに、

前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線と、前記スイッチング素子の制御及び前記バックゲート電極への前記所定のバイアス電圧の供給制御を実行する駆動回路と、を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記駆動回路は、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記所定のバイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する

有機EL表示装置。

【請求項2】

前記有機EL表示装置は、さらに、

前記複数の第1電源線の各々に対応して設けられ、前記第1電源線の電位を前記所定の固定電位に固定するための複数の電位固定部を備え、

前記複数の第1電源線の各々は、前記基幹電源線から前記電位固定部を介して分岐している、

請求項1に記載の有機EL表示装置。

【請求項3】

前記電位固定部は、ボルテージフォロワ回路により構成される、

請求項2に記載の有機EL表示装置。

【請求項4】

前記駆動素子の閾値電圧の絶対値を前記駆動素子のゲート電極及びソース電極間の電位差よりも大きくするための前記所定のバイアス電圧とは、

各画素部に含まれる前記発光素子を最大階調で発光させるために必要な所定の信号電圧が前記駆動素子のゲート電極に印加されたときに、前記駆動素子のゲート電極及びソース電極間の電位差よりも前記閾値電圧の絶対値が大きくなるように設定された電位である、

請求項1乃至請求項3のいずれか1項に記載の有機EL表示装置。

【請求項5】

前記バックゲート電極に前記所定のバイアス電圧を供給している期間と、前記コンデンサの第1電極に前記信号電圧を供給する期間とを同じとする、

請求項1乃至請求項4のいずれか1項に記載の有機EL表示装置。

【請求項6】

前記スイッチング素子と前記駆動素子とを互いに逆の極性のトランジスタで構成し、

前記走査線と前記所定のバイアス線とを共通の制御線とする、
請求項 5 に記載の有機 E L 表示装置。

【請求項 7】

前記駆動素子は P 型トランジスタである、
請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 8】

前記駆動回路は、
前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも低い電位を前記バックゲート電極に供給して、前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 7 に記載の有機 E L 表示装置。

【請求項 9】

前記駆動素子は N 型トランジスタである、
請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 10】

前記駆動回路は、
前記コンデンサの第 1 電極に前記信号電圧を供給した後、前記スイッチング素子を非導通とし、

前記所定のバイアス電圧よりも高い電位を前記バックゲート電極に供給して前記駆動素子の閾値電圧を前記ゲート電極及び前記ソース電極の間の電位差よりも小さくすることで前記駆動素子を導通状態とし、

前記コンデンサに保持されている電圧に対応する駆動電流を前記発光素子に流して前記発光素子を発光させる、

請求項 9 に記載の有機 E L 表示装置。

【請求項 11】

発光素子及び前記発光素子への電流の供給を制御する駆動素子を含む画素部をマトリクス状に複数配置した表示部と、

前記表示部に含まれる複数の画素部を走査するための信号を供給する複数の走査線と、
前記表示部に含まれる複数の画素部に信号電圧を供給するための複数のデータ線と、
前記表示部の外周に配置され、所定の固定電位を前記表示部に供給する基幹電源線と、
前記基幹電源線に対して外部から入力される前記所定の固定電位を供給する電源部と、
前記複数の走査線の各々に対応し、対応する前記走査線と平行な方向に前記基幹電源線から分岐して設けられ、複数の前記駆動素子のソース電極に電氣的に接続される複数の第 1 電源線であって、その各々が前記表示部内において一本ずつ分離して設けられている複数の第 1 電源線と、

前記駆動素子のドレイン電極に電氣的に接続される第 2 電源線と、
を有する有機 E L 表示装置の制御方法であって、

前記複数の画素部の各々は、

第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極に接続されたコンデンサと、一方の端子が前記データ線に接続され他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換えるスイッチング素子と、を備え、

前記駆動素子は、所定のバイアス電圧が供給されることにより前記駆動素子を非導通とするバックゲート電極を備える有機 E L 表示装置の制御方法であって、

前記有機 E L 表示装置は、さらに、前記バックゲート電極に印加される前記所定のバイアス電圧を供給するバイアス線を備え、

前記所定のバイアス電圧は、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくするための電圧であり、

前記バイアス電圧を前記バックゲート電極に印加することにより、前記駆動素子の閾値電圧の絶対値を前記ゲート電極及び前記ソース電極の間の電位差よりも大きくして前記駆動素子を非導通とし、

前記バイアス電圧を印加している期間内に前記スイッチング素子を導通させて、前記駆動素子を非導通とした状態で前記信号電圧を前記コンデンサの第1電極に供給する、

有機EL表示装置の制御方法。

【手続補正3】

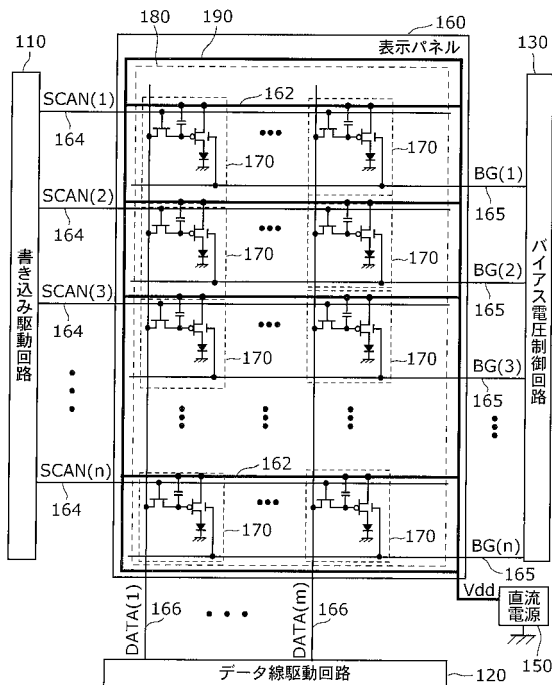
【補正対象書類名】図面

【補正対象項目名】全図

【補正方法】変更

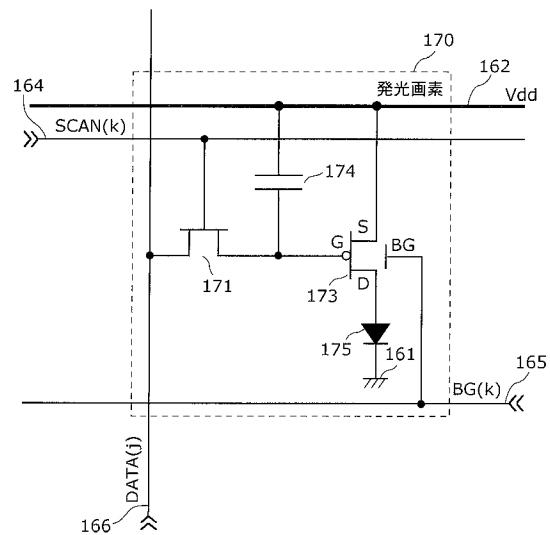
【補正の内容】

【図1】

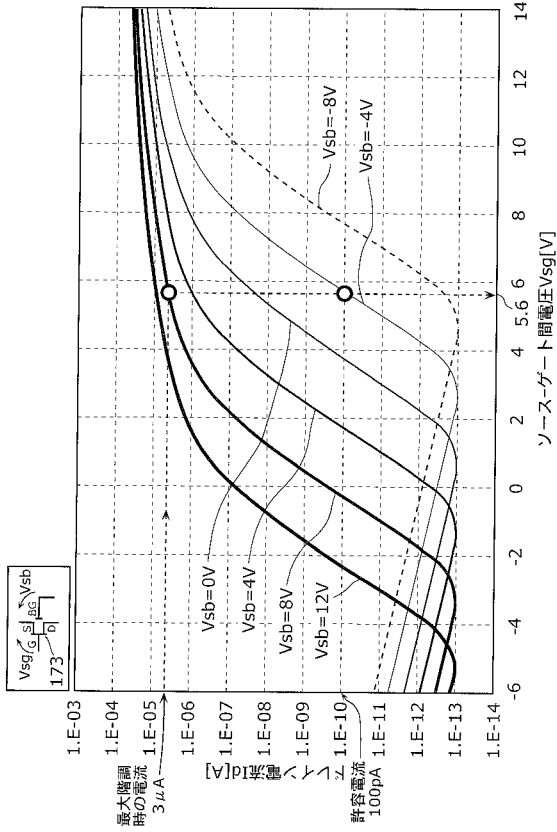


100

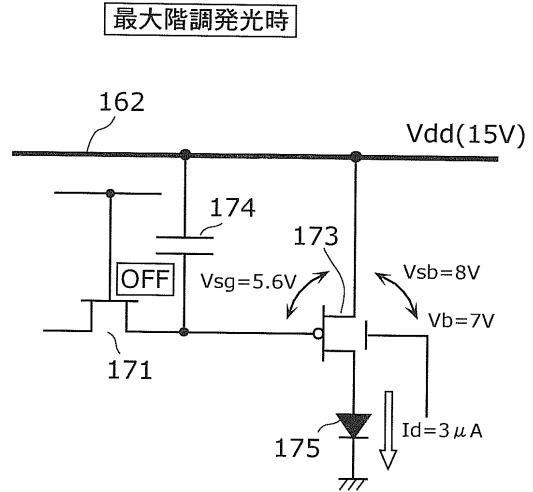
【図2】



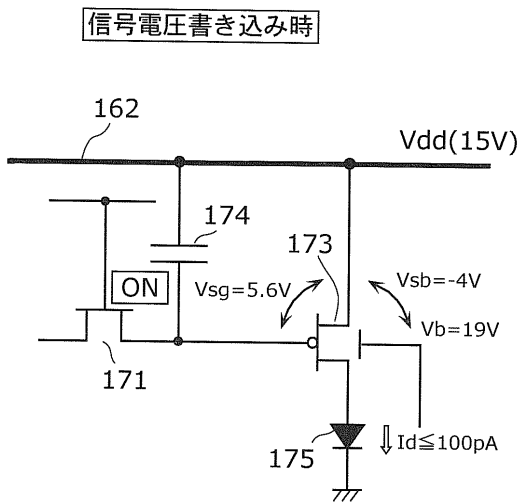
【 図 3 】



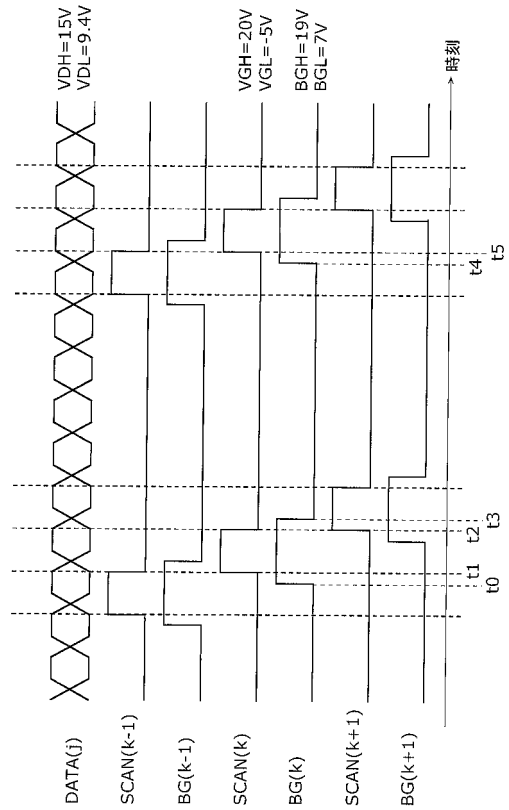
【 図 4 A 】



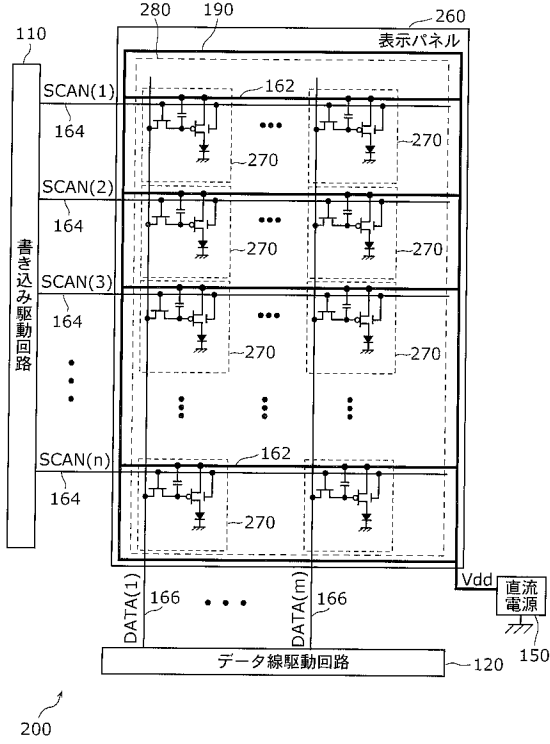
【 図 4 B 】



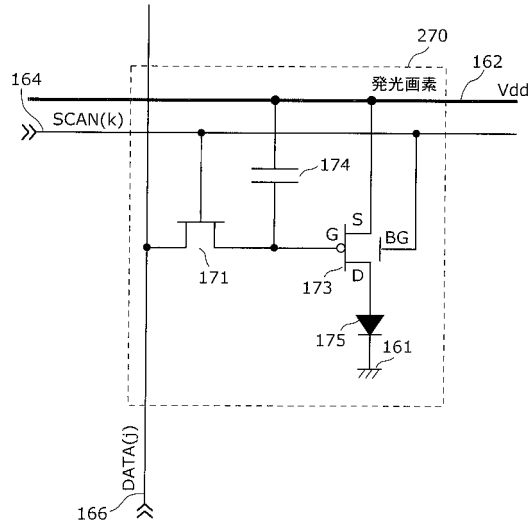
【 図 5 】



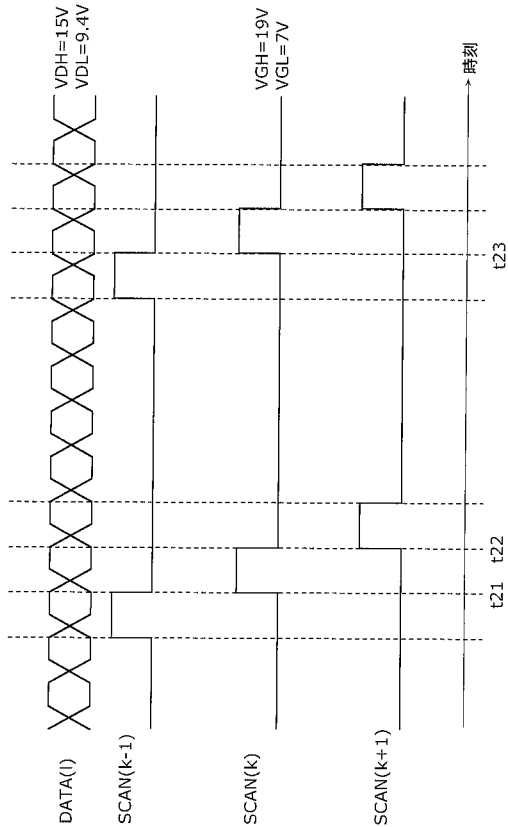
【図6】



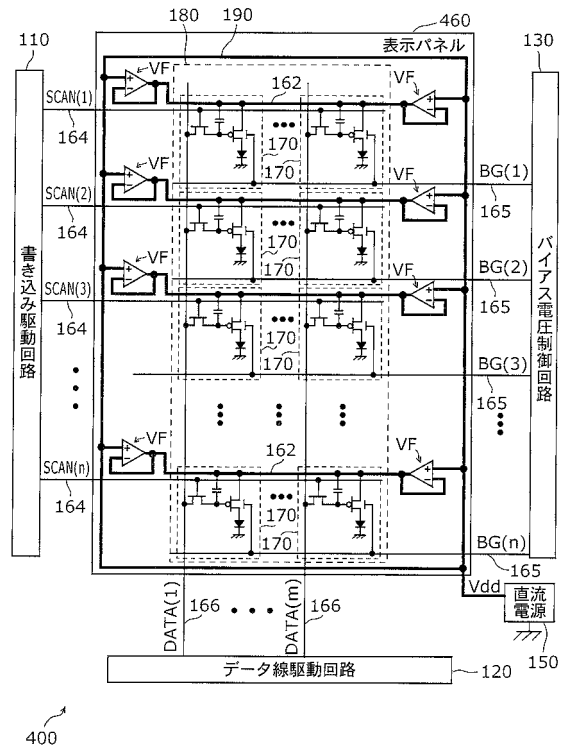
【図7】



【図8】



【図9】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2010/002464
A. CLASSIFICATION OF SUBJECT MATTER G09G3/30(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G3/30, G09F9/30, G09G3/20, H01L27/32, H01L51/50 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010 Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-060816 A (Canon Inc.), 18 March 2010 (18.03.2010), entire text; all drawings (Family: none)	1-11
A	WO 2009/041061 A1 (Panasonic Corp.), 02 April 2009 (02.04.2009), entire text; all drawings (Family: none)	1-11
A	JP 2009-251205 A (Sony Corp.), 29 October 2009 (29.10.2009), entire text; all drawings (Family: none)	1-11
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 10 June, 2010 (10.06.10)		Date of mailing of the international search report 22 June, 2010 (22.06.10)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/002464

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-195028 A (Rohm Co., Ltd.), 19 July 2001 (19.07.2001), entire text; all drawings & US 2001/0007447 A1	1-11
A	JP 2009-063607 A (Seiko Epson Corp.), 26 March 2009 (26.03.2009), entire text; all drawings (Family: none)	1-11
A	JP 2007-156443 A (Toppoly Optoelectronics Corp.), 21 June 2007 (21.06.2007), entire text; all drawings & US 2007/0126728 A1 & CN 1979617 A	1-11

国際調査報告		国際出願番号 PCT/JP2010/002464									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/30(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/30, G09F9/30, G09G3/20, H01L27/32, H01L51/50											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2010年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2010年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2010年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2010年	日本国実用新案登録公報	1996-2010年	日本国登録実用新案公報	1994-2010年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2010年										
日本国実用新案登録公報	1996-2010年										
日本国登録実用新案公報	1994-2010年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2010-060816 A (キヤノン株式会社) 2010.03.18, 全文全図 (ファミリーなし)	1-11									
A	WO 2009/041061 A1 (パナソニック株式会社) 2009.04.02, 全文全図 (ファミリーなし)	1-11									
A	JP 2009-251205 A (ソニー株式会社) 2009.10.29, 全文全図 (ファミリーなし)	1-11									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 10.06.2010		国際調査報告の発送日 22.06.2010									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 奈良田 新一	2G 3805								
		電話番号 03-3581-1101 内線 3226									

国際調査報告		国際出願番号 PCT/J P 2 0 1 0 / 0 0 2 4 6 4
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2001-195028 A (ローム株式会社) 2001.07.19, 全文全図 & US 2001/0007447 A1	1-11
A	JP 2009-063607 A (セイコーエプソン株式会社) 2009.03.26, 全文全図 (ファミリーなし)	1-11
A	JP 2007-156443 A (統實光電股▲ふん▼有限公司) 2007.06.21, 全文全図 & US 2007/0126728 A1 & CN 1979617 A	1-11

フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 27/32 (2006.01)	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 2 2 Q
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 2 1 M
	H 0 5 B 33/14	A
	H 0 5 B 33/08	
	G 0 9 F 9/30	3 3 8
	G 0 9 F 9/30	3 6 5 Z
	G 0 9 F 9/30	3 3 0 Z

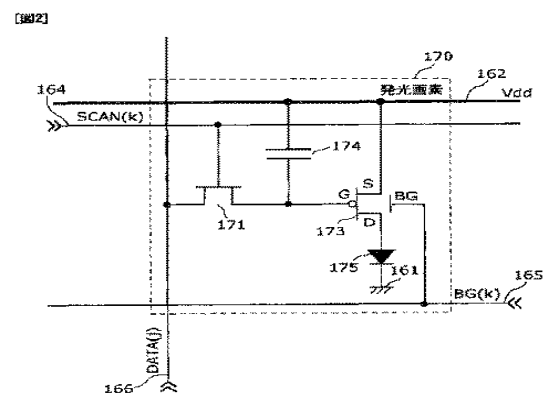
Fターム(参考) 5C094 AA04 AA44 AA45 BA03 BA27 EA10
 5C380 AA01 AB06 AB46 AC07 BA01 BA19 BA29 BA30 BB02 CA12
 CB01 CB17 CB26 CB31 CC02 CC26 CC27 CC33 CC39 CC52
 CC62 CC63 CD012 CE03 CF27 DA02 DA06

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有机EL显示装置及其控制方法		
公开(公告)号	JPWO2011125105A1	公开(公告)日	2013-07-08
申请号	JP2010540968	申请日	2010-04-05
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	戎野浩平 小野晋也		
发明人	戎野 浩平 小野 晋也		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/08 G09F9/30 H01L27/32		
CPC分类号	G09G3/3233 G09G2300/043 G09G2320/0214 G09G2320/0219 G09G2370/20		
FI分类号	G09G3/30.J G09G3/20.611.J G09G3/20.611.A G09G3/20.642.A G09G3/20.612.E G09G3/20.622.D G09G3/20.622.Q G09G3/20.624.B G09G3/20.621.M H05B33/14.A H05B33/08 G09F9/30.338 G09F9/30.365.Z G09F9/30.330.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/CC45 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD26 5C080/DD27 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK43 5C094/AA04 5C094/AA44 5C094/AA45 5C094/BA03 5C094/BA27 5C094/EA10 5C380/AA01 5C380/AB06 5C380/AB46 5C380/AC07 5C380/BA01 5C380/BA19 5C380/BA29 5C380/BA30 5C380/BB02 5C380/CA12 5C380/CB01 5C380/CB17 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CE03 5C380/CF27 5C380/DA02 5C380/DA06		
代理人(译)	新居 广守		
其他公开文献	JP5562251B2		
外部链接	Espacenet		

摘要(译)

有机电致发光显示装置包括显示器，该显示器包括布置成矩阵的像素。每个像素包括驱动器，在驱动器的栅极和源极之间的电容器，开关以及连接到驱动器的漏极的发光元件。扫描线提供用于扫描像素的扫描信号。数据线向像素提供信号电压。电源线电连接到驱动器的源极和漏极。驱动器包括被提供预定偏置电压的背栅电极。驱动电路向背栅电极提供预定的偏置电压，使得驱动器的阈值电压的绝对值大于驱动器的栅极-源极电压，以使驱动器处于非导通状态。



170 LIGHT EMITTING PIXEL