

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4209832号  
(P4209832)

(45) 発行日 平成21年1月14日(2009.1.14)

(24) 登録日 平成20年10月31日(2008.10.31)

(51) Int.Cl.

F 1

G09G	3/30	(2006.01)	G09G	3/30	J
G09G	3/20	(2006.01)	G09G	3/20	6 1 1 F
G09G	3/22	(2006.01)	G09G	3/20	6 1 1 J
G09G	3/28	(2006.01)	G09G	3/20	6 2 1 A
H01L	51/50	(2006.01)	G09G	3/20	6 2 1 J

請求項の数 14 (全 25 頁) 最終頁に続く

(21) 出願番号	特願2004-330894 (P2004-330894)
(22) 出願日	平成16年11月15日 (2004.11.15)
(65) 公開番号	特開2005-148750 (P2005-148750A)
(43) 公開日	平成17年6月9日 (2005.6.9)
審査請求日	平成16年11月18日 (2004.11.18)
(31) 優先権主張番号	2003-080739
(32) 優先日	平成15年11月14日 (2003.11.14)
(33) 優先権主張国	韓国 (KR)

(73) 特許権者	590002817 三星エスディアイ株式会社 大韓民国京畿道水原市靈通区▲しん▼洞5 75番地
(74) 代理人	100095957 弁理士 龟谷 美明
(74) 代理人	100096389 弁理士 金本 哲男
(72) 発明者	郭 源奎 大韓民国京畿道城南市盆唐区九美洞88番 地 カチ住公アパート207-903

審査官 福村 拓

最終頁に続く

(54) 【発明の名称】表示装置のピクセル回路、表示装置、及びその駆動方法

## (57) 【特許請求の範囲】

## 【請求項 1】

赤色電界発光素子と、  
緑色電界発光素子と、  
青色電界発光素子と、  
データ信号を伝達する1つのスイッチングトランジスタと、  
一端が電源ラインに接続され、他端が前記赤色電界発光素子、前記緑色電界発光素子、  
及び前記青色電界発光素子に共通接続され、制御端が前記スイッチングトランジスタに接  
続され、前記データ信号によってオン／オフ制御される駆動トランジスタと、  
前記データ信号を貯蔵する貯蔵素子と、

前記駆動トランジスタと、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青  
色電界発光素子との間に2つずつ配置され、2つの発光制御信号によりオン／オフ制御さ  
れる6つのトランジスタと、  
を具備し、

前記6つのトランジスタは、前記2つの発光制御信号が選択的に供給されることにより  
、オン／オフ制御されて、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青  
色電界発光素子を順に発光させることを特徴とする、表示装置のピクセル回路。

## 【請求項 2】

前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子は、一つの  
フレームを構成する複数のサブフレームそれぞれにおいて、順に駆動されることを特徴と

する，請求項 1 に記載の表示装置のピクセル回路。

**【請求項 3】**

前記複数のサブフレームのうちいずれかのサブフレームでは，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子のうちの少なくとも二つが駆動されることを特徴とする，請求項 2 に記載の表示装置のピクセル回路。

**【請求項 4】**

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各発光時間を調節して，全体のホワイトバランスを調節することを特徴とする，請求項 1 ~ 3 のいずれかに記載の表示装置のピクセル回路。

**【請求項 5】**

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各第 1 電極は，前記駆動トランジスタに共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の第 2 電極は，接地されることを特徴とする，請求項 1 ~ 4 のいずれかに記載の表示装置のピクセル回路。

**【請求項 6】**

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，請求項 1 ~ 5 のいずれかに記載の表示装置のピクセル回路。

**【請求項 7】**

赤色電界発光素子と，

緑色電界発光素子と，

青色電界発光素子と，

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子が共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子に電源を供給して前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動する駆動手段と，

前記駆動手段と前記赤色発光素子との間に配置され前記駆動手段が出力する駆動電流を前記第 1 発光制御信号と前記第 2 発光制御信号に応じて前記赤色電界発光素子に与える第 1 制御手段と，前記駆動手段と前記緑色発光素子との間に配置され前記駆動手段が出力する駆動電流を前記第 1 発光制御信号と前記第 2 発光制御信号に応じて前記緑色電界発光素子に与える第 2 制御手段と，前記駆動手段と前記青色発光素子との間に配置され前記駆動手段が出力する駆動電流を前記第 1 発光制御信号と前記第 2 発光制御信号に応じて前記青色電界発光素子に与える第 3 制御手段と，を有し，前記第 1 発光制御信号と前記第 2 発光制御信号によって前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の駆動を順に制御する制御手段と，  
を含むことを特徴とする，表示装置のピクセル回路。

**【請求項 8】**

前記第 1 制御手段は，前記駆動手段と前記赤色電界発光素子との間に直列に接続され，前記第 1 発光制御信号と前記第 2 発光制御信号によってオン / オフ制御される少なくとも 2 つのトランジスタで構成され，

前記第 2 制御手段は，前記駆動手段と前記緑色電界発光素子との間に直列に接続され，前記第 1 発光制御信号と前記第 2 発光制御信号によってオン / オフ制御される少なくとも 2 つのトランジスタで構成され，

前記第 3 制御手段は，前記駆動手段と前記青色電界発光素子との間に直列に接続され，前記第 1 発光制御信号と前記第 2 発光制御信号によってオン / オフ制御される少なくとも 2 つのトランジスタで構成されたことを特徴とする，請求項 7 に記載の発光表示装置のピクセル回路。

**【請求項 9】**

前記駆動手段は，

データ信号をスイッチングする 1 つのスイッチングトランジスタ と，

10

20

30

40

50

一端が電源ラインに接続され，他端が前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子に共通接続され，制御端が前記スイッチングトランジスタに接続され，前記データ信号に対応する駆動電流を前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子に供給する1つの駆動トランジスタと，

前記データ信号を貯蔵するキャパシタと，  
を含むことを特徴とする，請求項7または8に記載の表示装置のピクセル回路。

**【請求項10】**

前記駆動トランジスタとキャパシタには，共通の電源ラインを通じて同一の電源電圧が供給される，または，個別の電源ラインを通じて同一若しくは別個の電源電圧が供給されることを特徴とする，請求項7～8のいずれかに記載の表示装置のピクセル回路。 10

**【請求項11】**

前記第1発光制御信号と前記第2発光制御信号のアクティブオン時間を調整することによって，全体のホワイトバランスを調節することを特徴とする，請求項7～10のいずれかに記載の発光表示装置のピクセル回路。

**【請求項12】**

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，請求項7～11のいずれかに記載の表示装置のピクセル回路。

**【請求項13】**

制御端がゲートラインに接続され，第1電源端がデータラインに接続された第1トランジスタと， 20

制御端が前記第1トランジスタの第2電源端に接続され，第1電源端が電源ラインに接続された第2トランジスタと，

前記第2トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第1発光制御信号の伝送ラインに接続された第3トランジスタと，

第1電源端が前記第3トランジスタの第2電源端に接続され，制御端が第2発光制御信号の伝送ラインに接続された第4トランジスタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第1発光制御信号の伝送ラインに接続された第5トランジスタと， 30

第1電源端が前記第5トランジスタの第2電源端に接続され，制御端が第2発光制御信号の伝送ラインに接続された第6トランジスタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第1発光制御信号の伝送ラインに接続された第7トランジスタと，

第1電源端が前記第7トランジスタの第2電源端に接続され，制御端が第2発光制御信号の伝送ラインに接続された第8トランジスタと，

第1電極が前記第4トランジスタの第2電源端に接続され，第2電極が接地された赤色電界発光素子と，

第1電極が前記第6トランジスタの第2電源端に接続され，第2電極が接地された緑色電界発光素子と， 40

第1電極が前記第8トランジスタの第2電源端に接続され，第2電極が接地された青色電界発光素子と，

を含むことを特徴とする，表示装置のピクセル回路。

**【請求項14】**

複数のゲートラインと，

複数のデータラインと，

複数の電源ラインと，

前記複数のゲートライン，前記複数のデータライン，及び前記複数の電源ラインのうち，対応する一つのゲートライン，データライン，及び電源ラインに接続される複数の画素と， 50

を含み、

前記各画素は、

制御端が前記ゲートラインに接続され、第1電源端が前記データラインに接続された第1トランジスタと、

制御端が前記第1トランジスタの第2電源端に接続され、第1電源端が電源ラインに接続された第2トランジスタと、

前記第2トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと、

第1電源端が前記第2トランジスタの第2電源端に接続され、制御端が第1発光制御信号の伝送ラインに接続された第3トランジスタと、

第1電源端が前記第3トランジスタの第2電源端に接続され、制御端が第2発光制御信号の伝送ラインに接続された第4トランジスタと、10

第1電源端が前記第2薄膜トランジスタの第2電源端に接続され、制御端が第1発光制御信号の伝送ラインに接続された第5トランジスタと、

第1電源端が前記第5トランジスタの第2電源端に接続され、制御端が第2発光制御信号の伝送ラインに接続された第6トランジスタと、

第1電源端が前記第2トランジスタの第2電源端に接続され、制御端が第1発光制御信号の伝送ラインに接続された第7トランジスタと、

第1電源端が前記第7トランジスタの第2電源端に接続され、制御端が第2発光制御信号の伝送ラインに接続された第8トランジスタと、

第1電極が前記第4トランジスタの第2電源端に接続され、第2電極が接地された赤色電界発光素子と、20

第1電極が前記第6トランジスタの第2電源端に接続され、第2電極が接地された緑色電界発光素子と、

第1電極が前記第8トランジスタの第2電源端に接続され、第2電極が接地された青色電界発光素子と、

を含むことを特徴とする、表示装置。

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本発明は、表示装置のピクセル回路、表示装置、及びその駆動方法に関する。30

##### 【背景技術】

##### 【0002】

最近、携帯用情報機器には、軽量、薄型などの特性に優れた液晶表示装置（LCD）や有機電界発光表示装置（OLED：Organic Light Emitting Diode）などがよく使用されている。有機電界発光表示装置は、液晶表示装置に比べて輝度特性及び視野角特性が優れているため次世代平板表示装置として注目を浴びている。

##### 【0003】

通常、アクティブマトリクス有機電界発光表示装置において、一つの画素は、R、G、B単位画素で構成されており、各R、G、B単位画素は、EL素子を有する。各EL素子は、アノード電極とカソード電極との間に各R、G、B有機発光層を備えている。そして、アノード電極とカソード電極に印加される電圧により、R、G、B有機発光層から光が出射される。40

##### 【0004】

図1は、従来のアクティブマトリクス有機電界発光表示装置10の構成を示している。

##### 【0005】

従来のアクティブマトリクス有機電界発光表示装置10は、画素部100、ゲートライン駆動回路110、データライン駆動回路120、及び制御部（図示せず）を備える。画素部100は、ゲートライン駆動回路110からスキャン信号S1～Smが提供される多数のゲートライン111～11mと、データライン駆動回路120からデータ信号DR1、DG1、DB1、…、DRn、DGn、DBnを提供するための多数のデータライン150

21～12n，及び電源電圧VDD1～VDDnを提供する多数の電源ライン131～13nを備える。

#### 【0006】

画素部100には，多数のゲートライン111～11m，多数のデータライン121～12n，及び多数の電源ライン131～13nに連結される多数の画素P11～Pmnがマトリクス形態で配列されている。各画素P11～Pmnは，三つの単位画素，つまりR，G，B単位画素PR11，PG11，PB11，…，PRmn，PGmn，PBmnで構成されており，多数のゲートライン，データライン，及び電源供給ラインのうち，対応する一つのゲートライン，データライン，及び電源供給ラインにそれぞれ接続されている。

10

#### 【0007】

例えば，画素P11は，R単位画素PR11，G単位画素PG11，B単位画素PB11を備え，多数のゲートライン111～11mの中の第1スキャン信号S1を提供する第1ゲートライン111，多数のデータライン121～12nの中の第1データライン121，そして多数の電源ライン131～13nの中の第1電源ライン131に接続されている。

#### 【0008】

すなわち，画素P11に備えられたR単位画素PR11は，第1ゲートライン111と，第1データライン121の中のRデータ信号DR1が提供されるRデータライン121R，及び第1電源ライン131の中のR電源ライン131Rに接続されている。また，画素P11に備えられたG単位画素PG11は，第1ゲートライン111と，第1データライン121の中のGデータ信号DG1が提供されるGデータライン121G，及び第1電源ライン131の中のG電源ライン131Gに接続されている。また，画素P11に備えられたB単位画素PB11は，第1ゲートライン111と，第1データライン121の中のBデータ信号DB1が提供されるBデータライン121B，及び第1電源ライン131の中のB電源ライン131Bに接続されている。

20

#### 【0009】

図2は，従来の有機電界発光表示装置10が備えるピクセル回路を示したものである。このピクセル回路とは，図1に示したR，G，B単位画素で構成される一つの画素P11の回路に対応するものである。

30

#### 【0010】

画素P11を構成するR，G，B単位画素PR11，PG11，PB11のうち，R単位画素PR11は，第1ゲートライン111から印加されるスキャン信号S1がゲートに提供され，ソースにRデータライン121Rからデータ信号DR1が提供されるスイッチングトランジスタM1\_Rと，このスイッチングトランジスタM1\_Rのドレインにゲートが接続され，ソースに電源ライン131Rから電源電圧VDD1が提供される駆動トランジスタM2\_Rと，この駆動トランジスタM2\_Rのゲートとソースに接続されたキャパシタC1\_Rと，駆動トランジスタM2\_Rのドレインにアノードが接続され，カソードが接地電圧VSSに接続されたR-EEL素子EEL1\_Rで構成される。

#### 【0011】

また，画素P11を構成するG単位画素PG11は，第1ゲートライン111から印加されるスキャン信号S1がゲートに提供され，ソースにGデータライン121Gからデータ信号DG1が提供されるスイッチングトランジスタM1\_Gと，このスイッチングトランジスタM1\_Gのドレインにゲートが連結され，ソースに電源ライン131Gから電源電圧VDD1が提供される駆動トランジスタM2\_Gと，この駆動トランジスタM2\_Gのゲートとソースに接続されたキャパシタC1\_Gと，駆動トランジスタM2\_Gのドレインにアノードが接続され，カソードが接地電圧VSSに接続されたG-EEL素子EEL1\_Gで構成される。

40

#### 【0012】

また，画素P11を構成するB単位画素PB11は，第1ゲートライン111から印加

50

されるスキャン信号 S 1 がゲートに提供され，ソースに B データライン 1 2 1 B からデータ信号 D B 1 が提供されるスイッチングトランジスタ M 1\_B と，このスイッチングトランジスタ M 1\_B のドレインにゲートが連結され，ソースに電源ライン 1 3 1 B から電源電圧 V D D 1 が提供される駆動トランジスタ M 2\_B と，この駆動トランジスタ M 2\_B のゲートとソースに連結されたキャパシタ C 1\_B と，駆動トランジスタ M 2\_B のドレインにアノードが連結され，カソードが接地電圧 V S S に連結された B-E L 素子 E L 1\_B で構成される。

#### 【 0 0 1 3 】

このピクセル回路の動作は次の通りである。ゲートライン 1 1 1 にスキャン信号 S 1 が印加されると，画素 P 1 1 を構成する R, G, B 単位画素のスイッチングトランジスタ M 1\_R, M 1\_G, M 1\_B が駆動し，R, G, B データライン 1 2 1 R, 1 2 1 G, 1 2 1 B から R, G, B データ D R 1, D G 1, D B 1 が駆動トランジスタ M 2\_R, M 2\_G, M 2\_B のゲートにそれぞれ入力される。10

#### 【 0 0 1 4 】

駆動トランジスタ M 2\_R, M 2\_G, M 2\_B は，ゲートに印加されるデータ信号 D R 1, D G 1, D B 1 と R, G, B 電源ライン 1 3 1 R, 1 3 1 G, 1 3 1 B からそれぞれ提供される電源電圧 V D D 1 との差に相応する駆動電流を E L 素子 E L 1\_R, E L 1\_G, E L 1\_B に提供する。各 E L 素子 E L 1\_R, E L 1\_G, E L 1\_B は，駆動トランジスタ M 2\_R, M 2\_G, M 2\_B を通って印加される駆動電流により動作する。このようにして画素 P 1 1 が駆動する。キャパシタ C 1\_R, C 1\_G, C 1\_B は，各 R, G, B データライン 1 2 1 R, 1 2 1 G, 1 2 1 B に入力されたデータ信号 D R 1, D G 1, D B 1 を貯蔵するための手段である。20

#### 【 0 0 1 5 】

次に，以上のような構成を有する従来の有機電界発光表示装置 1 0 の動作を，図 3 の駆動波形図を参照しながら説明する。

#### 【 0 0 1 6 】

まず，第 1 ゲートライン 1 1 1 にスキャン信号 S 1 が印加されると，第 1 ゲートライン 1 1 1 が駆動し，第 1 ゲートライン 1 1 1 に接続された画素 P 1 1 ~ P 1 n が駆動する。

#### 【 0 0 1 7 】

つまり，第 1 ゲートライン 1 1 1 に印加されるスキャン信号 S 1 によって，第 1 ゲートライン 1 1 1 に接続された画素 P 1 1 ~ P 1 n の R, G, B 単位画素 P R 1 1 ~ P R 1 n, P G 1 1 ~ P G 1 n, P B 1 1 ~ P B 1 n のスイッチングトランジスタが駆動する。スイッチングトランジスタの駆動により，第 1 ~ n データライン 1 2 1 ~ 1 2 n を構成する R, G, B データライン 1 2 1 R ~ 1 2 n R, 1 2 1 G ~ 1 2 n G, 1 2 1 B ~ 1 2 n B から R, G, B データ信号 D(S 1) D R 1 ~ D R n, D G 1 ~ D G n, D B 1 ~ D B n が R, G, B 単位画素の駆動トランジスタのゲートに同時にそれぞれ入力される。30

#### 【 0 0 1 8 】

R, G, B 単位画素の駆動トランジスタは，R, G, B データライン 1 2 1 R ~ 1 2 n R, 1 2 1 G ~ 1 2 n G, 1 2 1 B ~ 1 2 n B にそれぞれ印加される R, G, B データ信号 D(S 1) D R 1 ~ D R n, D G 1 ~ D G n, D B 1 ~ D B n に対応する駆動電流を R, G, B-E L 素子に提供する。したがって，第 1 ゲートライン 1 1 1 に接続された画素 P 1 1 ~ P 1 n の R, G, B 単位画素 P R 1 1 ~ P R 1 n, P G 1 1 ~ P G 1 n, P B 1 1 ~ P B 1 n を構成する各 E L 素子は，第 1 ゲートライン 1 1 1 にスキャン信号 S 1 が印加されると，同時に駆動する。40

#### 【 0 0 1 9 】

これと同様に，第 2 ゲートライン 1 1 2 を駆動するためのスキャン信号 S 2 が印加されると，第 2 ゲートライン 1 1 2 に接続された画素 P 2 1 ~ P 2 n の R, G, B 単位画素 P R 2 1 ~ P R 2 n, P G 2 1 ~ P G 2 n, P B 2 1 ~ P B 2 n には，第 1 ~ n データライン 1 2 1 ~ 1 2 n を構成する R, G, B データライン 1 2 1 R ~ 1 2 n R, 1 2 1 G ~ 1 2 n G, 1 2 1 B ~ 1 2 n B からデータ信号 D(S 2) D R 1 ~ D R n, D G 1 ~ D G n が印加されると，同時に駆動する。50

, D B 1 ~ D B n が印加される。

#### 【0020】

この結果, 第 2 ゲートライン 112 に接続された画素 P 21 ~ P 2n の R, G, B 単位画素 P R 21 ~ P R 2n, P G 21 ~ P G 2n, P B 21 ~ P B 2n を構成する E L 素子が, データ信号 D (S 2) D R 1 ~ D R n, D G 1 ~ D G n, D B 1 ~ D B n に対応する駆動電流によって同時に駆動する。

#### 【0021】

このような動作を繰り返し, 最終的に m 番目のゲートライン 11m にスキャン信号 S m が印加されると, R, G, B データライン 121R ~ 12nR, 121G ~ 12nG, 121B ~ 12nB に印加される R, G, B データ信号 D (S m) D R 1 ~ D R n, D G 1 ~ D G n, D B 1 ~ D B n により, m 番目のゲートライン 11m に接続された画素 P m1 ~ P mn の R, G, B 単位画素 P R m1 ~ P R mn, P G m1 ~ P G mn, P B m1 ~ P B mn を構成する E L 素子が同時に駆動する。

#### 【0022】

したがって, 第 1 ゲートライン 111 から第 m ゲートライン 11m にまで, 順々にスキャン信号 S 1 ~ S m が印加されると, 各ゲートライン 111 ~ 11m に接続された画素 P 11 ~ P 1n, …, P m1 ~ P mn が順に駆動し, 第 1 フレーム 1F の間, 画素を駆動して, 画像が表示されるようになる。

#### 【発明の開示】

##### 【発明が解決しようとする課題】

20

#### 【0023】

しかし, 上述したように, 従来の有機電界発光表示装置は, 各画素が三つの R, G, B 単位画素で構成されており, 各 R, G, B 単位画素は, R, G, B - E L 素子を駆動させるための駆動素子, すなわち, スイッチング薄膜トランジスタ, 駆動薄膜トランジスタ, 及びキャパシタを備えている。さらに, 従来の有機電界発光表示装置には, 各 R, G, B 単位画素に備えられた駆動素子に対してデータ信号と共通電源 (E L V D D) を提供するためのデータライン及び共通電源ラインが単位画素別に配列される。

#### 【0024】

すなわち, 従来の有機電界発光表示装置によれば, 各画素に 3 本のデータラインと 3 本の電源ラインが配置され, また, 6 個のトランジスタ (3 個のスイッチング薄膜トランジスタと 3 個の駆動薄膜トランジスタ) と 3 個のキャパシタが要求されていた。しかも, 各画素が発光制御信号によってコントロールされる場合には, 発光制御信号を提供するための別途の発光制御ラインが必要であるため, R, G, B 単位画素毎に少なくとも 4 本の信号ラインが要求される。このように, 各画素に多数の配線と多数の素子が配列されると, 回路構成が複雑となり, 欠陥も発生しやすくなる。また, 収率 (製造歩留まり) が低下するという問題点がある。しかも, 回路構成が複雑化して, 信号ラインの本数が増加した場合や信号ラインが長くなった場合には, 信号の伝送遅延 (R C ディレイ) や信号の電流電圧レベルの低下が起こり得る。

#### 【0025】

また, 近年では, 表示装置が更に高精細化され, 各画素の面積が減少している。このため, 一つの画素に多くの回路要素を配列することは困難となっている。加えて, 開口率が減少するという問題点がある。

30

#### 【0026】

そこで, 本発明は, このような問題に鑑みてなされたもので, その目的は, 高精細化に適した表示装置のピクセル回路, 表示装置, 及びその駆動方法を提供することにある。

#### 【0027】

本発明の他の目的は, 開口率及び収率を向上させることができる表示装置のピクセル回路, 表示装置, 及びその駆動方法を提供することにある。

#### 【0028】

本発明のもう一つの他の目的は, R C ディレイ及び電圧降下を防ぐことができる表示装

40

50

置のピクセル回路，表示装置，及びその駆動方法を提供することにある。

**【0029】**

本発明のまたもう一つの他の目的は，画素構成及び配線を単純化することができる表示装置のピクセル回路，表示装置，及びその駆動方法を提供することにある。

**【課題を解決するための手段】**

**【0034】**

また，上記課題を解決するために，本発明の第1の観点によれば，R，G，B-E L素子（赤色電界発光素子，緑色電界発光素子，青色電界発光素子）と，R，G，Bデータ信号（赤色データ信号，緑色データ信号，青赤色データ信号）を順に伝達するための一つまたはそれ以上のスイッチングトランジスタと，R，G，Bデータ信号によりR，G，B-E L素子を順に駆動するための一つまたはそれ以上の駆動トランジスタと，R，G，Bデータ信号を貯蔵するための貯蔵素子と，を備え，R，G，B-E L素子は駆動トランジスタに共通連結され，2つの発光制御信号により駆動トランジスタから順に伝達されるR，G，Bデータ信号に相応して順に発光する表示装置のピクセル回路が提供される。  
10

また，赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，一つのフレームを構成する複数のサブフレームそれぞれにおいて，順に駆動されてもよい。

また，前記複数のサブフレームのうちいずれかのサブフレームでは，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子のうちの少なくとも二つが駆動されてもよい。

また，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各発光時間を調節して，全体のホワイトバランスを調節してもよい。  
20

また，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各第1電極は，前記駆動トランジスタに共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の第2電極は，接地されてもよい。

また，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されてもよい。

**【0035】**

また，上記課題を解決するために，本発明の第2の観点によれば，R，G，B-E L素子と，R，G，B-E L素子に共通連結されて，R，G，B-E L素子を駆動するための駆動手段と，第1発光制御信号と第2発光制御信号によってR，G，B-E L素子の駆動を順に制御するための制御手段と，を有する有機電界発光表示装置のピクセル回路が提供される。  
30

駆動手段は少なくともデータ信号をスイッチングするための一つ，またはそれ以上のスイッチングトランジスタと，データ信号に相応する駆動電流をR，G，B-E L素子として提供するための一つ，またはそれ以上の駆動トランジスタと，データ信号を貯蔵するためのキャパシタと，を有する。

駆動トランジスタとキャパシタには，共通の電源ラインを通じて同一な電源電圧を提供するか，または個別の電源ラインを通じて同一な電源電圧を個別的に提供する。

**【0036】**

制御手段は，該当する第1発光制御信号と第2発光制御信号によって駆動トランジスタからR，G，B-E L素子に駆動電流が提供されるのを制御して，R，G，B-E L素子の発光を順に制御する第1制御手段，第2制御手段，及び第3制御手段で成り立つ。  
40

第1制御手段は，駆動手段と赤色電界発光素子（R-E L素子）との間に直列に接続され，第1発光制御信号と第2発光制御信号によってオン／オフ制御される少なくとも2つのトランジスタで構成されている。また，第2制御手段は，駆動手段と緑色電界発光素子（G-E L素子）との間に直列に接続され，第1発光制御信号と第2発光制御信号によってオン／オフ制御される少なくとも2つのトランジスタで構成されている。また，第3制御手段は，駆動手段と青色電界発光素子（B-E L素子）との間に直列に接続され，第1発光制御信号と第2発光制御信号によってオン／オフ制御される少なくとも2つのトランジスタで構成されている。  
50

制御手段に印加される第1発光制御信号と第2発光制御信号のアクティブオン時間を調節して該当するEL素子に駆動電流が印加される時間を調節し，全体のホワイトバランスを調節する。

また，赤色電界発光素子，緑色電界発光素子，及び青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されてもよい。

#### 【0037】

また，上記課題を解決するために，本発明の第4の観点によれば，ゲート（制御端）がゲートラインに連結され，ソース／ドレイン（第1電源端）がデータラインに連結された第1薄膜トランジスタと，第1薄膜トランジスタのドレイン／ソース（第1電源端）にゲート（制御端）が連結され，ソース／ドレイン（第1電源端）に電源ラインが連結された第2薄膜トランジスタと，第2薄膜トランジスタのゲート（制御端）とソース／ドレイン（第1電源端）に連結されたキャパシタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にソース／ドレイン（第1電源端）が連結され，ゲート（制御端）に第1発光制御信号が印加される第3薄膜トランジスタと，第3薄膜トランジスタのドレイン／ソース（第2電源端）にドレイン／ソース（第1電源端）が連結され，ゲート（制御端）に第2発光制御信号が印加される第4薄膜トランジスタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にドレイン／ソース（第1電源端）が連結され，ゲート（制御端）に第1発光制御信号が印加される第5薄膜トランジスタと，第5薄膜トランジスタのソース／ドレイン（第2電源端）にソース／ドレイン（第1電源端）が連結され，ゲート（制御端）に第2発光制御信号が印加される第6薄膜トランジスタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にドレイン／ソース（第1電源端）が連結され，ゲート（制御端）に第1発光制御信号が印加される第7薄膜トランジスタと，第7薄膜トランジスタのソース／ドレイン（第2電源端）にドレイン／ソース（第1電源端）が連結され，ゲート（制御端）に第2発光制御信号が印加される第8薄膜トランジスタと，第1電極が第4トランジスタの第2電源端に接続され，第2電極が接地された赤色電界発光素子と，第1電極が第6トランジスタの第2電源端に接続され，第2電極が接地された緑色電界発光素子と，第1電極が第8トランジスタの第2電源端に接続され，第2電極が接地された青色電界発光素子と，を有する有機電界発光表示装置のピクセル回路が提供される。

#### 【0042】

また，上記課題を解決するために，本発明の第9の観点によれば，多数のゲートライン，多数のデータライン及び多数の電源ラインと，多数のゲートライン，データライン及び電源ラインのうち，該当する一つのゲートライン，データライン及び電源ラインにそれぞれ連結される多数の画素を含め，各画素は，ゲートがゲートラインに連結され，ソースがデータラインに連結された第1薄膜トランジスタと，第1薄膜トランジスタのドレインにゲートが連結され，ソースに電源ラインが連結された第2薄膜トランジスタと，第2薄膜トランジスタのゲートとソースに連結されたキャパシタと，第2薄膜トランジスタのドレインにソースが連結され，ゲートに第1発光制御信号が印加される第3薄膜トランジスタと，第3薄膜トランジスタのドレインにドレインが連結され，ゲートに第2発光制御信号が印加される第4薄膜トランジスタと，第2薄膜トランジスタのドレインにドレインが連結され，ゲートに第1発光制御信号が印加される第5薄膜トランジスタと，第5薄膜トランジスタのソースにソースが連結され，ゲートに第2発光制御信号が印加される第6薄膜トランジスタと，第2薄膜トランジスタのドレインにドレインが連結され，ゲートに第1発光制御信号が印加される第7薄膜トランジスタと，第7薄膜トランジスタのソースにドレインが連結され，ゲートに第2発光制御信号が印加される第8薄膜トランジスタと，第1電極が第4トランジスタの第2電源端に接続され，第2電極が接地された赤色電界発光素子と，第1電極が第6トランジスタの第2電源端に接続され，第2電極が接地された緑色電界発光素子と，第1電極が第8トランジスタの第2電源端に接続され，第2電極が接地された青色電界発光素子と，を有する平板表示装置が提供される。

#### 【発明の効果】

10

20

30

40

50

**【 0 0 4 6 】**

本発明によれば、表示画像の高精細化が可能となる。また、開口率及び収率を向上させるとともに、画素構成及び配線を単純化することができる。さらに、伝送信号のディレイ及び電流電圧降下を防ぐことができる。

**【発明を実施するための最良の形態】****【 0 0 4 7 】**

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

**【 0 0 4 8 】**

図4は、本発明の第1の実施の形態に係る有機電界発光表示装置50の構成を示すブロック図である。

**【 0 0 4 9 】**

有機電界発光表示装置50は、画素部500、ゲートライン駆動回路510、データライン駆動回路520、及び発光制御信号発生回路590を備える。ゲートライン駆動回路510は、画素部500のゲートラインに対して、スキャン信号S1～Smを一つのフレームの間、順に供給する。データライン駆動回路520は、画素部500のデータラインに対して、R、G、Bデータ信号D1～Dnを一つのフレームの間、スキャン信号が印加されるごとに順に提供する。発光制御信号発生回路590は、画素部500の発光制御ライン591～59mに対して、R、G、B-EL素子の発光を制御するための発光制御信号EC\_11、EC\_21～EC\_1m、EC\_2mを一つのフレームの間、スキャン信号が印加されるごとに順に供給する。

**【 0 0 5 0 】**

図5は、画素部500の構成の一例を示したブロック図である。

**【 0 0 5 1 】**

画素部500は、ゲートライン駆動回路510からスキャン信号S1～Smがそれぞれ提供される多数のゲートライン511～51mと、データライン駆動回路520からデータ信号D1～Dnがそれぞれ提供される多数のデータライン521～52nと、発光制御信号発生回路590から発光制御信号EC\_11、EC\_21～EC\_1m、EC\_2mがそれぞれ提供される多数の発光制御ライン591～59mと、電源(図示せず)から電源電圧VDD1～VDDnが提供される多数の電源ライン531a、531b～53na、53nbを備える。

**【 0 0 5 2 】**

画素部500は、多数のゲートライン511～51m、多数のデータライン521～52n、多数の発光制御ライン591～59m、及び多数の電源ライン531a、531b～53na、53nbに接続され、マトリクス形態に配列される多数の画素P11～Pmnをさらに含む。各画素P11～Pmnは、多数のゲートライン511～51mの中の対応する一つのゲートラインに接続され、多数のデータライン521～52nの中の対応する一つのデータラインに接続され、多数の発光制御ライン591～59mの中の対応する一つの発光制御ラインに接続され、多数の電源ライン531a、531b～53na、53nbの中の対応する一つの電源ラインに接続されている。

**【 0 0 5 3 】**

例えば、画素P11は、多数のゲートライン511～51mのうち、第1スキャン信号S1を提供する第1ゲートライン511に接続され、多数のデータライン521～52nのうち、第1データ信号D1を提供する第1データライン521に接続され、多数の発光制御ライン591～59mのうち、第1発光制御信号EC\_11、第2発光制御信号EC\_21が伝送される発光制御ライン591に接続され、多数の電源ライン531a、531b～53na、53nbのうち、第1電源ライン531a、531bに接続されている。

**【 0 0 5 4 】**

10

20

30

40

50

したがって、それぞれの画素 P<sub>11</sub> ~ P<sub>m n</sub> には、対応するスキャンラインを通じて対応するスキャン信号が印加され、対応するデータラインを通じて対応する R, G, B データ信号が順に提供されるうえ、対応する発光制御ラインを通じて対応する発光制御信号が順に提供され、対応する電源ラインを通じて対応する電源電圧が印加される。故に、各画素は、対応するスキャン信号が印加されるごとに対応する R, G, B データ信号が順に印加され、発光制御信号により R, G, B - E L 素子が順に駆動されて R, G, B データ信号に相応な光を順に出射する。この結果、一つのフレームの間、所定の色、つまり、画像が表示されるようになる。

#### 【0055】

図 7 は、本発明の第 1 の実施の形態に係る順次駆動方式の有機電界発光表示装置に備えられた一つの画素に対応するピクセル回路を概念的に示したものである。図 7 は、多数の画素のうち、代表的に一つの画素 P<sub>11</sub> の構成を示している。10

#### 【0056】

図 7 に示したように、画素 P<sub>11</sub> は、第 1 ゲートライン 511, 第 1 データライン 521, 第 1 発光制御ライン 591, 及び第 1 共通電源ライン 531 に接続された能動素子 570 と、能動素子 570 と接地 VSS の間に並列接続される R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B を備える。三つの R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B は、第 1 電極、例えばアノード電極が能動素子 570 にそれぞれ接続され、第 2 電極、例えばカソード電極が接地電圧 VSS に共通接続される。20

#### 【0057】

このような構成を有するピクセル回路は、三つの R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B が一つ能動素子 570 を共有するため、1 フレームの間に画素 P<sub>11</sub> が所定の色を表示するためには、R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B が順に駆動しなければならない。そこで、一つのフレームを三つのサブフレームに分割し、サブフレームごとに R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B を駆動させる。これによって、1 フレームの間、R, G, B - E L 素子 E L 1\_R, E L 1\_G, E L 1\_B が時分割的に順に駆動し、画素 P<sub>11</sub> が所定の色を具現する。20

#### 【0058】

まず、第 1 サブフレームにおいて、ゲートライン 511 にスキャン信号 S<sub>1</sub> が印加され、データライン 521 にデータ D<sub>1</sub> として R データ DR<sub>1</sub> が印加されると、能動素子 570 は、発光制御信号発生回路 590 が発光制御ライン 591 に出力する発光制御信号 EC\_11, EC\_21 に応じて R - E L 素子 E L 1\_R を駆動させ、R データに相応な R 色（赤色）を発光する。30

#### 【0059】

次に、第 2 サブフレームにおいて、ゲートライン 511 にスキャン信号 S<sub>1</sub> が印加され、データライン 521 にデータ D<sub>1</sub> として G データ DG<sub>1</sub> が印加されると、能動素子 570 は、発光制御信号発生回路 590 が発光制御ライン 591 に出力する発光制御信号 EC\_11, EC\_21 に応じて G - E L 素子 E L 1\_G を駆動させ、G データに相応な G 色（緑色）を発光する。40

#### 【0060】

最後に、第 3 サブフレームにおいて、ゲートライン 511 にスキャン信号 S<sub>1</sub> が印加され、データライン 521 にデータ D<sub>1</sub> として G データ DB<sub>1</sub> が印加されると、能動素子 570 は、発光制御信号発生回路 590 が発光制御ライン 591 に出力する発光制御信号 EC\_11, EC\_21 に応じて B - E L 素子 E L\_B を駆動させ、B データに相応な B 色（青色）を発光する。このように、1 フレームの間に R, G, B - E L 素子が時分割的に順に駆動される。そして、各画素が所定の色を発光して画像が表示されるようになる。40

#### 【0061】

本実施の形態では、1 フレームを 3 サブフレームに分割し、各サブフレームにおいて、R, G, B - E L 素子が順に駆動して R, G, B 色を発光し、所定の色を具現する。この他、色度、明るさ、または輝度等を調整するために、R, G, B - E L 素子、または R,50

G , B , W ( W h i t e ) - E L 素子の発光順を任意的に変更する，または 1 フレームを 3 サブフレーム以上に分割して他のサブフレームで R , G , B , W 色のうち，少なくとも一つをさらに発光させることもできる。例えば，1 フレームを 4 サブフレームに分割して，R R G B , R G G B , R G B B , R G B W のように余分の 1 サブフレームの間に R , G , B , または W のうち，一つの色をさらに発光させることもできる。そして，余分に発光させる色は，多数のサブフレームのうち，適当なサブフレームにおいて発光される。このとき，余分のサブフレームにおいて R , G , B , W の色のうち，一つをさらに発光させるために，R , G , B , W - E L 素子のうち，一つの E L 素子を駆動させるか，またはこれらの中で少なくとも二つの E L 素子を駆動させることもできる。

## 【 0 0 6 2 】

10

また，本実施の形態では，1 フレームを 3 サブフレームに分割し，各サブフレームにおいて R , G , B - E L 素子が順に駆動されるが，各 E L 素子の駆動方法についてはこれに限定されない。例えば，1 フレームを 4 以上のサブフレームに分割して，R , G , B , W を時分割的に順に駆動させる，または R , G , B , W のうち，少なくとも二つの色を各サブフレームにおいて時分割的に順に駆動させることもよい。

## 【 0 0 6 3 】

図 8 は，本実施の形態に係る順次駆動方式の有機電界発光表示装置が備えるピクセル回路の構成例を示したプロック図である。図 10 は，図 8 のピクセル回路の具体例を示している。図 8 及び図 10 に示したピクセル回路は，R , G , B - E L 素子 E L 1 \_ R , E L 1 \_ G , E L 1 \_ B を 1 フレームの間に時分割的に順次駆動させる。

20

## 【 0 0 6 4 】

図 8 及び図 10 に示したように，画素 P 1 1 は，一つのゲートライン 5 1 1 , データライン 5 2 1 , 二つの発光制御ライン 5 9 1 a , 5 9 1 b , 及び電源供給ライン 5 3 1 , 並びに，各ラインを通じて入力される信号によって順に駆動される表示手段 5 6 0 を備える。表示手段 5 6 0 は，光を自ら放出する発光素子で構成され，発光素子は R , G , B の色を発光する R , G , B - E L 素子 E L 1 \_ R , E L 1 \_ G , E L 1 \_ B を備える。

## 【 0 0 6 5 】

また，画素 P 1 1 は，R , G , B - E L 素子 E L 1 \_ R , E L 1 \_ G , E L 1 \_ B を時分割的に順に駆動するための能動素子 5 7 0 をさらに備える（図 7 参照）。

## 【 0 0 6 6 】

30

能動素子 5 7 0 は，駆動手段 5 4 0 と順次制御手段 5 5 0 を備えている。駆動手段 5 4 0 は，スキャン信号 S 1 が印加されるたびに R , G , B データ信号 D 1 ( D R 1 , D G 1 , D B 1 ) に対応する駆動電流を出力する。順次制御手段 5 5 0 は，発光制御信号 E C \_ 1 1 , E C \_ 2 1 に応じて，駆動手段 5 4 0 から出力された駆動電流を順に表示手段 5 6 0 に備えられた R , G , B - E L 素子 E L 1 \_ R , E L 1 \_ G , E L 1 \_ B に供給する。

## 【 0 0 6 7 】

図 10 に示したように，駆動手段 5 4 0 は，ゲートにゲートライン 5 1 1 からスキャン信号 S 1 が提供され，ソースにデータライン 5 2 1 から R , G , B データ信号 D R 1 , D G 1 , D B 1 が順に提供されるスイッチングトランジスタ M 5 1 ( 第 1 トランジスタ ) と，スイッチングトランジスタ M 5 1 のドレインにゲートが接続され，ソースに電源電圧ライン 5 3 1 から電源電圧 V D D 1 が提供され，ドレインが順次制御手段 5 5 0 に接続される駆動トランジスタ M 5 2 ( 第 2 トランジスタ ) ，及び駆動トランジスタ M 5 2 のゲートとソースの間に接続されたキャパシタ C 5 1 ( 貯蔵素子 ) で構成される。

40

## 【 0 0 6 8 】

本実施の形態では，駆動手段 5 4 0 は，二つの薄膜トランジスタ（スイッチングトランジスタと駆動トランジスタ）と，一つのキャパシタで構成されているが，表示手段 5 6 0 を構成する発光素子を駆動することができるその他の回路構成を採用することが可能である。また，表示手段 5 6 0 の発光素子を駆動する駆動特性を向上させることができるべきの手段，例えばスレッショルド電圧補償手段等を追加することも好ましい。

## 【 0 0 6 9 】

50

また，駆動手段 540 は，P チャネル型薄膜トランジスタのみで構成されているが，N チャネル型薄膜トランジスタで構成してもよい。N チャネル型薄膜トランジスタと P チャネル型薄膜トランジスタを混在させることも可能である。またさらに，各薄膜トランジスタは，デプレーションモード (depletion mode) であってもよいし，エンハンスメントモード (enhancement mode) であってもよい。また，駆動手段 540 を薄膜トランジスタで構成する代わりに，薄膜ダイオード (T F D : Thin Film Diode)，ダイオード，TR S (Triodic Rectifier Switch : 3 整流スイッチ) のような各種スイッチング素子を使用することができる。

## 【0070】

10

順次制御手段 550 は，駆動手段 540 と表示手段 560 の間に接続されており，発光制御信号発生回路 590 から発光制御ライン 591a, 591b を通じて提供される第 1 発光制御信号 E C\_11 及び第 2 発光制御信号 E C\_21 に応じて，表示手段 560 の R, G, B - EL 素子 E L 1\_R, E L 1\_G, E L 1\_B を順に駆動する。

## 【0071】

図 10 に示したように，順次制御手段 550 は，駆動手段 540 に属する駆動トランジスタ M52 のドレインと R, G, B - EL 素子 E L 1\_R, E L 1\_G, E L 1\_B のアノードとの間に接続されており，発光制御信号 E C\_11, E C\_21 応じて R, G, B - EL 素子 E L 1\_R, E L 1\_G, E L 1\_B の駆動を順に制御する第 1 制御手段，第 2 制御手段，及び 3 制御手段を備える。

20

## 【0072】

本実施の形態では，順次制御手段 550 が二つの発光制御制御信号 E C\_11, E C\_21 だけを利用して R, G, B - EL 素子 E L 1\_R, E L 1\_G, E L 1\_B を順に制御する。

## 【0073】

すなわち，第 1 制御手段は，P チャネル型のトランジスタ (FET : Field-Effect Transistor) M55\_R1 (第 3 トランジスタ) と N チャネル型のトランジスタ M55\_R2 (第 4 トランジスタ) から構成されている。トランジスタ M55\_R1 は，第 1 発光制御信号 E C\_11 によってオン / オフ制御され，駆動トランジスタ M52 を通じて入力される R データ信号をトランジスタ M55\_R2 に与える。トランジスタ M55\_R2 は，第 2 発光制御信号 E C\_21 によってオン / オフ制御され，トランジスタ M55\_R1 を介して入力される R データ信号を R - EL 素子 E L 1\_R に与えて，R - EL 素子 E L 1\_R を駆動する。具体的には，トランジスタ M55\_R1 のゲートは第 1 発光制御信号 E C\_11 の伝送ラインに接続されており，トランジスタ M55\_R2 のゲートは第 2 発光制御信号 E C\_21 が接続されており，トランジスタ M55\_R1 のソースは駆動トランジスタ M52 のドレインに接続されており，トランジスタ M55\_R2 のドレインはトランジスタ M55\_R1 のドレインに接続されており，トランジスタ M55\_R2 のソースは R - EL 素子 E L 1\_R のアノードに接続されている。

30

## 【0074】

第 2 制御手段は，N チャネル型のトランジスタ M55\_G1 (第 5 トランジスタ) と P チャネル型のトランジスタ M55\_G2 (第 6 トランジスタ) から構成されている。トランジスタ M55\_G1 は，第 1 発光制御信号 E C\_11 によってオン / オフ制御され，駆動トランジスタ M52 を通じて入力される G データ信号をトランジスタ M55\_G2 に与える。トランジスタ M55\_G2 は，第 2 発光制御信号 E C\_21 によってオン / オフ制御され，トランジスタ M55\_G1 を介して入力される G データ信号を G - EL 素子 E L 1\_G に与えて，G - EL 素子 E L 1\_R を駆動する。具体的には，トランジスタ M55\_G1 のゲートは第 1 発光制御信号 E C\_11 の伝送ラインに接続されており，トランジスタ M55\_G2 のゲートは第 2 発光制御信号 E C\_21 が接続されており，トランジスタ M55\_G1 のドレインは駆動トランジスタ M52 のドレインに接続されており，トランジスタ M55\_G2 のソースはトランジスタ M55\_G1 のソースに接続されており，

40

50

トランジスタM55\_G2のドレインはG-EL素子EL1\_Gのアノードに接続されている。

#### 【0075】

第3制御手段は、Nチャネル型のトランジスタM55\_B1（第7トランジスタ）とNチャネル型のトランジスタM55\_B2（第8トランジスタ）から構成されている。トランジスタM55\_B1は、第1発光制御信号EC\_11によってオン／オフ制御され、駆動トランジスタM52を通じて入力されるBデータ信号をトランジスタM55\_B2に与える。トランジスタM55\_B2は、第2発光制御信号EC\_21によってオン／オフ制御され、トランジスタM55\_B1を介して入力されるBデータ信号をB-EL素子EL1\_Bに与えて、B-EL素子EL1\_Bを駆動する。具体的には、トランジスタM55\_B1のゲートは第1発光制御信号EC\_11の伝送ラインに接続されており、トランジスタM55\_B2のゲートは第2発光制御信号EC\_21が接続されており、トランジスタM55\_B1のドレインは駆動トランジスタM52のドレインに接続されており、トランジスタM55\_B2のドレインはトランジスタM55\_B1のソースに接続されており、トランジスタM55\_B2のソースはB-EL素子EL1\_Bのアノードに接続されている。10

#### 【0076】

順次制御手段550は、Pチャネル型薄膜トランジスタとNチャネル型薄膜トランジスタの組み合わせで構成されているが、Pチャネル型薄膜トランジスタのみ、または、Nチャネル型薄膜トランジスタのみで構成してもよい。Nチャネル型薄膜トランジスタとPチャネル型薄膜トランジスタを異なる組み合わせとすることも可能である。また、各薄膜トランジスタは、デプレッションモードであってもよいし、エンハンスマントモードであってもよい。また、順次制御手段550を薄膜トランジスタで構成する代わりに、薄膜ダイオード、ダイオード、TRSのような各種スイッチング素子を使用することができる。そして、R、G、B-EL素子を順に駆動する多様な形態でこれらのスイッチング素子が回路構成される。20

#### 【0077】

本実施の形態では、一つの能動素子によって順次駆動される発光素子としてR、G、B-EL素子が採用されているが、この他、FED(Field Emission Display)、PDP(Plasma Display Panel)のような発光素子を採用することも可能である。30

#### 【0078】

本実施の形態に係る有機電界発光表示装置のピクセル回路の順次駆動方式を説明するところである。

#### 【0079】

従来は、図3に示したように、多数のゲートラインに対して、ゲートライン駆動回路110から一つのスキャン信号S1～Smがそれぞれ順に印加される。そして、1フレームの間にm個のスキャン信号が印加され、各スキャン信号S1～Smが印加されるたびにデータライン駆動回路120からR、G、B、データ信号DR1～DRn、DG1～DGn、DB1～DBnが同時にR、G、Bデータラインに印加される。これによって画素が駆動する。40

#### 【0080】

これに対して、本実施の形態によれば、1フレームが3サブフレームに分割され、各サブフレームにおいて、各ゲートラインにゲートライン駆動回路510からスキャン信号がそれぞれ印加される。このため、1フレームの間に、3m個のスキャン信号が印加される。第1画素については、まず、第1サブフレームにおいて、第1ゲートライン511にスキャン信号S1が印加され、スイッチングトランジスタM51がターンオンしてデータライン521からRデータ信号DR1が駆動トランジスタM52に提供される。このとき、順次制御手段550において、論理的低レベル（以下、「Lレベル」という）の第1発光制御信号EC\_11と論理的高レベル（以下、「Hレベル」という）の第2発光制御信号50

E C \_ 2 1 に応じて第 1 制御手段であるトランジスタ M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 がターンオンしているため，R データ信号 D R 1 が R - E L 素子 E L 1 \_ R に供給され，R - E L 素子 E L 1 \_ R が駆動する。

#### 【 0 0 8 1 】

次に，第 2 サブフレームにおいて，第 1 ゲートライン 5 1 1 にスキャン信号 S 1 が印加され，データライン 5 2 1 から G データ信号 D G 1 が駆動トランジスタ M 5 2 に提供される。このとき，順次制御手段 5 5 0 において，H レベルの第 2 発光制御信号 E C \_ 1 1 と L レベルの第 2 発光制御信号 E C \_ 2 1 に応じて第 2 制御手段であるトランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 がターンオンしているため，G データ信号 D G 1 が G - E L 素子 E L 1 \_ G に供給され，G - E L 素子 E L 1 \_ G が駆動する。

10

#### 【 0 0 8 2 】

最後に，第 3 サブフレームにおいて，第 1 ゲートライン 5 1 1 にスキャン信号 S 1 が印加され，データライン 5 2 1 から B データ信号 D B 1 が駆動トランジスタ M 5 2 に提供される。このとき，順次制御手段 5 5 0 において，H レベルの第 3 発光制御信号 E C \_ 1 1 と H レベルの第 2 発光制御信号 E C \_ 2 1 に応じて第 3 制御手段であるトランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 がターンオンしているため，B データ信号 D B 1 が B - E L 素子 E L 1 \_ B に供給され，B - E L 素子 E L 1 \_ B が駆動する。

#### 【 0 0 8 3 】

このように，1 フレームを構成する各サブフレームにおいて，スキャン信号 S 1 \_ S m が印加されると，その度に各データラインに R データ信号 D R 1 ~ D R n , G データ信号 D G 1 ~ D G n , B データ信号 D B 1 ~ D B n が順に印加される。この結果，画素 P 1 1 ~ P m n の R , G , B - E L 素子 E L \_ R , E L \_ G , E L \_ B が時分割的に順次駆動する。

20

#### 【 0 0 8 4 】

このように，本実施の形態に係るピクセル回路は，画素 P 1 1 ~ P m n それぞれに属する R , G , B - E L 素子 E L 1 \_ R , E L 1 \_ G , E L 1 \_ B は，能動素子 5 7 0 を共有することになる。したがって，各画素 P 1 1 ~ P m n において，一つのゲートライン，一つのデータライン，そして，一つの電源供給ラインだけが必要となり，回路構成の単純化が実現する。また，二つの発光制御ラインだけが必要となるため，ピクセル回路の配線がさらに単純化され，R , G , B - E L 素子の発光をさらに簡単に制御できる。

30

#### 【 0 0 8 5 】

図 6 は，本発明の第 1 の実施の形態に係る有機電界発光表示装置が備える画素部の他の例を示したブロック図である。図 9 は，図 6 に示した順次駆動方式の有機電界発光表示装置のピクセル回路の，また他のブロック構成を示したものであり，図 1 1 は，図 9 のピクセル回路の詳細回路の例を示したものである。図 6 , 図 9 , 及び図 1 1 に示すピクセル回路は，図 5 , 図 8 , 及び図 1 0 のピクセル回路に類似している。相違点としては，図 6 , 図 9 , 及び図 1 1 に示したピクセル回路では，駆動手段 5 4 0 のキャパシタ C 5 1 と駆動トランジスタ M 5 2 のソースに対して，同じ電源ライン 5 3 1 を通じて同じ電源電圧 V D D 1 が提供されたが，図 5 , 図 8 , 及び図 1 0 に示したピクセル回路には，個別の電源ラインが備えられており，キャパシタ C 5 1 には電源ライン 5 3 1 b を通じて電源電圧 V D D 1 b が提供され，駆動トランジスタ M 5 2 のソースには電源ライン 5 3 1 a を通じて電源電圧 V D D 1 a が提供される。このように，キャパシタ C 5 1 に供給される電源ラインと駆動トランジスタに供給される電源ラインを分離することによって，キャパシタ C 5 1 にデータ信号をより安定的に貯蔵できるようになる。

40

#### 【 0 0 8 6 】

次に，前述したような構成を有する本発明の第 1 の実施の形態に係る有機電界発光表示装置を時分割的に順次駆動する方法について，図 1 2 の駆動波形図を参照しながら詳しく説明する。

#### 【 0 0 8 7 】

まず，第 1 フレーム 1 F の第 1 サブフレーム 1 S F \_ R において，ゲートライン駆動回

50

路 5 1 0 から第 1 ゲートライン 5 1 1 にスキャン信号 S 1 ( R ) が印加されると、第 1 ゲートライン 5 1 1 が活性化し、データライン駆動回路 5 2 0 からデータ信号 D 1 ~ D n として R データ信号 D R 1 ~ D R n が第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 a , 5 9 1 b を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の R - E L 素子 E L \_ R を制御するための L レベルの第 1 発光制御信号 E C \_ 1 1 と H レベルの第 2 発光制御信号 E C \_ 2 1 が順次制御手段 5 5 0 に印加され、トランジスタ M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 がターンオンする。これによって、R データ信号 D R 1 ~ D R n に応じた駆動電流が R - E L 素子に提供され、R - E L 素子が駆動する。

10

#### 【 0 0 8 8 】

続いて、第 1 フレーム 1 F の第 2 サブフレーム 1 S F \_ G において、第 1 ゲートライン 5 1 1 に二つ目のスキャン信号 S 1 ( G ) が印加されると、データライン 5 2 1 ~ 5 2 n に流れる G データ信号 D G 1 ~ D G n が駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 a , 5 9 1 b を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の G - E L 素子 E L \_ G を制御するための H レベルの第 1 発光制御信号 E C \_ 1 1 と L レベルの第 2 発光制御信号 E C \_ 2 1 が順次制御手段 5 5 0 に印加され、トランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 がターンオンする。これによって、G データ信号 D G 1 ~ D G n に応じた駆動電流が G - E L 素子に提供され、G - E L 素子が駆動する。

20

#### 【 0 0 8 9 】

そして、第 1 フレーム 1 F の第 3 サブフレーム 1 S F \_ B において、第 1 ゲートライン 5 1 1 に三つ目のスキャン信号 S 1 ( B ) が印加されると、データライン 5 2 1 ~ 5 2 n に流れる B データ信号 D B 1 ~ D B n が駆動トランジスタ M 5 2 のゲートに提供される。このとき、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 a , 5 9 1 b を通って、第 1 ゲートライン 5 1 1 に接続された画素 P 1 1 ~ P 1 n の B - E L 素子 E L \_ B を制御するための H レベルの第 1 発光制御信号 E C \_ 1 1 と H L レベルの第 2 発光制御信号 E C \_ 2 1 が順次制御手段 5 5 0 に印加され、トランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 がターンオンする。これによって、B データ信号 D B 1 ~ D B n に応じた駆動電流が B - E L 素子に提供され、B - E L 素子が駆動する。

30

#### 【 0 0 9 0 】

同様に、第 1 フレーム 1 F の各サブフレームにおいて、第 2 ゲートライン 5 1 2 にスキャン信号 S 2 が印加されると、前述のようにデータライン 5 2 1 ~ 5 2 n に R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n が順次印加される。また、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 1 a , 5 9 1 b を通って、第 2 ゲートライン 5 1 2 に接続された画素 P 2 1 ~ P 2 n の R , G , B - E L 素子を制御するための第 1 発光制御信号 E C \_ 1 2 , 第 2 発光制御信号 E C \_ 2 2 が順次制御手段 5 5 0 に順次入力される。これによって、トランジスタ M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 , トランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 , トランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 が順次ターンオンし、R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n に応じた駆動電流が R , G , B - E L 素子に順次提供され、R , G , B - E L 素子が駆動する。

40

#### 【 0 0 9 1 】

このような動作は、第 1 フレーム 1 F の各サブフレームにおいて、第 m ゲートライン 5 1 m まで繰り返し行われる。第 m ゲートライン 5 1 m にスキャン信号 S m が印加されると、データライン 5 2 1 ~ 5 2 n に R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n が順次印加される。また、発光制御信号発生回路 5 9 0 から発光制御ライン 5 9 m a , 5 9 m b を通って、第 m ゲートライン 5 1 m に接続された画素 P m 1 ~ P m n の R , G , B - E L 素子を制御するための第 1 発光制御信号 E C \_ 1 m , 第 2 発光制御信号 E C \_ 2 m が順次制御手段 5 5 0 に順次入力される。これによって、トランジスタ

50

M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 , トランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 , トランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 が順次ターンオンし , R , G , B データ信号 D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n に応じた駆動電流が R , G , B - E L 素子に順次提供され , R , G , B - E L 素子が駆動する。

#### 【 0 0 9 2 】

以上のように , 本実施の形態にかかる有機電界発光表示装置の駆動方法によれば , 1 つのフレームは 3 つのサブフレームに分割され , 各サブフレームにおいて , R , G , B - E L 素子を順次駆動させることによって画素が表示されるようになる。このとき , R , G , B - E L 素子は順に駆動されるが , R , G , B - E L 素子の順次駆動サイクルを短く調整すれば , 人間の目には R , G , B - E L 素子があたかも同時に駆動されているように認識される。つまり , 各画素はちらつくことなく正常に画像表示される。

#### 【 0 0 9 3 】

また , 本発明の第 1 の実施の形態に係る有機電界発光表示装置によれば , R , G , B - E L 素子の発光時間を調節してホワイトバランスを調節できる。R , G , B - E L 素子の発光時間を調節するためには , 図 1 0 及び図 1 1 の順次制御手段 5 5 0 のトランジスタ M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 , トランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 , トランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 の各ターンオン時間を調節すればよい。

#### 【 0 0 9 4 】

具体的には , 図 1 3 に示したように , 各サブフレームにおいて , 発光制御信号発生手段 5 9 0 が output する第 1 発光制御信号 E C \_ 1 1 と第 2 発光制御信号 E C \_ 2 1 の論理レベルの組み合わせの時間を調節する。この時間に応じて順次制御手段 5 5 0 のトランジスタ M 5 5 \_ R 1 とトランジスタ M 5 5 \_ R 2 , トランジスタ M 5 5 \_ G 1 とトランジスタ M 5 5 \_ G 2 , トランジスタ M 5 5 \_ B 1 とトランジスタ M 5 5 \_ B 2 のターンオン時間 t r , t g , t b が決定される。

#### 【 0 0 9 5 】

本実施の形態では , 二つの発光制御信号 , すなわち第 1 発光制御信号 E C \_ 1 1 と第 2 発光制御信号 E C \_ 2 1 によって , R , G , B - E L 素子の順次発光が制御される。例えば図 1 3 に示したように , R , G , B - E L 素子のうち , R - E L 素子のターンオン時間 t r ( 発光時間 ) と G - E L 素子のターンオン時間 t g ( 発光時間 ) を定常状態から変更することによってホワイトバランスを調節することが可能となる。このように , R - E L 素子のターンオン時間 t r , G - E L 素子のターンオン時間 t g , 及び B - E L 素子のターンオン時間 t b を適宜調節すれば , 最適なホワイトバランスを得ることができる。

#### 【 0 0 9 6 】

本実施の形態によれば , 前述したように R , G , B 発光時間を調整してホワイトバランスを調整するだけでなく , 図 1 3 のように , R , G , B 発光時間を 1 次に調整してホワイトバランスを調整した上で , 明るさを最適化するために , R , G , B 発光時間をさらに調整するようにしてもよい。

#### 【 0 0 9 7 】

以上のように , 本発明の第 1 の実施の形態によれば , R , G , B - E L 素子が駆動薄膜トランジスタとスイッチング薄膜トランジスタを共有して時分割的に駆動するため , 高精細化が可能であり , 素子数及び配線数を減少させ開口率及び收率を向上することができる。また , 本実施の形態は , 順次駆動方式を採用しているため , R C ディレイ及び電圧降下 ( I R d r o p ) を防止することも可能となる。

#### 【 0 0 9 8 】

しかも , 本実施の形態によれば , 各 R , G , B - E L 素子は , 2 つの発光制御信号によって駆動制御される。このため , 回路構成の一層の簡素化が実現する。

#### 【 0 0 9 9 】

##### ( 第 2 の実施の形態 )

図 1 4 は , 本発明の第 2 の実施の形態に係る有機電界発光表示装置の構成を示すプロツ

10

20

30

40

50

ク図である。図14に示した第2の実施の形態に係る有機電界発光表示装置は、図4に示した第1の実施の形態に係る有機電界発光表示装置に対して、ゲートライン駆動回路510が二つのゲートライン駆動回路510a, 510bに置き換えられ、発光制御信号発生回路590が二つの発光制御信号発生回路590a, 590bに置き換えられた構成を有する。

#### 【0100】

すなわち、本実施の形態にかかる有機電界発光表示装置は、多数のゲートライン511～51nのうち、第1ゲートライン駆動回路510aから一のゲートライン群にスキャン信号が提供され、第2ゲートライン駆動回路510bから他のゲートライン群にスキャン信号が提供されるように構成されている。このとき、ゲートライン511～51nのうち、上段にレイアウトされているゲートラインには第1ゲートライン駆動回路510aからスキャン信号S1～Sk-1(1 < k < m)が印加され、下段にレイアウトされているゲートラインには第2ゲートライン駆動回路510bからスキャン信号Sk～Smが順に印加されるように構成することが可能である。また、偶数番目にレイアウトされているゲートラインには第1ゲートライン駆動回路510aからスキャン信号が印加され、奇数番目にレイアウトされているゲートラインには第2ゲートライン駆動回路510bからスキャン信号が印加されるように構成することも好ましい。これによって、画素部に配列されるゲートラインの密度を減少させることができる。また、第1ゲートライン駆動回路510a及び第2ゲートライン駆動回路510bから同時にゲートラインにスキャン信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに、第1ゲートライン駆動回路510aと第2ゲートライン駆動回路510bを備えることによって、冗長性を高めることも可能となる。すなわち、第1ゲートライン駆動回路510aと第2ゲートライン駆動回路510bのうち一方が故障しても他方によって冗長救済することができる。

#### 【0101】

また、本実施の形態にかかる有機電界発光表示装置は、多数の発光制御ライン591～59nのうち、第1発光制御信号発生回路590aから一の発光制御ライン群に発光制御信号が提供され、第2発光制御信号発生回路590bから他の発光制御ライン群に発光制御信号が提供されるように構成されている。このとき、発光制御信号ライン591～59nのうち、上段にレイアウトされている発光制御ラインには第1発光制御信号発生回路590aから発光制御信号が印加され、下段にレイアウトされている発光制御ラインには第2発光制御信号発生回路590bから発光制御信号が順に印加されるように構成することが可能である。また、偶数番目にレイアウトされている発光制御ラインには第1発光制御信号発生回路590aから発光制御信号が印加され、奇数番目にレイアウトされている発光制御ラインには第2発光制御信号発生回路590bから発光制御信号が印加されるように構成することも好ましい。これによって、画素部に配列される発光制御ラインの密度を減少させることができる。また、第1発光制御信号発生回路590a及び第2発光制御信号発生回路590bから同時に発光制御ラインに発光制御信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに、第1発光制御信号発生回路590aと第2発光制御信号発生回路590bを備えることによって、冗長性を高めることも可能となる。すなわち、第1発光制御信号発生回路590aと第2発光制御信号発生回路590bのうち一方が故障しても他方によって冗長救済することができる。

#### 【0102】

##### (第3の実施の形態)

図15は、本発明の第3の実施の形態に係る有機電界発光表示装置の構成を示すプロック図である。図15に示した第3の実施の形態に係る有機電界発光表示装置は、図14に示した第2の実施の形態に係る有機電界発光表示装置に対して、二つのゲートライン駆動回路510a, 510bと二つの発光制御信号発生回路590a, 590bのレイアウト位置が相違している。このように、ゲートライン駆動回路や発光制御信号発生回路を2以上に分割することによって、基板上のレイアウト位置の自由度が高まる。これは、有機電

10

20

30

40

50

界発光表示装置の小型化にも有利である。

**【0103】**

なお、本発明の第2の実施の形態及び第3の実施の形態では、ゲートライン駆動回路と発光制御信号発生回路が二つ（またはそれ以上）に分割され、各回路が多段に配列されているが、データライン駆動回路を複数備えて各データライン駆動回路を多段に配列することもできる。

**【0104】**

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。10

**【産業上の利用可能性】**

**【0105】**

本発明は、EL表示装置、FED (Field Emission Display)、PDP (Plasma Display Panel)のような発光素子を採用する表示装置に適用可能である。

**【図面の簡単な説明】**

**【0106】**

【図1】一般的な有機電界発光表示装置を示す構成図である。

【図2】図1の有機電界発光表示装置のピクセル回路を示す構成図である。20

【図3】図1の有機電界発光表示装置の動作波形図である。

【図4】本発明の第1の実施の形態に係る有機電界発光表示装置を示すブロック構成図である。

【図5】図4の有機電界発光表示装置の画素部の構成例を示す図である。

【図6】図4の有機電界発光表示装置の画素部の他の構成例を示す図である。

【図7】同実施の形態に係る有機電界発光表示装置のピクセル回路を示す概略図である。

【図8】図5の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図9】図6の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図10】図8の有機電界発光表示装置のピクセル回路を示す詳細回路図である。

【図11】図9の有機電界発光表示装置のピクセル回路を示す詳細回路図である。30

【図12】同実施の形態に係る有機電界発光表示装置のピクセル回路の駆動波形を示す図である。

【図13】同実施の形態に係る有機電界発光表示装置におけるホワイトバランスの具現例を説明するための駆動波形を示す図である。

【図14】本発明の第2の実施の形態に係る有機電界発光表示装置のブロック構成図である。

【図15】本発明の第3の実施の形態に係る有機電界発光表示装置のブロック構成図である。

**【符号の説明】**

**【0107】**

500：画素部

510, 510a, 510b：ゲートライン駆動回路

511～51m：ゲートライン

520：データライン駆動回路

521～52n：データライン

531～53n：電源ライン

540：駆動手段

550：順次制御手段

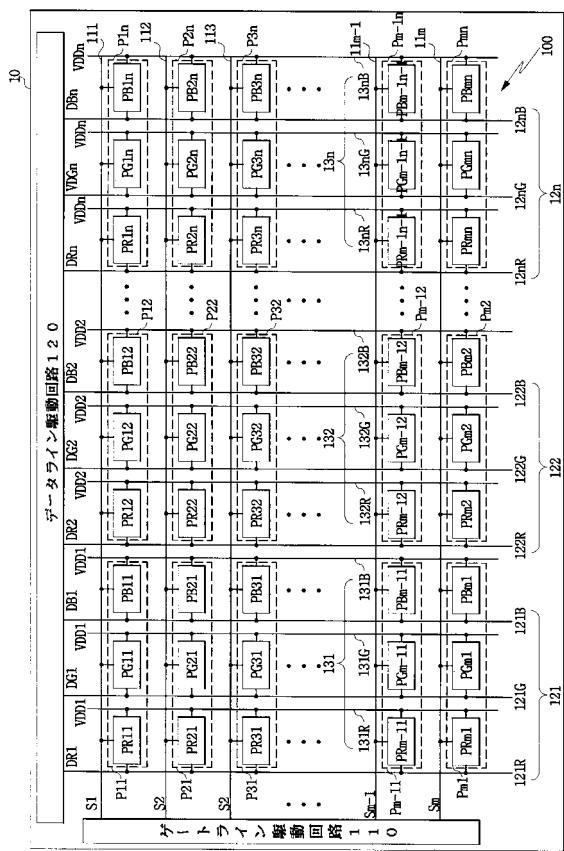
570：能動素子

590, 590a, 590b：発光制御信号発生回路40

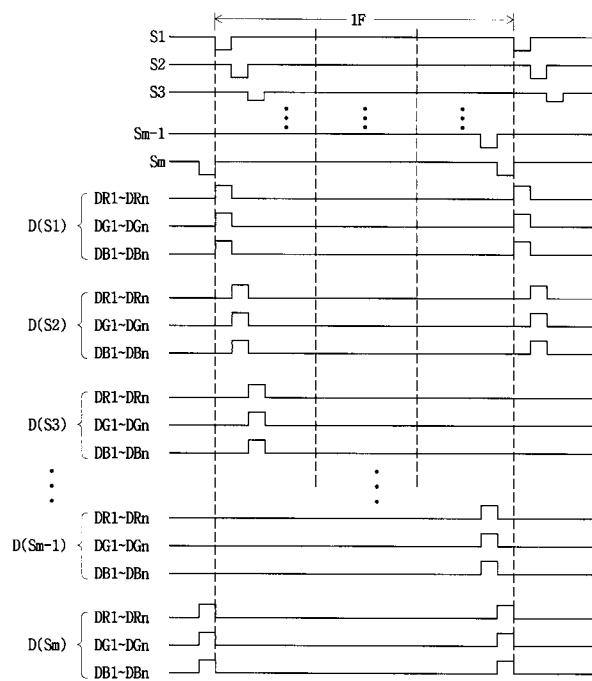
590, 590a, 590b：発光制御信号発生回路50

P<sub>1</sub> 1 ~ P<sub>m</sub> n : 画素  
 E C \_ 1 1 : 第 1 発光制御信号  
 E C \_ 2 1 : 第 2 発光制御信号  
 E L 1 \_ R : R - E L 素子  
 E L 1 \_ G : G - E L 素子  
 E L 1 \_ B : B - E L 素子

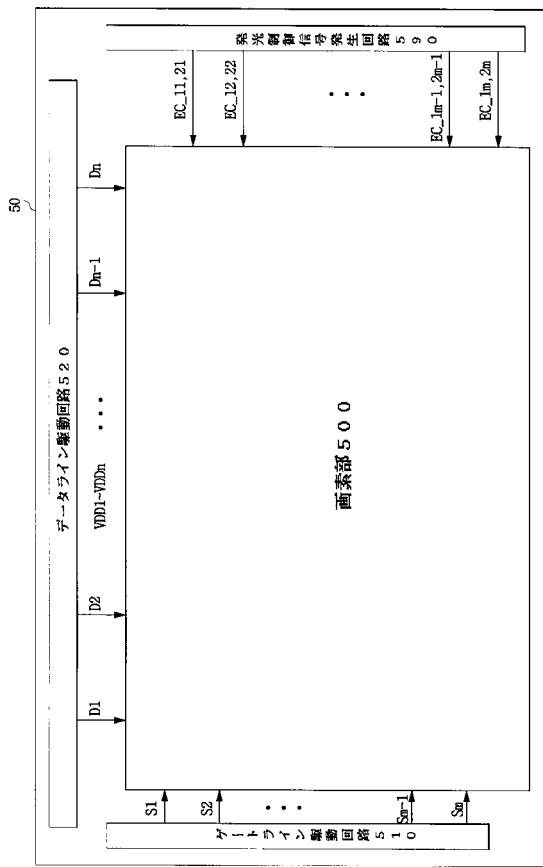
【図 1】



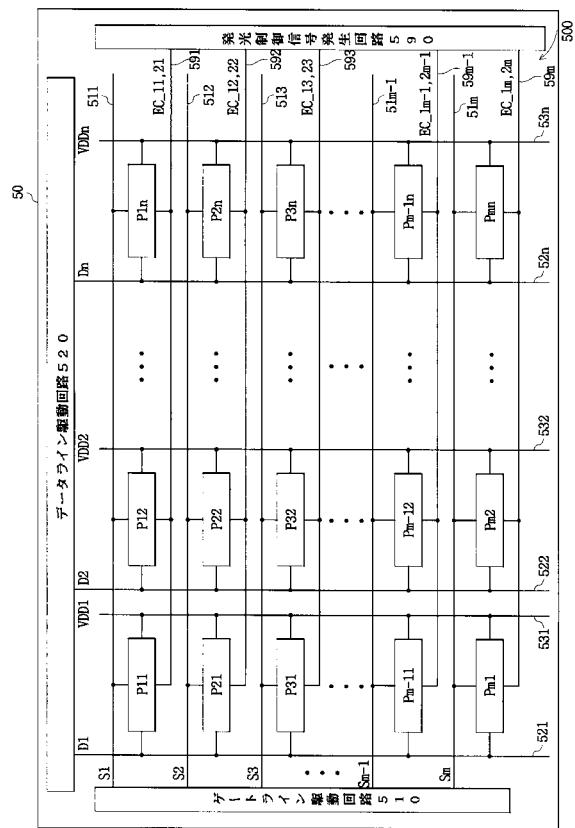
【図3】



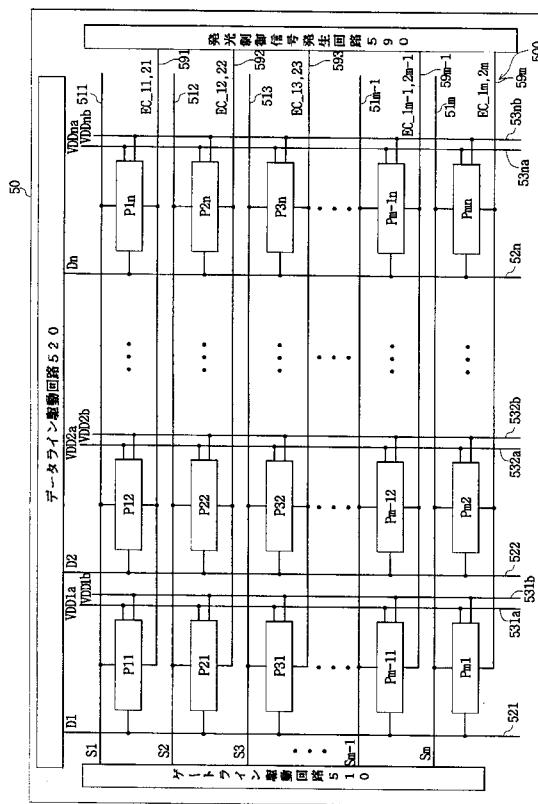
【 図 4 】



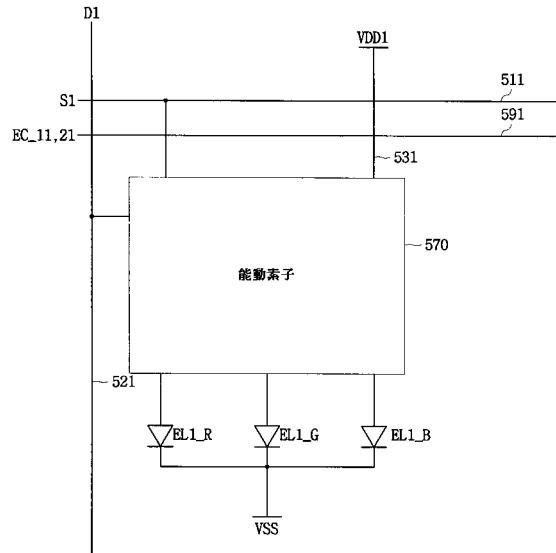
( 5 )



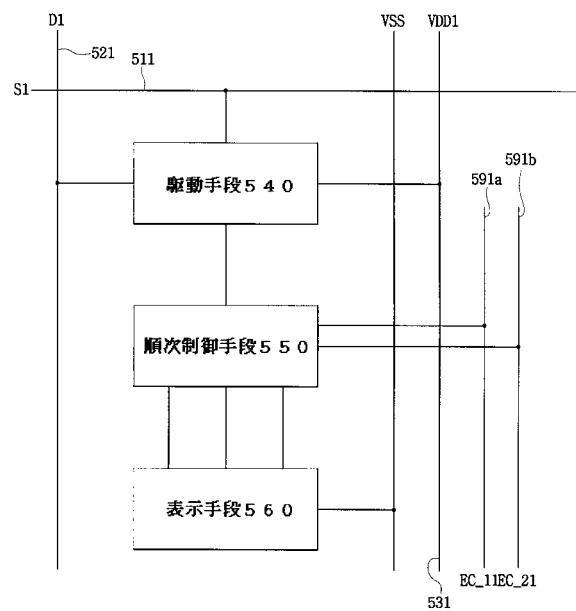
( 义 6 )



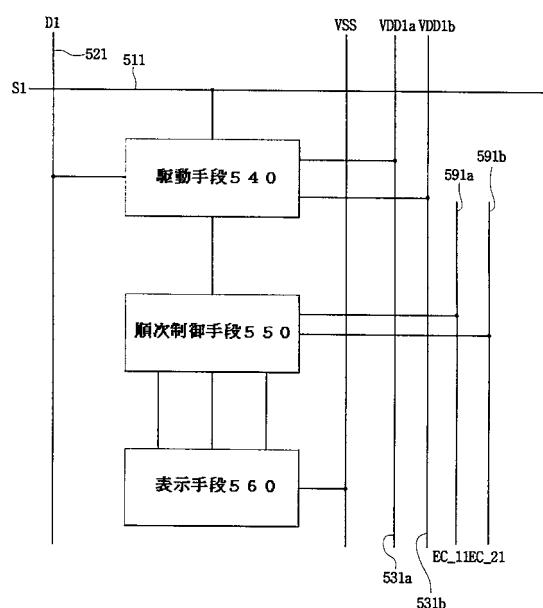
【図7】



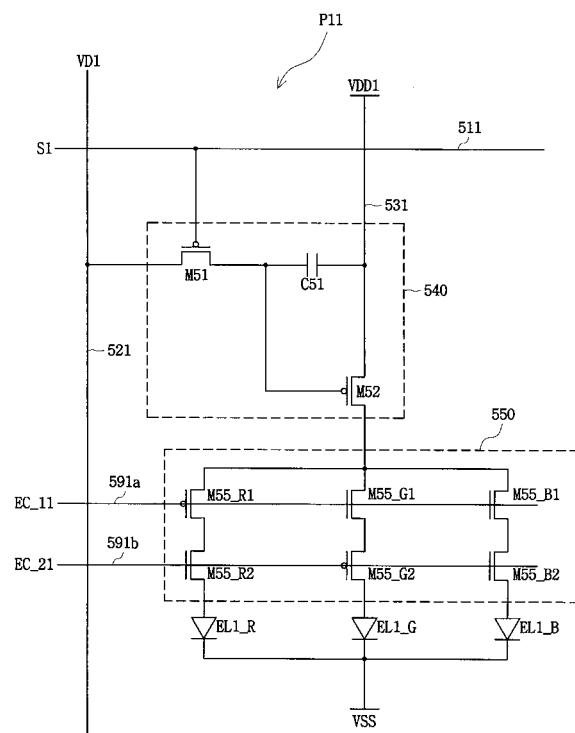
【図8】



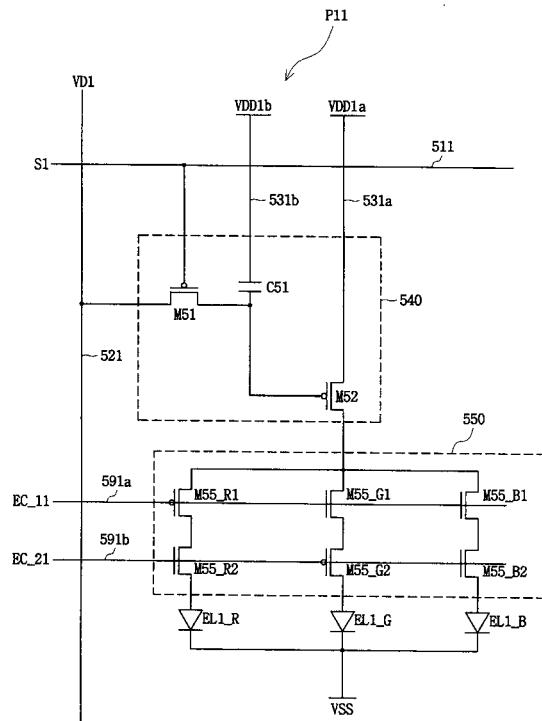
【図9】



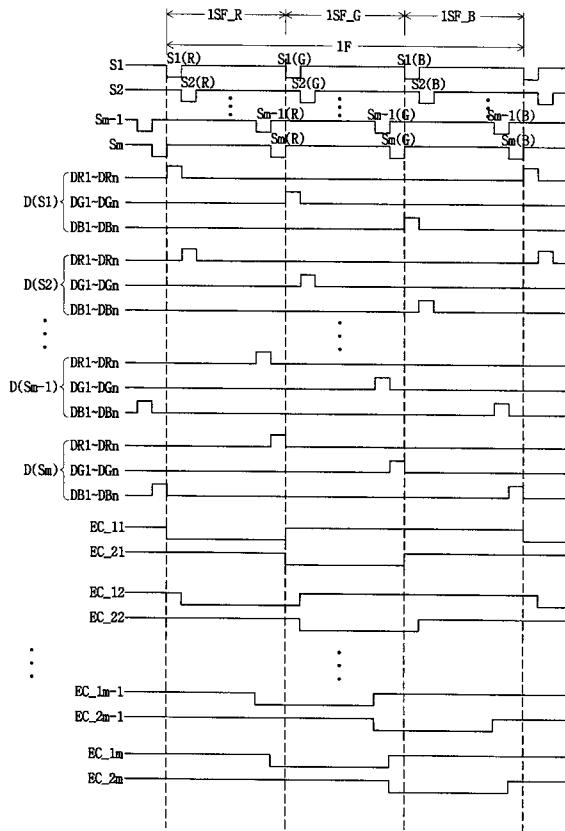
【図10】



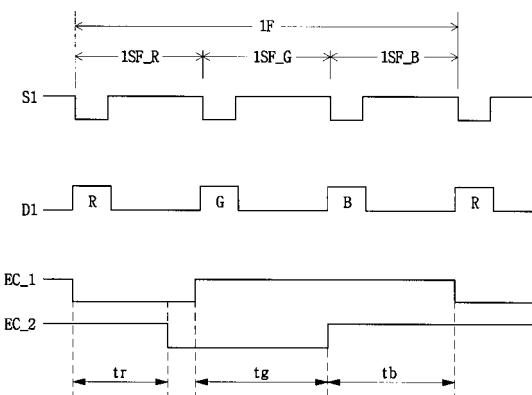
【図11】



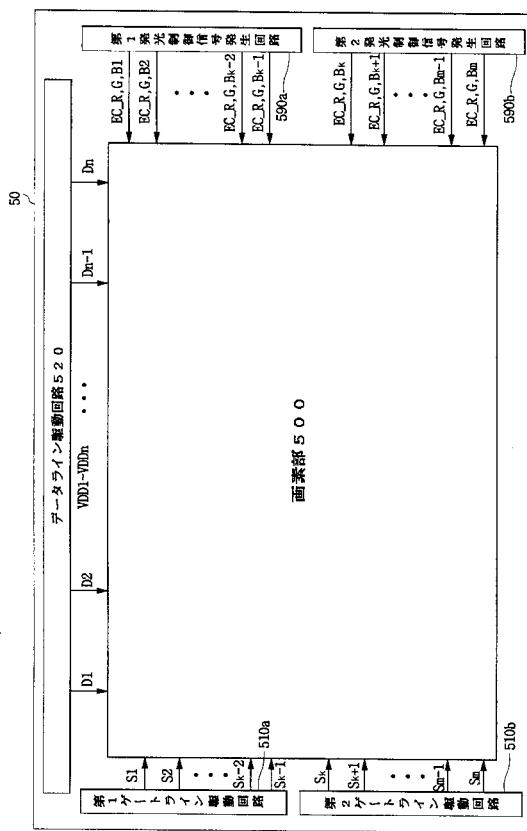
【図12】



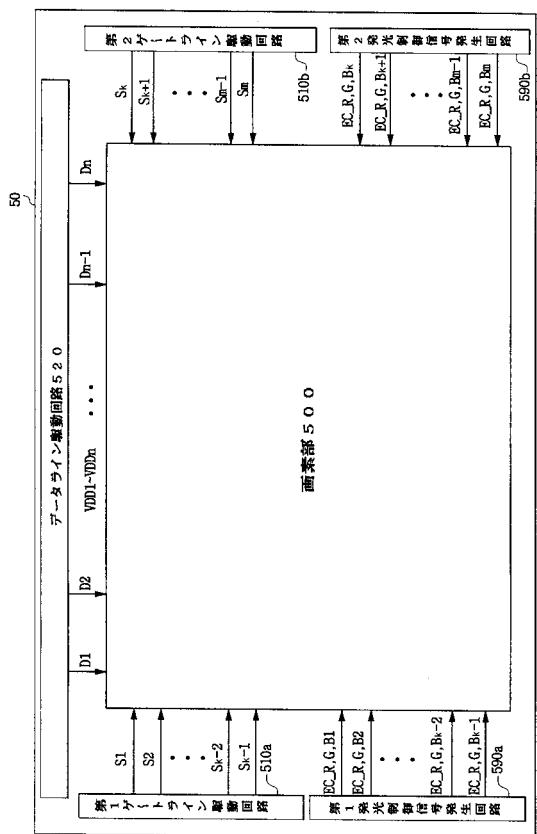
【図13】



【図14】



【図15】



---

フロントページの続き

(51)Int.Cl.

F I
G 09 G 3/20 6 2 4 B
G 09 G 3/20 6 4 1 E
G 09 G 3/20 6 4 2 K
G 09 G 3/20 6 4 2 L
G 09 G 3/22 E
G 09 G 3/28 H
H 05 B 33/14 A

(56)参考文献 特開平09-138659(JP,A)

特開2003-280614(JP,A)

特開2002-082652(JP,A)

特開2003-157053(JP,A)

特開平02-118593(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 3 0
G 09 G 3 / 2 0

专利名称(译)	显示装置的像素电路，显示装置及其驱动方法		
公开(公告)号	<a href="#">JP4209832B2</a>	公开(公告)日	2009-01-14
申请号	JP2004330894	申请日	2004-11-15
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星工スディアイ株式会社		
当前申请(专利权)人(译)	三星工スディアイ株式会社		
[标]发明人	郭源奎		
发明人	郭 源奎		
IPC分类号	G09G3/30 G09G3/20 G09G3/22 G09G3/28 H01L51/50 G09G3/291 G09G3/296 G09G3/32		
CPC分类号	G09G3/2022 G09G3/3233 G09G2300/0465 G09G2300/0814 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2310/0235 G09G2310/06 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.611.F G09G3/20.611.J G09G3/20.621.A G09G3/20.621.J G09G3/20.624.B G09G3/20.641.E G09G3/20.642.K G09G3/20.642.L G09G3/22.E G09G3/28.H H05B33/14.A G09G3 /296 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107 /BB01 3K107/CC08 3K107/CC35 3K107/CC36 3K107/CC45 3K107/DD39 3K107/EE04 3K107/EE07 3K107/HH04 3K107/HH05 5C080/AA05 5C080/AA06 5C080/AA08 5C080/AA18 5C080/BB05 5C080 /CC03 5C080/DD05 5C080/DD08 5C080/DD23 5C080/DD28 5C080/EE29 5C080/EE30 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK07 5C380/AA01 5C380/AB06 5C380 /AB34 5C380/AB36 5C380/AB41 5C380/AB46 5C380/AC12 5C380/BA12 5C380/BA13 5C380/BA19 5C380/BA20 5C380/BA27 5C380/BA29 5C380/BA39 5C380/BB12 5C380/BB14 5C380/BB22 5C380 /CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB02 5C380/CB18 5C380/CB24 5C380/CB25 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380 /CC41 5C380/CC53 5C380/CC59 5C380/CC61 5C380/CC64 5C380/CD014 5C380/CF54 5C380/DA02 5C380/DA10 5C380/DA19 5C380/DA35 5C580/BB21 5C580/BB27 5C580/CA06 5C580/CB01 5C580 /CB10		
审查员(译)	福村 拓		
优先权	1020030080739 2003-11-14 KR		
其他公开文献	JP2005148750A		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

提供一种能够提高高清晰度，孔径比，良率，防止RC延迟和电压降，并简化像素配置和布线的显示装置的像素电路及其驱动方法。一种有机发光显示装置，包括：多个发光元件（EL 1\_R，EL 1\_G，EL 1\_B），在显示装置的像素电路中的预定部分发出颜色，该显示装置的每个预定部分具有预定的颜色，和有源元件（540,550）共同连接到这些发光元件并用于驱动各个发光元件。有源元件以预定间隔顺序地驱动预定区间内的每个发光元件，由此每个发光元件以预定间隔顺序地发光。.The 10

