

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4209831号
(P4209831)

(45) 発行日 平成21年1月14日(2009.1.14)

(24) 登録日 平成20年10月31日(2008.10.31)

(51) Int.Cl.

F 1

G09G	3/20	(2006.01)	G09G	3/20	6 4 1 E
G09G	3/22	(2006.01)	G09G	3/20	6 2 4 B
G09G	3/28	(2006.01)	G09G	3/22	E
G09G	3/30	(2006.01)	G09G	3/28	J
HO4N	5/66	(2006.01)	G09G	3/28	K

請求項の数 25 (全 27 頁) 最終頁に続く

(21) 出願番号	特願2004-330665 (P2004-330665)	(73) 特許権者	590002817 三星エスディアイ株式会社 大韓民国京畿道水原市靈通区▲しん▼洞5 75番地
(22) 出願日	平成16年11月15日 (2004.11.15)	(74) 代理人	100095957 弁理士 龟谷 美明
(65) 公開番号	特開2005-148749 (P2005-148749A)	(74) 代理人	100096389 弁理士 金本 哲男
(43) 公開日	平成17年6月9日 (2005.6.9)	(72) 発明者	郭 源奎 大韓民国京畿道城南市盆唐区九美洞88番 地 カチ住公アパート207-903
審査請求日	平成16年11月18日 (2004.11.18)	(72) 発明者	季 ▲寛▼熙 大韓民国ソウル市冠岳区奉天洞1630-5
(31) 優先権主張番号	2003-080737		
(32) 優先日	平成15年11月14日 (2003.11.14)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

(54) 【発明の名称】表示装置のピクセル回路、表示装置、及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

所定区間ごとに所定の色を具現する表示装置のピクセル回路であつて、
前記所定区間内で発光する3つの発光素子と、
データ信号を伝達する1つのスイッチング素子と、
一端が電源ラインに接続され、他端が前記3つの発光素子に共通接続され、制御端が前記1つのスイッチング素子に接続され、前記データ信号によってオン／オフ制御される他の1つのスイッチング素子と、

前記他の1つのスイッチング素子と、前記3つの発光素子それぞれとの間に1つずつ接続され、3つの発行制御信号によりオン／オフ制御される3つのスイッチング素子と、
を具備し、

前記3つのスイッチング素子は、前記所定区間内の所定期間ごとに、前記3つの発行制御信号が選択的に供給されることにより、オン／オフ制御されて、前記3つの発光素子を順に発光させることを特徴とする、表示装置のピクセル回路。

【請求項 2】

前記所定区間は、一つのフレームであり、前記所定期間は、サブフレームであり、
前記フレームは、複数のサブフレームで構成され、
前記3つの発光素子は、前記サブフレームごとに、順に駆動されることを特徴とする、
請求項1に記載の表示装置のピクセル回路。

【請求項 3】

前記 3 つの発光素子のうち少なくとも一つの発光素子は、前記複数のサブフレームのうち二つ以上のサブフレームにおいて発光することを特徴とする、請求項 2 に記載の表示装置のピクセル回路。

【請求項 4】

前記複数のサブフレームのうちいずれかのサブフレームでは二つ以上の前記発光素子が発光することを特徴とする、請求項 2 または 3 に記載の表示装置のピクセル回路。

【請求項 5】

前記複数の発光素子の各発光時間を調節して、全体のホワイトバランスを調節することを特徴とする、請求項 1 ~ 4 のいずれかに記載の表示装置のピクセル回路。

【請求項 6】

前記各発光素子は、発光ダイオードまたは電界発光素子であることを特徴とする、請求項 1 ~ 5 のいずれかに記載の表示装置のピクセル回路。

【請求項 7】

前記各発光素子は、電界発光素子であることを特徴とする、請求項 1 ~ 5 のいずれかに記載の表示装置のピクセル回路。

【請求項 8】

前記複数の発光素子の各第 1 電極は、前記他の 1 つのスイッチング素子に接続され、前記複数の発光素子の各第 2 電極は、接地されることを特徴とする、請求項 1 ~ 7 のいずれかに記載の表示装置のピクセル回路。

【請求項 9】

前記複数の発光素子は、ストライプタイプまたはデルタタイプに配列されることを特徴とする、請求項 1 ~ 8 のいずれかに記載の表示装置のピクセル回路。

【請求項 10】

前記スイッチング素子は、トランジスタ、薄膜ダイオード、またはダイオードで構成されることを特徴とする、請求項 1 に記載の表示装置のピクセル回路。

【請求項 11】

赤色電界発光素子と、

緑色電界発光素子と、

青色電界発光素子と、

データ信号を伝達する 1 つのスイッチングトランジスタと、

一端が電源ラインに接続され、他端が前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子に共通接続され、制御端が前記スイッチングトランジスタに接続され、前記データ信号によってオン / オフ制御される 1 つの駆動トランジスタと、

前記データ信号を貯蔵する貯蔵素子と、

前記駆動トランジスタと、前記赤色電界発光素子、前記緑色電界発光素子、または前記青色電界発光素子との間に 1 つずつ接続され、それぞれ赤色発光制御信号、緑色発光制御信号、または青色発光制御信号によってオン / オフ制御される 3 つのトランジスタと、を具備し、

前記 3 つのトランジスタは、前記赤色発光制御信号、前記緑色発光制御信号、及び前記青色発光制御信号が選択的に供給されることにより、オン / オフ制御されて、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子を順に発光させることを特徴とする、表示装置のピクセル回路。

【請求項 12】

前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子は、一つのフレームを構成する複数のサブフレームそれぞれにおいて、順に駆動されることを特徴とする、請求項 11 に記載の表示装置のピクセル回路。

【請求項 13】

前記複数のサブフレームのうちいずれかのサブフレームでは、前記赤色電界発光素子、前記緑色電界発光素子、及び前記青色電界発光素子のうちの少なくとも二つが駆動されることを特徴とする、請求項 12 に記載の表示装置のピクセル回路。

10

20

30

40

50

【請求項 14】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各発光時間を調節して，全体のホワイトバランスを調節することを特徴とする，請求項11～13のいずれかに記載の表示装置のピクセル回路。

【請求項 15】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の各第1電極は，前記駆動トランジスタに共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の第2電極は，接地されることを特徴とする，請求項11～14のいずれかに記載の表示装置のピクセル回路。

【請求項 16】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，請求項11～15のいずれかに記載の表示装置のピクセル回路。

【請求項 17】

制御端がゲートラインに接続され，第1電源端がデータラインに接続された第1トランジスタと，

制御端が前記第1トランジスタの第2電源端に接続され，第1電源端が電源ラインに接続された第2トランジスタと，

前記第2トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第1発光制御信号の伝送ラインに接続された第3トランジスタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第2発光制御信号の伝送ラインに接続された第4トランジスタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第3発光制御信号の伝送ラインに接続された第5トランジスタと，

第1電極が前記第3トランジスタの第2電源端に接続され，第2電極が接地された赤色電界発光素子と，

第1電極が前記第4トランジスタの第2電源端に接続され，第2電極が接地された緑色電界発光素子と，

第1電極が前記第5トランジスタの第2電源端に接続され，第2電極が接地された青色電界発光素子と，

を含むことを特徴とする，表示装置のピクセル回路。

【請求項 18】

一方の電極が接地されている赤色電界発光素子と，

一方の電極が接地されている緑色電界発光素子と，

一方の電極が接地されている青色電界発光素子と，

前記赤色電界発光素子の他方の電極，前記緑色電界発光素子の他方の電極，及び前記青色電界発光素子の他方の電極が共通接続され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子に駆動電流を供給することにより，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動する1つのトランジスタと

，
前記赤色電界発光素子，前記緑色電界発光素子，または前記青色電界発光素子と，前記1つのトランジスタとの間ににおける前記駆動電流の供給経路上に1つずつ配置され，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子の駆動を制御する3つのトランジスタと，

を具備する複数の画素を含むことを特徴とする，表示装置。

【請求項 19】

前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，少なくとも三つのサブフレームで構成されるフレーム内において，前記各サブフレームごと順に駆動されることを特徴とする，請求項18に記載の表示装置。

10

20

30

40

50

【請求項 20】

前記各画素は，ストライプタイプまたはデルタタイプで配列されることを特徴とする，
請求項 18 または 19 に記載の表示装置。

【請求項 21】

複数のゲートラインと，
 複数のデータラインと，
 複数の電源ラインと，

前記複数のゲートライン，前記複数のデータライン，及び前記複数の電源ラインのうち，
 対応する一つのゲートライン，データライン，及び電源ラインに接続される複数の画素
 と，
 を含み，

前記各画素は，
 制御端が前記ゲートラインに接続され，第 1 電源端が前記データラインに接続された第
 1 トランジスタと，

制御端が前記第 1 トランジスタの第 2 電源端に接続され，第 1 電源端が電源ラインに接
 続された第 2 トランジスタと，

前記第 2 トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと，

第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され，制御端が第 1 発光制御信
 号の伝送ラインに接続された第 3 トランジスタと，

第 1 電源端が前記第 2 トランジスタの第 2 電源端に接続され，制御端が第 2 発光制御信
 号の伝送ラインに接続された第 4 トランジスタと，

第 1 電源端が前記第 2 薄膜トランジスタの第 2 電源端に接続され，制御端が第 3 発光制
 御信号の伝送ラインに接続された第 5 トランジスタと，

第 1 電極が前記第 3 トランジスタの第 2 電源端に接続され，第 2 電極が接地された赤色
 電界発光素子と，

第 1 電極が前記第 4 トランジスタの第 2 電源端に接続され，第 2 電極が接地された緑色
 電界発光素子と，

第 1 電極が前記第 5 トランジスタの第 2 電源端に接続され，第 2 電極が接地された青色
 電界発光素子と，

を含むことを特徴とする，表示装置。

【請求項 22】

複数のゲートライン，複数のデータライン，複数の発光制御ライン，及び複数の電源ラ
 イン，並びに，前記複数のゲートライン，前記複数のデータライン，前記複数の発光制御
 ライン，及び前記複数の電源ラインのうち，対応する一つ以上のゲートライン，データラ
 イン，発光制御ライン，及び電源ラインにそれぞれ接続される複数の画素を具備する画素
 部と，

前記複数のゲートラインを通じてスキャン信号を供給する少なくとも一つのゲートライ
 ン駆動回路と，

前記複数のデータラインを通じてデータ信号を供給する少なくとも一つのデータライ
 ン駆動回路と，

前記複数の発光制御ラインを通じて発光制御信号を供給する少なくとも一つの発光制御
 信号発生回路と，
 を具備し，

前記各画素は，
 赤色電界発光素子と，
 緑色電界発光素子と，
 青色電界発光素子と，

一端が前記電源ラインに接続され，他端が前記赤色電界発光素子，前記緑色電界発光素
 子，及び前記青色電界発光素子に共通接続され，前記データラインから供給されるデータ
 信号に応じて，前記電源ラインから供給される駆動電流を，前記赤色電界発光素子，前記

10

20

30

40

50

緑色電界発光素子，及び前記青色電界発光素子に供給することにより，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動する1つの駆動トランジスタと，

前記赤色電界発光素子，前記緑色電界発光素子，又は前記青色電界発光素子と，前記トランジスタとの間ににおける前記駆動電流の供給経路上に1つずつ配置され，前記複数の発光制御ラインから供給される赤色発光制御信号，緑色発光制御信号又は青色発光制御信号に応じて，前記駆動電流を，前記赤色電界発光素子，前記緑色電界発光素子，または前記青色電界発光素子に順に供給することにより，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を，複数のサブフレームで構成される一つのフレーム内で前記サブフレームごとに順に発光するように制御する3つの発光制御用トランジスタと

10

，
を含むことを特徴とする，表示装置。

【請求項23】

前記ゲートライン駆動回路及び前記発光制御信号発生回路をそれぞれ複数具備することを特徴とする，請求項22に記載の表示装置。

【請求項24】

複数のゲートラインと，

複数のデータラインと，

複数の電源ラインと，

前記複数のゲートライン，前記複数のデータライン，及び前記複数の電源ラインのうち，対応する一つのゲートライン，データライン，及び電源ラインに接続される複数の画素と，

20

を含み，

前記各画素は，

制御端が前記ゲートラインに接続され，第1電源端が前記データラインに接続された第1トランジスタと，

制御端が前記第1トランジスタの第2電源端に接続され，第1電源端が電源ラインに接続された第2トランジスタと，

前記第2トランジスタの制御端と前記電源ラインとの間に接続されたキャパシタと，

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第1発光制御信号の伝送ラインに接続された第3トランジスタと，

30

第1電源端が前記第2トランジスタの第2電源端に接続され，制御端が第2発光制御信号の伝送ラインに接続された第4トランジスタと，

第1電源端が前記第2薄膜トランジスタの第2電源端に接続され，制御端が第3発光制御信号の伝送ラインに接続された第5トランジスタと，

第1電極が前記第3トランジスタの第2電源端に接続され，第2電極が接地された赤色電界発光素子と，

第1電極が前記第4トランジスタの第2電源端に接続され，第2電極が接地された緑色電界発光素子と，

第1電極が前記第5トランジスタの第2電源端に接続され，第2電極が接地された青色電界発光素子と，

40

を含む表示装置の駆動方法であって，

前記複数のゲートラインのうち，一のゲートラインに対して，所定区間内の所定期間ごとにスキャン信号を与えること，

前記スキャン信号が前記一のゲートラインに与えられるたびに，前記複数のデータラインのうち，一のデータラインに対して，データ信号を与えて，駆動電流を発生させること，

前記第1発光制御信号の伝送ライン，前記第2発光制御信号の伝送ライン及び前記第3発光制御信号の伝送ラインに発光制御信号を与えることにより，前記一のゲートラインに接続された画素に含まれる赤色電界発光素子，緑色電界発光素子，及び青色電界発光素子

50

に対して前記駆動電流を与えて，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子を駆動すること，
を特徴とする，表示装置の駆動方法。

【請求項 25】

前記所定期間は，三つの所定期間を含み，

前記三つの所定期間において，前記発行制御信号を前記第1発光制御信号の伝送ライン，前記第2発光制御信号の伝送ライン及び前記第3発光制御信号の伝送ラインに順次与えることにより，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は一つずつ発光し，

前記所定期間において，前記赤色電界発光素子，前記緑色電界発光素子，及び前記青色電界発光素子は，順に発光することを特徴とする，請求項24に記載の表示装置の駆動方法。 10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は，表示装置のピクセル回路，表示装置，及びその駆動方法に関する。

【背景技術】

【0002】

最近，携帯用情報機器には，軽量，薄型などの特性に優れた液晶表示装置（LCD）や有機電界発光表示装置（OLED：Organic Light Emission Diode）などがよく使用されている。有機電界発光表示装置は，液晶表示装置に比べて輝度特性及び視野角特性が優れているため次世代平板表示装置として注目を浴びている。 20

【0003】

通常，アクティブマトリクス有機電界発光表示装置において，一つの画素は，R，G，B単位画素で構成されており，各R，G，B単位画素は，EL素子を有する。各EL素子は，アノード電極とカソード電極との間に各R，G，B有機発光層を備えている。そして，アノード電極とカソード電極に印加される電圧により，R，G，B有機発光層から光が射出される。

【0004】

図1は，従来のアクティブマトリクス有機電界発光表示装置10の構成を示している。 30

【0005】

従来のアクティブマトリクス有機電界発光表示装置10は，画素部100，ゲートライン駆動回路110，データライン駆動回路120，及び制御部（図示せず）を備える。画素部100は，ゲートライン駆動回路110からスキャン信号S1～Smが提供される多数のゲートライン111～11mと，データライン駆動回路120からデータ信号DR1，DG1，DB1，…，DRn，DGn，DBnを提供するための多数のデータライン121～12n，及び電源電圧VDD1～VDDnを提供する多数の電源ライン131～13nを備える。

【0006】

画素部100には，多数のゲートライン111～11m，多数のデータライン121～12n，及び多数の電源ライン131～13nに連結される多数の画素P11～Pmnがマトリクス形態で配列されている。各画素P11～Pmnは，三つの単位画素，つまりR，G，B単位画素PR11，PG11，PB11，…，PRmn，PGmn，PBmnで構成されており，多数のゲートライン，データライン，及び電源供給ラインのうち，対応する一つのゲートライン，データライン，及び電源供給ラインにそれぞれ接続されている。

【0007】

例えば，画素P11は，R単位画素PR11，G単位画素PG11，B単位画素PB11を備え，多数のゲートライン111～11mの中の第1スキャン信号S1を提供する第1ゲートライン111，多数のデータライン121～12nの中の第1データライン121を提供する第1データライン121，及び電源供給ラインのうち，対応する一つの電源ラインVDD1を供給する第1電源ラインVDD1である。 40

1 , そして多数の電源ライン 1 3 1 ~ 1 3 n の中の第 1 電源ライン 1 3 1 に接続されている。

【 0 0 0 8 】

すなわち , 画素 P 1 1 に備えられた R 単位画素 P R 1 1 は , 第 1 ゲートライン 1 1 1 と , 第 1 データライン 1 2 1 の中の R データ信号 D R 1 が提供される R データライン 1 2 1 R , 及び第 1 電源ライン 1 3 1 の中の R 電源ライン 1 3 1 R に接続されている。また , 画素 P 1 1 に備えられた G 単位画素 P G 1 1 は , 第 1 ゲートライン 1 1 1 と , 第 1 データライン 1 2 1 の中の G データ信号 D G 1 が提供される G データライン 1 2 1 G , 及び第 1 電源ライン 1 3 1 の中の G 電源ライン 1 3 1 G に接続されている。また , 画素 P 1 1 に備えられた B 単位画素 P B 1 1 は , 第 1 ゲートライン 1 1 1 と , 第 1 データライン 1 2 1 の中の B データ信号 D B 1 が提供される B データライン 1 2 1 B , 及び第 1 電源ライン 1 3 1 の中の B 電源ライン 1 3 1 B に接続されている。
10

【 0 0 0 9 】

図 2 は , 従来の有機電界発光表示装置 1 0 が備えるピクセル回路を示したものである。このピクセル回路とは , 図 1 に示した R , G , B 単位画素で構成される一つの画素 P 1 1 の回路に対応するものである。

【 0 0 1 0 】

画素 P 1 1 を構成する R , G , B 単位画素 P R 1 1 , P G 1 1 , P B 1 1 のうち , R 単位画素 P R 1 1 は , 第 1 ゲートライン 1 1 1 から印加されるスキャン信号 S 1 がゲートに提供され , ソースに R データライン 1 2 1 R からデータ信号 D R 1 が提供されるスイッチングトランジスタ M 1 _ R と , このスイッチングトランジスタ M 1 _ R のドレインにゲートが接続され , ソースに電源ライン 1 3 1 R から電源電圧 V D D 1 が提供される駆動トランジスタ M 2 _ R と , この駆動トランジスタ M 2 _ R のゲートとソースに接続されたキャパシタ C 1 _ R と , 駆動トランジスタ M 2 _ R のドレインにアノードが接続され , カソードが接地電圧 V S S に接続された R - E L 素子 E L 1 _ R で構成される。
20

【 0 0 1 1 】

また , 画素 P 1 1 を構成する G 単位画素 P G 1 1 は , 第 1 ゲートライン 1 1 1 から印加されるスキャン信号 S 1 がゲートに提供され , ソースに G データライン 1 2 1 G からデータ信号 D G 1 が提供されるスイッチングトランジスタ M 1 _ G と , このスイッチングトランジスタ M 1 _ G のドレインにゲートが連結され , ソースに電源ライン 1 3 1 G から電源電圧 V D D 1 が提供される駆動トランジスタ M 2 _ G と , この駆動トランジスタ M 2 _ G のゲートとソースに連結されたキャパシタ C 1 _ G と , 駆動トランジスタ M 2 _ G のドレインにアノードが連結され , カソードが接地電圧 V S S に連結された G - E L 素子 E L 1 _ G で構成される。
30

【 0 0 1 2 】

また , 画素 P 1 1 を構成する B 単位画素 P B 1 1 は , 第 1 ゲートライン 1 1 1 から印加されるスキャン信号 S 1 がゲートに提供され , ソースに B データライン 1 2 1 B からデータ信号 D B 1 が提供されるスイッチングトランジスタ M 1 _ B と , このスイッチングトランジスタ M 1 _ B のドレインにゲートが連結され , ソースに電源ライン 1 3 1 B から電源電圧 V D D 1 が提供される駆動トランジスタ M 2 _ B と , この駆動トランジスタ M 2 _ B のゲートとソースに連結されたキャパシタ C 1 _ B と , 駆動トランジスタ M 2 _ B のドレインにアノードが連結され , カソードが接地電圧 V S S に連結された B - E L 素子 E L 1 _ B で構成される。
40

【 0 0 1 3 】

このピクセル回路の動作は次の通りである。ゲートライン 1 1 1 にスキャン信号 S 1 が印加されると , 画素 P 1 1 を構成する R , G , B 単位画素のスイッチングトランジスタ M 1 _ R , M 1 _ G , M 1 _ B が駆動し , R , G , B データライン 1 2 1 R , 1 2 1 G , 1 2 1 B から R , G , B データ D R 1 , D G 1 , D B 1 が駆動トランジスタ M 2 _ R , M 2 _ G , M 2 _ B のゲートにそれぞれ入力される。

【 0 0 1 4 】

駆動トランジスタ M_{2_R}, M_{2_G}, M_{2_B} は、ゲートに印加されるデータ信号 D_{R1}, D_{G1}, D_{B1} と R, G, B 電源ライン 121R, 121G, 121B からそれぞれ提供される電源電圧 V_{DD1} との差に相応する駆動電流を EL 素子 E_{L1_R}, E_{L1_G}, E_{L1_B} に提供する。各 EL 素子 E_{L1_R}, E_{L1_G}, E_{L1_B} は、駆動トランジスタ M_{2_R}, M_{2_G}, M_{2_B} を通って印加される駆動電流により動作する。このようにして画素 P₁₁ が駆動する。キャパシタ C_{1_R}, C_{1_G}, C_{1_B} は、各 R, G, B データライン 121R, 121G, 121B に入力されたデータ信号 D_{R1}, D_{G1}, D_{B1} を貯蔵するための手段である。

【0015】

次に、以上のような構成を有する従来の有機電界発光表示装置 10 の動作を、図 3 の駆動波形図を参照しながら説明する。

【0016】

まず、第 1 ゲートライン 111 にスキャン信号 S₁ が印加されると、第 1 ゲートライン 111 が駆動し、第 1 ゲートライン 111 に接続された画素 P₁₁ ~ P_{1n} が駆動する。

【0017】

つまり、第 1 ゲートライン 111 に印加されるスキャン信号 S₁ によって、第 1 ゲートライン 111 に接続された画素 P₁₁ ~ P_{1n} の R, G, B 単位画素 P_{R11} ~ P_{R1n}, P_{G11} ~ P_{G1n}, P_{B11} ~ P_{B1n} のスイッチングトランジスタが駆動する。スイッチングトランジスタの駆動により、第 1 ~ n データライン 121 ~ 12n を構成する R, G, B データライン 121R ~ 12nR, 121G ~ 12nG, 121B ~ 12nB から R, G, B データ信号 D(S₁) D_{R1} ~ D_{Rn}, D_{G1} ~ D_{Gn}, D_{B1} ~ D_{Bn} が R, G, B 単位画素の駆動トランジスタのゲートに同時にそれぞれ入力される。

【0018】

R, G, B 単位画素の駆動トランジスタは、R, G, B データライン 121R ~ 12nR, 121G ~ 12nG, 121B ~ 12nB にそれぞれ印加される R, G, B データ信号 D(S₁) D_{R1} ~ D_{Rn}, D_{G1} ~ D_{Gn}, D_{B1} ~ D_{Bn} に対応する駆動電流を R, G, B - EL 素子に提供する。したがって、第 1 ゲートライン 111 に接続された画素 P₁₁ ~ P_{1n} の R, G, B 単位画素 P_{R11} ~ P_{R1n}, P_{G11} ~ P_{G1n}, P_{B11} ~ P_{B1n} を構成する各 EL 素子は、第 1 ゲートライン 111 にスキャン信号 S₁ が印加されると、同時に駆動する。

【0019】

これと同様に、第 2 ゲートライン 112 を駆動するためのスキャン信号 S₂ が印加されると、第 2 ゲートライン 112 に接続された画素 P₂₁ ~ P_{2n} の R, G, B 単位画素 P_{R21} ~ P_{R2n}, P_{G21} ~ P_{G2n}, P_{B21} ~ P_{B2n} には、第 1 ~ n データライン 121 ~ 12n を構成する R, G, B データライン 121R ~ 12nR, 121G ~ 12nG, 121B ~ 12nB からデータ信号 D(S₂) D_{R1} ~ D_{Rn}, D_{G1} ~ D_{Gn}, D_{B1} ~ D_{Bn} が印加される。

【0020】

この結果、第 2 ゲートライン 112 に接続された画素 P₂₁ ~ P_{2n} の R, G, B 単位画素 P_{R21} ~ P_{R2n}, P_{G21} ~ P_{G2n}, P_{B21} ~ P_{B2n} を構成する EL 素子が、データ信号 D(S₂) D_{R1} ~ D_{Rn}, D_{G1} ~ D_{Gn}, D_{B1} ~ D_{Bn} に対応する駆動電流によって同時に駆動する。

【0021】

このような動作を繰り返し、最終的に m 番目のゲートライン 11m にスキャン信号 S_m が印加されると、R, G, B データライン 121R ~ 12nR, 121G ~ 12nG, 121B ~ 12nB に印加される R, G, B データ信号 D(S_m) D_{R1} ~ D_{Rn}, D_{G1} ~ D_{Gn}, D_{B1} ~ D_{Bn} により、m 番目のゲートライン 11m に接続された画素 P_{m1} ~ P_{mn} の R, G, B 単位画素 P_{Rm1} ~ P_{Rmn}, P_{Gm1} ~ P_{Gmn}, P_{Bm1} ~ P_{Bmn} を構成する EL 素子が同時に駆動する。

【0022】

10

20

30

40

50

したがって、第1ゲートライン111から第mゲートライン11mにまで、順々にスキヤン信号S1～Smが印加されると、各ゲートライン111～11mに接続された画素P11～P1n, …, Pm1～Pmnが順に駆動し、第1フレーム1Fの間、画素を駆動して、画像が表示されるようになる。

【発明の開示】

【発明が解決しようとする課題】

【0023】

しかし、上述したように、従来の有機電界発光表示装置は、各画素が三つのR, G, B単位画素で構成されており、各R, G, B単位画素は、R, G, B-EVL素子を駆動させるための駆動素子、すなわち、スイッチング薄膜トランジスタ、駆動薄膜トランジスタ、及びキャパシタを備えている。さらに、従来の有機電界発光表示装置には、各R, G, B単位画素に備えられた駆動素子に対してデータ信号と共通電源(EVDD)を提供するためのデータライン及び共通電源ラインが単位画素別に配列される。

【0024】

すなわち、従来の有機電界発光表示装置によれば、各画素に3本のデータラインと3本の電源ラインが配置され、また、6個のトランジスタ(3個のスイッチング薄膜トランジスタと3個の駆動薄膜トランジスタ)と3個のキャパシタが要求されていた。しかも、各画素が発光制御信号によってコントロールされる場合には、発光制御信号を提供するための別途の発光制御ラインが必要であるため、R, G, B単位画素毎に少なくとも4本の信号ラインが要求される。このように、各画素に多数の配線と多数の素子が配列されると、回路構成が複雑となり、欠陥も発生しやすくなる。また、収率(製造歩留まり)が低下するという問題点がある。しかも、回路構成が複雑化して、信号ラインの本数が増加した場合や信号ラインが長くなった場合には、信号の伝送遅延(RCDIレイ)や信号の電流電圧レベルの低下が起こり得る。

【0025】

また、近年では、表示装置が更に高精細化され、各画素の面積が減少している。このため、一つの画素に多くの回路要素を配列することは困難となっている。加えて、開口率が減少するという問題点がある。

【0026】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的は、高精細化に適した表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0027】

本発明の他の目的は、開口率及び収率を向上させることができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0028】

本発明のもう一つの他の目的は、RCディレイ及び電圧降下を防ぐことができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【0029】

本発明のまたもう一つの他の目的は、画素構成及び配線を単純化することができる表示装置のピクセル回路、表示装置、及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0030】

上記課題を解決するために、本発明の第1の観点によれば、所定区間ごとに所定の色を具現する表示装置のピクセル回路において、所定区間内でそれぞれ一つの色を放出する、少なくとも2個以上の発光素子と、少なくとも2個以上の発光素子に共通連結されて、少なくとも2個以上の発光素子を駆動するための能動素子を備え、能動素子は、所定区間内で所定期間ごとに少なくとも2個以上の発光素子を順に駆動し、少なくとも2個以上の発光素子は、所定期間ごとに順次に該当する一つの色を放出して所定区間で所定の色を具現する表示装置のピクセル回路が提供される。

【0031】

10

20

30

40

50

所定区間は 1 フレームであり、所定期間はサブフレームであるため、1 フレームは、少なくとも 3 個以上のサブフレームに分けられて、少なくとも 2 個以上の発光素子は、1 フレーム内で各サブフレームごとに順に駆動し、残ったもので少なくとも一つのサブフレームでは、少なくとも 2 個以上の発光素子のうち、一つが再び駆動されるか、または少なくとも二つの発光素子が同時に駆動されて明るさを調節する。残ったもので少なくとも一つのサブフレームは、多数のサブフレームのうち、任意的に選択される。

【 0 0 3 2 】

少なくとも二つの発光素子の発光時間を調節してホワイトバランスを調節する。発光素子は F E D、または P D P であるか、または発光素子は R、G、B またはホワイト E L 素子であり、少なくとも二つ以上の E L 素子は第 1 電極が能動素子に共通連結され、第 2 電極が接地電圧に共通連結される。発光素子はストライプタイプまたはデルタタイプで配列される。10

【 0 0 3 3 】

能動素子は発光素子を駆動するための少なくとも一つ以上のスイッチング素子で構成され、能動素子を構成するスイッチング素子は薄膜トランジスタ、薄膜ダイオード、ダイオード、または T R S (Triodic Rectifier Switch : 3 整流スイッチ) で構成される。

【 0 0 3 4 】

また、上記課題を解決するために、本発明の第 2 の観点によれば、R、G、B - E L 素子（赤色電界発光素子、緑色電界発光素子、青色電界発光素子）と、R、G、B データ信号（赤色データ信号、緑色データ信号、青赤色データ信号）を順に伝達するための一つまたはそれ以上のスイッチングトランジスタと、R、G、B データ信号により R、G、B - E L 素子を順に駆動するための一つまたはそれ以上の駆動トランジスタと、R、G、B データ信号を貯蔵するための貯蔵素子と、を備え、R、G、B - E L 素子は駆動トランジスタに共通連結され、該当する発光制御信号により駆動トランジスタから順に伝達される R、G、B データ信号に相応して順に発光する表示装置のピクセル回路が提供される。20

【 0 0 3 5 】

また、上記課題を解決するために、本発明の第 3 の観点によれば、R、G、B - E L 素子と、R、G、B - E L 素子に共通連結されて、R、G、B - E L 素子を駆動するための駆動手段と、R、G、B - E L 素子の駆動を順に制御するための制御手段と、を有する有機電界発光表示装置のピクセル回路が提供される。駆動手段は少なくともデータ信号をスイッチングするための一つ、またはそれ以上のスイッチングトランジスタと、データ信号に相応する駆動電流を R、G、B - E L 素子として提供するための一つ、またはそれ以上の駆動トランジスタと、データ信号を貯蔵するためのキャパシタと、を有する。駆動トランジスタとキャパシタには、共通の電源ラインを通じて同一な電源電圧を提供するか、または個別の電源ラインを通じて同一な電源電圧を個別に提供する。30

【 0 0 3 6 】

制御手段は、該当する R、G、B 発光制御信号によって駆動トランジスタから R、G、B - E L 素子に駆動電流が提供されるのを制御して、R、G、B - E L 素子の発光を順に制御する第 1 ~ 第 3 制御手段で成り立つ。制御手段の第 1 ~ 第 3 制御手段は、ゲートに該当する発光制御信号がそれぞれ印加され、ソースが駆動手段に共通連結されるうえ、ドレインが R、G、B - E L 素子にそれぞれ連結される第 1 ~ 第 3 薄膜トランジスタで構成される。制御手段に印加される該当発光制御信号のアクティブオン時間を調節して第 1 ~ 第 3 薄膜トランジスタによって該当する E L 素子に駆動電流が印加される時間を調節することによりホワイトバランスを調節する。40

【 0 0 3 7 】

また、上記課題を解決するために、本発明の第 4 の観点によれば、ゲート（制御端）がゲートラインに連結され、ソース / ドレイン（第 1 電源端）がデータラインに連結された第 1 薄膜トランジスタと、第 1 薄膜トランジスタのドレイン / ソース（第 1 電源端）にゲート（制御端）が連結され、ソース / ドレイン（第 1 電源端）に電源ラインが連結された50

第2薄膜トランジスタと，第2薄膜トランジスタのゲート（制御端）とソース／ドレイン（第1電源端）に連結されたキャパシタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にソース／ドレイン（第1電源端）が連結され，ゲート（制御端）に第1発光制御信号が印加される第3薄膜トランジスタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にソース／ドレイン（第1電源端）が連結され，ゲート（制御端）に第2発光制御信号が印加される第4薄膜トランジスタと，第2薄膜トランジスタのドレイン／ソース（第2電源端）にソース／ドレイン（第1電源端）が連結され，ゲート（制御端）に第3発光制御信号が印加される第5薄膜トランジスタと，第3～第5薄膜トランジスタのドレイン／ソース（第2電源端）にそれぞれ第1電極が連結され，第2電極が共通接地されたR，G，B-EL素子と，を有する有機電界発光表示装置のピクセル回路が提供される。

【0038】

また，上記課題を解決するために，本発明の第5の観点によれば，それぞれ所定区間にごとに所定の色を具現し，所定区間内でそれぞれ一つの色を放出する少なくとも二つ以上の発光素子を備える多数の画素を含み，少なくとも二つ以上の発光素子は所定区間内で時分割的に順に駆動されて一つの色を放出して，各画素は所定区間内で所定の色を具現する表示装置が提供される。

【0039】

また，上記課題を解決するために，本発明の第6の観点によれば，それぞれ所定区間にごとに所定の色を具現し，所定区間内でそれぞれ一つの色を放出する少なくとも二つ以上の発光素子を備える多数の画素を含み，少なくとも二つ以上の発光素子は所定期間の間に一つだけ発光して，所定区間の間少なくとも二つ以上の発光素子が順に一つの色を放出することによって，各画素は所定区間の間所定の色を具現する表示装置が提供される。

【0040】

また，上記課題を解決するために，本発明の第7の観点によれば，R，G，B-EL素子と，R，G，B-EL素子に連結されてR，G，B発光素子を駆動するための少なくとも一つの薄膜トランジスタを備える多数の画素と，を含み，各画素のR，G，B-EL素子は，第1電極が少なくとも一つの薄膜トランジスタに共通連結され，第2電極が接地に共通連結されるうえ，各画素は少なくとも一つの薄膜トランジスタによってR，G，B-EL素子が順に発光する表示装置が提供される。

【0041】

また，上記課題を解決するために，本発明の第8の観点によれば，多数のゲートライン，多数のデータライン及び多数の電源ラインと，多数のゲートライン，データライン及び電源ラインのうち，該当する一つのゲートライン，データライン及び電源ラインにそれぞれ連結される多数の画素を含め，各画素はR，G，B-EL素子と，R，G，B-EL素子に共通連結されて，R，G，B-EL素子を順に駆動するための少なくとも一つ以上の薄膜トランジスタと，薄膜トランジスタとR，G，B-EL素子の間にそれぞれ連結され，R，G，B-EL素子が多数のサブフレームで構成される一つのフレーム内で各サブフレームごとに順に発光するように制御するR，G，B発光制御用薄膜トランジスタと，を有する平板表示装置が提供される。

【0042】

また，上記課題を解決するために，本発明の第9の観点によれば，多数のゲートライン，多数のデータライン及び多数の電源ラインと，多数のゲートライン，データライン及び電源ラインのうち，該当する一つのゲートライン，データライン及び電源ラインにそれぞれ連結される多数の画素を含め，各画素は，ゲートがゲートラインに連結され，ソースがデータラインに連結された第1薄膜トランジスタと，第1薄膜トランジスタのドレインにゲートが連結され，ソースに電源ラインが連結された第2薄膜トランジスタと，第2薄膜トランジスタのゲートとソースに連結されたキャパシタと，第2薄膜トランジスタのドレインにソースが連結され，ゲートに第1発光制御信号が印加される第3薄膜トランジスタと，第2薄膜トランジスタのドレインにソースが連結され，ゲートに第2発光制御信号が印加される第4薄膜トランジスタと，第2薄膜トランジスタのドレインにソースが連結され，ゲートに第3発光制御信号が印加される第5薄膜トランジスタと，を有する有機電界発光表示装置のピクセル回路が提供される。

10

20

30

40

50

印加される第4薄膜トランジスタと，第2薄膜トランジスタのドレインにソースが連結され，ゲートに第3発光制御信号が印加される第5薄膜トランジスタと，第3～第5薄膜トランジスタのドレインにそれぞれ第1電極が連結され，第2電極が共通接地されたR，G，B-E-L素子と，を有する平板表示装置が提供される。

【0043】

また，上記課題を解決するために，本発明の第10の観点によれば，多数のゲートライン，多数のデータライン，多数の発光制御ライン及び多数の電源ラインと，多数のゲートライン，データライン，発光制御ライン及び電源ラインのうち，該当する一つのゲートライン，データライン，発光制御ライン及び電源ラインにそれぞれ連結される多数の画素を備える画素部と，多数のゲートラインに多数のスキャン信号を提供するための少なくとも一つのゲートライン駆動回路と，多数のデータラインにR，G，Bデータ信号を順に提供するための少なくとも一つのデータライン駆動回路と，多数の発光制御ラインに発光制御信号を提供するための少なくとも一つの発光制御信号発生回路を備え，各画素はR，G，B-E-L素子と，R，G，B-E-L素子に共通連結されて，R，G，B-E-L素子を順に駆動するための少なくとも一つ以上の薄膜トランジスタと，薄膜トランジスタとR，G，B-E-L素子間にそれぞれ連結されて，R，G，B-E-L素子が多数のサブフレームで構成される一つのフレーム内で各サブフレームごとに順に発光するように制御するR，G，B発光制御用薄膜トランジスタと，を有する平板表示装置が提供される。

【0044】

また，上記課題を解決するために，本発明の第11の観点によれば，多数のゲートライン，多数のデータライン及び多数の電源ラインと，多数のゲートライン，データライン及び電源ラインのうち，該当する一つのゲートライン，データライン及び電源ラインにそれぞれ連結された多数の画素を含め，各画素は少なくともR，G，B発光素子を備える平板表示装置を駆動する方法において，各画素には所定区間内で所定期間ごとに同一なデータラインを通じてR，G，Bデータが順に提供されて，R，G，B発光素子が時分割的に順に駆動されることによって，所定区間内で所定の色を具現する平板表示装置の駆動方法が提供される。

【0045】

また，上記課題を解決するために，本発明の第12の観点によれば，多数のゲートライン，多数のデータライン及び多数の電源ラインと，多数のゲートライン，データライン及び電源ラインのうち，該当する一つのゲートライン，データライン及び電源ラインにそれぞれ連結された多数の画素を含め，各画素は少なくともR，G，B発光素子を備える平板表示装置を駆動する方法において，多数のゲートラインのうち，該当する一つのゲートラインに所定期間ごとにスキャン信号を発生し，スキャン信号が発生するたびに多数のデータラインのうち，該当する一つのデータラインにR，G，Bデータを順に印加してR，G，B駆動電流を発生させ，R，G，B発光制御信号に該当する一つのゲートラインに連結された画素のR，G，B発光素子を順に駆動して所定区間内で所定の色を具現する平板表示装置の駆動方法が提供される。

【発明の効果】

【0046】

本発明によれば，表示画像の高精細化が可能となる。また，開口率及び収率を向上させるとともに，画素構成及び配線を単純化することができる。さらに，伝送信号のディレイ及び電流電圧降下を防ぐことができる。

【発明を実施するための最良の形態】

【0047】

以下に添付図面を参照しながら，本発明の好適な実施の形態について詳細に説明する。なお，本明細書及び図面において，実質的に同一の機能構成を有する構成要素については，同一の符号を付することにより重複説明を省略する。

【0048】

図4は，本発明の第1の実施の形態に係る有機電界発光表示装置50の構成を示すプロ

10

20

30

40

50

ック図である。

【0049】

有機電界発光表示装置500は、画素部500、ゲートライン駆動回路510、データライン駆動回路520、及び発光制御信号発生回路590を備える。ゲートライン駆動回路510は、画素部500のゲートラインに対して、スキャン信号S1～Smを一つのフレームの間、順に供給する。データライン駆動回路520は、画素部500のデータラインに対して、R、G、Bデータ信号D1～Dnを一つのフレームの間、スキャン信号が印加されるごとに順に提供する。発光制御信号発生回路590は、画素部500の発光制御ライン591～59mに対して、R、G、B-EL素子の発光を制御するための発光制御信号EC_R1, EC_G1, EC_B1～EC_Rm, EC_Gm, EC_Bmを一つのフレームの間、スキャン信号が印加されるごとに順に供給する。10

【0050】

図5は、画素部500の構成の一例を示したブロック図である。

【0051】

画素部500は、ゲートライン駆動回路510からスキャン信号S1～Smがそれぞれ提供される多数のゲートライン511～51mと、データライン駆動回路520からデータ信号D1～Dnがそれぞれ提供される多数のデータライン521～52nと、発光制御信号発生回路590から発光制御信号EC_R1, EC_G1, EC_B1～EC_Rm, EC_Gm, EC_Bmがそれぞれ提供される多数の発光制御ライン591～59mと、電源(図示せず)から電源電圧VDD1～VDDnが提供される多数の電源ライン531a, 531b～53na, 53nbを備える。20

【0052】

画素部500は、多数のゲートライン511～51m、多数のデータライン521～52n、多数の発光制御ライン591～59m、及び多数の電源ライン531a, 531b～53na, 53nbに接続され、マトリクス形態に配列される多数の画素P11～Pmnをさらに含む。各画素P11～Pmnは、多数のゲートライン511～51mの中の対応する一つのゲートラインに接続され、多数のデータライン521～52nの中の対応する一つのデータラインに接続され、多数の発光制御ライン591～59mの中の対応する一つの発光制御ラインに接続され、多数の電源ライン531a, 531b～53na, 53nbの中の対応する一つの電源ラインに接続されている。30

【0053】

例えば、画素P11は、多数のゲートライン511～51mのうち、第1スキャン信号S1を提供する第1ゲートライン511に接続され、多数のデータライン521～52nのうち、第1データ信号D1を提供する第1データライン521に接続され、多数の発光制御ライン591～59mのうち、第1発光制御信号EC_R1, EC_G1, EC_B1が伝送される発光制御ライン591に接続され、多数の電源ライン531a, 531b～53na, 53nbのうち、第1電源ライン531a, 531bに接続されている。

【0054】

したがって、それぞれの画素P11～Pmnには、対応するスキャンラインを通じて対応するスキャン信号が印加され、対応するデータラインを通じて対応するR、G、Bデータ信号が順に提供されるうえ、対応する発光制御ラインを通じて対応するR、G、B発光制御信号が順に提供され、対応する電源ラインを通じて対応する電源電圧が印加される。故に、各画素は、対応するスキャン信号が印加されるごとに、R、G、Bデータ信号が順に印加され、R、G、B発光制御信号によりR、G、B-EL素子が順に駆動されてR、G、Bデータ信号に相応な光を順に出射する。この結果、一つのフレームの間、所定の色、つまり、画像が表示されるようになる。40

【0055】

図7は、本発明の第1の実施の形態に係る順次駆動方式の有機電界発光表示装置に備えられた一つの画素に対応するピクセル回路を概念的に示したものである。図7は、多数の画素のうち、代表的に一つの画素P11の構成を示している。50

【 0 0 5 6 】

図7に示したように、画素P11は、第1ゲートライン511、第1データライン521、第1発光制御ライン591、及び第1共通電源ライン531に接続された能動素子570と、能動素子570と接地VSSの間に並列接続されるR、G、B-EL素子EL1_R、EL1_G、EL1_Bを備える。三つのR、G、B-EL素子EL1_R、EL1_G、EL1_Bは、第1電極、例えばアノード電極が能動素子570にそれぞれ接続され、第2電極、例えばカソード電極が接地電圧VSSに共通接続される。

【 0 0 5 7 】

このような構成を有するピクセル回路は、三つのR、G、B-EL素子EL1_R、EL1_G、EL1_Bが一つ能動素子570を共有するため、1フレームの間に画素P11が所定の色を表示するためには、R、G、B-EL素子EL1_R、EL1_G、EL1_Bが順に駆動しなければならない。そこで、一つのフレームを三つのサブフレームに分割し、サブフレームごとにR、G、B-EL素子EL1_R、EL1_G、EL1_Bを駆動させる。これによって、1フレームの間、R、G、B-EL素子EL1_R、EL1_G、EL1_Bが時分割的に順に駆動し、画素P11が所定の色を具現する。

【 0 0 5 8 】

まず、第1サブフレームにおいて、ゲートライン511にスキャン信号S1が印加され、データライン521にデータD1としてRデータDR1が印加されると、能動素子570は、発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC_R1に応じてR-EL素子EL1_Rを駆動させ、Rデータに相応なR色（赤色）を発光する。

【 0 0 5 9 】

次に、第2サブフレームにおいて、ゲートライン511にスキャン信号S1が印加され、データライン521にデータD1としてGデータDG1が印加されると、能動素子570は、発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC_G1に応じてG-EL素子EL1_Gを駆動させ、Gデータに相応なG色（緑色）を発光する。

【 0 0 6 0 】

最後に、第3サブフレームにおいて、ゲートライン511にスキャン信号S1が印加され、データライン521にデータD1としてGデータDB1が印加されると、能動素子570は、発光制御信号発生回路590が発光制御ライン591に出力する発光制御信号EC_B1に応じてB-EL素子EL1_Bを駆動させ、Bデータに相応なB色（青色）を発光する。このように、1フレームの間にR、G、B-EL素子が時分割的に順に駆動される。そして、各画素が所定の色を発光して画像が表示されるようになる。

【 0 0 6 1 】

本実施の形態では、1フレームを3サブフレームに分割し、各サブフレームにおいて、R、G、B-EL素子が順に駆動してR、G、B色を発光し、所定の色を具現する。この他、色度、明るさ、または輝度等を調整するために、R、G、B-EL素子、またはR、G、B、W(White)-EL素子の発光順を任意的に変更する、または1フレームを3サブフレーム以上に分割して他のサブフレームでR、G、B、W色のうち、少なくとも一つをさらに発光させることもできる。例えば、1フレームを4サブフレームに分割して、RRGB、RGGB、RGBB、RGBWのように余分の1サブフレームの間にR、G、B、またはWのうち、一つの色をさらに発光させることもできる。そして、余分に発光させる色は、多数のサブフレームのうち、適当なサブフレームにおいて発光される。このとき、余分のサブフレームにおいてR、G、B、Wの色のうち、一つをさらに発光させるために、R、G、B、W-EL素子のうち、一つのEL素子を駆動させるか、またはこれらの中で少なくとも二つのEL素子を駆動させることもできる。

【 0 0 6 2 】

また、本実施の形態では、1フレームを3サブフレームに分割し、各サブフレームにおいてR、G、B-EL素子が順に駆動されるが、各EL素子の駆動方法についてはこれに限

10

20

30

40

50

定されない。例えば、1フレームを4以上のサブフレームに分割して、R，G，B，Wを時分割的に順に駆動させる、またはR，G，B，Wのうち、少なくとも二つの色を各サブフレームにおいて時分割的に順に駆動させるようにしてもよい。

【0063】

図8は、本実施の形態に係る順次駆動方式の有機電界発光表示装置が備えるピクセル回路の構成例を示したブロック図である。図10は、図8のピクセル回路の具体例を示している。図8及び図10に示したピクセル回路は、R，G，B-E L素子E L 1_R，E L 1_G，E L 1_Bを1フレームの間に時分割的に順次駆動させる。

【0064】

図8及び図10に示したように、画素P 1 1は、一つのゲートライン5 1 1，データライン5 2 1，三つの発光制御ライン5 9 1_r，5 9 1_g，5 9 1_b，及び電源供給ライン5 3 1，並びに、各ラインを通じて入力される信号によって順に駆動される表示手段5 6 0を備える。表示手段5 6 0は、光を自ら放出する発光素子で構成され、発光素子はR，G，Bの色を発光するR，G，B-E L素子E L 1_R，E L 1_G，E L 1_Bを備える。
10

【0065】

また、画素P 1 1は、R，G，B-E L素子E L 1_R，E L 1_G，E L 1_Bを時分割的に順に駆動するための能動素子5 7 0をさらに備える（図7参照）。

【0066】

能動素子5 7 0は、駆動手段5 4 0と順次制御手段5 5 0を備えている。駆動手段5 4 0は、スキャン信号S 1が印加されるたびにR，G，Bデータ信号D 1(D R 1，D G 1，D B 1)に対応する駆動電流を出力する。順次制御手段5 5 0は、発光制御信号E C_R 1，E C_G 1，E C_B 1に応じて、駆動手段5 4 0から出力された駆動電流を順に表示手段5 6 0に備えられたR，G，B-E L素子E L 1_R，E L 1_G，E L 1_Bに供給する。
20

【0067】

図10に示したように、駆動手段5 4 0は、ゲートにゲートライン5 1 1からスキャン信号S 1が提供され、ソースにデータライン5 2 1からR，G，Bデータ信号D R 1，D G 1，D B 1が順に提供されるスイッチングトランジスタM 5 1(第1トランジスタ)と、スイッチングトランジスタM 5 1のドレインにゲートが接続され、ソースに電源電圧ライン5 3 1から電源電圧V D D 1が提供され、ドレインが順次制御手段5 5 0に接続される駆動トランジスタM 5 2(第2トランジスタ)，及び駆動トランジスタM 5 2のゲートとソースの間に接続されたキャパシタC 5 1(貯蔵素子)で構成される。
30

【0068】

本実施の形態では、駆動手段5 4 0は、二つの薄膜トランジスタ(スイッチングトランジスタと駆動トランジスタ)と、一つのキャパシタで構成されているが、表示手段5 6 0を構成する発光素子を駆動することができるその他の回路構成を採用することが可能である。また、表示手段5 6 0の発光素子を駆動する駆動特性を向上させることができるすべての手段、例えばスレッショルド電圧補償手段等を追加することも好ましい。

【0069】

また、駆動手段5 4 0は、Pチャネル型薄膜トランジスタのみで構成されているが、Nチャネル型薄膜トランジスタで構成してもよい。Nチャネル型薄膜トランジスタとPチャネル型薄膜トランジスタを混在させることも可能である。またさらに、各薄膜トランジスタは、デプレーションモード(depletion mode)であってもよいし、エンハンスマントモード(enhancement mode)であってもよい。また、駆動手段5 4 0を薄膜トランジスタで構成する代わりに、薄膜ダイオード(T F D:Thin Film Diode)，ダイオード，TRSのような各種スイッチング素子を使用することができる。

【0070】

順次制御手段5 5 0は、駆動手段5 4 0と表示手段5 6 0の間に接続されており、発光

40

50

制御信号発生回路 590 から発光制御ライン 591r , 591g , 591b を通じて提供される R , G , B 発光制御信号 E C_R , E C_G , E C_B に応じて、表示手段 560 の R , G , B - E L 素子 E L 1_R , E L 1_G , E L 1_B を順に駆動する。

【0071】

図 10 に示したように、順次制御手段 550 は、駆動手段 540 に属する駆動トランジスタ M52 のドレンと R , G , B - E L 素子 E L 1_R , E L 1_G , E L 1_B のアノードとの間に接続されており、発光制御信号 E C_R , E C_G , E C_B に応じて R , G , B - E L 素子 E L 1_R , E L 1_G , E L 1_B の駆動を順に制御する第 1 ~ 3 制御手段を備える。

【0072】

第 1 制御手段は、薄膜トランジスタ M55_R (第 3 トランジスタ) から構成されている。この薄膜トランジスタ M55_R は、第 1 発光制御信号 E C_R によってオン / オフ 制御され、駆動トランジスタ M52 を通じて入力される R データ信号を R - E L 素子 E L 1_R に与えて、R - E L 素子 E L 1_R を駆動する。具体的には、薄膜トランジスタ M55_R のゲートは、第 1 発光制御信号 E C_R が伝送される発光制御ライン 591r に接続されており、そのソースは、駆動トランジスタ M52 のドレンに接続されており、そのドレンは、R - E L 素子 E L 1_R のアノードに接続されている。

10

【0073】

第 2 制御手段は、薄膜トランジスタ M55_G (第 4 トランジスタ) から構成されている。この薄膜トランジスタ M55_G は、第 2 発光制御信号 E C_G によってオン / オフ 制御され、駆動トランジスタ M52 を通じて入力される G データ信号を G - E L 素子 E L 1_G に与えて、G - E L 素子 E L 1_G を駆動する。具体的には、薄膜トランジスタ M55_G のゲートは、第 2 発光制御信号 E C_G が伝送される発光制御ライン 591g に接続されており、そのソースは、駆動トランジスタ M52 のドレンに接続されており、そのドレンは、G - E L 素子 E L 1_G のアノードに接続されている。

20

【0074】

第 3 制御手段は、薄膜トランジスタ M55_B (第 5 トランジスタ) から構成されている。この薄膜トランジスタ M55_B は、第 3 発光制御信号 E C_B によってオン / オフ 制御され、駆動トランジスタ M52 を通じて入力される B データ信号を B - E L 素子 E L 1_B に与えて、B - E L 素子 E L 1_B を駆動する。具体的には、薄膜トランジスタ M55_B のゲートは、第 3 発光制御信号 E C_B が伝送される発光制御ライン 591b に接続されており、そのソースは、駆動トランジスタ M52 のドレンに接続されており、そのドレンは、B - E L 素子 E L 1_B のアノードに接続されている。

30

【0075】

順次制御手段 550 は、すべて P チャネル型薄膜トランジスタで構成されているが、N チャネル型薄膜トランジスタで構成してもよい。N チャネル型薄膜トランジスタと P チャネル型薄膜トランジスタを混在させることも可能である。また、各薄膜トランジスタは、デプレッションモードであってもよいし、エンハンスマントモードであってもよい。また、順次制御手段 550 を薄膜トランジスタで構成する代わりに、薄膜ダイオード、ダイオード、T R S のような各種スイッチング素子を使用することができる。そして、R , G , B - E L 素子を順に駆動する多様な形態でこれらのスイッチング素子が回路構成される。

40

【0076】

本実施の形態では、一つの能動素子によって順次駆動される発光素子として R , G , B - E L 素子が採用されているが、この他、F E D (F i e l d E m i s s i o n D i s p l a y) , P D P (P l a s m a D i s p l a y P a n e l) のような発光素子を採用することも可能である。

【0077】

本実施の形態に係る有機電界発光表示装置のピクセル回路の順次駆動方式を説明するところのようである。

【0078】

50

従来は、図3に示したように、多数のゲートラインに対して、ゲートライン駆動回路110から一つのスキャン信号S1～Smがそれぞれ順に印加される。そして、1フレームの間にm個のスキャン信号が印加され、各スキャン信号S1～Smが印加されるたびにデータライン駆動回路120からR,G,B,データ信号DR1～DRn,DG1～DGn,DB1～DBnが同時にR,G,Bデータラインに印加される。これによって画素が駆動する。

【0079】

これに対して、本実施の形態によれば、1フレームが3サブフレームに分割され、各サブフレームにおいて、各ゲートラインにゲートライン駆動回路510からスキャン信号がそれぞれ印加される。このため、1フレームの間に、3m個のスキャン信号が印加される。第1画素については、まず、第1サブフレームにおいて、第1ゲートライン511にスキャン信号S1が印加され、スイッチングトランジスタM51がターンオンしてデータライン521からRデータ信号DR1が駆動トランジスタM52に提供される。このとき、順次制御手段550において、第1発光制御信号EC_R1に応じて第1制御手段である薄膜トランジスタM55_Rがターンオンしているため、Rデータ信号DR1がR-EEL素子EL1_Rに供給され、R-EEL素子EL1_Rが駆動する。

【0080】

次に、第2サブフレームにおいて、第1ゲートライン511にスキャン信号S1が印加され、データライン521からGデータ信号DG1が駆動トランジスタM52に提供される。このとき、順次制御手段550において、第2発光制御信号EC_G1に応じて第2制御手段である薄膜トランジスタM55_Gがターンオンしているため、Gデータ信号DG1がG-EEL素子EL1_Gに供給され、G-EEL素子EL1_Gが駆動する。

【0081】

最後に、第3サブフレームにおいて、第1ゲートライン511にスキャン信号S1が印加され、データライン521からBデータ信号DB1が駆動トランジスタM52に提供される。このとき、順次制御手段550において、第3発光制御信号EC_Bに応じて第3制御手段である薄膜トランジスタM55_Bがターンオンしているため、Bデータ信号DB1がB-EEL素子EL1_Bに供給され、B-EEL素子EL1_Bが駆動する。

【0082】

このように、1フレームを構成する各サブフレームにおいて、スキャン信号S1～Smが印加されると、その度に各データラインにRデータ信号DR1～DRn,Gデータ信号DG1～DGn,Bデータ信号DB1～DBnが順に印加される。この結果、画素P11～PmnのR,G,B-EEL素子EL1_R,EL1_G,EL1_Bが時分割的に順次駆動する。

【0083】

このように、本実施の形態に係るピクセル回路は、画素P11～Pmnそれぞれに属するR,G,B-EEL素子EL1_R,EL1_G,EL1_Bは、能動素子570を共有することになる。したがって、各画素P11～Pmnにおいて、一つのゲートライン、一つのデータライン、三つの発光制御ライン、そして、一つの電源供給ラインだけが必要となり、回路構成の単純化が実現する。

【0084】

図6は、本発明の第1の実施の形態に係る有機電界発光表示装置が備える画素部の他の例を示したブロック図である。図9は、図6に示した順次駆動方式の有機電界発光表示装置のピクセル回路の、また他のブロック構成を示したものであり、図11は、図9のピクセル回路の詳細回路の例を示したものである。図6、図9、及び図11に示すピクセル回路は、図5、図8、及び図10のピクセル回路に類似している。相違点としては、図6、図9、及び図11に示したピクセル回路では、駆動手段540のキャパシタC51と駆動トランジスタM52のソースに対して、同じ電源ライン531を通じて同じ電源電圧VDが提供されたが、図5、図8、及び図10に示したピクセル回路には、個別の電源ラインが備えられており、キャパシタC51には電源ライン531bを通じて電源電圧VD

10

20

30

40

50

D 1 b が提供され，駆動トランジスタM 5 2 のソースには電源ライン5 3 1 a を通じて電源電圧V D D 1 a が提供される。このように，キャパシタC 5 1 に供給される電源ラインと駆動トランジスタに供給される電源ラインを分離することによって，キャパシタC 5 1 にデータ信号をより安定的に貯蔵できるようになる。

【 0 0 8 5 】

次に，前述したような構成を有する本発明の第1の実施の形態に係る有機電界発光表示装置を時分割的に順次駆動する方法について，図12の駆動波形図を参照しながら詳しく説明する。

【 0 0 8 6 】

まず，第1フレーム1 F の第1サブフレーム1 S F _ R において，ゲートライン駆動回路5 1 0 から第1ゲートライン5 1 1 にスキャン信号S 1 (R) が印加されると，第1ゲートライン5 1 1 が活性化し，データライン駆動回路5 2 0 からデータ信号D 1 ~ D n としてR データ信号D R 1 ~ D R n が第1ゲートライン5 1 1 に接続された画素P 1 1 ~ P 1 n の駆動トランジスタM 5 2 のゲートに提供される。このとき，発光制御信号発生回路5 9 0 から発光制御ライン5 9 1 r を通って，第1ゲートライン5 1 1 に接続された画素P 1 1 ~ P 1 n のR - E L 素子E L _ R を制御するための発光制御信号E C _ R 1 が順次制御手段5 5 0 に印加され，薄膜トランジスタM 5 5 _ R がターンオンする。これによって，R データ信号D R 1 ~ D R n に応じた駆動電流がR - E L 素子に提供され，R - E L 素子が駆動する。

【 0 0 8 7 】

続いて，第1フレーム1 F の第2サブフレーム1 S F _ G において，第1ゲートライン5 1 1 に二つ目のスキャン信号S 1 (G) が印加されると，データライン5 2 1 ~ 5 2 n に流れるG データ信号D G 1 ~ D G n が駆動トランジスタM 5 2 のゲートに提供される。このとき，発光制御信号発生回路5 9 0 から発光制御ライン5 9 1 g を通って，第1ゲートライン5 1 1 に接続された画素P 1 1 ~ P 1 n のG - E L 素子E L _ G を制御するための発光制御信号E C _ G 1 が順次制御手段5 5 0 に印加され，薄膜トランジスタM 5 5 _ G がターンオンする。これによって，G データ信号D G 1 ~ D G n に応じた駆動電流がG - E L 素子に提供され，G - E L 素子が駆動する。

【 0 0 8 8 】

そして，第1フレーム1 F の第3サブフレーム1 S F _ B において，第1ゲートライン5 1 1 に三つ目のスキャン信号S 1 (B) が印加されると，データライン5 2 1 ~ 5 2 n に流れるB データ信号D B 1 ~ D B n が駆動トランジスタM 5 2 のゲートに提供される。このとき，発光制御信号発生回路5 9 0 から発光制御ライン5 9 1 b を通って，第1ゲートライン5 1 1 に接続された画素P 1 1 ~ P 1 n のB - E L 素子E L _ B を制御するための発光制御信号E C _ B 1 が順次制御手段5 5 0 に印加され，薄膜トランジスタM 5 5 _ B がターンオンする。これによって，B データ信号D B 1 ~ D B n に応じた駆動電流がB - E L 素子に提供され，B - E L 素子が駆動する。

【 0 0 8 9 】

同様に，第1フレーム1 F の各サブフレームにおいて，第2ゲートライン5 1 2 にスキャン信号S 2 が印加されると，前述のようにデータライン5 2 1 ~ 5 2 n にR , G , B データ信号D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n が順次印加される。また，発光制御信号発生回路5 9 0 から発光制御ライン5 9 2 r , 5 9 2 g , 5 9 2 b を通って，第2ゲートライン5 1 2 に接続された画素P 2 1 ~ P 2 n のR , G , B - E L 素子を制御するための発光制御信号E C _ R 2 , E C _ G 2 , E C _ B 2 が順次制御手段5 5 0 に順次入力される。これによって，薄膜トランジスタM 5 5 _ R , M 5 5 _ G , M 5 5 _ B が順次ターンオンし，R , G , B データ信号D R 1 ~ D R n , D G 1 ~ D G n , D B 1 ~ D B n に応じた駆動電流がR , G , B - E L 素子に順次提供され，R , G , B - E L 素子が駆動する。

【 0 0 9 0 】

このような動作は，第1フレーム1 F の各サブフレームにおいて，第m ゲートライン5

10

20

30

40

50

1 mまで繰り返し行われる。第mゲートライン51mにスキャン信号Smが印加されると、データライン521～52nにR, G, Bデータ信号DR1～DRn, DG1～DGn, DB1～DBnが順次印加される。また、発光制御信号発生回路590から発光制御ライン59mr, 59mg, 59mbを通って、第mゲートライン51mに接続された画素Pm1～PmnのR, G, B-EL素子を制御するための発光制御信号EC_Rm, EC_Gm, EC_Bmが順次制御手段550に順次入力される。これによって、薄膜トランジスタM55_R, M55_G, M55_Bが順次ターンオンし、R, G, Bデータ信号DR1～DRn, DG1～DGn, DB1～DBnに応じた駆動電流がR, G, B-EL素子に順次提供され、R, G, B-EL素子が駆動する。

【0091】

10

以上のように、本実施の形態にかかる有機電界発光表示装置の駆動方法によれば、1つのフレームは3つのサブフレームに分割され、各サブフレームにおいて、R, G, B-EL素子を順次駆動させることによって画素が表示されるようになる。このとき、R, G, B-EL素子は順に駆動されるが、R, G, B-EL素子の順次駆動サイクルを短く調整すれば、人間の目にはR, G, B-EL素子があたかも同時に駆動されているように認識される。つまり、各画素はちらつくことなく正常に画像表示される。

【0092】

また、本発明の第1の実施の形態に係る有機電界発光表示装置によれば、R, G, B-EL素子の発光時間を調節してホワイトバランスを調節できる。R, G, B-EL素子の発光時間を調節するためには、図10及び図11の順次制御手段550の薄膜トランジスタM55_R, M55_G, M55_Bのターンオン時間を調節すればよい。

20

【0093】

具体的には、図13に示したように、各サブフレームにおいて、発光制御信号発生手段590が出力するR, G, B発光制御信号EC_R, EC_G, EC_Bのターンオン時間tr, tg, tbを調節する。このターンオン時間tr, tg, tbに応じて順次制御手段550の薄膜トランジスタM55_R, M55_G, M55_Bのターンオン時間が決定される。

【0094】

本実施の形態では、図13に示したように一例として、R, G, B発光制御信号EC_R, EC_G, EC_Bのうち、R発光制御信号EC_Rのターンオン時間trをG発光制御信号EC_Gのターンオン時間tg及びB発光制御信号EC_Bのターンオン時間tbよりも相対的に長くし、G発光制御信号EC_Gのターンオン時間tgを発光制御信号EC_Bのターンオン時間tbより短くし、これによってホワイトバランスの調整が図られている。ただし、必ずしもこれに限られることはなく、状況に応じてR, G, B発光制御信号EC_R, EC_G, EC_Bの各ターンオン時間を調節してホワイトバランスを調整することが好ましい。

30

【0095】

本実施の形態によれば、前述したようにR, G, B発光時間を調整してホワイトバランスを調整するだけでなく、図13のように、R, G, B発光時間を1次に調整してホワイトバランスを調整した上で、明るさを最適化するために、R, G, B発光時間をさらに調整するようにしてもよい。

40

【0096】

以上のように、本発明の第1の実施の形態によれば、R, G, B-EL素子が駆動薄膜トランジスタとスイッチング薄膜トランジスタを共有して時分割的に駆動するため、高精細化が可能であり、素子数及び配線数を減少させ開口率及び収率を向上することができる。また、本実施の形態は、順次駆動方式を採用しているため、RCディレイ及び電圧降下(IRDrop)を防止することも可能となる。

【0097】

(第2の実施の形態)

図14は、本発明の第2の実施の形態に係る有機電界発光表示装置の構成を示すプロツ

50

ク図である。図14に示した第2の実施の形態に係る有機電界発光表示装置は、図4に示した第1の実施の形態に係る有機電界発光表示装置に対して、ゲートライン駆動回路510が二つのゲートライン駆動回路510a, 510bに置き換えられ、発光制御信号発生回路590が二つの発光制御信号発生回路590a, 590bに置き換えられた構成を有する。

【0098】

すなわち、本実施の形態にかかる有機電界発光表示装置は、多数のゲートライン511～51nのうち、第1ゲートライン駆動回路510aから一のゲートライン群にスキャン信号が提供され、第2ゲートライン駆動回路510bから他のゲートライン群にスキャン信号が提供されるように構成されている。このとき、ゲートライン511～51nのうち、上段にレイアウトされているゲートラインには第1ゲートライン駆動回路510aからスキャン信号S1～Sk-1(1 < k < m)が印加され、下段にレイアウトされているゲートラインには第2ゲートライン駆動回路510bからスキャン信号Sk～Smが順に印加されるように構成することが可能である。また、偶数番目にレイアウトされているゲートラインには第1ゲートライン駆動回路510aからスキャン信号が印加され、奇数番目にレイアウトされているゲートラインには第2ゲートライン駆動回路510bからスキャン信号が印加されるように構成することも好ましい。これによって、画素部に配列されるゲートラインの密度を減少させることができる。また、第1ゲートライン駆動回路510a及び第2ゲートライン駆動回路510bから同時にゲートラインにスキャン信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに、第1ゲートライン駆動回路510aと第2ゲートライン駆動回路510bを備えることによって、冗長性を高めることも可能となる。すなわち、第1ゲートライン駆動回路510aと第2ゲートライン駆動回路510bのうち一方が故障しても他方によって冗長救済することができる。

【0099】

また、本実施の形態にかかる有機電界発光表示装置は、多数の発光制御ライン591～59nのうち、第1発光制御信号発生回路590aから一の発光制御ライン群に発光制御信号が提供され、第2発光制御信号発生回路590bから他の発光制御ライン群に発光制御信号が提供されるように構成されている。このとき、発光制御信号ライン591～59nのうち、上段にレイアウトされている発光制御ラインには第1発光制御信号発生回路590aから発光制御信号が印加され、下段にレイアウトされている発光制御ラインには第2発光制御信号発生回路590bから発光制御信号が順に印加されるように構成することが可能である。また、偶数番目にレイアウトされている発光制御ラインには第1発光制御信号発生回路590aから発光制御信号が印加され、奇数番目にレイアウトされている発光制御ラインには第2発光制御信号発生回路590bから発光制御信号が印加されるように構成することも好ましい。これによって、画素部に配列される発光制御ラインの密度を減少させることができる。また、第1発光制御信号発生回路590a及び第2発光制御信号発生回路590bから同時に発光制御ラインに発光制御信号を供給することによって信号の伝送遅延を防止することが可能となる。さらに、第1発光制御信号発生回路590aと第2発光制御信号発生回路590bを備えることによって、冗長性を高めることも可能となる。すなわち、第1発光制御信号発生回路590aと第2発光制御信号発生回路590bのうち一方が故障しても他方によって冗長救済することができる。

【0100】

(第3の実施の形態)

図15は、本発明の第3の実施の形態に係る有機電界発光表示装置の構成を示すプロック図である。図15に示した第3の実施の形態に係る有機電界発光表示装置は、図14に示した第2の実施の形態に係る有機電界発光表示装置に対して、二つのゲートライン駆動回路510a, 510bと二つの発光制御信号発生回路590a, 590bのレイアウト位置が相違している。このように、ゲートライン駆動回路や発光制御信号発生回路を2以上に分割することによって、基板上のレイアウト位置の自由度が高まる。これは、有機電

10

20

30

40

50

界発光表示装置の小型化にも有利である。

【0101】

なお、本発明の第2の実施の形態及び第3の実施の形態では、ゲートライン駆動回路と発光制御信号発生回路が二つ（またはそれ以上）に分割され、各回路が多段に配列されているが、データライン駆動回路を複数備えて各データライン駆動回路を多段に配列することもできる。

【0102】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。10

【産業上の利用可能性】

【0103】

本発明は、EL表示装置、FED (Field Emission Display)、PDP (Plasma Display Panel)のような発光素子を採用する表示装置に適用可能である。

【図面の簡単な説明】

【0104】

【図1】一般的な有機電界発光表示装置を示す構成図である。

【図2】図1の有機電界発光表示装置のピクセル回路を示す構成図である。20

【図3】図1の有機電界発光表示装置の動作波形図である。

【図4】本発明の第1の実施の形態に係る有機電界発光表示装置を示すブロック構成図である。

【図5】図4の有機電界発光表示装置の画素部の構成例を示す図である。

【図6】図4の有機電界発光表示装置の画素部の他の構成例を示す図である。

【図7】同実施の形態に係る有機電界発光表示装置のピクセル回路を示す概略図である。

【図8】図5の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図9】図6の有機電界発光表示装置のピクセル回路を示すブロック構成図である。

【図10】図8の有機電界発光表示装置のピクセル回路を示す詳細回路図である。

【図11】図9の有機電界発光表示装置のピクセル回路を示す詳細回路図である。30

【図12】同実施の形態に係る有機電界発光表示装置のピクセル回路の駆動波形を示す図である。

【図13】同実施の形態に係る有機電界発光表示装置におけるホワイトバランスの具現例を説明するための駆動波形を示す図である。

【図14】本発明の第2の実施の形態に係る有機電界発光表示装置のブロック構成図である。

【図15】本発明の第3の実施の形態に係る有機電界発光表示装置のブロック構成図である。

【符号の説明】

【0105】

500：画素部

510, 510a, 510b：ゲートライン駆動回路

511～51m：ゲートライン

520：データライン駆動回路

521～52n：データライン

531～53n：電源ライン

540：駆動手段

550：順次制御手段

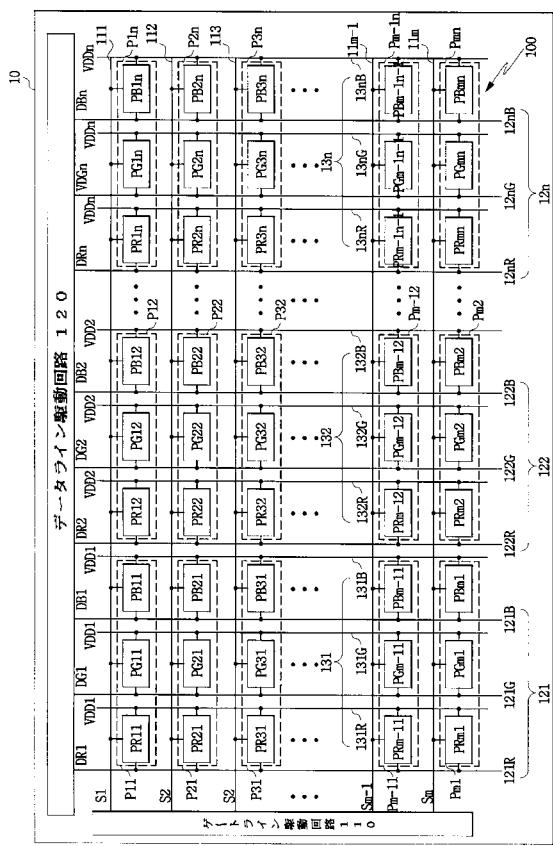
570：能動素子

590, 590a, 590b：発光制御信号発生回路40

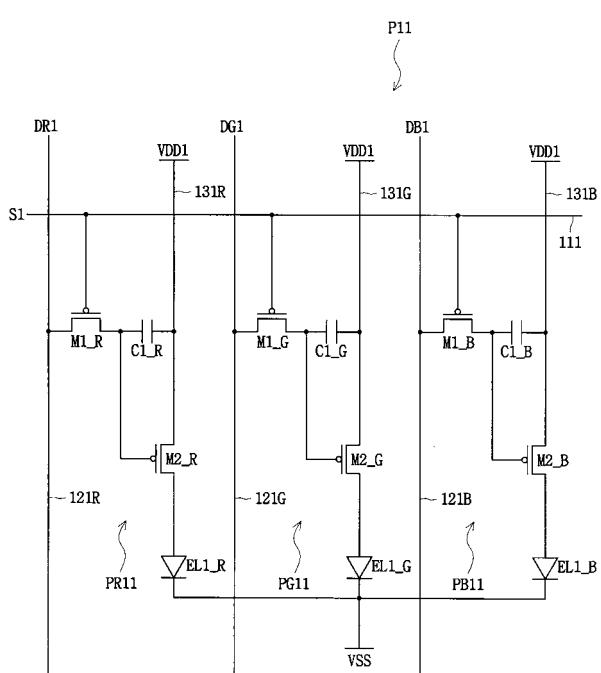
590, 590a, 590b：発光制御信号発生回路50

P 1 1 ~ P m n : 画素
 E L 1 _ R : R - E L 素子
 E L 1 _ G : G - E L 素子
 E L 1 _ B : B - E L 素子

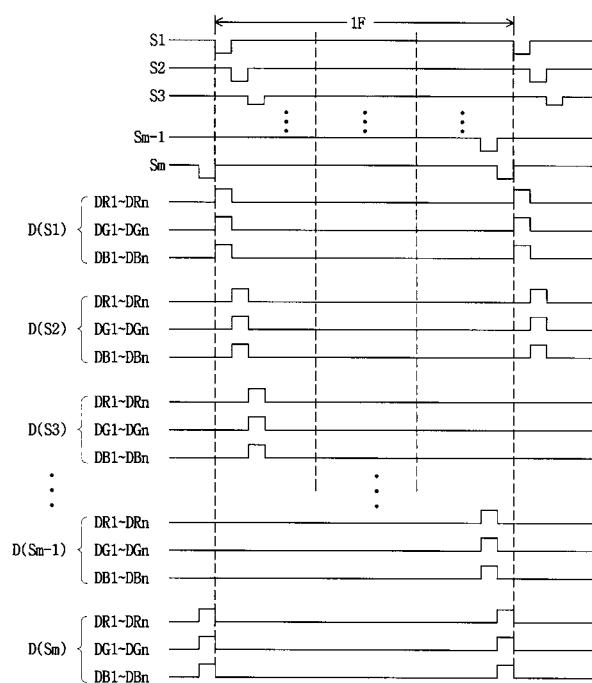
【図 1】



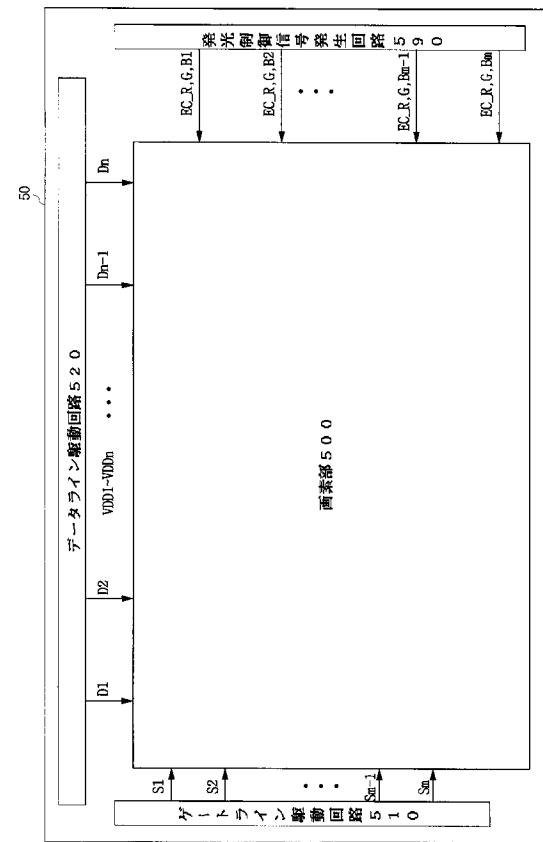
【図 2】



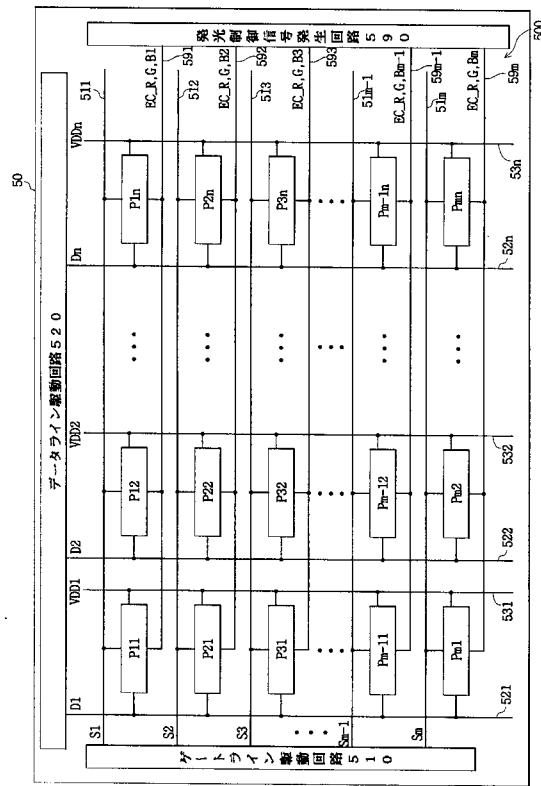
【図3】



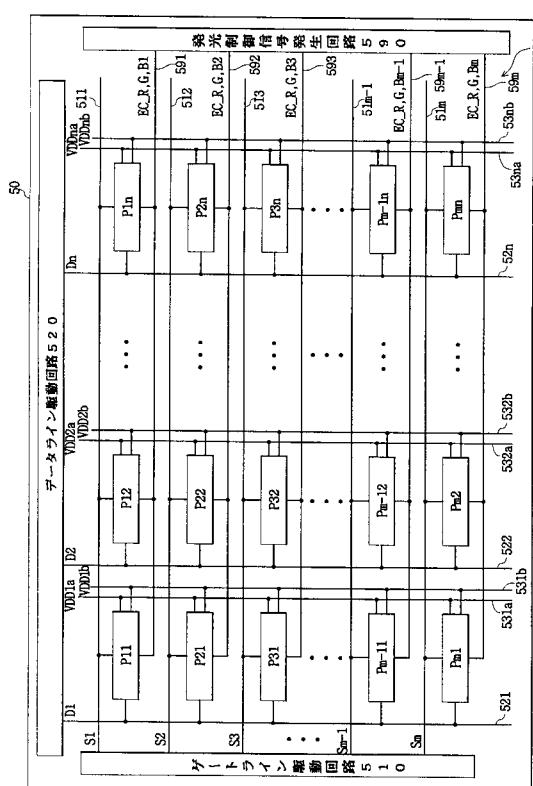
【 四 4 】



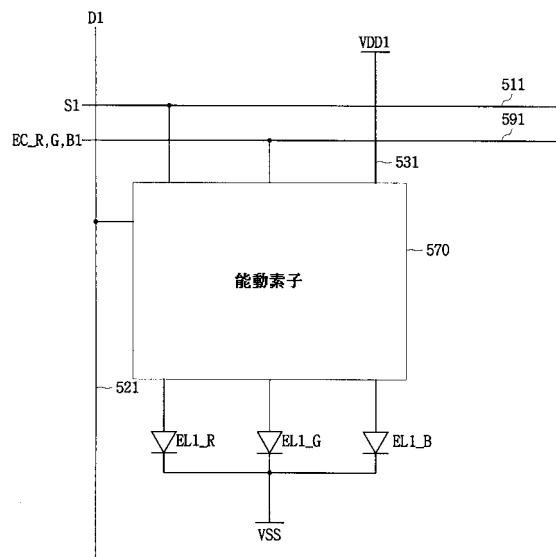
(5)



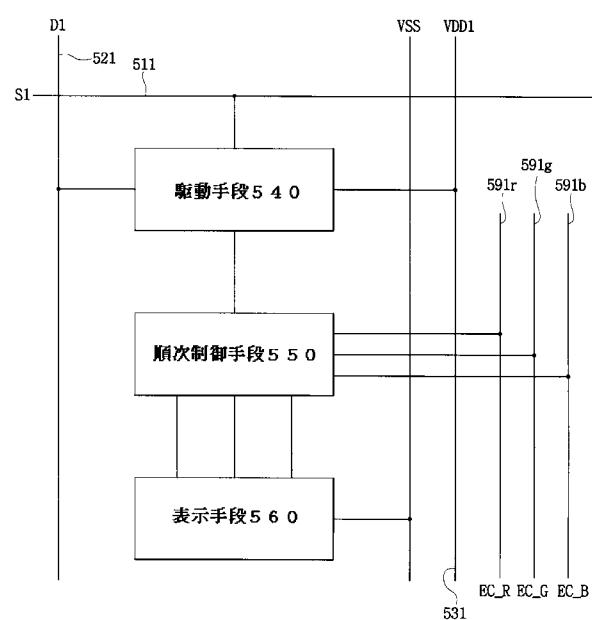
〔 四 6 〕



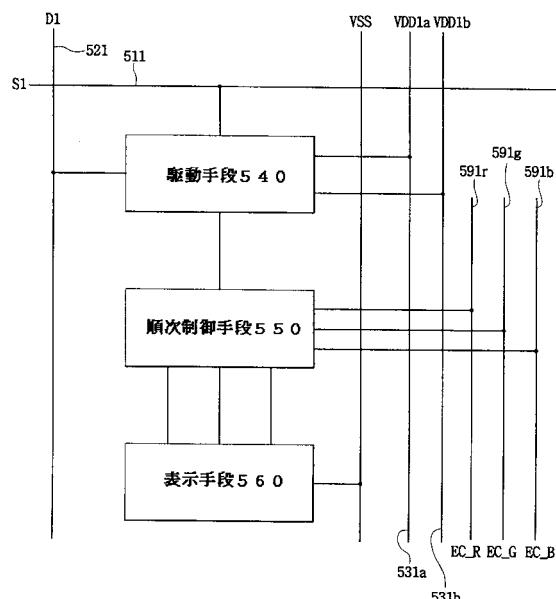
【図7】



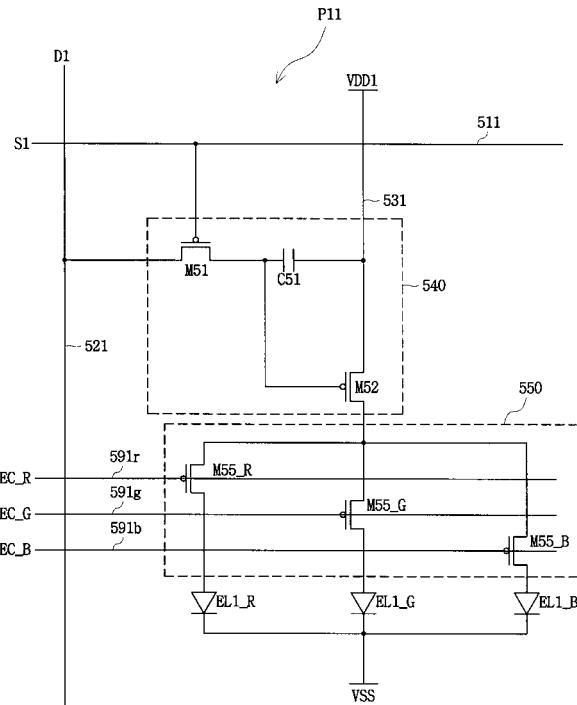
【図8】



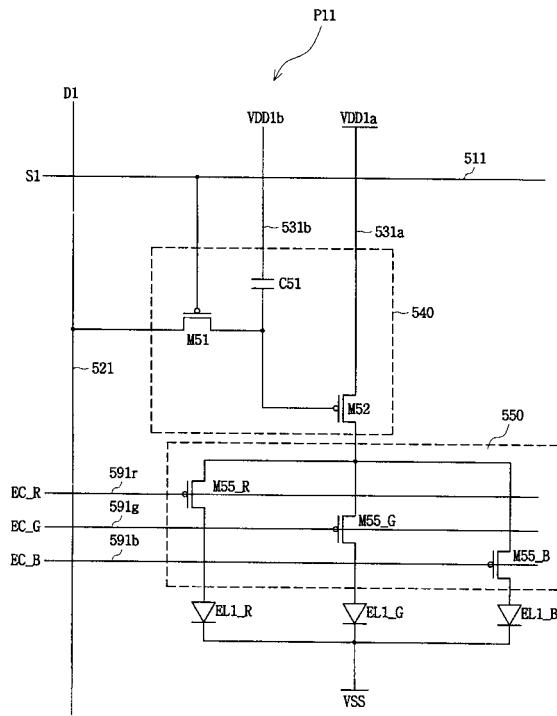
【図9】



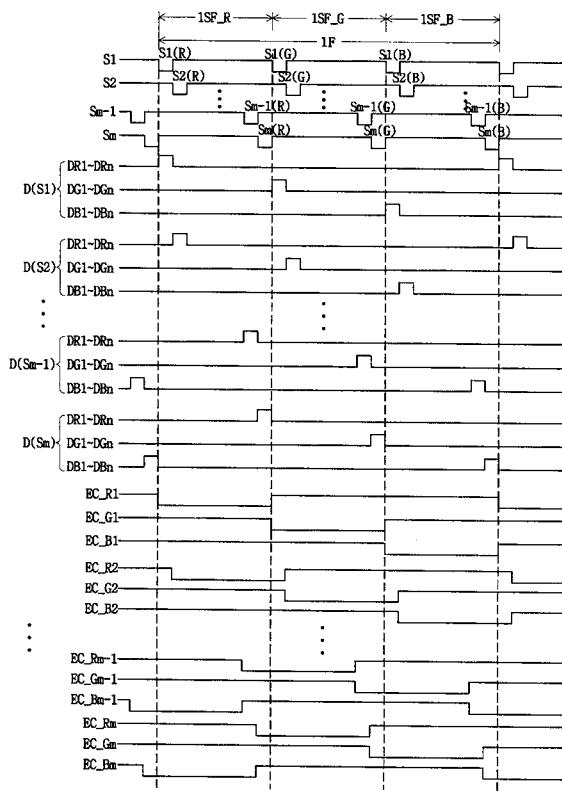
【図10】



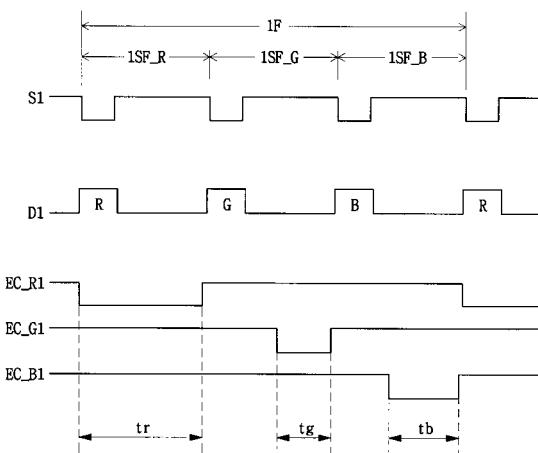
【図11】



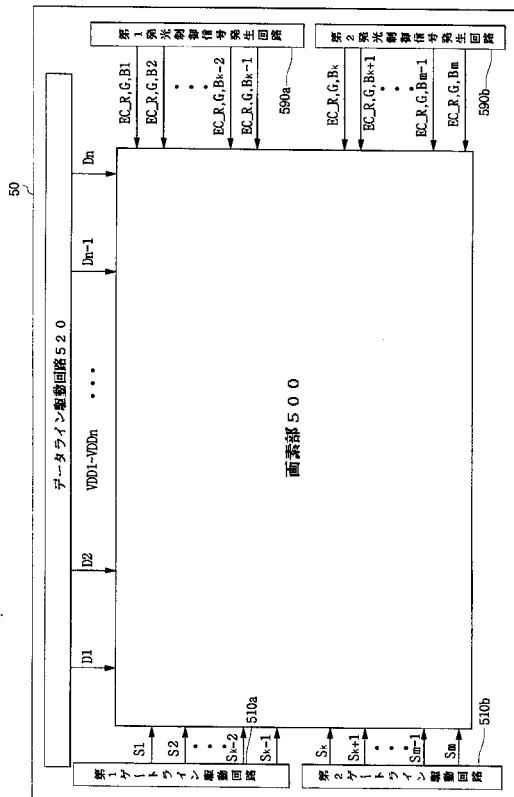
【図12】



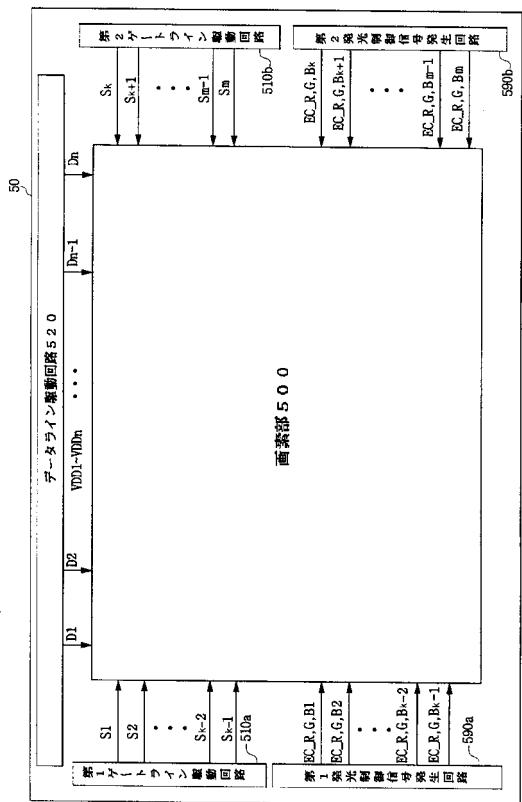
【図13】



【図14】



【図 15】



フロントページの続き

(51)Int.Cl.

H 01 L 51/50 (2006.01)

F I

G 09 G	3/30	J
G 09 G	3/30	K
H 04 N	5/66	B
H 05 B	33/14	A

(72)発明者 キム クムナム

大韓民国ソウル市東大門区踏十里2洞21-1番地 ダソムヴィラ302号

審査官 福村 拓

(56)参考文献 特開平09-138659 (JP, A)

特開2003-280614 (JP, A)

特開2002-082652 (JP, A)

特開2003-157053 (JP, A)

特開平02-118593 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 20

G 09 G 3 / 22

G 09 G 3 / 30

专利名称(译)	显示装置的像素电路，显示装置及其驱动方法		
公开(公告)号	JP4209831B2	公开(公告)日	2009-01-14
申请号	JP2004330665	申请日	2004-11-15
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星工スディアイ株式会社		
当前申请(专利权)人(译)	三星工スディアイ株式会社		
[标]发明人	郭源奎 李寛熙 キムクムナム		
发明人	郭 源奎 李 ▲寛▼熙 キム クムナム		
IPC分类号	G09G3/20 G09G3/22 G09G3/28 G09G3/30 H04N5/66 H01L51/50 G09G3/296 G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0452 G09G2300/0804 G09G2300/0814 G09G2300/0842 G09G2300/0861 G09G2310/0235 G09G2320/0606 G09G2320/0666		
FI分类号	G09G3/20.641.E G09G3/20.624.B G09G3/22.E G09G3/28.J G09G3/28.K G09G3/30.J G09G3/30.K H04N5/66.B H05B33/14.A G09G3/296 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB04 3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 3K107 /AA01 3K107/BB01 3K107/CC08 3K107/CC35 3K107/CC36 3K107/CC45 3K107/DD39 3K107/EE04 3K107/EE07 3K107/EE59 3K107/HH04 3K107/HH05 5C058/AA11 5C058/AA13 5C058/AA18 5C058 /AB02 5C058/BA01 5C058/BA05 5C058/BA35 5C080/AA05 5C080/AA06 5C080/AA08 5C080/BB05 5C080/CC03 5C080/DD23 5C080/DD28 5C080/EE28 5C080/EE30 5C080/FF11 5C080/JJ02 5C080 /JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB36 5C380/AB41 5C380/AB46 5C380/AC12 5C380/BA12 5C380/BA13 5C380/BA19 5C380/BA20 5C380/BA27 5C380/BA29 5C380 /BA39 5C380/BB12 5C380/BB14 5C380/BB22 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB02 5C380/CB18 5C380/CB24 5C380/CB25 5C380/CB26 5C380/CB31 5C380/CC03 5C380 /CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC59 5C380/CC61 5C380/CC63 5C380/CD013 5C380/DA02 5C380/DA10 5C380/DA19 5C380/DA35 5C580/BB21 5C580/BB27 5C580 /CA09 5C580/CB01 5C580/CC10		
审查员(译)	福村 拓		
优先权	1020030080737 2003-11-14 KR		
其他公开文献	JP2005148749A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示装置的像素电路及其驱动方法，其可以通过实现更高清晰度和提高开口率和产量来防止RC延迟和电压降来简化像素构造和布线。ŽSOLUTION：一种有机电致发光显示装置，其特征在于，由预定部分构成预定颜色的显示装置的像素电路配备有多个发光元件（EL1_R，EL1_G和EL1_B），每个发光元件发出预定颜色的预定部分。部分和有源元件（540,550）共同连接到那些发光元件以驱动各个发光元件。有源元件在预定区间中的相应预定时段中顺序地驱动各个发光元件，因此各个发光元件在相应的预定时段中按顺序发光。Ž

