

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-170788

(P2008-170788A)

(43) 公開日 平成20年7月24日(2008.7.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
G09F 9/30 (2006.01)	G09G 3/20 611H	5C094
H01L 27/32 (2006.01)	G09G 3/20 621F	5F110
H01L 51/50 (2006.01)	G09G 3/20 642A	
審査請求 未請求 請求項の数 20 O L (全 29 頁) 最終頁に続く		

(21) 出願番号 特願2007-4666 (P2007-4666)
 (22) 出願日 平成19年1月12日 (2007.1.12)

(71) 出願人 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 110000350
 ポレール特許業務法人
 (72) 発明者 河野 亨
 東京都国分寺市東恋ヶ窪一丁目280番地
 株式会社日立製作所中央研究所内
 (72) 発明者 宮本 光秀
 東京都国分寺市東恋ヶ窪一丁目280番地
 株式会社日立製作所中央研究所内
 (72) 発明者 秋元 肇
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

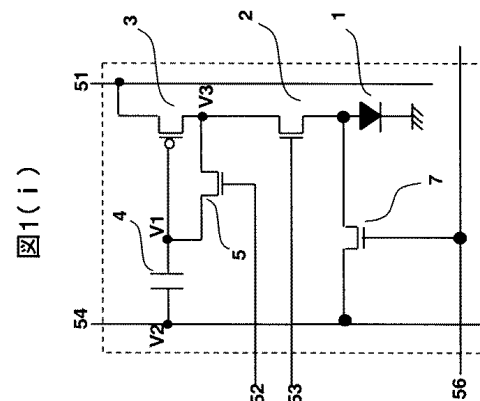
(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】有機EL表示装置において、OLED駆動TFTのV_{th}のバラつきを補償するためのリセット動作時間が短いとV_{th}バラつきが補正できず正確な階調表示が出来ない。

【解決手段】リセットTFTスイッチ5と点灯TFTスイッチ2によるOLED駆動TFT3のV_{th}をリセットする動作をする前に、プリチャージTFTスイッチ7からプリチャージ電圧を供給して、リセット動作前のOLED駆動TFT3のゲート電圧に所定の電圧値を与える。これによって、リセット動作前のOLED駆動TFT3のゲートの電位は不定でなくなるので、リセット後のゲート電位のバラつきは抑えられ、階調表示のバラつきが抑えられる。

【選択図】 図1(i)



【特許請求の範囲】**【請求項 1】**

自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、

前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するための第 1 のスイッチ手段と、容量が接続され、ドレイン電極には、外部からの所定の電圧を印加するための第 2 のスイッチ手段と接続されることを特徴とする画像表示装置。

10

【請求項 2】

自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、

前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するための第 1 のスイッチ手段と、外部からの所定の電圧を印加するための第 2 のスイッチ手段と、容量が接続されることを特徴とする画像表示装置。

20

【請求項 3】

自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、

前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するための第 1 のスイッチ手段と、容量が接続され、ドレイン電極には、自発光素子への画像データ信号に基づく電流の供給を制御する第 3 のスイッチ手段が接続され、

前記自発光素子は陽極と陰極を有し、前記陽極には前記第 3 のスイッチ手段と、外部からの所定の電圧を印加するための第 2 のスイッチ手段が接続されていることを特徴とする表示装置。

30

【請求項 4】

自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、

前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するためのリセットスイッチと、容量が接続され、ドレイン電極には、自発光素子への画像データ信号に基づく電流の供給を制御する第 3 のスイッチ手段が接続され、

40

前記自発光素子は陽極と陰極を有し、前記陰極には前記第 3 のスイッチ手段と、外部からの所定の電圧を印加するための第 2 のスイッチ手段が接続されていることを特徴とする表示装置。

【請求項 5】

請求項 1 において、

前記信号線と前記第 2 のスイッチ手段が接続されることを特徴とする画像表示装置。

【請求項 6】

請求項 1 において、

前記発光手段は、有機 EL 発光素子 (OLED, Organic Light Emitting Diode) 素子であることを特徴とする画像表示装置。

50

【請求項 7】

請求項1において、
前記電界効果トランジスタ及びスイッチ手段は、
多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

【請求項 8】

請求項1において、
前記第1のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第2のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

10

【請求項 9】

請求項2において、
前記信号線と前記第2のスイッチ手段が接続されることを特徴とする画像表示装置。

【請求項 10】

請求項2において、
前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【請求項 11】

請求項2において、
前記電界効果トランジスタ及びスイッチ手段は、多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

20

【請求項 12】

請求項2において、
前記第2のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

【請求項 13】

請求項3において、
前記信号線と前記第2のスイッチ手段が接続されることを特徴とする画像表示装置。

30

【請求項 14】

請求項3において、
前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【請求項 15】

請求項3において、
前記電界効果トランジスタ及びスイッチ手段は、
多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

【請求項 16】

請求項3において、
前記第1のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第2のスイッチ手段と前記第3のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

40

【請求項 17】

請求項4において、
前記信号線と前記第2のスイッチ手段が接続されることを特徴とする画像表示装置。

【請求項 18】

請求項4において、

50

前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【請求項 19】

請求項 4 において、

前記電界効果トランジスタ及びスイッチ手段は、

多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

【請求項 20】

請求項 4 において、

前記第 1 のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第 2 のスイッチ手段と前記第 3 のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界効果トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機EL表示装置に係り、特に画素間の階調表示のばらつきが小さく、残像が発生しない有機EL表示装置に関する。

【背景技術】

【0002】

従来表示装置の主流はCRTであったが、これに替わって、フラットディスプレイ装置である、液晶表示装置、プラズマ表示装置等が実用化され、需要が増大している。さらにこれらの表示装置に加え、有機エレクトロルミネッセンスを用いた表示装置(以下有機EL表示装置(OLED))という)や、フィールドエミッションを利用する電子源をマトリクス状に配置して、陽極に配置された蛍光体を光らすことによって画像を形成する表示装置(FED表示装置)の開発、実用化も進んでいる。

【0003】

有機EL表示装置は(1)液晶と比較して自発光型であるので、バックライトが不要である、(2)発光に必要な電圧が10V以下と低く、消費電力を小さくできる可能性がある、(3)プラズマ表示装置やFED表示装置と比較して、真空構造が不要であり、軽量化、薄型化に適している、(4)応答時間が数マイクロ秒と短く、動画特性がすぐれている、(5)視野角が170度以上と広い、等の特徴がある。

【0004】

薄膜トランジスタ(TFT)をスイッチング素子として用いる有機EL表示装置はコントラスト等、画質の面で優れているが、階調表示をする際は、各TFTの特性のばらつきに影響されて、表示特性にばらつきが出る。これを対策する従来技術の一例として、図19から図23に示す技術がある。

【0005】

図19は従来例1の画素部分の駆動回路である。図19において、電源線51からOLED駆動TFT3、点灯TFTスイッチ2、有機EL発光素子(OLED素子1)が直列に接続され、OLED素子1の一端は基準電位に接続されている。ここで、基準電位は表示装置の基準となる電位であり、アース電位を含んだ広い概念である。OLED素子1に流れる電流を制御することによってOLED素子1の発光を制御し、画像が形成される。OLED素子1に電流を流すか否かは点灯TFTスイッチ2によって制御される。

【0006】

OLED素子1からの発光強度の階調は信号線54からの信号に応じてOLED駆動TFT3によって制御される。すなわち、信号線54からの信号はOLED駆動TFT3のゲートと接続する保持容量4に蓄えられ、この保持容量4の電位に応じてOLED駆動TFT3に流れる電流が制御されることによって階調表示を行う。しかし、OLED駆動TFT3は製造ばらつきによってスレッシュホールド電圧 V_{th} のばらつきが大きい。この V_{th}

10

20

30

40

50

hのばらつきを補償するために、短期間OLED駆動TF T 3に電流を流すとともに、リセットTF Tスイッチ5をONする。そうすると後に述べるように、OLED駆動TF T 3のゲート電圧V 1 0はOLED駆動TF T 3のスレッシュホールド電圧V t hを加味した値に設定され、OLED素子は画像信号に忠実な発光を行う。

【0007】

図20は図19の駆動回路を駆動するタイミングチャートである。この駆動回路は図20の上部に示すように、1フレームを前半の書き込み動作期間と後半の発光期間とに分けている。書き込み動作期間は各画素に階調信号を書き込む。図20における書き込み動作位置は、走査線順にデータが書き込まれていく様子を示す。図20の下部は一画素の書き込みのタイミングを示す。図20において、まずリセットTF Tスイッチ5をONして図19に示すV 1 0とV 1 2を強制的にショートさせる。次に点灯TF Tスイッチ2をONするとOLED駆動TF T 3に電流が流れる。点灯TF Tスイッチ2とリセットTF Tスイッチ5が同時にONする時間は図20に示すt c 4である。t c 4が十分長ければOLED駆動TF T 3のゲート電圧V 1 0はOLED駆動TF T 3のゲート電圧V 1 0とドレイン電圧V 1 2の特性曲線とV 1 0 = V 1 2の直線の交点の値に収束する。この様子を図21から図23に示す。図21(a)において、縦軸は図19に示すV 1 0の値、横軸は時間である。ここで、点灯TF Tスイッチ2をONした時点でのV 1 2の値は、前のフレームの表示状態に依存するため、不定である。すなわち、電源電圧以上の電圧からアース電位まで取りうる。リセットTF Tスイッチ5はONされているので、V 1 2とV 1 0は同じ値となる。ここで、t c 4が十分に長ければ、上述したようにOLED駆動TF T 3のゲート電圧V 1 0はOLED駆動TF T 3のゲート電圧V 1 0とドレイン電圧V 1 2の特性曲線とV 1 0 = V 1 2の直線の交点の値、すなわち、V r e s 1 0に収束する。図21(b)、図21(c)の動作も同様である。図21(a)、図21(b)、および、図21(c)はOLED駆動TF T 3のV t hが異なる場合である。

【0008】

図22は特性が異なるOLED駆動TF T 3に対して、図19に示すV 1 0の電位の決まりかたを示すものである。図19において、点灯TF Tスイッチ2がONしている場合は、OLED駆動TF T 3とOLED素子1とでインバータを形成していると考えることが出来る。図22の曲線はOLED駆動TF T 3のゲート電圧V 1 0とドレイン電圧V 1 2の特性を示し、図22の直線はV 1 0 = V 1 2を示している。ここで、OLED駆動TF T 3のゲートとドレインはリセットTF Tスイッチ5によってショートされているので、OLED駆動TF T 3のゲートはOLED駆動TF T 3の特性曲線とV 1 0 = V 1 2の直線の交点で決まる電圧にセットされる。図22においてスレッシュホールド電圧V t hの異なる3個のOLED駆動TF T 3の特性曲線が描かれている。図22に示すように、OLED駆動TF T 3のゲート電圧は、スレッシュホールド電圧V t hの異なるOLED駆動TF T 3毎にスレッシュホールド電圧V t hを加味した形で設定される。

【0009】

図22における特性MAXの動作点V r e s 1 0が図21(a)のV r e s 1 0に該当し、図22における特性TYPの動作点V r e s 1 1が図21(b)のV r e s 1 1に該当し、図22における特性MINの動作点V r e s 1 2が図21(a)のV r e s 1 2に該当する。これらの動作点はOLED駆動TF T 3のV t hを反映したものである。この動作点を基準に線54から保持容量4に画像信号が書き込まれることになる。図23は図19に示す信号電圧V 1 1とOLED素子の陽極電圧とほぼ等しい値となるV 1 2の関係を示す。図23に示すように、OLED駆動TF Tにバラつきがあっても信号電圧V 1 1とOLED素子1の駆動電圧、すなわち発光特性はほとんど影響を受けない。

【0010】

階調表示のばらつきを補償する従来例2として図27から図34について説明する。図27は一画素の駆動回路である。図27において、電源線51からOLED駆動TF T 3、点灯TF Tスイッチ2とOLED素子1とが直列に接続されている。点灯TF Tスイッチ2によって、OLED素子1の発光可否を制御する。OLED駆動TF T 3は第1保持

10

20

30

40

50

容量 4 1 に蓄積された電荷によって決まる電圧で階調表示を行う。この場合も O L E D 駆動 T F T 3 の V_{th} のばらつきによって O L E D 素子 1 に発光特性にばらつきが生ずることを抑制するために、リセット T F T スイッチ 5 を用いている。

【 0 0 1 1 】

図 2 8 を用いて図 2 7 の駆動回路の動作を説明する。図 2 7 で使用している T F T は P 型なので、T F T は負の信号が来たときに O N となる。従来例 2 では、各画素に階調電圧を書き込むと 1 フレーム期間、その階調電圧が維持されて O L E D 素子 1 を発光させる。図 2 8 の初期状態において、点灯 T F T スイッチ 2 は O N された状態となっている。この状態でセレクトスイッチ 6 を O N する。これによって、信号線 5 4 からのデータを画素に入力することが可能になる。次にリセット T F T スイッチ 5 を O N すると図 2 7 に示す O L E D 駆動 T F T 3 のドレイン電圧 V_{15} と O L E D 駆動 T F T 3 のゲート電圧 V_{13} が強制的にショートされる。続いて点灯 T F T スイッチ 2 を O F F すると図 2 7 に示す V_{13} は電源電圧より O L E D 駆動 T F T 3 の V_{th} だけ低い値に収束する。その後、リセット T F T スイッチ 5 を O F F して信号線 5 4 から信号電圧を書き込むと第 2 保持容量 4 2 および第 1 保持容量 4 1 には O L E D 駆動 T F T 3 の V_{th} のばらつきに関係なく、信号電圧を反映した電荷が蓄積され、正確な階調表示が可能になる。

10

【 0 0 1 2 】

ところで、図 2 7 に示す V_{13} の電位の初期値は、前のフレームの表示状態に依存するため、不定である。すなわち、電源電圧以上の電圧からアース電位までの値をとりうる。リセットスイッチを O N したあと、点灯 T F T スイッチ 2 を O F F するまでの時間 t_{c5} の間に上記のような動作によって V_{13} が電源電圧から O L E D 駆動 T F T 3 の V_{th} を引いた値に収束する。この様子を図 2 9 に示す。図 2 9 (a) は V_{th} が小さい場合で図 2 7 の V_{13} の値は V_{res13} に収束する。図 2 9 (b) は V_{th} が標準の場合で V_{13} の値は V_{res14} に収束する。図 2 9 (c) は V_{th} が大きい場合で V_{13} は V_{res15} に収束する。

20

【 0 0 1 3 】

図 3 0 は O L E D 駆動 T F T 3 の入出力特性を示す。図 3 0 の縦軸は点灯時 O L E D 素子 1 の陽極となる O L E D 駆動 T F T 3 のドレイン電圧 V_{15} 、横軸は O L E D 駆動 T F T 3 のゲート電圧 V_{13} である。O L E D 駆動 T F T 3 の特性がばらついた場合、O L E D 駆動 T F T 3 のゲート電圧は、O L E D 駆動 T F T 3 の特性に応じてそれぞれ、 V_{res13} 、 V_{res14} 、 V_{res15} に収束する。そして、この収束した電圧に対して信号電圧が重畳されることになるので、O L E D 素子 1 の発光階調は信号電圧を正確に反映するものになる。この様子を図 3 1 に示す。図 3 1 の縦軸は、点灯時 O L E D 素子 1 の陽極となる O L E D 駆動 T F T 3 のドレイン電圧 V_{15} 、横軸は信号入力電圧 V_{14} である。図 3 1 に示すように、O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} がばらついていても、O L E D 素子 1 の発光輝度のばらつきは小さなものとなる。

30

【 0 0 1 4 】

以上のような技術を記載したものとして「特許文献 1」、「特許文献 2」、および「非特許文献 1」があげられる。

40

【 0 0 1 5 】

【特許文献 1】特開 2 0 0 3 - 5 7 0 9 号公報

【特許文献 2】特開 2 0 0 3 - 1 2 2 3 0 1 号公報

【非特許文献 1】Digest of Technical Papers, SID98 p.p.11-14

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 6 】

以上のような従来技術はいずれもリセット T F T スイッチ 5 を用いて O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} のばらつきをキャンセルするものである。図 1 9 の電圧 V_{10} を所定の電圧に、または図 2 7 の V_{13} を電源電圧から V_{th} 引いた値に収束させるためには一定時間 O L E D 駆動 T F T 3 に電流が流れることが必要である。さらに、図

50

19のV10または図27のV13の初期値は前のフレームの表示状態に依存するため、不定である。すなわち、電源電圧以上の電圧からアース電位までのいずれかの値を取りうる。したがって、十分な時間がなければ、OLED駆動TF T3のゲート電位が一定の値に収束しないという現象を生ずる。時間が十分でなくなる場合というのは、低電源電圧で動作させたという条件下で、収束させるために必要な電流量が不足した時や、高精細という条件下で、各画素あたりに割り当てられる書き込み時間が少なくなった時である。

【0017】

図24から図26は以上に述べた問題点を従来技術1について説明したものである。図24(a)は図19のOLED駆動TF Tのゲート電位V10の初期電位が電源電圧の場合であり、収束させるための時間tc4が十分な時間でない場合である。この場合、V10はVresの値に収束せずに、Vmax4の値となる。図24(b)はOLED駆動TF Tのゲート電位V10の初期電圧がもともとVres11に近い場合であるが、収束するための時間tc4が十分な時間でない場合である。図24(c)は図19のOLED駆動TF Tのゲート電位V10の初期電位がアース電位の場合であり、収束させるための時間tc4が十分でない場合である。この場合、V10はVres12の値に収束せずに、Vmin4の値となる。

【0018】

図25はこの動作を示したものである。OLED駆動TF T3と点灯TF Tスイッチ2で形成されるインバータの動作がTF Tの特性によってばらつく。tc4が十分な時間であれば、動作点はV10 = V12の線と各インバータ特性とが交差する点となる。すなわち、Vres12、Vres11、Vres10にセットされる。しかし、tc4が十分な時間でない場合、動作点はTF TのばらつきによってVmin4、Vmax4のようにセットされる。そうするとOLED駆動TF T3のVthのばらつきは完全にはキャンセルされず、図26に示すように、同じ信号電圧に対して発光強度が異なることになってしまい、動画表示時等において、不均一な発光となって現れる。また、発光階調を維持していれば、動作点はその後、何フレームか掛けて、Vres12、Vres11、Vres10にセットされるが、それまでの何フレームかは、表示させたい発光強度と異なるため、残像となって現れる。ここで、図26に示すV11、およびV12は図19に示すように、各々信号線54の電位、OLED駆動TF T3のドレイン電位である。

【0019】

図32から図34は以上に述べた問題点を従来技術2について説明したものである。図27の画素回路において、OLED駆動TF T3のゲート電圧V13はリセットTF Tスイッチ5がONする前は、不定で、画像信号のレベルによるが、電源電位からアース電位のいずれかの電位を取りうる。図32(a)は初期電位が電源電位の場合であり、図28に示すtc5が収束に十分な時間でないため、電位V13がVres13に達せず、Vmax5となった場合である。図32(b)はV13の初期電圧がもともとVres14に近い場合であるが、収束させるための時間tc5が十分な時間でない場合である。図32(c)は図27のV13の初期電位がアース電圧の場合であり、収束させるための時間tc5が十分な時間でない場合である。この場合、V13はVres15の値に収束せずに、Vmin5の値となる。

【0020】

図33はこの動作を示したものである。図33はOLED駆動TF T3の特性ばらつきによって、ゲート電圧V13とドレイン電圧V15の関係がばらつき、それによって、OLED駆動TF T3のゲート電圧の動作点がばらつくことを示している。図28に示すリセット時間tc5が十分な時間であれば、動作点は各OLED駆動TF T3の入出力の動作点上でOLED駆動TF T3のVthのばらつきに応じたVres15、Vres14、Vres13にセットされる。しかし、収束時間tc5が十分でない場合は、各インバータの動作特性上で、OLED駆動TF T3のゲート電圧はVmin5あるいはVmax5のようにばらつくことになる。Vmin5またはVmax5ではOLED駆動TF T3のVthを補償出来ないため、OLED素子1の発光は信号電圧に十分に対応しないもの

10

20

30

40

50

となる。この様子を図34に示す。図34は信号電圧V14に対してOLED素子1を駆動する電圧OLED駆動TF T3のソース電圧V15の特性を表したものである。図34に示すように、同じV14に対してもOLED駆動TF T3のばらつきによってV15がばらつき、OLED素子1の発光強度もばらつくことになる。

【課題を解決するための手段】

【0021】

本発明は以上のべた課題を解決するものであり、プリチャージ信号を加えることにより、OLED駆動TF Tのゲート電圧のリセット動作前の初期電位を一定値とし、OLED駆動TF Tのリセット動作を短時間でばらつき無く行うものである。具体的な構成は次の通りである。

10

【0022】

(1) 自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するための第1のスイッチ手段と、容量が接続され、ドレイン電極には、外部からの所定の電圧を印加するための第2のスイッチ手段と接続されることを特徴とする画像表示装置。

【0023】

(2) 自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するための第1のスイッチ手段と、外部からの所定の電圧を印加するための第2のスイッチ手段と、容量が接続されることを特徴とする画像表示装置。

20

【0024】

(3) 自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するためのリセットスイッチと、容量が接続され、ドレイン電極には、自発光素子への画像データ信号に基づく電流の供給を制御する第3のスイッチ手段が接続され、前記自発光素子は陽極と陰極を有し、前記陽極には前記第3のスイッチ手段と、外部からの所定の電圧を印加するための第2のスイッチ手段が接続されていることを特徴とする表示装置。

30

【0025】

(4) 自発光素子を有する複数の画素によって構成される表示部と、前記画素領域に画像データ信号を入力する信号線と、前記信号線を介して前記画素に入力された画像データ信号を基に、前期自発光素子を駆動するための電界効果トランジスタを有する画像表示装置であって、前記電界効果トランジスタのソース電極には、基準電位が印加され、ゲート電極には、前記電界効果トランジスタのゲートとドレインを接続するためのリセットスイッチと、容量が接続され、ドレイン電極には、自発光素子への画像データ信号に基づく電流の供給を制御する第3のスイッチ手段が接続され、前記自発光素子は陽極と陰極を有し、前記陰極には前記第3のスイッチ手段と、外部からの所定の電圧を印加するための第2のスイッチ手段が接続されていることを特徴とする表示装置。

40

【0026】

(5) (1)において、前記信号線と前記第2のスイッチ手段が接続されることを特徴とする画像表示装置。

【0027】

50

(6) (1) において、前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【 0 0 2 8 】

(7) (1) において、前記電界効果トランジスタ及びスイッチ手段は、多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

【 0 0 2 9 】

(8) (1) において、前記第 1 のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第2のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

10

【 0 0 3 0 】

(9) (2) において、前記信号線と前記第 2 のスイッチ手段が接続されることを特徴とする画像表示装置。

【 0 0 3 1 】

(1 0) (2) において、前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【 0 0 3 2 】

(1 1) (2) において、前記電界効果トランジスタ及びスイッチ手段は、多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

20

【 0 0 3 3 】

(1 2) (2) において、前記第2のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

【 0 0 3 4 】

(1 3) (3) において、前記信号線と前記第 2 のスイッチ手段が接続されることを特徴とする画像表示装置。

【 0 0 3 5 】

(1 4) (3) において、前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

30

【 0 0 3 6 】

(1 5) (3) において、前記電界効果トランジスタ及びスイッチ手段は、多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表示装置。

【 0 0 3 7 】

(1 6) (3) において、前記第 1 のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第2のスイッチ手段と前記第3のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

40

【 0 0 3 8 】

(1 7) (4) において、前記信号線と前記第 2 のスイッチ手段が接続されることを特徴とする画像表示装置。

【 0 0 3 9 】

(1 8) (4) において、前記発光手段は、有機EL発光素子(OLED, Organic Light Emitting Diode)素子であることを特徴とする画像表示装置。

【 0 0 4 0 】

(1 9) (4) において、前記電界効果トランジスタ及びスイッチ手段は、多結晶Si-TFT(Thin-Film-Transistor)を用いて透明基板上に設けられていることを特徴とする画像表

50

示装置。

【0041】

(20)(4)において、前記第1のスイッチ手段をオンすることによって、ダイオード接続した前記電界効果トランジスタのドレイン電極に、前記第2のスイッチ手段と前記第3のスイッチ手段をオンすることによって、外部からの所定電圧を印加して、前記電界トランジスタのゲート電極に接続された容量をリセットすることが可能な構成を有する画像表示装置。

【発明の効果】

【0042】

本発明を用いることによってリセット動作の時間が十分でなくとも、OLED駆動TF TのV_{th}のバラつきによる階調表示への影響を小さくすることが出来、動画表示時等においても、残像の発生しない均一な発光が可能となる。

【発明を実施するための最良の形態】

【0043】

実施例にしたがって、本発明の詳細な内容を開示する。

【実施例1】

【0044】

図1(i)~(iii)は、本発明の画素構造を示す回路図である。図1(i)~(iii)は、背景技術に記載した従来例1に対応する回路の問題点を対策する発明である。図1において、電源線51に対してOLED駆動TF T3、点灯TF Tスイッチ2、OLED素子1が直列に接続されている。OLED駆動TF T3のスレッシュホールド電圧V_{th}のばらつきによる輝度階調特性を改善するためにリセットTF Tスイッチ5がもうけられている。このリセットTF Tスイッチ5を動作させることによってOLED駆動TF T3のV_{th}によるばらつきを補償する。このリセット動作はリセットTF Tスイッチ5と点灯TF Tスイッチ2を同時にONして、OLED駆動TF T3に電流を流して行う必要がある。動作時間と電流量には限りがある。リセットTF Tスイッチ5と点灯TF Tスイッチ2を同時にONしている時間が十分あればOLED駆動TF T3のゲート電圧はOLED駆動TF T3の特性曲線とV₁ = V₃の直線との交点で決まる電圧に収束するが、動作条件によっては十分な電流と時間を確保することが出来ない。一方、OLED駆動TF T3のゲート電圧のリセット動作前の初期値は、前のフレームの表示状態に依存するため、不定である。すなわち、電源電圧以上の電圧からアース電位までばらつくために、収束すべき電圧の上下にセットされる場合があり、この点でもばらつきが生ずる。

【0045】

本実施例では、図1(i)に示す回路を用いた場合には、プリチャージTF Tスイッチ7をとおして、OLED素子1の端子にプリチャージ電圧を供給する。図1(ii)に示す回路を用いた場合には、プリチャージTF Tスイッチ7をとおして、リセットTF Tスイッチ5と点灯TF Tスイッチ2の交点に、プリチャージ電圧を供給する。また、図1(iii)に示す回路を用いた場合には、プリチャージTF Tスイッチ7をとおして、OLED駆動TF T3のゲート3にプリチャージ電圧を供給する。このプリチャージ電圧の印加を上記したリセット動作前に行うことによってOLED駆動TF T3および点灯TF Tスイッチ2によって構成されるOLEDインバータの点灯TF Tスイッチ2側の電位を一定に保つ。こうすると、リセット前のOLED駆動TF T3のゲート電位V₁も一定値にセットされる。これによってリセット動作時間が十分で無い場合も、前フレームの表示状態に関係なく、V_{th}のばらつきを補償することができる。

【0046】

図2は表示装置全体の構成を示す回路図である。多くの画素によって画面が形成されるが、図2では4個の画素のみ表示している。図2において、画面横方向にはゲート駆動回路200が設置されている。ゲート駆動回路200からはリセット線52と走査出力線151が延在している。リセット線52はリセットTF Tスイッチ5のゲートに接続し、走査出力線151は点灯スイッチORゲート150に入力する。点灯スイッチORゲート1

10

20

30

40

50

50には点灯制御線105が入力し、点灯スイッチORゲート150からは走査出力線151からの信号または点灯制御線105からの信号のいずれかによって点灯TF Tスイッチ2のゲートに信号が出力される。

【0047】

画面上方には信号駆動回路100が設置されている。信号駆動回路には外部から信号入力線1001を通して画像信号が供給される。信号駆動回路100と画面の間にはプリチャージ信号となるアース電位を供給するプリチャージ供給線、三角波入力線101、プリチャージ信号選択線102、三角波選択スイッチ制御線103、信号線選択スイッチ制御線104が延在している。信号駆動回路100から延びる信号線54にはこれらの出力がスイッチングTF Tによって時間差で印加される。信号線54には保持容量4の一端とプリチャージTF Tスイッチ7のソースが接続される。

10

【0048】

図3(i)~(iii)は、図1(i)~(iii)および図2の動作を示すタイミングチャートである。図3(i)~(iii)の上側に示すように、この回路の動作は1フレームの前半は各画素に信号電圧を書き込み、後半で全画素を点灯させて表示を行う。このように1フレームの前半は実質黒表示であり、後半で画像を表示することになる。書き込みは走査線毎に行なわれる。

【0049】

図3(i)~(iii)の下側は各画素への書き込みのタイミングチャートである。信号線/三角波書き込み動作期間にはデータ信号が入力され、発光期間中には三角波が入力される。OLE D駆動TF T3はP型であるため、三角波は負に凸の波形である。ここで、TF TがP型であるとは、TF Tのキャリアがホールであることを意味し、TF TがN型であるとは、TF Tのキャリアが電子であることを意味する。

20

【0050】

図3(i)においては、リセットスイッチ5がONするとともに、点灯スイッチ2がONする。点灯スイッチがONしている間にプリチャージTF Tスイッチ7をONする。プリチャージ電位をアース付近に設定した場合、OLE Dの陽極側は強制的にアース電位付近にセットされる。さらに点灯TF Tスイッチ2もONしているので点灯TF Tスイッチ2とリセットスイッチ5の節点電位V3もアース電位近くとなる。また、リセットTF Tスイッチ5もONしているのでOLE D駆動TF T3のゲート電圧であるV1もアース近くの電位となる。つまり、リセット動作の初期でV1の初期電圧はアース電位近くになる。その後点灯TF Tスイッチ2をOFFし、データ信号の書き込みを行い、点灯TF Tスイッチ2を再びONしてリセット動作を行う。図3(ii)においては、点灯スイッチ2をOFFしたまま、リセットスイッチ5をONし、プリチャージTF Tスイッチ7をONする。プリチャージ電位をアース付近に設定した場合、点灯TF Tスイッチ2とリセットスイッチ5とプリチャージTF Tスイッチ7の節点電位V3もアース電位付近にセットされる。また、リセットTF Tスイッチ5もONしているのでOLE D駆動TF T3のゲート電圧であるV1もアース近くの電位となる。つまり、リセット動作の初期でV1の初期電圧はアース電位近くになる。その後点灯TF Tスイッチ2をOFFし、データ信号の書き込みを行い、点灯TF Tスイッチ2をONしてリセット動作を行う。図3(iii)においては、点灯スイッチ2とリセットスイッチ5をOFFにしたまま、プリチャージTF Tスイッチ7をONする。プリチャージ電位をアース付近に設定した場合、OLE D駆動TF T3のゲート電圧であるV1もアース近くの電位となる。つまり、リセット動作の初期でV1の初期電圧はアース電位近くになる。その後点灯TF Tスイッチ2をOFFし、データ信号の書き込みを行い、点灯TF Tスイッチ2をONしてリセット動作を行う。

30

40

【0051】

従来技術でOLE D駆動TF T3のV_{th}が補償できずにV1がばらついたのは、V1の初期電圧が、前のフレームの表示状態に依存し不定となり、電源電圧以上の電圧からアース電位まで取り得るため、初期電圧の値によって収束する電圧値が変化してしまうことが大きな原因である。これに対して本発明ではV1の初期値をアース電位近くにセットす

50

るために、たとえ T F T の V_{th} にばらつきがあり、また、図 3 における t_{c1} の時間が十分にとれなくとも、 V_{th} の補償残りの差は小さなものとしてすることが出来る。

【0052】

図 1 (i)~(iii) および図 3 (i)~(iii) において、リセット動作の間に信号線 54 から保持容量 4 にデータ信号が書き込まれる。その後、リセット T F T スイッチ 5、点灯 T F T スイッチ 2 を O F F すると、O L E D 駆動 T F T 3 のゲート電圧は O L E D 駆動 T F T 3 の特性曲線と $V_1 = V_3$ の直線の交点に向かう。この交点に向かって電位を基準に保持容量 4 を通して信号電圧が書き込まれることとなる。

【0053】

書き込み期間が終わると、点灯 T F T スイッチ 2 が O N となり、発光期間となる。信号線 54 には図 3 (i) ~ (iii) に示すような三角波が加えられる。三角波は保持容量 4 の保持していた電圧によって O L E D 駆動 T F T 3 が O N になる時期を決める。O L E D 駆動 T F T 3 の O N の期間が長いほど輝度が大きくなる。これによって階調表示が可能となる。

【0054】

図 4 から図 6 は上記のリセット動作を説明する図である。図 4 の縦軸は図 1 の O L E D 駆動 T F T 3 のゲート電圧 V_1 、横軸は時間である。図 4 (a) は O L E D 駆動 T F T 3 が特性 M A X の場合である。 V_1 の初期電圧は先に説明したようにプリチャージ動作によってアース電位近くにセットされている。リセット動作は点灯 T F T スイッチ 2 とリセット T F T スイッチ 5 が同時に O N しているときにおこなわれるが、この時間は図 3 に示すように t_{c1} である。図 4 (a) は O L E D 駆動 T F T 3 が特性 M A X の場合であるが、時間 t_{c1} が十分でない場合は図 4 (a) に示すように V_1 の電位は V_{res1} には収束せず、 V_{max1} にとどまる。ここで、 V_{res1} は特性 M A X の O L E D 駆動 T F T 3 の特性曲線と $V_1 = V_3$ の直線の交点で決まる電圧である。図 4 (c) は O L E D 駆動 T F T 3 が特性 M I N の場合である。この場合も時間 t_{c1} が十分でない場合は O L E D 駆動 T F T 3 のゲート電圧 V_1 は V_{res3} には収束せず、 V_{min1} にとどまる。ここで、 V_{res1} は特性 M I N の O L E D 駆動 T F T 3 の特性曲線と $V_1 = V_3$ の直線の交点で決まる電圧である。図 4 (b) では O L E D 駆動 T F T 3 のゲート電位 V_1 は図 4 (a) と図 4 (c) の中間の値となる。図 4 からわかるように、収束時間 t_{c1} が短く、電位 V_1 が収束する時間が十分でない場合でも、O L E D 駆動 T F T 3 の V_{th} を補償しきれない量は $(V_{res1} - V_{max1}) - (V_{res3} - V_{min1})$ の範囲にとどまり、大きな値ではない。これは V_1 の初期値がいずれの場合もアース電位近くに設定されているからである。

【0055】

図 5 はリセットの動作を O L E D 駆動 T F T 3 と O L E D 素子 1 をインバータとみた場合として動作点の設定のされかたを表したものである。図 5 において、直線 $V_1 = V_3$ はリセット T F T スイッチ 5 によって O L E D 駆動 T F T 3 のゲートとドレインが短絡されている状態を示している。リセット時間 t_{c1} が十分であれば、各場合の動作点は直線 $V_1 = V_3$ と O L E D 駆動 T F T 3 の特性との交点に落ち着くが、 t_{c1} が十分でないため、各場合でセットされる電圧は特性 M I N の場合に対しては V_{min1} に、特性 M A X に対しては V_{max1} にセットされる。図 5 に示すように、セットされる V_1 の電位はいずれの場合も各インバータ特性と $V_1 = V_3$ の交点よりも V_1 が小さい側となっている。したがって、各場合におけるリセット残りの電圧量のバラつきは小さいものとなる。

【0056】

この様子を図 6 に示す。図 6 の縦軸は O L E D 素子 1 の発光を制御する O L E D 駆動 T F T 3 のドレイン電位で図 1 の電位 V_3 である。なお、O L E D 駆動 T F T 3 のドレイン電位 V_3 は点灯時 O L E D 素子 1 の陽極とほぼ等しくなる電圧である。横軸は図 1 に示す V_2 で信号電位にあたる。信号電位 V_2 にたいする O L E D 駆動 T F T 3 のドレイン電位 V_3 の特性のバラつきは図 6 に示すように小さなものとなる。

【実施例 2】

【0057】

10

20

30

40

50

図 7 (i)~(iii) から図 1 2 に本発明の第 2 の実施例を示す。図 7 (i)~(iii) は実施例 2 の画素部分の駆動回路である。実施例 1 の図 1 (i)~(iii) と異なるところは、O L E D 素子 1 が電源線 5 1 と直接接続しており、O L E D 駆動 T F T 3 はアース側に配置されていることである。これに伴い、プリセット T F T スイッチ 5 も O L E D 素子 1 の陰極側に接続されている。また、本実施例では O L E D 駆動 T F T 3 は N 型 T F T を用いている。これによって、画素内の T F T は N 型プロセスのみで形成出来ることになる。O L E D 素子 1 を電源線側に設置し、O L E D 駆動 T F T 3 をアース側に設置することによって、関連する素子を移動したことを除けば、基本的な動作は図 1 (i)~(iii) の場合と同じである。

【 0 0 5 8 】

図 8 は実施例 2 による表示装置全体の構成を示す回路図である。画面は多くの画素によって構成されるが、図 8 では 4 個の画素のみ表示している。図 8 は画素部の構成を除けば実施例 1 の表示装置全体の構成を示す回路図である図 2 と同じである。

【 0 0 5 9 】

図 9 (i)~(iii) は図 7 (i)~(iii) および図 8 の回路を駆動するタイミングチャートである。図 9 (i)~(iii) の動作は実施例 1 の動作を示す図 3 (i)~(iii) と基本的には同じである。ただ、リセットに使用する時間を t_{c2} と設定している。リセットに要する時間は O L E D 駆動 T F T 3 の特性が関係するが、実施例 1 では O L E D 駆動 T F T 3 は P 型であるのに対し、実施例 2 では N 型なので、実施例 1 と実施例 2 とでは異なってくる。図 9 (i)~(iii) が図 3 (i)~(iii) と異なるもう一つの点は発光期間における三角波が上に凸ということである。O L E D 駆動 T F T 3 が N 型であるために、ゲート電圧がプラスになったときに O L E D 駆動 T F T 3 が O N するためである。

【 0 0 6 0 】

図 1 0 から図 1 2 は実施例 2 におけるリセット動作を示したものである。図 1 0 の縦軸は図 7 (i)~(iii) の O L E D 駆動 T F T 3 のゲート電圧 V_4 、横軸は時間である。図 1 0 (a) は O L E D 駆動 T F T 3 が特性 M A X の場合である。 V_4 の初期電圧はプリチャージ動作によってアース電位近くにセットされている。リセット動作は点灯 T F T スイッチ 2 とリセット T F T スイッチ 5 が同時に O N しているときにおこなわれるが、この時間は図 9 に示すように t_{c2} である。図 1 0 (a) は O L E D 駆動 T F T 3 が特性 M A X の場合であるが、時間 t_{c2} が十分でない場合は図 1 0 (a) に示すように V_1 の電位は V_{res4} には収束せず、 V_{max2} にとどまる。ここで、 V_{res4} は特性 M A X の O L E D 駆動 T F T 3 の特性曲線と $V_4 = V_6$ の直線の交点で決まる電圧である。図 1 0 (c) は O L E D 駆動 T F T 3 が特性 M I N の場合である。この場合も時間 t_{c2} が十分でない場合は O L E D 駆動 T F T 3 のゲート電圧 V_4 は V_{res6} には収束せず、 V_{min2} にとどまる。ここで、 V_{res6} は特性 M I N の場合の O L E D 駆動 T F T 3 の特性曲線と $V_4 = V_6$ の直線の交点で決まる電圧である。図 1 0 (b) では O L E D 駆動 T F T 3 のゲート電位 V_4 は図 1 0 (a) と図 1 0 (c) の中間の値となる。図 1 0 からわかるように、収束時間 t_{c2} が短く、電位 V_4 が収束する時間が十分でない場合でも、O L E D 駆動 T F T 3 の V_{th} を補償しきれない量は $(V_{res4} - V_{max2}) - (V_{res6} - V_{min2})$ の範囲にとどまり、大きな値ではない。これは V_4 の初期値がいずれの場合もアース電位近くに設定されているからである。

【 0 0 6 1 】

図 1 1 はリセットの動作を O L E D 駆動 T F T 3 と O L E D 素子 1 をインバータとみた場合として動作点の設定のされかたを表したものである。図 1 1 において、直線 $V_4 = V_6$ はリセット T F T スイッチ 5 によって O L E D 駆動 T F T 3 のゲートとドレインが短絡されている状態を示している。リセット時間 t_{c2} が十分であれば、各場合の動作点は直線 $V_4 = V_6$ と O L E D 駆動 T F T 3 の特性曲線の交点におちつくが、 t_{c2} が十分でないため、各場合でセットされる電圧は O L E D 駆動 T F T 3 が特性 M I N の場合に対しては V_{min2} に、O L E D 駆動 T F T 3 が特性 M A X に場合に対しては V_{max2} となる。図 1 1 に示すように、セットされる V_4 の電位はいずれの場合も各インバータ特性と $V_4 = V_6$ の交点よりも V_4 が小さい側となっている。したがって、各場合におけるリセッ

ト残りの電圧量のバラつきは小さいものとなる。

【 0 0 6 2 】

この様子を図 1 2 に示す。図 1 2 の縦軸は O L E D 素子 1 の発光を制御する O L E D 駆動 T F T 3 のドレイン電位で図 7 の電位 V 6 である。横軸は図 7 に示す V 5 で信号電位にあたる。信号電位 V 2 にたいする O L E D 駆動 T F T 3 のドレイン電位 V 3 の特性のバラつきは図 6 に示すように小さなものとなる。

【 実施例 3 】

【 0 0 6 3 】

図 1 3 (i)~(iii) から図 1 8 に本発明の第 3 の実施例を示す。実施例 3 は従来例 2 に対する問題点を対策するものである。図 1 3 に実施例 3 の画素の駆動回路を示す。従来例 2 の問題点はリセット T F T スイッチ 5 によってリセット動作をおこなっても、リセットの時間が十分でなければ O L E D 駆動 T F T 3 の V_{th} が十分にキャンセルされず、正確な階調表示が行えないということである。この大きな原因は、従来例 2 で述べたように、電源立上げ時など、キャンセル前の O L E D 駆動 T F T 3 のゲート電位が不定で、電源電圧以上の値からアース電位のいずれかの電位となっているために、リセット時間が十分でなければリセット後の電位がばらつくということである。

【 0 0 6 4 】

実施例 3 ではこれを対策するため、図 1 3 (i)~(iii) に示すように、プリチャージ T F T スイッチ 7 を介してプリチャージ電圧を O L E D 素子 1 の陽極側に印加し、リセット動作前に O L E D 陽極に一定電位であるプリチャージ電位を与え、ゲート電位 V 7 のリセット前の初期電位を一定値にセットする。

【 0 0 6 5 】

図 1 4 は実施例 3 の表示装置全体の構成を示す回路図である。画面は多くの画素によって形成されるが、図 1 4 では 4 個の画素のみ表示している。図 1 4 において、画面横方向にはゲート駆動回路 2 0 0 が設置されている。ゲート駆動回路 2 0 0 からはセレクトスイッチ線 5 5、点灯スイッチ線 5 3、リセット線 5 2、プリチャージ制御線 5 6 が出力している。セレクトスイッチ線 5 5 はセレクトスイッチ 6 のゲートに接続し、点灯スイッチ線 5 3 は点灯 T F T スイッチ 2 のゲートに接続し、リセット線 5 2 はリセット T F T スイッチ 5 のゲートに接続し、プリチャージ制御線 5 6 はプリチャージ T F T スイッチ 7 のゲートに接続する。

【 0 0 6 6 】

画面上方には信号駆動回路 1 0 0 が設置されている。信号駆動回路 1 0 0 と画面の間にはプリチャージ信号となるアース電位を供給するプリチャージ供給線、プリチャージ信号選択線 1 0 2、信号線選択スイッチ制御線 1 0 4 が延在している。信号駆動回路 1 0 0 から延びる信号線 5 4 にはこれらの出力がスイッチング T F T によって時間差で印加される。信号線 5 4 にはセレクトスイッチ 6 のソースとプリチャージ T F T のソースが接続される。

【 0 0 6 7 】

図 1 5 は図 1 3 (i)~(iii) および図 1 4 の回路の動作を示すタイミングチャートである。この回路は実施例 1 および実施例 2 とは異なり、信号を書き込むとただちに O L E D 素子 1 の発光を開始し、その状態が 1 フレーム期間維持される。図 1 5 の上側の図はこの動作を示している。また、図 1 5 の上側の図は書き込む動作が走査ごとに行われることを示している。

【 0 0 6 8 】

図 1 5 の下側は各画素のリセット動作および書き込み動作のタイミングチャートである。図 1 3 (i)~(iii) および図 1 5 において、特定のセレクト線が選択されるまで点灯スイッチは ON している。セレクトスイッチ 6 が ON すると、特定のセレクトスイッチ線 5 5 が選択される。ここでプリチャージ T F T スイッチ 7 を ON するとともに、リセット T F T スイッチ 5 を ON すると O L E D 素子 1 に電流が流れ、O L E D 素子 1 の陽極はリセット線 5 2 の電位であるアース電位近くにセットされる。同時に O L E D 駆動 T F T 3 のゲ

10

20

30

40

50

ート電位 V_7 もアース電位近くにセットされる。その後、点灯スイッチを OFF すると電流は第 1 保持容量 C_1 を充電するように流れ、O L E D 駆動 T F T 3 にゲート電圧は電源電圧から O L E D 駆動 T F T 3 の V_{th} を引いた電位にセットされる。この状態で信号線 54 から信号が書き込まれる。すなわち、O L E D 駆動 T F T 3 のゲートには電源電圧から O L E D 駆動 T F T 3 の V_{th} を引いた電位を基準に信号電位が上乘せられるので、 V_{th} のばらつきの影響を補償することが出来る。

【0069】

従来例では図 15 に示す t_{c3} 、すなわち、点灯スイッチが ON になる時間とリセットスイッチが ON になる時間が十分でないとリセット動作期間に O L E D 駆動 T F T 3 のゲート電圧が電源電圧から O L E D 駆動 T F T 3 の V_{th} を引いた電位に収束しなかった。この原因はリセット動作前に O L E D 駆動 T F T 3 のゲート電位 V_7 が不定で、電源電位からアース電位まで取りうるからである。本実施例ではリセット動作前に、プリチャージ制御線 56 によってアース電位を O L E D 素子 1 の陽極に供給することによって、O L E D 駆動 T F T 3 のゲート電位 V_7 もアース電位付近に設定するものである。このプリチャージ動作によって、リセット時間 t_{c3} が短くとも O L E D 駆動 T F T 3 のゲート電位のバラつきを抑えることが出来る。

【0070】

図 16 から図 18 は上記のリセット動作を説明する図である。図 16 の縦軸は図 13 の O L E D 駆動 T F T 3 のゲート電圧 V_7 、横軸は時間である。図 16 (a) は O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} が小さい場合である。 V_1 の初期電圧は先に説明したようにプリチャージ動作によってアース電位近くにセットされている。リセット動作は点灯 T F T スwitch 2 とリセット T F T スwitch 5 が同時に ON しているときにおこなわれるが、この時間は図 15 に示すように t_{c3} である。

【0071】

図 16 (a) は O L E D 駆動 T F T 3 の V_{th} が小さい場合であるが、時間 t_{c3} が十分でない場合は図 16 (a) に示すように V_7 の電位は V_{res7} には収束せず、 V_{max3} にとどまる。ここで、 V_{res7} は電源電圧から O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} を引いた値である。図 16 (c) は O L E D 駆動 T F T 3 の V_{th} が大きい場合である。この場合も時間 t_{c3} が十分でない場合は O L E D 駆動 T F T 3 のゲート電圧 V_7 は V_{res9} には収束せず、 V_{min3} にとどまる。ここで、 V_{res9} は O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} が大きい場合の電源電圧から O L E D 駆動 T F T 3 のスレッシュホールド電圧 V_{th} を引いた値である。図 16 (b) では O L E D 駆動 T F T 3 のゲート電位 V_7 は図 16 (a) と図 16 (c) の中間の値となる。

【0072】

図 16 からわかるように、収束時間 t_{c3} が短く、電位 V_7 が収束する時間が十分でない場合でも、O L E D 駆動 T F T 3 の V_{th} を補償しきれない量は $(V_{res7} - V_{max3}) - (V_{res9} - V_{min3})$ の範囲にとどまり、大きな値ではない。これは V_1 の初期値がいずれの場合もアース電位近くに設定されているからである。

【0073】

図 17 は O L E D 駆動 T F T 3 のゲート電位 V_7 と O L E D 駆動 T F T 3 のドレイン電位 V_9 の関係を示すものである。特性曲線の特性 M A X は図 16 (a) に対応し、特性 T Y P は図 16 (b) に対応し、特性 M I N は図 16 (c) に対応するものである。ここで、特性 M A X において、リセット時間 t_{c3} が十分であれば V_7 は V_{res7} に収束するが、リセット時間 t_{c3} が十分でないために、 V_7 は V_{max3} にとどまっている。また、特性 M I N において、リセット時間 t_{c3} が十分であれば V_7 は V_{res9} に収束するが、リセット時間 t_{c3} が十分でないために、 V_7 は V_{min3} にとどまっている。

【0074】

したがって、O L E D 駆動 T F T 3 の特性が最もばらついていた場合でもリセット後のゲート電圧 V_7 のばらつきは $(V_{res7} - V_{max3}) - (V_{res9} - V_{min3})$ の範囲内に収めることが出来る。リセット時間 t_{c3} が短くとも、発光階調にたいする O L E

D 駆動 T F T 3 毎のバラツキの影響は小さくすることができる。

【0075】

図18にこの様子を示す。図18の縦軸は図13におけるO L E D 駆動 T F T 3 のドレイン電位であるV9、図13における横軸は信号電位であるV8である。V9はO L E D 素子点灯時にはO L E D 素子1の陽極電位とほぼ同等に電位になるものである。特性曲線は図17の特性M I N、特性T Y P、特性M A Xに対応するものである。図18に示すように、O L E D 駆動 T F T 3 の特性にバラツキがあったとしても、信号電圧V8に対する発光特性を示すV9のバラツキは、小さなものとなる。

【0076】

以上説明したように、本発明を用いることによって、リセット動作に十分な時間をとれない場合であってもデータ信号に対するO L E D 素子1の発光階調特性のばらつきを抑えることが出来、動画表示時においても、残像が発生しない均一発光が可能となる。

【0077】

図35に、実施例1と従来例の黒表示から白表示に切替えた時の応答の比較を行った実測結果を示す。従来例では、表示切替え後、3フレーム掛けて白表示に到達するが、実施例1では、表示替え後の1フレーム目において、白表示に到達する。つまり、実施例1を用いれば、残像が発生しない均一発光が可能となる。

【0078】

本実施例1あるいは、実施例2、実施例3では、T F Tに低温ポリシリコンを用いたが、アモルファスシリコンでも実施可能である。また、本実施例1あるいは、実施例2、実施例3では、基板にガラス基板を用いた画が、プラスチックや金属でも同様の効果を得ることができる。

【0079】

図36(i)は、モバイル用電子機器301の画像表示部に、本発明による画像表示装置300を用いることによって、低消費で残像のない均一性の高い表示を実現することができる例である。

【0080】

図36(ii)は、テレビジョン303の画像表示部に、本発明による画像表示装置302を用いることによって、低消費で残像のない均一性の高い表示を実現することができる例である。

【0081】

図36(iii)は、デジタル携帯端末P D A 305の画像表示部に、本発明による画像表示装置304を用いることによって、低消費で残像のない均一性の高い表示を実現することができる例である。

【0082】

図36(iv)は、ビデオカメラC A Mのビューファインダ307の画像表示部に、本発明による画像表示装置306を用いることによって、低消費で残像のない均一性の高い表示を実現することができる例である。

【図面の簡単な説明】

【0083】

【図1(i)】実施例1の画素部駆動回路の第1の形態である。

【図1(ii)】実施例1の画素部駆動回路の第2の形態である。

【図1(iii)】実施例1の画素部駆動回路の第3の形態である。

【図2】実施例1の表示装置駆動回路である。

【図3(i)】図1(i)のタイミングチャートである。

【図3(ii)】図1(ii)のタイミングチャートである。

【図3(iii)】図1(iii)のタイミングチャートである。

【図4】実施例1のO L E D 駆動 T F T ゲートの電圧の変化図である。

【図5】実施例1のO L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。

【図6】実施例1の画像信号とO L E D 駆動 T F T のドレイン電圧の関係図である。

10

20

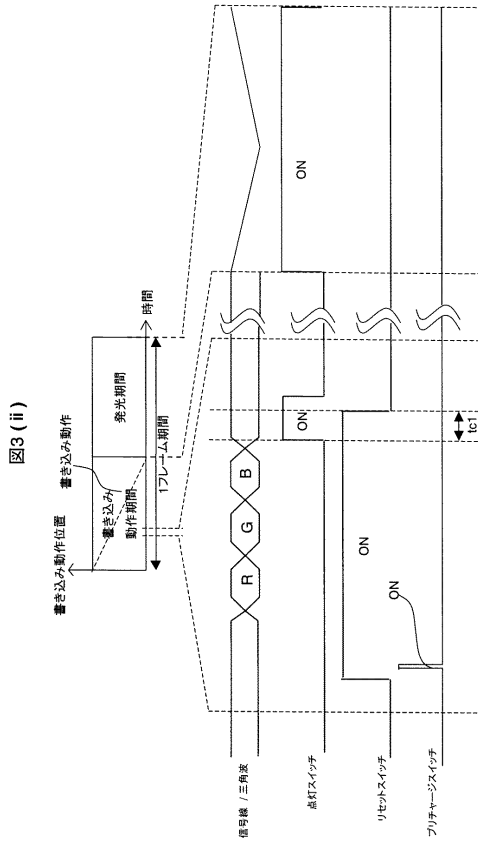
30

40

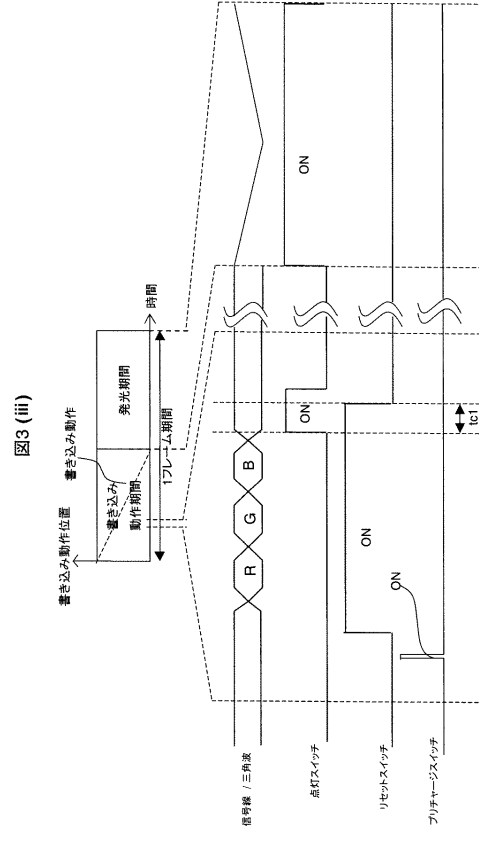
50

- 【図 7 (i)】実施例 2 の画素部駆動回路の第 1 の形態である。
- 【図 7 (i i)】実施例 2 の画素部駆動回路の第 2 の形態である。
- 【図 7 (i i i)】実施例 2 の画素部駆動回路の第 3 の形態である。
- 【図 8】実施例 2 の表示装置駆動回路である。
- 【図 9 (i)】図 7 (i) のタイミングチャートである。
- 【図 9 (i i)】図 7 (i i) のタイミングチャートである。
- 【図 9 (i i i)】図 7 (i i i) のタイミングチャートである。
- 【図 10】実施例 2 の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 11】実施例 2 の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 12】実施例 2 の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。 10
- 【図 13 (i)】実施例 3 の画素部駆動回路の第 1 の形態である。
- 【図 13 (i i)】実施例 3 の画素部駆動回路の第 2 の形態である。
- 【図 13 (i i i)】実施例 3 の画素部駆動回路の第 3 の形態である。
- 【図 14】実施例 3 の表示装置駆動回路である。
- 【図 15】実施例 3 のタイミングチャートである。
- 【図 16】実施例 3 の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 17】実施例 3 の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 18】実施例 3 の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。
- 【図 19】従来例 1 の画素部駆動回路である。
- 【図 20】従来例 1 のタイミングチャートである。 20
- 【図 21】従来例 1 の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 22】従来例 1 の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 23】従来例 1 の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。
- 【図 24】従来例 1 の他の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 25】従来例 1 の他の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 26】従来例 1 の他の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。
- 。 【図 27】従来例 2 の画素部駆動回路である。
- 【図 28】従来例 2 のタイミングチャートである。 30
- 【図 29】従来例 2 の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 30】従来例 2 の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 31】従来例 2 の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。
- 【図 32】従来例 2 の他の O L E D 駆動 T F T ゲートの電圧の変化図である。
- 【図 33】従来例 2 の他の O L E D 駆動 T F T のゲート電圧とドレイン電圧の関係図である。
- 【図 34】従来例 2 の他の画像信号と O L E D 駆動 T F T のドレイン電圧の関係図である。
- 。 【図 35】従来例 1 と実施例 1 の比較を行い、実施例 1 の効果を示した図である。
- 【図 36 (i)】本発明を使用した製品の例である。 40
- 【図 36 (i i)】本発明を使用した他の製品の例である。
- 【図 36 (i i i)】本発明を使用したさらに他の製品の例である。
- 【図 36 (i v)】本発明を使用したさらに他の製品の例である。
- 【符号の説明】
- 【 0 0 8 4 】
- 1 ... O L E D 素子、 2 ... 点灯 T F T スイッチ、 3 ... O L E D 駆動 T F T 、 4 ... 保持容量、 5 ... リセット T F T スイッチ、 6 ... セレクトスイッチ、 7 ... プリチャージ T F T スイッチ、 4 1 ... 第 1 保持容量、 4 2 ... 第 2 保持容量、 5 1 ... 電源線、 5 2 ... リセット線、 5 3 ... 点灯スイッチ線、 5 4 ... 信号線、 5 5 ... セレクトスイッチ線、 5 6 ... プリチャージ制御線、 1 0 0 ... 信号駆動回路、 2 0 0 ... ゲート駆動回路 50

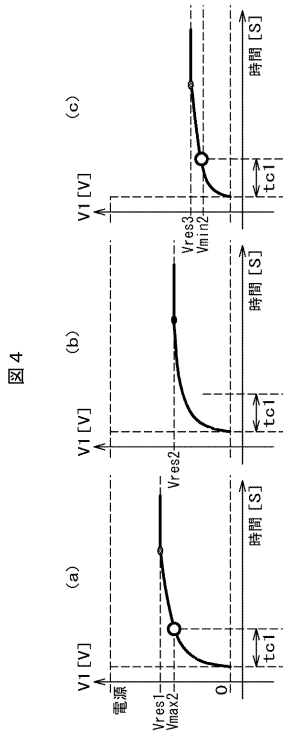
【図 3 (i i)】



【図 3 (i i i)】

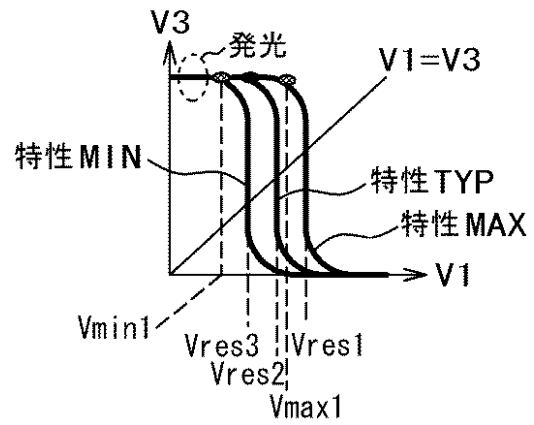


【図 4】

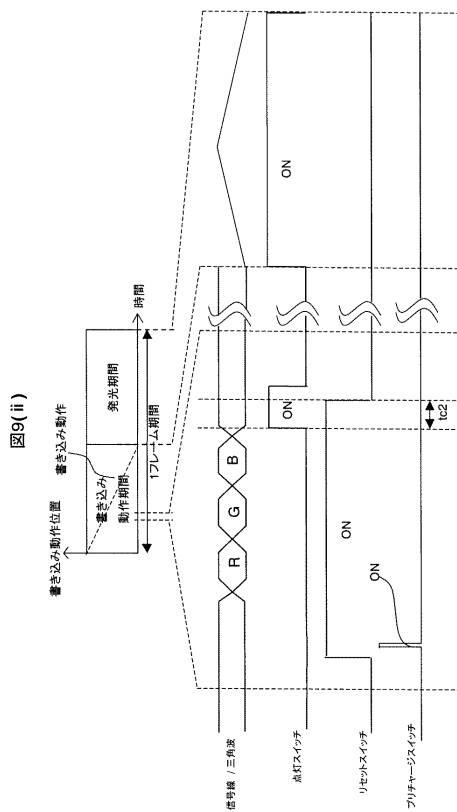


【図 5】

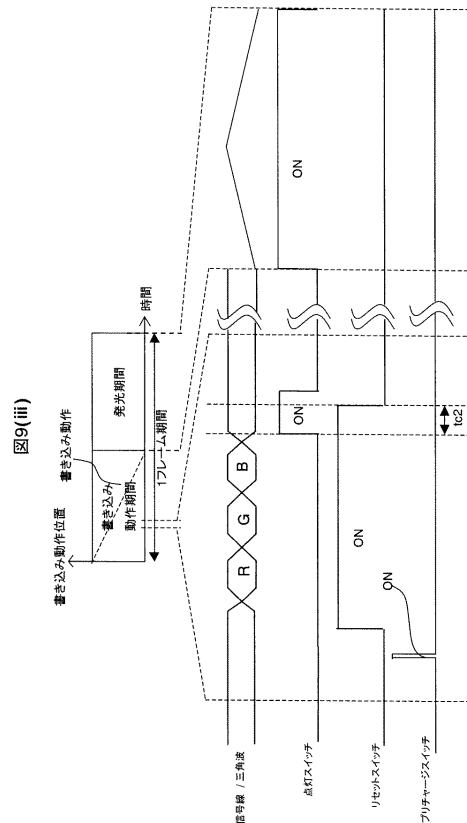
図 5



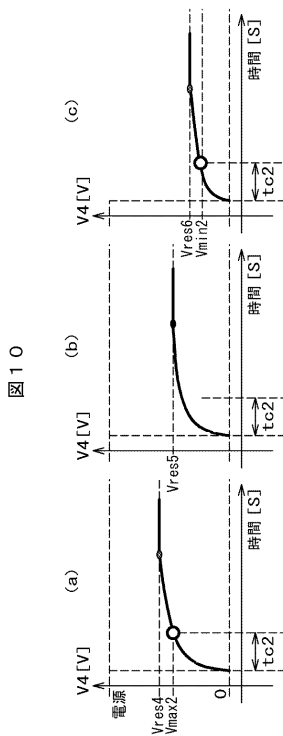
【 図 9 (i i) 】



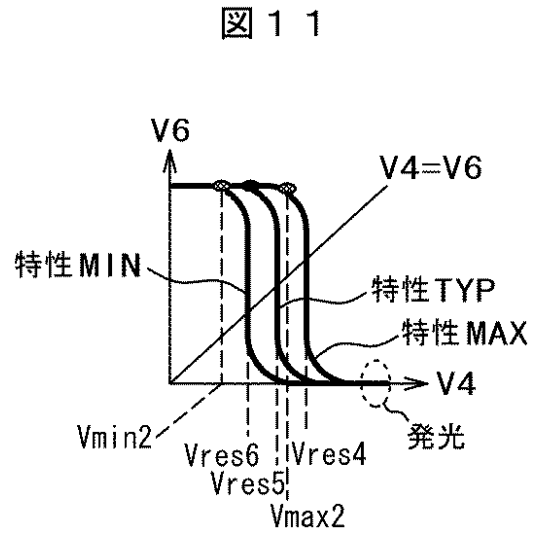
【 図 9 (i i i) 】



【 図 1 0 】

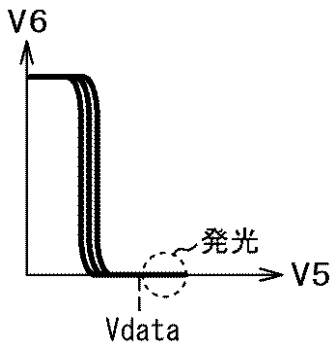


【 ㊦ 1 1 】

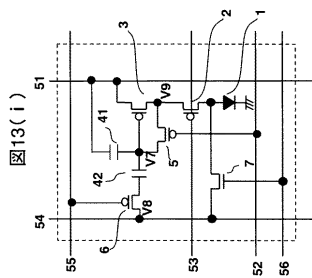


【図 1 2】

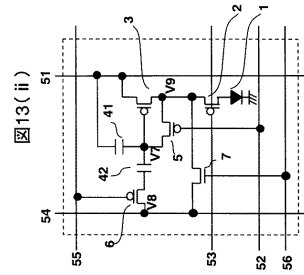
図 1 2



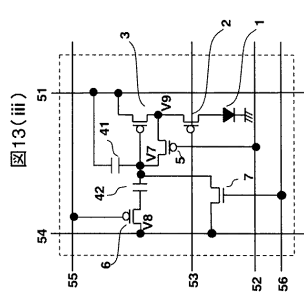
【図 1 3 (i)】



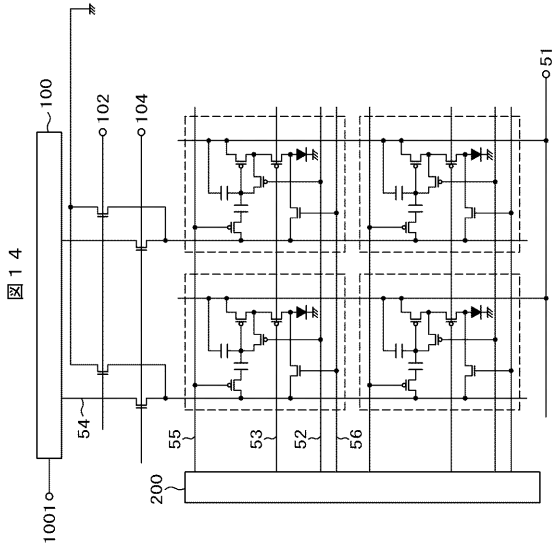
【図 1 3 (i i)】



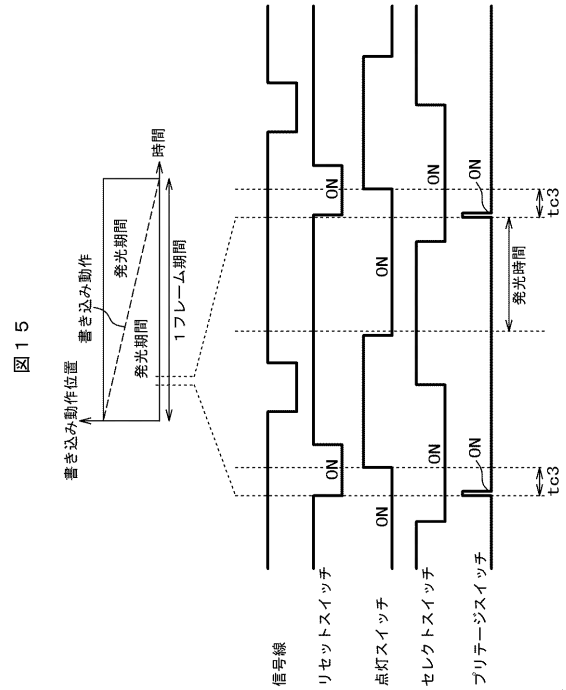
【図 1 3 (i i i)】



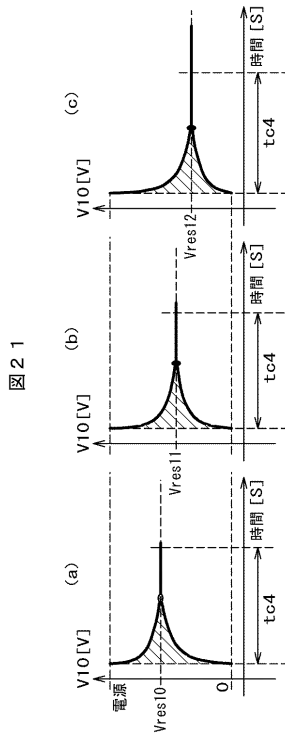
【図 1 4】



【図 1 5】

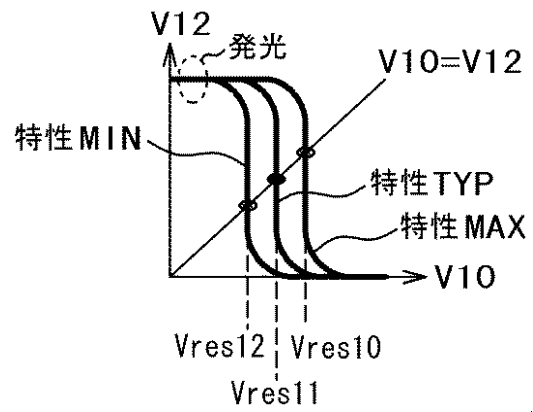


【図 2 1】



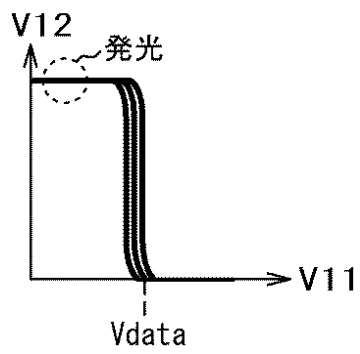
【図 2 2】

図 2 2



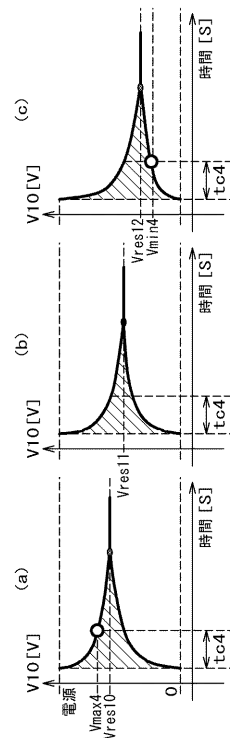
【図 2 3】

図 2 3



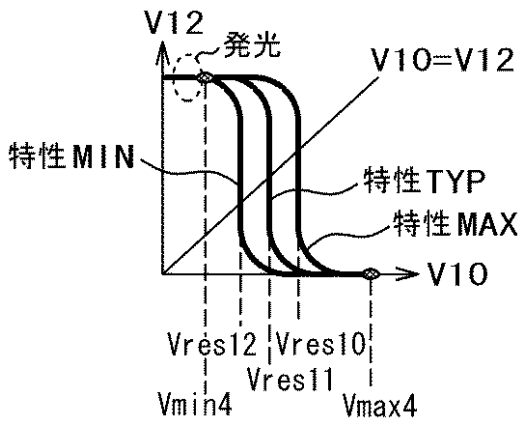
【図 2 4】

図 2 4



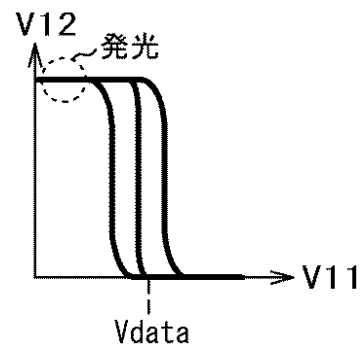
【図 25】

図 25



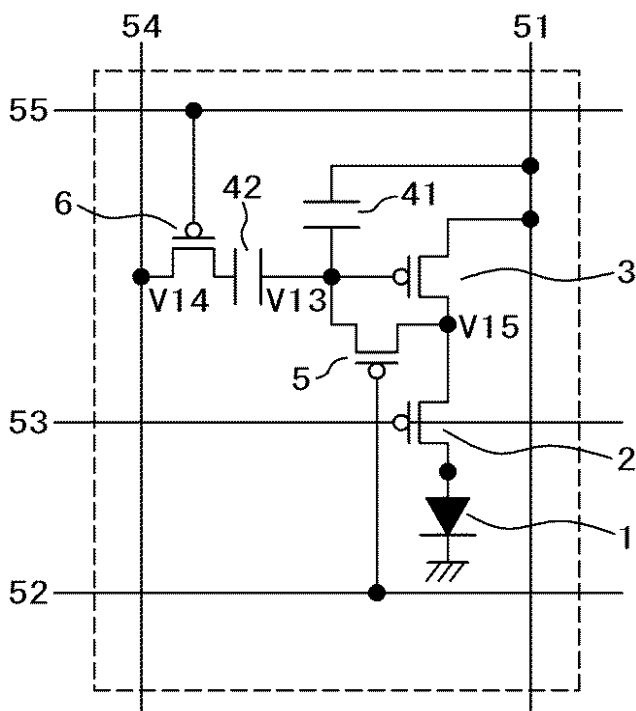
【図 26】

図 26



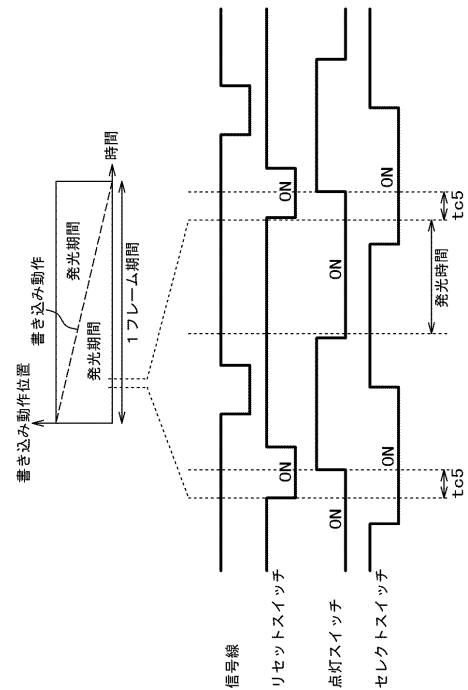
【図 27】

図 27

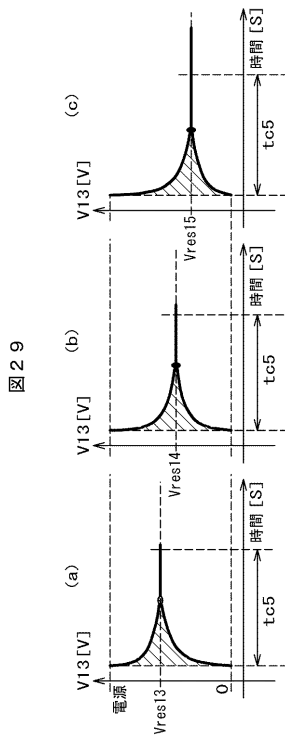


【図 28】

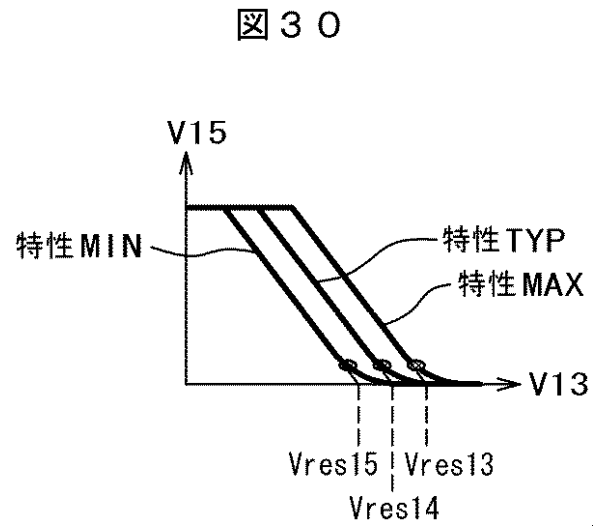
図 28



【圖 29】

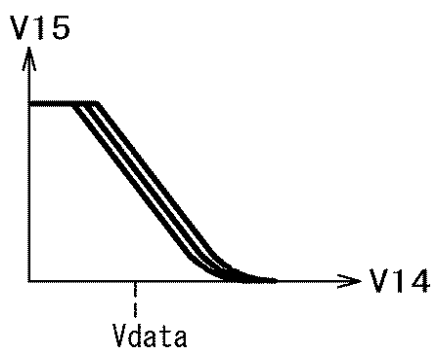


【 図 3 0 】

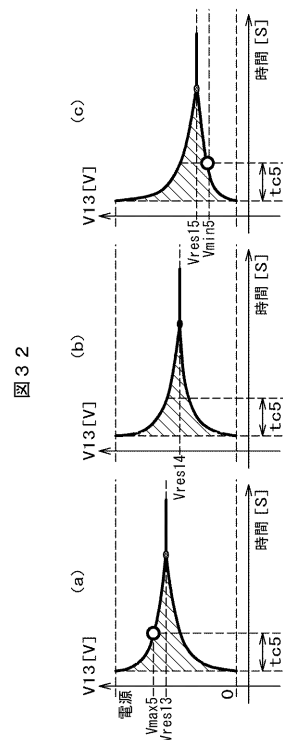


【 ㊦ 3 1 】

图 3 1

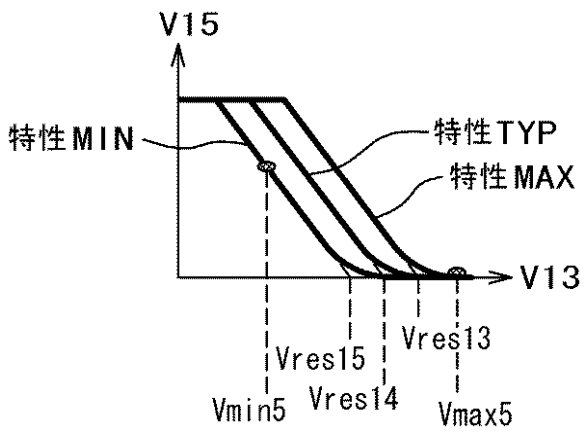


【 ㄨ 3 2 】



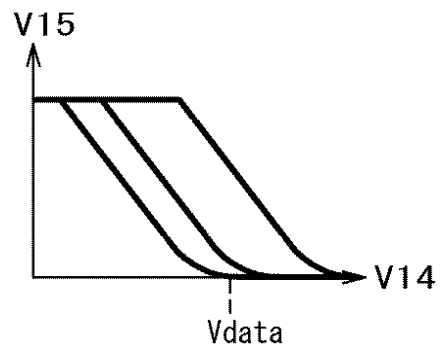
【図 3 3】

図 3 3



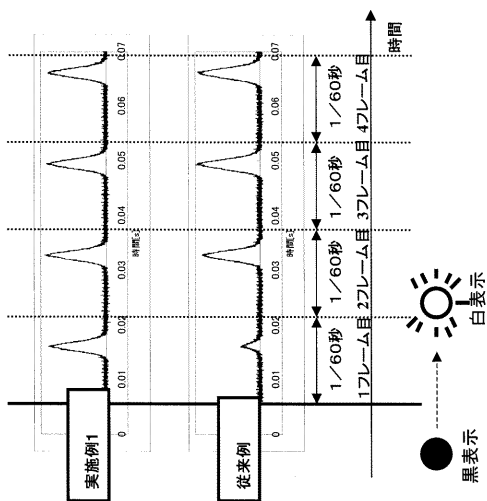
【図 3 4】

図 3 4



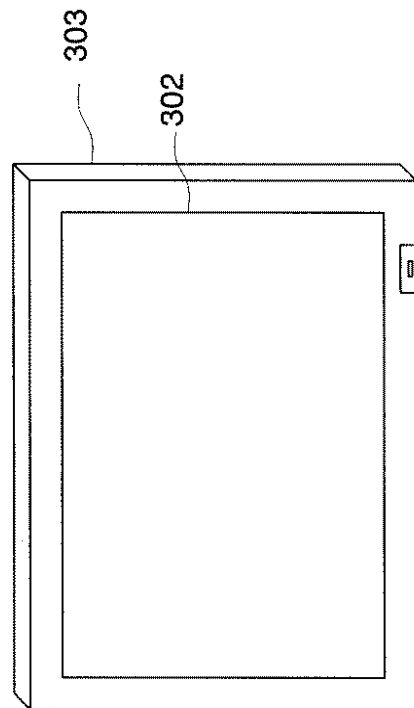
【図 3 5】

図35



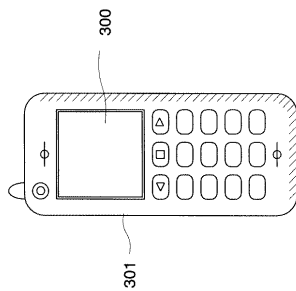
【図 3 6 (i i)】

図36 (ii)



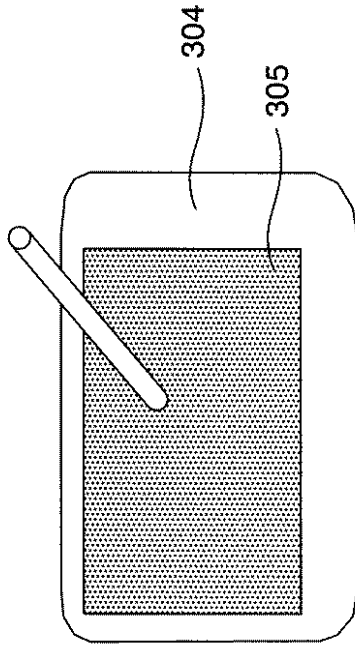
【図 3 6 (i)】

図36 (i)



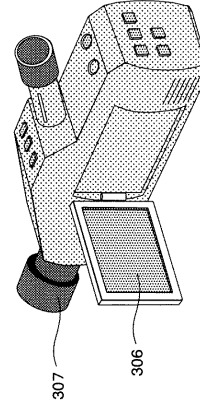
【図 36 (i i i)】

図 36 (i i i)



【図 36 (i v)】

図 36 (i v)



 フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 1 L 29/786 (2006.01)		G 0 9 F 9/30	3 6 5 Z	
		G 0 9 F 9/30	3 3 8	
		H 0 5 B 33/14	A	
		H 0 1 L 29/78	6 1 4	

F ターム(参考)	3K107	AA01	BB01	CC31	CC33	EE03	HH00	HH04	HH05		
	5C080	AA06	BB05	DD05	DD08	FF11	HH09	JJ02	JJ03	JJ04	JJ05
		JJ06	KK01	KK07	KK43	KK47					
	5C094	AA03	AA21	AA53	BA03	BA27	EA10				
	5F110	AA30	BB01	GG02	GG13	NN71	NN73				

专利名称(译)	画像表示装置		
公开(公告)号	JP2008170788A	公开(公告)日	2008-07-24
申请号	JP2007004666	申请日	2007-01-12
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	河野 亨 宫本 光秀 秋元 肇		
发明人	河野 亨 宫本 光秀 秋元 肇		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50 H01L29/786		
CPC分类号	G09G3/3291 G09G3/3233 G09G3/3266 G09G2300/0819 G09G2300/0861 G09G2310/0216 G09G2310/0251 G09G2310/0297 G09G2310/066 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.621.F G09G3/20.642.A G09F9/30.365.Z G09F9/30.338 H05B33/14.A H01L29/78.614 G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD08 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C094/AA03 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/EA10 5F110/AA30 5F110/BB01 5F110/GG02 5F110/GG13 5F110/NN71 5F110/NN73 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB24 5C380/AB34 5C380/AC07 5C380/AC09 5C380/AC10 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA05 5C380/BA20 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BC01 5C380/BC03 5C380/BC04 5C380/BC09 5C380/BC13 5C380/BC15 5C380/BC18 5C380/BC20 5C380/BE01 5C380/BE11 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB12 5C380/CB16 5C380/CB17 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC35 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CC64 5C380/CC65 5C380/CD013 5C380/CD014 5C380/CD024 5C380/CD025 5C380/CE20 5C380/CF33 5C380/CF51 5C380/DA02 5C380/DA06 5C380/DA07 5C380/DA30 5C380/DA39 5C380/DA42 5C380/DA47 5C380/HA05		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了减少由于OLED驱动TFT的V_{th}的变化而对灰度显示的影响，即使在有机EL显示装置中复位操作的时间不充分并且使得均匀的发光避免了在显示运动图像等时也产生图像持久性。ŽSOLUTION：在图像显示装置中，在通过复位TFT开关5和发光TFT开关2进行复位OLED驱动TFT的V_{th}的操作之前，从预充电TFT开关7提供预充电电压以给出规定的电压在复位操作之前，值为OLED驱动TFT 3的栅极电压。结果，由于OLED驱动TFT 3的栅极电位在复位操作之前不再不固定，因此抑制了复位后的栅极电位的变化，并且抑制了灰度显示的变化。Ž

