

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5030682号
(P5030682)

(45) 発行日 平成24年9月19日(2012.9.19)

(24) 登録日 平成24年7月6日(2012.7.6)

(51) Int.Cl.	F I				
G09G 3/30 (2006.01)	G09G	3/30		J	
G09F 9/30 (2006.01)	G09F	9/30	338		
H01L 21/20 (2006.01)	H01L	21/20			
H01L 51/50 (2006.01)	H05B	33/14		A	
G09G 3/20 (2006.01)	G09G	3/20	624B		
請求項の数 24 (全 17 頁) 最終頁に続く					

(21) 出願番号 特願2007-164810 (P2007-164810)
 (22) 出願日 平成19年6月22日(2007.6.22)
 (65) 公開番号 特開2008-40478 (P2008-40478A)
 (43) 公開日 平成20年2月21日(2008.2.21)
 審査請求日 平成19年6月22日(2007.6.22)
 (31) 優先権主張番号 10-2006-0075177
 (32) 優先日 平成18年8月9日(2006.8.9)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 308040351
 三星モバイルディスプレイ株式会社
 Samsung Mobile Display Co., Ltd.
 大韓民国京畿道龍仁市器興区農書洞山24
 San #24 Nongseo-Dong,
 Giheung-Gu, Yongin-City,
 Gyeonggi-Do 446-711
 Republic of KOREA
 (74) 代理人 110000981
 アイ・ピー・ディー国際特許業務法人
 (74) 代理人 100095957
 弁理士 亀谷 美明

最終頁に続く

(54) 【発明の名称】 有機発光表示装置

(57) 【特許請求の範囲】

【請求項1】

データ電圧を印加するデータラインと、
 スキャン電圧を印加するスキャンラインと、
 発光制御信号を印加する発光制御線と、
 第1電源電圧を供給する第1電源電圧部と、
 初期化電圧を供給する初期化電圧部と、
 有機電界発光素子に電流を供給する第1トランジスタと、
 前記スキャンラインに制御電極が接続され、前記第1トランジスタのソース電極と制御電極とをダイオード接続させる第2トランジスタと、
 前記スキャンラインに制御電極が接続され、前記データラインにソース電極が接続され、前記第1トランジスタのドレイン電極にドレイン電極が接続される第3トランジスタと、
 、
 一端が前記第1電源電圧部及び前記初期化電圧部に、他端が前記初期化電圧部に、それぞれ電氣的に接続される第1容量性素子と、
 前記第1容量性素子の前記一端にソース電極が電氣的に接続され、前記初期化電圧部にドレイン電極が電氣的に接続され、直前のラインの前記スキャンラインに制御電極が電氣的に接続される第4トランジスタと、
 前記第1電源電圧部にソース電極が接続され、前記第2トランジスタのソース電極にドレイン電極が電氣的に接続される第5トランジスタと、

10

20

前記第 1 トランジスタのドレイン電極にソース電極が電氣的に接続され、前記有機電界発光素子のアノード電極にドレイン電極が電氣的に接続される第 6 トランジスタと、

前記第 3 トランジスタの制御電極と第 1 トランジスタの制御電極とに電氣的に接続される第 2 容量性素子と、

を備え、

前記第 1 トランジスタの制御電極は前記第 1 容量性素子の前記一端に接続され、前記第 1 トランジスタのソース電極は前記第 5 トランジスタのドレイン電極に接続され、

前記第 1 容量性素子の前記一端は、前記第 4 トランジスタを介して前記初期化電圧部に、前記第 2 トランジスタおよび前記第 5 トランジスタを介して前記第 1 電源電圧部に電氣的に接続され、

10

前記第 5 トランジスタの制御電極は前記第 6 トランジスタの制御電極と電氣的に接続され、前記第 6 トランジスタの制御電極は前記発光制御線に接続され、

前記第 1 容量性素子のいずれか一方の電極は、非晶質シリコンを結晶化した真性多結晶半導体からなることを特徴とする、有機発光表示装置。

【請求項 2】

前記第 1 トランジスタは、駆動トランジスタであることを特徴とする、請求項 1 に記載の有機発光表示装置。

【請求項 3】

前記第 1 トランジスタは、P チャンネルタイプのトランジスタであることを特徴とする、請求項 1 または 2 に記載の有機発光表示装置。

20

【請求項 4】

前記第 5 トランジスタは、制御電極が前記発光制御線に接続されており、前記発光制御線の信号に応答して、前記第 1 電源電圧を前記第 1 トランジスタのソース電極に印加することを特徴とする、請求項 1 に記載の有機発光表示装置。

【請求項 5】

前記第 3 トランジスタは、スイッチングトランジスタであり、前記スキャン電圧にตอบสนองして前記データ電圧を前記第 1 トランジスタのドレイン電極に伝達することを特徴とする、請求項 4 に記載の有機発光表示装置。

【請求項 6】

前記第 2 トランジスタは、前記スキャン電圧にตอบสนองして導通し、前記第 1 トランジスタをダイオード接続させることを特徴とする、請求項 5 に記載の有機発光表示装置。

30

【請求項 7】

前記第 4 トランジスタは、前記スキャン電圧が制御電極に印加され、前記スキャン電圧にตอบสนองして、前記初期化電圧を前記第 1 容量性素子に印加することを特徴とする、請求項 6 に記載の有機発光表示装置。

【請求項 8】

真性半導体からなる前記第 1 容量性素子のソース電極またはドレイン電極は、エキシマレーザーアニーリング法によって結晶化された多結晶半導体であることを特徴とする、請求項 3 ~ 7 のいずれか 1 項に記載の有機発光表示装置。

【請求項 9】

40

真性半導体からなる前記第 1 容量性素子のソース電極またはドレイン電極は、固相結晶化法によって結晶化された多結晶半導体であることを特徴とする、請求項 3 ~ 7 のいずれか 1 項に記載の有機発光表示装置。

【請求項 10】

真性半導体からなる前記第 1 容量性素子のソース電極またはドレイン電極は、金属誘導結晶化法によって結晶化された多結晶半導体であることを特徴とする、請求項 3 ~ 7 のいずれか 1 項に記載の有機発光表示装置。

【請求項 11】

真性半導体からなる前記第 1 容量性素子のソース電極またはドレイン電極は、金属誘導の側面結晶化法によって結晶化された多結晶半導体であることを特徴とする、請求項 3 ~

50

7のいずれか1項に記載の有機発光表示装置。

【請求項12】

真性半導体からなる前記第1容量性素子のソース電極またはドレイン電極は、金属媒介結晶化法によって結晶化された多結晶半導体であることを特徴とする、請求項3～7のいずれか1項に記載の有機発光表示装置。

【請求項13】

データ電圧を印加するデータラインと、
 スキャン電圧を印加するスキャンラインと、
発光制御信号を印加する発光制御線と、
 第1電源電圧を供給する第1電源電圧部と、
 初期化電圧を供給する初期化電圧部と、
 有機電界発光素子に電流を供給する第1トランジスタと、
前記スキャンラインに制御電極が接続され、前記第1トランジスタのソース電極と制御電極とをダイオード接続させる第2トランジスタと、
前記スキャンラインに制御電極が接続され、前記データラインにソース電極が接続され、前記第1トランジスタのドレイン電極にドレイン電極が接続される第3トランジスタと
 、

10

一端が前記第1電源電圧部及び前記初期化電圧部に、他端が前記初期化電圧部に、それぞれ電氣的に接続される第1容量性素子と、

前記第1容量性素子の前記一端にソース電極が電氣的に接続され、前記初期化電圧部にドレイン電極が電氣的に接続され、直前のラインの前記スキャンラインに制御電極が電氣的に接続される第4トランジスタと、

20

前記第1電源電圧部にソース電極が接続され、前記第2トランジスタのソース電極にドレイン電極が電氣的に接続される第5トランジスタと、

前記第1トランジスタのドレイン電極にソース電極が電氣的に接続され、前記有機電界発光素子のアノード電極にドレイン電極が電氣的に接続される第6トランジスタと、

前記第3トランジスタの制御電極と第1トランジスタの制御電極とに電氣的に接続される第2容量性素子と、

を備え、

前記第1トランジスタの制御電極は前記第1容量性素子の前記一端に接続され、前記第1トランジスタのソース電極は前記第5トランジスタのドレイン電極に接続され、

30

前記第1容量性素子の前記一端は、前記第4トランジスタを介して前記初期化電圧部に、前記第2トランジスタおよび前記第5トランジスタを介して前記第1電源電圧部に電氣的に接続され、

前記第5トランジスタの制御電極は前記第6トランジスタの制御電極と電氣的に接続され、前記第6トランジスタの制御電極は前記発光制御線に接続され、

前記第1容量性素子のいずれか一方の電極は、非晶質シリコンを結晶化した真性多結晶半導体であり、下部基板と上部封止基板との間は、弾性材質のシーラントによって密封されることを特徴とする、有機発光表示装置。

【請求項14】

前記第1トランジスタは、駆動トランジスタであり、Pチャンネルタイプのトランジスタであることを特徴とする、請求項13に記載の有機発光表示装置。

40

【請求項15】

前記第5トランジスタは、前記発光制御線に制御電極が接続されており、前記発光制御線の信号に応答して、前記第1電源電圧を前記第1トランジスタのソース電極に印加することを特徴とする、請求項13に記載の有機発光表示装置。

【請求項16】

前記第3トランジスタは、スイッチングトランジスタであり、前記スキャン電圧に応答して前記データ電圧を前記第1トランジスタのドレイン電極に伝達することを特徴とする、請求項15に記載の有機発光表示装置。

50

【請求項 17】

前記第2トランジスタは、前記スキャン電圧にตอบสนองして導通し、前記第1トランジスタをダイオード接続させることを特徴とする、請求項16に記載の有機発光表示装置。

【請求項 18】

前記第4トランジスタは、前記スキャン電圧が制御電極に印加され、前記スキャン電圧にตอบสนองして、前記初期化電圧を前記第1容量性素子に印加することを特徴とする、請求項17に記載の有機発光表示装置。

【請求項 19】

データ電圧を印加するデータラインと、
 スキャン電圧を印加するスキャンラインと、
 発光制御信号を印加する発光制御線と、
 第1電源電圧を供給する第1電源電圧部と、
 初期化電圧を供給する初期化電圧部と、
 有機電界発光素子に電流を供給する第1トランジスタと、
前記スキャンラインに制御電極が接続され、前記第1トランジスタのソース電極と制御電極とをダイオード接続させる第2トランジスタと、
前記スキャンラインに制御電極が接続され、前記データラインにソース電極が接続され、前記第1トランジスタのドレイン電極にドレイン電極が接続される第3トランジスタと
 、
 一端が前記第1電源電圧部及び前記初期化電圧部に、他端が前記初期化電圧部に、それぞれ電氣的に接続される第1容量性素子と、
 前記第1容量性素子の前記一端にソース電極が電氣的に接続され、前記初期化電圧部にドレイン電極が電氣的に接続され、直前のラインの前記スキャンラインに制御電極が電氣的に接続される第4トランジスタと、
 前記第1電源電圧部にソース電極が接続され、前記第2トランジスタのソース電極にドレイン電極が電氣的に接続される第5トランジスタと、
 前記第1トランジスタのドレイン電極にソース電極が電氣的に接続され、前記有機電界発光素子のアノード電極にドレイン電極が電氣的に接続される第6トランジスタと、
 前記第3トランジスタの制御電極と第1トランジスタの制御電極とに電氣的に接続される第2容量性素子と、
 を備え、
前記第1トランジスタの制御電極は前記第1容量性素子の前記一端に接続され、前記第1トランジスタのソース電極は前記第5トランジスタのドレイン電極に接続され、
前記第1容量性素子の前記一端は、前記第4トランジスタを介して前記初期化電圧部に、前記第2トランジスタおよび前記第5トランジスタを介して前記第1電源電圧部に電氣的に接続され、
前記第5トランジスタの制御電極は前記第6トランジスタの制御電極と電氣的に接続され、前記第6トランジスタの制御電極は前記発光制御線に接続され、
 前記第1容量性素子のいずれか一方の電極は、非晶質シリコンを結晶化した真性多結晶半導体であり、下部基板と上部封止基板との間は、シリコン酸化物を含有するフリットによって密封されることを特徴とする、有機発光表示装置。

【請求項 20】

前記第1トランジスタは駆動トランジスタであり、Pチャンネルタイプのトランジスタであることを特徴とする、請求項19に記載の有機発光表示装置。

【請求項 21】

前記第5トランジスタは、前記発光制御線に制御電極が接続されており、前記発光制御線の信号にตอบสนองして、前記第1電源電圧を前記第1トランジスタのソース電極に印加することを特徴とする、請求項19に記載の有機発光表示装置。

【請求項 22】

前記第3トランジスタは、スイッチングトランジスタであり、前記スキャン電圧にตอบสนอง

して前記データ電圧を前記第1トランジスタのドレイン電極に伝達することを特徴とする、請求項21に記載の有機発光表示装置。

【請求項23】

前記第2トランジスタは、前記スキャン電圧に応答して導通し、前記第1トランジスタをダイオード接続させることを特徴とする、請求項22に記載の有機発光表示装置。

【請求項24】

前記第4トランジスタは、前記スキャン電圧が制御電極に印加され、前記スキャン電圧に応答して、前記初期化電圧部の電圧を前記第1容量性素子に印加することを特徴とする、請求項23に記載の有機発光表示装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、有機電界発光素子、トランジスタ、及び容量性素子からなる画素回路を有する、有機発光表示装置に関するものである。

【背景技術】

【0002】

最近、電子産業の発達と情報量の増加によって、大画面ディスプレイ素子の研究開発が活発に進行されており、電力消費が少なく大画面の実現が可能なLCD、PDPまたは有機電界発光表示装置などの平板ディスプレイが開発されている。特に、多くのディスプレイ素子のうち、超薄型化が可能であり、色再現能力に優れた平板表示装置として、有機電界発光表示素子（以下、有機電界発光素子という）を用いたディスプレイ装置が注目を浴びている。

20

【0003】

このような有機電界発光装置は、LCDのような液晶表示装置に比べて応答速度が早く、自己発光形態であるため輝度に優れ、構造が簡単であって生産が容易であり、軽量薄形の長所を持っていて、バックライト、携帯用端末機、自動航法システム、ノートパソコン、大型TVなど、多様な分野に用いることができる。

【0004】

図1は、従来の有機発光表示装置の画素回路である。図1に示すように、従来の有機発光表示装置の画素回路は、有機電界発光素子OLED、スイッチングトランジスタS1、ダイオード接続トランジスタS2、駆動トランジスタS3及び2つの容量性素子（第1キャパシタC1、第2キャパシタC2）を有している。ここで、スイッチングトランジスタS1はN型トランジスタになっており、ダイオード接続トランジスタS2はN型トランジスタになっており、駆動トランジスタS3はP型トランジスタで構成されるが、ゲートラインに印加されるゲート信号に応じて、導電型は反対でもよい。

30

【0005】

図1のようなスレッシュホールド電圧補償手段を備えた従来の画素回路の動作を調べれば次の通りである。まず、スキャンラインGL1に選択信号を印加することによって、スイッチングトランジスタS1が導通すれば、ノードA1にデータ電圧Vdataが印加される。

40

【0006】

次に、スイッチングトランジスタS1が導通した状態で、第2ゲートラインGL2の第2ゲートライン信号によって、ダイオード接続トランジスタS2が導通すれば、駆動トランジスタS3はゲートとドレインとが接続されて、ダイオード型トランジスタになる。そうすれば、第1電源電圧VDDと第2電源電圧VSSとの間の電流経路には、2個のダイオード（有機電界発光素子OLED及び駆動トランジスタS3）が電氣的に接続され、ノードA2の電圧は、第1電源電圧に駆動トランジスタS3のスレッシュホールド電圧（Vth：極性付き）を加えた電圧（VDD+Vth）になる。

【0007】

この時、この電圧は駆動トランジスタS3のゲート端子に同時に印加され、第1キャパ

50

シタC1の一端に印加されるようになる。次に、第2ゲートラインGL2の第2ゲートライン信号によってダイオード接続トランジスタS2が遮断され、データ電圧Vdataを第1キャパシタC1の他端に印加するようになる。

【0008】

この時、第1キャパシタC1には、補償段階でスレッシュホールド電圧が充電されているので、駆動トランジスタS3のサチュレーション時間に到達する時間が短縮する。駆動トランジスタS3が動作すれば、データ信号dataに対応して、駆動トランジスタS3を通じて、有機電界発光素子OLEDに電流が流れて発光が行われる。

【0009】

この時、第1キャパシタC1の両端に印加される電圧は、ノードA1を基準正極として見る時、電圧(Vdata - VDD - Vth)になり、第2キャパシタC2の両端に印加される電圧は、第1電源電圧VDDの電源ラインを基準正極として見る時、電圧(VDD - Vdata)になって、結果的に駆動トランジスタS3のゲートとソース電極との間に印加される電圧Vgsは、第1キャパシタC1と第2キャパシタC2との電圧が直列接続されて発生する電圧になる。この時、有機電界発光素子に供給される電流と電圧Vgsとの関係は以下の数式1の通りである。

【0010】

【数1】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - |V_{th}|)^2 = \frac{\beta}{2} (V_{data} - VDD)^2$$

… (数式1)

【0011】

図2～図5は、従来の有機発光表示装置において、P型駆動トランジスタ(駆動トランジスタS3)、及びキャパシタ(第1キャパシタC1または第2キャパシタC2)を形成する工程を説明する工程断面図である。

【0012】

まず、図2に示すように、支持基板1上にバッファ層2を形成する。バッファ層2は、シリコン酸化膜(SiO₂)或いはシリコン窒化膜(SiNx)として形成されてもよく、シリコン酸化膜とシリコン窒化膜の2重層(SiO₂/SiNx)であってもよい。バッファ層2は、支持基板1上に流入できる酸素(O₂)、水素(H₂)、水分(H₂O)を阻止する機能をする。次に、非晶質シリコン(a-Si)膜を形成し、高性能化するために更に多結晶化させてポリシリコン層3を形成する。

【0013】

次に、ポリシリコン層3上にゲート絶縁膜4を形成し、ゲート絶縁膜4はP型駆動トランジスタのポリシリコン層3とゲート電極との間に介される。この時、キャパシタはP型駆動トランジスタと同一な工程で形成される。

【0014】

図3では、図2の構造で形成されたゲート絶縁膜4上でP型駆動トランジスタ上にフォトレジスト層5を形成する。次に、N型不純物を基板全面にドーピングするが、この時P型駆動トランジスタにおいては、フォトレジスト層5がマスクの役割をして、選択的にキャパシタにだけN型不純物がドーピングされる。

【0015】

図4は、ゲート電極6を形成する工程について示された断面図である。ゲート電極6が形成された後に、LDD(Light Doped Drain)工程を追加して実施すれば、ゲート電極6がマスクの役割を果たし、半導体素子のリーク電流を遮断して、より

10

20

30

40

50

速い応答速度を有する素子を完成できる。

【0016】

図5は、LDD工程後に実施されるP型不純物ドーピング工程について示された断面図である。この時、キャパシタ上にフォトレジスト層7を形成し、P型不純物をドーピングすると、駆動トランジスタはP型駆動トランジスタになり、キャパシタはフォトレジスト層7がマスクの役割を果たしてN型ドーピング素子(N型キャパシタ)として残る。

【発明の開示】

【発明が解決しようとする課題】

【0017】

しかし、従来のN型キャパシタを使う回路は、N型不純物ドーピング工程とP型不純物ドーピング工程と両方を使うCMOS工程を採択しなければならないので、追加工程及びマスク形成工程が必要になって、コスト上昇及び工程時間増加を招く問題点があった。

【0018】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的とするところは、有機発光表示装置のキャパシタを形成する工程をできるだけ削減し、工程時間の短縮、及びコスト低減が可能な、有機発光表示装置を提供することにある。

【課題を解決するための手段】

【0019】

上記課題を解決するために、本発明のある観点によれば、データ電圧を印加するデータラインと、スキャン電圧を印加するスキャンラインと、第1電源電圧を供給する第1電源電圧部と、第2電源電圧を供給する第2電源電圧部と、初期化電圧を供給する初期化電圧部と、有機電界発光素子に電流を供給する第1トランジスタと、第1トランジスタをダイオード接続させる第2トランジスタと、データラインに第1電極が接続され、第1トランジスタの第2電極に第2電極が接続される第3トランジスタと、第1電源電圧部と初期化電圧部とに電氣的に接続される第1容量性素子と、第1容量性素子に第1電極が電氣的に接続され、初期化電圧部に第2電極が電氣的に接続される第4トランジスタと、第1電源電圧部に第1電極が接続され、第2トランジスタの第1電極に第2電極が電氣的に接続される第5トランジスタと、第1トランジスタの第2電極に第1電極が電氣的に接続され、有機電界発光素子の第1電極に第2電極が電氣的に接続される第6トランジスタと、第3トランジスタの制御電極と第1トランジスタの制御電極とに電氣的に接続される第2容量性素子と、を備え、第1容量性素子の第1電極または第2電極は、真性半導体からなることを特徴とする、有機発光表示装置が提供される。

【0020】

従来の容量性素子はトランジスタ(P型)と同一な工程で形成され、トランジスタ領域をマスクして、容量性素子領域だけにN型不純物がドーピングされてN型の容量性素子として形成されるが、本願発明の第1容量性素子の一方の電極(第1電極または第2電極を)を真性半導体(真性多結晶半導体層)で形成することにより、N型不純物を選択的にドーピングするための、マスク工程及びドーピング工程を削除することができるので、有機発光表示装置の画素回路の製造工程時間の短縮、及びコスト低減を可能とすることができる。

【0021】

ここで、第1トランジスタは、駆動トランジスタであることができ、ゲートとソースとの間に印加された電圧を電流に変換することができる。また、第1トランジスタは、Pチャンネルタイプのトランジスタであることができる。この場合、第1トランジスタのP型半導体層の不純物は、Sb、P、Asであることができる。

【0022】

また、第6トランジスタの制御電極に電氣的に接続される発光制御線をさらに備えることができる。第6トランジスタは、発光制御線に印加される発光制御信号に応じて、第1トランジスタから出力される電流を有機電界発光素子に選択的に遮断することができる。

【0023】

10

20

30

40

50

第5トランジスタは、制御電極が発光制御線に接続されており、発光制御線の信号に
 応答して、第1電源電圧を第1トランジスタの第1電極に印加することができる。また、第
 3トランジスタは、スイッチングトランジスタであり、スキャン電圧に応答してデータ電
 圧を前記第1トランジスタの第2電極に伝達することができる。

【0024】

第2トランジスタは、スキャン電圧に応答して導通し、第1トランジスタをダイオード
 接続させることができる。第4トランジスタは、スキャン電圧が制御電極に印加され、ス
 キャン電圧に応答して、初期化電圧を第1容量性素子に印加することができる。

【0025】

真性半導体からなる第1容量性素子の第1電極または第2電極は、エキシマレーザーア
 ニーリング法（ELA法）によって結晶化された多結晶半導体であることができる。EL
 A法はエキシマレーザーを非晶質シリコン上に照射して結晶化する方法であり、工程が簡
 単であり、これによって形成される真性多結晶半導体層は、電流移動度が優れている。

【0026】

真性半導体からなる第1容量性素子の第1電極または第2電極は、固相結晶化法（SP
 C法）によって結晶化された多結晶半導体であることができる。SPC法は非晶質シリコ
 ンを高温でアニーリング処理して、真性多結晶半導体層を形成するものであり、工程が単
 純であり、ELA法より高い電子移動度を有する真性多結晶半導体層を得ることができ
 る。

【0027】

真性半導体からなる第1容量性素子の第1電極または第2電極は、金属誘導結晶化法（
 MIC法）によって結晶化された多結晶半導体であることができる。MIC法は非晶質シ
 リコンに金属触媒をスパッタやスピンコーティングの方法で塗布して、相対的に低い温度
 でアニーリング処理することによって結晶化を誘導する方法である。

【0028】

真性半導体からなる第1容量性素子の第1電極または第2電極は、金属誘導の側面結晶
 化法（MILC法）によって結晶化された多結晶半導体であることができる。MILC法
 はソース及びドレイン領域に金属触媒を蒸着して金属誘導結晶化を誘導し、これをシード
 にして、ゲート下部の活性化領域で側面成長する方法である。

【0029】

真性半導体からなる第1容量性素子の第1電極または第2電極は、金属媒介結晶化法（
 MICC法）によって結晶化された多結晶半導体であることができる。MICC法は非晶
 質シリコンと金属触媒との間に無機質のキャップレイヤを形成して、半導体層に浸透する
 金属触媒の大きさを制限する方法であり、金属触媒による汚染を減らし、均一な大きさを
 有する結晶粒からなる真性多結晶半導体層を製作することができる。

【0030】

上記課題を解決するために、本発明の別の観点によれば、データ電圧を印加するデー
 タラインと、スキャン電圧を印加するスキャンラインと、第1電源電圧を供給する第1電源
 電圧部と、第2電源電圧を供給する第2電源電圧部と、初期化電圧を供給する初期化電圧
 部と、有機電界発光素子に電流を供給する第1トランジスタと、第1トランジスタをダイ
 オード接続させる第2トランジスタと、データラインに第1電極が接続され、第1ラン
 ジスタの第2電極に第2電極が接続される第3トランジスタと、第1電源電圧部と初期化
 電圧部とに電氣的に接続される第1容量性素子と、第1容量性素子に第1電極が電氣的に
 接続され、初期化電圧部に第2電極が電氣的に接続される第4トランジスタと、第1電源
 電圧部に第1電極が接続され、第2トランジスタの第1電極に第2電極が電氣的に接続さ
 れる第5トランジスタと、第1トランジスタの第2電極に第1電極が電氣的に接続され、
 有機電界発光素子の第1電極に第2電極が電氣的に接続される第6トランジスタと、第3
 トランジスタの制御電極と第1トランジスタの制御電極とに電氣的に接続される第2容量
 性素子と、を備え、第1容量性素子の第1電極または第2電極は真性半導体であり、下部
 基板と上部封止基板との間は、弾性材質のシーラントによって密封されることを特徴とす

10

20

30

40

50

る、有機発光表示装置が提供される。

【0031】

従来の容量性素子はトランジスタ（P型）と同一な工程で形成され、トランジスタ領域をマスクして、容量性素子領域だけにN型不純物がドーピングされてN型の容量性素子として形成されるが、本願発明の第1容量性素子の一方の電極（第1電極または第2電極を）を真性半導体（真性多結晶半導体層）で形成することにより、N型不純物を選択的にドーピングするための、マスク工程及び工程を削除することができるので、有機発光表示装置の画素回路の製造工程時間の短縮、及びコスト低減を可能とすることができる。また、下部基板と上部封止基板との間をシーラントで密封することにより、外部から流入される水分と酸素とによって、特性が劣化するのを防止することができる。

10

【0032】

ここで、第1トランジスタは、駆動トランジスタであることができ、ゲートとソースとの間に印加された電圧を電流に変換することができる。また、第1トランジスタは、Pチャンネルタイプのトランジスタであることができる。この場合、第1トランジスタのP型半導体層の不純物は、Sb、P、Asであることができる。

【0033】

第6トランジスタの制御電極に電氣的に接続される発光制御線をさらに備えることができる。第6トランジスタは、発光制御線に印加される発光制御信号に応じて、第1トランジスタから出力される電流を有機電界発光素子に選択的に遮断することができる。

【0034】

第5トランジスタは、制御電極が発光制御線に接続されており、発光制御線の信号に 응답して、第1電源電圧を第1トランジスタの第1電極に印加することができる。また、第3トランジスタは、スイッチングトランジスタであり、スキャン電圧に 응답してデータ電圧を前記第1トランジスタの第2電極に伝達することができる。

20

【0035】

第2トランジスタは、スキャン電圧に 응답して導通し、第1トランジスタをダイオード接続させることができる。第4トランジスタは、スキャン電圧が制御電極に印加され、スキャン電圧に 응답して、初期化電圧を第1容量性素子に印加することができる。

【0036】

上記課題を解決するために、本発明のさらに別の観点によれば、データ電圧を印加するデータラインと、スキャン電圧を印加するスキャンラインと、第1電源電圧を供給する第1電源電圧部と、第2電源電圧を供給する第2電源電圧部と、初期化電圧を供給する初期化電圧部と、有機電界発光素子に電流を供給する第1トランジスタと、第1トランジスタをダイオード接続させる第2トランジスタと、データラインに第1電極が接続され、第1トランジスタの第2電極に第2電極が接続される第3トランジスタと、第1電源電圧部と初期化電圧部に電氣的に接続される第1容量性素子と、第1容量性素子に第1電極が電氣的に接続され、初期化電圧部に第2電極が電氣的に接続される第4トランジスタと、第1電源電圧部に第1電極が接続され、第2トランジスタの第1電極に第2電極が電氣的に接続される第5トランジスタと、第1トランジスタの第2電極に第1電極が電氣的に接続され、有機電界発光素子の第1電極に第2電極が電氣的に接続される第6トランジスタと、第3トランジスタの制御電極と第1トランジスタの制御電極とに電氣的に接続される第2容量性素子と、を備え、第1容量性素子の第1電極または第2電極は真性半導体であり、下部基板と上部封止基板との間は、シリコン酸化物を含有するフリットによって密封されることを特徴とする、有機発光表示装置が提供される。

30

40

【0037】

従来の容量性素子はトランジスタ（P型）と同一な工程で形成され、トランジスタ領域をマスクして、容量性素子領域だけにN型不純物がドーピングされてN型の容量性素子として形成されるが、本願発明の第1容量性素子の一方の電極（第1電極または第2電極を）を真性半導体（真性多結晶半導体層）で形成することにより、N型不純物を選択的にドーピングするための、マスク工程及び工程を削除することができるので、有機発光表示装

50

置の画素回路の製造工程時間の短縮、及びコスト低減を可能とすることができる。下部基板と上部封止基板との間をフリットで密封することにより、外部から流入される水分と酸素とによって、特性が劣化するのを防止することができる。

【0038】

ここで、第1トランジスタは、駆動トランジスタであることができ、ゲートとソースとの間に印加された電圧を電流に変換することができる。また、第1トランジスタは、Pチャンネルタイプのトランジスタであることができる。この場合、第1トランジスタのP型半導体層の不純物は、Sb、P、Asであることができる。

【0039】

第6トランジスタの制御電極に電氣的に接続される発光制御線をさらに備えることができる。第6トランジスタは、発光制御線に印加される発光制御信号に応じて、第1トランジスタから出力される電流を有機電界発光素子に選択的に遮断することができる。

10

【0040】

第5トランジスタは、制御電極が発光制御線に接続されており、発光制御線の信号に回答して、第1電源電圧を第1トランジスタの第1電極に印加することができる。また、第3トランジスタは、スイッチングトランジスタであり、スキャン電圧に回答してデータ電圧を前記第1トランジスタの第2電極に伝達することができる。

【0041】

第2トランジスタは、スキャン電圧に回答して導通し、第1トランジスタをダイオード接続させることができる。第4トランジスタは、スキャン電圧が制御電極に印加され、スキャン電圧に回答して、初期化電圧を第1容量性素子に印加することができる。

20

【発明の効果】

【0042】

以上詳述したように本発明によれば、有機発光表示装置の画素回路において、容量性素子(キャパシタ)の片側電極に真性半導体を採用した構造とすることにより、従来のN型不純物を選択的にドーピングするための、マスク工程及びドーピング工程が不要になるため、製造時間の短縮、及び製造原価の節減ができる効果がある。

【発明を実施するための最良の形態】

【0043】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

30

【0044】

また、明細書全体で、ある部分が他の部分と接続されているとする時、これは直接的に接続されている場合だけでなく、その中間に他の素子を間において電氣的に接続されている場合も含むこととする。

【0045】

以下、添付した図面を参照して、本実施の形態を詳細に説明する。図6は、本実施の形態による有機発光表示装置の画素回路を示す図面である。図6に示すように、本実施の形態による有機発光表示装置の画素回路は、データ信号を印加するデータラインDATA(m)、及びデータラインDATA(m)と交差して形成され、走査信号を印加するスキャンラインSCAN(n)に接続されている。

40

【0046】

画素回路はスキャンラインSCAN(n)にゲート電極(制御電極)が電氣的に接続される第3トランジスタT3を備え、第3トランジスタT3のソース電極(第1電極)はデータラインDATA(m)と電氣的に接続され、ドレイン電極(第2電極)は第1トランジスタT1のドレイン電極(第2電極)と電氣的に接続される。第1トランジスタT1は、ゲート電極(制御電極)が第2容量性素子C12の一端と電氣的に接続され、第2容量性素子C12の他端は第3トランジスタT3のゲート電極とスキャンラインSCAN(n)とに電氣的に接続される。

50

【 0 0 4 7 】

第1トランジスタT1のソース電極(第1電極)は、第2トランジスタT2のドレイン電極と電氣的に接続され、第5トランジスタT5のドレイン電極(第2電極)にも電氣的に接続される。第2トランジスタT2のゲート電極は、スキャンラインSCAN(n)と電氣的に接続される。第5トランジスタT5のソース電極(第1電極)は、第1電源電圧部ELVDDと電氣的に接続され、ゲート電極(制御電極)は第6トランジスタT6のゲート電極(制御電極)と電氣的に接続される。

【 0 0 4 8 】

また、第6トランジスタT6は、第1トランジスタT1と有機電界発光素子OLEDのアノード電極(第1電極)との間に位置し、第6トランジスタT6のゲート電極は発光制御ラインEM(n)に電氣的に接続されている。有機電界発光素子OLEDのカソード電極は、第2電源電圧部ELVSSに接続されている。第1トランジスタT1のゲート電極は、第4トランジスタT4のソース電極(第1電極)に電氣的に接続され、第1容量性素子Cstの一端とも電氣的に接続され、第1容量性素子Cstの他端電極は、初期化電圧Vinitライン(初期化電圧部)と電氣的に接続される。

10

【 0 0 4 9 】

また第4トランジスタT4のドレイン電極(第2電極)は、初期化電圧Vinitラインと電氣的に接続され、第4トランジスタT4のゲート電極(制御電極)は、直前スキャンラインSCAN(n-1)と電氣的に接続される。

【 0 0 5 0 】

第1トランジスタT1は、ゲートとソースとの間に印加された電圧を電流に変換する駆動トランジスタであり、第2トランジスタT2は、第1トランジスタT1をダイオード接続させるダイオード接続トランジスタである。また、第3トランジスタT3は、スキャンラインSCAN(n)に印加されるスキャン信号に応じてデータラインに印加されるデータ電圧を第1トランジスタT1に印加するスイッチングトランジスタである。

20

【 0 0 5 1 】

第4トランジスタT4は、初期化ラインに印加される初期化電圧Vinitを第1容量性素子Cstに印加するスイッチングトランジスタであり、第5トランジスタT5は、第1電源電圧部ELVDDを第1トランジスタT1のソース電極に印加するスイッチングトランジスタである。また第6トランジスタT6は、発光制御ラインEM(n)に印加される発光制御信号に応じて、第1トランジスタT1から出力される電流を有機電界発光素子OLEDに選択的に遮断するスイッチングトランジスタである。

30

【 0 0 5 2 】

また、第2容量性素子C12は、第1トランジスタT1のスレッシュホールド電圧を保持して、第1トランジスタT1のスレッシュホールド電圧による偏差を補償するキャパシタである。第1容量性素子Cstは、第1トランジスタT1のゲート電極とソース電極との間に印加されたデータ電圧の降下を防止する役割を遂行する。

【 0 0 5 3 】

図7は、本実施の形態による画素回路における第1容量性素子Cstを示した図面である。図7に示すように第1容量性素子Cstの一端の電極(第1電極または第2電極)は、真性多結晶半導体層(真性半導体)であり、他端の電極(第2電極または第1電極)は他のトランジスタのゲート電極と同様なゲート電極で形成されている。

40

【 0 0 5 4 】

図8に示すように、真性多結晶半導体層を一端の電極として使うキャパシタを用いた有機発光表示装置の画素回路の駆動領域を調べると、駆動電圧範囲が-3V~-6Vであることが分かる。つまり、駆動電圧に対するキャパシタの容量の特性のうち、キャパシタンスが一定した領域で、有機発光表示装置のピクセル回路(画素回路)を駆動させることによって、真性多結晶半導体を用いた容量性素子の使用が可能になる。

【 0 0 5 5 】

図8において、グラフaは、キャパシタに印加される交流電圧の周波数が100Hzで

50

ある場合であり、グラフ b は 100 KHz の場合を示したものである。図 8 に示すようにキャパシタに入力される交流電圧の周波数範囲が 100 Hz ~ 100 KHz の間であれば、-3 V ~ -6 V の間にほぼ一定したキャパシタンスを有することができる。

【0056】

真性多結晶半導体層は、非晶質シリコンをレーザーアニーリング工程、固相結晶化工程或いは触媒金属結晶化工程 (MIC) 等によって、ポリシリコン (Poly-Si) 層で結晶化して得られる。

【0057】

このように、本実施の形態による画素回路は、真性多結晶半導体層を一電極として有するキャパシタを用いることにより、従来のキャパシタにおける N 型半導体層を得るための N 型不純物を選択的にドーピングするためのマスク工程及びドーピング工程を削除することができるので、画素回路の製造工程を減らすことができる。以下、真性多結晶半導体層を形成する方法について説明する。

10

【0058】

本実施の形態における真性多結晶半導体層は、エキシマレーザーアニーリング (ELA) 法、固相結晶化 (SPC) 法、金属誘導結晶化 (MIC) 法、金属誘導側面結晶化 (MILC) 法、及び金属媒介結晶化 (MICC) 法のうちの何れか一方法によって形成できる。

【0059】

図 9 は、ELA 法による真性多結晶半導体層 20 の形成方法を示す概略説明図である。図 9 に示すように、ELA 法はエキシマレーザーを非晶質シリコン 10 上に照射して結晶化する方法である。このような ELA 法は、工程が簡単であり、これによって形成される真性多結晶半導体層 20 は、電流移動度が優れている長所がある。

20

【0060】

図 10 は、SPC 法による真性多結晶半導体層 20 の形成方法を示す概略説明図である。図 10 に示すように、SPC 法は非晶質シリコン 10 を高温でアニーリング処理して、真性多結晶半導体層 20 を形成する。このような SPC 法は、工程が単純であり、ELA 法より高い電子移動度を有する真性多結晶半導体層 20 を得ることができる長所がある。

【0061】

図 11 は、MIC 法による真性多結晶半導体層 20 の形成方法を示す概略説明図である。図 11 に示すように、MIC 法は非晶質シリコン 10 に金属触媒 30 をスパッタやスピンドコーティングの方法で塗布して、相対的に低い温度でアニーリング処理することによって結晶化を誘導する方法である。この時、金属触媒は Ni、Pd、Co などになることができる。

30

【0062】

図 12 は、MILC 法による真性多結晶半導体層 20 の形成方法を示す概略説明図である。図 12 に示すように、MILC 法はソース及びドレイン領域に金属触媒 30 を蒸着して金属誘導結晶化を誘導し、これをシードにして、ゲート下部の活性化領域で側面成長する方法である。

【0063】

図 13 は、MICC 法による真性多結晶半導体層 20 の形成方法を示す概略図である。図 13 に示すように、MICC 法は非晶質シリコン 10 と金属触媒 30 との間に無機質のキャプレイヤ 40 を形成して、半導体層に浸透する金属触媒 30 の大きさを制限する方法である。この方法によれば、金属触媒 30 による汚染を減らし、均一な大きさを有する結晶粒からなった真性多結晶半導体層 20 を製作できる。この場合、無機質のキャプレイヤ 40 は、窒化シリコン (SiNx) または酸化珪素 (SiO₂) からなることができる。

40

【0064】

上記のような結晶化方法によって、形成された真性多結晶半導体層 20 は、非晶質シリコンに比べて電流移動度に優れ、信頼性に優れた特性を持つようになる。

50

【0065】

図14は、真性多結晶半導体層が使用された第1容量性素子Cstを含む有機発光表示装置の実施形態を示した説明図である。図14に示すように、外部から流入される水分と酸素とによって、特性が劣化されることを防止するため、下部基板50と上部封止基板60との間にシーラント70を形成する。また、内部に流入した酸素または水分を吸収するために吸湿剤を使うことができる。

【0066】

シーラント70は、各種接合部や分かれた透き間に対する水密、気密を維持するために充填され、弾性を有する物質からなることができる。シーラント70の材料としては、シリコン系（湿気硬化型）及びアクリル系（乾燥硬化型）を含む1成分型と、変成シリコン系、ポリスルフィド系、及びポリウレタン系（反応硬化型）を含む2成分型を用いることができる。ここで、1成分型はカートリッジのように硬化剤とベースポリマーとが既に一つの容器に混合されていて現場で直ちに使うことができるように包装された製品のことを言い、2成分型は硬化剤とベースポリマーが別途の容器に包装されていて、使用直前に混合して使う製品をいう。

10

【0067】

図15は、真性多結晶半導体層が使われた第1容量性素子Cstを含む有機発光表示装置の他の実施例を示したものである。この有機発光表示装置は、シリコン酸化物（SiO₂）が主成分からなるフリット80によって密封される。この場合、フリット80はシリコン酸化物、転移金属と共に低い転移温度（CTE）を有するフィラーを含有できる。また、フリット80は低温で局部的にレーザーを照射して密封するレーザー密封フリット方法によって形成できる。このような方法によって、有機発光素子に温度ダメージを最少化でき、完全な密封によって、有機発光表示装置内に汚染物が流入されることを事前に防止することができる。

20

【0068】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【産業上の利用可能性】

30

【0069】

本発明は、有機電界発光素子、トランジスタ、及び容量性素子からなる画素回路を有する、有機発光表示装置に適用可能である。

【図面の簡単な説明】

【0070】

【図1】従来の有機発光表示装置の画素回路を示す回路図である。

【図2】従来の有機発光表示装置のキャパシタを形成する工程を説明する工程断面図であり、基板上にバッファ層、ポリシリコン層、及びゲート絶縁膜を形成した後の図である。

【図3】従来の有機発光表示装置のキャパシタを形成する工程を説明する工程断面図であり、駆動トランジスタ上にフォトレジスト層を形成してからN型不純物を基板全面にドーピングする際の図である。

40

【図4】従来の有機発光表示装置のキャパシタを形成する工程を説明する工程断面図であり、ゲート電極が形成された後にLDD工程を実施する際の図である。

【図5】従来の有機発光表示装置のキャパシタを形成する工程を説明する工程断面図であり、キャパシタ上にフォトレジストを形成し、全面にP型不純物をドーピングする際の図である。

【図6】本実施の形態による有機発光表示装置の画素回路を示す回路図である。

【図7】本実施の形態による真性多結晶半導体電極を一端に採用した容量性素子を示す説明図である。

【図8】本実施の形態による真性多結晶半導体層を一端の電極として使うキャパシタを用

50

いた有機発光表示装置の画素回路において、駆動電圧に対する容量の特性を示す説明図である。

【図9】ELA法による真性多結晶半導体層の形成方法を示す説明図である。

【図10】SPC法による真性多結晶半導体層の形成方法を示す説明図である。

【図11】MIC法による真性多結晶半導体層の形成方法を示す説明図である。

【図12】MILC法による真性多結晶半導体層の形成方法を示す説明図である。

【図13】MICC法による真性多結晶半導体層の形成方法を示す説明図である。

【図14】本実施の形態において、真性多結晶半導体層が使用された容量性素子を含む有機発光表示装置を示した説明図である。

【図15】本実施の形態において、真性多結晶半導体層が使用された容量性素子を含む有機発光表示装置の他の例を示した説明図である。

10

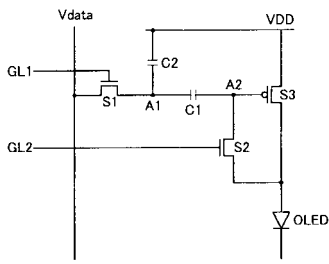
【符号の説明】

【0071】

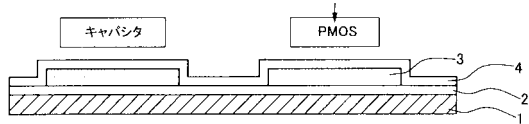
C s t	第1容量性素子
C 1 2	第2容量性素子
O L E D	有機電界発光素子
T 1	第1トランジスタ
T 2	第2トランジスタ
T 3	第3トランジスタ
T 4	第4トランジスタ
T 5	第5トランジスタ
T 6	第6トランジスタ
V D D	第1電源電圧
V S S	第1電源電圧
V i n i t	初期化電圧
D A T A (m)	データライン
E M (n)	発光制御ライン
S C A N (n)	スキャンライン

20

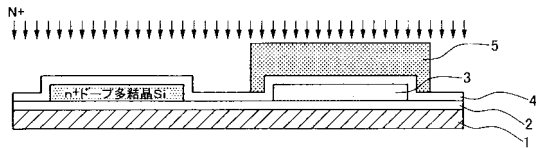
【図1】



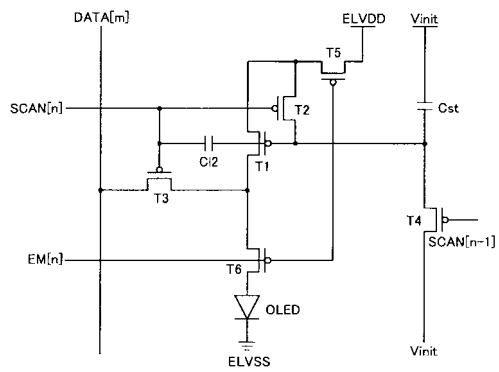
【図2】



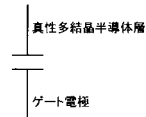
【図3】



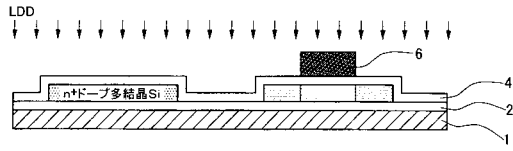
【図6】



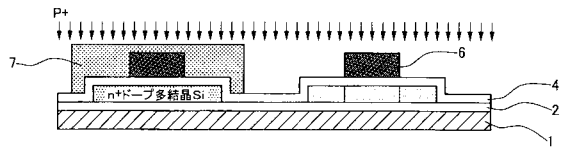
【図7】



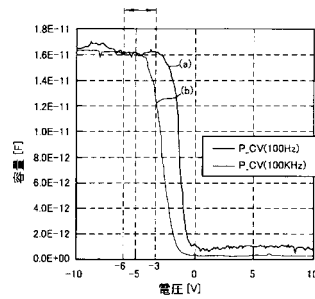
【図4】



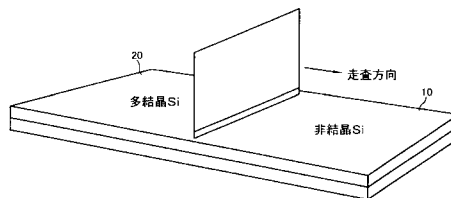
【図5】



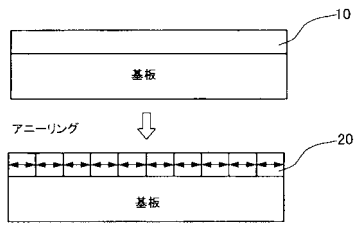
【図8】



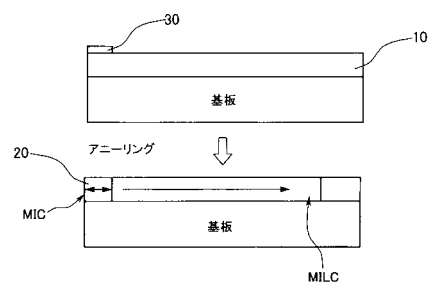
【図9】



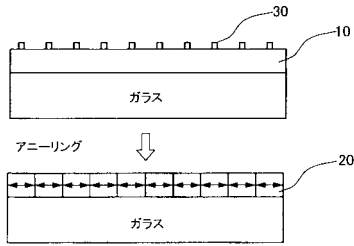
【図10】



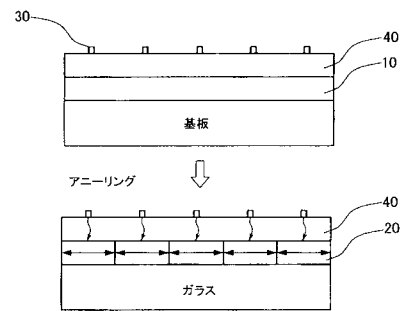
【図12】



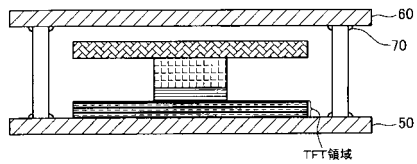
【図11】



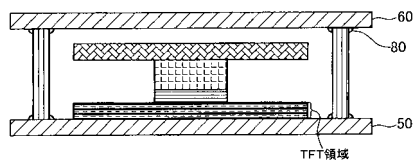
【図13】



【図14】



【図15】



フロントページの続き

(51)Int.Cl.		F I		
H 0 1 L 27/32	(2006.01)	G 0 9 G	3/20	6 1 1 H
		G 0 9 G	3/20	6 2 1 F
		G 0 9 F	9/30	3 6 5 Z

(74)代理人 100096389

弁理士 金本 哲男

(74)代理人 100101557

弁理士 萩原 康司

(72)発明者 郭 源奎

大韓民国京畿道水原市靈通区 シン 洞 5 7 5 番地

(72)発明者 辛 惠眞

大韓民国京畿道水原市靈通区 シン 洞 5 7 5 番地

(72)発明者 千 海珍

大韓民国京畿道水原市靈通区 シン 洞 5 7 5 番地

審査官 佐野 潤一

(56)参考文献 特開 2 0 0 5 - 2 5 8 4 3 6 (J P , A)
 国際公開第 2 0 0 3 / 0 6 7 3 1 6 (W O , A 1)
 特開平 0 7 - 2 0 9 6 6 6 (J P , A)
 特開平 0 5 - 2 5 1 7 0 2 (J P , A)
 特開平 0 6 - 0 9 7 4 4 3 (J P , A)
 特開平 0 9 - 2 8 3 4 4 3 (J P , A)
 特開平 1 1 - 0 1 7 1 8 5 (J P , A)
 特開 2 0 0 0 - 0 6 8 2 0 5 (J P , A)
 特開 2 0 0 0 - 2 2 8 3 6 8 (J P , A)
 特開 2 0 0 2 - 1 5 1 5 2 5 (J P , A)
 特開 2 0 0 3 - 1 4 0 6 1 2 (J P , A)
 特開 2 0 0 4 - 0 1 2 8 9 7 (J P , A)
 特開 2 0 0 4 - 0 2 9 7 9 1 (J P , A)
 特開 2 0 0 4 - 2 1 4 6 1 6 (J P , A)
 特開 2 0 0 5 - 1 7 5 2 5 7 (J P , A)
 特開 2 0 0 3 - 2 2 8 3 4 6 (J P , A)
 国際公開第 2 0 0 4 / 0 3 4 3 6 8 (W O , A 1)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 3 0

G 0 9 G 3 / 2 0

专利名称(译)	有机发光表示装置		
公开(公告)号	JP5030682B2	公开(公告)日	2012-09-19
申请号	JP2007164810	申请日	2007-06-22
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	郭源奎 辛惠眞 千海珍		
发明人	郭源奎 辛惠眞 千海珍		
IPC分类号	G09G3/30 G09F9/30 H01L21/20 H01L51/50 G09G3/20 H01L27/32		
CPC分类号	H01L27/1296 H01L27/1255 H01L27/1277		
FI分类号	G09G3/30.J G09F9/30.338 H01L21/20 H05B33/14.A G09G3/20.624.B G09G3/20.611.H G09G3/20.621.F G09F9/30.365.Z G09F9/30.365 G09G3/20.680.H G09G3/3233 G09G3/3266 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD08 5C080/DD28 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DB01 5C094/FB14 5C094/FB19 5C380/AA01 5C380/AB06 5C380/AB23 5C380/AB24 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC12 5C380/BA39 5C380/BB02 5C380/CA12 5C380/CB16 5C380/CB17 5C380/CC06 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC55 5C380/CC63 5C380/CC64 5C380/CD023 5C380/CD026 5C380/DA02 5C380/DA06 5C380/DA47 5F152/AA03 5F152/AA08 5F152/BB10 5F152/CD13 5F152/CD14 5F152/CE05 5F152/CF13 5F152/CF14 5F152/CF17 5F152/CF18 5F152/CF24 5F152/FF03 5F152/FF21		
审查员(译)	佐野纯一		
优先权	1020060075177 2006-08-09 KR		
其他公开文献	JP2008040478A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供有机发光显示装置，允许减少处理时间和成本。ΣSOLUTION：有机发光显示装置包括数据线，扫描线，第一源电压单元，第二源电压单元，初始电压单元，向有机电致发光元件提供电流的第一晶体管，用于第二晶体管的第二晶体管二极管连接第一晶体管，连接到数据线和第一晶体管的第三晶体管，连接到第一源电压单元和初始电压单元的第一电容元件，连接到第一电容元件和初始电压单元的第四晶体管，a第五晶体管连接到第一源电压单元和第二晶体管，第六晶体管连接到第一晶体管和有机电致发光元件，第二电容元件连接到第三晶体管和第一晶体管，第一电容元件的第一或第二电极由本征半导体制成。Z

$$I_{\text{OLED}} = \frac{\beta}{2} (V_{\text{GS}} - |V_{\text{th}}|)^2 = \frac{\beta}{2} (V_{\text{data}} - V_{\text{DD}})^2$$

… (数式1)