

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4297438号
(P4297438)

(45) 発行日 平成21年7月15日(2009.7.15)

(24) 登録日 平成21年4月24日(2009.4.24)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 J

G09G 3/20 (2006.01)

G09G 3/20 624B

H01L 51/50 (2006.01)

G09G 3/20 642D

H05B 33/14 A

請求項の数 18 (全 15 頁)

(21) 出願番号 特願2004-276101 (P2004-276101)
 (22) 出願日 平成16年9月22日(2004.9.22)
 (65) 公開番号 特開2005-157308 (P2005-157308A)
 (43) 公開日 平成17年6月16日(2005.6.16)
 審査請求日 平成16年9月28日(2004.9.28)
 (31) 優先権主張番号 2003-083573
 (32) 優先日 平成15年11月24日(2003.11.24)
 (33) 優先権主張国 韓国(KR)
 (31) 優先権主張番号 2003-085067
 (32) 優先日 平成15年11月27日(2003.11.27)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 308040351
 三星モバイルディスプレイ株式会社
 大韓民国京畿道水原市靈通区▲しん▼洞5
 75番地
 (74) 代理人 100095957
 弁理士 亀谷 美明
 (74) 代理人 100096389
 弁理士 金本 哲男
 (74) 代理人 100101557
 弁理士 萩原 康司
 (72) 発明者 金 陽完
 大韓民国京畿道龍仁市器興邑貢税里428
 -5

最終頁に続く

(54) 【発明の名称】 発光表示装置、表示パネル、及び発光表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

画像信号に対応するデータ電圧を伝達する複数のデータ線、選択信号を伝達する複数の走査線、及び前記走査線と前記データ線に電氣的に接続された複数の画素回路を含む発光表示装置において、

前記各画素回路は、

第1電極、電源に電氣的に接続された第2電極、及び第3電極を備え、前記第1電極と前記第2電極の電位差に応じて発光素子駆動電流を前記第3電極から出力する、または、前記第3電極に入力する発光素子駆動トランジスタと、

前記発光素子駆動電流の大きさに応じて発光する発光素子と、

第1制御信号に応答して前記発光素子駆動トランジスタの前記第1電極と前記第3電極を電氣的に接続する第1スイッチング素子と、

一方の電極が前記発光素子駆動トランジスタの前記第1電極に電氣的に接続されたキャパシタと、

前記選択信号に応答して前記データ電圧を前記キャパシタの他方の電極に印加する第2スイッチング素子と、

第2制御信号に応答して前記キャパシタの他方の電極と前記電源との電氣的接続を切り離す第3スイッチング素子と、

第3制御信号に応答して前記発光素子駆動トランジスタの前記第3電極と前記発光素子との電氣的接続を切り離す第4スイッチング素子と、を含み、

10

20

前記第 1 スイッチング素子は P チャンネルタイプであり，前記第 4 スイッチング素子は N チャンネルタイプであり，

前記第 3 制御信号と前記第 1 制御信号は，同一の信号であり，

前記第 3 スイッチング素子と前記第 1 スイッチング素子は，異なるタイプのチャンネルを有するトランジスタで形成され，

前記第 2 制御信号と前記第 1 制御信号は，同一の信号であることを特徴とする，発光表示装置。

【請求項 2】

前記第 1 スイッチング素子と前記第 2 スイッチング素子は，同じタイプのチャンネルを有するトランジスタで形成され，

前記第 1 制御信号と前記選択信号は，同一の信号であることを特徴とする，請求項 1 に記載の発光表示装置。

【請求項 3】

前記第 4 スイッチング素子と前記第 3 スイッチング素子は，同じタイプのチャンネルを有するトランジスタで形成され，

前記第 3 制御信号と前記第 2 制御信号は，同一の信号であることを特徴とする，請求項 1 に記載の発光表示装置。

【請求項 4】

前記第 1 スイッチング素子と前記第 2 スイッチング素子が同じタイミングでオンした後，前記第 3 スイッチング素子と前記第 4 スイッチング素子が同じタイミングでオンすることを特徴とする，請求項 1 に記載の発光表示装置。

【請求項 5】

前記発光素子駆動トランジスタは，P チャンネルタイプであり，前記第 1 電極はゲート電極であり，前記第 2 電極はソース電極であり，前記第 3 電極はドレイン電極であることを特徴とする，請求項 1 ～ 4 のいずれかに記載の発光表示装置。

【請求項 6】

前記発光素子駆動トランジスタは，N チャンネルタイプであり，前記第 1 電極はゲート電極であり，前記第 2 電極はソース電極であり，前記第 3 電極はドレイン電極であることを特徴とする，請求項 1 ～ 4 のいずれかに記載の発光表示装置。

【請求項 7】

前記発光素子は，電氣的に，前記発光素子駆動トランジスタの第 3 電極と第 2 電源との間に位置することを特徴とする，請求項 1 ～ 5 のいずれかに記載の発光表示装置。

【請求項 8】

前記第 2 電源の電圧は，前記データ電圧より低いことを特徴とする，請求項 7 に記載の発光表示装置。

【請求項 9】

画像信号に対応するデータ電圧を伝達する複数のデータ線，選択信号を伝達する複数の走査線，及び前記走査線と前記データ線に電氣的に接続された複数の画素回路を含む発光表示装置の表示パネルにおいて，

前記各画素回路は，

第 1 電極，電源に接続された第 2 電極，及び第 3 電極を備え，前記第 1 電極と前記第 2 電極の電位差に応じて発光素子駆動電流を前記第 3 電極から出力する，または，前記第 3 電極に入力する発光素子駆動トランジスタと，

前記発光素子駆動電流の大きさに応じて発光する発光素子と，

第 1 制御信号に応答して前記発光素子駆動トランジスタの前記第 1 電極と前記第 3 電極を電氣的に接続する第 1 スイッチング素子と，

一方の電極が前記発光素子駆動トランジスタの前記第 1 電極に電氣的に接続されたキャパシタと，

前記選択信号に応答して前記データ電圧を前記キャパシタの他方の電極に印加するデータ電圧スイッチング素子と，

10

20

30

40

50

前記第 1 制御信号に応答して前記発光素子駆動トランジスタの前記第 3 電極と前記発光素子との電氣的接続を切り離す第 2 スwitching 素子と、を含み、

前記第 1 スwitching 素子は P チャネルタイプであり、前記第 2 スwitching 素子は N チャネルタイプであり、

第 1 区間において、前記キャパシタの他方の電極に前記データ電圧を印加し、前記第 1 スwitching 素子により前記発光素子駆動トランジスタの前記第 1 電極と前記第 3 電極を電氣的に接続し、

前記第 1 区間の後の第 2 区間において、前記キャパシタの他方の電極を前記電源に接続し、前記発光素子駆動電流を前記発光素子に与えることを特徴とする、発光表示装置の表示パネル。

10

【請求項 10】

前記第 1 区間において、前記発光素子と前記発光素子駆動トランジスタの前記第 3 電極は、前記第 2 スwitching 素子により電氣的に切り離されることを特徴とする、請求項 9 に記載の発光表示装置の表示パネル。

【請求項 11】

前記発光素子は、電氣的に、前記発光素子駆動トランジスタの第 3 電極と第 2 電源との間に位置することを特徴とする、請求項 9 または 10 に記載の発光表示装置の表示パネル。

【請求項 12】

前記第 2 電源の電圧は、前記データ電圧より低いことを特徴とする、請求項 11 に記載の発光表示装置の表示パネル。

20

【請求項 13】

画像信号に対応するデータ電圧を伝達する複数のデータ線、選択信号を伝達する複数の走査線、及び前記走査線と前記データ線に電氣的に接続された複数の画素回路を含む発光表示装置の駆動方法において、

第 1 電極、電源に電氣的に接続された第 2 電極、及び第 3 電極を備え、前記第 1 電極と前記第 2 電極の電位差に応じて発光素子を駆動する発光素子駆動電流を前記第 3 電極から出力する、または、前記第 3 電極に inputs する発光素子駆動トランジスタの前記第 1 電極に一方の電極が接続されたキャパシタの他方の電極に対して、前記選択信号に응答して前記データ電圧を印加し、前記キャパシタの一方の電極と前記発光素子駆動トランジスタの第 2 電極との間に前記発光素子駆動トランジスタのしきい電圧を印加する第 1 段階と、

30

第 1 制御信号に응答して前記キャパシタの前記他方の電極と前記電源を電氣的に接続する第 2 段階と、
を含み、

前記第 1 段階において、第 1 スwitching 素子により前記発光素子駆動トランジスタの前記第 1 電極と前記第 3 電極を電氣的に接続するとともに、第 2 スwitching 素子により前記発光素子駆動トランジスタの前記第 3 電極と前記発光素子を電氣的に切り離し、

前記第 1 スwitching 素子は P チャネルタイプであり、前記第 2 スwitching 素子は N チャネルタイプであり、

前記第 1 スwitching 素子と前記第 2 スwitching 素子は同一の制御信号に응答して駆動されることを特徴とする、発光表示装置の駆動方法。

40

【請求項 14】

前記第 1 制御信号と前記選択信号は、同一の信号であることを特徴とする、請求項 13 に記載の発光表示装置の駆動方法。

【請求項 15】

前記発光素子駆動トランジスタは、P チャネルタイプであり、前記第 1 電極はゲート電極であり、前記第 2 電極はソース電極であり、前記第 3 電極はドレイン電極であることを特徴とする、請求項 13 又は 14 に記載の発光表示装置の駆動方法。

【請求項 16】

前記発光素子駆動トランジスタは、N チャネルタイプであり、前記第 1 電極はゲート電

50

極であり、前記第2電極はソース電極であり、前記第3電極はドレイン電極であることを特徴とする、請求項13又は14のいずれかに記載の発光表示装置の駆動方法。

【請求項17】

前記発光素子は、電氣的に、前記発光素子駆動トランジスタの第3電極と第2電源との間に位置することを特徴とする、請求項13～15のいずれかに記載の発光表示装置の駆動方法。

【請求項18】

前記第2電源の電圧は、前記データ電圧より低いことを特徴とする、請求項17に記載の発光表示装置の駆動方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、発光表示装置、表示パネル、及び発光表示装置の駆動方法に関する。

【背景技術】

【0002】

一般に、有機電界発光（以下、「EL：Electro Luminescence」という）表示装置は、蛍光性有機化合物を電氣的に励起させて発光させる表示装置であって、 $N \times M$ 個の有機発光セルを電圧駆動あるいは電流駆動して映像を表現するものである。このような有機発光セルは、図1に示すように、アノード、有機薄膜、カソードレイヤを有する。有機薄膜は、電子と正孔の均衡を良くして発光効率を向上させるために、発光層（EML）、電子輸送層（ETL）、及び正孔輸送層（HTL）を含む多層構造から成る。また、有機薄膜は、電子注入層（EIL）と正孔注入層（HIL）を含む。

20

【0003】

このような有機発光セルを駆動する方式として、単純マトリックス方式と、薄膜トランジスタ（TFT：Thin-Film Transistor）またはMOSFET（Metal-Oxide Semiconductor Field-Effect Transistor）を用いた能動駆動方式（アクティブマトリクス方式）がある。単純マトリックス方式では、基板上の正極線と負極線が直交するようにパターン形成し、正極線と負極線を1本ずつ選択して交点の画素を直接駆動する。これに対して、能動駆動方式では、薄膜トランジスタとキャパシタを各ITO画素電極に接続して、アドレス線とデータ線を1本ずつ選択し、交点の薄膜トランジスタを瞬間的に導通させ、データ信号をキャパシタに記憶させて電圧を維持させ、連続的に発光させる。この能動駆動方式は、キャパシタに記憶させる信号の形態によって電圧駆動方式と電流駆動方式に分けられる。

30

【0004】

図2は、有機EL素子を駆動するための従来の電圧駆動方式の画素回路を示すものであり、図3は、図2に示した画素回路を駆動するための駆動波形図を示すものである。これらについては、下記特許文献1に開示されている。

【0005】

図2に示すように、従来の電圧駆動方式の画素回路は、トランジスタM1、M2、M3、M4、キャパシタC1、C2、及び有機EL素子（OLED）を含む。

40

【0006】

トランジスタM1は、ゲート-ソース間に印加される電圧に応じてドレインに流れる電流の量を制御し、トランジスタM2は、走査線 S_n からの選択信号にตอบสนองしてデータ電圧をキャパシタC1に印加する。トランジスタM3は、走査線 AZ_n からの選択信号にตอบสนองしてトランジスタM1をダイオード接続させ、トランジスタM4は、走査線 AZB_n からの選択信号にตอบสนองしてトランジスタM1の電流を有機EL素子（OLED）に伝達する。キャパシタC1は、トランジスタM1のゲートとトランジスタM2のドレインとの間に接続され、キャパシタC2は、トランジスタM1のゲートとソースとの間に接続される。

【0007】

以下、図2と図3を参照しながら従来の画素回路の動作を説明する。

50

【 0 0 0 8 】

まず、走査線 A Z n に伝送される選択信号が論理的低レベル（以下、「Lレベル」という）に遷移すると、トランジスタ M 3 が導通（ターンオン）し、トランジスタ M 1 がダイオード接続されてキャパシタ C 2 にトランジスタ M 1 のしきい電圧が保存される。その後、走査線 A Z n に伝送される選択信号が論理的高レベル（以下、「Hレベル」という）に遷移すると、トランジスタ M 3 がターンオフする。トランジスタ M 2 は、走査線 S n から L レベルの選択信号が与えられており、オン状態である。ここで、データ線 D m にデータ電圧が印加されると、キャパシタ C 1 のブースティング作用（boosting operation）によりキャパシタ C 2 にはデータ線 D m に印加されるデータ電圧の変化量と駆動トランジスタ M 1 のしきい電圧の和に相当する電圧が保存される。そして、走査線 A Z B n に伝送される選択信号が L レベルに遷移すると、トランジスタ M 4 が導通して有機 E L 素子 O L E D にはデータ電圧に対応する電流が流れるようになる。

10

【 0 0 0 9 】

このような従来の画素回路は、二つのキャパシタ C 1 , C 2 とトランジスタ M 3 , M 4 を備えることによって、トランジスタ M 1 のしきい電圧の偏差を補償することができる。

【 0 0 1 0 】

【特許文献 1】米国特許第 6 , 2 2 9 , 5 0 6 号明細書

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 1 】

20

しかしながら、従来の画素回路の場合、それぞれ異なる信号を伝送する 3 本の走査線 S n , A z n , A Z B n を要するために、画素回路と駆動回路の構成が複雑となり、発光表示装置の開口率を向上させることが困難であった。また、一つの画素を選択している間に、しきい電圧の偏差を補償してからデータを入力しなければならなかった。このため、特に画素数の多い高解像度のパネルでは、データの入力時間（キャパシタの充電時間）が確保できないおそれがあった。

【 0 0 1 2 】

本発明は、このような問題に鑑みてなされたもので、その目的は、回路構成の簡素化、開口率の向上、高解像度化が可能な発光表示装置、表示装置、及び発光表示装置の駆動方法を提供することにある。

30

【課題を解決するための手段】

【 0 0 1 3 】

上記課題を解決するために、本発明の第 1 の観点によれば、画像信号に対応するデータ電圧を伝達する複数のデータ線、選択信号を伝達する複数の走査線、及び走査線とデータ線に電氣的に接続された複数の画素回路を含む発光表示装置が提供される。そして、この発光表示装置は、各画素回路が、第 1 電極、電源に電氣的に接続された第 2 電極、及び第 3 電極を備え、第 1 電極と第 2 電極の電位差に応じて発光素子駆動電流を第 3 電極から出力する、または、第 3 電極に入力する発光素子駆動トランジスタと、発光素子駆動電流の大きさに応じて発光する発光素子と、第 1 制御信号にตอบสนองして発光素子駆動トランジスタの第 1 電極と第 3 電極を電氣的に接続する（発光素子駆動トランジスタをダイオード接続する）第 1 スイッチング素子と、一方の電極が発光素子駆動トランジスタの第 1 電極に電氣的に接続されたキャパシタと、選択信号にตอบสนองしてデータ電圧をキャパシタの他方の電極に印加する第 2 スイッチング素子と、第 2 制御信号にตอบสนองしてキャパシタの他方の電極と電源との電氣的接続を切り離す第 3 スイッチング素子と、第 3 制御信号にตอบสนองして発光素子駆動トランジスタの第 3 電極と発光素子との電氣的接続を切り離す第 4 スイッチング素子と、を含み、第 1 スイッチング素子は P チャネルタイプであり、第 4 スイッチング素子は N チャネルタイプであり、第 3 制御信号と第 1 制御信号は、同一の信号であり、第 3 スイッチング素子と第 1 スイッチング素子は、異なるタイプのチャンネルを有するトランジスタで形成され、第 2 制御信号と第 1 制御信号は、同一の信号であることを特徴としている。

40

50

【 0 0 1 4 】

第 1 スイッチング素子と第 2 スイッチング素子を、同じタイプのチャンネル（P チャンネルまたは N チャンネル）を有するトランジスタで形成してもよい。このとき、第 1 制御信号と選択信号を、同一の信号とすることができる。

【 0 0 1 7 】

第 4 スイッチング素子と第 3 スイッチング素子を、同じタイプのチャンネルを有するトランジスタで形成してもよい。このとき、第 3 制御信号と第 2 制御信号を、同一の信号とすることができる。

【 0 0 1 8 】

第 1 スイッチング素子と第 2 スイッチング素子が同じタイミングでオンした後、第 3 スイッチング素子と第 4 スイッチング素子が同じタイミングでオンすることが好ましい。

10

【 0 0 1 9 】

発光素子駆動トランジスタは、P チャンネルタイプまたは N チャンネルタイプのいずれであってもよい。前者の場合、第 1 電極はゲート電極であり、第 2 電極はソース電極であり、第 3 電極はドレイン電極である。後者の場合、第 1 電極はゲート電極であり、第 2 電極はソース電極であり、第 3 電極はドレイン電極である。

【 0 0 2 0 】

発光素子は、電氣的に、発光素子駆動トランジスタの第 3 電極と第 2 電源との間に位置することが好ましい。また、第 2 電源の電圧は、データ電圧より低いことが好ましい。

【 0 0 2 1 】

20

上記課題を解決するために、本発明の第 2 の観点によれば、画像信号に対応するデータ電圧を伝達する複数のデータ線、選択信号を伝達する複数の走査線、及び走査線とデータ線に電氣的に接続された複数の画素回路を含む発光表示装置の表示パネルが提供される。そして、この表示パネルは、各画素回路が、第 1 電極、電源に接続された第 2 電極、及び第 3 電極を備え、第 1 電極と第 2 電極の電位差に応じて発光素子駆動電流を第 3 電極から出力する、または、第 3 電極に入力する発光素子駆動トランジスタと、発光素子駆動電流の大きさに応じて発光する発光素子と、第 1 制御信号に
30 応答して発光素子駆動トランジスタの第 1 電極と第 3 電極を電氣的に接続する第 1 スイッチング素子と、一方の電極が発光素子駆動トランジスタの第 1 電極に電氣的に接続されたキャパシタと、選択信号に
30 応答してデータ電圧をキャパシタの他方の電極に印加するデータ電圧スイッチング素子と、第 1 制御信号に
30 応答して発光素子駆動トランジスタの第 3 電極と発光素子との電氣的接続を切り離す第 2 スイッチング素子と、を含むことを特徴としている。さらに、第 1 スイッチング素子は P チャンネルタイプであり、第 2 スイッチング素子は N チャンネルタイプであり、第 1 区間において、キャパシタの他方の電極にデータ電圧を印加し、第 1 スイッチング素子により発光素子駆動トランジスタの第 2 電極と第 3 電極を電氣的に接続し、第 1 区間の後の第 2 区間において、キャパシタの他方の電極を電源に接続し、発光素子駆動電流を発光素子に与えることを特徴としている。

【 0 0 2 2 】

第 1 区間において、発光素子と発光素子駆動トランジスタの第 3 電極は、第 2 スイッチング素子により電氣的に切り離されることが好ましい。

40

【 0 0 2 3 】

上記課題を解決するために、本発明の第 3 の観点によれば、画像信号に対応するデータ電圧を伝達する複数のデータ線、選択信号を伝達する複数の走査線、及び走査線とデータ線に電氣的に接続された複数の画素回路を含む発光表示装置の駆動方法が提供される。ここで、各画素回路は、第 1 電極、電源に電氣的に接続された第 2 電極、及び第 3 電極を備え、第 1 電極と第 2 電極の電位差に応じて発光素子駆動電流を第 3 電極から出力する、または、第 3 電極に入力する発光素子駆動トランジスタと、発光素子駆動電流の大きさに応じて発光する発光素子と、一方の電極が発光素子駆動トランジスタの第 1 電極に電氣的に接続されたキャパシタとを備えている。そして、この駆動方法は、キャパシタの他方の電極に対して、選択信号に
50 応答してデータ電圧を印加し、キャパシタの一方の電極と発光素子

子駆動トランジスタの第２電極との間に発光素子駆動トランジスタのしきい電圧を印加する第１段階と、第１制御信号にตอบสนองしてキャパシタの他方の電極と電源を電氣的に接続する第２段階とを含み、第１段階において、第１スイッチング素子により前記発光素子駆動トランジスタの前記第１電極と前記第３電極を電氣的に接続するとともに、第２スイッチング素子により前記発光素子駆動トランジスタの前記第３電極と前記発光素子を電氣的に切り離し、第１スイッチング素子はＰチャンネルタイプであり、前記第２スイッチング素子はＮチャンネルタイプであり、第１スイッチング素子と前記第２スイッチング素子は同一の制御信号にตอบสนองして駆動されることを特徴としている。

【００２４】

第１段階において、発光素子駆動トランジスタの第３電極と発光素子を電氣的に切り離すことが好ましい。また、第１制御信号と選択信号は、同一の信号であることが好ましい。

10

【発明の効果】

【００２５】

本発明によれば、より少ない信号で発光素子駆動トランジスタのしきい電圧の偏差を補償することができる。この結果、発光表示装置及び表示パネルにおいて、回路構成の簡素化、開口率の向上、高解像度化が実現する。

【発明を実施するための最良の形態】

【００２６】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。また、ある部分が他の部分と接続されると説明されている場合、これは直接的な接続だけでなく、その中間に他の素子が介在する間接的な電氣的接続も含む。

20

【００２７】

第１の実施の形態

図４は、本発明の第１の実施の形態に係るアクティブマトリックス型の表示装置を概略的に示している。この表示装置は、有機ＥＬ表示パネル１００、走査駆動部２００、及びデータ駆動部３００を含む。

【００２８】

有機ＥＬ表示パネル１００は、列方向に延びている複数のデータ線Ｄ１～Ｄ_ｍ（_ｍは、正の整数である）、行方向に延びている複数の走査線Ｓ１～Ｓ_ｎ（_ｎは、正の整数である）、及び複数の画素回路１０を含む。データ線Ｄ１～Ｄ_ｍは、画像信号を示すデータ信号を各画素回路１０に伝達し、走査線Ｓ１～Ｓ_ｎは、選択信号を各画素回路１０に伝達する。各画素回路１０は、隣接する二つのデータ線Ｄ_ｉ、Ｄ_ｉ＋１（１ ≤ _ｉ ≤ _ｍ）と隣接する二つの走査線Ｓ_ｊ、Ｓ_ｊ＋１（１ ≤ _ｊ ≤ _ｎ）により定義される画素領域に形成されている。なお、_ｉ＝１、_ｉ＝_ｍ、_ｊ＝１、_ｊ＝_ｎのいずれかに該当する画素領域（有機ＥＬ表示パネル１００において、最も外側に位置する画素領域）は、隣接する画素領域に準じて定義される。

30

【００２９】

走査駆動部２００は、各走査線Ｓ１～Ｓ_ｎに選択信号を順次に印加し、データ駆動部３００は、データ線Ｄ１～Ｄ_ｍに画像信号に対応するデータ電圧を印加する。

40

【００３０】

走査駆動部２００とデータ駆動部３００は、例えば、個別にまたは共に集積回路化（チップ化）され、表示パネル１００に電氣的に接続される。また、走査駆動部２００とデータ駆動部３００は、表示パネル１００に接着され電氣的に接続されているテープキャリアパッケージ（ＴＣＰ）、可撓性印刷回路（ＦＰＣ）、またはフィルムなどにチップなどの形態で装着され得る。また、走査駆動部２００とデータ駆動部３００を、表示パネルのガラス基板上に直接形成するようにしてもよく、ガラス基板上に走査線、データ線、及び薄膜トランジスタと同一層に形成されている駆動回路に含めること、あるいはこの駆動回路

50

に直接装着することも可能である。

【 0 0 3 1 】

以下，図 5 ～ 図 7 を参照しながら本発明の第 1 の実施の形態に係る有機 E L 表示装置の画素回路 1 0 について詳細に説明する。

【 0 0 3 2 】

図 5 は，本実施の形態に係る画素回路の等価回路を示しており，図 6 は，図 5 に示した画素回路をより具体的に示している。図 7 は，図 6 に示した画素回路を駆動するための駆動波形を示している。図 5 と図 6 には，説明の便宜上，m 番目のデータ線 D m と n 番目の走査線 S n に接続された画素回路のみを示している。

【 0 0 3 3 】

図 5 に示すように，本発明の第 1 の実施の形態に係る画素回路 1 0 は，駆動トランジスタ（発光素子駆動トランジスタ）M 1，第 1 スイッチング素子 S W 1，第 2 スイッチング素子 S W 2，第 3 スイッチング素子 S W 3，第 4 スイッチング素子 S W 4，キャパシタ C s t，及び有機 E L 素子（発光素子）O L E D を含む。本実施の形態では，図 5 に示したように，駆動トランジスタ M 1 は，P タイプのチャンネルを有するトランジスタであるが，N タイプのチャンネルを有するトランジスタを採用することも可能である。

【 0 0 3 4 】

駆動トランジスタ M 1 は，電源電圧 V D D の供給ラインと有機 E L 素子 O L E D の間に接続され，有機 E L 素子 O L E D に流れる電流を制御する。具体的には，駆動トランジスタ M 1 のソースが電源電圧 V D D の供給ラインに接続され，ドレインがスイッチング素子 S W 4 を介して有機 E L 素子 O L E D のアノードに接続されている。有機 E L 素子 O L E D のカソードは，基準電圧 V S S の供給ラインに接続されており，駆動トランジスタ M 1 から与えられる電流の量に対応する光を放出する。基準電圧 V S S は電源電圧 V D D より低い電圧であり，グランド電圧など変動の少ない電圧が用いられる。また，駆動トランジスタ M 1 のゲートにはキャパシタ C s t の一方の電極 A が接続され，キャパシタ C s t の他方の電極 B にはスイッチング素子 S W 2 が接続される。

【 0 0 3 5 】

スイッチング素子 S W 2 は，走査線 S n からの選択信号に応答してデータ線 D m の電圧をキャパシタ C s t の他方の電極 B に伝達する。スイッチング素子 S W 1 は，走査線 S n からの選択信号（第 1 制御信号）に応答して駆動トランジスタ M 1 をダイオード接続させる。スイッチング素子 S W 3 は，電源電圧 V D D の供給ラインとキャパシタ C s t の他方の電極 B の間に接続されており，走査線 S n からの選択信号に応答してキャパシタ C s t の他方の電極 B を電源電圧 V D D の供給ラインから遮断する（電氣的に切り離す）。スイッチング素子 S W 4 は，駆動トランジスタ M 1 と有機 E L 素子 O L E D との間に接続されており，走査線 S n からの選択信号に応答して駆動トランジスタ M 1 と有機 E L 素子 O L E D を遮断する。

【 0 0 3 6 】

本実施の形態においては，スイッチング素子 S W 1 ～ S W 4 には各々独立の制御信号が印加されているが，一つの選択信号によりスイッチング素子 S W 1 ～ S W 4 を全て制御することも可能である。この場合，例えば，スイッチング素子 S W 1，S W 2 を第 1 導電型で構成し，スイッチング素子 S W 3，S W 4 を第 2 導電型で構成する。

【 0 0 3 7 】

具体的には，選択信号が論理的低レベル（以下，「L レベル」という）のときにデータ電圧が画素回路に入力されるようにする場合は，図 6 に示すように，スイッチング素子 S W 1，S W 2 を P チャンネルタイプのトランジスタ M 2，M 3 で実現し，スイッチング素子 S W 3，S W 4 を N チャンネルタイプのトランジスタ M 4，M 5 で実現することが好ましい。また，このようなトランジスタ M 1 ～ M 5 は，第 1 電極，第 2 電極，及び第 3 電極を備えており，第 1 電極（ゲート）と第 2 電極（ソース）との間に印加される電圧によって，第 2 電極（ソース）と第 3 電極（ドレイン）との間に流れる電流を制御する能動素子で実現できる。具体的には，各トランジスタは，ゲートとソースとの間に印加される電圧によ

10

20

30

40

50

って、ドレインからソースに流れる電流を制御するNチャネルタイプのトランジスタ、または、ゲートとソースとの間に印加される電圧によって、ソースからドレインに流れる電流を制御するPチャネルタイプのトランジスタで実現できる。

【0038】

次に、図7を参照しながら本発明の第1の実施の形態に係る画素回路の動作について説明する。

【0039】

図7に示すように、区間t1で選択信号SnがLレベルに遷移すると、トランジスタM2が導通（オン）する。これによって、駆動トランジスタM1がダイオード接続される。したがって、駆動トランジスタM1のゲートとソースの間には駆動トランジスタM1のしきい電圧が印加される。駆動トランジスタM1のソースには電源電圧VDDが印加されているため、駆動トランジスタM1のゲート、つまりキャパシタCstの一方の電極Aには電源電圧VDDと駆動トランジスタM1のしきい電圧の和に相当する電圧が印加される。また、Lレベルの選択信号Snによって、トランジスタM3が導通して、データ線Dmからのデータ電圧がキャパシタCstの他方の電極Bに印加される。

【0040】

この後、区間t2では、選択信号Snが論理的高レベル（以下、「Hレベル」という）に遷移し、トランジスタM2、M3が遮断（オフ）する。また、トランジスタM4が導通して、キャパシタCstの他方の電極Bには電源電圧VDDが印加される。このとき、キャパシタCstの他方の電極Bに印加されている電圧は、データ電圧から電源電圧VDDに変化する。このため、画素回路に電流パスが形成されず、キャパシタCstの一方の電極Aの電圧は、他方の電極Bの電圧の変化量分増加する。キャパシタCstの一方の電極Aに印加される電圧VAは、数式1のとおりである。

【0041】

【数1】

$$V_A = V_{DD} + V_{TH1} + \Delta V_B$$

…（数式1）

【0042】

ここで、 V_{TH1} は駆動トランジスタM1のしきい電圧を示す。 V_B はキャパシタCstの他方の電極Bに印加される電圧の変化量を示しており、数式2のとおりである。

【0043】

【数2】

$$\Delta V_B = V_{DD} - V_{DATA}$$

…（数式2）

【0044】

この区間t2では、トランジスタM5が導通して駆動トランジスタM1に流れる電流が有機EL素子OLEDに供給される。この結果、有機EL素子OLEDが発光する。このとき、有機EL素子OLEDに流れる電流 I_{OLED} は、数式3のように表すことができる。

【0045】

【数 3】

$$I_{OLED} = \frac{\beta}{2}(V_{GS1} - V_{TH1})^2 = \frac{\beta}{2}((V_{DD} + V_{TH1} + \Delta V_B) - V_{DD} - V_{TH1})^2 = \frac{\beta}{2}(\Delta V_B)^2 = \frac{\beta}{2}(V_{DD} - V_{DATA})^2$$

… (数式 3)

【0046】

ここで、 β は定数であり、 V_{GS1} は駆動トランジスタ M1 のゲート - ソース間電圧である。

10

【0047】

数式 3 から分かるように、有機 EL 素子 OLED に流れる電流は、駆動トランジスタ M1 のしきい電圧 V_{TH1} の影響を受けないため、画素回路間に存在する駆動トランジスタ M1 のしきい電圧の偏差を補償することができる。このように、本発明の第 1 の実施の形態によれば、一つの走査線 S_n により駆動トランジスタ M1 のしきい電圧 V_{TH1} の偏差を補償できる。したがって、画素の開口率を高め、駆動回路をより簡略に構成できる。

【0048】

第 2 の実施の形態

本発明の第 2 の実施の形態に係る画素回路を図 8 に示す。

【0049】

20

図 5 と図 6 に示した本発明の第 1 の実施の形態に係る画素回路においては、スイッチングトランジスタ M2、M3、M4、M5 は、一つの選択信号で制御される。これに対して、本発明の第 2 の実施の形態に係る画素回路では、トランジスタ M2、M3 には選択走査線 S_n から第 1 選択信号が与えられ、トランジスタ M4、M5 には発光走査線 E_n から第 2 選択信号（第 2 制御信号、第 3 制御信号）が与えられる。このような回路構成を採用することによって、トランジスタ M2 ~ M5 のチャネルタイプを統一することができる。この場合、第 1 選択信号と第 2 選択信号は、互いに論理反転の関係にあることが必要である。

【0050】

第 3 の実施の形態

30

本発明の第 3 の実施の形態に係る画素回路は、図 9 に示すように、Nチャネルタイプの駆動トランジスタ M1 を備えている。駆動トランジスタ M1 のドレインは、トランジスタ M5 を介して有機 EL 素子 OLED のカソードに接続され、有機 EL 素子 OLED のアノードは、電源電圧 V_{DD} の供給ラインに接続されている。また、駆動トランジスタ M1 のソースとトランジスタ M4 のソースは、電源 V_{SS} の供給ラインに共通接続されている。第 3 の実施の形態に係る画素回路によれば、上述の第 1 の実施の形態に係る画素回路（図 5、図 6 参照）と略同一の作用、効果が得られる。

【0051】

第 4 の実施の形態

図 10 は、本発明の第 4 の実施の形態に係る画素回路を示している。この画素回路では、トランジスタ M4 のドレインに補償電圧 V_{sus} が印加されている。このため、画素回路間の駆動トランジスタのしきい電圧の偏差だけでなく、電源電圧 V_{DD} の偏差を補償することができる。

40

【0052】

第 4 の実施の形態にかかる画素回路において、まず、走査線 S_n からの選択信号が L レベルになると、トランジスタ M2、M3 が導通する。これによって、キャパシタ C_{st} の他方の電極 B にデータ電圧が印加され、一方の電極 A に電源電圧 V_{DD} と駆動トランジスタ M1 のしきい電圧の和に相当する電圧が印加される。

【0053】

次に、走査線 S_n からの選択信号が H レベルになると、トランジスタ M4 が導通する。

50

これによって、キャパシタC s tの他方の電極Bに補償電圧V s u sが印加される。このとき、キャパシタC s tの一方の電極Aの電圧は、他方の電極Bの電圧の変化量分増加する。キャパシタC s tの他方の電極Bの電圧変化量 V_B は、数式4の通りになる。

【0054】

【数4】

$$\Delta V_B = V_{sus} - V_{DATA}$$

… (数式4)

10

【0055】

また、Hレベルの走査線S nによってトランジスタM 5が導通して、駆動トランジスタM 1に流れる電流が有機EL素子OLEDに供給される。この結果、有機EL素子OLEDが発光する。このとき、有機EL素子OLEDに流れる電流 I_{OLED} は、数式5のとおりである。

【0056】

【数5】

$$I_{OLED} = \frac{\beta}{2}(V_{GS1} - V_{TH1})^2 = \frac{\beta}{2}((V_{DD} + V_{TH1} + \Delta V_B) - V_{DD} - V_{TH1})^2 = \frac{\beta}{2}(\Delta V_B)^2 = \frac{\beta}{2}(V_{sus} - V_{DATA})^2$$

20

… (数式5)

【0057】

数式5から分かるように、有機EL素子OLEDに流れる電流 I_{OLED} は、駆動トランジスタM 1のしきい電圧 V_{TH1} と電源電圧 V_{DD} の影響を受けない。

【0058】

本発明の第4の実施の形態に係る画素回路では、有機EL素子OLEDに流れる電流は、補償電圧 V_{sus} の影響を受けるが、補償電圧 V_{sus} に通じる電流パスが形成されないため、補償電圧 V_{sus} を供給するラインでの電圧降下が生じない。したがって、全ての画素に対して実質的に同一な補償電圧 V_{sus} を印加することができる。そして、データ電圧を制御することにより、所望の電流を有機EL素子OLEDに流すことができる。この結果、有機EL素子OLEDにおいて安定した発光が得られる。

30

【0059】

第4の実施の形態に係る画素回路では、全てのスイッチングトランジスタM 2～M 5に、走査線S nから一の選択信号が印加される(図10参照)。これに対して、各トランジスタに互いに異なる制御信号を印加するように回路構成することも可能である。また、トランジスタM 2、M 3に第1制御信号を印加し、トランジスタM 4、M 5に第2制御信号を印加するように回路構成することも可能である。また、第4の実施の形態に係る画素回路では、駆動トランジスタM 1はPチャネルタイプであるが、これをNチャネルタイプとすることも可能である。

40

【0060】

また、第1～4の実施の形態では、スイッチングトランジスタM 2～M 5は、全てMOS(Metal-Oxide-Semiconductor)トランジスタであるが、これに代えて、印加される選択信号に応答して正電極をスイッチングする他のスイッチング素子を採用してもよい。また、駆動トランジスタM 1、スイッチングトランジスタM 2、M 3、M 4、M 5のチャンネルタイプは、回路構成に応じて適宜選択可能である。

【0061】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は

50

係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【産業上の利用可能性】

【0062】

本発明は、例えば、有機電界発光表示装置に適用可能である。

【図面の簡単な説明】

【0063】

【図1】有機電界発光表示素子の概念図である。

【図2】従来の電圧駆動方式の画素回路の回路図である。

10

【図3】図2に示した画素回路の駆動波形図である。

【図4】本発明の第1の実施の形態に係るアクティブマトリックス表示装置の構成を示す説明図である。

【図5】本発明の第1の実施の形態に係る画素回路を示す回路図である。

【図6】図5に示した画素回路の具体的な回路図である。

【図7】同実施の形態に係る画素回路の駆動波形図である。

【図8】本発明の第2の実施の形態に係る画素回路の回路図である。

【図9】本発明の第3の実施の形態に係る画素回路の回路図である。

【図10】本発明の第4の実施の形態に係る画素回路の回路図である。

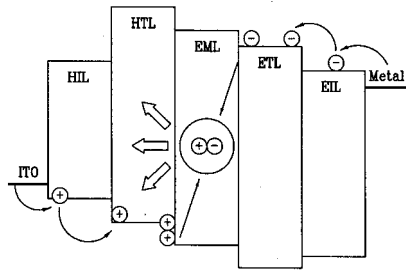
20

【符号の説明】

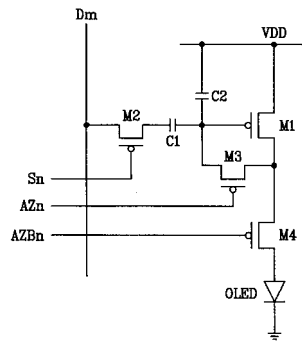
【0064】

10	画素回路
100	有機EL表示パネル
200	走査駆動部
300	データ駆動部
SW1～SW4	スイッチング素子
D1～Dm	データ線
S1～Sn	走査線
M1～M5	トランジスタ

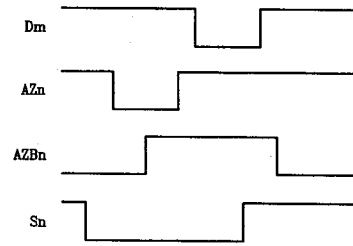
【図 1】



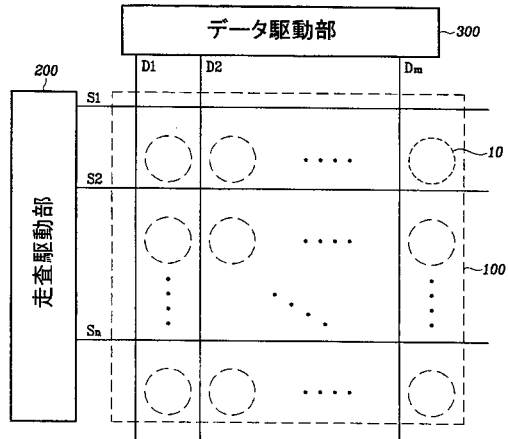
【図 2】



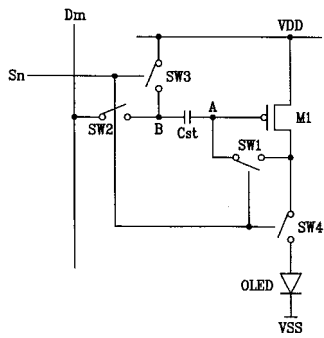
【図 3】



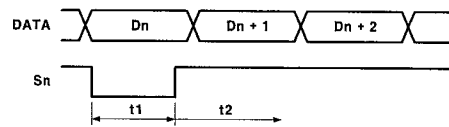
【図 4】



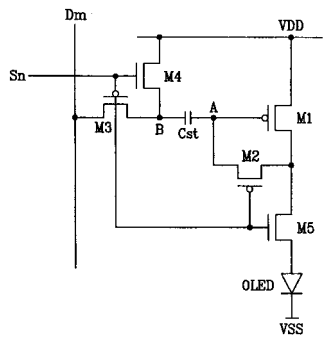
【図 5】



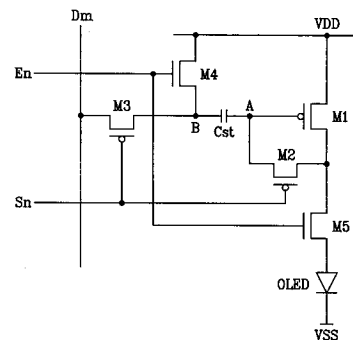
【図 7】



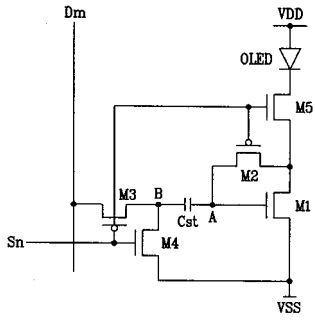
【図 6】



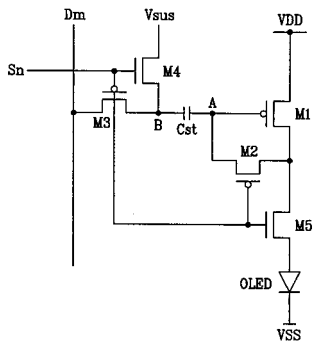
【図 8】



【 図 9 】



【 図 1 0 】



フロントページの続き

(72)発明者 権 五敬

大韓民国ソウル市松坡区新川洞7番地 ザンミアパート14-1102

(72)発明者 崔 相武

大韓民国ソウル市廣津区紫陽1洞612-43番地 3階1号

審査官 中村 直行

(56)参考文献 特開2003-223138(JP,A)

特開2005-128521(JP,A)

特開2004-280059(JP,A)

特開2003-195809(JP,A)

特開2003-173165(JP,A)

特開2004-070074(JP,A)

特開2003-122301(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G3/00-3/38

H05B33/00-33/28

专利名称(译)	发光显示装置，显示面板和发光显示装置的驱动方法		
公开(公告)号	JP4297438B2	公开(公告)日	2009-07-15
申请号	JP2004276101	申请日	2004-09-22
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	金陽完 權五敬 崔相武		
发明人	金 陽完 權 五敬 崔 相武		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32 H05B33/08 H05B33/14		
CPC分类号	G09G3/3233 G09G2300/043 G09G2300/0465 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/0233 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.642.D H05B33/14.A G09G3/20.611.H G09G3/20.611.J G09G3/20.612.E G09G3/20.641.D G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC35 3K107/CC36 3K107/CC45 3K107/EE04 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD07 5C080/DD22 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB18 5C380/BA11 5C380/BA19 5C380/BA38 5C380/BA39 5C380/BB21 5C380/BB30 5C380/BC20 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CC03 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC53 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD015 5C380/CD024 5C380/CE04 5C380/DA02 5C380/DA06 5C380/HA03 5C380/HA05		
审查员(译)	中村直之		
优先权	1020030083573 2003-11-24 KR 1020030085067 2003-11-27 KR		
其他公开文献	JP2005157308A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供发光显示装置，显示面板和驱动发光显示装置的方法，其实现电路配置的简化，孔径比的提高和高分辨率。
 ΣSOLUTION：响应于选择信号Sn从低电平转变为高电平，将电源电压VDD施加到电容器Cst的一个电极B.此时，施加到电容器Cst的一个电极B的电压从数据电压变为电源电压VDD。电容器Cst的另一电极A的电压通过一个电极B的电压的变化而增加。流到有机EL元件OLED的电流不受阈值电压V_{TH1}的影响。驱动晶体管M1。由于可以通过一条扫描线Sn补偿驱动晶体管M1的阈值电压V_{TH1}的偏差，所以改善了像素的孔径比，并且更加简化了驱动电路。Ž

