

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-34038

(P2011-34038A)

(43) 公開日 平成23年2月17日(2011.2.17)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 622D	5C380
	G09G 3/20 623D	
	G09G 3/20 622Q	
審査請求 有 請求項の数 23 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2009-244710 (P2009-244710)	(71) 出願人	308040351
(22) 出願日	平成21年10月23日 (2009.10.23)		三星モバイルディスプレイ株式会社
(31) 優先権主張番号	10-2009-0071279		大韓民国京畿道龍仁市器興区農書洞山2 4
(32) 優先日	平成21年8月3日 (2009.8.3)	(74) 代理人	110000671
(33) 優先権主張国	韓国 (KR)		八田国際特許業務法人
		(72) 発明者	李 白 雲
			大韓民国京畿道龍仁市器興区農書洞山2 4
		F ターム (参考)	3K107 AA01 BB01 CC33 CC45 EE04
			FF00 HH02 HH04 HH05
			5C080 AA06 BB05 CC06 DD03 DD08
			EE28 FF07 FF11 HH09 JJ02
			JJ03 JJ04 JJ05

最終頁に続く

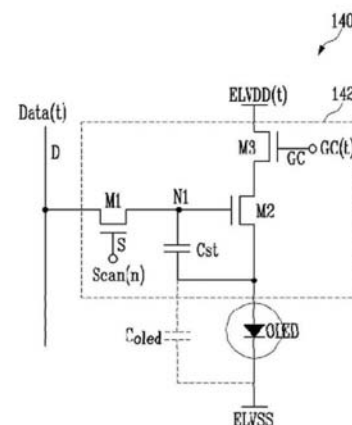
(54) 【発明の名称】 有機電界発光表示装置及びその駆動方法

(57) 【要約】

【課題】本発明は、有機電界発光表示装置の各画素を構成する有機発光素子及びこれに接続された画素回路において、前記画素回路を、3つのトランジスタ及び1つのキャパシタで構成し、前記画素を同時発光方式で駆動することにより、簡単な構成でもって各画素に備えられた駆動トランジスタの閾値電圧の補償及び高速駆動を可能にする有機電界発光表示装置及びその駆動方法を提供する。

【解決手段】本発明の実施例による有機電界発光表示装置は、走査線、制御線、及びデータ線に接続された画素を備える画素部と、前記制御線を介して各画素に制御信号を提供する制御線駆動部と、1フレーム期間において互いに異なるレベルの電源信号を前記画素部の各画素に印加する電源駆動部とが備えられ、前記制御信号及び電源信号は、前記画素部に備えられる画素全体に対して同時に一括して提供されることを特徴とする。

【選択図】 図6



【特許請求の範囲】**【請求項 1】**

走査線、制御線、及びデータ線に接続された画素を備える画素部と、

前記制御線を介して各画素に制御信号を提供する制御線駆動部と、

1 フレーム期間において前記制御信号と異なる電圧値の電源信号を前記画素部の各画素に印加する電源駆動部と、

が備えられ、

前記制御信号及び前記電源信号は、前記画素部に備えられる全画素に対して同時に一括して提供されることを特徴とする有機電界発光表示装置。

【請求項 2】

前記走査線を介して各画素に走査信号を提供する走査駆動部と、

前記データ線を介して各画素にデータ信号を提供するデータ駆動部と、

前記制御線駆動部、電源駆動部、走査駆動部、及びデータ駆動部を制御するタイミング制御部と、

がさらに備えられることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 3】

前記走査信号は、1 フレーム期間の一部の期間について各走査線に順次印加され、前記一部の期間以外の期間では全走査線に対して同時に印加されることを特徴とする請求項 2 に記載の有機電界発光表示装置。

【請求項 4】

前記順次印加される走査信号の幅は 2 水平時間 (2 H) として印加され、これに隣接して印加される走査信号が互いに 1 水平時間 (1 H) だけ重畳するように印加されることを特徴とする請求項 3 に記載の有機電界発光表示装置。

【請求項 5】

前記データ信号は、前記順次印加された走査信号に対応して各走査線に接続された画素に順次印加され、前記一部の期間以外の期間では各データ線を介して全画素に同時に印加されることを特徴とする請求項 3 に記載の有機電界発光表示装置。

【請求項 6】

前記電源信号は、第 1 電源から印加される第 1 電源信号 E L V D D であることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 7】

前記各画素は、第 1 トランジスタと、第 2 トランジスタと、第 3 トランジスタと、有機発光素子と、キャパシタと、が備えられて構成され、

前記第 1 トランジスタのゲート電極が前記走査線に接続され、前記第 1 トランジスタの第 1 電極が前記データ線に接続され、前記第 1 トランジスタの第 2 電極が第 1 ノードに接続され、

前記第 2 トランジスタのゲート電極が前記第 1 ノードに接続され、前記第 2 トランジスタの第 1 電極が前記有機発光素子のアノード電極に接続され、前記第 2 トランジスタの第 2 電極が前記第 3 トランジスタの第 1 電極に接続され、

前記第 3 トランジスタのゲート電極が前記制御線に接続され、前記第 3 トランジスタの第 2 電極が前記第 1 電源に接続され、

前記有機発光素子のカソード電極が第 2 電源に接続され、

前記キャパシタが前記第 2 トランジスタのゲート電極と前記第 2 トランジスタの第 1 電極との間に接続されることを特徴とする請求項 6 に記載の有機電界発光表示装置。

【請求項 8】

前記第 1 ないし第 3 トランジスタは、N M O S で実現されることを特徴とする請求項 7 に記載の有機電界発光表示装置。

【請求項 9】

前記第 1 電源信号 E L V D D 及び前記制御信号がハイレベルで前記画素部に備えられた各画素にすべて印加されたとき、前記各画素は、前記各画素に予め格納されたデータ信号

10

20

30

40

50

に対応する輝度で同時に発光することを特徴とする請求項 6 に記載の有機電界発光表示装置。

【請求項 10】

前記電源信号は、第 2 電源から印加される第 2 電源信号 E L V S S であることを特徴とする請求項 1 に記載の有機電界発光表示装置。

【請求項 11】

前記各画素は、第 1 トランジスタと、第 2 トランジスタと、第 3 トランジスタと、有機発光素子と、キャパシタと、が備えられて構成され、

前記第 1 トランジスタのゲート電極が前記走査線に接続され、前記第 1 トランジスタの第 1 電極が前記データ線に接続され、前記第 1 トランジスタの第 2 電極が第 1 ノードに接続され、

前記第 2 トランジスタのゲート電極が前記第 1 ノードに接続され、前記第 2 トランジスタの第 1 電極が有機発光素子のカソード電極に接続され、前記第 2 トランジスタの第 2 電極が第 3 トランジスタの第 1 電極に接続され、

前記第 3 トランジスタのゲート電極が前記制御線に接続され、前記第 3 トランジスタの第 2 電極が前記第 2 電源に接続され、

前記有機発光素子のアノード電極が第 1 電源に接続され、

前記キャパシタが前記第 2 トランジスタのゲート電極と第 2 トランジスタの第 1 電極との間に接続されることを特徴とする請求項 10 に記載の有機電界発光表示装置。

【請求項 12】

前記第 1 ないし第 3 トランジスタは、P M O S で実現されることを特徴とする請求項 11 に記載の有機電界発光表示装置。

【請求項 13】

画素部を構成する画素全体に対してそれぞれ所定レベルの電圧値を有する第 1 電源信号、走査信号、制御信号、およびデータ信号を一括して同時に印加し、前記各画素に印加されたデータ電圧をリセットする第 1 ステップと、

前記画素全体に対してそれぞれ所定レベルの電圧値を有する前記第 1 電源信号、走査信号、制御信号、およびデータ信号を一括して同時に印加し、前記各画素に備えられた駆動トランジスタの閾値電圧を格納する第 2 ステップと、

前記画素部の各走査線に接続された各々の画素に対して所定レベルの電圧値を有する前記走査信号が順次印加され、前記順次印加された走査信号に対応して各走査線に接続された画素に前記データ信号が印加される第 3 ステップと、

前記画素全体に対してそれぞれ所定レベルの電圧値を有する前記第 1 電源、走査信号、制御信号を一括して同時に印加し、前記各画素に格納された前記データ電圧に対応する輝度で各々の画素全体が同時に発光する第 4 ステップと、

が含まれることを特徴とする有機電界発光表示装置の駆動方法。

【請求項 14】

前記画素全体に対してそれぞれ所定レベルの電圧値を有する前記第 1 電源信号、走査信号、制御信号を一括して同時に印加し、前記各画素に備えられた有機発光素子のアノード電極の電圧を低下させて発光をオフにする第 5 ステップがさらに含まれることを特徴とする請求項 13 に記載の有機電界発光表示装置の駆動方法。

【請求項 15】

前記第 1 ないし第 4 ステップによって 1 つのフレームが実現されることを特徴とする請求項 13 に記載の有機電界発光表示装置の駆動方法。

【請求項 16】

順次進行するフレームについて、 n 番目のフレームは左眼画像を表示し、 $n + 1$ 番目のフレームは右眼画像を表示することを特徴とする請求項 15 に記載の有機電界発光表示装置の駆動方法。

【請求項 17】

前記 n 番目のフレームの発光期間と $n + 1$ 番目のフレームの発光期間との間の期間の全

10

20

30

40

50

時間をシャッタ眼鏡の応答時間に同期させるように実現することを特徴とする請求項 1 6 に記載の有機電界発光表示装置の駆動方法。

【請求項 1 8】

前記各画素は、第 1 N M O S トランジスタと、第 2 N M O S トランジスタと、第 3 N M O S トランジスタと、有機発光素子と、キャパシタと、が備えられて構成され、

前記第 1 N M O S トランジスタのゲート電極が前記走査線に接続され、第 1 N M O S トランジスタの第 1 電極が前記データ線に接続され、第 1 N M O S トランジスタの第 2 電極が第 1 ノードに接続され、

前記第 2 N M O S トランジスタのゲート電極が前記第 1 ノードに接続され、第 2 N M O S トランジスタの第 1 電極が有機発光素子のアノード電極に接続され、第 2 N M O S トランジスタの第 2 電極が前記第 3 N M O S トランジスタの第 1 電極に接続され、

前記第 3 N M O S トランジスタのゲート電極が前記制御線に接続され、前記第 3 N M O S トランジスタの第 2 電極が前記第 1 電源に接続され、

前記有機発光素子のカソード電極が第 2 電源に接続され、

前記キャパシタが前記第 2 N M O S トランジスタのゲート電極と第 2 N M O S トランジスタの第 1 電極との間に接続されることを特徴とする請求項 1 3 に記載の有機電界発光表示装置の駆動方法。

【請求項 1 9】

前記第 1 ステップでは、前記第 1 電源信号がローレベルで印加され、前記走査信号がハイレベルで印加され、前記制御信号がハイレベルで印加されることを特徴とする請求項 1 8 に記載の有機電界発光表示装置の駆動方法。

【請求項 2 0】

前記第 2 ステップでは、前記第 1 電源信号がハイレベルで印加され、前記走査信号及び制御信号はそれぞれハイレベルで印加されることを特徴とする請求項 1 8 に記載の有機電界発光表示装置の駆動方法。

【請求項 2 1】

前記第 3 ステップでは、前記制御信号がローレベルで印加されることを特徴とする請求項 1 8 に記載の有機電界発光表示装置の駆動方法。

【請求項 2 2】

前記第 3 ステップにおいて、順次印加される走査信号の幅は 2 水平時間 (2 H) として印加され、これに隣接して印加される走査信号が互いに 1 水平時間 (1 H) だけ重畳するように印加されることを特徴とする請求項 1 8 に記載の有機電界発光表示装置の駆動方法。

【請求項 2 3】

前記第 4 ステップにおいては、前記第 1 電源信号がハイレベルで印加され、前記走査信号はローレベルが印加され、前記制御信号はハイレベルで印加されることを特徴とする請求項 1 8 に記載の有機電界発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、有機電界発光表示装置に関し、特に、同時発光方式で駆動される有機電界発光表示装置及びその駆動方法に関する。

【背景技術】

【0 0 0 2】

近年、陰極線管 (C a t h o d e R a y T u b e) の欠点である重量及び体積を減らすことが可能な各種平板表示装置が開発されている。平板表示装置には、液晶表示装置 (L i q u i d C r y s t a l D i s p l a y : L C D) 、電界放出表示装置 (F i e l d E m i s s i o n D i s p l a y : F E D) 、プラズマ表示パネル (P l a s m a D i s p l a y P a n e l : P D P) 、及び有機電界発光表示装置 (O r g a n i c L i g h t E m i t t i n g D i s p l a y : O L E D) などがある。

【 0 0 0 3 】

平板表示装置のうち、有機電界発光表示装置は、電子と正孔との再結合により光を発生する有機発光ダイオードを用いて画像を表示するものであり、これは、速い応答速度を有し、かつ、低消費電力で駆動されるという利点がある。

【 0 0 0 4 】

通常、有機電界発光表示装置（O L E D）は、有機発光素子を駆動する方式によって、パッシブマトリクス型O L E D（P M O L E D）と、アクティブマトリクス型O L E D（A M O L E D）とに分類される。

【 0 0 0 5 】

前記A M O L E Dは、複数のゲートライン、複数のデータライン、及び複数の電源ラインと、これらのラインに接続され、マトリクス状に配列された複数の画素とを備える。また、前記各画素は、通常、有機発光素子と、2つのトランジスタ、すなわち、データ信号を伝達するためのスイッチングトランジスタ及び前記データ信号に応じて前記有機発光素子を駆動させるための駆動トランジスタと、前記データ電圧を維持させるための1つのキャパシタとからなる。

10

【 0 0 0 6 】

このようなA M O L E Dは、消費電力が少ないというメリットがあるが、有機発光素子を駆動する駆動トランジスタのゲートとソースとの間の電圧、すなわち、駆動トランジスタの閾値電圧（threshold voltage）のばらつきによって有機発光素子を介して流れる電流の強さが変化し、表示の不均一を招くという問題がある。

20

【 0 0 0 7 】

つまり、前記各画素内に備えられたトランジスタは、製造工程の変数によってトランジスタの特性が変化するため、A M O L E Dのすべてのトランジスタの特性が同じになるようにトランジスタを製造することが困難であり、これにより、画素間の閾値電圧のばらつきが存在するからである。

【 0 0 0 8 】

そこで、最近では、このような問題を克服するために、複数のトランジスタ及びキャパシタを備える補償回路が研究されており、この補償回路を各々の画素内にさらに追加することによって克服している。しかし、この場合、各画素毎に多数のトランジスタ及びキャパシタが実装されなければならないという問題がある。

30

【 0 0 0 9 】

より具体的には、このように各画素に補償回路が追加されると、各画素を構成するトランジスタ及びキャパシタと、前記トランジスタを制御する信号線が追加されることにより、下部発光方式のA M O L E Dの場合、開口率が減少し、回路の構成要素が増えて複雑化するにつれ、不良が発生する確率も高くなるという欠点がある。

【 0 0 1 0 】

また、最近では、画面の動きボケ（motion blur）現象を除去するために、120Hz以上の高速走査駆動が要求されているが、この場合、各走査ラインあたりの充電時間が大幅に減少する。すなわち、前記補償回路が各画素に備えられ、1つの走査ラインに接続された各画素内に多数のトランジスタが形成された場合、容量性負荷（capacitive load）が大きくなり、結果として、このような高速走査駆動の実現が困難になるという欠点がある。

40

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

本発明は、有機電界発光表示装置の各画素を構成する有機発光素子及びこれに接続された画素回路において、前記画素回路を、3つのトランジスタ及び1つのキャパシタで構成し、前記画素を同時発光方式で駆動することにより、簡単な構成でもって各画素に備えられた駆動トランジスタの閾値電圧の補償及び高速駆動を可能にする有機電界発光表示装置及びその駆動方法を提供することを目的とする。

50

【課題を解決するための手段】

【0012】

上記の目的を達成するために、本発明の実施例による有機電界発光表示装置は、走査線、制御線、及びデータ線に接続された画素を備える画素部と、前記制御線を介して各画素に制御信号を提供する制御線駆動部と、1フレーム期間において互いに異なるレベルの電源信号を前記画素部の各画素に印加する電源駆動部とが備えられ、前記制御信号及び電源信号は、前記画素部に備えられる画素全体に対して同時に一括して提供されることを特徴とする。

【0013】

また、前記走査線を介して各画素に走査信号を提供する走査駆動部と、前記データ線を介して各画素にデータ信号を提供するデータ駆動部と、前記制御線駆動部、電源駆動部、走査駆動部、及びデータ駆動部を制御するタイミング制御部とがさらに備えられる。

10

【0014】

さらに、前記走査信号は、1フレーム期間の一部の期間について各走査線毎に順次印加され、前記一部の期間以外の期間では全走査線に対して同時に印加され、前記データ信号は、前記順次印加された走査信号に対応して各走査線毎に接続された画素に順次印加され、前記一部の期間以外の期間では各データ線を介して全画素に同時に印加されることを特徴とする。

【0015】

また、前記順次印加される走査信号の幅は2水平時間(2H)として印加され、これに隣接して印加される走査信号が互いに1水平時間(1H)だけ重畳するように印加されることを特徴とする。

20

【0016】

さらに、前記電源信号は、第1電源から印加される第1電源信号ELVDDであり、この場合、前記各画素は、ゲート電極が前記走査線に接続され、第1電極が前記データ線に接続され、第2電極が第1ノードに接続された第1トランジスタと、ゲート電極が前記第1ノードに接続され、第1電極が有機発光素子のアノード電極に接続され、第2電極が第3トランジスタの第1電極に接続された第2トランジスタと、ゲート電極が前記制御線に接続され、第1電極が前記第2トランジスタの第1電極に接続され、第2電極が前記第1電源に接続された第3トランジスタと、アノード電極が前記第2トランジスタの第1電極に接続され、カソード電極が第2電源に接続された有機発光素子と、前記第2トランジスタのゲート電極と第2トランジスタの第1電極との間に接続されたキャパシタとが備えられて構成され、前記第1ないし第3トランジスタは、NMOSで実現されることを特徴とする。

30

【0017】

なお、前記第1電源信号及び制御信号がハイレベルで画素部に備えられた各画素にすべて印加されたとき、前記各画素は、各画素毎に予め格納されたデータ信号に対応する輝度で同時に発光することを特徴とする。

【0018】

また、前記電源信号は、第2電源から印加される第2電源信号ELVSSであり、この場合、前記各画素は、ゲート電極が前記走査線に接続され、第1電極が前記データ線に接続され、第2電極が第1ノードに接続された第1トランジスタと、ゲート電極が前記第1ノードに接続され、第1電極が有機発光素子のカソード電極に接続され、第2電極が第3トランジスタの第1電極に接続された第2トランジスタと、ゲート電極が前記制御線に接続され、第1電極が前記第2トランジスタの第1電極に接続され、第2電極が前記第2電源に接続された第3トランジスタと、カソード電極が前記第2トランジスタの第1電極に接続され、アノード電極が第1電源に接続された有機発光素子と、前記第2トランジスタのゲート電極と第2トランジスタの第1電極との間に接続されたキャパシタとが備えられて構成され、前記第1ないし第3トランジスタは、PMOSで実現されることを特徴とする。

40

50

【 0 0 1 9 】

一方、本発明の実施例による有機電界発光表示装置の駆動方法は、画素部を構成する画素全体に対してそれぞれ既定レベルの電圧値を有する第 1 電源信号、走査信号、制御信号、データ信号を一括して同時に印加し、前記各画素に印加されたデータ電圧をリセットする第 1 ステップと、前記画素全体に対してそれぞれ既定レベルの電圧値を有する第 1 電源信号、走査信号、制御信号、データ信号を一括して同時に印加し、前記各画素に備えられた駆動トランジスタの閾値電圧を格納する第 2 ステップと、前記画素部の各走査線に接続された各々の画素に対して走査信号が順次印加され、前記順次印加された走査信号に対応して各走査線毎に接続された画素にデータ信号が印加される第 3 ステップと、前記画素全体に対してそれぞれ既定レベルの電圧値を有する第 1 電源信号、走査信号、制御信号を一括して同時に印加し、前記各画素に格納されたデータ電圧に対応する輝度で各々の画素全体が同時に発光する第 4 ステップとが含まれることを特徴とする。

10

【 0 0 2 0 】

また、前記画素全体に対してそれぞれ既定レベルの電圧値を有する第 1 電源信号、走査信号、制御信号を一括して同時に印加し、前記各画素に備えられた有機発光素子のアノード電極の電圧を低下させて発光をオフする第 5 ステップがさらに含まれ得る。

【 0 0 2 1 】

ここで、前記第 1 ないし第 4 ステップによって 1 つのフレームが実現され、順次進行するフレームについて、 n 番目のフレームは左眼画像を表示し、 $n + 1$ 番目のフレームは右眼画像を表示することを特徴とする。

20

【 0 0 2 2 】

さらに、前記 n 番目のフレームの発光期間と $n + 1$ 番目のフレームの発光期間との間の期間の全時間をシャッタ眼鏡の応答時間に同期させるように実現することを特徴とする。

【 発明の効果 】

【 0 0 2 3 】

このような本発明によれば、有機電界発光表示装置の各画素に備えられる画素回路を、3 つのトランジスタ及び 1 つのキャパシタで構成し、前記画素を同時発光方式で駆動する。これにより、簡単な構成でもって各画素に備えられた駆動トランジスタの閾値電圧の補償及び高速駆動が可能になるという利点がある。

【 0 0 2 4 】

また、このような同時発光方式により、3 D (Dimension) ディスプレイの際、より向上した性能の実現が可能になるという利点がある。

30

【 図面の簡単な説明 】

【 0 0 2 5 】

【 図 1 】 本発明の実施例による有機電界発光表示装置のブロック図である。

【 図 2 】 本発明の実施例による同時発光方式の駆動動作を示す図である。

【 図 3 】 従来の順次発光方式によりシャッタ眼鏡式の 3 D を実現した例を説明する図である。

【 図 4 】 本発明の実施例による同時発光方式によりシャッタ眼鏡式の 3 D を実現した例を説明する図である。

40

【 図 5 】 同時発光方式及び順次発光方式の場合に確保可能な発光時間比率を比較するグラフである。

【 図 6 】 図 1 に示す画素の第 1 実施例による構成を示す回路図である。

【 図 7 】 図 6 に示す画素の駆動タイミング図である。

【 図 8 a 】 本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

【 図 8 b 】 本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

【 図 8 c 】 本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

50

【図 8 d】本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

【図 8 e】本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

【図 9】図 1 に示す画素の第 2 実施例による構成を示す回路図である。

【発明を実施するための形態】

【0026】

以下、添付図面を参照して本発明による実施例をより詳細に説明する。

【0027】

図 1 は、本発明の実施例による有機電界発光表示装置のブロック図であり、図 2 は、本発明の実施例による同時発光方式の駆動動作を示す図である。

【0028】

図 1 に示すように、本発明の実施例による有機電界発光表示装置は、走査線 $S_1 \sim S_n$ 、制御線 $GC_1 \sim GC_n$ 、及びデータ線 $D_1 \sim D_m$ に接続された画素 140 を備える画素部 130 と、走査線 $S_1 \sim S_n$ を介して各画素に走査信号を提供する走査駆動部 110 と、制御線 $GC_1 \sim GC_n$ を介して各画素に制御信号を提供する制御線駆動部 160 と、データ線 $D_1 \sim D_m$ を介して各画素にデータ信号を提供するデータ駆動部 120 と、走査駆動部 110、データ駆動部 120、及び制御線駆動部 160 を制御するためのタイミング制御部 150 とを備える。

【0029】

また、前記画素部 130 は、走査線 $S_1 \sim S_n$ とデータ線 $D_1 \sim D_m$ との交差部に位置する画素 140 を備える。画素 140 は、外部の第 1 電源および第 2 電源と接続し、それらから第 1 電源信号 $ELVD$ 及び第 2 電源信号 $ELVS$ を受ける。これらの画素 140 は、データ信号に対応して、第 1 電源から有機発光素子を経て第 2 電源に供給される電流量を制御する。すると、有機発光素子において所定輝度の光が生成される。

【0030】

ただし、本発明の実施例の場合、前記第 1 電源信号 $ELVD$ は、1 フレーム期間において互いに異なるレベルの電圧値が前記画素部の各画素 140 に印加されることを特徴とする。このため、前記第 1 電源信号 $ELVD$ の供給を制御する第 1 電源信号 ($ELVD$) 駆動部 170 がさらに備えられ、前記第 1 電源信号 ($ELVD$) 駆動部 170 は、前記タイミング制御部 150 によって制御される。

【0031】

また、本発明の実施例の場合、前記有機電界発光表示装置を駆動するに際し、順次発光 (*Progressive Emission: PE*) 方式ではなく、同時発光 (*Simultaneous Emission: SE*) 方式で駆動することを特徴とする。これは、図 2 に示すように、1 フレームの期間中にデータが順次入力され、前記データの入力が完了した後、1 フレームのデータが前記画素部 130 全体、すなわち、前記画素部内の全画素 140 を介して一括して点灯が行われることを意味する。

【0032】

つまり、従来の順次発光方式の場合、走査ライン毎にデータが順次入力され、これに続いて発光も順次行われていたのに対し、本発明の実施例では、前記データの入力は順次行われるものの、発光は、データの入力が完了した後、全体的に一括して行われるものである。

【0033】

より具体的には、図 2 を参照すると、本発明の実施例による駆動ステップは、大きくは、(a) リセットステップと、(b) 閾値電圧補償ステップと、(c) 走査ステップ (データ入力ステップ) と、(d) 発光ステップとに分けられる。ここで、前記 (c) 走査ステップ (データ入力ステップ) は、走査ライン毎に順次行われるものの、残りの (a) リセットステップ、(b) 閾値電圧補償ステップ、(d) 発光ステップは、図示のように、画素部 130 全体において同時に一括して行われる。

10

20

30

40

50

【0034】

ただし、前記（d）発光ステップの後、（e）発光オフステップがさらに含まれ得る。

【0035】

ここで、前記（a）リセットステップは、画素部130の各画素140に印加されたデータ電圧がリセットされるステップであって、有機発光素子が発光しないように、有機発光素子のアノード電極の電圧をカソード電極の電圧以下に低下させるステップである。

【0036】

また、前記（b）閾値電圧補償ステップは、前記各画素140に備えられた駆動トランジスタの閾値電圧を補償するステップである。

【0037】

これにより、前記（a）リセットステップ、（b）閾値電圧補償ステップ、（d）発光ステップ、及び（e）発光オフステップに印加される信号、すなわち、各走査線S1～Snに印加される走査信号、各画素140に印加される第1電源信号ELVD、各制御線GC1～GCnに印加される制御信号は、前記画素部130に備えられた各画素140に対して同時に一括してそれぞれ定められた所定の電圧レベルで印加される。

【0038】

このような本発明の実施例による同時発光方式によれば、各々の動作期間（（a）ないし（e）ステップ）が時間的に明確に分離されるため、各画素140に備えられる補償回路のトランジスタ及びこれを制御する信号線の数を減らせるだけでなく、シャッタ眼鏡式の3Dディスプレイの実現が容易であるという利点を有する。

【0039】

前記シャッタ眼鏡式の3Dディスプレイは、ユーザが左眼／右眼の透過率0%及び100%でスイッチされるシャッタ眼鏡を着用して画面をみるとき、画像表示装置、すなわち、有機電界発光表示装置の画素部において、ディスプレイされる画面がフレーム毎に左眼画像と右眼画像とを交互に出力することにより、ユーザにとって、前記左眼画像は左眼で、前記右眼画像は右眼で視認されるようになり、これによって立体感が実現される方式をいう。

【0040】

図3は、従来の順次発光方式によりシャッタ眼鏡式の3Dを実現した例を説明する図であり、図4は、本発明の実施例による同時発光方式によりシャッタ眼鏡式の3Dを実現した例を説明する図である。

【0041】

また、図5は、同時発光方式及び順次発光方式の場合に確保可能な発光時間比率を比較するグラフである。

【0042】

このようなシャッタ眼鏡式の3Dディスプレイを実現するにあたり、上述した従来の順次発光方式で画面を出力する場合は、図3に示すように、前記シャッタ眼鏡の応答時間（例えば、2.5ms）が限られているため、前記左眼／右眼画像間のクロストーク現象を防止するために、前記応答時間だけ発光をオフしなければならない。

【0043】

つまり、左眼画像が出力されるフレーム（n番目のフレーム）と、これに続いて右眼画像が出力されるフレーム（n+1番目のフレーム）との間において、前記応答時間だけ非発光期間をさらに生成しなければならないため、発光時間の確保、すなわち、発光時間比率（duty ratio）が低くなるという欠点がある。

【0044】

そこで、本発明の実施例による同時発光方式の場合、図4を参照すると、上述したように、発光ステップが画素部全体において同時に一括して行われ、前記発光ステップ以外の期間では非発光となることにより、左眼画像が出力される期間と右眼画像が出力される期間との間の非発光期間が自然に確保される。

【0045】

つまり、 n 番目のフレームの発光期間と $n + 1$ 番目のフレームの発光期間との間の期間であって、発光オフ期間、リセット期間、閾値電圧補償期間が非発光となる期間であるため、前記期間の全時間を前記シャッタ眼鏡の応答時間（例えば、 2.5ms ）に同期させると、従来の順次発光方式とは異なり、発光時間比率を別途に低減しなくてもよい。

【0046】

したがって、シャッタ眼鏡式の 3D ディスプレイを実現するにあたり、前記同時発光方式が、従来の順次発光方式に比べて前記シャッタ眼鏡の応答時間だけの発光時間比率を確保できるため、より向上した性能の実現が可能になる。これは、図 5 のグラフから確認することができる。

【0047】

図 6 は、図 1 に示す画素の第 1 実施例による構成を示す回路図であり、図 7 は、図 6 に示す画素の駆動タイミング図である。

【0048】

図 6 に示すように、本発明の第 1 実施例による画素 140 は、有機発光素子 OLED (Organic Light Emitting Diode) と、有機発光素子 OLED に電流を供給するための画素回路 142 とを備える。

【0049】

有機発光素子 OLED のアノード電極は画素回路 142 に接続され、カソード電極は、第 2 電源信号 ELVSS に接続される。この有機発光素子 OLED は、画素回路 142 から供給される電流に対応して所定輝度の光を生成する。

【0050】

ただし、本発明の実施例の場合、画素部 130 を構成する各画素 140 は、1 フレームの一部の期間（上述した (c) ステップ）について走査線 $S_1 \sim S_n$ に走査信号が順次供給されたとき、データ線 $D_1 \sim D_m$ に供給されるデータ信号が供給されるが、1 フレームの残りの期間（(a)、(b)、(d)、(e) ステップ）については、各走査線 $S_1 \sim S_n$ に印加される走査信号、各画素 140 に印加される第 1 電源信号 ELVDD、各制御線 $GC_1 \sim GC_n$ に印加される制御信号が同時に一括してそれぞれ定められた所定の電圧レベルで前記各画素 140 に印加される。

【0051】

そこで、前記各画素 140 に備えられる画素回路 142 は、3 つのトランジスタ $M_1 \sim M_3$ 及び 1 つのキャパシタ C_{st} を備える。

【0052】

また、本発明の実施例の場合、前記有機発光素子のアノード電極及びカソード電極によって生成される寄生キャパシタ C_{oled} の容量を考慮して、前記キャパシタ C_{st} と寄生キャパシタ C_{oled} とによるカップリング効果を活用することを特徴とする。これについては、以下、図 8 a ないし図 8 e を用いてより詳細に説明する。

【0053】

ここで、第 1 トランジスタ M_1 のゲート電極は走査線 S に接続され、第 1 電極はデータ線 D に接続される。また、第 1 トランジスタ M_1 の第 2 電極は第 1 ノード N_1 に接続される。

【0054】

すなわち、前記第 1 トランジスタ M_1 のゲート電極には走査信号 $Scan(n)$ が入力され、第 1 電極にはデータ信号 $Data(t)$ が入力される。

【0055】

第 2 トランジスタ M_2 のゲート電極は第 1 ノード N_1 に接続され、第 1 電極は有機発光素子のアノード電極に接続される。また、第 2 トランジスタ M_2 の第 2 電極は、第 3 トランジスタ M_3 の第 1 及び第 2 電極を介して第 1 電源信号 ELVDD (t) に接続される。前記第 2 トランジスタ M_2 は、駆動トランジスタとしての役割を果たす。

【0056】

すなわち、前記第 3 トランジスタ M_3 のゲート電極は制御線 GC に接続され、第 1 電極

10

20

30

40

50

は前記第2トランジスタM2の第2電極に接続され、第2電極は前記第1電源信号ELVDD(t)に接続される。

【0057】

これにより、前記第3トランジスタM3のゲート電極には制御信号GC(t)が入力され、第2電極には所定のレベルで可変して提供される第1電源信号ELVDD(t)が入力される。

【0058】

さらに、前記有機発光素子のカソード電極は第2電源信号ELVSS(t)に接続され、前記第2トランジスタM2のゲート電極、すなわち、第1ノードN1と第2トランジスタM2の第1電極、すなわち、有機発光素子のアノード電極との間にはキャパシタCst

10

が接続される。

【0059】

図6に示す実施例の場合、前記第1ないし第3トランジスタM1～M3は、すべてNMOで実現される。

【0060】

上述したように、本発明の実施例による前記各画素140は、同時発光方式で駆動されることを特徴とし、これは、具体的には、図7に示すように、各フレーム毎に、リセット期間Resetと、閾値電圧補償期間Vthと、走査/データ入力期間Scanと、発光期間Emissionと、発光オフ期間Offとに区分される。

【0061】

20

このとき、前記走査/データ入力期間については、走査信号が各走査線に対して順次入力され、これに対応して各画素にデータ信号が順次入力されるが、それ以外の期間については、既定レベルの電圧値を有する信号、すなわち、第1電源信号ELVDD(t)、走査信号Scan(n)、制御信号GC(t)、データ信号Data(t)が、画素部を構成するすべての各画素140に一括して印加される。

【0062】

つまり、各画素140に備えられた駆動トランジスタの閾値電圧の補償及び各画素の発光動作は、フレーム毎に画素部内の全画素140において同時に実現されることを特徴とする。

【0063】

30

以下、図8aないし図8eを用いて本発明の実施例による同時発光方式の駆動をより具体的に説明する。

【0064】

図8aないし図8eは、本発明の実施例による有機電界発光表示装置の駆動を説明するための図である。

【0065】

ただし、説明の便宜上、入力される信号の電圧レベルを具体的な数値として説明するが、これは、理解を得るための任意の値であり、実際の設計値に該当するものではない。

【0066】

また、本発明の実施例の場合、キャパシタCstの容量は、有機発光素子の寄生キャパシタColedの容量の1/5であると仮定して説明する。

40

【0067】

まず、図8aに示すように、これは、画素部130の各画素140に印加されたデータ電圧がリセットされる期間であって、有機発光素子が発光しないように、有機発光素子のアノード電極の電圧をカソード電極の電圧以下に低下させるステップである。

【0068】

すなわち、前記リセット期間では、第1電源信号ELVDD(t)がローレベル(例えば、-3V)で印加され、走査信号Scan(n)がハイレベル(例えば、11V)で印加され、制御信号GC(t)はハイレベル(例えば、20V)で印加される。

【0069】

50

また、データ信号 $D a t a(t)$ は、追って駆動トランジスタである第2トランジスタ $M2$ の閾値電圧が格納されるとき、有機発光素子のアノード電極、すなわち、第2トランジスタ $M2$ の第1電極が約 $0V$ 程度となるように、前記第2トランジスタ $M2$ の閾値電圧の大きさに対応する値を有する電圧が印加される。

【0070】

本発明の実施例の場合、説明の便宜上、前記第2トランジスタ $M2$ の閾値電圧を $1V$ と仮定すると、前記リセットステップにおいて印加されるデータ信号 $D a t a(t)$ は $1V$ になる。

【0071】

さらに、前記リセットステップは、画素部を構成する各画素に一括して適用されるものであるため、リセットステップにおいて印加される信号、すなわち、第1電源信号 $E L V D D(t)$ 、走査信号 $S c a n(n)$ 、制御信号 $G C(t)$ 、及びデータ信号 $D a t a(t)$ は、それぞれ設定されたレベルの電圧値で前記全画素に同時に印加される。

10

【0072】

これら信号の印加により、第1トランジスタ $M1$ 、第2トランジスタ $M2$ 、第3トランジスタ $M3$ はターンオンされる。

【0073】

したがって、第1ノード $N1$ には、データ信号で印加された $1V$ 、すなわち、駆動トランジスタである第2トランジスタ $M2$ の閾値電圧に対応する電圧が印加され、有機発光素子のアノード電極は、第2及び第3トランジスタのターンオンにより前記第1電源への電流経路が形成されるため、その電圧値は、前記第1電源信号 $E L V D D(t)$ の電圧値である $-3V$ まで低下する。

20

【0074】

次に、図8bに示すように、これは、画素部130の各画素140に備えられた駆動トランジスタ $M2$ の閾値電圧がキャパシタ $C s t$ に格納される期間であって、これは、この後、各画素にデータ電圧が充電されるとき、駆動トランジスタの閾値電圧のばらつきによる不良を除去する役割を果たす。

【0075】

すなわち、前記閾値電圧補償期間では、第1電源信号 $E L V D D(t)$ がハイレベル（例えば、 $15V$ ）で印加され、走査信号 $S c a n(n)$ 及び制御信号 $G C(t)$ は、前のリセット期間と同様に、それぞれハイレベル（例えば、 $11V$ 、 $20V$ ）で印加され、データ信号 $D a t a(t)$ も前のリセット期間と同一の電圧値（例えば、 $1V$ ）を維持する。

30

【0076】

さらに、前記閾値電圧補償ステップも、画素部を構成する各画素に一括して適用される。したがって、閾値電圧補償ステップにおいて印加される信号、すなわち、第1電源信号 $E L V D D(t)$ 、走査信号 $S c a n(n)$ 、制御信号 $G C(t)$ 、及びデータ信号 $D a t a(t)$ は、それぞれ設定されたレベルの電圧値で前記全画素に同時に印加される。

【0077】

これら信号の印加により、第1トランジスタ $M1$ 、第2トランジスタ $M2$ 、第3トランジスタ $M3$ はターンオンされる。

40

【0078】

ただし、前記第2トランジスタ $M2$ の場合は、 $V g s$ 、すなわち、ゲート電極と第1電極との電圧差が第2トランジスタ $M2$ の閾値電圧に対応するまでオン状態となり、それ以降はターンオフされる。

【0079】

すなわち、最初のリセットステップで $-3V$ まで低下した有機発光素子のアノード電極の電圧は、前記第2及び第3トランジスタのターンオンにより前記第1電源信号への電流経路が形成されるため、「第2トランジスタ $M2$ のゲート電極の電圧（例えば、 $1V$ ） - 第2トランジスタの閾値電圧（例えば、 $1V$ ）」まで上昇し、本発明の実施例では、この

50

場合、0 Vになる。

【0080】

したがって、前記第1ノードN1に接続されたキャパシタCstの第1電極は1 Vであり、有機発光素子のアノード電極に接続されたキャパシタCstの第2電極は0 Vであるため、前記キャパシタに格納された電圧は、1 V、すなわち、第2トランジスタM2の閾値電圧に該当する電圧になる。

【0081】

次に、図8cに示すように、これは、画素部130の各走査線S1～Snに接続された各々の画素に対して走査信号が順次印加され、これにより、各データ線D1～Dmに供給されるデータ信号が印加されるステップである。

10

【0082】

すなわち、図8cに示す走査/データ入力期間については、走査信号が各走査線に対して順次入力され、これに対応して各走査線毎に接続された画素にデータ信号が順次入力され、前記期間において、制御信号GC(t)はローレベル(例えば、-3 V)で印加される。

【0083】

ただし、本発明の実施例の場合、図8cに示すように、前記順次印加される走査信号の幅を2水平時間(2H)として印加することが好ましい。すなわち、n-1番目の走査信号Scan(n-1)の幅と、これに続いて順次印加されるn番目の走査信号Scan(n)の幅は1Hだけ重畳するように印加される。

20

【0084】

これは、画素部の大面積化による信号線のRC遅延による充電不足現象を克服するためである。

【0085】

また、前記制御信号GC(t)がローレベルで印加されることにより、NMOSである第3トランジスタM3はターンオフされ、これにより、前記第1電源信号ELVDD(t)は、前記期間についてどのレベルの電圧で提供されても構わない。

【0086】

図8cに示す画素の場合、ハイレベルの走査信号が印加されて第1トランジスタM1がターンオンされると、これに対応して所定の電圧値を有するデータ信号が第1トランジスタの第1及び第2電極を経て第1ノードN1に印加される。

30

【0087】

このとき、前記印加されるデータ信号の電圧値が6 Vと仮定した場合、前記第1ノードの電圧は、前の1 Vから6 Vに上昇し、これにより、前記有機発光素子のアノード電極の電圧は、前記キャパシタCstと有機発光素子の寄生キャパシタColedとのカップリング効果により、

【0088】

【数1】

$$-V_{th} + \frac{C_{st}}{C_{st} + C_{oled}} (Data - 1) = -1 + 1/6(6 - 1)$$

40

【0089】

になる。ここで、Cstの容量は、Coledの容量の1/5であると仮定した。

【0090】

結果として、有機発光素子のアノード電極、すなわち、第2トランジスタM2の第1電極には、第2トランジスタM2の閾値電圧が反映された電圧値が印加される。

【0091】

ただし、前記期間では、第3トランジスタM3がターンオフされているため、有機発光素子と第1電源信号ELVDD(t)との間に電流経路が形成されておらず、実質的には、有機発光素子には電流が流れない。すなわち、非発光となる。

50

【 0 0 9 2 】

次に、図 8 d に示すように、これは、画素部 1 3 0 の各画素 1 4 0 に格納されたデータ電圧に対応する電流が各画素に備えられた有機発光素子に提供され、発光が行われる期間である。

【 0 0 9 3 】

すなわち、前記発光期間では、第 1 電源信号 $E L V D D(t)$ がハイレベル（例えば、1.5 V）で印加され、走査信号 $S c a n(n)$ はローレベル（例えば、-3 V）が印加され、制御信号 $G C(t)$ はハイレベル（例えば、2.0 V）で印加される。

【 0 0 9 4 】

ここで、前記走査信号 $S c a n(n)$ がローレベルで印加されることにより、N M O S である第 1 トランジスタ $M 1$ はターンオフされ、これにより、前記データ信号は、前記期間についてどのレベルの電圧で提供されても構わない。

【 0 0 9 5 】

さらに、前記発光ステップも、画素部を構成する各画素に一括して適用される。したがって、発光ステップにおいて印加される信号、すなわち、第 1 電源信号 $E L V D D(t)$ 、走査信号 $S c a n(n)$ 、制御信号 $G C(t)$ 、及びデータ信号 $D a t a(t)$ は、それぞれ設定されたレベルの電圧値で前記全画素に同時に印加される。

【 0 0 9 6 】

これら信号の印加により、第 1 トランジスタ $M 1$ はターンオフされ、第 2 トランジスタ $M 2$ 、第 3 トランジスタ $M 3$ はターンオンされる。

【 0 0 9 7 】

このように、第 2 及び第 3 トランジスタのターンオンにより、前記第 1 電源から有機発光素子のカソード電極までの電流経路が形成され、これにより、前記第 2 トランジスタ $M 2$ の $V g s$ の電圧値、すなわち、第 2 トランジスタのゲート電極と第 1 電極との電圧差に該当する電圧に対応する電流が前記有機発光素子に印加され、これに対応する明るさで発光するのである。

【 0 0 9 8 】

このとき、本発明の実施例の場合、前記 $V g s$ は、

【 0 0 9 9 】

【 数 2 】

$$V g s = D a t a + V t h - \frac{C s t}{C s t + C o l e d} (D a t a - 1)$$

【 0 1 0 0 】

になり、前記 $V g s$ に対応して有機発光素子に流れる電流 $I o l e d$ は、「 $I o l e d = \beta / 2 (V g s - V t h)^2$ 」であるため、結果として、本発明の実施例によれば、有機発光素子に流れる電流

【 0 1 0 1 】

【 数 3 】

$$I o l e d = \beta / 2 \left(D a t a + V t h - \frac{C s t}{C s t + C o l e d} (D a t a - 1) - V t h \right)^2 = \beta / 2 \left(D a t a - \frac{C s t}{C s t + C o l e d} (D a t a - 1) \right)^2$$

【 0 1 0 2 】

は、第 2 トランジスタ $M 2$ の閾値電圧のばらつきによって発生する問題を克服することができる。

【 0 1 0 3 】

このように、画素部全体の発光が行われた後は、図 8 e に示すように、発光オフステップを行う。

【 0 1 0 4 】

すなわち、図 8 e に示すように、前記発光オフ期間では、第 1 電源信号 $E L V D D(t)$

）がローレベル（例えば、 -3V ）で印加され、走査信号 $\text{Scan}(n)$ はローレベル（例えば、 -3V ）が印加され、制御信号 $\text{GC}(t)$ はハイレベル（例えば、 20V ）で印加される。

【0105】

すなわち、図8dの発光期間と比較するとき、前記第1電源信号 $\text{ELVDD}(t)$ がハイレベルからローレベル（例えば、 -3V ）に変更されたこと以外は同一である。

【0106】

この場合、有機発光素子のアノード電極は、第2及び第3トランジスタのターンオンにより前記第1電源への電流経路が形成される。したがって、その電圧値は、前記第1電源信号 $\text{ELVDD}(t)$ の電圧値である -3V まで次第に低下し、これは、結果として、アノード電極の電圧がカソード電極の電圧以下に低下するため、発光がオフされる。

10

【0107】

このように、図8aないし図8eの期間によって1つのフレームが実現され、これは循環し続け、次のフレームを実現する。すなわち、図8eの発光オフ期間の後には、再び図8aのリセット期間が進行するのである。

【0108】

図9は、図1に示す画素の第2実施例による構成を示す回路図である。

【0109】

図9に示すように、これは、図6に示す第1実施例と比較すると、画素回路を構成するトランジスタがPMOSで実現される点で異なる。

20

【0110】

この場合、駆動波形は、図6の駆動タイミング図と比較すると、走査信号 $\text{Scan}(n)$ 及び制御信号 $\text{GC}(t)$ の極性が反転して印加され、第1電源信号 $\text{ELVDD}(t)$ が固定（例えば、 0V ）され、第2電源信号 $\text{ELVSS}(t)$ の電圧が時間に応じて変化して提供されるが、これは、図6の第1電源信号 $\text{ELVDD}(t)$ の波形を反転させた形になる。

【0111】

結果として、図9に示す第2実施例は、図6に示す第1実施例と比較すると、トランジスタが、NMOSではない、PMOSで実現されるものであり、その駆動動作及び原理は、第1実施例と同一であるため、その具体的な説明は省略する。

30

【0112】

図9に示すように、本発明の実施例による画素240は、有機発光素子OLEDと、有機発光素子OLEDに電流を供給するための画素回路242とを備える。

【0113】

有機発光素子OLEDのカソード電極は画素回路242に接続され、アノード電極は第1電源信号 ELVDD に接続される。この有機発光素子OLEDは、画素回路242から供給される電流に対応して所定輝度の光を生成する。

【0114】

ただし、本発明の実施例の場合、画素部を構成する各画素240は、1フレームの一部の期間（上述した(c)ステップ）について走査線 $S_1 \sim S_n$ に走査信号が順次供給されたとき、データ線 $D_1 \sim D_m$ に供給されるデータ信号が供給されるが、1フレームの残りの期間（(a)、(b)、(d)ステップ）については、各走査線 $S_1 \sim S_n$ に印加される走査信号、各画素240に印加される第2電源信号 ELVSS 、各制御線 $\text{GC}_1 \sim \text{GC}_n$ に印加される制御信号が同時に一括してそれぞれ定められた所定の電圧レベルで前記各画素240に印加される。

40

【0115】

そこで、前記各画素240に備えられた画素回路242は、3つのトランジスタ $\text{PM}_1 \sim \text{PM}_3$ 及び1つのキャパシタ Cst を備える。

【0116】

ここで、第1トランジスタ PM_1 のゲート電極は走査線 S に接続され、第1電極はデー

50

タ線 D に接続される。また、第 1 トランジスタ P M 1 の第 2 電極は第 1 ノード N 1 に接続される。

【 0 1 1 7 】

すなわち、前記第 1 トランジスタ P M 1 のゲート電極には走査信号 S c a n (n) が入力され、第 1 電極にはデータ信号 D a t a (t) が入力される。

【 0 1 1 8 】

第 2 トランジスタ P M 2 のゲート電極は第 1 ノード N 1 に接続され、第 1 電極は有機発光素子のカソード電極に接続される。また、第 2 トランジスタ P M 2 の第 2 電極は、第 3 トランジスタ P M 3 の第 1 及び第 2 電極を介して第 2 電源信号 E L V S S (t) に接続される。前記第 2 トランジスタ P M 2 は、駆動トランジスタとしての役割を果たす。

10

【 0 1 1 9 】

すなわち、前記第 3 トランジスタ P M 3 のゲート電極は制御線 G C に接続され、第 1 電極は前記第 2 トランジスタ P M 2 の第 2 電極に接続され、第 2 電極は前記第 2 電源信号 E L V S S (t) に接続される。

【 0 1 2 0 】

これにより、前記第 3 トランジスタ P M 3 のゲート電極には制御信号 G C (t) が入力され、第 2 電極には所定のレベルで可変して提供される第 2 電源信号 E L V S S (t) が入力される。

【 0 1 2 1 】

また、前記有機発光素子のアノード電極は第 1 電源信号 E L V D D (t) に接続され、前記第 2 トランジスタ P M 2 のゲート電極、すなわち、第 1 ノード N 1 と第 2 トランジスタ P M 2 の第 1 電極、すなわち、有機発光素子のカソード電極との間にはキャパシタ C s t が接続される。

20

【 0 1 2 2 】

図 9 に示す実施例の場合、前記第 1 ないし第 3 トランジスタ P M 1 ~ P M 3 は、すべて P M O S で実現される。

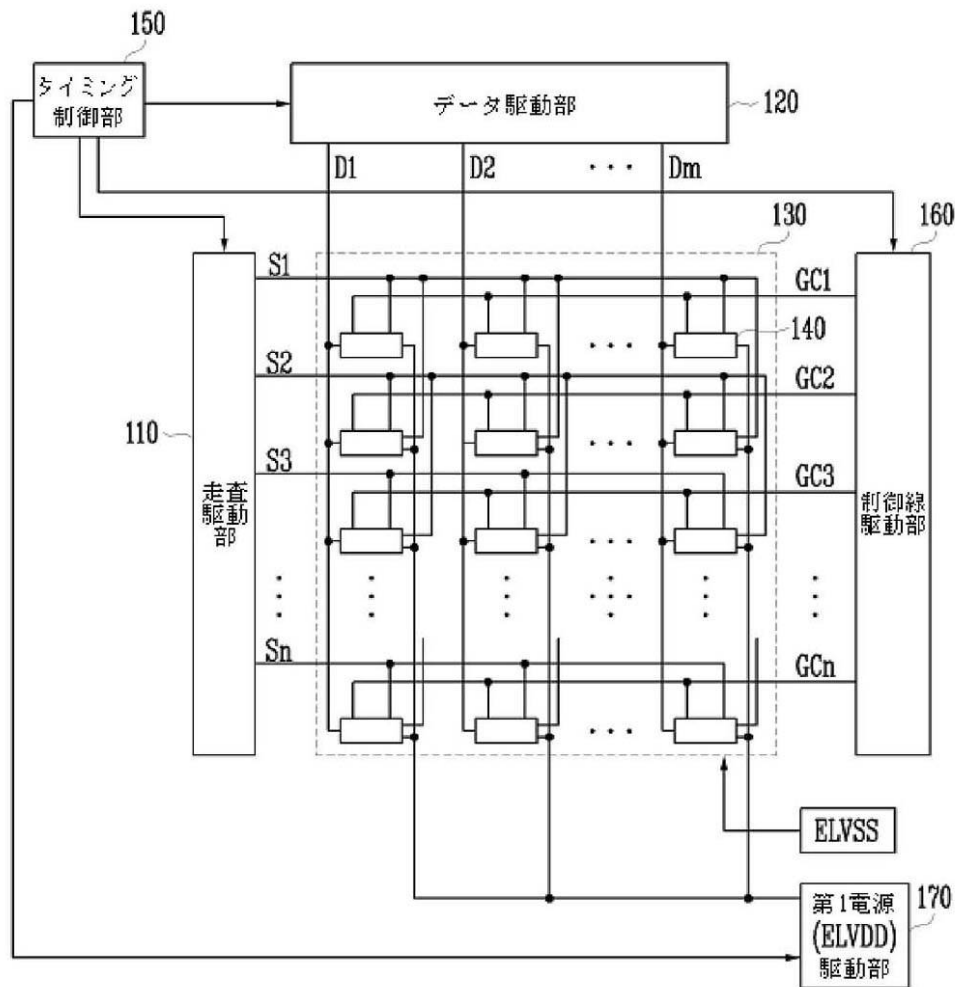
【符号の説明】

【 0 1 2 3 】

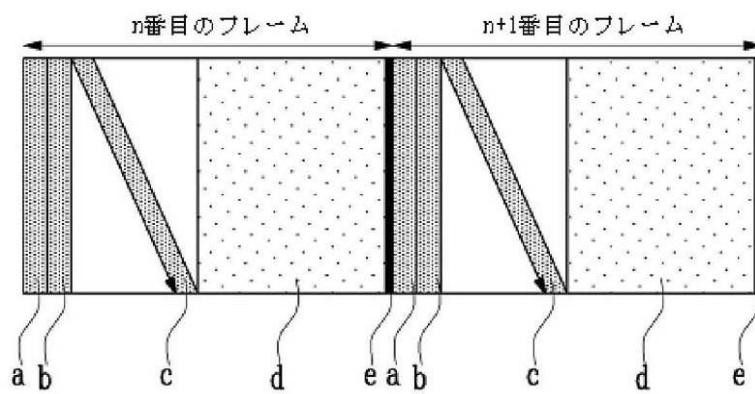
- 1 1 0 走査駆動部、
- 1 2 0 データ駆動部、
- 1 3 0 画素部、
- 1 4 0、2 4 0 画素、
- 1 4 2、2 4 2 画素回路、
- 1 5 0 タイミング制御部、
- 1 6 0 制御線駆動部、
- 1 7 0 第 1 電源信号 (E L V D D) 駆動部。

30

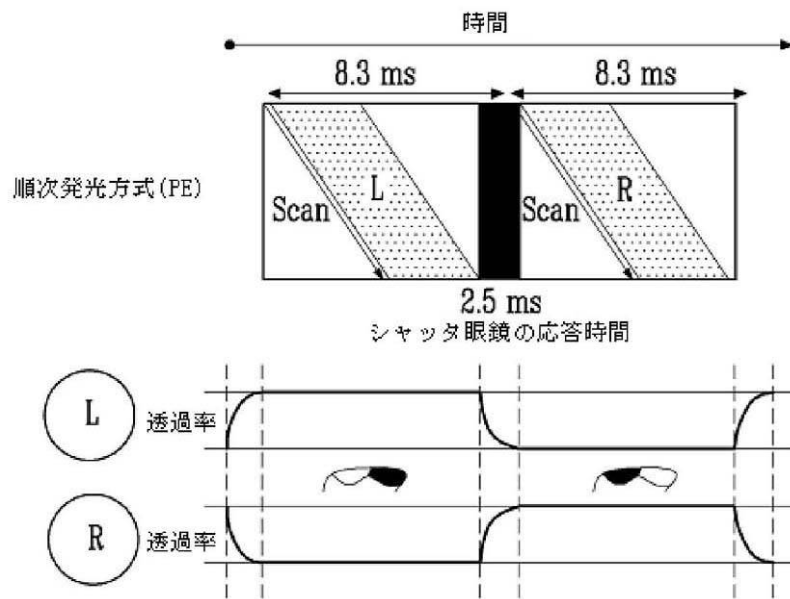
【図 1】



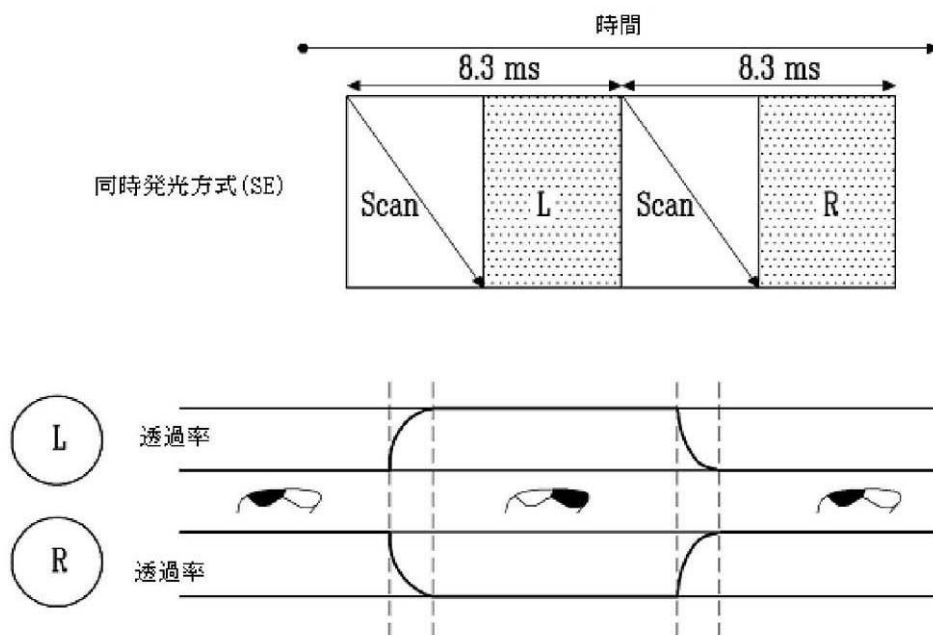
【図 2】



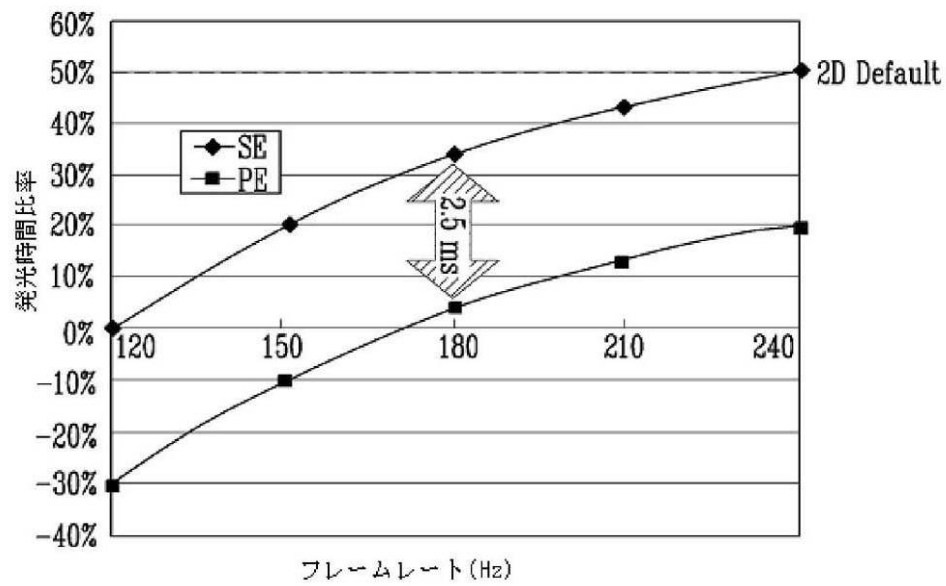
【 図 3 】



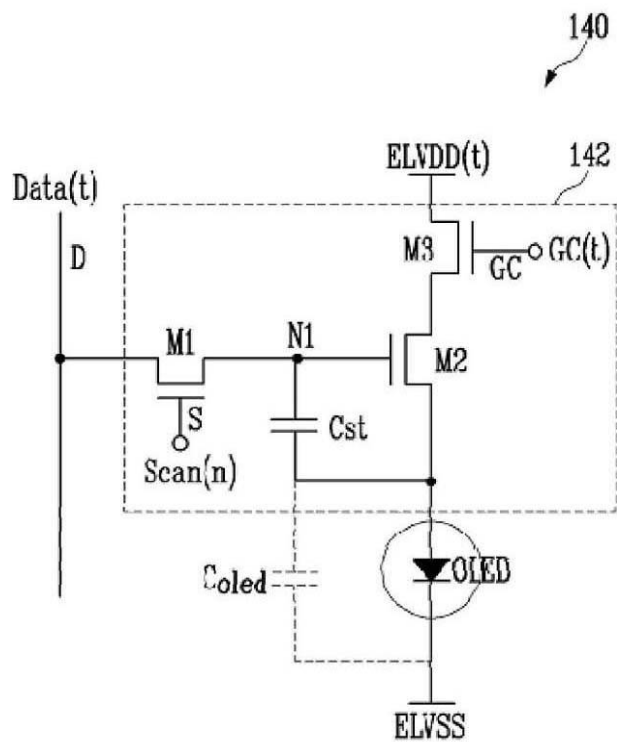
【 図 4 】



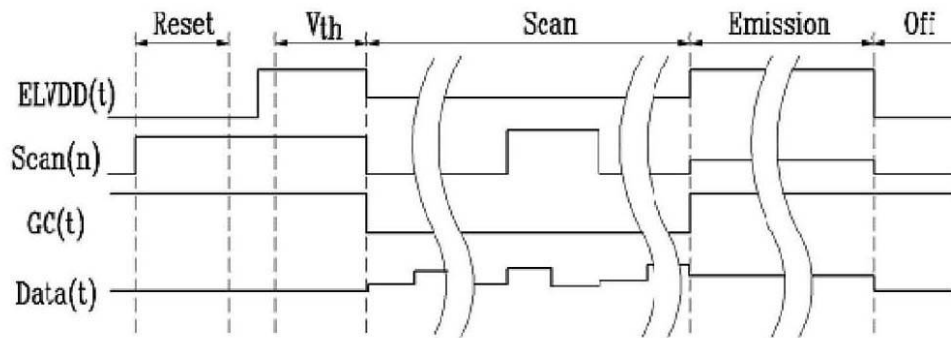
【 図 5 】



【 図 6 】



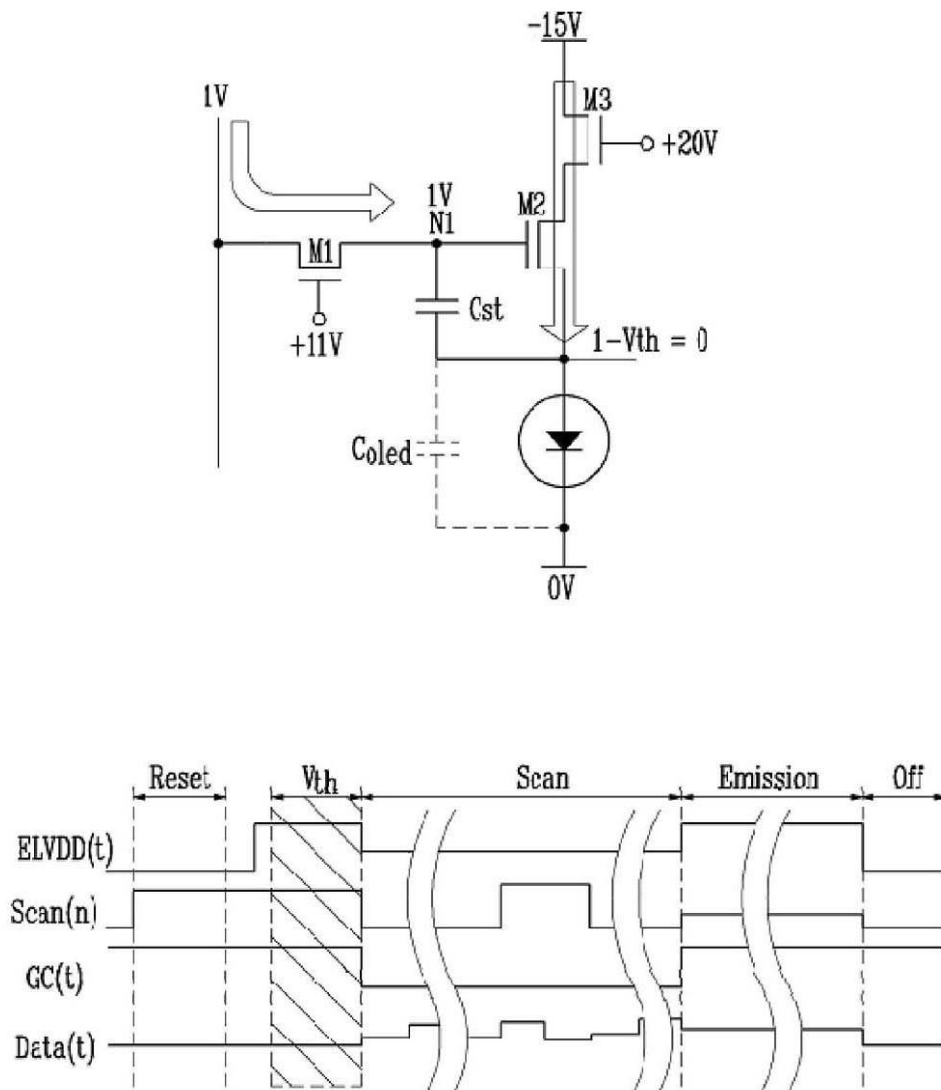
【 図 7 】



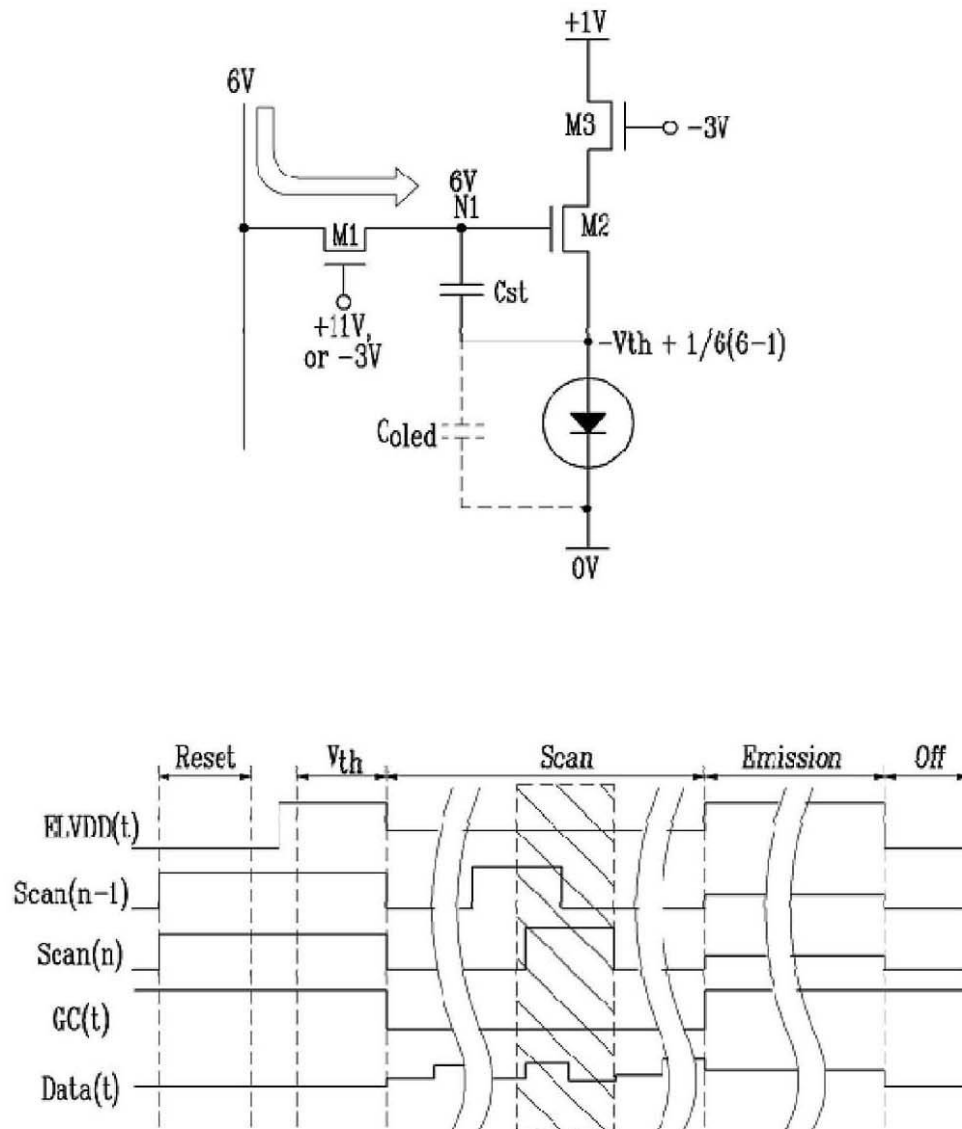
The circuit diagram shows a 1T1C1E pixel circuit. It includes a PMOS transistor M1 connected to a +11V supply, an NMOS transistor M2 connected to a 1V supply and a capacitor Cst, and another PMOS transistor M3 connected to a -3V supply and a +5V supply. A diode is connected to the node between M2 and Cst, with its other terminal connected to a 0V supply. The circuit is also connected to a 3V supply and a -3V supply. A capacitor Cled is connected to the node between M2 and Cst.

The timing diagram shows the sequence of operations: Reset, Vth, Scan, Emission, and Off. The signals ELVDD(t), Scan(n), GC(t), and Data(t) are shown. The Reset phase is indicated by a hatched area. The Vth phase is indicated by a dashed line. The Scan phase is indicated by a solid line. The Emission phase is indicated by a dashed line. The Off phase is indicated by a solid line.

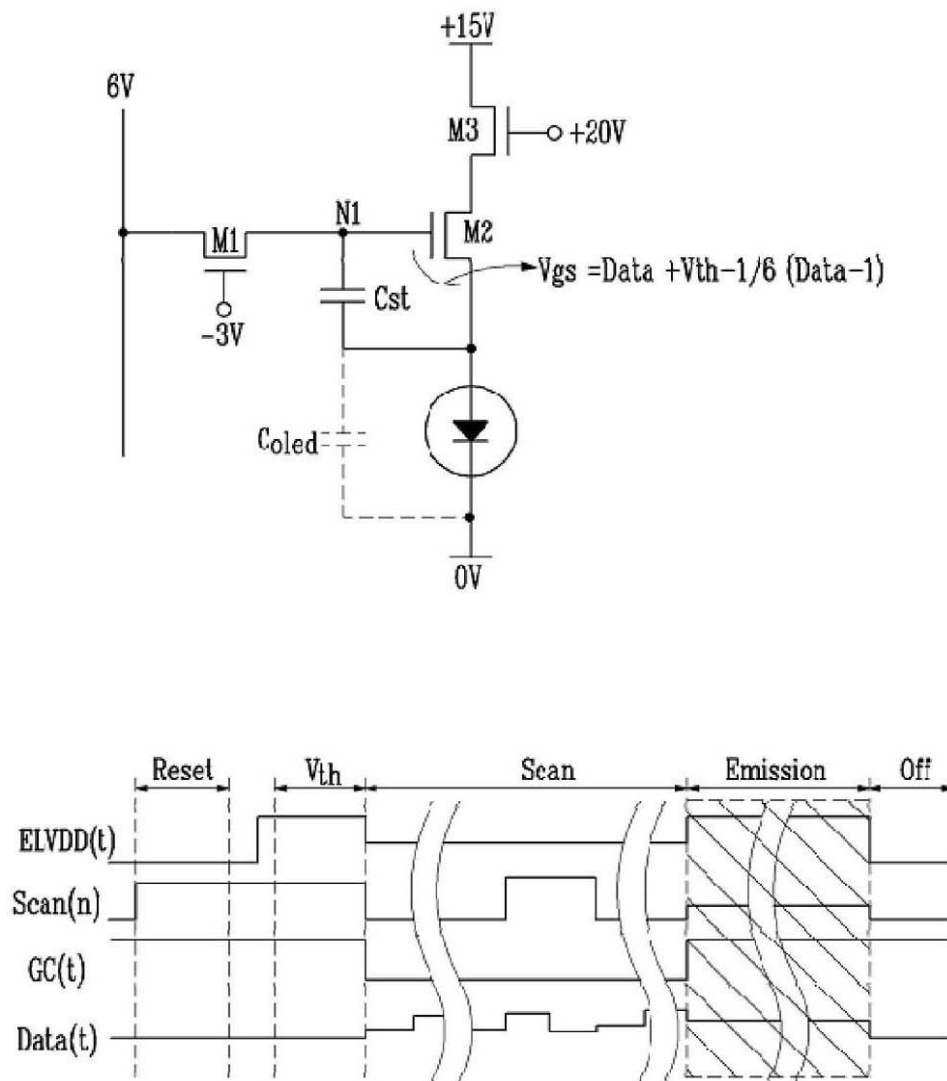
【図 8 b】



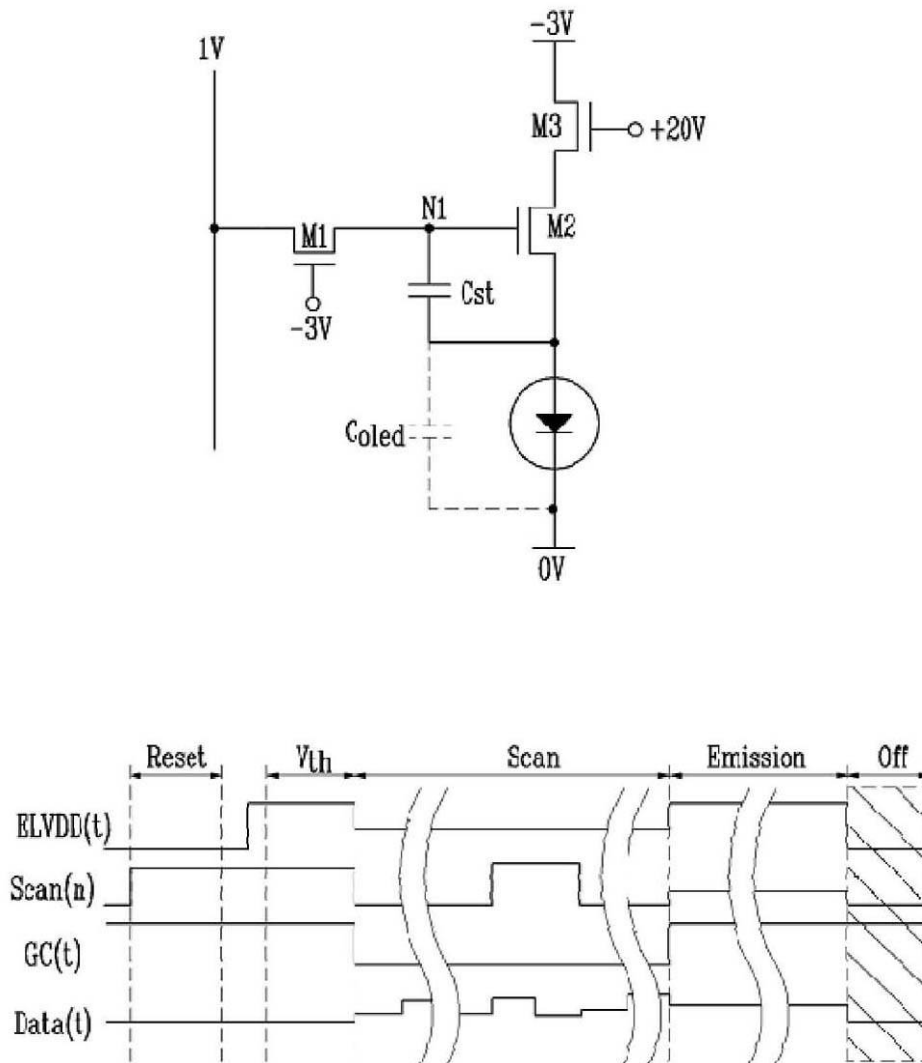
【図 8 c】



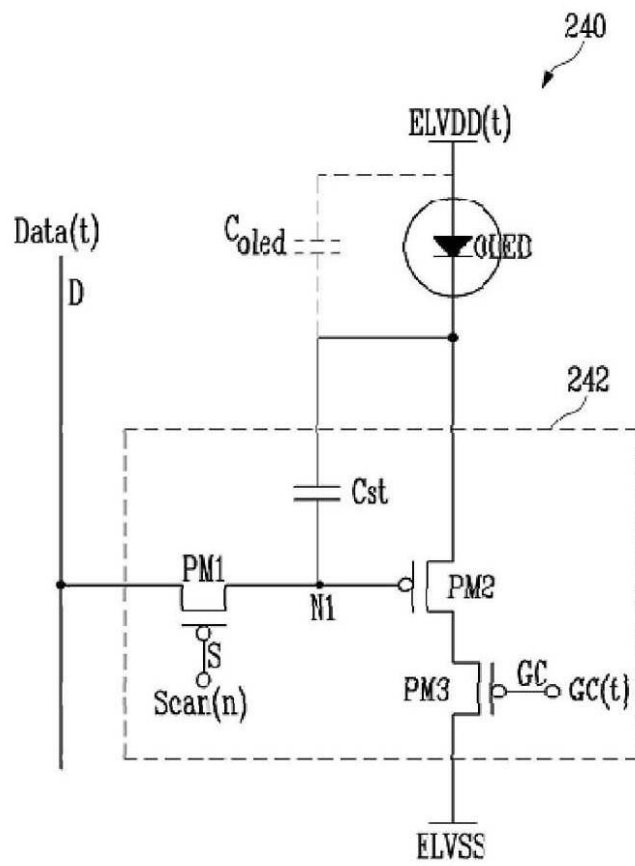
【図 8 d】



【図 8 e】



【 図 9 】



 フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 1 1 D
G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 1 2 J
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 6 0 X
H 0 5 B	33/14	A

F ターム(参考) 5C380 AA01 AB05 AB06 BA01 BA10 BA19 BA29 BA37 BA39 BB08
 BB21 BE01 BE05 CA08 CA12 CA53 CB01 CB02 CB17 CB26
 CB29 CB31 CC04 CC07 CC26 CC27 CC33 CC39 CC41 CC61
 CC63 CC71 CD013 CE01 CE19 DA02 DA06 DA44 DA47

专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	JP2011034038A	公开(公告)日	2011-02-17
申请号	JP2009244710	申请日	2009-10-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	李白雲		
发明人	李 白 雲		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	H04N13/341 G09G3/003 G09G3/3225 G09G3/3233 G09G3/3266 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2300/0866 G09G2310/063 G09G2320/043 G09G2320/0626 G09G2340/0435		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.622.D G09G3/20.623.D G09G3/20.622.Q G09G3/20.611.D G09G3/20.611.H G09G3/20.612.J G09G3/20.621.F G09G3/20.642.C G09G3/20.642.J G09G3/20.660.X H05B33/14.A G09G3/3216 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/EE04 3K107/FF00 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC06 5C080/DD03 5C080/DD08 5C080/EE28 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB05 5C380/AB06 5C380/BA01 5C380/BA10 5C380/BA19 5C380/BA29 5C380/BA37 5C380/BA39 5C380/BB08 5C380/BB21 5C380/BE01 5C380/BE05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB02 5C380/CB17 5C380/CB26 5C380/CB29 5C380/CB31 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC63 5C380/CC71 5C380/CD013 5C380/CE01 5C380/CE19 5C380/DA02 5C380/DA06 5C380/DA44 5C380/DA47		
优先权	1020090071279 2009-08-03 KR		
外部链接	Espacenet		

摘要(译)

构成有机电致发光显示装置的每个像素的有机发光装置的像素电路和连接到有机发光装置的像素电路包括由三个晶体管和一个电容器形成的像素电路，通过在同时发射方案驱动，有机发光显示装置以及驱动方法能够提供在每个像素中以简单的结构将驱动晶体管的阈值电压的补偿和高速驱动。根据本发明示例性实施例的有机发光显示器包括像素部分，该像素部分包括连接到扫描线的像素，控制线和数据线，并且控制信号通过控制线提供给每个像素以及用于在一个帧周期内向像素部分的每个像素施加不同电平的电源信号的电源驱动器，其中控制信号和电源信号被提供给像素并且同时集体提供给整体。点域6

