

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-191678

(P2008-191678A)

(43) 公開日 平成20年8月21日(2008.8.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 621F	5C080
G09F 9/30 (2006.01)	G09G 3/20 623R	5C094
H01L 27/32 (2006.01)	G09G 3/20 624B	
H01L 51/50 (2006.01)	G09G 3/20 641D	

審査請求 有 請求項の数 26 O L (全 36 頁) 最終頁に続く

(21) 出願番号 特願2008-54577 (P2008-54577)  
 (22) 出願日 平成20年3月5日(2008.3.5)  
 (62) 分割の表示 特願2004-191814 (P2004-191814) の分割  
 原出願日 平成16年6月29日(2004.6.29)  
 (31) 優先権主張番号 2003-100844  
 (32) 優先日 平成15年12月30日(2003.12.30)  
 (33) 優先権主張国 韓国 (KR)  
 (31) 優先権主張番号 2003-099938  
 (32) 優先日 平成15年12月30日(2003.12.30)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046  
 エルジー ディスプレイ カンパニー リミテッド  
 大韓民国 ソウル, ヨンドゥンポーク, ヨイドードン 20  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100096943  
 弁理士 白井 伸一  
 (74) 代理人 100101498  
 弁理士 越智 隆夫  
 (74) 代理人 100104352  
 弁理士 朝日 伸光

最終頁に続く

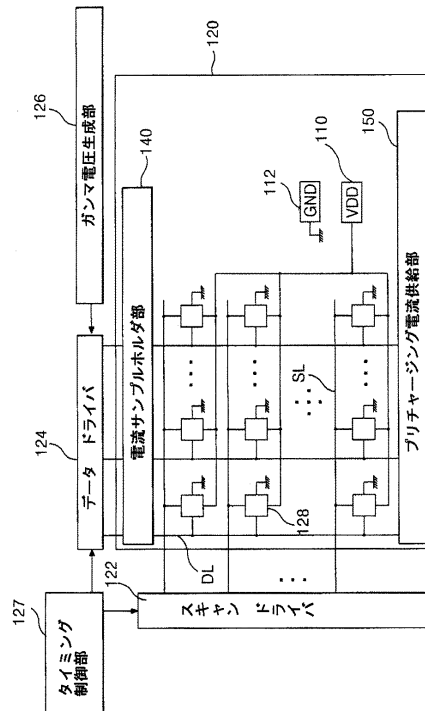
(54) 【発明の名称】 エレクトロルミネセンスの表示装置とその駆動方法

(57) 【要約】

【課題】本発明の目的は画素の駆動電流を一時的に大きくしてプリチャージングすることで画素の駆動時間を減少させることのできるようにしたエレクトロルミネセンスの表示装置及びその駆動方法を提供することにある。

【解決手段】本発明の実施例に係るエレクトロルミネセンスの表示装置はデータラインとスキャンラインの交差点毎に形成されて電流により、駆動される発光セルを含む画素と、前記発光セルに供給される電流を一時的に大きく高めるための電流制御部とを具備することを特徴とする。

【選択図】 図4



**【特許請求の範囲】****【請求項 1】**

データ信号が入力されるデータライン、前記データラインと交差して画素を定義するスキャンラインを含むエレクトロルミネセンスパネル、前記データラインの一段に連結されて、前記データ信号が入力される前に入力電流を増幅した増幅電流を前記データラインに供給する電流増幅部を具備することを特徴とするエレクトロルミネセンスの表示装置。

**【請求項 2】**

前記前記データラインの他段に連結されて、前記データラインにプリチャージ電流を供給するプリチャージ部とを更に具備することを特徴とする請求項 1 記載のエレクトロルミネセンスの表示装置。

10

**【請求項 3】**

前記データ信号と前記電流増幅部の入力電流を出力する駆動回路部とを更に具備することを特徴とする請求項 2 記載のエレクトロルミネセンスの表示装置。

**【請求項 4】**

前記プリチャージ部はそれぞれゲート電極、ソース電極、ドレイン電極とを含む第 1 及び第 2 プリチャージトランジスタを含めて、前記第 1 プリチャージトランジスタのソース電極は高電圧源に連結されて、前記第 1 プリチャージトランジスタのゲート電極は前記第 1 プリチャージトランジスタのドレイン電極に連結されて、前記第 1 プリチャージトランジスタのドレイン電極は前記第 2 プリチャージトランジスタのソース電極に連結されて、前記第 2 プリチャージトランジスタのゲート電極には前記データ信号が入力される前に一定の時間の間にオンされるプリチャージ信号が入力されて、前記第 2 プリチャージトランジスタのドレイン電極は前記データラインに連結されることを特徴とする請求項 3 記載のエレクトロルミネセンスの表示装置。

20

**【請求項 5】**

前記エレクトロルミネセンスパネルは前記データラインとスキャンラインに連結される第 1 及び第 2 スイッチング薄膜トランジスタ、前記第 2 スイッチング薄膜トランジスタと連結される第 1 及び第 2 駆動薄膜トランジスタ、ストレージキャパシタと、前記第 2 駆動薄膜トランジスタに電力が供給される発光セルを更に具備することを特徴とする請求項 4 記載のエレクトロルミネセンスの表示装置。

**【請求項 6】**

前記電流増幅部は前記データラインに並列に連結される第 1 及び第 2 スイッチ、前記第 1 スイッチに連結される電流増幅器及び第 2 スイッチに連結される電流源を具備することを特徴とする請求項 5 記載のエレクトロルミネセンスの表示装置。

30

**【請求項 7】**

前記第 1 スイッチは前記プリチャージ信号に応じて開閉されて、前記第 2 スイッチは前記プリチャージ信号と反対極性を有する反プリチャージ信号に応じて開閉されることを特徴とする請求項 6 記載のエレクトロルミネセンスの表示装置。

**【請求項 8】**

前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と等しいか、前記プリチャージ電流と前記第 1 スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする請求項 7 記載のエレクトロルミネセンスの表示装置。

40

**【請求項 9】**

前記電流増幅器はそれぞれゲート電極、ソース電極、ドレイン電極を含む第 1 乃至第 4 増幅トランジスタを含めて、前記第 1 乃至第 4 増幅トランジスタのソース電極は高電圧源に連結されて、前記第 1 増幅トランジスタのドレイン電極は前記第 1 及び第 2 増幅トランジスタのゲート電極と前記電流源に連結されて、前記第 3 増幅トランジスタのソース電極は前記第 2 増幅トランジスタのドレイン電極と前記第 3 及び第 4 増幅トランジスタのゲート電極と連結されて、前記第 3 及び第 4 増幅トランジスタのドレイン電極は低電圧源に連結されて、前記第 4 増幅トランジスタのソース電極は前記第 1 スイッチに連結されることを特徴とする請求項 8 記載のエレクトロルミネセンスの表示装置。

50

## 【請求項 10】

前記第 1 増幅トランジスタを流れる電流より前記第 2 及び第 3 増幅トランジスタを流れる電流が大きくて、前記第 2 及び第 3 増幅トランジスタを流れる電流より前記第 4 増幅トランジスタを流れる電流が大きいうように前記第 1 乃至 4 増幅トランジスタの W / L 比が設計されることを特徴とする請求項 9 記載のエレクトロルミネセンスの表示装置。

## 【請求項 11】

前記電流増幅部は前記データラインに連結される電流増幅器、前記電流増幅器に連結される電流源を具備することを特徴とする請求項 5 記載のエレクトロルミネセンスの表示装置。

## 【請求項 12】

前記電流増幅器はそれぞれゲート電極、ソース電極、ドレイン電極を含む第 1 乃至 5 増幅トランジスタと第 1 スイッチを含めて、前記第 1 及び第 2 増幅トランジスタのソース電極は高電圧源に連結されて、前記第 1 増幅トランジスタのドレイン電極は前記第 1 及び第 2 増幅トランジスタのゲート電極と前記電流源に連結されて、前記第 3 増幅トランジスタのドレイン電極は前記第 2 増幅トランジスタのドレイン電極と前記第 3 乃至 5 増幅トランジスタのゲート電極と連結されて、前記第 3 乃至 5 増幅トランジスタのソース電極は低電圧源に連結されて、前記第 1 スイッチの両断は前記第 4 及び 5 増幅トランジスタのドレイン電極にそれぞれ連結されて、前記第 5 増幅トランジスタのドレイン電極は前記データラインに連結されることを特徴とする請求項 11 記載のエレクトロルミネセンスの表示装置。

10

20

## 【請求項 13】

前記第 1 スイッチは前記プリチャージ信号に応じて開閉されて、前記第 2 スイッチは前記プリチャージ信号に応じて開閉されることを特徴とする請求項 12 記載のエレクトロルミネセンスの表示装置。

## 【請求項 14】

前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と前記第 1 スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする請求項 13 記載のエレクトロルミネセンスの表示装置。

## 【請求項 15】

前記第 1 増幅トランジスタを流れる電流より前記第 2 及び第 3 増幅トランジスタを流れる電流が大きくて、前記第 2 及び第 3 増幅トランジスタを流れる電流より前記第 4 増幅トランジスタを流れる電流が大きくて、前記第 4 増幅トランジスタを流れる電流は前記プリチャージ電流と等しく、前記第 5 増幅トランジスタを流れる電流は前記画素電流と等しいように前記第 1 乃至 5 増幅トランジスタの W / L 比が設計されることを特徴とする請求項 14 記載のエレクトロルミネセンスの表示装置。

30

## 【請求項 16】

前記プリチャージ部はそれぞれゲート電極、ソース電極、ドレイン電極を含む第 1 及び第 2 プリチャージトランジスタを含めて、前記第 1 プリチャージトランジスタのソース電極は低電圧源に連結されて、前記第 1 プリチャージトランジスタのゲート電極は前記第 1 プリチャージトランジスタのドレイン電極に連結されて、前記第 1 プリチャージトランジスタのドレイン電極は前記第 2 プリチャージトランジスタのドレイン電極に連結されて、前記第 2 プリチャージトランジスタのゲート電極には前記データ信号が入力される前に一定の時間の間にオンされるプリチャージ信号が入力されて、前記第 2 プリチャージトランジスタのソース電極は前記データラインに連結されることを特徴とする請求項 15 記載のエレクトロルミネセンスの表示装置。

40

## 【請求項 17】

前記エレクトロルミネセンスパネルは前記データラインとスキャンラインに連結される第 1 及び第 2 スイッチング薄膜トランジスタ、前記第 2 スイッチング薄膜トランジスタと連結される第 1 及び第 2 駆動薄膜トランジスタ、ストレージキャパシター、前記第 2 駆動薄膜トランジスタに電力を供給する電力線、前記第 2 駆動薄膜トランジスタを通して前記

50

電力を供給される発光セルを更に具備することを特徴とする請求項 16 記載のエレクトロルミネセンスの表示装置。

【請求項 18】

前記電流増幅部は前記データラインに並列に連結される第 1 及び第 2 スイッチ、前記第 1 スイッチに連結される電流増幅器、前記電流増幅器及び第 2 スイッチに連結される電流源を具備することを特徴とする請求項 17 記載のエレクトロルミネセンスの表示装置。

【請求項 19】

前記第 1 スイッチは前記プリチャージ信号に応じて開閉されて、前記第 2 スイッチは前記プリチャージ信号と反対極性を有する反プリチャージ信号に応じて開閉されることを特徴とする請求項 18 記載のエレクトロルミネセンスの表示装置。

10

【請求項 20】

前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と等しいか、前記プリチャージ電流と前記第 1 スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする請求項 19 記載のエレクトロルミネセンスの表示装置。

【請求項 21】

前記電流増幅部は前記データラインに連結される電流増幅器、前記電流増幅器に連結される電流源を具備することを特徴とする請求項 17 記載のエレクトロルミネセンスの表示装置。

【請求項 22】

前記電流増幅器はそれぞれゲート電極、ソース電極、ドレーン電極を含む第 1 乃至 5 増幅トランジスタと第 1 スイッチを含めて、前記第 1 及び第 2 増幅トランジスタのソース電極は低電圧源に連結されて、前記第 1 増幅トランジスタのドレーン電極は前記第 1 及び第 2 増幅トランジスタのゲート電極と前記電流源に連結されて、前記第 3 増幅トランジスタのドレーン電極は前記第 2 増幅トランジスタのドレーン電極と前記第 3 乃至 5 増幅トランジスタのゲート電極と連結されて、前記第 3 乃至 5 増幅トランジスタのソース電極は高電圧源に連結されて、前記第 1 スイッチの両端は前記第 4 及び 5 増幅トランジスタのドレーン電極にそれぞれ連結されて、前記第 5 増幅トランジスタのドレーン電極は前記データラインに連結されることを特徴とする請求項 21 記載のエレクトロルミネセンスの表示装置。

20

【請求項 23】

前記第 1 スイッチは前記プリチャージ信号に応じて開閉されることを特徴とする請求項 22 記載のエレクトロルミネセンスの表示装置。

30

【請求項 24】

前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と前記第 1 スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする請求項 23 記載のエレクトロルミネセンスの表示装置。

【請求項 25】

前記第 1 増幅トランジスタを流れる電流より前記第 2 及び第 3 増幅トランジスタを流れる電流が大きくて、前記第 2 及び第 3 増幅トランジスタを流れる電流より前記第 4 増幅トランジスタを流れる電流が大きくて、前記第 4 増幅トランジスタを流れる電流は前記プリチャージ電流と等しい、前記第 5 増幅トランジスタを流れる電流は前記画素電流と等しいように前記第 1 乃至 5 増幅トランジスタの W / L 比が設計されることを特徴とする請求項 24 記載のエレクトロルミネセンスの表示装置。

40

【請求項 26】

前記電流増幅部と前記プリチャージ部は前記エレクトロルミネセンスパネルに内蔵されることを特徴とする請求項 10、15、20、25 記載のエレクトロルミネセンスの表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明はエレクトロルミネセンスの表示装置及びその駆動方法に関するもので、特に画素の駆動電流を一時的に大きくしてプリチャージング (Precharging) することで画素の駆動時間を減少させることができるようにしたエレクトロルミネセンスの表示装置及びその駆動方法に関するものである。

【背景技術】

【0002】

最近、陰極線管 (Cathode Ray Tube) の短所である重さと嵩を減らすことができる各種の平板表示装置が開発されている。このような平板表示装置としては液晶表示装置 (Liquid Crystal Display)、電界放出表示装置 (Field Emission Display)、プラズマ表示パネル (Plasma Display Panel) 及びエレクトロルミネセンス (Electro-Luminescence、以下、“EL”という) 表示装置がある。

10

【0003】

これらの中のEL表示装置は電子と正孔の再結合で蛍光体を発光させる自発光素子として、その蛍光体で無機化合物を使用する無機ELと有機化合物を使用する有機ELに大別される。このようなEL表示装置は低電圧の駆動、自己発光、薄膜型、広い視野角、速い応答速度及び高いコントラストの多い長所を有していて次の世代の表示装置として期待されている。

【0004】

有機EL素子は通常陰極と陽極の間に積層になった電子注入層、電子搬送層、発光層、正孔搬送層、正孔注入層で構成される。このような有機EL素子では陽極と陰極の間に所定の電圧を印加する場合、陰極から発生された電子が電子注入層及び電子搬送層を通して発光層の側に移動して、陽極から発生された正孔が正孔注入層及び正孔搬送層を通して発光側に移動する。これにつれて、発光層では電子搬送層と正孔搬送層から供給された電子と正孔が再結合することによって光を放出するようになる。

20

【0005】

このような有機EL素子を利用するアクティブマトリックスEL表示装置は図1に図示されたようにスキャンラインSLとデータラインDLの交差に定義された領域にそれぞれ配列された画素28とを具備するELパネル20、ELパネル20のスキャンラインSLを駆動するスキンドライバ22、ELパネル20のデータラインDLを駆動するデータドライバ24、データドライバ24に多数のガンマ電圧を供給するガンマ電圧生成部26及びデータドライバ24及びスキンドライバ22を制御するためのタイミング制御部27を具備する。

30

【0006】

ELパネル20には画素28がマトリクス状態で配置される。そして、ELパネル20には外部の供給電圧源VDDから供給電圧を受信する供給パッド10と、外部の基底電圧源GNDから基底電圧を受信する基底パッド12が設置される。(一例として、供給電圧源VDD及び基底電圧源GNDは電源部から供給されることができる。)供給パッド10に供給された供給電圧はそれぞれの画素28に供給される。そして、基底パッド12に供給された基底電圧もそれぞれの画素28に供給される。

40

【0007】

スキンドライバ22はスキャンラインSLにスキャンパルスを提供してスキャンラインSLを順次に駆動する。

【0008】

ガンマ電圧生成部26は多様な電圧値を有するガンマ電圧をデータドライバ24に供給する。

【0009】

データドライバ24はタイミング制御部27から入力されたデジタルデータ信号をガンマ電圧生成部26からのガンマ電圧を利用してアナログデータ信号に変換する。そして、データドライバ24はアナログデータ信号をスキャンパルスが供給される毎にデータライ

50

ンD Lに印加する。

【0010】

タイミング制御部27は外部システム(例えば、グラフィックカード)から供給される同期信号を利用してデータドライバ24を制御するためのデータ制御信号及びスキンドライバ22を制御するためのスキャン制御信号を生成する。タイミング制御部27で生成されたデータ制御信号はデータドライバ24に供給されてデータドライバ24を制御する。タイミング制御部27で生成されたスキャン制御信号はスキンドライバ22に供給されてスキンドライバ22を制御する。更に、タイミング制御部27は外部システムから供給されるデジタルデータ信号をデータドライバ24に供給する。

【0011】

画素28のそれぞれはスキャンラインS Lにスキャンパルスが供給される毎にデータラインD Lからのデータ信号を受信してそのデータ信号に対応する光を発生するようになる。

【0012】

このために、画素28のそれぞれは図2に図示されたところのように基底電圧源GND(基底パッド12から供給される電圧)に陰極が接続されたE LセルO E L、スキャンラインS L、データラインD L及び供給電圧源VDD(供給パッド10から供給される電圧)に接続されてE LセルO E Lの陽極に接続されてそのE LセルO E Lを駆動するためのセル駆動部30を具備する。

【0013】

セル駆動部30はスキャンラインS Lに接続されたゲート端子、データラインD Lに接続されたソース端子が、そして第1ノードN1に接続されたドレーン端子を有するスイッチング用の薄膜トランジスタT1、第1ノードN1に接続されたゲート端子、供給電圧源VDDに接続されたソース端子、そしてE LセルO E Lに接続されたドレーン端子を有する駆動用の薄膜トランジスタT2、供給電圧源VDDと第1ノードN1の間に接続されたキャパシタCを具備する。

【0014】

スイッチング用の薄膜トランジスタT1はスキャンラインS Lにスキャンパルスが供給されると、ターンオンされてデータラインD Lに供給されたデータ信号を第1ノードN1に印加する。第1ノードN1に供給されたデータ信号はキャパシタCに充電されると共に駆動用の薄膜トランジスタT2のゲート端子に印加される。駆動用の薄膜トランジスタT2はゲート端子に供給されるデータ信号に応答して供給電圧源VDDからE LセルO E Lに供給される電流量Iを制御することでE LセルO E Lの発行量を調節するようになる。そして、スイッチング用の薄膜トランジスタT1がターンオフされてもキャパシタCでデータ信号が放電されるので駆動用の薄膜トランジスタT2は次のフレームのデータ信号が供給されるまで供給電圧源VDDからの電流IをE LセルO E Lが発光を維持するようにさせる。(実際に、セル駆動部30は多様な構造で設定されることができる。)

【0015】

このように駆動される従来のE L表示装置はデータラインD Lに形成された寄生キャパシタによって画質が低下する問題点が発生する。そして、このような画質低下現象は低グレイスケールが表示される際に特に深刻となる。

【0016】

これを詳細に説明すると、一般的にデータラインD Lには多様な寄生キャパシタが存在する。例えば、データラインにはスキャンラインS Lとの寄生キャパシタ、図示されない上部基板との寄生キャパシタ、隣接されたデータラインの間の寄生キャパシタ及びE LセルO E Lとの寄生キャパシタの多様な寄生キャパシタが存在する。データラインD Lに存在する寄生キャパシタは画素28に形成されたキャパシタCのキャパシタンスより大略50乃至100倍高いキャパシタンスを有する。

【0017】

これにつれて、従来のE L表示装置ではデータラインD Lに存在する寄生キャパシタ

10

20

30

40

50

によって、画像を表示する際に画素 28 に充電された電圧（または、電流）の放電時間を遅延させて望む画質が得られない問題点がある。また、従来の EL 表示装置は発光セル OEL に供給される電流を利用して画像を具現するために発光セル OEL に供給される低い駆動電流を制御するのに限界があって画素 28 のキャパシタ C 及びデータライン DL を充放電させるのに限界がある。

【発明の開示】

【発明が解決しようとする課題】

【0018】

従って、本発明の目的は画素の駆動電流を一時的に大きくしてプリチャージングすることで画素の駆動時間を減少させることができるようにしたエレクトロルミネセンスの表示装置及びその駆動方法を提供することにある。

10

【0019】

また、本発明の異なる目的は信号がその薄膜トランジスタに充放電される時間を短縮させることができるエレクトロルミネセンスの表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0020】

前記目的を達成するために、本発明の実施例に係るエレクトロルミネセンスの表示装置はデータラインとスキャンラインの交差部毎に形成されて電流により、駆動される発光セルを含む画素、前記発光セルに供給される電流を一時的に大きく高めるための電流制御部を具備することを特徴とする。

20

【0021】

前記エレクトロルミネセンスの表示装置は前記電流制御部にデータ信号を供給するデータドライバ、前記発光セルに供給される電流を制御する発光セルの制御部、前記データドライバに前記データ信号を供給すると共に第 1 乃至第 6 選択信号とプリチャージングの選択信号及びプリチャージングエネーブル信号を発生するタイミング制御部を更に具備することを特徴とする。

【0022】

前記エレクトロルミネセンスの表示装置で前記電流制御部は前記データドライバと前記データラインの上に接続される多数の電流サンプルホルダ部と、前記電圧供給ラインとデータラインのそれぞれの間に接続されて前記データラインにプリチャージング電流供給部とを具備することを特徴とする。

30

【0023】

前記エレクトロルミネセンスの表示装置で前記多数の電流サンプルホルダ部のそれぞれは前記データドライバの出力ラインに共通に接続されて N 番目の（ただ、N は自然数）スキャンラインにスキャンパルスが供給される毎に前記データラインに供給されるデータ信号をサンプリングして貯蔵するための第 1 乃至第 3 サンプルホルダを有する第 1 サンプルホルダ部と、前記データドライバの出力ラインに共通に接続されて N + 1 番目のスキャンラインにスキャンパルスが印加される毎に前記データラインに供給されるデータ信号をサンプリングして貯蔵するための第 4 乃至第 6 サンプルホルダを有する第 2 サンプルホルダ部、前記第 1 及び第 2 サンプルホルダ部のそれぞれは前記データラインに接続されて前記プリチャージング選択信号につれて前記第 1 及び第 2 サンプルホルダ部のそれぞれの出力ラインを選択的に前記データラインに接続させる MUX アレイを具備することを特徴とする。

40

【0024】

前記エレクトロルミネセンスの表示装置で前記第 1 及び第 3 サンプルホルダは前記第 1 乃至第 3 選択信号につれて順次、駆動されて、前記第 4 乃至第 5 サンプルホルダは前記第 4 乃至第 6 選択信号につれて順次、駆動されることを特徴とする。

【0025】

前記エレクトロルミネセンスの表示装置で前記第 1 及び第 6 サンプルホルダのそれぞれ

50

は前記データドライバの出力ラインと基底電圧源及び前記M U Xアレイに接続されて前記データ信号をサンプリングして貯蔵されるサンプリング部、前記データドライバの出力ラインと前記サンプリング部の間に接続されて前記第1乃至第6選択信号の中のいずれか一つにより、スイッチングされる第1選択スイッチ、前記第1選択スイッチと前記サンプリング部の間のノードと前記サンプリング部の間に接続されて前記第1選択スイッチに供給される前記選択信号により、スイッチングされる第2選択スイッチ、前記サンプリング部と前記M U Xアレイに接続された出力ラインに接続されて前記プリチャージングエネーブル信号により、スイッチングされる第3選択スイッチとを具備することを特徴とする。

【0026】

前記エレクトロルミネセンスの表示装置で前記サンプリング部は前記第1選択スイッチと前記基底電圧源の間に接続された第1サンプリングスイッチ、前記第1サンプリングスイッチのゲート端子と前記基底電圧源及び前記第3選択スイッチに接続される第2サンプリングスイッチ、前記第1及び第2サンプリングスイッチのそれぞれのゲート端子と基底電圧源の間に接続されて前記データ信号を貯蔵するサンプリングキャパシター、前記第1及び第2サンプリングスイッチのそれぞれのゲート端子と前記基底電圧源及び前記M U Xアレイに接続された出力ラインに接続された第3サンプリングスイッチを具備することを特徴とする。

10

【0027】

前記エレクトロルミネセンスの表示装置で前記第2サンプリングスイッチの大きさは前記第1及び第3サンプリングスイッチより相対的に大きいことを特徴とする。

20

【0028】

前記エレクトロルミネセンスの表示装置で前記第1サンプルホルダ部はN + 1番目のスキャンラインにスキャンパルスが供給される毎に前記N番目のスキャンラインにスキャンパルスが供給される毎にサンプリングされて貯蔵された前記データ信号を利用して前記プリチャージングエネーブル信号が供給される間、前記プリチャージング電流の供給部からの電流を前記基底電圧源にシンクさせ、前記発光セルに供給される電流を一時的に大きく増加させて、前記第2サンプルホルダ部はN番目のスキャンラインにスキャンパルスが供給される毎に前記N + 1番目のスキャンラインにスキャンパルスが供給される毎にサンプリングされて貯蔵された前記データ信号を利用して前記プリチャージングエネーブル信号が供給される間、前記プリチャージング電流の供給部からの電流を前記基底電圧源にシンクさせ、前記発光セルに供給される電流を一時的に大きく増加させることを特徴とする。

30

【0029】

前記エレクトロルミネセンスの表示装置で前記プリチャージング電流供給部のそれぞれは前記電圧供給源と前記データラインの間に接続されて前記プリチャージングエネーブル信号により、スイッチングされる電流切換スイッチ、前記電流切換スイッチと前記電圧供給ラインの間に接続されるダイオード型電流供給スイッチを具備することを特徴とする。

【0030】

前記エレクトロルミネセンスの表示装置で前記画素のそれぞれは電圧供給源と前記発光セルの間に接続される駆動薄膜トランジスタ、前記スキャンラインと前記データラインに接続される第1スイッチング薄膜トランジスタ、前記電圧供給源と駆動薄膜トランジスタと前記第1スイッチング薄膜トランジスタに接続されて前記駆動薄膜トランジスタと電流ミラーを形成する変換薄膜トランジスタ、前記変換及び駆動薄膜トランジスタのゲート端子と前記電圧供給源の間に接続されるストレージキャパシター、前記変換及び駆動薄膜トランジスタのゲート端子と前記スキャンライン及び前記第1スイッチング薄膜トランジスタに接続される第2スイッチング薄膜トランジスタとを具備することを特徴とする。

40

【0031】

前記エレクトロルミネセンスの表示装置で前記電流供給スイッチの大きさは前記変換薄膜トランジスタより相対的に大きいことを特徴とする。

【0032】

前記エレクトロルミネセンスの表示装置で前記M U Xアレイは前記プリチャージング選

50

択信号につれてN番目のスキャンラインにスキャンパルスが印加される期間に前記第2サンプルホルダ部を前記データラインに接続させて、N+1番目のスキャンラインにスキャンパルスが印加される期間に前記第1サンプルホルダ部を前記データラインに接続させることを特徴とする。

**【0033】**

本発明の実施例に係るエレクトロルミネセンスの表示装置はデータ信号が入力されるデータライン、前記データラインと交差して画素を定義するスキャンラインを含むエレクトロルミネセンスパネル、前記データラインの一段に連結されて、前記データ信号が入力される前に入力電流を増幅した増幅電流を前記データラインに供給する電流増幅部とを具備することを特徴とする。

10

**【0034】**

前記エレクトロルミネセンスの表示装置は前記データラインの他段に連結されて、前記データラインにプリチャージ(Precharge)電流を供給するプリチャージ部を更に具備することを特徴とする。

**【0035】**

前記エレクトロルミネセンスの表示装置は前記データ信号、前記電流増幅部の入力電流を出力する駆動回路部を更に具備することを特徴とする。

**【0036】**

前記エレクトロルミネセンスの表示装置で前記プリチャージ部はそれぞれゲート電極、ソース電極、ドレーン電極を含む第1及び第2プリチャージトランジスタを含めて、前記第1プリチャージトランジスタのソース電極は高電圧源に連結されて、前記第1プリチャージトランジスタのゲート電極は前記第1プリチャージトランジスタのドレーン電極に連結されて、前記第1プリチャージトランジスタのドレーン電極は前記第2プリチャージトランジスタのソース電極に連結されて、前記第2プリチャージトランジスタのゲート電極には前記データ信号が入力される前に一定の時間の間にオンされるプリチャージ信号が入力されて、前記第2プリチャージトランジスタのドレーン電極は前記データラインに連結されることを特徴とする。

20

**【0037】**

前記エレクトロルミネセンスの表示装置は前記エレクトロルミネセンスパネルは前記データラインとスキャンラインに連結される第1及び第2スイッチング薄膜トランジスタ、前記第2スイッチング薄膜トランジスタと連結される第1及び第2駆動薄膜トランジスタ、ストレージキャパシタ、前記第2駆動薄膜トランジスタに電力を受信する発光セルを更に具備することを特徴とする。

30

**【0038】**

前記エレクトロルミネセンスの表示装置で前記電流増幅部は前記データラインに並列に連結される第1及び第2スイッチ、前記第1スイッチに連結される電流増幅器及び第2スイッチに連結される電流源を具備することを特徴とする。

**【0039】**

前記エレクトロルミネセンスの表示装置で前記第1スイッチは前記プリチャージ信号に応じて開閉されて、前記第2スイッチは前記プリチャージ信号と反対極性を有する反プリチャージ信号に応じて開閉されることを特徴とする。

40

**【0040】**

前記エレクトロルミネセンスの表示装置で前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と等しいか、前記プリチャージ電流と前記第1スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする。

**【0041】**

前記エレクトロルミネセンスの表示装置で前記電流増幅器はそれぞれゲート電極、ソース電極、ドレーン電極を含む第1乃至第4増幅トランジスタを含めて、前記第1乃至第4増幅トランジスタのソース電極は高電圧源に連結されて、前記第1増幅トランジスタのドレーン電極は前記第1及び第2増幅トランジスタのゲート電極と前記電流源に連結されて

50

、前記第3増幅トランジスタのソース電極は前記第2増幅トランジスタのドレーン電極と前記第3及び第4増幅トランジスタのゲート電極と連結されて、前記第3及び第4増幅トランジスタのドレーン電極は低電圧源に連結されて、前記第4増幅トランジスタのソース電極は前記第1スイッチに連結されることを特徴とする。

【0042】

ここで、前記エレクトロルミネセンスの表示装置において、前記第1増幅トランジスタを流れる電流より前記第2及び第3増幅トランジスタを流れる電流が大きくて、前記第2及び第3増幅トランジスタを流れる電流より前記第4増幅トランジスタを流れる電流が大きいように前記第1乃至4増幅トランジスタのW/L比が設計されることを特徴とする。

【0043】

前記エレクトロルミネセンスの表示装置において、前記電流増幅部は前記データラインに連結される電流増幅器と、前記電流増幅器に連結される電流源とを具備することを特徴とする。

【0044】

前記エレクトロルミネセンスの表示装置において、前記電流増幅器はそれぞれゲート電極、ソース電極、ドレーン電極を含む第1乃至5増幅トランジスタと第1スイッチを含めて、前記第1及び第2増幅トランジスタのソース電極は高電圧源に連結されて、前記第1増幅トランジスタのドレーン電極は前記第1及び第2増幅トランジスタのゲート電極と前記電流源に連結されて、前記第3増幅トランジスタのドレーン電極は前記第2増幅トランジスタのドレーン電極と前記第3乃至5増幅トランジスタのゲート電極と連結されて、前記第3乃至5増幅トランジスタのソース電極は低電圧源に連結されて、前記第1スイッチの両端は前記第4及び5増幅トランジスタのドレーン電極にそれぞれ連結されて、前記第5増幅トランジスタのドレーン電極は前記データラインに連結されることを特徴とする。

【0045】

前記エレクトロルミネセンスの表示装置において、前記第1スイッチは前記プリチャージ信号に応じて開閉されて、前記第2スイッチは前記プリチャージ信号に応じて開閉されることを特徴とする。

【0046】

前記エレクトロルミネセンスの表示装置において、前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と前記第1スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする。

【0047】

前記エレクトロルミネセンスの表示装置において、前記第1増幅トランジスタを流れる電流より前記第2及び第3増幅トランジスタを流れる電流が大きくて、前記第2及び第3増幅トランジスタを流れる電流より前記第4増幅トランジスタを流れる電流が大きくて、前記第4増幅トランジスタを流れる電流は前記プリチャージ電流と同じく、前記第5増幅トランジスタを流れる電流は前記画素電流と同じように前記第1乃至5増幅トランジスタのW/L比が設計されることを特徴とする。

【0048】

前記エレクトロルミネセンスの表示装置において、前記プリチャージ部はそれぞれゲート電極、ソース電極、ドレーン電極を含む第1及び第2プリチャージトランジスタを含め、前記第1プリチャージトランジスタのソース電極は低電圧源に連結され、前記第1プリチャージトランジスタのゲート電極は前記第1プリチャージトランジスタのドレーン電極に連結され、前記第1プリチャージトランジスタのドレーン電極は前記第2プリチャージトランジスタのドレーン電極に連結され、前記第2プリチャージトランジスタのゲート電極には前記データ信号が入力される前に一定の時間の間にオンされるプリチャージ信号が入力され、前記第2プリチャージトランジスタのソース電極は前記データラインに連結されることを特徴とする。

【0049】

前記エレクトロルミネセンスの表示装置において、前記エレクトロルミネセンスパネル

10

20

30

40

50

は前記データラインとスキャンラインに連結される第1及び第2スイッチング薄膜トランジスタ、前記第2スイッチング薄膜トランジスタと連結される第1及び第2駆動薄膜トランジスタ、ストレージキャパシター、前記第2駆動薄膜トランジスタに電力を供給する電力線、前記第2駆動薄膜トランジスタを通して前記電力と共に供給される発光セルを更に具備することを特徴とする。

【0050】

前記エレクトロルミネセンスの表示装置において前記電流増幅部は前記データラインに並列に連結される第1及び第2スイッチ、前記第1スイッチに連結される電流増幅器、前記電流増幅器及び第2スイッチに連結される電流源とを具備することを特徴とする。

【0051】

前記第2スイッチが前記プリチャージ信号と反対極性を有する反プリチャージ信号に応じて開閉される一方、前記エレクトロルミネセンスの表示装置において、前記第1スイッチは前記プリチャージ信号に応じて開閉されることを特徴とする。

【0052】

前記エレクトロルミネセンスの表示装置において、前記プリチャージ信号がオンにされる場合、前記増幅電流は前記プリチャージ電流と等しいか、前記プリチャージ電流と前記第1スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする。

【0053】

前記エレクトロルミネセンスの表示装置において、前記電流増幅部は前記データラインに連結される電流増幅器、前記電流増幅器に連結される電流源を具備することを特徴とする。

【0054】

前記エレクトロルミネセンスの表示装置で前記電流増幅器はそれぞれゲート電極、ソース電極、ドレーン電極を含む第1乃至5増幅トランジスタと第1スイッチを含めて、前記第1及び第2増幅トランジスタのソース電極は低電圧源に連結されて、前記第1増幅トランジスタのドレーン電極は前記第1及び第2増幅トランジスタのゲート電極と前記電流源に連結されて、前記第3増幅トランジスタのドレーン電極は前記第2増幅トランジスタのドレーン電極と前記第3乃至5増幅トランジスタのゲート電極と連結され、前記第3乃至5増幅トランジスタのソース電極は高電圧源に連結され、前記第1スイッチの両断は前記第4及び5増幅トランジスタのドレーン電極にそれぞれ連結され、前記第5増幅トランジスタのドレーン電極は前記データラインに連結されることを特徴とする。

【0055】

前記エレクトロルミネセンスの表示装置において、前記第1スイッチは前記プリチャージ信号に応じて開閉されることを特徴とする。

【0056】

前記エレクトロルミネセンスの表示装置において、前記プリチャージ信号がオンされる場合、前記増幅電流は前記プリチャージ電流と前記第1スイッチング薄膜トランジスタを流れる画素電流の合計と等しいことを特徴とする。

【0057】

前記エレクトロルミネセンスの表示装置において、前記第1増幅トランジスタを流れる電流より前記第2及び第3増幅トランジスタを流れる電流が大きく、前記第2及び第3増幅トランジスタを流れる電流より前記第4増幅トランジスタを流れる電流が大きく、前記第4増幅トランジスタを流れる電流は前記プリチャージ電流と同じく、前記第5増幅トランジスタを流れる電流は前記画素電流と同じように前記第1乃至5増幅トランジスタのW/L比が設計されることを特徴とする。

【0058】

前記エレクトロルミネセンスの表示装置において、前記電流増幅部と前記プリチャージ部は前記エレクトロルミネセンスパネルに内蔵されることを特徴とする。

【0059】

本発明の実施例に係るエレクトロルミネセンス表示装置の駆動方法はデータラインとス

10

20

30

40

50

キャンラインの交差部毎に形成されて電流により、駆動される発光セルを含む画素を有するエレクトロルミネセンス表示装置の駆動方法において、前記N番目のスキャンラインにスキャンパルスが供給される期間に前記データラインに供給されるデータ信号を順次、サンプリングして多数の第1サンプリングホルダに貯蔵する段階と、前記N+1番目のスキャンラインにスキャンパルスが供給される期間に多数の第1サンプリングホルダに貯蔵された前記データ信号を利用して前記発光セルに流れる電流を一時的に大きく高める段階を含むことを特徴とする。

【0060】

前記エレクトロルミネセンス表示装置の駆動方法において、前記発光セルに流れる電流を一時的に大きく高める段階は前記データラインと前記発光セルに流れる電流が一時的に大きく高めるようにプリチャージングすることを特徴とする。

10

【0061】

前記エレクトロルミネセンス表示装置の駆動方法は前記N+1番目のスキャンラインにスキャンパルスが印加される期間に前記データラインに供給されるデータ信号を順次、サンプリングして複数の第2サンプリングホルダに貯蔵される段階と、前記N番目のスキャンラインにスキャンパルスが印加される期間に複数の第1サンプリングホルダに貯蔵された前記データ信号を利用して前記発光セルに流れる電流を一時的に大きく高める段階を更に含むことを特徴とする。

【0062】

前記エレクトロルミネセンス表示装置の駆動方法は複数の選択信号とプリチャージング選択信号及びプリチャージングエネーブル信号を発生する段階を更に含むことを特徴とする。

20

【0063】

前記エレクトロルミネセンス表示装置の駆動方法は前記プリチャージング選択信号につれて前記複数の第1及び第2サンプリングホルダと前記データラインを選択的に接続させることを特徴とする。

【0064】

前記エレクトロルミネセンス表示装置の駆動方法は多数の第1サンプリングホルダは前記N+1番目のスキャンラインにスキャンパルスが印加される期間に前記プリチャージング選択信号に 응답して前記データラインに接続されて、多数の第2サンプリングホルダは前記N番目のスキャンラインにスキャンパルスが印加される期間に前記プリチャージング選択信号に 응답して前記データラインに接続されることを特徴とする。

30

【0065】

前記エレクトロルミネセンス表示装置の駆動方法は前記プリチャージングエネーブル信号に 응답して前記データラインに相対的に高い電流を供給する段階を更に含むことを特徴とする。

【0066】

前記エレクトロルミネセンス表示装置の駆動方法は前記プリチャージングエネーブル信号につれて前記第1及び第2サンプリングホルダのそれぞれには相対的に低い電流が流れる第1パスと前記プリチャージングエネーブル信号につれて相対的に高い電流が流れる第2パスが形成されることを特徴とする。

40

【0067】

本発明の実施例に係るエレクトロルミネセンス表示装置の駆動方法はエレクトロルミネセンスパネルのスキャンラインを選択しては前記データゲート信号を入力する段階、前記スキャンラインと交差して画素を定義するデータラインにデータ信号を入力する段階、前記データラインが前記データ信号に近い電位を有するように前記データ信号が入力される前に前記データラインに増幅電流を入力する段階を含むことを特徴とする。

【0068】

前記エレクトロルミネセンス表示装置の駆動方法で前記増幅電流は前記データラインに連結されたプリチャージ部と電流増幅部によって入力されることを特徴とする。

50

## 【0069】

前記エレクトロルミネセンス表示装置の駆動方法で前記プリチャージ部と電流増幅部は前記エレクトロルミネセンスパネルに内蔵されることを特徴とする。

## 【発明の効果】

## 【0070】

上述したように、本発明に係るエレクトロルミネセンスの表示装置及びその駆動方法はN番目のスキャンラインにスキャンパルスが印加される期間に画素に供給される駆動電流を一時的に大きくしてプリチャージングすることで画素の駆動時間を減少させることができる。このように本発明は画素セルに供給される駆動電流を一時的に高くなるようにプリチャージングすることで低い駆動電流によって画素セルのストレージキャパシター及びデータラインの充放電の時間が遅延されることを防止することができる。

10

## 【0071】

また、本発明の実施例に係るエレクトロルミネセンスの表示装置及びその駆動方法はその駆動方法は一つの画素に四つの薄膜トランジスタ、駆動電流源を大きくすることができるプリチャージ部及び電流増幅部とを具備することで、信号が画素の薄膜トランジスタに充放電される時間を短縮することができて、電流駆動方式であるので薄膜トランジスタの閾値電圧の変化による均一性の問題が防止される。

## 【発明を実施するための最良の形態】

## 【0072】

以下、本発明の実施例を添付した図4乃至図25を参照して詳細に説明する。

20

## 【実施例】

## 【0073】

図4を参照すると、本発明の第1実施例に係るエレクトロルミネセンスの表示装置はスキャンラインSLとデータラインDLの交差に定義された領域にそれぞれ配列された画素128を具備するELパネル120、ELパネル120のスキャンラインSLを駆動するスキャンドライバ122、ELパネル120のデータラインDLを駆動するデータドライバ124、データドライバ124に複数のガンマ電圧を供給するガンマ電圧生成部126、データドライバ124とデータラインDLの間に接続されて画素128に供給される駆動電流をプリチャージングするための電流サンプルホルダ部140、データラインDLの端部に接続されてプリチャージングするための電流をデータラインDLに供給するプリチャージング電流供給部150、データドライバ124及びスキャンドライバ122を制御するためのタイミング制御部127とを具備する。ここで、電流サンプルホルダ部140及びプリチャージング電流供給部150は画素128に供給される駆動電流を一時的に大きく高めるための電流制御部を構成する。

30

## 【0074】

ELパネル120には画素128がマトリックス型で配置される。そして、ELパネル120には外部の供給電圧源VDDから供給電圧を供給される供給パッド110と、外部の基底電圧源GNDから基底電圧を供給される基底パッド112が設置される。(一例として、供給電圧源VDD及び基底電圧源GNDは電源部から供給されることができる。)供給パッド110から供給された供給電圧はそれぞれの画素128に供給される。そして、基底パッド112から供給された基底電圧もそれぞれの画素128に供給される。

40

## 【0075】

スキャンドライバ122はスキャンラインSLにスキャンパルスを印加してスキャンラインSLを順次、駆動する。

## 【0076】

ガンマ電圧生成部126は多様な電圧値を有するガンマ電圧をデータドライバ124に供給する。

## 【0077】

データドライバ124はタイミング制御部127から入力されたデジタルデータ信号をガンマ電圧生成部126からのガンマ電圧を利用してアナログデータ信号に変換する。そ

50

して、データドライバ 1 2 4 はアナログデータ信号をスキャンパルスが供給される毎にデータライン D L に供給するようになる。

【 0 0 7 8 】

タイミング制御部 1 2 7 は外部システム（例えば、グラフィックカード）から供給される同期信号を利用してデータドライバ 1 2 4 を制御するためのデータ制御信号及びスキャンドライバ 1 2 2 を制御するためのスキャン制御信号を生成する。タイミング制御部 1 2 7 で生成されたデータ制御信号はデータドライバ 1 2 4 に供給されてデータドライバ 1 2 4 を制御する。タイミング制御部 1 2 7 で生成されたスキャン制御信号はスキャンドライバ 1 2 2 に供給されてスキャンドライバ 1 2 2 を制御する。更に、タイミング制御部 1 2 7 は外部システムから供給されるデジタルデータ信号をデータドライバ 1 2 4 に供給する。

10

【 0 0 7 9 】

また、タイミング制御部 1 2 7 は電流サンプルホルダ部 1 4 0 及びプリチャージング電流供給部 1 5 0 の駆動を制御するために、図 5 に図示されたところのようにプリチャージングイネーブル信号 E N と、第 1 乃至第 6 選択信号 S 1 乃至 S 6 と、プリチャージング選択信号 P S を発生するようになる。

【 0 0 8 0 】

第 1 乃至第 6 選択信号 S 1 乃至 S 6 の中の第 1 乃至第 3 選択信号 S 1、S 2、S 3 のそれぞれは N 番目のスキャンライン S L N に印加されるスキャンパルス S P のオン期間に順次にオン状態になる。これにつれて、第 1 乃至第 3 選択信号 S 1、S 2、S 3 のそれぞれは N 番目のスキャンライン S L n に印加されるスキャンパルス S P のオン期間を 1 / 3 期間の間にオン状態になり、残りの期間はオフ状態になる。そして、第 1 乃至第 3 選択信号 S 1、S 2、S 3 のそれぞれは N + 1 番目のスキャンライン S L N + 1 にスキャンパルス S P のオン期間ではオフ状態になる。

20

【 0 0 8 1 】

第 1 乃至第 6 選択信号 S 1 乃至 S 6 の中の第 4 乃至第 6 選択信号 S 4、S 5、S 6 のそれぞれは N + 1 番目のスキャンライン S L n + 1 に印加されるスキャンパルス S P のオン期間に順次にオン状態になる。これにつれて、第 4 乃至第 6 選択信号 S 4、S 5、S 6 のそれぞれは N + 1 番目のスキャンライン S L n + 1 に印加されるスキャンパルス S P のオン期間を 1 / 3 期間の間にオン状態になり、残りの期間はオフ状態になる。そして、第 4 乃至第 6 選択信号 S 4、S 5、S 6 のそれぞれは N 番目のスキャンライン S L N にスキャンパルス S P のオン期間ではオフ状態になる。

30

【 0 0 8 2 】

プリチャージングイネーブル信号 E N はスキャンパルス S P のポーリングエッジ時点から所定時間オン状態の電圧レベルを有するようになる。即ち、プリチャージングイネーブル信号 E N のオン期間の幅は第 1 乃至第 6 選択信号 S 1 乃至 S 6 のそれぞれのオン状態の幅より小さい幅を有するようになる。

【 0 0 8 3 】

プリチャージング選択信号 P S は N + 1 番目のスキャンライン S L N + 1 に供給されるスキャンパルス S P のオン期間の間にオフ状態になり、N 番目のスキャンライン S L N に供給されるスキャンパルス S P のオン期間の間にオン状態になる。

40

【 0 0 8 4 】

画素 1 2 8 のそれぞれは等価的にデータライン D L とスキャンライン S L の間に接続されたダイオードで表現される。このような、画素 1 2 8 のそれぞれはスキャンライン S L にスキャンパルスが供給される際にデータライン D L からのデータ信号を供給されてそのデータ信号に相応する光を発生するようになる。

【 0 0 8 5 】

このために、画素 1 2 8 のそれぞれは図 6 に図示されたように供給電圧源 V D D、供給電圧源 V D D と基底電圧源 G N D の間に接続された発光セル O E L、データライン D L とスキャンライン S L のそれぞれから供給される駆動信号によって発光セル O E L を駆動さ

50

せるための発光セル駆動回路130を具備する。

【0086】

発光セル駆動回路130は供給電圧源VDDと発光セルOELの間に接続された駆動トランジスタDT、スキャンラインSLとデータラインDLに接続された第1スイッチングトランジスタSW1、第1スイッチングトランジスタSW1とスキャンラインSLに接続された第2スイッチングトランジスタSW2、第1及び第2スイッチングトランジスタSW1、SW2の間のノードと供給電圧源VDDの間に接続されて駆動トランジスタDTと電流ミラー(Current Mirror)回路を形成して電流を電圧に変換する変換トランジスタMT、駆動トランジスタDTと変換トランジスタMTのそれぞれのゲート端子と供給電圧源VDDの間に接続されたストレージキャパシタCstを具備する。ここで、トランジスタはPタイプ電子の金属酸化膜の半導体の電界効果トランジスタ(MOSFET、Metal-Oxide Semiconductor Field Effect Transistor)である。

10

【0087】

駆動トランジスタDTのゲート端子は変換トランジスタMTのゲート端子に接続されて、ソース端子は供給電圧源VDDに接続されると共にドレーン端子は発光セルOELに接続される。変換トランジスタMTのソース端子は供給電圧源VDDに接続されて、ドレーン端子は第2スイッチングトランジスタSW2のドレーン端子のソース端子に接続される。第1スイッチングトランジスタSW1のソース端子はデータラインDLに接続されてドレーン端子は第2スイッチングトランジスタSW2のソース端子に接続される。第2スイッチングトランジスタSW2のドレーン端子は駆動トランジスタDT及び変換トランジスタMTのそれぞれのゲート端子及びストレージキャパシタCstに接続される。一方、駆動トランジスタDTと変換トランジスタMTは電流ミラー回路を形成するように隣接されるように形成されるために同一の特性を有すること、仮定する場合、駆動トランジスタDTと変換トランジスタMTを同一の大きさで形成すると、駆動トランジスタDTと変換トランジスタMTに流れる電流の量は同一になる。

20

【0088】

プリチャージング電流供給部150は図7に図示されたところのように供給電圧ラインVDDとデータラインDLの他側の端段に直列接続される電流供給トランジスタQ1及び電流切換スイッチQ2とを具備する。

30

【0089】

電流供給トランジスタQ1のソース端子は供給電圧源VDDに接続されてゲート端子及びドレーン端子は電流切換スイッチQ2の第1入力端子に共通に接続される。この電流供給トランジスタQ1は電圧供給源VDDと電流切換スイッチQ2の間にダイオード形態で接続されて電流切換スイッチQ2のスイッチングによってターンオンされて電圧供給源VDDからのプリチャージング電流Ipreを電流切換スイッチQ2に供給するようになる。このような、電流供給トランジスタQ1は画素128の変換トランジスタMTより相対的に大きい大きさを有するようになる。この際、電流供給トランジスタQ1の大きさを変換トランジスタMTの20倍であると仮定することにする。

40

【0090】

電流切換スイッチQ2の第2入力端子はデータラインDLの一侧の端段に接続される。このような、電流切換スイッチQ2はタイミング制御部127から供給されるプリチャージングイネーブル信号ENに応答して第1電流供給トランジスタQ1を経由して供給されるプリチャージング電流IpreをデータラインDLに供給するようになる。

【0091】

電流サンプルホルダ部140は図8に図示されたところのようにデータドライバ124の出力ラインOUT1乃至OUTn/3の中の一つの出力ラインOUTと三つのデータラインDL3n、DL3n+1、DL3n+2の間に接続される。このような、電流サンプルホルダ部140はデータドライバ124の出力ラインOUT1乃至OUTn/3のそれぞれとデータラインDLの一侧の間に接続されて1フレーム単位に画素128に供給され

50

るアナログデータ信号をサンプリングすることと共にNフレーム期間に画素128にアナログデータ信号が供給される間にN+1フレームのアナログデータ信号をサンプリングするようになる。

【0092】

このために、電流サンプルホルダ部140は図9に図示されたところのようにデータドライバ124の出力ラインOUT1乃至OUTn/3の中の一つの出力ラインOUTと三つのデータラインDL3n、DL3n+1、DL3n+2の間に接続された第1及び第2サンプリングホルダ部142、144、第1及び第2サンプリングホルダ部142、144のそれぞれ出力ラインOL1、OL2に接続されると共に三つのデータラインDL3n、DL3n+1、DL3n+2に接続されるMUX(multiplexer)アレイ147を具備する。

10

【0093】

第1サンプリングホルダ部142は第1乃至第3サンプルホルダ146a、146b、146cで構成される。第1乃至第3サンプルホルダ146a、146b、146cのそれぞれにはデータドライバ124からアナログデータ信号が共通に供給されると共にタイミング制御部127からプリチャージングイネーブル信号ENが供給される。また、第1サンプルホルダ146aには第1選択信号S1が供給されて、第2サンプルホルダ146bには第2選択信号S2が供給されると共に第3サンプルホルダ146cには第3選択信号S3が供給される。このような、第1サンプリングホルダ部142はプリチャージングイネーブル信号ENに应答して第1乃至第3選択信号S1、S2、S3に応じてデータドライバ124から供給されるアナログデータ信号を第1乃至第3サンプルホルダ146a、146b、146cのそれぞれに順次にサンプリングする。

20

【0094】

第2サンプリングホルダ部144は第4乃至第6サンプルホルダ146d、146e、146fで構成される。第4乃至第6サンプルホルダ146d、146e、146fのそれぞれにはデータドライバ124からアナログデータ信号が共通に供給されると共にタイミング制御部127からプリチャージングイネーブル信号ENが供給される。また、第4サンプルホルダ146dには第4選択信号S4が供給されて、第5サンプルホルダ146eには第5選択信号S5が供給されると共に第6サンプルホルダ146fには第6選択信号S6が供給される。このような、第2サンプリングホルダ部144はプリチャージングイネーブル信号ENに应答して第4乃至第6選択信号S4、S5、S6につれてデータドライバ124から供給されるアナログデータ信号を第4乃至第6サンプルホルダ146d、146e、146fのそれぞれに順次、サンプリングする。この際、第1及び第4サンプルホルダ146a、146dはMUXアレイ147を経由して同一のデータラインDLに接続されて、第2及び第5サンプルホルダ146b、146eはMUXアレイ147を経由して同一のデータラインDLに接続されると共に第3及び第6サンプルホルダ146c、146fはMUXアレイ147を経由して同一のデータラインDLに接続される。

30

【0095】

第1乃至第6サンプルホルダ146a、146b、146c、146d、146e、146fのそれぞれは同一の構成を有するようになる。これにつれて、第1サンプルホルダ146aを一例とあげると、第1乃至第6サンプルホルダ146a、146b、146c、146d、146e、146fを説明すると次のようである。

40

【0096】

第1サンプルホルダ146aは図10に図示されたところのようにデータドライバ124の第1出力端子OUT1と基底電圧源GND及び出力ラインOL1に接続されたサンプリング部149と、データドライバ124の第1出力端子OUT1とサンプリング部149の間に接続された第1選択スイッチS1と、第1選択スイッチS1とサンプリング部の間に接続された第2選択スイッチS2及び出力ラインOL1とサンプリング部149の間に接続された第3選択スイッチS3とを具備する。

【0097】

50

サンプリング部 149 は第 1 選択スイッチ S 1 基底電圧源 GND の間に接続された第 1 サンプルングトランジスタ M 1、第 1 サンプルングトランジスタ M 1 と第 3 選択スイッチ S 3 の間に接続された第 2 サンプルングトランジスタ M 2、第 1 及び第 2 サンプルングトランジスタ M 1、M 2 のそれぞれのゲート端子が接続された第 1 ノード N 1 と出力ライン OL 1 及び基底電圧源 GND に接続された第 3 サンプルングトランジスタ M 3、第 1 ノード N 1 と第 1 サンプルングトランジスタ M 1 のドレーン端子の間に接続されたサンプリングキャパシタ C s a m を具備する。

【0098】

第 1 サンプルングトランジスタ M 1 のソース端子は第 1 及び第 2 選択スイッチ S 1、S 2 が接続された第 2 ノード N 2 に接続される。第 2 サンプルングトランジスタ M 2 のドレーン端子は基底電圧源 GND に接続されて、ソース端子は第 3 選択スイッチ S 3 のドレーン端子に接続される。第 3 サンプルングトランジスタ M 3 のゲート端子は第 1 ノード N 1 に接続されて、ソース端子は出力ライン OL 1 に接続されると共にドレーン端子は基底電圧源 GND に接続される。この際、第 1 乃至第 3 サンプルングトランジスタ M 1、M 2、M 3 のそれぞれは電流ミラー回路を形成するように隣接して形成される。このように電流ミラー回路を形成するように隣接して形成される第 1 乃至第 3 サンプルングトランジスタ M 1、M 2、M 3 の中の第 1 サンプルングトランジスタ M 1 と第 3 サンプルングトランジスタ M 3 の大きさは同一になる半面、第 2 サンプルングトランジスタ M 2 は第 1 サンプルングトランジスタ M 1 と第 3 サンプルングトランジスタ M 3 より相対的に大きい大きさを有する。ここで、第 2 サンプルングトランジスタ M 2 の大きさは第 1 サンプルングトランジスタ M 1、或いは、第 3 サンプルングトランジスタ M 3 より 20 倍大きいことと仮定して説明する。これに応じて、第 2 サンプルングトランジスタ M 2 はプリチャージングイネーブル信号に応じて MUX アレイ 147 を経由してデータライン DL と基底電圧源 GND の間に相対的に高い電流が流れる第 1 電流パスを形成する半面に第 3 サンプルングトランジスタ M 3 はプリチャージングイネーブル信号に応じて MUX アレイ 147 を経由してデータライン DL と基底電圧源 GND の間に相対的に低い電流が流れる第 2 電流パスを形成する。この際、第 1 電流パスには第 2 電流パスに流れる電流の 20 倍程度の大きい電流が流れることが仮定される。

【0099】

サンプリングキャパシタ C s a m は第 1 サンプルングトランジスタ M 1 のドレーン端子とゲート端子の間に接続されて第 1 ノード N 1 の上の電圧を貯蔵して、貯蔵された電圧を利用して第 1 及び第 2 選択スイッチ S 1、S 2 がターンオンされても第 1 乃至第 3 サンプルングトランジスタ M 1、M 2、M 3 のオン状態を維持させるようになる。

【0100】

第 1 選択スイッチ S 1 の第 1 入力端子はデータドライバ 124 の第 1 出力端子 OUT 1 に接続されて、第 2 入力端子は第 2 ノード N 2 に接続される。このような、第 1 選択スイッチ S 1 はタイミング制御部 127 からの第 1 選択信号 S 1 に応答してデータドライバ 124 の第 1 出力端子 OUT 1 からのアナログデータ信号を第 2 ノード N 2 の上に印加する。

【0101】

第 2 選択スイッチ S 2 の第 1 入力端子は第 2 ノード N 2 に接続されて、第 2 入力端子は第 1 ノード N 1 に接続される。このような、第 2 選択スイッチ S 2 はタイミング制御部 127 からの第 1 選択信号 S 1 に応答して第 1 選択スイッチ S 1 を経由して第 2 ノード N 2 の上に供給された電圧を第 1 ノード N 1 の上に供給する。即ち、第 2 選択スイッチ S 2 は第 2 ノード N 2 の上の電圧を第 1 ノード N 1 に接続された第 1 及び第 2 サンプルングトランジスタ M 1、M 2 のそれぞれのゲート端子に印加する。

【0102】

第 3 選択スイッチ S 3 の出力ライン OL 1 に接続されて、第 2 入力端子は第 2 サンプルングトランジスタ M 2 のソース端子に接続される。このような、第 3 選択スイッチ S 3 はタイミング制御部 127 からのプリチャージングイネーブル信号 EN に応答して出力ライ

ンOL1に供給されるプリチャージング電流 $I_{pre}$ を第2サンプリングトランジスタM2のソース端子に供給する。

【0103】

MUXアレイ147は第1及び第4サンプルホルダ146a、146dのそれぞれの実出力ラインOL1、OL2と3n番目のデータラインDL3nに接続される第1MUX148aと、第2及び第5サンプルホルダ146b、146eのそれぞれの実出力ラインOL1、OL2と3n+1番目のデータラインDL3n+1に接続される第2MUX148b、第3及び第6サンプルホルダ146c、146fのそれぞれの実出力ラインOL1、OL2と3n+2番目のデータラインDL3n+2に接続される第3MUX148cを具備する。

10

【0104】

このような、第1MUX148aはタイミング制御部127から供給されるプリチャージング信号PSにつれて第1及び第4サンプルホルダ146a、146dのそれぞれの実出力ラインOL1、OL2を選択的に3n番目のデータラインDL3nに接続させるようになる。第2MUX148bはタイミング制御部127から供給されるプリチャージング信号PSに反応して第2及び第5サンプルホルダ146b、146eのそれぞれの実出力ラインOL1、OL2を選択的に3n+1番目のデータラインDL3n+1に接続させる。そして、第3MUX148cはタイミング制御部127から供給されるプリチャージング信号PSにつれて第3及び第6サンプルホルダ146c、146fのそれぞれの実出力ラインOL1、OL2を選択的に3n+2番目のデータラインDL3n+2に接続させる。

20

【0105】

このような、本発明の第1実施例に係るEL表示装置とその駆動方法は図5と図11を結びつけて説明すると、次のようである。ここで、多数の画素128の中の一つの画素128の駆動を一例として説明する。

【0106】

図5に図示されたところのようにT1期間の以前の期間では第4サンプルホルダ146dのストレージキャパシタースtにデータドライバ124からのデータ信号が貯蔵されていることと仮定する。

【0107】

T1期間ではN番目のスキャンラインSLNにオン状態のスキャンパルスSPが供給されるT1期間ではスキャンパルスSPの幅の対比1/4程度の幅を有するプリチャージングイネーブル信号ENが供給されると共にロー状態のプリチャージング選択信号PSが供給されて、オン状態第1乃至第3選択信号S1、S2、S3が順次、供給されると共にオフ状態の第4乃至第6選択信号S4、S5、S6が順次、供給される。

30

【0108】

これによって、第1MUX148aは図11に図示されたところのようにプリチャージング選択信号PSに反応して第1データラインDL1を第4サンプルホルダ146dの実出力ラインOL2に接続させる。第1MUX148aによって第1データラインDL1に接続された第4サンプルホルダ146dの第1及び第2選択スイッチS1、S2はオフ状態の第4選択信号S4によって、オフの状態になる。これと同時にオン状態のプリチャージングイネーブル信号ENによって第4サンプルホルダ146dの第3選択スイッチS3とプリチャージング供給部150の電流切換スイッチQ2がターンオンになる。

40

【0109】

このように、第4サンプルホルダ146dのサンプリングキャパシタースamに貯蔵されたデータ信号によって第1乃至第3サンプリングトランジスタM1、M2、M3がオン状態が維持された状態で第1MUX148aによって第4サンプルホルダ146dの実出力ラインOL2が第1データラインDL1に接続されることで第1データラインDL1の電位が基底電圧源GNDに接続される。この際、N番目のスキャンラインSLNにオン状態のスキャンパルスSPが印加されると、発光セル駆動回路130の第1及び第2スイッチングトランジスタSW1、SW2がターンオンされる。第1及び第2スイッチングトラ

50

ンジスタSW1、SW2がターンオンされることにつれて駆動トランジスタDT及び変換トランジスタMTがターンオンされる。これによって、駆動トランジスタDTは供給電圧源VDDからの電流を発光セルOELに供給して発光セルOELを発光させるようになる。これと同時に、第1データラインDL1にはプリチャージング供給部150から電流供給トランジスタQ1及び電流切換スイッチQ2を経由して高い電流が供給される。この際、駆動トランジスタDTに流れる電流を1であると仮定すると、プリチャージング供給部150から第1データラインDL1に流れる電流Ipreは21になる。即ち、第4サンプルホルダ146dの第2及び第3サンプリングトランジスタM2、M3はサンプリングキャパシタCsamに貯蔵されたデータ電圧によってターンオンされて第1MUX148aを経由して第1データラインDL1の上の電流Ipreを基底電圧源GNDにシンクさせることで第1データラインDL1の上の電流は第2及び第3サンプリングトランジスタM2、M3の間の大きさの比率によって21になる。このように、N番目のスキャンラインSLNにオン状態のスキャンパルスSPが供給されるT1期間でプリチャージングイネーブル信号ENが供給される期間ではプリチャージング供給部150及び第4サンプルホルダ146dを利用して画素128の第1データラインDL1及び発光セルOELに供給される駆動電流の大きさを一時的に大きく高めるようになる。従って、本発明の第1実施例に係るEL表示装置とその駆動方法は画素128の駆動電流を一時的に大きく高めることで低い駆動電流による画素128のストレージキャパシタCst及びデータラインDLの充放電問題を解決することができる。一方、上述したところのようにN番目のスキャンラインSLNにオン状態のスキャンパルスSPが印加されるT1期間でプリチャージングイネーブル信号ENが供給される期間の以後にはオフ状態のプリチャージングイネーブル信号ENによって、ストレージキャパシタCstに貯蔵されたデータ信号に対応される電流を供給電圧源VDDから発光セルOELに供給するようになる。

【0110】

一方、第4サンプルホルダ146dを利用して画素128に駆動電流を供給する間に第1サンプルホルダ146aはデータドライバ124からのデータ信号をサンプリングして貯蔵するようになる。具体的に、第1サンプルホルダ146aの第1及び第2選択スイッチS1、S2は第1選択信号S1によってオン状態になると共に第3選択スイッチS3はプリチャージングイネーブル信号ENによってオン状態になる。これにつれて、第1サンプルホルダ146aは第1乃至第3選択スイッチS1、S2、S3のターンオンによってデータドライバ124から供給されるアナログデータ信号をサンプリングキャパシタCsamに貯蔵するようになる。この際、第1サンプルホルダ146aの出力ラインOL1は第1MUX148aによって第1データラインDL1に接続されない状態になる。

【0111】

T2期間ではN+1番目のスキャンラインSLn+1にオン状態のスキャンパルスSPが印加されるT2期間ではスキャンパルスSPの幅の対比1/4程度の幅を有するプリチャージングイネーブル信号ENが供給されると共にハイ状態のプリチャージング選択信号PSが供給されて、オン状態の第4乃至第6選択信号S4、S5、S6が順次に供給されると共にオフ状態の第1乃至第3選択信号S1、S2、S3が順次に供給される。

【0112】

これによって、第1MUX148aは図12に図示されたようにプリチャージング選択信号PSに応答して第1データラインDL1を第1サンプルホルダ146aの出力ラインOL1に接続させるようになる。第1MUX148aによって第1データラインDL1に接続された第1サンプルホルダ146aの第1及び第2選択スイッチS1、S2はオフ状態の第4選択信号S4によって、オフの状態になる。これと同時にオン状態のプリチャージングイネーブル信号ENによって第1サンプルホルダ146aの第1選択スイッチS1とプリチャージング供給部150の電流切換スイッチQ2がターンオンになる。

【0113】

このように、第1サンプルホルダ146aのサンプリングキャパシタCsamに貯蔵されたデータ信号によって第1乃至第3サンプリングトランジスタM1、M2、M3がオ

10

20

30

40

50

ン状態が維持された状態で第1 MUX 148 aによって第サンプルホルダ146 aの出力ラインOL1が第1データラインDL1に接続されることで第1データラインDL1の電位が基底電圧源GNDに接続される。この際、N+1番目のスキャンラインSL<sub>n+1</sub>にオン状態のスキャンパルスSPが供給されると、発光セル駆動回路130の第1及び第2スイッチングトランジスタSW1、SW2がターンオンされる。第1及び第2スイッチングトランジスタSW1、SW2がターンオンされることにつれて駆動トランジスタDT及び変換トランジスタMTがターンオンされる。これによって、駆動トランジスタDTは供給電圧源VDDからの電流を発光セルOELに供給して発光セルOELを発光させるようになる。これと同時に、第1データラインDL1にはプリチャージング供給部150から電流供給トランジスタQ1及び電流切換スイッチQ2を経由して高い電流が印加される。この際、駆動トランジスタDTに流れる電流を1であると仮定すると、プリチャージング供給部150から第1データラインDL1に流れる電流I<sub>pre</sub>は21になる。即ち、第1サンプルホルダ146 aの第2及び第3サンプリングトランジスタM2、M3はサンプリングキャパシタCsamに貯蔵されたデータ電圧によってターンオンされて第1MUX 148 aを経由して第1データラインDL1の上の電流I<sub>pre</sub>を基底電圧源GNDにシンクさせることで第1データラインDL1の上の電流は第2及び第3サンプリングトランジスタM2、M3の大きさの比率に従って21になる。このように、N+1番目のスキャンラインSL<sub>n+1</sub>にオン状態のスキャンパルスSPが供給されるT2期間でプリチャージングイネーブル信号ENが印加される期間ではプリチャージング供給部150及び第4サンプルホルダ146 dを利用して画素128の第1データラインDL1及び発光セルOELに供給される駆動電流の大きさを一時的に大きく高めるようになる。従って、本発明の第1実施例に係るEL表示装置とその駆動方法は画素128の駆動電流を一時的に大きく高めることで低い駆動電流による画素128のストレージキャパシタCst及びデータラインDLの充放電問題を解決することができる。一方、上述したところのようにN+1番目のスキャンラインSL<sub>n+1</sub>にオン状態のスキャンパルスSPが印加されるT2期間でプリチャージングイネーブル信号ENが印加される時間間隔以後にはオフ状態のプリチャージングイネーブル信号ENによって、ストレージキャパシタCstに貯蔵されたデータ信号に対応される電流を供給電圧源VDDから発光セルOELに印加するようになる。

10

20

30

#### 【0114】

一方、第1サンプルホルダ146 aを利用して画素128に駆動電流を印加する間に第4サンプルホルダ146 dはデータドライバ124からのデータ信号をサンプリングして貯蔵する。具体的に、第4サンプルホルダ146 dの第1及び第2選択スイッチS1、S2は第4選択信号S4によってオン状態になると共に第3選択スイッチS3はプリチャージングイネーブル信号ENによってオン状態になる。このように、第4サンプルホルダ146 dは第1乃至第3選択スイッチS1、S2、S3のターンオンによってデータドライバ124から供給されるアナログデータ信号をサンプリングキャパシタCsamに貯蔵するようになる。この際、第4サンプルホルダ146 dの出力ラインOL2は第1MUX 148 aによって第1データラインDL1に接続されない状態になる。

40

#### 【0115】

実際には、本発明の第1実施例に係るEL表示装置とその駆動方法は上述したT1及びT2期間を繰り返すことで画素128を駆動させる。

#### 【0116】

一方、本発明の第1実施例に係るEL表示装置でプリチャージング供給部150を使用せずに電流を増幅する電流増幅回路を内蔵された電流サンプルホルダ部140だけを使用することができる。また、本発明の第1実施例に係るEL表示装置とその駆動方法はスイッチ素子のタイプ(NタイプまたはPタイプ)を変換することで電流駆動型EL表示装置、即ち電流シンク型または電流ソース方EL表示装置に適用されることができる。

#### 【0117】

図13は本発明の第2実施例に係るEL表示装置の構成を図示したブロック図である。

50

## 【0118】

図13を参照すると、本発明の第2実施例に係るEL表示装置はELパネル210と、プリチャージ部250、電流増幅部260、データドライバ220、スキンドライバ230、制御部240とを含む駆動回路部280で構成される。

## 【0119】

ELパネル210にはデータライン225とスキャンライン235の交点上の複数の画素Pがマトリクス型で配列されていて、図示しなかったが、各画素Pには二つのスイッチング薄膜トランジスタ、二つの駆動薄膜トランジスタ、そしてこれらに結合された発光セルが備わっている。

## 【0120】

プリチャージ部250と電流増幅部260はそれぞれ第1連結線252と第2連結線262を通してELパネル210に連結されて、第1連結線252と第2連結線262はそれぞれELパネル210のデータライン225とスキャンライン235に連結される。

## 【0121】

データドライバ220は第3連結線222を通してプリチャージ部250に連結される一方、スキンドライバ230は第4連結線232を介してELパネル210に連結される。

## 【0122】

制御部240は第5連結線242を介してデータドライバ220に連結されて、データドライバ220は第6連結線224を通してスキンドライバ230に連結される。

## 【0123】

前記EL表示装置の駆動を説明すると、制御部240でディスプレイに必要な各種の信号を生成してデータドライバ220に伝達すると、データドライバ220は伝達される信号の中の一部は第3連結線222を介してプリチャージ部250に伝達して、また異なる一部は第6連結線224を介してスキンドライバ230に伝達する。

## 【0124】

スキンドライバ230は伝達される信号を利用して第2連結線232に順次に信号を伝達するが、第2連結線232のそれぞれはELパネル210のスイッチング薄膜トランジスタ(図示しない)のゲート電極に連結されていて、第2連結線232に信号が伝達されると、スイッチング薄膜トランジスタ(図示しない)がオンされる。この際、データドライバ220が表示しようとするデータ信号をスイッチング薄膜トランジスタ(図示しない)のソース電極に印加して発光セル(図示しない)を駆動するようになる。

## 【0125】

従来と異なり、本発明の第2実施例に係るEL表示装置ではデータ信号がスイッチング薄膜トランジスタ(図示しない)に入力され始める時刻の前のプリチャージング期間の間、プリチャージ部250と電流増幅部260が駆動回路部280から出力される所定の信号の電流値を増幅してELパネル210のデータライン225に入力することで、データライン225が所望の電圧近くの値を有するようになる。

## 【0126】

データライン225がデータ信号がデータライン225に入力される以前にすでに所望の電圧近くの値を有しているので、プリチャージング期間以後にデータドライバ220で出力されるデータ信号がデータライン225を介して駆動薄膜トランジスタ(図示しない)に伝達される時間を短縮させることができる。

## 【0127】

一方、前記プリチャージ部は使用せずに、電流増幅部だけを使用した場合にも、データ信号が入力される前にデータラインに増幅された電流を流してデータラインが所望の電圧近くの値を有するようにしてデータ信号が駆動薄膜トランジスタに伝達される時間を短縮させることができる。

## 【0128】

図14は本発明の第3実施例に係るEL表示装置の駆動信号を示すタイミング図である

10

20

30

40

50

。

## 【0129】

図14に示されるように、ELパネル(図13の210)のN番目のスキャンラインとN+1番目のスキャンラインにはNスキャンクロックGCLKNとN+1スキャンクロックGCLKN+1によってゲート信号が順次に入力され、そのようにN番目のスキャンラインに連結されたスイッチング薄膜トランジスタとN+1番目のスキャンラインに連結されたスイッチング薄膜トランジスタが順次にオンされる。

## 【0130】

まず、N番目のスキャンラインが選択された場合、データクロックDCLKに応じて第1期間T1の間、データ信号VIDEOがデータライン(図13の225)を介してスイッチング薄膜トランジスタに入力される。

10

## 【0131】

本発明の第3実施例では前期第1期間T1前の一定の期間をプリチャージング期間T2に設定するが、この際、プリチャージング信号ENAPREに応じてプリチャージ部(図13の250)と電流増幅部260が動作して増幅された電流をデータライン(図13の225)に入力する。

## 【0132】

従って、データ信号VIDEOが入力される第1期間T1前のプリチャージング期間T2の間に、データライン(図13の225)はすでに高電流で所望の電圧の近い値を有しているようになり、データ信号VIDEOが入力される第1期間T1の初期にデータ信号VIDEOが駆動薄膜トランジスタを望むほどオン/オフするのにかかる時間を従来より短縮させることができ、所望の画面を適正な時間に表示することができる。

20

## 【0133】

図15、16、17はそれぞれの本発明の第4実施例に係るEL表示装置でひとつのデータラインに連結されるELパネルの画素、プリチャージ部、電流増幅部の回路図であり、図18は図17に図示された電流増幅器の詳細な回路図である。

## 【0134】

図15に図示されたところのようにデータライン225とスキャンライン235によって定義される画素Pには第1および第2スイッチング薄膜トランジスタTS1、TS2、第1および第2駆動薄膜トランジスタTD1、TD2、ストレージキャパシタースtと発光セルOELが配置される。

30

## 【0135】

これを詳細に、第1および第2スイッチング薄膜トランジスタTS1、TS2はデータライン225に直列に連結されて、第1および第2スイッチング薄膜トランジスタTS1、TS2のゲート電極はそれぞれスキャンライン235に連結される。第1および第2駆動薄膜トランジスタTD1、TD2のゲート電極はストレージキャパシタースtの一方の電極に連結され、ストレージキャパシタースtのまた異なる電極は電力線245からの電流供給を制御することにより画像を具現する。

## 【0136】

前記第1および第2スイッチング薄膜トランジスタTS1、TS2と第1および第2駆動薄膜トランジスタTD1、TD2はすべてPタイプのトランジスタを使用する。

40

## 【0137】

前記各素子の動作を見てみると、前記スキャンライン235が選択されて1および第2スイッチング薄膜トランジスタTS1、TS2がオンされると、データライン225にデータ信号が入力されて第1および第2駆動薄膜トランジスタTD1、TD2のゲート電極とストレージキャパシタースtの一方の電極に充電される。第2駆動薄膜トランジスタTD2は充電されたデータ信号につれてオン電流の量が異なるために電力線245から供給される電流の量を制御することができる。

## 【0138】

データライン225の第1段225aには図16のプリチャージ部が連結されていて、

50

データライン 225 の第 2 段 225 b には図 17 に図示された電流増幅器が連結されている。

【0139】

図 16 に図示されたプリチャージ部は高電圧源 VDD に直列に連結された P タイプの第 1 および第 2 プリチャージングトランジスタ TP1、TP2 を含む。第 2 プリチャージングトランジスタ TP2 のゲート電極にはプリチャージング信号 ENA\_PRE が入力されてプリチャージング期間 (図 14 の t2) の間、データライン (図 15 の 225) にプリチャージング電流 Ipre を供給する。ここで、第 1 および第 2 プリチャージングトランジスタ TP1、TP2 は駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流が流れることができる程度に大きい W/L 比を有するように製作することができる。

10

【0140】

図 17 の電流増幅部は電流増幅器 265、第 1 および第 2 スイッチ S1、S2、電流源 285 を含む。

【0141】

第 1 スイッチ S1 はプリチャージング信号 ENA\_PRE につれて開閉されて、第 2 スイッチ S2 はプリチャージング信号 ENA\_PRE と反対の極性を有する反プリチャージング信号 ENA\_PRE\_BAR に応じて開閉される。従って、増幅電流 Ica はプリチャージング期間 (図 14 の t2) では電流増幅器 265 を通過して流れ、データ信号 (図 14 の VIDE0) が入力される第 1 期間 (図 14 の t1) では電流増幅器 265 を通過せずに流れる。

20

【0142】

電流増幅器 265 は入力電流 Iin を増幅して出力電流 Iout を流して外部の高電圧源 VDD と連結されている。

【0143】

電流源 285 は駆動回路部 (図 13 の 280) の集積回路 IC として電流増幅部に電流を供給する役割をする。

【0144】

このような電流増幅部を流れる増幅電流 Ica はプリチャージング信号 ENA\_PRE がオンされる場合、駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流が流れる。この際、画素の第 1 スイッチング薄膜トランジスタ (図 15 の TS1) を流れる画素電流 Ipix およびプリチャージング電流 Ipre は  $Ipre + Ipix = Ica$  または  $Ipre = Ica$  の関係を有する。

30

【0145】

図 18 は図 17 の電流増幅器の一例を図示した回路図である。図 18 に図示されたように、電流増幅器 265 は第 1 乃至第 4 増幅トランジスタ TCA1、TCA2、TCA3、TCA4 となすことができる。ここで、第 1 及び第 2 増幅トランジスタ TCA1、TCA2 は P タイプであり、第 3 及び第 4 増幅トランジスタ TCA3、TCA4 は N タイプである。

【0146】

第 1 及び第 2 増幅トランジスタ TCA1、TCA2 は相互ゲート電極が連結されたままで高電圧源 VDD に並列に連結されている。第 3 増幅トランジスタ TCA3 は第 2 増幅トランジスタ TCA2 に直列に連結されていて、第 3 及び第 4 増幅トランジスタ TCA3、TCA4 のゲート電極は相互連結されている。

40

【0147】

電流増幅器 265 は入力電流 Iin を増幅して出力電流 Iout を送り出して、第 2 増幅トランジスタ TCA2 を流れる電流 I1 が入力電流 Iin を増幅して出力電流 Iout と  $Iin = I1 = Iout$  の関係を有するように第 1 乃至第 4 増幅トランジスタ TCA1、TCA2、TCA3、TCA4 の W/L 比を設定する。

【0148】

50

以上のように、本発明の第4実施例に係るEL表示装置ではプリチャージ部と電流増幅部を利用してデータ信号が入力される前に一定期間（プリチャージング期間； $t_2$ ）の間、データラインに駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流を流させてデータラインの電位を所望の電圧に近い値に作る。従って、以後データ信号が充電される時間を短縮させることができる。

【0149】

一方、前記プリチャージ部は使用せずに電流増幅部だけを使用した場合にも、データ信号が入力される前にデータラインに増幅された電流を流してデータラインの所望の電圧の近くの値を有するようにしてデータ信号が駆動薄膜トランジスタに伝達される時間を短縮させることができる。

【0150】

図19は本発明の第5実施例に係るEL表示装置で一つのデータラインに連結される電流増幅部の回路図であり、図20は図19の電流増幅器の詳細な回路図である。

【0151】

本発明の第5実施例に係るEL表示装置で一つのデータラインに連結されるELパネルの画素とプリチャージ部は図15及び図16に図示された本発明の第4実施例に係るEL表示装置で一つのデータラインに連結されるELパネルの画素とプリチャージ部を適用することができる。

【0152】

図19の電流増幅部は電流増幅器365と電流源385を含む。

【0153】

電流増幅器365はプリチャージング信号 $ENA\_PRE$ につれて入力電流 $I_{in}$ を増幅して出力電流 $I_{out}$ を送り出して外部の高電圧源 $VDD$ と連結されている。

【0154】

電流源385は駆動回路部（図13の280）の集積回路 $IC$ として電流増幅部に電流を供給する役割をする。

【0155】

このような電流増幅部を流れる増幅電流 $I_{ca}$ はプリチャージング信号 $ENA\_PRE$ がオンされる場合、駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流になる。この際、画素の第1スイッチング薄膜トランジスタ（図15の $TS1$ ）を流れる画素電流 $I_{pix}$ 及びプリチャージング電流 $I_{pre}$ は $I_{pre} + I_{pix} = I_{ca}$ または $I_{pre} = I_{ca}$ の関係を有する。

【0156】

図20は図19の電流増幅器の一例を図示した回路図である。

【0157】

図20に図示されたように、電流増幅器は電流増幅器265は第1乃至第5増幅トランジスタ $TCA1$ 、 $TCA2$ 、 $TCA3$ 、 $TCA4$ 、 $TCA5$ となすことができる。ここで、第1及び第2増幅トランジスタ $TCA1$ 、 $TCA2$ はPタイプであり、第3乃至第5増幅トランジスタ $TCA3$ 、 $TCA4$ 、 $TCA5$ はNタイプである。

【0158】

第1及び第2増幅トランジスタ $TCA1$ 、 $TCA2$ は相互ゲート電極が連結されたままで高電圧源 $VDD$ に並列に連結されている。第3増幅トランジスタ $TCA3$ は第2増幅トランジスタ $TCA2$ に直列に連結されていて、第3乃至第5増幅トランジスタ $TCA3$ 、 $TCA4$ 、 $TCA5$ のゲート電極は相互連結されている。

【0159】

第4及び第5増幅トランジスタ $TCA4$ 、 $TCA5$ の間には第1スイッチ $S1$ が配置されるプリチャージング信号 $ENA\_PRE$ に応じて開閉される。

【0160】

電流増幅器が入力電流 $I_{in}$ を増幅して出力電流 $I_{out}$ を送り出すので、第2増幅トランジスタ $TCA2$ を流れる電流 $I_1$ が、第4増幅トランジスタ $TCA4$ を流れる電流 $I$

10

20

30

40

50

2、出力電流  $I_{out}$ 、第1スイッチング薄膜トランジスタ(図15のTS1)を流れる画素電流  $I_{pix}$ 、プリチャージ部のプリチャージング電流  $I_{pre}$  が  $I_{in} = I_1 = I_2 = I_{pre}$ 、 $I_{out} = I_{pix}$  の関係を有するように第1乃至第5増幅トランジスタTCA1、TCA2、TCA3、TCA4、TCA5のW/L比を設定することが可能である。

【0161】

以上のように、本発明の第5実施例に係るEL表示装置ではプリチャージ部と電流増幅部を利用してデータ信号が入力される前に一定期間(プリチャージング期間;  $t_2$ )の間、データラインに駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流を流させてデータラインの電位を所望の電圧に近い値に作る。従って、以後データ信号が充電される時間を短縮させることができる。

10

【0162】

一方、前記プリチャージ部は使用せずに電流増幅部だけを使用した場合にも、データ信号が入力される前にデータラインに増幅された電流を流してデータラインの所望の電圧の近くの値を有するようにしてデータ信号が駆動薄膜トランジスタに伝達される時間を短縮させることができる。

【0163】

図21、22、23はそれぞれ本発明の第6実施例に係るEL表示装置の一つのデータラインに連結されるELパネルの画素、プリチャージ部、電流増幅部の回路図である。

【0164】

図21に図示されたところのように、データライン425とスキャンライン435によって定義される画素Pには第1及び第2スイッチング薄膜トランジスタTS1、TS2、第1及び第2駆動薄膜トランジスタTD1、TD2、ストレージキャパシタースtと発光セルOELが配置される。ここで、第1及び第2スイッチング薄膜トランジスタTS1、TS2はPタイプであり、第1及び第2駆動薄膜トランジスタTD1、TD2、ストレージキャパシタースtはNタイプである。

20

【0165】

もっと詳細に、第1及び第2スイッチング薄膜トランジスタTS1、TS2はデータライン425に直列に連結されて、第1及び第2スイッチング薄膜トランジスタTS1、TS2のゲート電極はそれぞれスキャンライン435に連結される。第1及び第2駆動薄膜トランジスタTD1、TD2のゲート電極はストレージキャパシタースtの一方の電極に連結されて、ストレージキャパシタースtのまた異なる電極は電力線445と連結される。第2駆動薄膜トランジスタTD2は発光セルOELに連結されて電力線445からの電流の供給を制御することで画像を具現する。

30

【0166】

前記各素子の動作を見てみると、前記スキャンライン435が選択されて第1及び第2スイッチング薄膜トランジスタTS1、TS2がオンされると、データライン425にデータ信号が入力されて第1及び第2駆動薄膜トランジスタTD1、TD2のゲート電極とストレージキャパシタースtの一方の電極に充電される。第2駆動薄膜トランジスタTD2は充電されたデータ信号につれてオン電流の量が異なってくるために電力線445から供給される電流の量を制御することができる。

40

【0167】

データライン425の第1段425aには図22のプリチャージ部が連結されていて、データライン425の第2段425bには図23の電流増幅部が連結されている。

【0168】

図23のプリチャージ部は低電圧源VSSに直列連結された第1及び第2プリチャージングトランジスタTP1、TP2を含む。ここで、第1プリチャージングトランジスタTP1はNタイプである反面、第2プリチャージングトランジスタTP2はPタイプである。

【0169】

50

第2プリチャージングトランジスタTP2のゲート電極にはプリチャージング信号ENA\_PREが入力されてプリチャージング期間(図14のt2)の間、データライン(図21の425)にプリチャージング電流Ipreを供給する。ここで、第1及び第2プリチャージングトランジスタTP1、TP2は駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流が流れることができる程度に大きいW/L比を有することができる。

【0170】

図23の電流増幅部は電流増幅器465、第1及び第2スイッチS1、S2、電流源485を含む。

【0171】

第1スイッチS1はプリチャージング信号ENA\_PREにつれて開閉されて、第2スイッチS2はプリチャージング信号ENA\_PREと反対の極性を有する反プリチャージング信号ENA\_PRE\_BARに応答して開閉される。従って、増幅電流Icaはプリチャージング期間(図14のt2)では電流増幅器465を通過して流れ、データ信号(図14のVIDEO)が入力される第1期間(図14のt1)では電流増幅器465を通過しなくて流れる。

【0172】

電流増幅器465は入力電流Iinを増幅して出力電流Ioutを送り出す。

【0173】

電流源485は駆動回路部(図13の280)の集積回路ICとして電流増幅部に電流を供給する役割をする。

【0174】

このような電流増幅部を流れる増幅電流Icaはその方向が第4実施例の場合と反対であり、プリチャージング信号ENA\_PREがオンされる場合、駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流が流れる。この際、画素の第1スイッチング薄膜トランジスタ(図21のTS1)を流れる画素電流Ipixおよびプリチャージング電流Ipreは $Ipre + Ipix = Ica$ または $Ipre = Ica$ の関係性を有する。

【0175】

以上のように、本発明の第6実施例に係るEL表示装置ではプリチャージ部と電流増幅部を利用してデータ信号が入力される前に一定期間(プリチャージング期間; t2)の間、データラインに駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流を流させてデータラインの電位を所望の電圧に近い値に作る。従って、以後データ信号が充電される時間を短縮させることができる。

【0176】

一方、前記プリチャージ部は使用しなくて電流増幅部だけを使用した場合にも、データ信号が入力される前にデータラインに増幅された電流を流してデータラインの所望の電圧に近い値を有するようにしてデータ信号が駆動薄膜トランジスタに伝達される時間を短縮させることができる。

【0177】

図24は本発明の第7実施例に係るEL表示装置の一つのデータラインに連結される電流増幅部の回路図であり、図25は図24の電流増幅器の詳細な回路図である。

【0178】

本発明の第7実施例に係るEL表示装置で一つのデータラインに連結されるELパネルの画素とプリチャージ部は図21及び図22に図示された本発明の第6実施例に係るEL表示装置で一つのデータラインに連結されるELパネルの画素とプリチャージ部を適用することができる。

【0179】

図24の電流増幅部は電流増幅器565と電流源585を含む。

【0180】

電流増幅器565はプリチャージング信号ENA\_PREにつれて入力電流Iinを増

10

20

30

40

50

幅して出力電流  $I_{out}$  を送り出す。

【0181】

電流源 585 は駆動回路部 ( 図 13 の 280 ) の集積回路 IC として電流増幅部に電流を供給する役割をする。

【0182】

このような電流増幅部を流れる増幅電流  $I_{ca}$  はプリチャージング信号  $ENA\_PRE$  がオンされる場合、駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流になる。この際、画素の第 1 スイッチング薄膜トランジスタ ( 図 21 の TS1 ) を流れる画素電流  $I_{pix}$  およびプリチャージ部のプリチャージング電流  $I_{pre}$  は  $I_{pre} + I_{pix} = I_{ca}$  の関係を有する。

10

【0183】

図 25 は図 24 の電流増幅器の一例を図示した回路図である。

【0184】

図 25 に図示されたところのように電流増幅器は第 1 乃至第 5 増幅トランジスタ TCA1、TCA2、TCA3、TCA4、TCA5 となすことができる。ここで、第 1 及び第 2 増幅トランジスタ TCA1、TCA2 は N タイプであり、第 3 乃至第 5 増幅トランジスタ TCA3、TCA4、TCA5 は P タイプである。

【0185】

第 1 及び第 2 増幅トランジスタ TCA1、TCA2 は相互ゲート電極が連結されたままで低電圧源  $V_{SS2}$  に並列に連結されている。第 3 増幅トランジスタ TCA3 は第 2 増幅トランジスタ TCA2 に直列に連結されていて、第 3 乃至第 5 増幅トランジスタ TCA3、TCA4、TCA5 のゲート電極は相互連結されている。

20

【0186】

第 4 及び第 5 増幅トランジスタ TCA4、TCA5 の間には第 1 スイッチ S1 が配置されるプリチャージング信号  $ENA\_PRE$  に応じて開閉される。

【0187】

電流増幅器が入力電流  $I_{in}$  を増幅して出力電流  $I_{out}$  を送り出すので、入力電流  $I_{in}$ 、第 2 増幅トランジスタ TCA2 を流れる電流  $I_1$ 、第 4 増幅トランジスタ TCA4 を流れる電流  $I_2$ 、出力電流  $I_{out}$ 、第 1 スイッチング薄膜トランジスタ ( 図 21 の TS1 ) を流れる画素電流  $I_{pix}$ 、プリチャージ部のプリチャージング電流  $I_{pre}$  が  $I_{in} + I_1 + I_2 = I_{pre}$ 、 $I_{out} = I_{pix}$  の関係を有するように第 1 乃至第 5 増幅トランジスタ TCA1、TCA2、TCA3、TCA4、TCA5 の  $W/L$  比を設定することで電流増幅が可能である。

30

【0188】

以上のように、本発明の第 7 実施例に係る EL 表示装置ではプリチャージ部と電流増幅部を利用してデータ信号が入力される前に一定期間 ( プリチャージング期間 ;  $t_2$  ) の間、データラインに駆動回路部の集積回路で出力される電流より数乃至数十倍大きい高電流を流させてデータラインの電位を所望の電圧に近い値に作る。従って、以後データ信号が充電される時間を短縮させることができる。

【0189】

一方、前記プリチャージ部は使用せずに電流増幅部だけを使用した場合にも、データ信号が入力される前にデータラインに増幅された電流を流してデータラインの所望の電圧に近い値を有するようにしてデータ信号が駆動薄膜トランジスタに伝達される時間を短縮させることができる。

40

【0190】

前記本発明の第 2 乃至 7 実施例に係る EL 表示装置に置いて、プリチャージ部は EL パネルとは独立的な外部回路で構成されることができて、或いは EL パネルの画素に形成されるスイッチング薄膜トランジスタ及び駆動薄膜トランジスタのように EL パネルに内蔵されて構成されることもできる。

【産業上の利用可能性】

50

## 【0191】

上述したように、本発明のEL表示装置及びその駆動方法はN番目のスキャンラインにスキャンパルスが供給される期間に画素に供給される駆動電流を一時的に大きくしてプリチャージすることで画素の駆動の時間を減少させることができる。このように本発明は画素セルに供給される駆動電流を一時的に高くなるようにプリチャージすることで低い駆動電流によって画素セルのストレージキャパシター及びデータラインの充放電の時間が遅延されることを防止することができる。

## 【0192】

また、本発明の実施例に係るエレクトロルミネセンスの表示装置及びその駆動方法はその駆動方法は一つの画素に四つの薄膜トランジスタ、駆動電流源を大きくすることができるプリチャージ部及び電流増幅部とを具備することで、信号が画素の薄膜トランジスタに充放電される時間を短縮することができて、電流駆動方式であるので薄膜トランジスタの門段電圧の変化による均一性の問題が防止される。

## 【0193】

以上説明した内容を通して当業者であると本発明の技術思想を逸脱しない範囲内で多様な変更及び修正の可能なことがわかる。従って、本発明の技術的な範囲は明細書の詳細な説明に記載された内容に限らず特許請求の範囲により定めなければならない。

## 【図面の簡単な説明】

## 【0194】

【図1】従来のエレクトロルミネセンスの表示装置を概略的に示すブロック図である。

【図2】図1に図示された画素を詳細に示す回路図である。

【図3】スキャンライン及びデータラインが駆動される過程を示す図面である。

【図4】本発明の実施例に係るエレクトロルミネセンスの表示装置を概略的に示すブロック図である。

【図5】図4に図示されたタイミング制御部で発生される各種の駆動信号を示す波形図である。

【図6】図4に図示された画素を示す回路図である。

【図7】図4に図示されたプリチャージ電流供給部を示す回路図である。

【図8】図4に図示されたデータドライバに接続された電流のサンプルホルダ部を示すブロック図である。

【図9】図8に図示された電流のサンプルホルダ部を示すブロック図である。

【図10】図9に図示されたサンプルホルダを示す回路図である。

【図11】図5に図示されたT1期間に供給される駆動信号によるスイッチ素子の駆動状態を示す図面である。

【図12】図5に図示されたT2期間に供給される駆動信号によるスイッチ素子の駆動状態を示す図面である。

【図13】本発明の第2実施例に係るエレクトロルミネセンスの表示装置の構成を図示した構成図である。

【図14】本発明の第2実施例に係るエレクトロルミネセンスの表示装置の構成を図示した構成図である。

【図15】本発明の第3実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結されるエレクトロルミネセンスパネルの画素の回路図である。

【図16】本発明の第3実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結されるプリチャージ部の回路図である。

【図17】本発明の第4実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結される電流増幅部の回路図である。

【図18】図17に図示された電流増幅器の詳細な回路図である。

【図19】本発明の第5実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結される電流増幅部の回路図である。

【図20】図19に図示された電流増幅器の詳細な回路図である。

10

20

30

40

50

【図 2 1】本発明の第 6 実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結されるエレクトロルミネセンスパネルの画素の回路図である。

【図 2 2】本発明の第 6 実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結されるプリチャージ部の回路図である。

【図 2 3】本発明の第 6 実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結される電流増幅部の回路図である。

【図 2 4】本発明の第 7 実施例に係るエレクトロルミネセンスの表示装置で一つのデータラインに連結される電流増幅部の回路図である。

【図 2 5】図 2 4 に図示された電流増幅器の詳細な回路図である。

【符号の説明】

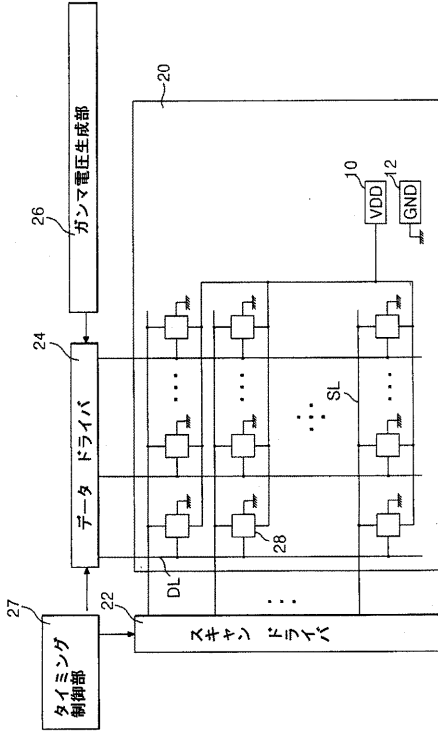
10

【0195】

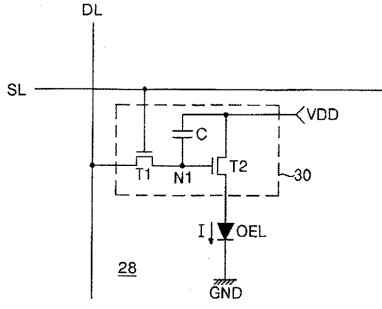
- 10、110・・・供給パッド
- 12、112・・・基底パッド
- 20、120、210・・・ELパネル
- 22、122、230・・・スキャンドライバ
- 24、124、220・・・データドライバ
- 26、126・・・ガンマ電圧生成部
- 27、127・・・タイミング制御部
- 28、128・・・画素
- 30、130・・・発光セルの駆動回路
- 140・・・電流サンプルホルダ部
- 142、144・・・サンプルホルダ部
- 147・・・MUXアレイ
- 150・・・プリチャージング電流供給部
- 240・・・制御部
- 250・・・プリチャージ部
- 260・・・電流増幅部
- 280・・・駆動回路部

20

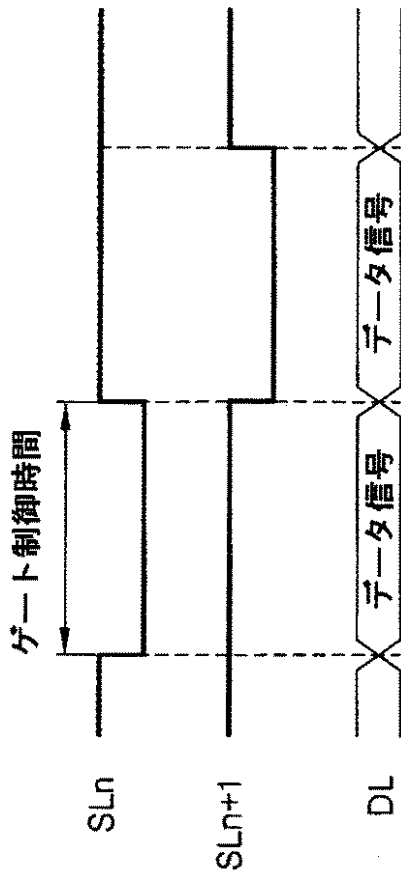
【図 1】



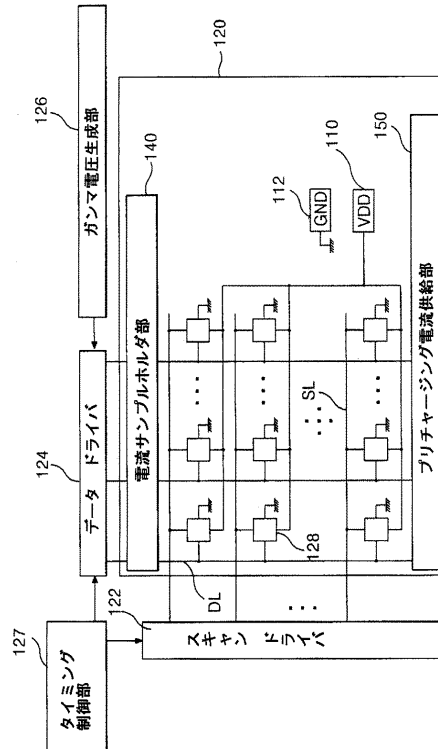
【図 2】



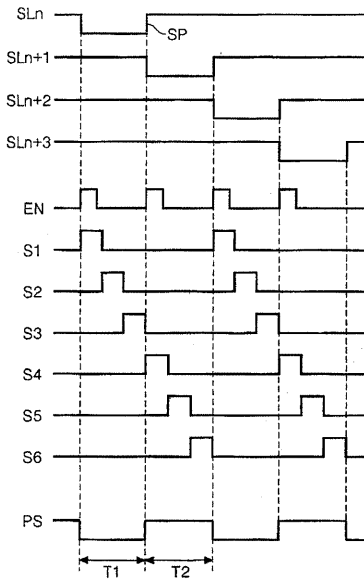
【図 3】



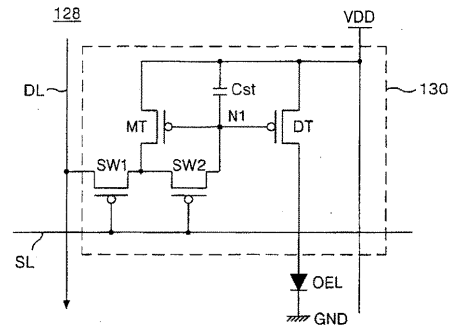
【図 4】



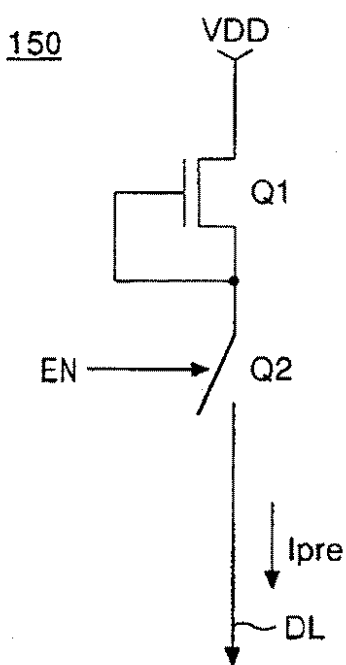
【 図 5 】



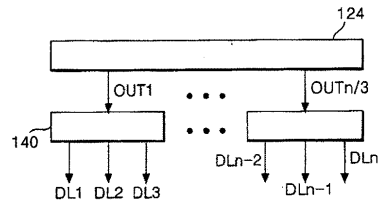
【 図 6 】



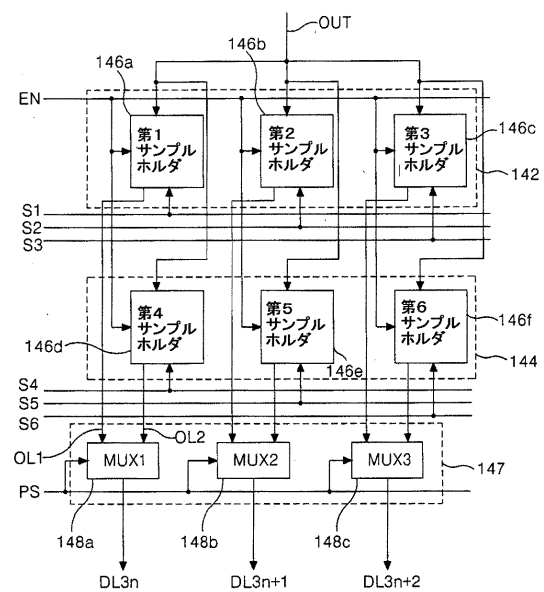
【 図 7 】



【 図 8 】

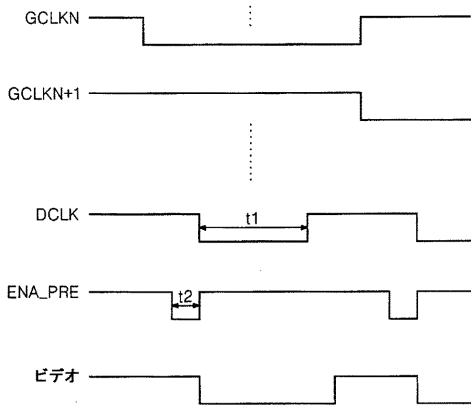


【 図 9 】

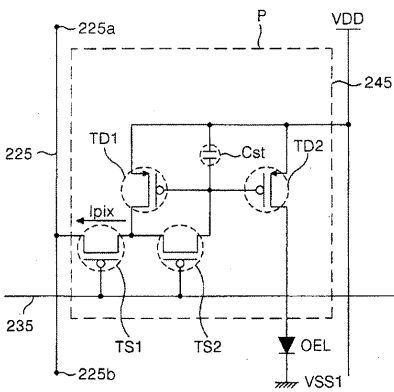




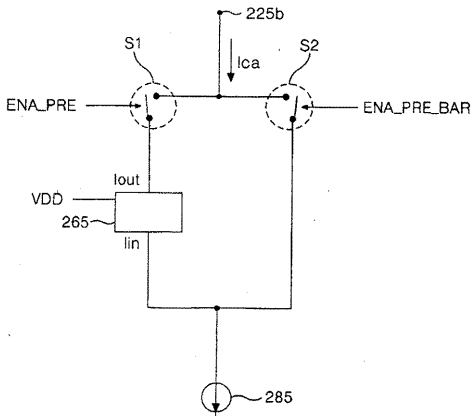
【 図 1 4 】



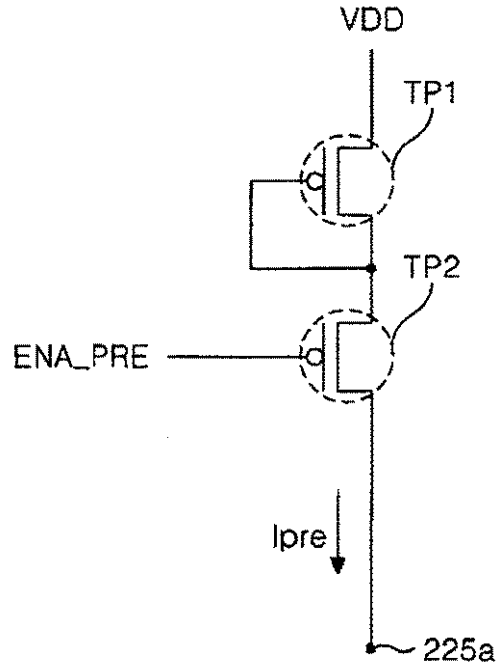
【 図 1 5 】



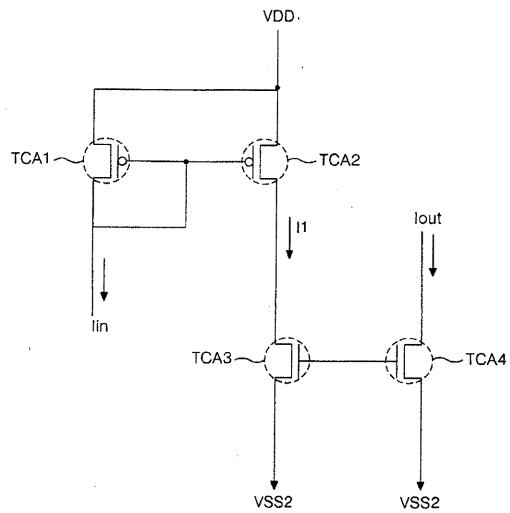
【 図 1 7 】



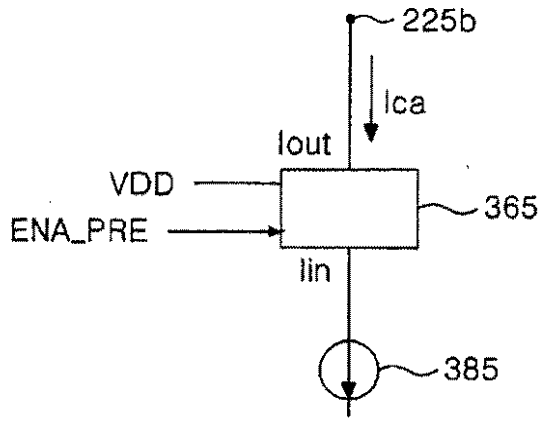
【 図 1 6 】



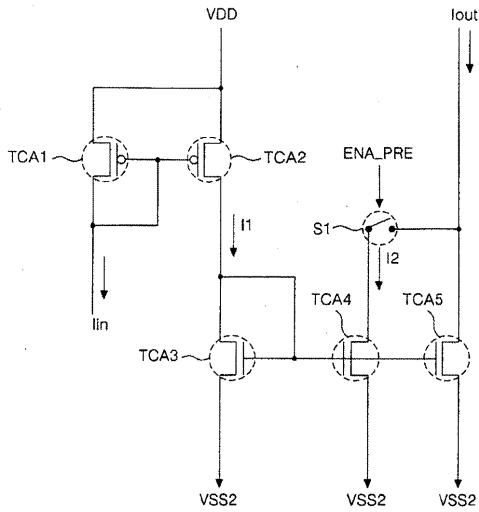
【 図 1 8 】



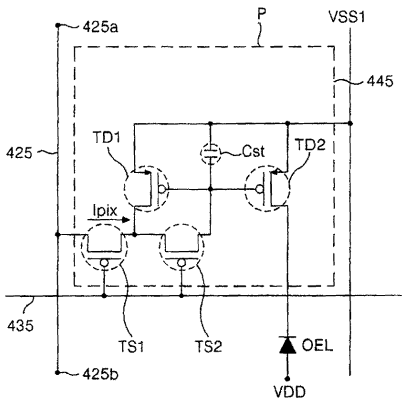
【 図 1 9 】



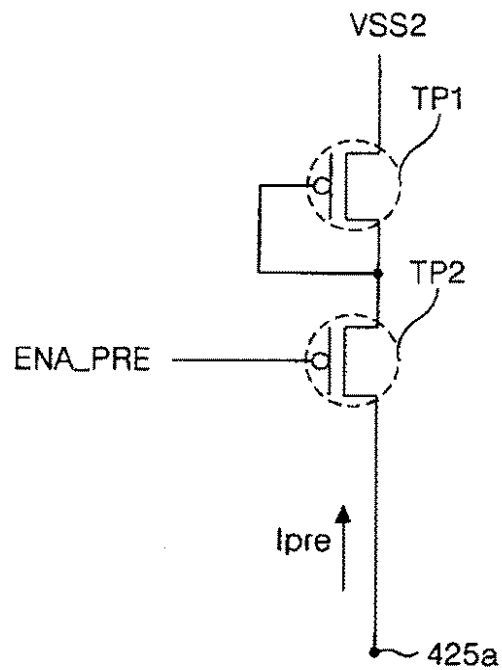
【 図 2 0 】



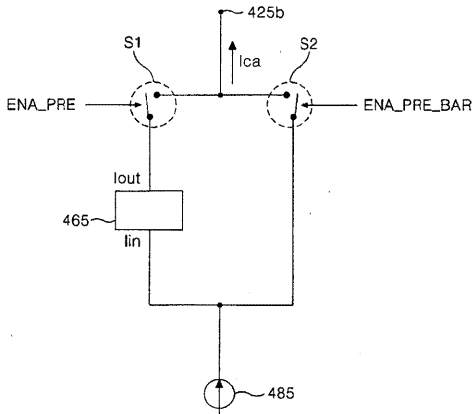
【 図 2 1 】



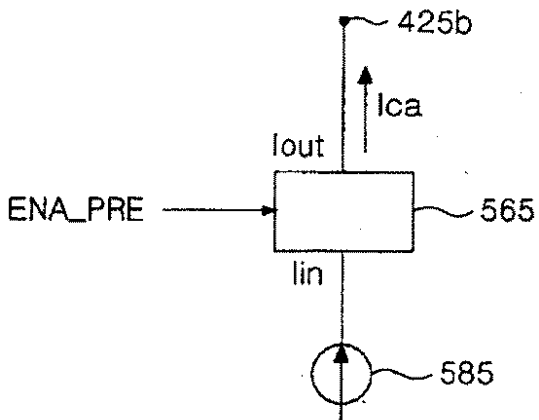
【 図 2 2 】



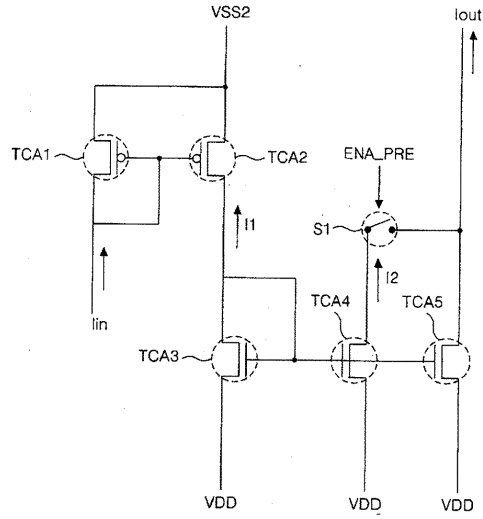
【 図 2 3 】



【 図 2 4 】



【 図 2 5 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 F 9/30 3 3 8	
	G 0 9 F 9/30 3 6 5 Z	
	H 0 5 B 33/14 A	
	G 0 9 G 3/20 6 2 1 L	

(72)発明者 李 大 潤

大韓民国 京畿道 儀旺市 内 ソン 洞 内 ソン 三星 アパート 1 0 4 - 7 0 1 号

(72)発明者 李 漢 相

大韓民国 京畿道 儀旺市 五全洞 2 3 0 スンウォン 1次 梨花 アパート 1 0 6 - 1 9  
0 2 号

(72)発明者 韓 尚 秀

大韓民国 京畿道 果川市 富林洞 4 1 主公 アパート 8 1 1 - 7 0 6 号

F ターム(参考) 3K107 AA01 AA05 BB01 CC31 EE03 HH04

5C080 AA06 BB05 DD08 EE29 FF01 FF11 HH09 JJ02 JJ03 JJ04

5C094 AA21 AA53 BA03 BA27 DB04 DB10

专利名称(译)	电致发光显示装置及其驱动方法		
公开(公告)号	<a href="#">JP2008191678A</a>	公开(公告)日	2008-08-21
申请号	JP2008054577	申请日	2008-03-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	李大潤 李漢相 韓尚秀		
发明人	李大潤 李漢相 韓尚秀		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50 G02F1/061 G09F9/33 G09G3/32 H05B33/00 H05B33/14		
CPC分类号	G09G3/3233 G09G3/3283 G09G2300/0809 G09G2310/0248 G09G2320/0223 G09G2320/0252 G09G3/30		
FI分类号	G09G3/30.J G09G3/20.621.F G09G3/20.623.R G09G3/20.624.B G09G3/20.641.D G09F9/30.338 G09F9/30.365.Z H05B33/14.A G09G3/20.621.L G09F9/30.365 G09G3/3241 G09G3/3266 G09G3/3275 G09G3/3283 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF01 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/DB04 5C094/DB10 5C380/AA01 5C380/AB06 5C380/AB18 5C380/BA21 5C380/BB02 5C380/BC02 5C380/BC03 5C380/BC07 5C380/BC14 5C380/CA04 5C380/CA08 5C380/CA13 5C380/CA23 5C380/CA25 5C380/CA29 5C380/CA34 5C380/CA48 5C380/CB01 5C380/CC14 5C380/CC26 5C380/CC33 5C380/CC52 5C380/CC62 5C380/CD012 5C380/CD014 5C380/CE04 5C380/CE19 5C380/CF12 5C380/CF21 5C380/CF26 5C380/CF48 5C380/CF52 5C380/CF53 5C380/DA02 5C380/DA06		
代理人(译)	白井伸一 朝日 伸光		
优先权	1020030100844 2003-12-30 KR 1020030099938 2003-12-30 KR		
其他公开文献	JP4711448B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种电致发光显示装置，其适于通过暂时增加用于驱动像素的电流来减少像素的驱动时间，并提供其驱动方法。  
 ŽSOLUTION：一种电致发光显示装置，包括：在数据线和扫描线的每个交叉点处形成的像素，每个像素包括用电流驱动的发光单元；电流控制器，用于暂时增加提供给发光单元的电流。Ž

