

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-338754

(P2005-338754A)

(43) 公開日 平成17年12月8日(2005.12.8)

(51) Int.Cl.⁷

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

F I

G09F 9/30 338

G09F 9/30 365Z

G09G 3/20 621M

G09G 3/20 624B

G09G 3/20 680G

テーマコード (参考)

3K007

5C080

5C094

審査請求 有 請求項の数 16 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2004-299961 (P2004-299961)

(22) 出願日 平成16年10月14日 (2004.10.14)

(31) 優先権主張番号 2004-036855

(32) 優先日 平成16年5月24日 (2004.5.24)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817

三星エスディアイ株式会社

大韓民国京畿道水原市靈通区▲しん▼洞 5

75番地

(74) 代理人 100095957

弁理士 亀谷 美明

(74) 代理人 100096389

弁理士 金本 哲男

(72) 発明者 郭 源奎

大韓民国京畿道水原市靈通区シン洞 575

Fターム(参考) 3K007 BA06 DB03 FA00 GA00

5C080 AA06 BB05 DD28 EE29 FF11

JJ02 JJ03 JJ06

最終頁に続く

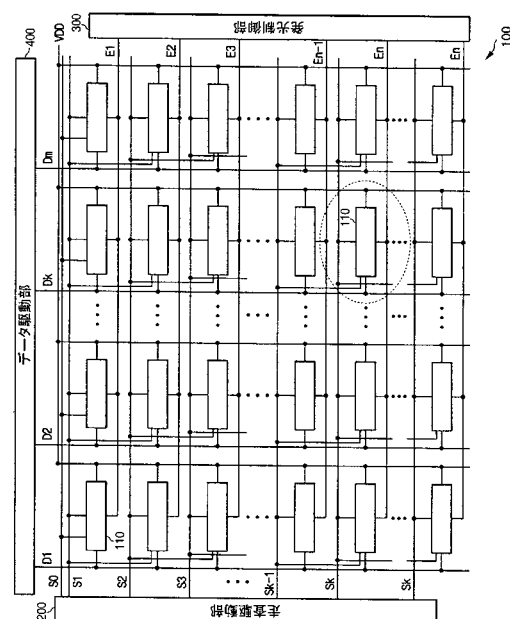
(54) 【発明の名称】 発光表示装置及び発光表示パネル

(57) 【要約】

【課題】 画素回路を構成する素子を画素領域内に効率よく配置できる配置構造を有する発光表示パネル及び発光表示装置を提供する。

【解決手段】 発光表示装置を構成する各画素回路は、現在選択信号に応答してターンオンし、データ信号を伝達するスイッチングトランジスタM5、データ信号に対応する電流を出力する駆動トランジスタM1、及び直前選択信号に応答してターンオンする第1及び第2トランジスタM3、M4を含む。直前選択信号を選択する1本の走査線には、直前画素のスイッチングトランジスタM5、第1及び第2トランジスタM3、M4のゲート電極がそれぞれ電氣的に接続される。したがって、互いに隣り合う2本のデータ線の間の領域の走査線には、スイッチングトランジスタM5と第1及びトランジスタM3、M4が順次配列される。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第 1 方向に延びており、第 1 選択信号を伝達する第 1 走査線と、
前記第 1 方向に延びており、第 2 選択信号を伝達する第 2 走査線と、
前記第 1 走査線及び前記第 2 走査線と絶縁されて交差し、第 2 方向に延びており、第 1 データ信号を伝達する第 1 データ線と、
前記第 1 走査線及び前記第 2 走査線と絶縁されて交差し、前記第 2 方向に延びており、第 2 データ信号を伝達する第 2 データ線と、
前記第 1 走査線、前記第 2 走査線、前記第 1 データ線、及び前記第 2 データ線によって区分される画素領域に配置される画素回路と、
を含み、
前記画素回路は、
制御電極が前記第 1 走査線に電氣的に接続され、前記第 1 選択信号に応答してターンオンして前記第 1 データ信号を伝達する第 1 トランジスタと、
前記第 1 データ信号に対応する電流を出力する第 2 トランジスタと、
制御電極が前記第 2 走査線に電氣的に接続され、前記第 2 選択信号に応答してターンオンする第 3 トランジスタと、
を含み、
前記第 1 トランジスタは、前記第 1 データ線に隣接して配置され、
前記第 3 トランジスタは、前記第 2 データ線に隣接して配置され、
前記第 1 トランジスタと前記第 3 トランジスタは、前記画素回路が配置される画素領域の対角線上にそれぞれ配置されることを特徴とする、発光表示装置。

【請求項 2】

前記画素回路は、
制御電極が前記第 2 走査線に電氣的に接続され、前記第 2 選択信号に応答してターンオンする第 4 トランジスタと、
前記第 1 走査線及び第 2 走査線と絶縁されて交差し、第 2 方向に延びており、前記第 1 データ線と第 2 データ線の間に配置される電源電極線と、
をさらに含むことを特徴とする、請求項 1 に記載の発光表示装置。

【請求項 3】

前記第 4 トランジスタは、前記電源電極線と前記第 2 データ線との間の領域に配置されることを特徴とする、請求項 2 に記載の発光表示装置。

【請求項 4】

前記第 2 トランジスタは、前記第 4 トランジスタと前記電源電極線との間の領域に配置されることを特徴とする、請求項 3 に記載の発光表示装置。

【請求項 5】

前記画素回路は、
前記第 2 トランジスタからの電流に対応する光を放出する第 1 発光素子、第 2 発光素子、及び第 3 発光素子と、
前記第 2 トランジスタと前記第 1 発光素子との間に接続され、前記第 1 発光素子の発光を制御する第 5 トランジスタと、
前記第 2 トランジスタと前記第 2 発光素子との間に接続され、前記第 2 発光素子の発光を制御する第 6 トランジスタと、
前記第 2 トランジスタと前記第 3 発光素子との間に接続され、前記第 3 発光素子の発光を制御する第 7 トランジスタと、
をさらに含むことを特徴とする、請求項 1 ~ 4 のいずれかに記載の発光表示装置。

【請求項 6】

少なくとも一部領域が第 1 方向に延びている走査線と、
前記走査線の延びた領域と絶縁されてそれぞれ交差する第 1 半導体層領域、第 2 半導体層領域、及び第 3 半導体層領域と、

10

20

30

40

50

第 2 方向に延びており、前記第 1 半導体層領域の一端とコンタクトホールを介して電氣的に接続されるデータ電極と、

を含み、

前記第 2 半導体層領域は、前記第 1 半導体層領域と前記第 3 半導体層領域との間の領域に配置されることを特徴とする、発光表示パネル。

【請求項 7】

前記第 1 半導体層領域、第 2 半導体層領域、及び第 3 半導体層領域はそれぞれ、前記走査線と少なくとも 2 回交差する形状を有することを特徴とする、請求項 6 に記載の発光表示パネル。

【請求項 8】

前記第 1 半導体層領域は、略 U 字状であることを特徴とする、請求項 7 に記載の発光表示パネル。

【請求項 9】

前記第 2 半導体層領域及び前記第 3 半導体層領域は、略 n 字状であることを特徴とする、請求項 7 または 8 に記載の発光表示パネル。

【請求項 10】

少なくとも一部が第 1 方向に延びており、第 1 選択信号を伝達する第 1 走査線を含む複数の走査線と、

第 2 方向に延びており、データ信号を伝達する複数のデータ線と、

前記走査線と前記データ線それぞれに接続された第 1 画素回路及び第 2 画素回路を含む複数の画素回路と、

を含み、

前記第 1 走査線は、前記第 1 画素回路が配置される第 1 画素領域と第 2 画素回路が配置される第 2 画素領域の間の領域に位置し、

前記第 1 画素回路は、前記第 1 選択信号に応答してターンオンする第 1 トランジスタを含み、

前記第 2 画素回路は、前記第 1 選択信号に応答してターンオンする第 2 トランジスタ及び第 3 トランジスタを含み、

前記第 2 トランジスタは、前記第 1 トランジスタと前記第 3 トランジスタとの間の領域に配置され、

前記第 1 トランジスタ、第 2 トランジスタ、及び第 3 トランジスタの各チャネル領域は、互いに並んで隣接配置されることを特徴とする、発光表示パネル。

【請求項 11】

前記第 1 トランジスタ、第 2 トランジスタ、及び第 3 トランジスタの各チャネル領域は、前記第 1 走査線に隣接して配置されることを特徴とする、請求項 10 に記載の発光表示パネル。

【請求項 12】

前記第 1 トランジスタは、その第 1 電極が前記データ線に電氣的に接続され、前記第 1 選択信号に応答してターンオンして前記データ信号を伝達することを特徴とする、請求項 10 または 11 に記載の発光表示パネル。

【請求項 13】

第 1 方向に延びており、第 1 選択信号及び第 2 選択信号を伝達する第 1 走査線及び第 2 走査線を含む複数の走査線と、

前記走査線と絶縁されて交差し、第 2 方向に延びており、データ信号を伝達する複数のデータ線と、

電源電極線と、

前記走査線と前記データ線にそれぞれ接続される複数の画素回路と、
を含み、

前記各画素回路は、

制御電極が前記第 1 走査線に電氣的に接続され、前記第 1 選択信号に応答してターンオ

10

20

30

40

50

ンして前記データ信号を伝達する第 1 トランジスタと、

一方の電極が前記電源電極線に接続され、制御電極と前記電源電極線との電圧差に対応する電流を他方の電極へ出力する第 2 トランジスタと、

制御電極が前記第 2 走査線に電氣的に接続され、一方の電極が前記電源電極線に接続される第 3 トランジスタと、

制御電極が前記第 2 走査線に電氣的に接続され、前記第 2 選択信号に応答してターンオンして前記第 2 トランジスタをダイオード接続状態とする第 4 トランジスタと、

前記第 2 トランジスタからの電流に対応する光を放出する第 1 発光素子、第 2 発光素子、及び第 3 発光素子と、

前記第 2 トランジスタの他方の電極と前記第 1 発光素子、第 2 発光素子、及び第 3 発光素子との間にそれぞれ電氣的に接続される第 1 発光トランジスタ、第 2 発光トランジスタ、及び第 3 発光トランジスタと、

を含み、

前記第 1 トランジスタは、前記データ線に隣接して配置され、

前記第 3 トランジスタは、前記データ線に隣り合う他のデータ線に隣接して配置され、

前記第 1 トランジスタと前記第 3 トランジスタは、前記画素回路が配置される画素領域の対角線上にそれぞれ配置されることを特徴とする、発光表示装置。

【請求項 1 4】

前記電源電極線は、第 2 方向に延びており、前記データ線と前記他のデータ線との間の領域に配置されることを特徴とする、請求項 1 3 に記載の発光表示装置。

【請求項 1 5】

前記第 4 トランジスタは、前記データ線と前記電源電極線との間の領域に配置され、

前記第 3 トランジスタは、前記他のデータ線と前記電源電極線との間の領域に配置されることを特徴とする、請求項 1 3 または 1 4 に記載の発光表示装置。

【請求項 1 6】

前記電源電極線は、前記第 2 発光素子と前記第 3 発光素子との間の領域を通過して延びていることを特徴とする、請求項 1 3 ~ 1 5 のいずれかに記載の発光表示装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、発光表示装置及び発光表示パネルに関する。

【背景技術】

【0 0 0 2】

一般に、有機電界発光（以下、「有機 E L」という）表示装置は、蛍光性有機化合物を電氣的に励起させて発光させる表示装置であって、マトリックス状に配列された N × M 個の有機発光素子を駆動して映像を表現する。

【0 0 0 3】

この種の有機発光素子は、ダイオード特性があるため、有機発光ダイオード（O L E D）とも言われており、アノード（I T O）、有機薄膜、カソード電極層（金属）の構造を有している。有機薄膜は、電子と正孔のバランスを良くして発光効率を向上させるために、発光層（E M L : e m i t t i n g l a y e r）、電子輸送層（E T L : e l e c t r o n t r a n s p o r t l a y e r）、及び正孔輸送層（H T L : h o l e t r a n s p o r t l a y e r）を含んだ多層構造から成り、さらに別途の電子注入層（E I L : e l e c t r o n i n j e c t i n g l a y e r）と正孔注入層（H I L : h o l e i n j e c t i n g l a y e r）を含んでいる。このような有機発光素子が N × M 個のマトリックス状に配列され、有機 E L 表示パネルを形成する。

【0 0 0 4】

有機 E L 表示パネルを駆動する方式には、パッシブマトリックス（p a s s i v e m a t r i x）方式と、薄膜トランジスタ（T F T : t h i n f i l m t r a n s i s t o r）を用いたアクティブマトリックス（a c t i v e m a t r i x）方式がある。

パッシブマトリックス方式は、陽極と陰極を直交するように形成し、ラインを選択して駆動する方式である。これに対して、アクティブマトリックス方式は、データ線と走査線にそれぞれ接続される多数の薄膜トランジスタを走査選択信号に応じて順次ターンオンさせることにより、有機EL素子を駆動する方式である。

【0005】

以下、一般的なアクティブマトリックス有機EL表示装置の画素回路について説明する。

【0006】

図1は、画素回路であって、 $N \times M$ 個の画素中の一つ、すなわち第1行と第1列に位置する画素を等価的に示した図である。

10

【0007】

図1に示すように、一つの画素10は3つの副画素10r、10g、10bから構成されており、副画素10r、10g、10bにはそれぞれ赤(R)、緑(G)及び青(B)の光を発光する有機EL素子OLEDr、OLEDg、OLEDbが形成されている。副画素10r、10g、10bがストライプ状に配列された構造では、副画素10r、10g、10bはそれぞれ別個のデータ線D1r、D1g、D1bと共通の走査線S₁に接続されている。

【0008】

赤の副画素10rは有機EL素子OLEDrを駆動するための2つのトランジスタM1r、M2rとキャパシタC1rを含む。同様に、緑の副画素10gは2つのトランジスタM1g、M2gとキャパシタC1gを含み、青の副画素10bも2つのトランジスタM1b、M2bとキャパシタC1bを含む。これらの副画素10r、10g、10bの動作は相互に略同一であるため、ここでは一つの副画素10rの動作を代表的に説明する。

20

【0009】

電源電圧VDDの供給源と有機EL素子OLEDrのアノードとの間には、発光のための電流を有機EL素子OLEDrに伝達する駆動トランジスタM1rが接続されている。有機EL素子OLEDrのカソードは、電源電圧VDDより低い電圧VSSの供給源に接続されている。駆動トランジスタM1rの電流量は、スイッチングトランジスタM2rを介して印加されるデータ電圧によって制御される。キャパシタC1rは、トランジスタM1rのソースとゲートとの間に接続され、印加された電圧を一定の期間保つ。トランジスタM2rのゲートにはオン/オフ形式の選択信号を伝達する走査線S₁が接続されており、ソース側には赤の副画素10rに対応するデータ電圧を伝達するデータ線D1rが接続されている。

30

【0010】

次に、この画素回路の動作について説明する。スイッチングトランジスタM2rがゲートに印加される選択信号に応答してターンオンすると、データ線D1rからのデータ電圧V_{DATA}がトランジスタM1rのゲートに印加される。すると、キャパシタC1rによってゲートとソースとの間に充電された電圧V_{GS}に対応してトランジスタM1rに電流I_{OLED}が流れ、この電流I_{OLED}に対応して有機EL素子OLEDrが発光する。この際、有機EL素子OLEDrに流れる電流I_{OLED}は数式1で表わされる。

40

【0011】

【数1】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2$$

… (数式1)

【0012】

数式1において、V_{TH}はトランジスタM2rのしきい値電圧であり、 β は定数値であ

50

る。

【0013】

数式1の如く、図1に示した画素回路では、データ電圧 V_{DATA} に対応する電流が有機EL素子 $OLEDr$ に供給され、供給された電流に対応する輝度で有機EL素子 $OLEDr$ が発光する。この際、トランジスタ $M1r$ のゲートに印加されるデータ電圧は、所定の明暗階調を表現するために一定の範囲で多段階の値を有する。

【発明の開示】

【発明が解決しようとする課題】

【0014】

このように従来有機EL表示装置は、一つの画素10が3つの副画素10r, 10g, 10bからなり、副画素別に有機EL素子駆動用の駆動トランジスタ、スイッチングトランジスタ、及びキャパシタが形成される。また、副画素別に、データ信号を伝達するためのデータ線及び電源電圧 VDD を伝達するための電源線が形成される。

【0015】

したがって、一つの画素領域にトランジスタ、キャパシタなどの素子が多く配置されなければならない、これにより電圧または信号を伝達するための配線も多く必要とされる。それ故に、これらの構成素子を狭い画素領域内に全て配置することは、特に製造技術上、高い難易度が要求されていた。

【0016】

本発明は、このような問題に鑑みてなされたもので、その目的は、画素回路を構成する素子が画素領域内に効率よく配置できる配置構造を有する新規かつ改良された発光表示パネル及び発光表示装置を提供することにある。

【課題を解決するための手段】

【0017】

上記課題を解決するために、本発明の第1の観点によれば、第1方向に延びており、第1選択信号を伝達する第1走査線と、第1方向に延びており、第2選択信号を伝達する第2走査線と、第1走査線及び第2走査線と絶縁されて交差し、第2方向に延びており、第1データ信号を伝達する第1データ線と、第1走査線及び第2走査線と絶縁されて交差し、第2データ信号を伝達する第2データ線と、第1走査線、第2走査線、第1データ線、及び第2データ線によって区分される画素領域に配置される画素回路とを含む発光表示装置が提供される。そして、この発光表示装置において、画素回路は、制御電極が第1走査線に電氣的に接続され、第1選択信号に応答してターンオンして第1データ信号を伝達する第1トランジスタと、第1データ信号に対応する電流を出力する第2トランジスタと、制御電極が第2走査線に電氣的に接続され、第2選択信号に応答してターンオンする第3トランジスタとを含むことを特徴としている。ここで、第1トランジスタは、第1データ線に隣接して配置され、第3トランジスタは、第2データ線に隣接して配置され、第1トランジスタと第3トランジスタは、画素回路が配置される画素領域の対角線上にそれぞれ配置されることが好ましい。

【0018】

また、画素回路は、制御電極が第2走査線に電氣的に接続され、第2選択信号に応答してターンオンする第4トランジスタと、第1走査線及び第2走査線と絶縁されて交差し、第2方向に延びており、第1データ線と第2データ線の間に配置される電源電極線と、を含むことが好ましい。

【0019】

第4トランジスタは、電源電極線と第2データ線との間の領域に配置され、第2トランジスタは、第4トランジスタと電源電極線との間の領域に配置されることが好ましい。

【0020】

画素回路は、第2トランジスタからの電流に対応する光を放出する第1発光素子、第2発光素子、及び第3発光素子と、第2トランジスタと第1発光素子との間に接続され、第1発光素子の発光を制御する第5トランジスタと、第2トランジスタと第2発光素子との

間に接続され、第2発光素子の発光を制御する第6トランジスタと、第2トランジスタと第3発光素子との間に接続され、第3発光素子の発光を制御する第7トランジスタと、をさらに含むことができる。

【0021】

上記課題を解決するために、本発明の第2の観点によれば、少なくとも一部領域が第1方向に長く延びている走査線と、走査線の長く延びた領域と絶縁されてそれぞれ交差する第1半導体層領域、第2半導体層領域、及び第3半導体層領域と、第2方向に長く延びており、第1半導体層領域の一端とコンタクトホールを介して電氣的に接続されるデータ電極とを含む発光表示パネルが提供される。そして、この発光表示パネルにおいて、第2半導体層領域は、第1半導体層領域と第3半導体層領域との間の領域に配置されることを特徴としている。 10

【0022】

第1半導体層領域、第2半導体層領域、及び第3半導体層領域はそれぞれ、走査電極と少なくとも2回交差する形状を有することが好ましい。また、第1半導体層領域は略U字形状を有し、第2半導体層領域及び第3半導体層領域は略n字形状を有することが好ましい。

【0023】

上記課題を解決するために、本発明の第3の観点によれば、少なくとも一部が第1方向に長く延びており、第1選択信号を伝達する第1走査線を含む複数の走査線と、第2方向に延びており、データ信号を伝達する複数のデータ線と、走査線とデータ線それぞれに接続された第1画素回路及び第2画素回路を含む複数の画素回路とを含む発光表示パネルが提供される。そして、この発光表示パネルにおいて、第1走査線は、第1画素回路が配置される第1画素領域と第2画素回路が配置される第2画素領域の間の領域に位置し、第1画素回路は、第1選択信号に 응답してターンオンする第1トランジスタを含み、第2画素回路は、第1選択信号に 응답してターンオンする第2トランジスタ及び第3トランジスタを含み、第2トランジスタは、第1トランジスタと第3トランジスタとの間の領域に配置され、第1トランジスタ、第2トランジスタ、及び第3トランジスタの各チャンネル領域は互いに並んで隣接配置されることが好ましい。 20

【0024】

第1トランジスタ、第2トランジスタ、及び第3トランジスタの各チャンネル領域は、第1走査線に隣接して配置されることが好ましい。チャンネル領域を第1走査線に隣接させずに遠く配置した場合、第1走査線は、チャンネル領域を形成するために、長く延びた形状を有する必要がある。これに対して、チャンネル領域が第1走査線に隣接して配置されれば、第1走査線を長く延ばすことなくチャンネル領域を構成することが可能となる。 30

【0025】

第1トランジスタは、その第1電極がデータ線に電氣的に接続され、第1選択信号に 응답してターンオンしてデータ信号を伝達することが好ましい。

【0026】

上記課題を解決するために、本発明の第4の観点によれば、第1方向に延びており、第1選択信号及び第2選択信号を伝達する第1走査線及び第2走査線を含む複数の走査線と、走査線と絶縁されて交差し、第2方向に延びており、データ信号を伝達する複数のデータ線と、電源電極線と、走査線とデータ線にそれぞれ接続される複数の画素回路と、を含む発光表示装置が提供される。そして、この発光表示装置において、各画素回路は、制御電極が第1走査線に電氣的に接続され、第1選択信号に 응답してターンオンしてデータ信号を伝達する第1トランジスタと、一方の電極が前記電源電極線に接続され、制御電極と前記電源電極線との電圧差に対応する電流を他方の電極へ出力する第2トランジスタと、制御電極が第2走査線に電氣的に接続され、一方の電極が電源電極線に接続される第3トランジスタと、制御電極が第2走査線に電氣的に接続され、第2選択信号に 응답してターンオンして第2トランジスタをダイオード接続状態とする第4トランジスタと、第2トランジスタからの電流に対応する光を放出する第1発光素子、第2発光素子、及び第3発光 40 50

素子と、第2トランジスタの他方の電極と第1発光素子、第2発光素子、及び第3発光素子との間にそれぞれ電氣的に接続される第1発光トランジスタ、第2発光トランジスタ、及び第3発光トランジスタとを含むことを特徴としている。そして、第1トランジスタは、データ線に隣接して配置され、第2トランジスタは、データ線に隣り合う他のデータ線に隣接して配置され、第1トランジスタと第2トランジスタは、画素回路が配置される画素領域の対角線上にそれぞれ配置される。

【0027】

電源電極線は、第2方向に延びており、データ線と他のデータ線との間の領域に配置され得る。

【0028】

第4トランジスタは、データ線と電源電極線との間の領域に配置され、第3トランジスタは、他のデータ線と電源電極線との間の領域に配置され得る。

【0029】

電源電極線は、第2発光素子と第3発光素子との間の領域を通過して延びていることが好ましい。

【発明の効果】

【0030】

本発明によれば、画素領域内に、複数の素子を効率よく配置することが可能となる。

【発明を実施するための最良の形態】

【0031】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0032】

以下、ある部分が他の部分と接続されていると説明されている場合、これは直接的な接続だけでなく、その中間に他の素子が介在する間接的な接続も含む。また、層、膜、領域、板などの部分が他の部分の上にあると説明されている場合、これは他の部分の「直上に」ある状態だけでなく、その中間に別の部分が介在する状態も含む。さらに、以下の説明において、現在選択信号を伝達している（または、伝達しようとしている）走査線を「現在走査線」といい、現在選択信号が伝達される前に選択信号を伝達した走査線を「直前走査線」という。また、現在走査線の選択信号に基づいて発光している画素を「現在画素」といい、直前走査線の選択信号に基づいて発光した画素を「直前画素」、次の走査線の選択信号に基づいて発光する画素を「次の画素」という。

【0033】

図2は、本発明の実施の形態に係る有機EL表示装置の構成を概略的に示す図である。

【0034】

図2に示すように、本実施の形態に係る有機EL表示装置は、表示パネル100、走査駆動部200、発光制御部300、及びデータ駆動部400を含む。表示パネル100は、行方向（第1方向）に延びている複数の走査線S0、S1、...、Sk、...、Sn、発光制御線E1、...、Ek、...、En、列方向（第2方向）に延びている複数のデータ線D1、...、Dk、...、Dm、電源電圧VDDの供給線（電源電極線）、及び複数の画素110を含む。画素110は、隣り合う任意の2本の走査線Sk-1（第1走査線）、走査線Sk（第2走査線）と、隣り合う任意の2本のデータ線Dk-1（第1データ線）、データ線Dk（第2データ線）によって設けられる画素領域に形成される。各画素110は、現在走査線Sk、直前走査線Sk-1、発光制御線Ek、及びデータ線Dkから伝達される信号によって駆動される。また、図2に示してはいないが、発光制御線E1~Enはそれぞれ複数本（例えば、3本）の発光制御線E1r~Enr、E1g~Eng、E1b~Enbから成る。

【0035】

走査駆動部200は、所定のラインの画素にデータ信号が印加できるように、所定のラ

10

20

30

40

50

インを選択するための選択信号を順次走査線 $S_0 \sim S_n$ に伝達する。発光制御部 300 は、有機 EL 素子 $OLEDr$ 、 $OLEDg$ 、 $OLEDb$ の発光を制御するための発光制御信号を順次発光制御線 $E_1 \sim E_n$ に伝達する。データ駆動部 400 は、選択信号が順次印加される度に、選択信号が印加されたラインの画素に対応するデータ信号をデータ線 $D_1 \sim D_m$ に印加する。

【0036】

走査駆動部 200、発光制御部 300、及びデータ駆動部 400 は、それぞれ表示パネル 100 が形成された基板に電氣的に接続される。この他、走査駆動部 200、発光制御部 300、及び/またはデータ駆動部 400 を表示パネル 100 のガラス基板上に直接装着することもでき、表示パネル 100 の基板に走査線、データ線、及びトランジスタと同一の層で形成されている駆動回路で代替することもできる。或いは、走査駆動部 200、発光制御部 300、及び/またはデータ駆動部 400 を表示パネル 100 の基板に接着されて電氣的に接続された TCP (tape carrier package)、FPC (flexible printed circuit)、または TAB (tape automatic bonding) にチップなどの形で装着することもできる。

10

【0037】

本実施の形態においては、一つのフィールドが 3 つのサブフィールドに分割されて駆動され、3 つのサブフィールドではそれぞれ、赤、緑、青のデータが画素回路に書き込まれて発光がなされる。すなわち、走査駆動部 200 は、サブフィールド毎に選択信号を順次走査線 $S_0 \sim S_n$ に伝達し、発光制御部 300 は、各色相の有機 EL 素子が一つのサブフィールドで発光するように発光制御信号を発光制御線 $E_1 \sim E_n$ に印加する。そして、データ駆動部 400 は、3 つのサブフィールドにおいてそれぞれ赤、緑、青の有機 EL 素子にそれぞれ対応するデータ信号をデータ線 $D_1 \sim D_m$ に印加する。

20

【0038】

次に、本実施の形態に係る有機 EL 表示装置の具体的な動作について図 3 を参照しながら詳細に説明する。

【0039】

図 3 は、図 2 の有機 EL 表示装置における一つの画素 110 の等価回路図である。図 3 では、便宜上、任意の k 行目の走査線 S_k と k 列目のデータ線 D_k に接続される画素 P_k (第 2 画素回路) を例として示し、全てのトランジスタは p チャネル型トランジスタとした。

30

【0040】

図 3 に示すように、本実施の形態に係る画素回路は、駆動トランジスタ M_1 (第 2 トランジスタ)、ダイオードトランジスタ M_3 (第 4 トランジスタ/第 2 トランジスタ)、キャパシタトランジスタ M_4 (第 3 トランジスタ)、スイッチングトランジスタ M_5 (第 1 トランジスタ)、3 つの有機 EL 素子 $OLEDr$ 、 $OLEDg$ 、 $OLEDb$ (第 1 ~ 3 発光素子)、及び有機 EL 素子 $OLEDr$ 、 $OLEDg$ 、 $OLEDb$ の発光をそれぞれ制御する発光トランジスタ M_{2r} 、 M_{2g} 、 M_{2b} (第 5 ~ 7 トランジスタ/第 1 ~ 3 発光トランジスタ) を含み、2 つのキャパシタ C_{st} 、 C_{vth} を含む。一つの発光制御線 E_k は、3 本の発光制御線 E_{kr} 、 E_{kg} 、 E_{kb} からなる。発光トランジスタ M_{2r} 、 M_{2g} 、 M_{2b} は、発光制御線 E_{kr} 、 E_{kg} 、 E_{kb} によって伝達される発光制御信号に 응답して駆動トランジスタ M_1 からの電流を有機 EL 素子 $OLEDr$ 、 $OLEDg$ 、 $OLEDb$ に選択的に伝達する。

40

【0041】

具体的に、トランジスタ M_5 は、ゲートが現在走査線 S_k に接続され、ソースがデータ線 D_k に接続され、走査線 S_k からの選択信号に 응답してデータ線 D_k からのデータ電圧をキャパシタ C_{vth} のノード B に伝達する。トランジスタ M_4 は、直前走査線 S_{k-1} からの選択信号に 응답してキャパシタ C_{vth} のノード B を電源電圧 V_{DD} の供給線に直接接続する。トランジスタ M_3 は、直前走査線 S_{k-1} からの選択信号に 응답してトランジスタ M_1 をダイオード接続させる。駆動トランジスタ M_1 は、有機 EL 素子 $OLED$ を

50

駆動するための駆動トランジスタであって、ゲートがキャパシタC_{vth}のノードAに接続され、ソースが電源電圧V_{DD}の供給線に接続され、ゲートに印加される電圧によって有機EL素子OLEDへの印加電流を制御する。

【0042】

キャパシタC_{st}は、一方の電極が電源電圧V_{DD}の供給線に接続され、他方の電極がトランジスタM₄のドレイン電極（ノードB）に接続されている。キャパシタC_{vth}は、一方の電極がキャパシタC_{st}の他方の電極に接続されており（すなわち、2つのキャパシタC_{vth}、C_{st}は直列接続されている）、他方の電極が駆動トランジスタM₁のゲート（ノードA）に接続されている。

【0043】

駆動トランジスタM₁のドレインには発光トランジスタM_{2r}、M_{2g}、M_{2b}のソースがそれぞれ接続され、トランジスタM_{2r}、M_{2g}、M_{2b}のゲートにはそれぞれ発光制御線E_{kr}、E_{kg}、E_{kb}が接続される。発光トランジスタM_{2r}、M_{2g}、M_{2b}のドレインにはそれぞれ有機EL素子OLED_r、OLED_g、OLED_bのアノードが接続され、有機EL素子OLED_r、OLED_g、OLED_bのカソードには電源電圧V_{DD}より低い電源電圧V_{SS}が印加される。このような電源電圧V_{SS}としては、負の電圧または接地電圧が使用できる。

【0044】

直前走査線S_{k-1}に論理的低レベル（以下、「Lレベル」という）の走査電圧が印加されると、トランジスタM₃とトランジスタM₄がターンオンする。トランジスタM₃がターンオンすると、トランジスタM₁はダイオード接続状態になる。したがって、トランジスタM₁のゲートとソースとの間の電圧差が、トランジスタM₁のしきい値電圧V_{th}になるまで変わる。この際、トランジスタM₁のソースが電源電圧V_{DD}の供給線に接続されているため、トランジスタM₁のゲート、すなわちキャパシタC_{vth}のノードAに印加される電圧は、電源電圧V_{DD}としきい値電圧V_{th}との和になる。また、トランジスタM₄がターンオンしてキャパシタC_{vth}のノードBには電源電圧V_{DD}が印加されるため、キャパシタC_{vth}に充電される電圧V_{c_{vth}}は数式2で表わされる。

【0045】

【数2】

$$V_{C_{vth}} = V_{C_{vthA}} - V_{C_{vthB}} = (V_{DD} + V_{th}) - V_{DD} = V_{th}$$

…（数式2）

【0046】

ここで、V_{c_{vth}}はキャパシタC_{vth}に充電される電圧を示し、V_{c_{vthA}}はキャパシタC_{vth}のノードAに印加される電圧、V_{c_{vthB}}はキャパシタC_{vth}のノードBに印加される電圧をそれぞれ示す。

【0047】

現在走査線S_kにLレベルの走査電圧が印加されると、トランジスタM₅がターンオンしてデータ電圧V_{d_{ata}}がノードBに印加される。また、キャパシタC_{vth}にはトランジスタM₁のしきい値電圧V_{th}に相当する電圧が充電されているため、トランジスタM₁のゲートにはデータ電圧V_{d_{ata}}とトランジスタM₁のしきい値電圧V_{th}との和に対応する電圧が印加される。すなわち、トランジスタM₁のゲート-ソース間の電圧V_{gs}は数式3で表わされる。この際、発光制御線E_kはLレベルの信号が印加され、トランジスタM₂は遮断される。

【0048】

10

20

30

40

【数 3】

$$V_{gs} = (V_{data} + V_{th}) - V_{DD}$$

… (数式 3)

【0049】

その後、発光制御線 E_k の論理的高レベルに応答してトランジスタ M₂ がオンし、トランジスタ M₁ のゲート・ソース電圧 V_{gs} に対応する電流 I_{oled} が有機 EL 素子 OLE_D に供給され、有機 EL 素子 OLE_D は発光する。電流 I_{oled} は数式 4 で表わされる。 10

【0050】

【数 4】

$$I_{oled} = \frac{\beta}{2}(V_{gs} - V_{th})^2 = \frac{\beta}{2}((V_{data} + V_{th} - V_{DD}) - V_{th})^2 = \frac{\beta}{2}(V_{DD} - V_{data})^2$$

… (数式 4)

20

【0051】

ここで、I_{oled} は有機 EL 素子 OLE_D に流れる電流、V_{gs} はトランジスタ M₁ のソースとゲートとの間の電圧、V_{th} はトランジスタ M₁ のしきい値電圧、V_{data} はデータ電圧、は定数値をそれぞれ示す。

【0052】

データ電圧 V_{data} が赤色データ信号の場合、発光トランジスタ M_{2r} が発光制御線 E_{kr} からの L レベルの発光制御信号に応答してターンオンし、この電流 I_{oled} が赤の有機 EL 素子 OLE_D_r に伝達されて発光がなされる。

【0053】

同様に、データ電圧 V_{data} が緑色データ信号の場合、発光トランジスタ M_{2g} が発光制御線 E_{kg} からの L レベルの発光制御信号に応答してターンオンし、電流 I_{oled} が緑の有機 EL 素子 OLE_D_g に伝達されて発光がなされる。また、データ電圧 V_{data} が青色データ信号の場合、発光トランジスタ M_{2b} が発光制御線 E_{kb} からの L レベルの発光制御信号に応答してターンオンし、電流 I_{oled} が青の有機 EL 素子 OLE_D_b に伝達されて発光がなされる。そして、一つの画素が赤、緑、及び青を表示することができるよう、3 本の発光制御線にそれぞれ印加される 3 つの発光制御信号は一つのフィールドの間に重複しない L レベル期間をそれぞれ有する。 30

【0054】

次に、図 4、図 5、及び図 6 を参照しながら、本実施の形態に係る有機 EL 表示装置において一つの画素回路が配置される画素領域の配置構造をより詳細に説明する。図 4 及び図 5 では、現在画素 P_k の主な構成要素に対して図面符号を付し、現在画素 P_k の各構成要素に対応する直前画素 P_{k-1} (第 1 画素回路) の構成要素に対して同一の番号に「'」を追加した図面符号を付した。 40

【0055】

図 4 は、図 3 に示した画素回路の配置構造の一例を示す平面図であり、図 5 は、図 4 の行方向の I-I' に沿った断面図であり、図 6 は、図 4 の略列方向の II-II' に沿った断面図である。

【0056】

図 4、図 5、及び図 6 に示すように、絶縁基板 1 上には、酸化珪素などからなる遮断層 3 が形成され、遮断層 3 上には、半導体層の多結晶珪素層 (図中、斜線で表す) 2₁、2 50

2, 23, 24, 25, 26, 27, 28, 29が形成される。

【0057】

多結晶珪素層21(第1半導体層領域)は、図中左側下端部に、現在画素PkのトランジスタM5のソース領域、ドレイン領域、及びチャネル領域を含む半導体層を平面方向からみて略「U」字状に形成する。多結晶珪素層22は、発光素子OLEDrの上部に、現在画素PkのトランジスタM2rのソース領域、ドレイン領域、及びチャネル領域を含む半導体層を略「」状に形成する。多結晶珪素層23は、発光素子OLEDgの上部に、現在画素PkのトランジスタM2gのソース領域、ドレイン領域、及びチャネル領域を含む半導体層を列方向に延設する。多結晶珪素層24は、発光素子OLEDbの上部に、現在画素PkのトランジスタM2bのソース領域、ドレイン領域、及びチャネル領域を含む半導体層を略「」状に形成する。このような多結晶珪素層22, 23, 24は、一体に接続されて略「m」字状を成す。多結晶珪素層23を中心として多結晶珪素層22と多結晶珪素層24は略対称に形成される。

10

【0058】

多結晶珪素層25は、画素領域の上端中央部に、トランジスタM1のソース領域、チャネル領域、及びドレイン領域を含む半導体層を行方向に長く形成する。多結晶珪素層26は、略四角形状にキャパシタCvthの一方の電極(ノードA)を形成し、多結晶珪素層27は、略行方向に長い四角形状にキャパシタCstの一方の電極を形成する。多結晶珪素層28(第2半導体層領域)は、多結晶珪素層26と多結晶珪素層27との間に略「n」字状に形成され、一端が多結晶珪素層26に接続され、他端が多結晶珪素層25及び多結晶珪素層22, 23, 24に接続されるように列方向に長く延びて形成され、トランジスタM3(第2トランジスタ)のソース領域、ドレイン領域、及びチャネル領域を形成する。多結晶珪素層29(第3半導体層領域)は、略「n」字状を有し、一端が多結晶珪素層25及び多結晶珪素層27に接続され、トランジスタM4(第3トランジスタ)のソース領域、チャネル領域、及びドレイン領域を形成する。

20

【0059】

このように形成された多結晶珪素層21~29上にゲート絶縁膜30が形成される。

【0060】

ゲート絶縁膜30上にゲート電極41, 42, 43, 44, 45, 46, 47が形成される。具体的に、ゲート電極線41は、行方向に延びており、現在画素Pkの現在走査線Skに対応するため、多結晶珪素層21と絶縁されるように交差し、現在画素PkのトランジスタM5のゲート電極を形成する。ゲート電極線42は、行方向に延びており、現在画素Pkの発光信号線Ekbに対応するため、トランジスタM2bのゲート電極を形成する。ゲート電極線43は、行方向に延びており、現在画素Pkの発光信号線Ekgに対応するため、トランジスタM2gのゲート電極を形成する。ゲート電極線44は、行方向に延びており、現在画素Pkの発光信号線Ekrに対応するため、トランジスタM2rのゲート電極を形成する。ゲート電極45は、長方形形状に形成され且つ多結晶珪素層25と絶縁されるように交差し、トランジスタM1のゲート電極を形成する。ゲート電極46は、多結晶珪素層26の上部に略四角形状に形成され、キャパシタCvthの他方の電極(ノードB)を形成する。ゲート電極47は、ゲート電極46に接続されて多結晶珪素層27の上部に略四角形状に形成され、キャパシタCstの他方の電極(ノードB)を形成する。

30

40

【0061】

ゲート電極線41'(第1走査線)は、行方向に延びており、直前画素Pk-1の直前走査線Sk-1に対応するため、多結晶珪素層21'(第1半導体層領域)と絶縁されるように交差し、直前画素Pk-1のトランジスタM5(第1トランジスタ)のゲート電極を形成する。また、ゲート電極線41'は、多結晶珪素層28, 29と絶縁されるように交差し、現在画素PkのトランジスタM3, M4のゲート電極を形成する。

【0062】

このようなゲート電極41, 42, 43, 44, 45, 46, 47上に層間絶縁膜50

50

が形成される。層間絶縁膜 50 上には、コンタクトホール 51a, 51b, 53, 54a, 54b, 55, 56a, 56b, 57r, 57g, 57b を介して対応する電極に接触するように、データ線 61, 電源線 62, 及び電極 63, 64, 65, 66r, 66g, 66b が形成される。

【0063】

データ線 61 は、画素領域と他の画素領域との間に列方向に長く延びており、層間絶縁膜 50 及びゲート絶縁膜 30 を貫通するコンタクトホール 51a を介して多結晶珪素層 21 に接続されてトランジスタ M5 のソースと電氣的に接続される。

【0064】

電源線 62 は、列方向に長く延びており、層間絶縁膜 50 及びゲート絶縁膜 30 を貫通するコンタクトホール 55 を介して多結晶珪素層 27 及び多結晶珪素層 29 に接続されてキャパシタ Cst の一方の電極及びトランジスタ M1 のソースに電源電圧を供給する。

【0065】

電極 63 は、データ線 61 と隣接して平行に形成され、層間絶縁膜 50 及びゲート絶縁膜 30 を貫通するコンタクトホール 51b, 及び層間絶縁膜 50 を貫通するコンタクトホール 53 を介して多結晶珪素層 21 のドレイン領域とゲート電極 46 を電氣的に接続してノード B になる。

【0066】

電極 64 は、ゲート電極 41' と隣接して平行に延びており、層間絶縁膜 50 及びゲート絶縁膜 30 を貫通するコンタクトホール 54a, 及び層間絶縁膜 50 を貫通するコンタクトホール 54b を介して多結晶珪素層 28 においてトランジスタ M3 のドレイン領域とゲート電極 45 を電氣的に接続してノード A になる。

【0067】

電極 65 は、ゲート電極 41' と隣接して略長方形に形成され、層間絶縁膜 50 及びゲート絶縁膜 30 を貫通するコンタクトホール 56a, 及び層間絶縁膜 50 を貫通するコンタクトホール 56b を介して多結晶珪素層 29 においてトランジスタ M4 のドレイン領域とゲート電極 47 を電氣的に接続してノード B になる。

【0068】

電極 66r, 66g, 66b は、各発光素子の画素電極 81r, 81g, 81b とトランジスタ M2r, M2g, M2b のドレインをそれぞれ接続するための電極である。電極 66r, 66g, 66b は、データ線 61 が延びた縦方向よりもゲート電極 42 ~ 44 が延びた横方向に長い略長方形に形成される。電極 66r, 66g, 66b は、それぞれゲート絶縁膜 30 及び層間絶縁膜 50 を貫通するコンタクトホール 57r, 57g, 57b を介して多結晶珪素層 22, 23, 24 とそれぞれ接触してトランジスタ M2r, M2g, M2b のドレイン電極にそれぞれ電氣的に接続されるように形成される。

【0069】

このような電極 63, 64, 65, 66r, 66g, 66b 上に平坦化膜 70 が形成される。画素電極 81r, 81g, 81b は、平坦化膜 70 を貫通するコンタクトホール 71r, 71g, 71b を介して電極 66r, 66g, 66b にそれぞれ電氣的に接続される。図 6 に示すように、画素電極 81r, 81g, 81b 上には、発光層 EML, 電子輸送層 ETL, 及び正孔輸送層 HTL を含む多層構造の赤, 緑, 青の有機薄膜 85r, 85g, 85b がそれぞれ形成される。

【0070】

前述したように、本実施の形態によれば、走査線 41 がデータ線 61 から順次多結晶珪素層 21, 多結晶珪素層 28' (第 2 半導体層領域), 及び多結晶珪素層 29' (第 3 半導体層領域) と絶縁されて交差し、現在画素 Pk のスイッチングトランジスタ M5, 次の画素 Pk+1 のトランジスタ M3 及びトランジスタ M4 が形成される。同様に、走査線 41' がデータ線 61 から順次多結晶珪素層 21', 多結晶珪素層 28, 及び多結晶珪素層 29 と絶縁されて交差し、直前画素 Pk-1 のスイッチングトランジスタ M5, 現在画素 Pk のトランジスタ M3 及びトランジスタ M4 が形成される。言い換えると、図 4 におい

10

20

30

40

50

て左側下端部に現在画素 P k のスイッチングトランジスタ M 5 が配置され、右側上端部に現在画素 P k のトランジスタ M 4 が配置されるので、現在画素 P k が配置される画素領域において略対角線上に現在画素 P k のスイッチングトランジスタ M 5 とトランジスタ M 4 とが配置される。

【 0 0 7 1 】

すなわち、データ線 6 1 の近くの位置にスイッチングトランジスタ M 5 を形成することにより、スイッチングトランジスタ M 5 のソースとキャパシタ C v t h の一方の電極（ノード B）を接続する電極線 6 3 をデータ線 6 1 と隣接して平行に形成できる。また、画素領域においてデータ線 6 1 から遠い位置にトランジスタ M 4 を形成することにより、トランジスタ M 4 のソースを電源線 6 3 の近くに配置できる。そして、トランジスタ M 3 をトランジスタ M 5 とトランジスタ M 4 との間に配置できる。

10

【 0 0 7 2 】

このように直前画素のスイッチングトランジスタ M 5、現在画素のトランジスタ M 3 及びトランジスタ M 4 をデータ線から順次配置することにより、画素領域内に素子をより効率よく配置することができる。

【 0 0 7 3 】

本実施の形態によれば、一のデータ線とこれに隣接した他のデータ線との間で走査線と制御電極が接続されるトランジスタに、直前画素のスイッチングトランジスタ M 5、現在画素のトランジスタ M 3、トランジスタ M 4 の順序で接続される。したがって、画素領域に素子をより効率よく配置することができる。

20

【 0 0 7 4 】

また、本実施の形態によれば、トランジスタ M 3 とトランジスタ M 4 との間に電源電極線を設けられるため、電源電極線とトランジスタ M 4 のソース電極との近接配置が可能になる。

【 0 0 7 5 】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【 0 0 7 6 】

例えば、本実施の形態では、一つの画素回路に 3 つの発光素子が含まれ、5 つのトランジスタ、2 つのキャパシタを含む場合を例として説明したが、本発明は、発光素子の数が 3 つに限定されず、複数個、例えば 2 つまたは 4 つの発光素子を含む画素回路にも適用できる。

30

【産業上の利用可能性】

【 0 0 7 7 】

本発明は、有機 E L 表示装置に適用可能である。

【図面の簡単な説明】

【 0 0 7 8 】

【図 1】発光表示パネルの画素回路を示す回路図である。

40

【図 2】本発明の実施の形態に係る有機 E L 表示装置の構成を概略的に示す平面図である。

【図 3】図 2 の有機 E L 表示装置における一つの画素の等価回路図である。

【図 4】図 3 の画素回路の配置構造の一例を示す平面図である。

【図 5】図 4 の行方向の I - I ' 線に沿った断面図である。

【図 6】図 4 の略列方向の II - II ' 線に沿った断面図である。

【符号の説明】

【 0 0 7 9 】

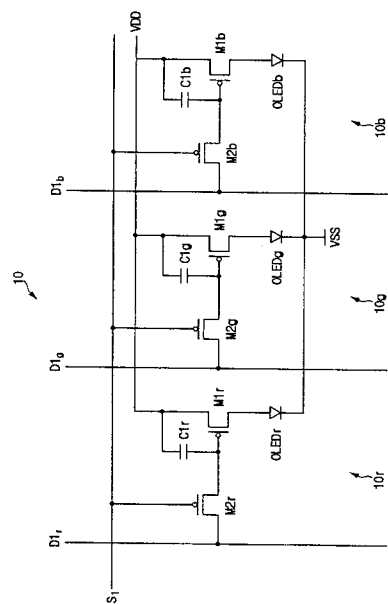
1 0 0 表示パネル

1 1 0 画素

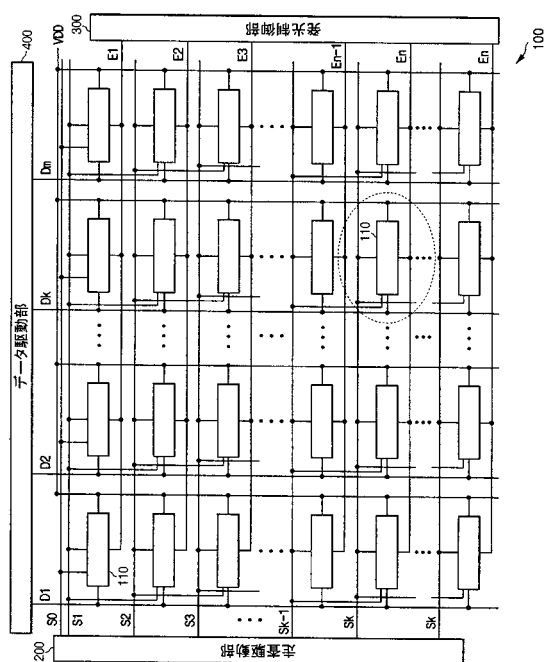
50

2 0 0 走査駆動部
3 0 0 発光制御部
4 0 0 データ駆動部

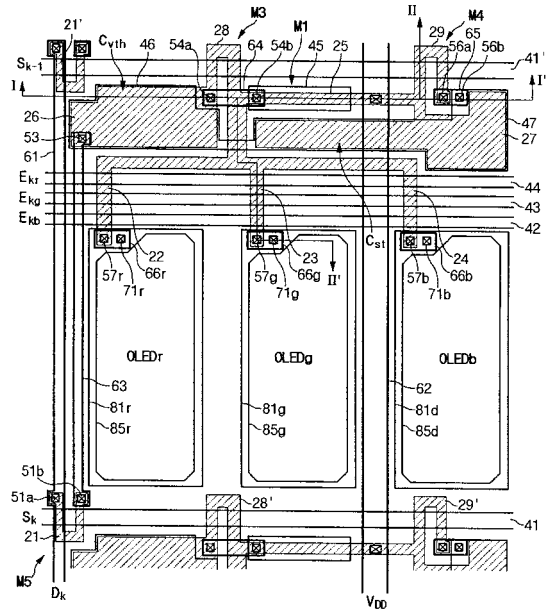
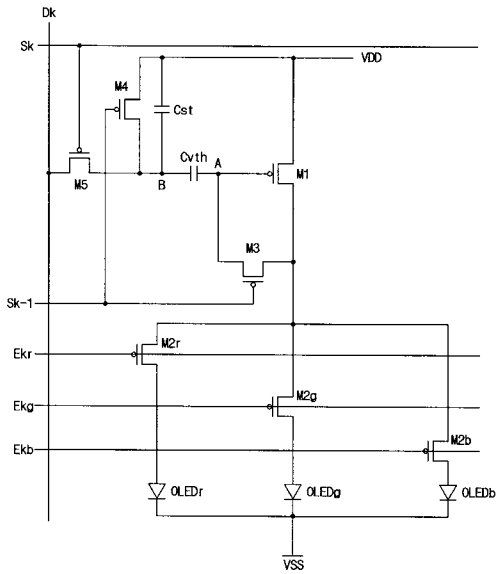
【図 1】



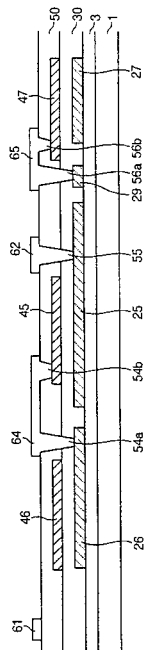
【図 2】



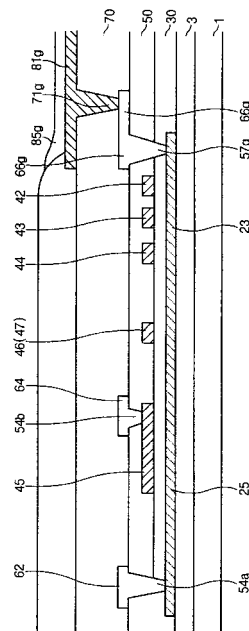
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/30	J
	G 0 9 G 3/30	K
	H 0 5 B 33/14	A

F ターム(参考) 5C094 AA05 AA07 AA08 AA15 AA48 BA03 BA12 BA27 CA19 CA24
CA25 DA13 DB01 DB04 EA04 EA05 FA01 FA02 FB01 FB19
FB20 GA10

专利名称(译)	发光显示装置和发光显示面板		
公开(公告)号	JP2005338754A	公开(公告)日	2005-12-08
申请号	JP2004299961	申请日	2004-10-14
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	郭源奎		
发明人	郭 源奎		
IPC分类号	H01L51/50 B41J2/45 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H05B33/08 H05B33/14		
CPC分类号	A61P1/16 A61P9/10 A61P9/12 A61P11/00 A61P13/12 G09G3/3233 G09G2300/0452 G09G2300/0465 G09G2300/0804 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0235 G09G2310/0251 G09G2320/043 H01L27/3211 H01L27/3244 A61H33/065 A61H2033/061 A61H2033/068 A61H2201/0228 A61H2201/025		
FI分类号	G09F9/30.338 G09F9/30.365.Z G09G3/20.621.M G09G3/20.624.B G09G3/20.680.G G09G3/30.J G09G3/30.K H05B33/14.A G09F9/30.365 G09G3/3216 G09G3/3233 G09G3/3266 G09G3/3275 H01L27/32		
F-TERM分类号	3K007/BA06 3K007/DB03 3K007/FA00 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C094/AA05 5C094/AA07 5C094/AA08 5C094/AA15 5C094/AA48 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA24 5C094/CA25 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA05 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB19 5C094/FB20 5C094/GA10 3K107/AA01 3K107/BB01 3K107/CC35 3K107/CC45 3K107/EE04 3K107/HH05 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AB18 5C380/AB23 5C380/AB34 5C380/AB45 5C380/BA38 5C380/BA39 5C380/CA08 5C380/CB01 5C380/CB26 5C380/CC02 5C380/CC04 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC39 5C380/CC52 5C380/CC59 5C380/CC62 5C380/CC66 5C380/CC77 5C380/CD012 5C380/CD027 5C380/DA02 5C380/DA06 5C380/DA09 5C380/DA10		
优先权	1020040036855 2004-05-24 KR		
其他公开文献	JP4031788B2		
外部链接	Espacenet		

摘要(译)

为了提供一种发光显示面板和发光显示装置，该发光显示面板和发光显示装置具有能够有效地将构成像素电路的元件布置在像素区域中的布置结构。响应于电流选择信号，发送数据信号的开关晶体管M5，输出与数据信号相对应的电流的驱动晶体管M1以及先前的选择，来构成发光显示装置的每个像素电路导通。它包括响应于信号而导通的第一和第二晶体管M3和M4。开关晶体管M5的栅电极以及紧接在前像素的第一晶体管M3和第二晶体管M4的栅电极电连接至选择紧接在前选择信号的一条扫描线。因此，在彼此相邻的两条数据线之间的区域中的扫描线中顺序地布置开关晶体管M5以及第一晶体管M3和晶体管M3。[选择图]图2

