

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-226960

(P2004-226960A)

(43) 公開日 平成16年8月12日(2004.8.12)

|                                     |                |             |
|-------------------------------------|----------------|-------------|
| (51) Int.Cl. <sup>7</sup>           | F I            | テーマコード (参考) |
| <b>G09G 3/30</b>                    | G09G 3/30 J    | 3K007       |
| <b>G09F 9/30</b>                    | G09F 9/30 338  | 5C080       |
| <b>G09G 3/20</b>                    | G09F 9/30 365Z | 5C094       |
| <b>H05B 33/14</b>                   | G09G 3/20 611H |             |
|                                     | G09G 3/20 621A |             |
| 審査請求 有 請求項の数 18 O L (全 14 頁) 最終頁に続く |                |             |

|              |                              |           |                                |
|--------------|------------------------------|-----------|--------------------------------|
| (21) 出願番号    | 特願2003-281581 (P2003-281581) | (71) 出願人  | 590002817                      |
| (22) 出願日     | 平成15年7月29日 (2003.7.29)       |           | 三星エスディアイ株式会社                   |
| (31) 優先権主張番号 | 2003-003975                  |           | 大韓民国京畿道水原市靈通区▲しん▼洞 5           |
| (32) 優先日     | 平成15年1月21日 (2003.1.21)       |           | 75番地                           |
| (33) 優先権主張国  | 韓国 (KR)                      | (74) 代理人  | 100095957                      |
|              |                              |           | 弁理士 亀谷 美明                      |
|              |                              | (74) 代理人  | 100096389                      |
|              |                              |           | 弁理士 金本 哲男                      |
|              |                              | (72) 発明者  | オ チュンヨル                        |
|              |                              |           | 大韓民国京畿道軍浦市堂洞 886番地 住           |
|              |                              |           | 公アパート 310-1202                 |
|              |                              | Fターム (参考) | 3K007 AB02 AB17 BA06 DB03 GA04 |
|              |                              |           | 5C080 AA06 BB05 DD05 FF01 FF07 |
|              |                              |           | FF11 HH09 JJ03 JJ04            |
|              |                              |           | 5C094 AA04 AA23 AA53 AA55 BA03 |
|              |                              |           | BA09 BA29 CA19                 |

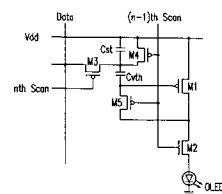
(54) 【発明の名称】 発光表示装置及びその駆動方法並びに画素回路

(57) 【要約】

【課題】 発光素子を用いた発光表示装置における各画素間の輝度を均一にする。

【解決手段】 C v t hにゲート電極が連結され、電源供給線から発光素子OLEDへの電流供給をオンオフするM1と、現在の走査線以前の走査線からの選択信号に応答してC v t hにM1をオンさせるためのしきい電圧に相当する電圧を充電する第1スイッチング部 (M4, M5) と、現在の走査線からの選択信号に応答してデータ線D a t aからのデータ信号を伝達するM3と、電源供給線とM2との間に連結され、M2に応じてデータ信号に対応する電圧を充電するC s t と、制御信号に응答して、C v t hに電圧が充電される間、M1と発光素子とを電氣的に遮断する第2スイッチング部 (M2) とを備えた。

【選択図】 図6



## 【特許請求の範囲】

## 【請求項 1】

画像信号を示すデータ信号を伝達する多数のデータ線と、選択信号を伝達する多数の走査線と、前記データ線と前記走査線に連結された画素回路と、前記画素回路に電氣的に連結される電源供給線を含む発光表示装置において、

前記画素回路は、印加される電流の量に対応する光を発光する発光素子と、

第 1 キャパシタにゲート電極が連結され、前記電源供給線から前記発光素子への電流供給をオンオフする第 1 トランジスタと、

現在の走査線以前の走査線からの選択信号に応答して前記第 1 キャパシタに前記第 1 トランジスタをオンさせるためのしきい電圧に相当する電圧を充電し、前記第 1 トランジスタをオンさせる第 1 スイッチング部と、 10

現在の走査線からの選択信号に応答して前記データ線からのデータ信号を伝達する第 2 トランジスタと、

前記電源供給線と前記第 2 トランジスタの間に連結されるとともに、前記電源供給線と前記第 1 キャパシタとの間に連結し、前記第 2 トランジスタのオンオフに応じて前記データ信号に対応する電圧を充電する第 2 キャパシタと、

制御信号に応答して、前記第 1 キャパシタに電圧が充電される間、前記第 1 トランジスタと前記発光素子とを電氣的に遮断する第 2 スイッチング部とを備え、

前記第 1 トランジスタは前記第 1 及び第 2 キャパシタに充電された電圧の合計に対応する電流を前記発光素子に供給することを特徴とする発光表示装置。 20

## 【請求項 2】

前記第 1 スイッチング部は、

前記現在の走査線以前の走査線からの選択信号に応答して前記電源供給線からの電圧を前記第 1 キャパシタに印加する第 3 トランジスタと、

前記現在の走査線以前の走査線からの選択信号に応答して前記第 1 トランジスタのゲート電極と主電極を導通させる第 4 トランジスタとを含むことを特徴とする請求項 1 に記載の発光表示装置。

## 【請求項 3】

前記第 1 ～第 4 トランジスタは同一電導タイプのトランジスタであることを特徴とする請求項 2 に記載の発光表示装置。 30

## 【請求項 4】

前記第 2 スイッチング部を制御する前記制御信号は、現在の走査線以前の走査線からの選択信号であり、

前記第 2 スイッチング部は、前記第 1 トランジスタと前記発光素子との間に連結され、前記制御信号に応答してターンオフする第 5 トランジスタとを含むことを特徴とする請求項 1 に記載の発光表示装置。

## 【請求項 5】

前記第 2 スイッチング部は、前記第 1 トランジスタと前記発光素子との間に連結される第 6 トランジスタを含み、

前記制御信号は別の走査線からの選択信号であって、現在の走査線以前の走査線及び現在の走査線から選択信号が印加されてから前記第 6 トランジスタをターンオンさせる信号であることを特徴とする請求項 1 に記載の発光表示装置。 40

## 【請求項 6】

前記制御信号は、現在の走査線以前の走査線からの選択信号及び前記現在の走査線からの選択信号を含み、

前記第 2 スイッチング部は、前記第 1 トランジスタと前記発光素子との間に直列に連結され、ゲート電極にそれぞれ前記現在の走査線以前の走査線及び現在の走査線が連結される第 7 及び第 8 トランジスタを含むことを特徴とする請求項 1 に記載の発光表示装置。

## 【請求項 7】

前記電源供給線と走査線が平行であることを特徴とする請求項 1 に記載の発光表示装置。 50

## 【請求項 8】

多数のデータ線と多数の走査線によって規定される多数の画素にそれぞれ形成される画素回路において、

前記画素回路は、

発光素子と、

第 1 主電極が電源供給線に連結されて前記発光素子の発光に必要な電流の供給をオンオフする第 1 トランジスタと、

前記電源供給線と前記第 1 トランジスタのゲート電極との間に直列に連結される第 1 及び第 2 キャパシタと、

現在の走査線にゲート電極が連結され、前記データ線と前記第 1 及び第 2 キャパシタの接点にそれぞれ第 1 主電極及び第 2 主電極が連結される第 2 トランジスタと、 10

現在の走査線以前の走査線にゲート電極が連結され、前記電源供給線と前記第 1 及び第 2 キャパシタの接点との間に連結される第 3 トランジスタと、

現在の走査線以前の走査線にゲート電極が連結され、前記第 2 キャパシタと第 1 トランジスタの第 2 主電極との間に連結される第 4 トランジスタとを備え、

前記第 1 トランジスタは、前記第 1 及び第 2 キャパシタに充電された電圧に対応する電流を前記発光素子に供給することを特徴とする画素回路。

## 【請求項 9】

前記第 1 ～第 4 トランジスタは同一電導タイプのトランジスタであることを特徴とする請求項 8 に記載の画素回路。 20

## 【請求項 10】

制御信号が制御端子に印加され、前記第 1 トランジスタと前記発光素子との間に連結されるスイッチング部をさらに含む請求項 8 に記載の画素回路。

## 【請求項 11】

前記制御信号は、現在の走査線以前の走査線からの選択信号であり、

前記スイッチング部は、前記第 1 トランジスタと前記発光素子との間に連結されて前記制御信号に応答してターンオフする第 5 トランジスタを含むことを特徴とする請求項 10 に記載の画素回路。

## 【請求項 12】

前記スイッチング部は、前記第 1 トランジスタと前記発光素子との間に連結される第 6 トランジスタを含み、 30

前記制御信号は、現在の走査線以前の走査線及び現在の走査線から選択信号が印加されたのちに前記第 6 トランジスタをターンオンさせる別の走査線からの選択信号であることを特徴とする請求項 10 に記載の画素回路。

## 【請求項 13】

前記制御信号は、現在の走査線以前の走査線からの選択信号及び前記現在の走査線からの選択信号を含み、

前記スイッチング部は、ゲート電極にそれぞれ現在の走査線以前の走査線及び前記現在の走査線が連結され、前記第 1 トランジスタと前記発光素子との間に直列に連結される第 7 及び第 8 トランジスタを含むことを特徴とする請求項 10 に記載の画素回路。 40

## 【請求項 14】

前記電源供給線と走査線が平行であることを特徴とする請求項 8 に記載の画素回路。

## 【請求項 15】

多数のデータ線と、これら多数のデータ線に交差する多数の走査線と、前記多数のデータ線と前記多数の走査線によって規定される領域に形成され、それぞれ発光素子に電流を供給するトランジスタを有する行列形態の多数の画素を含む発光表示装置の駆動方法において、

前記画素のトランジスタのゲート電圧を補償する段階と、

選択信号を前記画素に印加する段階と、

前記選択信号に応答して前記データ線からデータ電圧を受信して前記補償されたゲート 50

電圧と前記データ電圧の合計に対応する電流を、前記発光素子に供給する段階とを含むことを特徴とする発光表示装置の駆動方法。

【請求項 16】

制御信号に応答して前記データ線から前記データ電圧が印加される間に前記発光素子に電流の供給を遮断する段階をさらに含むことを特徴とする請求項 15 に記載の発光表示装置の駆動方法。

【請求項 17】

前記制御信号は、現在の走査線以前の走査線の選択信号であることを特徴とする請求項 16 に記載の発光表示装置の駆動方法。

【請求項 18】

前記制御信号は、別途の走査線の選択信号であることを特徴とする請求項 16 に記載の発光表示装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光表示装置及びその駆動方法並びに画素回路にかかり、より詳細には有機電界発光 (electroluminescent; 以下「EL」という。) を利用した発光表示装置及びその駆動方法並びに画素回路に関する。

【背景技術】

20

【0002】

一般有機 EL 表示装置は、蛍光性有機化合物を電氣的に励起させて発光させる表示装置であって、 $N \times M$  個の有機発光セルを電圧駆動あるいは電流駆動して映像を表現できるようにになっている。このような有機発光セルは、アノード ITO、有機薄膜、カソードレイア Metal の構造を有している。有機薄膜は電子と精工のバランスを良くして発光効率を向上させるために発光層 (EML: emitting layer)、電子輸送層 (ETL: Electron Transport Layer) 及び精工輸送層 (HTL: Hole Transport Layer) を含む多層構造からなり、さらに、別の電子注入層 (EIL: Electron Injecting Layer) と精工注入層 (HIL: Hole Injecting Layer) を含んでいる。

30

【0003】

このように構成される有機発光セルを駆動する方式には、単純マトリックス (passive matrix) 方式と TFT または MOSFET を利用した能動駆動 (active matrix) 方式がある。単純マトリックス方式は正極と負極とを直交するように形成してラインを選択する方法で駆動するが、能動駆動方式は TFT とキャパシタを各 ITO 画素電極に接続し、キャパシタの容量によって電圧を維持する駆動方式である。

【0004】

図 1 は、TFT を利用して有機 EL 素子を駆動する従来の画素回路で、 $N \times M$  個の画素のうち一つを代表的に示したものである。図 1 に示すように、有機 EL 素子 OLED に電流駆動形トランジスタ M2 が連結されて発光のための電流を供給する。電流駆動形トランジスタ M2 の電流量はスイッチングトランジスタ M1 を通じて印加されるデータ電圧によって制御される。この時印加された電圧を一定の間維持するためのキャパシタ Cst がトランジスタ M2 のソースとゲートとの間に連結されている。トランジスタ M1 のゲートには選択信号線 Select が連結されており、ソース側にはデータ線 Vdata が連結されている。

40

【0005】

このような構成の画素回路の動作を説明する。スイッチングトランジスタ M1 のゲートに印加される選択信号 Select によってトランジスタ M1 がオンになると、データ線を通じてデータ電圧 Vdata が駆動用トランジスタ M2 のゲートに印加される。そして、ゲートに印加されるデータ電圧 Vdata に対応してトランジスタ M2 を通じて有機 E

50

L素子OLEDに電流が流れて発光が行われる。

【0006】

この時、有機EL素子に流れる電流は次の数式(1)のとおりである。

【0007】

【数1】

$$I_{OLED} = \frac{\beta}{2}(V_{gs} - V_{th})^2 = \frac{\beta}{2}(V_{dd} - V_{data} - |V_{th}|)^2$$

・・・(1)

10

【0008】

上記数式(1)において、 $I_{OLED}$ は有機EL素子に流れる電流、 $V_{gs}$ はトランジスタM2のソースとゲートとの間の電圧、 $V_{th}$ はトランジスタM2のしきい電圧、 $V_{data}$ はデータ電圧、 $\beta$ は定数値を示す。

【0009】

上記数式(1)に示すように、図1に示した画素回路によれば、印加されるデータ電圧 $V_{data}$ に対応する電流が有機EL素子OLEDに供給され、供給された電流に対応して有機EL素子が発光する。

【0010】

20

一方、一般に回路駆動電圧 $V_{dd}$ は水平ラインで構成されるか、または垂直ラインで構成されて各セルの駆動用トランジスタM2に電源を供給する。しかし、回路駆動電圧 $V_{dd}$ が図2のように水平ラインで構成される場合、分岐された各 $V_{dd}$ ラインにかかった各セルの駆動用トランジスタM2のうちターンオンになったトランジスタが多ければ、該当 $V_{dd}$ ラインに多くの電流が流れるようになり、これによって水平ラインの左側と右側の電圧差が大きくなる。

【0011】

このような $V_{dd}$ ラインの電圧降下は電流量に比例するが、電流量は該当ラインにかかった画素のうちターンオンになった画素の数によって変わり、それによって電圧降下量も変わる。したがって、図2で水平ラインの右側の画素に印加される駆動電圧 $V_{dd}$ が左側の画素に印加される駆動電圧 $V_{dd}$ より低くなり、右側の画素に位置した駆動用トランジスタM2にかかる電圧 $V_{gs}$ が左側の画素に位置した駆動用トランジスタM2にかかる電圧 $V_{gs}$ より低くなる。これによってトランジスタに流れる電流量が変り、輝度差が発生する。なお、電圧 $V_{gs}$ が同じであっても製造工程の不均一性によってTFTのしきい電圧 $V_{th}$ に偏差が生ずるために、有機EL素子OLEDに供給される電流の量が変わり、発光輝度が変わる問題点があった。

30

【発明の開示】

【発明が解決しようとする課題】

【0012】

このような問題点を解決するものとして、図3に示すような画素回路が考えられる。図3は駆動用トランジスタM2のしきい電圧 $V_{th}$ の変化による輝度不均一性を防止することができる画素回路を示したものであり、図4は図3の回路を駆動するための駆動タイミング図を示したものである。

40

【0013】

ところが、このような図3に示す画素回路ではAZ信号がロー(Low)の間には、駆動用トランジスタM2を駆動するデータ電圧が駆動電圧 $V_{dd}$ と同じでなければならない。また、駆動用トランジスタM2のソースとゲートとの間の電圧は次の数式(2)のとおりである。

【0014】

【数 2】

$$V_{gs} = V_{th} + \frac{C_1}{C_1 + C_2} (V_{dd} + V_{data})$$

・・・ (2)

【0015】

上記数式 (2) において、 $V_{th}$  は駆動用トランジスタ M2 のしきい電圧、 $V_{data}$  はデータ電圧、 $V_{dd}$  は駆動電圧を示す。 10

【0016】

上記数式 (2) に示すように、データ電圧がキャパシタ C1, C2 により分割されるためデータ電圧のスイングの幅が大きい、またはキャパシタ C1 の値が大きくなければならないという問題点がある。

【0017】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的とするところは、駆動用トランジスタなどを構成する薄膜トランジスタ TFT のしきい電圧の偏差を補償することにより、各画素間における輝度を均一にすることができ、また駆動電圧  $V_{dd}$  ラインで発生する各画素間の電圧降下量の差を補償することにより、各画素間における輝度を均一にすることができる有機 EL 表示装置を提供することにある。 20

【課題を解決するための手段】

【0018】

上記課題を解決するために、本発明のある観点によれば、画像信号を示すデータ信号を伝達する多数のデータ線と、選択信号を伝達する多数の走査線と、前記データ線と前記走査線に連結された画素回路と、前記画素回路に電氣的に連結される電源供給線を含む発光表示装置において、前記画素回路は、印加される電流の量に対応する光を発光する発光素子と、第 1 キャパシタにゲート電極が連結され、前記電源供給線から前記発光素子への電流供給をオンオフする第 1 トランジスタと、現在の走査線以前の走査線からの選択信号に 30 応答して前記第 1 キャパシタに前記第 1 トランジスタをオンさせるためのしきい電圧に相当する電圧を充電し、前記第 1 トランジスタをオンさせる第 1 スイッチング部と、現在の走査線からの選択信号に 40 応答して前記データ線からのデータ信号を伝達する第 2 トランジスタと、前記電源供給線と前記第 2 トランジスタの間に連結されるとともに、前記電源供給線と前記第 1 キャパシタとの間に連結し、前記第 2 トランジスタのオンオフに応じて前記データ信号に対応する電圧を充電する第 2 キャパシタと、制御信号に応答して、前記第 1 キャパシタに電圧が充電される間、前記第 1 トランジスタと前記発光素子とを電氣的に遮断する第 2 スイッチング部とを備え、前記第 1 トランジスタは前記第 1 及び第 2 キャパシタに充電された電圧の合計に対応する電流を前記発光素子に供給することを特徴とする発光表示装置が提供される。

【0019】

ここで、前記第 1 スイッチング部は、前記現在の走査線以前の走査線からの選択信号に応答して前記電源供給線からの電圧を前記第 1 キャパシタに印加する第 3 トランジスタと、前記現在の走査線以前の走査線からの選択信号に応答して前記第 1 トランジスタのゲート電極と主電極を導通させる第 4 トランジスタとを含むようにしてもよい。また、上記第 1 ～ 第 4 トランジスタは同一電導タイプのトランジスタとしてもよい。

【0020】

また、前記第 2 スイッチング部を制御する前記制御信号は、現在の走査線以前の走査線からの選択信号であり、前記第 2 スイッチング部は、前記第 1 トランジスタと前記発光素子との間に連結され、前記制御信号に応答してターンオフする第 5 トランジスタとを含むようにしてもよい。

## 【0021】

このような本発明によれば、発光素子をオンオフさせる第1トランジスタのゲート電極に接続された第1キャパシタには、第1トランジスタをオンさせるためのしきい電圧に相当する電圧が充電され、その間は第2スイッチング部により第1トランジスタと発光素子とを電氣的に遮断するされる。そして、第2キャパシタにはデータ信号に対応する電圧が充電される。これにより、第1トランジスタのゲート電極には第1及び第2キャパシタに充電された電圧が印加されるので、前記第1トランジスタは前記第1及び第2キャパシタに充電された電圧の合計に対応する電流を前記発光素子に供給することができる。これにより、第1トランジスタ（例えば薄膜トランジスタTFT）のしきい電圧の偏差を補償することができるので、各画素間における輝度を均一にすることができる。

10

## 【0022】

また、前記第2スイッチング部は、前記第1トランジスタと前記発光素子との間に連結される第6トランジスタを含み、前記制御信号は別の走査線からの選択信号であって、現在の走査線以前の走査線及び現在の走査線から選択信号が印加されてから前記第6トランジスタをターンオンさせる信号であってもよい。これによれば、さらにデータ電圧が印加される間に発光素子をオンオフする第1トランジスタに電流が流れないようにすることができる。このため、駆動電源線には電流が全く流れないために駆動電源線における電圧降下が発生せず、データ電圧を印加したのちに電圧降下が起こっても各画素の第1トランジスタのゲートソース間電圧は変わらないため、駆動電圧の電圧降下によって画素間の輝度が不均一となることを防止することができる。

20

## 【0023】

また、前記制御信号は、現在の走査線以前の走査線からの選択信号及び前記現在の走査線からの選択信号を含み、前記第2スイッチング部は、前記第1トランジスタと前記発光素子との間に直列に連結され、ゲート電極にそれぞれ前記現在の走査線以前の走査線及び現在の走査線が連結される第7及び第8トランジスタを含むようにしてもよい。これによれば、さらに前記第2スイッチング部を制御する前記制御信号を新たに生成する必要はなく、現在の走査線以前の走査線からの選択信号及び前記現在の走査線からの選択信号によって第2スイッチング部を制御することができるので、回路構成をさらに簡単にすることができる。

## 【0024】

上記課題を解決するために、本発明の別の観点によれば、多数のデータ線と多数の走査線によって規定される多数の画素にそれぞれ形成される画素回路において、前記画素回路は、発光素子と、第1主電極が電源供給線に連結されて前記発光素子の発光に必要な電流の供給をオンオフする第1トランジスタと、前記電源供給線と前記第1トランジスタのゲート電極との間に直列に連結される第1及び第2キャパシタと、現在の走査線にゲート電極が連結され、前記データ線と前記第1及び第2キャパシタの接点にそれぞれ第1主電極及び第2主電極が連結される第2トランジスタと、現在の走査線以前の走査線にゲート電極が連結され、前記電源供給線と前記第1及び第2キャパシタの接点との間に連結される第3トランジスタと、現在の走査線以前の走査線にゲート電極が連結され、前記第2キャパシタと第1トランジスタの第2主電極との間に連結される第4トランジスタとを備え、前記第1トランジスタは、前記第1及び第2キャパシタに充電された電圧に対応する電流を前記発光素子に供給することを特徴とする画素回路が提供される。この時、前記第1～第4トランジスタは同一の電導タイプのトランジスタであってもよい。

30

40

## 【0025】

また、前記画素回路は、制御信号が制御端子に印加され、前記第1トランジスタと前記発光素子との間に連結されるスイッチング部をさらに含むようにしてもよい。この時、前記制御信号は現在の走査線以前の走査線からの選択信号であり、前記スイッチング部は前記第1トランジスタと前記発光素子との間に連結されて前記制御信号に応答してターンオフされる第5トランジスタを含むようにしてもよい。

## 【0026】

50

また、前記スイッチング部は前記第1トランジスタと前記発光素子との間に連結される第6トランジスタを含み、前記制御信号は現在の走査線以前の走査線及び現在の走査線から選択信号が印加されたのちに前記第6トランジスタをターンオンさせる別の走査線からの選択信号であってもよい。

#### 【0027】

また、前記制御信号は現在の走査線以前の走査線からの選択信号及び前記現在の走査線からの選択信号を含むことができる。この時、前記スイッチング部は、ゲート電極にそれぞれ現在の走査線以前の走査線及び前記現在の走査線が連結されて前記第1トランジスタと前記発光素子との間に直列に連結される第7及び第8トランジスタを含むようにしてもよい。

10

#### 【0028】

上記課題を解決するために、本発明の別の観点によれば、多数のデータ線と、これら多数のデータ線に交差する多数の走査線と、前記多数のデータ線と前記多数の走査線によって規定される領域に形成され、それぞれ発光素子に電流を供給するトランジスタを有する行列形態の多数の画素を含む発光表示装置の駆動方法において、前記画素のトランジスタのゲート電圧を補償する段階と、選択信号を前記画素に印加する段階と、前記選択信号に応答して前記データ線からデータ電圧を受信して前記補償されたゲート電圧と前記データ電圧の合計に対応する電流を、前記発光素子に供給する段階とを含むようにしてもよい。

#### 【0029】

さらに、上記駆動方法は、前記制御信号に応答して前記データ線から前記データ電圧が印加される間に前記発光素子に電流の供給を遮断する段階をさらに含むようにしてもよい。この時、前記制御信号は現在の走査線以前の走査線の選択信号であってもよく、また別の走査線の選択信号であってもよい。

20

#### 【発明の効果】

#### 【0030】

以上の説明のように本発明によれば、有機EL素子を駆動するための薄膜トランジスタTFTのしきい電圧の偏差を効果的に補償して輝度不均一性を防止することができ、また例えば駆動電源線を走査線のような方向に配列した時、駆動電源線の電圧降下による輝度不均一性を防止することもできる。

#### 【発明を実施するための最良の形態】

30

#### 【0031】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

#### 【0032】

まず、本発明の第1の実施形態にかかる有機EL表示装置の画素回路を図面を参照しながら説明する。図5は本発明の第1の実施形態にかかる有機EL表示装置の概略構成を示す平面図である。なお、他の実施形態における画素回路も図5に示す有機EL表示装置に適用可能である。

#### 【0033】

図5に示すように、本実施形態にかかる有機EL表示装置は有機EL表示パネル10、データ駆動部30、走査駆動部20を備える。有機EL表示パネル10は画像信号を示すデータ信号を伝達する多数のデータ線D1, D2, D3, . . . , Dy、選択信号を伝達するための走査線S1, S2, S3, . . . , Sz、多数のデータ線と多数の走査線によって囲まれる多数の画素に各々形成される画素回路11を備える。データ駆動部30は多数のデータ線に画像信号を示すデータ電圧を印加し、走査駆動部20は多数の走査線に選択信号を順次に印加するようになっている。

40

#### 【0034】

ここで、本実施形態にかかる画素回路11を図6に示す。画素回路11は図6に示すように発光素子例えば有機EL素子OLED、トランジスタ(第1トランジスタ)M1、第

50



2 スイッチ部を構成するトランジスタ（第3トランジスタ）M2，トランジスタ（第2トランジスタ）M3，第1スイッチ部を構成するトランジスタ（第3トランジスタ）M4及びトランジスタ（第4トランジスタ）M5、キャパシタ（第1キャパシタ）Cst，キャパシタ（第2キャパシタ）Cvthを備える。

#### 【0035】

上記有機EL素子OLEDは印加される電流の量に対応する光を発光する。駆動用トランジスタ（電流供給用トランジスタ）であるトランジスタM1は、そのソース（第1主電極）に駆動電圧Vddが連結されて、ドレーン（第2主電極）にトランジスタM2のソースが連結され、ゲートソース間に印加される電圧に対応する駆動電流を出力する。トランジスタM2はトランジスタM1と有機EL素子OLEDの間に連結されて、トランジスタM1からの駆動電流を有機EL素子OLEDに伝達する。 10

#### 【0036】

トランジスタM3，M4，M5は走査線選択用トランジスタである。トランジスタM3はトランジスタM4にドレーンが連結されてデータ線Dataにソースが連結されてn番目の走査線nth Scanにゲートが連結される。トランジスタM2，M4，M5のゲートは、n-1番目の走査線(n-1)th Scanに連結される。また、図6に示した画素回路によれば、電流供給用トランジスタM1と走査線選択用トランジスタM3，M4，M5は例えばPMOS型薄膜トランジスタから構成し、走査線選択用トランジスタM2は例えばNMOS型薄膜トランジスタから構成されている。

#### 【0037】

キャパシタCst，Cvthは駆動電圧VddとトランジスタM1のゲートとの間に直列に連結され、データ線Dataは走査線選択用トランジスタM3を通じて二つのキャパシタCst，Cvthの間に連結される。 20

#### 【0038】

次に、図6に示す画素回路の動作を図7A、図7B、図8A、図8Bを参照しながら説明する。図7Bに示すようにn-1番目の走査線(n-1)th Scanが選択されて(n-1)番目の走査線(n-1)th Scanにロー(Low)信号が入ってから、n番目の走査線nth Scanにハイ(High)信号が入るまでの時間T(n-1)の間には、図7Aに示すようにトランジスタM4，M5がターンオンになり、トランジスタM2はターンオフになる。また、n番目の走査線nth Scanにゲートが連結されたトランジスタM3もターンオフになる。したがって、トランジスタM1は駆動電圧Vddに対してダイオード機能が発揮され、キャパシタCvthにはトランジスタM1のしきい電圧Vthが保存されることになる。 30

#### 【0039】

一方、図8Bのようにn番目走査線nth Scanが選択されて、n番目走査線nth Scanにロー信号が印加されてから(n-1)番目走査線(n-1)th Scanにハイ信号が印加されるまでの時間Tnの間には、図8AのようにトランジスタM4，M5がターンオフになり、トランジスタM2はターンオンになる。また、n番目走査線nth Scanにゲートが連結されたトランジスタM3もターンオンになる。したがって、データ線Dataからのデータ電圧VdataによってノードDの電圧がデータ電圧Vdataになる。そして、キャパシタCvthにはトランジスタM1のしきい電圧Vthが保存されているのでトランジスタM1のゲート電圧はVdata+Vthになる。 40

#### 【0040】

つまり、トランジスタM1のゲートソース間電圧Vgsは次の数式(3)のようになり、数式(4)に示した電流I<sub>OLED</sub>がトランジスタM1を通じて有機EL素子OLEDに供給される。

#### 【0041】

【数 3】

$$|V_{gs}| = |V_{dd} - (V_{data} + V_{th})|$$

・・・ (3)

【0042】

【数 4】

$$I_{OLED} = \frac{\beta}{2} (|V_{gs}| - |V_{th}|)^2 = \frac{\beta}{2} (V_{dd} - V_{data})^2$$

・・・ (4)

10

【0043】

上記数式 (3)、(4) において、 $V_{dd}$  は駆動電圧、 $V_{data}$  はデータ電圧、 $V_{th}$  はトランジスタ M1 のしきい電圧である。

【0044】

従って、数式 (3) に示すように、各画素に位置するトランジスタ M1 のしきい電圧  $V_{th}$  が互いに異なっても、このしきい電圧  $V_{th}$  の偏差がデータ電圧  $V_{data}$  によって補償されるため、有機 EL 素子 OLED に供給される電流は一定になる。これにより、従来、水平ライン方向の画素の位置によって輝度の不均衡が生じることを防止することができる。

20

【0045】

次に、本発明の第 2 の実施形態にかかる画素回路について図面を参照しながら説明する。

図 9 A は、第 2 実施形態にかかる画素回路の構成を示す回路図であり、図 9 B は図 9 A に示す画素回路の走査タイミング図である。

【0046】

図 9 A に示す画素回路によれば、駆動電圧  $V_{dd}$  の供給線の線抵抗によって駆動電圧  $V_{dd}$  が降下される現象に基づく各画素間における輝度の不均一を解消することができる。

30

【0047】

一般にデータ電圧  $V_{data}$  を供給する際に駆動トランジスタに電流が流れていれば、駆動電圧  $V_{dd}$  の供給線の線抵抗によって駆動電圧  $V_{dd}$  が降下される現象が現れる。この時、電圧降下量は駆動電圧  $V_{dd}$  の供給線に流れる電流量に比例する。したがって、同じデータ電圧  $V_{data}$  を印加しても駆動トランジスタにかかる電圧  $V_{gs}$  が変わり、これにより電流も変わるため、このような現象によっても各画素間に輝度の不均一が発生する。図 9 A に示す画素回路によればこのような輝度の不均一も解消でききる。

【0048】

具体的には、図 9 A に示す画素回路は、図 6 に示す画素回路において  $n-1$  番目の走査線  $(n-1)_{th\_Scan}$  にゲートが連結されていた NMOS 型で構成されるトランジスタ M2 に代えて PMOS 型トランジスタで構成されるトランジスタ (第 6 トランジスタ) M6 を設け、このトランジスタ M6 のゲートに接続してトランジスタ M6 を制御するための別の走査線  $n_{th\_Scan2}$  を設けたものである。

40

【0049】

図 9 A に示す画素回路は、図 2 に示すように駆動電圧  $V_{dd}$  供給線と走査線が同じ方向に配線される場合、データ電圧  $V_{data}$  を供給する間に駆動トランジスタ (トランジスタ M1) に電流が流れないようにすることで電圧  $V_{gs}$  の変化を防止する。

【0050】

つまり、図 9 B に示すように、 $(n-1)$  番目の走査線  $(n-1)_{th\_Scan}$  と  $n$  番

50

目の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$  に順次にロー信号が印加される間に、新たに設けた走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$   $2$  にはハイ信号を印加してトランジスタ  $M6$  をターンオフさせることによって、データ電圧  $V$   $d$   $a$   $t$   $a$  が印加される間に駆動トランジスタ（トランジスタ  $M1$ ）に電流が流れないようにしている。

【0051】

従って、 $n$  番目の駆動電源  $V$   $d$   $d$  線には電流が全く流れないために駆動電源  $V$   $d$   $d$  線における電圧降下が発生せず、データ電圧  $V$   $d$   $a$   $t$   $a$  を印加したのちに電圧降下が起こっても各画素のトランジスタ電圧  $V$   $g$   $s$  は変わらないため、駆動電圧  $V$   $d$   $d$  の電圧降下によって画素間の輝度が不均一となることを防止することができる。

【0052】

次に、本発明の第3の実施形態にかかる画素回路について図面を参照しながら説明する。図10Aは、本実施形態にかかる画素回路の構成を示す回路図であり、図9Bは図9Aに示す画素回路の走査タイミング図である。

【0053】

上記図9Aに示す画素回路は、トランジスタ  $M6$  を制御するための別の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$   $2$  を追加しなければならないので、この別の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$   $2$  に印加する信号を形成するための回路が必要である。

【0054】

図10Aに示す画素回路によれば、図9Aに示す画素回路で必要となる別の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$   $2$  に印加する信号を形成するための回路を不要とすることができる。

【0055】

具体的には、図10Aに示す画素回路は、図6に示す画素回路におけるトランジスタ  $M2$  に相当するトランジスタ（第7トランジスタ） $M7$  と有機EL素子  $O$   $L$   $E$   $D$  との間に  $N$   $M$   $O$   $S$  型トランジスタ（第8トランジスタ） $M8$  を追加し、 $n$  番目の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$  にトランジスタ  $M8$  のゲートを連結したものである。

【0056】

つまり、図10Bに示すように、 $(n-1)$  番目の走査線  $(n-1)$   $t$   $h$   $S$   $c$   $a$   $n$  にロー信号が印加される間には、トランジスタ  $M2$  が短絡状態を維持し、 $n$  番目の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$  にロー信号が印加される間にはトランジスタ  $M8$  が短絡状態を維持するようにすることによって、データ電圧  $V$   $d$   $a$   $t$   $a$  が印加される間にトランジスタ  $M1$  に電流が

流れないようにしている。

【0057】

従って、 $n$  番目の駆動電源  $V$   $d$   $d$  線には電流が全く流れないために駆動電源  $v$   $d$   $d$  線での電圧降下が発生することはなく、またデータ電圧  $V$   $d$   $a$   $t$   $a$  を印加したのちに電圧降下が起こっても各画素のトランジスタ電圧  $V$   $g$   $s$  は変わらないために駆動電圧  $V$   $d$   $d$  の電圧降下による輝度不均一現象を防止することができる。さらに、 $n$  番目の走査線  $n$   $t$   $h$   $S$   $c$   $a$   $n$  にトランジスタ  $M8$  のゲートを連結してトランジスタ  $M8$  を制御するために制御信号を発生させるための別の回路を追加しなくてもすむ。なお、トランジスタ  $M8$  は駆動電圧  $V$   $d$   $d$  線とカソード電源との間のどこに配置してもよい。

【0058】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【産業上の利用可能性】

【0059】

本発明は、発光表示装置及びその駆動方法並びに画素回路に適用可能である、より詳細には有機電界発光を利用した発光表示装置及びその駆動方法並びに画素回路に適用可能である。

【図面の簡単な説明】

10

20

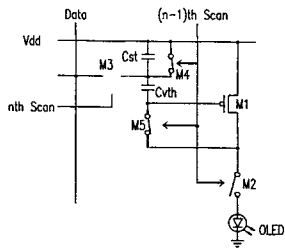
30

40

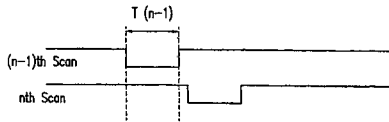
50



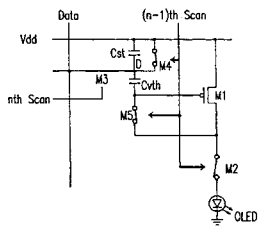
【図 7 A】



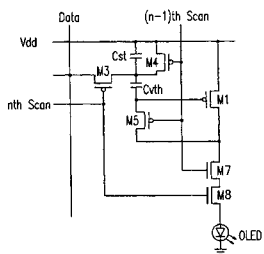
【図 7 B】



【図 8 A】



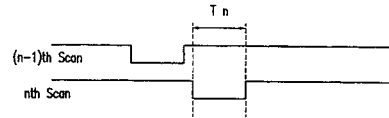
【図 10 A】



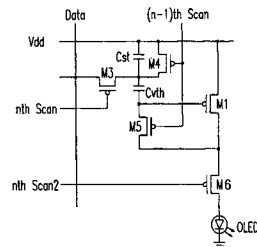
【図 10 B】



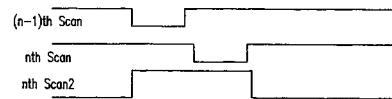
【図 8 B】



【図 9 A】



【図 9 B】



---

フロントページの続き

(51)Int.Cl.<sup>7</sup>

F I

テーマコード (参考)

|         |       |         |
|---------|-------|---------|
| G 0 9 G | 3/20  | 6 2 2 Q |
| G 0 9 G | 3/20  | 6 2 4 B |
| G 0 9 G | 3/20  | 6 4 1 D |
| G 0 9 G | 3/20  | 6 4 2 A |
| H 0 5 B | 33/14 | A       |

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 发光显示装置，其驱动方法和像素电路                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 公开(公告)号        | <a href="#">JP2004226960A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           | 公开(公告)日 | 2004-08-12 |
| 申请号            | JP2003281581                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 申请日     | 2003-07-29 |
| [标]申请(专利权)人(译) | 三星斯笛爱股份有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 申请(专利权)人(译)    | 三星エスディアイ株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| [标]发明人         | オチュンヨル                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 发明人            | オ チュンヨル                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| IPC分类号         | H01L51/50 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H05B33/00 H05B33/14                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| CPC分类号         | G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G2320/043                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| FI分类号          | G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.621.A G09G3/20.622.Q G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A H05B33/14.A G09F9/30.365 G09G3/20.611.J G09G3/3233 G09G3/3266 G09G3/3291 H01L27/32                                                                                                                                                                                                                                                                                                                                                     |         |            |
| F-TERM分类号      | 3K007/AB02 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/FF01 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04 5C094/AA04 5C094/AA23 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA09 5C094/BA29 5C094/CA19 3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB46 5C380/BA19 5C380/BA39 5C380/BB02 5C380/CA12 5C380/CB01 5C380/CB17 5C380/CB31 5C380/CC04 5C380/CC26 5C380/CC34 5C380/CC35 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CC64 5C380/CD025 5C380/CD026 5C380/DA02 5C380/DA06 |         |            |
| 优先权            | 1020030003975 2003-01-21 KR                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 其他公开文献         | JP4197476B2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |         |            |

## 摘要(译)

解决的问题：在使用发光元件的发光显示装置中，使像素之间的亮度均匀。栅电极连接到Cvth以接通/断开从电源线到发光元件OLED的电流供应，并且M1响应于来自电流扫描线之前的扫描线的选择信号而接通到Cvth。第一开关单元（M4，M5）对电源进行充电，该第一开关单元（M4，M5）对与用于引起信号的阈值电压相对应的电压进行充电，M3响应于来自当前扫描线的选择信号而从数据线Data传输数据信号。Cst连接在电源线和M2之间，并且根据M2对与数据信号相对应的电压充电，并且M1和发光元件电连接，同时响应于控制信号向Cvth充电。第二开关单元（M2）电断开。[选择图]图6

