

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-212994  
(P2004-212994A)

(43) 公開日 平成16年7月29日(2004.7.29)

(51) Int.Cl.<sup>7</sup>

G09F 9/30

H05B 33/10

H05B 33/14

F 1

G09F 9/30

338

テーマコード (参考)

3K007

G09F 9/30

365Z

5C094

H05B 33/10

H05B 33/14

A

審査請求 有 請求項の数 12 O L (全 21 頁)

(21) 出願番号 特願2003-430116 (P2003-430116)  
 (22) 出願日 平成15年12月25日 (2003.12.25)  
 (31) 優先権主張番号 2002-084577  
 (32) 優先日 平成14年12月26日 (2002.12.26)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046  
 エルジー・フィリップス エルシーデー  
 カンパニー、リミテッド  
 大韓民国 ソウル、ヨンドゥンポーク、ヨ  
 イドードン 20  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100106703  
 弁理士 産形 和央  
 (74) 代理人 100096943  
 弁理士 白井 伸一  
 (74) 代理人 100091889  
 弁理士 藤野 育男

最終頁に続く

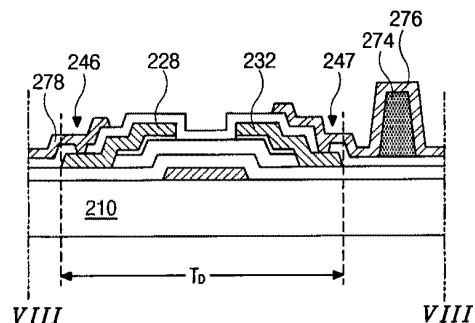
(54) 【発明の名称】デュアルパネルタイプ有機電界発光素子及びその製造方法

## (57) 【要約】

【課題】 本発明は、アレイ素子と有機電界発光ダイオード素子を相異なった基板上に形成して、アレイ素子の駆動薄膜トランジスタと有機電界発光ダイオード素子の第2電極を別途の電気的連結パターンを通じて連結するデュアルパネルタイプ有機電界発光素子の提供並びに、非晶質シリコン物質を利用する逆スタッガード型薄膜トランジスタ構造を採用して7マスクデュアルパネルタイプ有機電界発光素子用基板を製造する工程を提供する。

【解決手段】 ゲート配線、データ配線、電力供給配線、スイッチング薄膜トランジスタ、駆動薄膜トランジスタ及び連結電極からなるアレイ層を有する第1基板と、有機電界発光ダイオード素子を有する第2基板と、前記第1基板及び第2基板間に形成され、前記有機電界発光ダイオード素子と連結電極を電気的に連結させる電気的連結パターンとを含んだ有機電界発光素子。

【選択図】 図8G



**【特許請求の範囲】****【請求項 1】**

アレイ層を有する第1基板と有機電界発光ダイオードを有する第2基板を含む有機電界発光素子において、

前記第1基板上に第1方向に形成されたゲート配線と；

前記第1方向と交差する第2方向に形成されたデータ配線と；

前記第2方向に形成され、前記データ配線と離隔されるように配置され、前記ゲート配線と同一工程において同一物質で構成された、前記ゲート配線との交差部では別途の電力供給リンク配線を有する電力供給配線と；

前記ゲート配線及びデータ配線の交差地点に形成され、非晶質シリコン(a-Si)で構成された半導体層を有するスイッチング薄膜トランジスタと；

前記スイッチング薄膜トランジスタと電力供給配線間交差地点に形成され、前記スイッチング薄膜トランジスタと同一な物質で構成された半導体層を有する駆動薄膜トランジスタと；

前記駆動薄膜トランジスタと連結して形成された連結電極と；

前記第1基板及び第2基板間に形成され、前記有機電界発光ダイオード素子と連結電極を電気的に連結させる電気的連結パターンとを含む有機電界発光素子。

**【請求項 2】**

前記ゲート配線、データ配線、電力供給配線の一端に配置するゲートパッド、データパッド、電力供給パッドをさらに含むことを特徴とする請求項1に記載の有機電界発光素子。

**【請求項 3】**

前記ゲートパッド、電力供給パッドを覆う領域各々に配置した、前記データ配線と同一工程において同一物質で構成された第1ゲートパッド電極、第1電力供給パッド電極をさらに含むことを特徴とする請求項2に記載の有機電界発光素子。

**【請求項 4】**

前記データパッド、ゲートパッド電極、電力供給パッド電極を覆う領域各々に配置した、前記連結電極と同一工程において同一物質で構成されたデータパッド電極、第2ゲートパッド電極、第2電力供給パッド電極をさらに含むことを特徴とする請求項3に記載の有機電界発光素子。

**【請求項 5】**

前記スイッチング薄膜トランジスタは、前記ゲート配線から分岐したゲート電極と、前記ゲート電極を覆う領域に配置し、非晶質シリコン物質で構成されたアクティブ層及び不純物シリコン物質で構成されたオーミックコンタクト層が順序通り積層された構造の半導体層と、前記半導体層上部で相互に離隔されるように配置するソース電極及びドレイン電極とで構成されており、前記駆動薄膜トランジスタは、前記ドレイン電極と連結する駆動ゲート電極と、前記駆動ゲート電極を覆う位置の駆動半導体層と、前記駆動半導体層上部で相互に離隔されるように配置する駆動ソース電極及びドレイン電極とで構成されることを特徴とする請求項1に記載の有機電界発光素子。

**【請求項 6】**

前記駆動ソース電極及び電力供給配線間に配置され、前記連結電極と同一工程において同一物質で構成された、前記駆動ソース電極及び電力供給配線と連結するパワー電極をさらに含むことを特徴とする請求項5に記載の有機電界発光素子。

**【請求項 7】**

前記電力供給リンク配線は、前記データ配線と同一工程で同一物質で構成されることを特徴とする請求項1に記載の有機電界発光素子。

**【請求項 8】**

アレイ素子層と有機電界発光ダイオードを相異なった基板に構成して、別途の電気的連結パターンを通じて前記アレイ素子層と有機電界発光ダイオードを電気的に連結させる有機電界発光素子の製造方法において、

10

20

30

40

50

第1金属物質を利用した第1マスク工程を通じて基板上にゲート電極、ゲートパッド、電力供給パッドを形成する段階と；

前記ゲート電極、ゲートパッド、電力供給パッドが形成されている基板上に第1絶縁物質を蒸着してゲート絶縁層を形成する段階と；

非晶質シリコン、不純物非晶質シリコンを連続的に蒸着して、蒸着された非晶質シリコン、不純物非晶質シリコンを第2マスク工程を通じてパターニングして前記ゲート電極に対応する前記ゲート絶縁層上部に半導体層を形成する段階と；

第3マスク工程を通じて、前記ゲートパッド及び電力供給パッドを覆う位置のゲート絶縁層に、前記ゲートパッド及び電力供給パッドを一部露出させるゲートパッドコンタクトホール及び電力供給パッドコンタクトホールを各々形成する段階と；

前記半導体層、ゲートパッドコンタクトホール、電力供給パッドコンタクトホールが形成されている基板上に第2金属物質を利用した第4マスク工程を通じて、前記半導体層上部で相互に離隔されるように配置して前記ゲート電極及び半導体層と共に薄膜トランジスタを形成するソース電極及びドレイン電極と、データパッドそして、前記ゲートパッドコンタクトホール及び電力供給パッドコンタクトホールを通じてゲートパッド及び電力供給パッドと各々連結する第1ゲートパッド電極及び第1電力供給パッド電極を形成する段階と；

前記ソース電極及びドレイン電極間離隔区間の不純物シリコンを除去して、前記ソース電極及びドレイン電極間にチャネルを形成する段階と；

前記薄膜トランジスタ、データパッド、第1ゲートパッド電極、第1電力供給パッドが形成されている基板上部に第2絶縁物質を利用した第5マスク工程を通じて各々前記ソース電極、ドレイン電極、データパッド、第1ゲートパッド電極、第1電力供給パッドを一部露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、第1ゲートパッド電極コンタクトホール、第1電力供給パッド電極コンタクトホールを有する保護層を形成する段階と；

電気的連結部に対応する前記保護層上部に第3絶縁物質を利用した第6マスク工程を通じて、前記有機電界発光ダイオードと連結する電気的連結パターンを形成する段階と；

前記電気的連結パターンが形成されている基板上部に第3金属物質を利用した第7マスク工程を通じて、前記電気的連結パターンを覆って前記ドレインコンタクトホールを通じてドレイン電極と連結する連結電極と、前記ソースコンタクトホールを通じてソース電極と連結するパワー電極、前記データパッドコンタクトホールを通じてデータパッドと連結するデータパッド電極、前記第1ゲートパッド電極コンタクトホールを通じて第1ゲートパッド電極と連結する第2ゲートパッド電極、前記第1電力供給パッド電極コンタクトホールを通じて第1電力供給パッド電極と連結する第2電力供給パッド電極を形成する段階とを含むことを特徴とする有機電界発光素子の製造方法。

#### 【請求項9】

前記第1マスク工程は、前記ゲート電極と連結するゲート配線と、前記ゲート配線と交差して前記電力供給パッドと連結する電力供給配線を形成する段階を含んでおり、前記第4マスク工程は前記電力供給配線と同一方向に相互に離隔されるようにデータ配線を形成する段階と、前記ゲート配線との交差部に配置する電力供給配線部である電力供給リンク配線を形成する段階を含むことを特徴とする請求項8に記載の有機電界発光素子の製造方法。

#### 【請求項10】

前記パワー電極と電力供給配線を連結させる段階をさらに含むことを特徴とする請求項8に記載の有機電界発光素子の製造方法。

#### 【請求項11】

前記薄膜トランジスタは、有機電界発光ダイオードと電気的に連結する駆動薄膜トランジスタであることを特徴とする請求項8に記載の有機電界発光素子の製造方法。

#### 【請求項12】

前記パワー電極と電力供給配線を連結させる段階をさらに含むことを特徴とする請求項

10

20

30

40

50

11に記載の有機電界発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機電界発光素子(Organic Electroluminescent Device)に係り、特に低マスクデュアルパネルタイプ有機電界発光素子(Active-Matrix Organic Electroluminescent Device)及びその製造方法に関する。

【背景技術】

【0002】

新しい平板ディスプレーのうち一つである有機電界発光素子は、自体発光型であるために液晶表示装置に比べて視野角、対照比などが優秀でバックライトが要らないために軽量薄形化が可能であって、消費電力側面においても有利である。そして直流低電圧駆動が可能であって応答速度が速くて、全部固体であるために外部衝撃に強くて使用温度範囲も広くて、特に製造費用側面においても低廉な長所を有している。

【0003】

特に、前記有機電界発光素子は、液晶表示装置やPDP(Plasma Display Panel)と違って工程が非常に単純なために蒸着及び封止(encapsulation)設備が製造設備の殆ど全部ということができる。

特に、アクティブマトリックス方式では、画素に印加された電圧がストレージキャパシター(C<sub>ST</sub>; storage capacitance)に充電されていて、その次のフレーム(frame)信号が印加される時まで電源を印加させることによって、ゲート配線数に関係なく一画面期間引続き駆動する。したがって、アクティブマトリックス方式では、低い電流を印加しても同一な輝度を示すので低消費電力、高精細、大型化が可能な長所を有する。

【0004】

以下、このようなアクティブマトリックス型有機電界発光素子の基本的な構造及び動作特性について図面を参照しながら詳細に説明する。

図1は、一般的なアクティブマトリックス型有機電界発光素子の基本画素構造を示した図面である。

図示したように、第1方向に走査線(scan line)2が形成されていて、この第1方向と交差する第2方向に、相互に一定間隔離隔された信号線(signal line)4及び電力供給線(power supply line)6が形成されていて、一つの画素領域(pixel area)を定義する。

【0005】

前記走査線2及び信号線4の交差地点にはアドレッシングエレメント(addressing element)であるスイッチング薄膜トランジスタ(; Switching TFT)T<sub>S</sub>が形成されていて、このスイッチング薄膜トランジスタT<sub>S</sub>と連結してストレージキャパシターC<sub>ST</sub>が形成されている。前記スイッチング薄膜トランジスタT<sub>S</sub>及びストレージキャパシターC<sub>ST</sub>の連結部及び電力供給線6に連結して、電流源エレメント(current source element)である駆動薄膜トランジスタT<sub>D</sub>が形成されていて、この駆動薄膜トランジスタT<sub>D</sub>には陽極(anode electrode)(+)が連結してあり、この陽極は定電流駆動方式の有機電界発光ダイオード(Electroluminescent Diode)Eを通じて陰極(cathode electrode)(-)に連結している。

【0006】

前記有機電界発光ダイオード素子Eにより連結した陽極(+)及び陰極(-)は有機電界発光素子を構成する。

前記スイッチング薄膜トランジスタT<sub>S</sub>は電圧を制御して、ストレージキャパシターC<sub>ST</sub>は電流源を貯蔵する役割を有する。

10

20

30

40

50

## 【0007】

以下、前記アクティブマトリックス型有機電界発光素子の駆動原理について説明する。

前記アクティブマトリックス方式では選択信号によって該電極に信号を印加すれば、スイッチング薄膜トランジスタのゲートがオン状態になって、データ信号がこのスイッチング薄膜トランジスタのゲートを通して、駆動薄膜トランジスタとストレージキャパシターに印加され、駆動薄膜トランジスタのゲートがオン状態になれば、電源供給線から電流が駆動薄膜トランジスタのゲートを通して有機電界発光層に印加されて発光する。

## 【0008】

この時、前記データ信号の大きさによって、駆動薄膜トランジスタのゲートの開閉程度が変わって、駆動薄膜トランジスタを通して流れる電流量を調節して階調表示をすることができる。そして、非選択区間にはストレージキャパシターに充電されたデータが駆動薄膜トランジスタに続けて印加されて、次の画面の信号が印加される時まで持続的に有機電界発光素子を発光させる。

## 【0009】

図2は、従来のアクティブマトリックス型有機電界発光素子の一画素部の平面図であって、スイッチング薄膜トランジスタと駆動薄膜トランジスタを各々一つずつ有する2TF構造を一例にして説明する。

## 【0010】

図示したように、第1方向にゲート配線37が形成されていて、このゲート配線37と交差して、相互に離隔されるようにデータ配線51及び電力供給配線41が形成されていて、ゲート配線37、データ配線51、電力供給配線41が相互に交差する領域は画素領域Pを定義する。

## 【0011】

前記ゲート配線37及びデータ配線51が交差する領域にはスイッチング薄膜トランジスタT<sub>S</sub>を配置して、このスイッチング薄膜トランジスタT<sub>S</sub>及び電力供給配線41が交差する地点には駆動薄膜トランジスタT<sub>D</sub>を配置して、前記電力供給配線41とスイッチング薄膜トランジスタT<sub>S</sub>の半導体層31と一体型パターンを形成するキャパシター電極34が重なる部分にはストレージキャパシターC<sub>S</sub>が形成されている。

## 【0012】

そして、前記駆動薄膜トランジスタT<sub>D</sub>と連結して第1電極58が形成されていて、図面に提示しなかったが、第1電極58を覆う領域には有機電界発光層及び第2電極が順序通り形成される。

前記第1電極形成部は有機電界発光部Iに定義される。

未説明符号である“32”は駆動薄膜トランジスタT<sub>D</sub>用半導体層を示しており、“35、38”は各々スイッチング薄膜トランジスタT<sub>S</sub>及び駆動薄膜トランジスタT<sub>D</sub>のゲート電極を示す。

## 【0013】

以下、前記有機電界発光部、駆動薄膜トランジスタ、ストレージキャパシターの積層構造を図面を参照しながら詳細に説明する。

図3は、前記図2の切断線I—I—I—I—I—Iに沿って切断された断面図である。

## 【0014】

図示したように、絶縁基板1上に半導体層32、ゲート電極38、ソース電極50及びドレイン電極52で構成される駆動薄膜トランジスタT<sub>D</sub>が形成されていて、前記ソース電極50には図示しなかった電源供給配線から分岐したパワー電極42が連結されており、前記ドレイン電極52には透明導電性物質で構成された第1電極58が連結されている。

## 【0015】

前記パワー電極42と対応する下部には絶縁された状態で前記半導体層32と同一物質で構成されたキャパシター電極34が形成されていて、パワー電極42及びキャパシター

10

20

30

40

50

電極 3 4 が重なった領域はストレージキャパシター  $C_{S\ T}$  を形成する。

そして、前記第 1 電極 5 8 の上部には有機電界発光層 6 4 及び不透明金属物質で構成された陰極 6 6 が順に積層されて有機電界発光部 I を構成する。

#### 【 0 0 1 6 】

前記有機電界発光部 I に配置する絶縁層の積層構造を説明すると、前記絶縁基板 1 と半導体層 3 2 間で緩衝作用をするバッファー層 3 0 と、前記ストレージキャパシター  $C_{S\ T}$  用絶縁体に利用される第 1 保護層 4 0 と、前記ドレイン電極 5 2 とパワー電極 4 2 間の第 2 保護層 4 4 と、前記第 1 電極 5 8 とソース電極 5 0 間の第 3 保護層 5 4 と、前記薄膜トランジスタ T<sub>0</sub> と第 2 電極 5 8 間の第 4 保護層 6 0 が順序通り積層された構造を有するが、前記第 1 保護層ないし第 4 保護層 4 0 、 4 4 、 5 4 、 6 0 には各々各層間の電気的連結のためのコンタクトホール（図示せず）を含む。

#### 【 0 0 1 7 】

以下、図 4 A ないし図 4 I は、前記図 2 の切断線 I I I - I I I に沿って切断された断面を製造工程段階別に各々示した断面図であって、感光性物質である PR ( p h o t o - r e s i s t ) を利用した露光 ( e x p o s u r e ) 、現像 ( d e v e l o p m e n t ) 工程を含む写真エッチング工程 ( p h o t o l i t h o g r a p h y ) によりパターニングする工程により進められるが、以下このような一連のパターニング工程をマスク工程と定義して工程順に説明する。

図 4 A では、絶縁基板 1 上に第 1 絶縁物質を利用してバッファー層 3 0 を基板全面にかけて形成して、このバッファー層 3 0 上部にポリシリコンを利用して、第 1 マスク工程によりアクティブ層 ( a c t i v e l a y e r ) 3 2 a 及びキャパシター電極 3 4 を形成する。

#### 【 0 0 1 8 】

次に、図 4 B では、前記図 4 A 段階を経た基板上に、第 2 絶縁物質及び第 1 金属を連続で蒸着した後、第 2 マスク工程により前記アクティブ層 3 2 a の中央部に各々ゲート絶縁膜 3 6 及びゲート電極 3 8 を形成する。

図 4 C では、前記図 4 B 段階を経た基板上に、第 3 絶縁物質で構成された第 1 保護層 4 0 を形成して、この第 1 保護層 4 0 上部に第 2 金属を蒸着した後、第 3 マスク工程により前記キャパシター電極 3 4 を覆う位置にパワー電極 4 2 を形成する。

#### 【 0 0 1 9 】

そして、図 4 D では、前記図 4 C 段階を経た基板上に、第 3 絶縁物質を蒸着した後、第 4 マスク工程により、前記アクティブ層 3 2 a の両端部及びパワー電極 4 2 の一部を露出する第 1 オーミックコンタクトホール 4 6 a 、第 2 オーミックコンタクトホール 4 6 b 及びキャパシターコンタクトホール 4 8 を有する第 2 保護層 4 4 を形成する。

#### 【 0 0 2 0 】

前記アクティブ層 3 2 a の両端部は、今後工程で形成されるソース電極及びドレイン電極と連結するように、左側部はドレイン領域 I I b を形成して、右側部はソース領域 I I a を形成する。

この段階では、前記アクティブ層 3 2 a の露出した両端部をイオンドーピング処理して、このイオンドーピング処理された部分を不純物が含まれたオーミックコンタクト層 ( o h m i c c o n t a c t l a y e r ) 3 2 b として形成して、このアクティブ層 3 2 a とオーミックコンタクト層 3 2 b で構成される半導体層 3 2 を完成する。

#### 【 0 0 2 1 】

次に、図 4 E 段階では、第 3 金属を蒸着した後、第 5 マスク工程により前記キャパシターコンタクトホール（図 4 D の 4 8 ）及び第 1 オーミックコンタクトホール（図 4 D の 4 6 a ）を通じて、パワー電極 4 2 を形成し、さらにソース領域 I I a のオーミックコンタクト層 3 2 b と連結するソース電極 5 0 と、このソース電極 5 0 と一定間隔離隔され、第 2 オーミックコンタクトホール（図 4 D の 4 6 b ）を通じてドレイン領域 I I b のオーミックコンタクト層 3 2 b と連結するドレイン電極 5 2 を形成する。

#### 【 0 0 2 2 】

10

20

30

40

50

この段階では前記半導体層 32、ゲート電極 38、ソース電極 50 及びドレイン電極 52 を含む駆動薄膜トランジスタ  $T_D$  を完成するようになる。

一方、前記パワー電極 42 及びキャパシター電極 34 は、各々ソース電極 52 及び図示しなかったスイッチング薄膜トランジスタの半導体層と電気的に連結され、前記 1 保護層 40 を絶縁体にして、ストレージキャパシター  $C_{ST}$  を形成する。

【0023】

図 4F では、前記図 4E 段階を経た基板上に、第 4 絶縁物質を蒸着した後、第 6 マスク工程によりドレインコンタクトホール 56 を有する第 3 保護層 54 を形成する。

その次に、図 4G 段階では、前記ドレインコンタクトホール（図 4F の 56）を通じてドレイン電極 50 と連結するように、第 4 金属を利用して、第 7 マスク工程により、有機電界発光層領域である有機電界発光部 I に第 1 電極 58 を形成する。 10

【0024】

図 4H では、前記図 4G 段階を経た基板上に第 5 絶縁物質を蒸着した後、第 8 マスク工程により前記有機電界発光部 I と対応する第 1 電極 58 を露出させる第 1 電極露出部 62 を有する第 4 保護層 60 を形成する。

この第 4 保護層 60 は、駆動薄膜トランジスタ  $T_D$  を水分及び異物から保護する役割を有する。

【0025】

これで、マスク工程が隨伴する製造工程を終え、続いて図 4I 段階では前記第 1 電極露出部（図 4H の 62）を通じて第 1 電極 58 と連結する有機電界発光層 64 と、この有機電界発光層 64 上部に第 5 金属を利用して第 2 電極 66 を基板全面にかけて形成する。 20

一例として、前記第 1 電極 58 が陽極として利用される場合、第 5 金属を構成する物質は、前記有機電界発光層 64 から放出される光を第 1 電極 58 に反射させて有機電界発光素子の画面を具現するために、反射特性を有し、電子を容易に放出することが出来るよう仕事関数（work function）値が低い金属物質を選択する。

【0026】

以下、従来の有機電界発光素子パネルの積層構造を図面を参照しながら詳細に説明する。

図 5 は、従来の有機電界発光素子の全体断面図であって、有機電界発光部と駆動薄膜トランジスタ連結部を中心にカプセル封じ構造について示した。 30

図示したように、画面を具現する最小単位であるサブピクセル SP 単位で相互に一定間隔離隔されるように第 1 基板 70、第 2 基板 90 が配置されていて、第 1 基板 70 の内部面にはサブピクセル SP 単位で形成された複数個の駆動薄膜トランジスタ  $T_D$  を含んだアレイ素子層 80 が形成されていて、アレイ素子層 80 上部には駆動薄膜トランジスタ  $T_D$  と連結してサブピクセル SP 単位で第 1 電極 72 が形成されていて、第 1 電極 72 上部にはサブピクセル SP 単位で赤、緑、青カラーを発光させる有機電界発光層 74 が形成されていて、有機電界発光層 74 上部全面には第 2 電極 76 が形成されている。

【0027】

前記第 1 電極 72、第 2 電極 76 及び第 1 電極 72、第 2 電極 76 間に介在した有機電界発光層 74 は、有機電界発光ダイオード素子 E を形成し、有機電界発光層 74 から発光された光は第 1 電極 72 側に発光される下部発光方式であることを特徴とする。 40

そして、前記第 2 基板 90 はカプセル封じ基板として利用され、このような第 2 基板 90 の内部中央部には凹部 92 が形成されていて、凹部 92 内には外部からの水分吸収を遮断して有機電界発光ダイオード素子 E を保護するための吸湿剤 94 が封入されている。

【0028】

前記吸湿剤 94 が封入された第 2 基板 90 内部面と第 2 電極 76 は相互に一定間隔離隔されるように配置する。

そして、前記第 1 基板 70、第 2 基板 90 の縁部はシールパターン 85 によりカプセル封じされている。

【0029】

このように、既存の下部発光方式有機電界発光素子は、アレイ素子及び有機電界発光ダイオードが形成された基板と別途のカプセル封じ用基板の合着を通じて素子を製作した。こういう場合、アレイ素子の収率と有機電界発光ダイオードの収率の積が有機電界発光素子の収率を決定するために、既存の有機電界発光素子構造では後半工程に該当する有機電界発光ダイオード工程により全体工程収率が大きく制限される問題点があった。例えば、アレイ素子が良好に形成されたとしても、1、000程度の薄膜を用いる有機電界発光層の形成時異物やその他の要素により不良が発生するようになれば、有機電界発光素子は不良等級と判定される。

### 【0030】

これによって、良品のアレイ素子を製造するのに必要とした諸般経費及び材料費の損失が招かれて、生産収率が低下する問題点があった。 10

そして、下部発光方式は、カプセル封じによる安定性及び工程の自由度が高い反面、開口率の制限があって高解像度製品に適用するのは難しい問題点があった。一方、上部発光方式は薄膜トランジスタ設計が容易で開口率向上が可能であるために製品寿命側面で有利であるが、既存の上部発光方式構造では有機電界発光層上部に通常的に陰極を配置することによって材料選択幅が狭いために透過度が制限されて光効率が低下する点と、光透過度の低下を最少化するために薄膜型保護膜を構成しなければならない場合外気を十分に遮断できない問題点があった。

### 【発明の開示】

#### 【発明が解決しようとする課題】

### 【0031】

前記問題点を解決するために、本発明においては生産収率が向上した高解像度／高開口率構造アクティプマトリックス型有機電界発光素子を提供する。 20

これのために、本発明においてはアレイ素子と有機電界発光ダイオード素子を相異なった基板上に形成して、アレイ素子の駆動薄膜トランジスタと有機電界発光ダイオード素子の第2電極を別途の電気的連結パターンを通じて連結するデュアルパネルタイプ有機電界発光素子を提供する。

### 【0032】

本発明のまた他の目的では、非晶質シリコン物質を利用する逆スタッガード型薄膜トランジスタ構造を採用して、7マスクデュアルパネルタイプ有機電界発光素子用基板の製造工程を提供する。 30

逆スタッガード型薄膜トランジスタを含んで工程を進行するようになれば、低温条件下で工程を進行することができて、電気的連結パターンを含んで工程を進行しても既存よりマスク工程数を減少させることができる利点を有する。

### 【課題を解決するための手段】

### 【0033】

前記目的を達成するために、本発明の第1特徴では、相互に離隔されるように配置された第1基板（アレイ基板）及び第2基板（有機電界発光ダイオード基板）と、前記第1基板、第2基板間に配置し、前記第1基板、第2基板を電気的に連結させるパターン部とを含むデュアルパネルタイプ有機電界発光素子において、前記第1基板上に第1方向に形成されたゲート配線と；前記第1方向と交差する第2方向に形成されたデータ配線と；前記第2方向に形成され、前記データ配線と離隔されるように配置され、前記ゲート配線と同一工程において同一物質で構成された、前記ゲート配線との交差部では別途の電力供給リンク配線を有する電力供給配線と；前記ゲート配線及びデータ配線の交差地点に形成され、非晶質シリコン（a-Si）で構成された半導体層を有するスイッチング用薄膜トランジスタと；前記スイッチング用薄膜トランジスタと電力供給配線間交差地点に形成され、前記スイッチング用薄膜トランジスタと同一な物質で構成された半導体層を有する駆動用薄膜トランジスタと；前記駆動用薄膜トランジスタと連結して形成された連結電極と；前記連結電極領域内に配置され、前記有機電界発光ダイオード素子と連結電極を連結させる柱状の電気的連結パターンとを含むデュアルパネルタイプ有機電界発光素子用アレイ基板 40

を提供する。

【0034】

前記ゲート配線、データ配線、電力供給配線の一端にはゲートパッド、データパッド、電力供給パッドが各々形成されていて、前記ゲートパッド、電力供給パッドを覆う領域には、前記データ配線と同一工程において同一物質で構成された第1ゲートパッド電極、第1電力供給パッド電極が各々位置し、前記データパッド、ゲートパッド電極、電力供給パッド電極を覆う領域には、前記連結電極と同一工程において同一物質で構成されたデータパッド電極、第2ゲートパッド電極、第2電力供給パッド電極がさらに形成されることを特徴とする。

【0035】

前記スイッチング用薄膜トランジスタは、前記ゲート配線から分岐したゲート電極と、前記ゲート電極を覆う領域に配置し、非晶質シリコン物質で構成されたアクティブ層及び不純物シリコン物質で構成されたオーミックコンタクト層が順序通り積層された構造の半導体層と、前記半導体層上部で相互に離隔されるように配置するソース電極及びドレイン電極とで構成されており、前記駆動用薄膜トランジスタは、前記ドレイン電極と連結する駆動用ゲート電極と、前記駆動用ゲート電極を覆う位置の駆動用半導体層と、前記駆動用半導体層上部で相互に離隔されるように配置する駆動用ソース電極及びドレイン電極とで構成されている。また、前記駆動用ソース電極及び電力供給配線間区間には、前記連結電極と同一工程において同一物質で構成された、前記駆動用ソース電極及び電力供給配線と連結するパワー電極を配置して、前記電力供給リンク配線は、前記データ配線と同一工程で同一物質で構成された配線であることを特徴とする。

【0036】

本発明の第2特徴では、アレイ素子と有機電界発光ダイオード素子を相異なった基板に構成して、別途の電気的連結パターンを通じて両素子を電気的に連結させる方式のデュアルパネルタイプ有機電界発光素子用アレイ基板の製造方法において、基板上に第1金属物質を形成した後に、感光性物質であるPR (photo-resist) を利用した写真エッ칭工程によりパターニングする一連の工程である第1マスク工程によりゲート電極、ゲートパッド、電力供給パッドを形成する段階と；前記ゲート電極、ゲートパッドを覆う位置に第1絶縁物質、非晶質シリコン物質、不純物シリコン物質を連続的に形成した次に、前記第1絶縁物質はゲート絶縁膜として、第2マスク工程によりゲート電極を覆う位置に半導体層を形成する段階と、第3マスク工程により、前記ゲートパッド及び電力供給パッドを覆う位置のゲート絶縁膜に、前記ゲートパッド及び電力供給パッドを一部露出させるゲートパッドコンタクトホール及び電力供給パッドコンタクトホールを各々形成する段階と；前記半導体層を覆う位置に第2金属物質を利用した第4マスク工程により、前記半導体層上部で相互に離隔されるように配置するソース電極及びドレイン電極と、データパッドそして、前記ゲートパッドコンタクトホール及び電力供給パッドコンタクトホールを通じてゲートパッド及び電力供給パッドと連結する第1ゲートパッド電極及び第1電力供給パッド電極を各々形成し、然る後前記ソース電極及びドレイン電極をマスクとして利用して、前記ソース電極及びドレイン電極間離隔区間の不純物シリコン物質を除去して、その下部層を形成する非晶質シリコン物質領域をチャネルとして構成して、前記半導体層の非晶質シリコン物質はアクティブ層にして、前記不純物シリコン物質はオーミックコンタクト層として構成する段階と；前記ゲート電極、半導体層、ソース電極及びドレイン電極は薄膜トランジスタを形成して、前記薄膜トランジスタ及び第1ゲートパッド電極及び第1電力供給パッド電極を覆う位置に第2絶縁物質を利用した第5マスク工程により前記ソース電極、ドレイン電極、データパッド、第1ゲートパッド電極、第1電力供給パッドを一部露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、第1ゲートパッド電極コンタクトホール、第1電力供給パッド電極コンタクトホールを各々有する保護層を形成する段階と；前記保護層上部に第3絶縁物質を利用した第6マスク工程により、前記有機電界発光ダイオード素子と連結する領域に定義される電気的連結部に柱状の電気的連結パターンを形成する段階と；前記電気的連結パタ

10

20

30

40

50

ーンを覆う領域に第3金属物質を利用した第7マスク工程により、前記ドレインコンタクトホールを通じてドレイン電極と連結して前記電気的連結パターンを覆う領域に配置する連結電極と、前記ソースコンタクトホールを通じてソース電極と連結するパワー電極、前記データパッドコンタクトホールを通じてデータパッドと連結するデータパッド電極、前記第1ゲートパッド電極コンタクトホールを通じて第1ゲートパッド電極と連結する第2ゲートパッド電極、前記第1電力供給パッド電極コンタクトホールを通じて第1電力供給パッド電極と連結する第2電力供給パッド電極を形成する段階を含むデュアルパネルタイプ有機電界発光素子用アレイ基板の製造方法を提供する。

### 【0037】

前記第1マスク工程では、前記ゲート電極と連結するゲート配線及び前記ゲート配線と交差して、前記電力供給パッドと連結する電力供給配線を形成する段階を含んでおり、前記第4マスク工程では、前記電力供給配線と同一方向に相互に離隔されるようにデータ配線を形成する段階及び前記ゲート配線との交差部に配置する電力供給配線部である電力供給リンク配線を形成する段階を含んでおり、前記薄膜トランジスタは有機電界発光ダイオード素子と連結する駆動用薄膜トランジスタに該当し、前記第7マスク工程では、前記パワー電極と電力供給配線を連結させる段階を含むことを特徴とする。

### 【発明の効果】

### 【0038】

以上のように、本発明によるデュアルパネルタイプ有機電界発光素子及びその製造方法によれば、第一に、アレイ素子と有機電界発光ダイオード素子を相異なった基板上に形成するために生産収率及び生産管理効率を向上させることができて、製品寿命を増やすことができ、第二に、上部発光方式であるために薄膜トランジスタ設計が容易になり高開口率／高解像度具現が可能であって、第三に、非晶質シリコン物質を利用した逆スタッガード型薄膜トランジスタ構造の採用で低温工程が可能であって、別途の電気的連結パターンを追加してもゲートパターン及び電力供給パターンを同一マスク工程で形成することによってマスク数を減らして工程単純化を図ることができる。

### 【実施例1】

### 【0039】

図6は、本発明の実施例1によるデュアルパネルタイプ有機電界発光素子の断面図であって、電気的連結構造を中心に概略的に示した。

図示したように、画面を具現する最小単位であるサブピクセルSP単位で第1基板110、第2基板150が相互に一定間隔を維持し、対向するように配置されている。

### 【0040】

前記第1基板110の内部面にはサブピクセルSP単位で形成された複数個の駆動薄膜トランジスタTDを含むアレイ素子層140が形成されていて、アレイ素子層140上部には駆動薄膜トランジスタTDと連結して電気的連結パターン142が形成されている。

前記電気的連結パターン142は伝導性物質から選択され、前記電気的連結パターン142は厚みがある形で形成されるために絶縁物質を含む多重層として形成することもできて、別途の連結電極を通じて駆動薄膜トランジスタTDと連結することもできる。

### 【0041】

そして、前記駆動薄膜トランジスタTDは、ゲート電極112、半導体層114、ソース電極116及びドレイン電極118で構成されていて、実質的に前述した電気的連結パターン142はドレイン電極118と連結している。

そして、前記第2基板150内部全面には第1電極152が形成されていて、その第1電極152下部にはサブピクセル単位で反復配列される赤、緑、青発光層156a、156b、156cを含む有機電界発光層160が形成されていて、有機電界発光層160下部にはサブピクセルSP単位で第2電極162が形成されている。

### 【0042】

さらに詳細に説明すると、前記有機電界発光層160には第1電極152下部面と接触される第1キャリア伝達層154と、赤、緑、青発光層156a、156b、156c下

10

20

20

30

40

50

部に配置し、第2電極162上部面と接触される第2キャリア伝達層158がさらに含まれる。

一例として、前記第1電極152が陽極、第2電極162が陰極に該当する場合、第1キャリア伝達層154は順序通り正孔注入層、正孔輸送層に該当して、第2キャリア伝達層158は順序通り電子輸送層、電子注入層に該当する。

そして、前記第1電極152、第2電極162と第1電極152、第2電極162間に介在した有機電界発光層160は有機電界発光ダイオード素子Eに該当する。

#### 【0043】

本発明においては、前記電気的連結パターン142の最上部面が第2電極162下部面と連結して、駆動薄膜トランジスタT<sub>D</sub>から供給される電流が電気的連結パターン142を通じて第2電極162に伝えられることを特徴とする。  
10

そして、前記第1基板110、第2基板150の縁部にはシールパターン170を配置して、前記第1基板110、第2基板150を合着させている。

#### 【0044】

本実施例では、有機電界発光ダイオード素子Eとアレイ素子層140を相異なった基板に形成するが、電気的連結パターン142を利用して両素子を連結させる方式のデュアルパネルタイプで構成することを特徴とする。

説明の便宜上、3個のサブピクセルSPが一つのピクセルを形成する2ピクセル構造を一例に図示しており、薄膜トランジスタ構造及び電気的連結パターンの連結方式は多様に変更できる。また、本発明によるデュアルパネルタイプ有機電界発光素子は、図面上の発光方向のように上部発光方式であるために、薄膜トランジスタ設計が容易になり高開口率/高解像度具現が可能な長所を有する。  
20

#### 【実施例2】

#### 【0045】

図7は、本発明の実施例2によるデュアルパネルタイプ有機電界発光素子の平面図である。

図示したように、第1方向にゲート配線212が形成されていて、第1方向と交差する第2方向にデータ配線236及び電力供給配線213が相互に離隔されるように形成されており、前記ゲート配線212及びデータ配線236が交差する地点にはスイッチング薄膜トランジスタT<sub>S</sub>が形成されている。前記スイッチング薄膜トランジスタT<sub>S</sub>にはゲート配線212から分岐したゲート電極214と、データ配線236から分岐したソース電極226と、ソース電極226と離隔されるように配置されたドレイン電極230と、これらのゲート電極214、ソース電極226及びドレイン電極230を覆う領域に半導体層222が形成されている。  
30

#### 【0046】

前記電力供給配線213は、ゲート配線212と同一工程において同一物質で構成されたことを特徴とする。

そして、前記スイッチング薄膜トランジスタT<sub>S</sub>及び電力供給配線213と連結して駆動薄膜トランジスタT<sub>D</sub>が形成されている。前記駆動薄膜トランジスタT<sub>D</sub>には前記ゲート配線212と同一工程において同一物質で構成されて、前記ドレイン電極230と連結する駆動用ゲート電極216と、前記駆動用ゲート電極216の両側と一定間隔重なって相互に離隔されるように配置して、前記データ配線236と同一工程において同一物質で構成された駆動用ソース電極228及びドレイン電極232とが形成され、前記駆動用ゲート電極216、駆動用ソース電極228及びドレイン電極232を覆う領域には駆動用半導体層224を配置する。  
40

#### 【0047】

前記駆動用ソース電極228にソースコンタクトホール246を通じて連結したパワー電極278が形成されていて、このパワー電極278の一側は電力供給コンタクトホール251を通じて電力供給配線213と連結する。

そして、前記駆動用ドレイン電極232と連結して電気的連結部IV領域に連結電極2  
50

76が形成されている。前記パワー電極278及び連結電極276は同一工程において同一物質で構成される。

前記電気的連結部IVは、図示しなかった有機電界発光ダイオード基板の第2電極と対応する領域範囲に該当する。

#### 【0048】

図面に提示しなかったが、前記電気的連結部IVには柱状の電気的連結パターンが含まれ、電気的連結パターンに対しては断面積層構造を通じてさらに詳細に説明する。

そして、前記ドレイン電極230には前記電力供給配線213と重なるように延長形成されたキャパシター電極234を含んで、前記キャパシター電極234及び電力供給配線213が重なった領域はストレージキャパシターCS<sub>T</sub>を形成する。

前記ゲート配線212、データ配線236、電力供給配線213のそれぞれの一端にはゲートパッド218、データパッド238、電力供給パッド219が形成されており、前記ゲートパッド218、電力供給パッド219を覆う位置には前記データ配線236と同一工程において同一物質で構成された第1ゲートパッド電極242、第1電力供給パッド電極244が形成されていて、データパッド238、第1ゲートパッド電極242、第1電力供給パッド電極244を覆う領域には連結電極276と同一工程において同一物質で構成されたデータパッド電極280、第2ゲートパッド電極282、第2電力供給パッド電極284が形成されている。

#### 【0049】

特に、本実施例ではゲート配線212と電力供給配線213を同一工程で形成することによって、ゲート配線212と電力供給配線213が交差部で短絡することを防止するために、データ配線236と同一工程において同一物質で形成された別途の電力供給リンク配線239をゲート配線212と交差する領域の電力供給配線213の連結配線とする。

前記電力供給配線213と電力供給リンク配線239は、別途のコンタクトホールを通じて相互に電気的に連結する。

この時、前記データパッド238及び電力供給パッド219は、相異なった信号電圧が印加されるために、図面でのように相互に逆方向一端に形成することが望ましい。

#### 【実施例3】

#### 【0050】

図8Aないし図8G、図9Aないし図9G、図10Aないし図10G、図11Aないし図11Gは、前記図7の切断線VII - VII、IX - IX、X - X、XI - XIに沿って切断されたそれぞれの断面を製造段階別に示した断面図であり、VII - VIIは駆動用薄膜トランジスタ部、IX - IXはデータパッド部、X - Xはゲートパッド部、XI - XIは電力供給パッド部に対する図面であって、説明の便宜上駆動用ゲート電極、駆動用半導体層、駆動用ソース電極及びドレイン電極はゲート電極、半導体層、ソース電極及びドレイン電極と略称して説明する。

#### 【0051】

図8A、図9A、図10A、図11Aは、基板210上に第1金属物質を利用した第1マスク工程によりゲート電極216、ゲートパッド218、電力供給パッド219を形成する段階である。

図面に提示しなかったが、この段階では前記電力供給パッド219と一体型パターンで電力供給配線が形成される。

前記第1金属物質は、抵抗率値が低い金属物質から選択され、望ましくはアルミニウムを含む金属物質から選択するものである。

#### 【0052】

図面に詳細に提示しなかったが、本発明に利用されるマスク工程は、感光性物質であるフォトレジスト(PR)を塗布した後に、所望するパターンを有するマスクを配置して露光、現像処理を通じて形成されたPRパターンをマスクとして利用して、露出した被エッチング層をエッチングする方法でパターニングする方法に該当する。

#### 【0053】

10

20

30

40

50

図 8 B、図 9 B、図 10 B、図 11 B は、前記ゲート電極 216、ゲートパッド 218、電力供給パッド 219 を覆う領域に第 1 絶縁物質、非晶質シリコン物質 (a-Si)、不純物シリコン物質 (n+a-Si) を順序通り形成した後に、前記第 1 絶縁物質はゲート絶縁膜 220 として、前記非晶質シリコン物質 (a-Si)、不純物シリコン物質 (n+a-Si) は第 2 マスク工程により、ゲート電極 216 を覆う領域でパターニングされた半導体層 224 としてそれぞれ形成する段階である。

#### 【0054】

前記半導体層 224 は、非晶質シリコン物質 (a-Si) で構成されたアクティブ層 224a と、不純物シリコン物質 (n+a-Si) で構成されたオーミックコンタクト層 224b で構成される。

そして、前記第 1 絶縁物質は、シリコン絶縁物質から選択されることが望ましく、さらに望ましくはシリコン窒化膜 (SiNx) にするものである。

#### 【0055】

図 8 C、図 9 C、図 10 C、図 11 C は、第 3 マスク工程により、前記ゲート絶縁膜 220 にゲートパッド 218、電力供給パッド 219 を一部露出させる第 1 ゲートパッドコンタクトホール 221、第 1 電力供給パッドコンタクトホール 223 を形成する段階である。

図 8 D、図 9 D、図 10 D、図 11 D は、前記半導体層 224、第 1 ゲートパッドコンタクトホール 221、第 1 電力供給パッドコンタクトホール 223 を覆う領域に第 2 金属物質を形成した次に、第 4 マスク工程により半導体層 224 上部で相互に離隔されるよう配置するソース電極 228 及びドレイン電極 232 と、データパッド形成部 III に配置するデータパッド 238 と、第 1 ゲートパッドコンタクトホール 221、第 1 電力供給パッドコンタクトホール 223 を通じてゲートパッド 218、電力供給パッド 219 と連結する第 1 ゲートパッド電極 242 及び第 1 電力供給パッド電極 244 を各々形成する段階である。

#### 【0056】

図面に提示しなかったが、この段階では第 2 方向にデータ配線を形成する段階を含んで、前記データパッド形成部 III はデータ配線の一端部領域に該当して、望ましくは前記電力供給パッド 219 と相互に逆方向一端部に配置するものである。

前記第 2 金属物質は、化学的耐蝕性が強い金属物質から選択され、望ましくはモリブデン (Mo)、チタン (Ti)、クロム (Cr)、タンゲステン (W) のうちいずれか一つから選択するものである。

この段階では、前記ソース電極 228 及びドレイン電極 232 間区間のオーミックコンタクト層 224b を除去して、その下部層を形成するアクティブ層 224a を露出させる段階を含み、露出したアクティブ層 224a 領域はチャネル ch を形成する。前記ゲート電極 216、半導体層 224、ソース電極 228 及びドレイン電極 232 は駆動用薄膜トランジスタ T<sub>D</sub> を形成する。

#### 【0057】

図 8 E、図 9 E、図 10 E、図 11 E は、前記駆動用薄膜トランジスタ T<sub>D</sub> 及びデータパッド 238、第 1 ゲートパッド電極 242 及び第 1 電力供給パッド電極 244 を覆う領域に、第 2 絶縁物質を形成した次に、第 5 マスク工程により、前記ソース電極 228、ドレイン電極 232、データパッド 238、第 1 ゲートパッド電極 242 及び第 1 電力供給パッド電極 244 を各々一部露出させるソースコンタクトホール 246、ドレインコンタクトホール 247、データパッドコンタクトホール 250、第 2 ゲートパッドコンタクトホール 248、第 2 電力供給パッドコンタクトホール 252 を有する保護層 256 を形成する段階である。

#### 【0058】

前記第 2 絶縁物質は、有機絶縁物質または無機絶縁物質から選択され、单一層または複数層で構成することができるが、薄膜トランジスタと接する絶縁物質は無機絶縁物質から選択されることが望ましい。

図 8 F、図 9 F、図 10 F、図 11 F は、前記保護層 256 上部に第 3 絶縁物質を利用して第 6 マスク工程により、電気的連結部 IV に柱状の電気的連結パターン 274 を形成する段階である。

前記電気的連結部 IV は、図示しなかった有機電界発光ダイオード素子の第 2 電極と対応する領域に配置することが望ましい。

【0059】

前記第 3 絶縁物質は、厚みを持たせて形成することが容易な有機絶縁物質から選択されることが望ましい。

【0060】

図 8 G、図 9 G、図 10 G、図 11 G は、前記電気的連結パターン 274 を覆う領域に、第 3 金属物質を利用して第 7 マスク工程により、前記ドレインコンタクトホール 247 を通じてドレイン電極 232 と連結して、前記電気的連結パターン 274 を覆う領域に配置する連結電極 276 と、ソースコンタクトホール 246 を通じてソース電極 228 と連結するパワー電極 278 と、データパッドコンタクトホール 250 を通じてデータパッド 238 と連結するデータパッド電極 280 と、第 2 ゲートパッドコンタクトホール 248 を通じて第 1 ゲートパッド電極 242 と連結する第 2 ゲートパッド電極 282 と、第 2 電力供給パッドコンタクトホール 252 を通じて第 1 電力供給パッド電極 244 と連結する第 2 電力供給パッド電極 284 を形成する段階である。

図面に提示しなかったが、前記パワー電極 278 はゲート工程で形成された電力供給配線と別途のコンタクトホールを通じて連結構成される。

しかし、本発明は前記実施例に限定されなくて、本発明の趣旨に外れない限度内で多様に変更して実施できる。

【図面の簡単な説明】

【0061】

【図 1】一般的なアクティブマトリックス型有機電界発光素子の基本画素構造を示した図面。

【図 2】従来のアクティブマトリックス型有機電界発光素子の一画素部に対する平面図。

【図 3】前記図 2 の切断線 III - III に沿って切断された断面を示した断面図。

【図 4 A】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 B】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 C】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 D】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 E】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 F】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 G】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 H】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 I】前記図 2 の切断線 III - III に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 5】従来の有機電界発光素子の全体断面図。

【図 6】本発明の第 1 実施例によるデュアルパネルタイプ有機電界発光素子に対する断面図。

【図 7】本発明の第 2 実施例によるデュアルパネルタイプ有機電界発光素子に対する平面

10

20

30

40

50

四

【図8A】前記図7の切断線V—I—I—I-V—I—Iに沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図。

【図8C】前記図7の切断線V—I—I—I-V—I—Iに沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図。

【図8D】前記図7の切断線V—I—I—I-V—I—Iに沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図。

【図8E】前記図7の切断線VII-VIIIに沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図。

【図 8 F】前記図 7 の切断線 V I I I - V I I I に沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図。

【図8G】前記図7の切断線VII-VIIIに沿って切断された駆動用トランジスタ部の断面を製造段階別に示した断面図

【図9A】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図

【図9B】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図

【図9C】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図。

【図9D】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図。

【図9E】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図。

【図9F】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図。

【図9G】前記図7の切断線IX-IXに沿って切断されたデータパッド部の断面を製造段階別に示した断面図。

【図10A】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階別に示した断面図。

【図10B】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階別に示した断面図。

【図10C】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階別に示した断面図。

【図10D】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階で示す。

【図10E】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階で示す。

【図10F】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階別に示した断面図。

【図10G】前記図7の切断線X-Xに沿って切断されたゲートパッド部の断面を製造段階別に示した断面図。

【図11A】前記図7の切断線X-I-XIに沿って切断された電力供給パッド部の断面を

【図11B】前記図7の切断線X1-X1に沿って切断された電力供給パッド部の断面を

【図11C】前記図7の切断線X-I-XIに沿って切断された電力供給パッド部の断面を

製造段階別に示した断面図。

製造段階別に示した断面図。

【図11E】前記図7の切断線X-I-XIに沿って切断された電力供給パッド部の断面を製造段階別に示した断面図。

【図11F】前記図7の切断線X-I-XIに沿って切断された電力供給パッド部の断面を製造段階別に示した断面図。

【図11G】前記図7の切断線X-I-XIに沿って切断された電力供給パッド部の断面を製造段階別に示した断面図。

【符号の説明】

【0062】

210 : 基板

10

216 : ゲート電極

224a : アクティブ層

224b : オーミックコンタクト層

224 : 半導体層

228 : ソース電極

232 : ドレイン電極

246 : ソースコンタクトホール

247 : ドレインコンタクトホール

256 : 保護層

274 : 電気的連続パターン

20

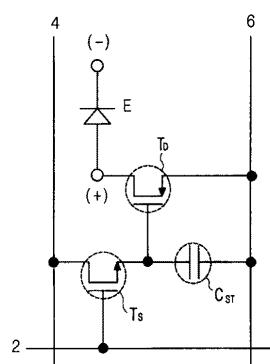
276 : 連続電極

278 : パワー電極

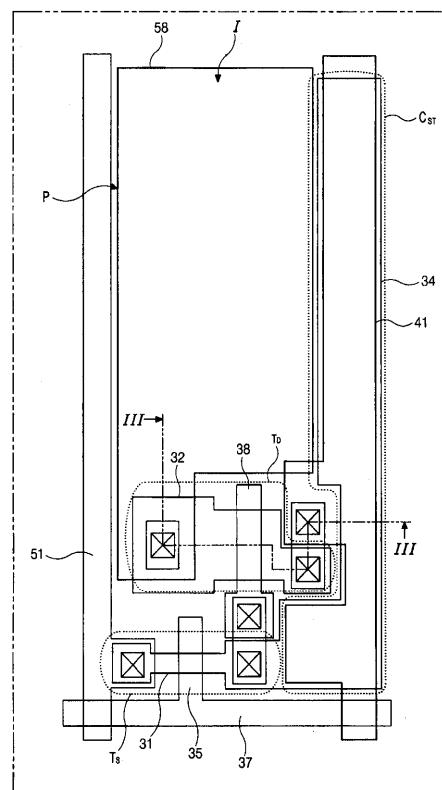
ch : チャネル

T<sub>D</sub> : 駆動用薄膜トランジスタ

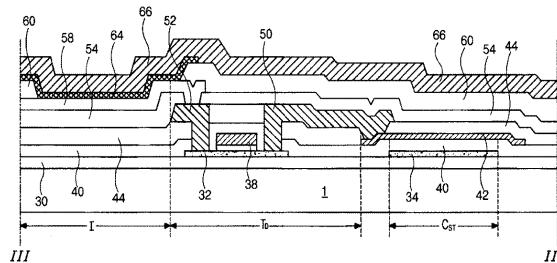
【図1】



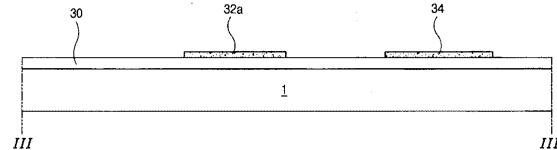
【図2】



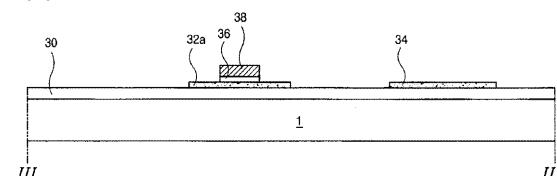
【図3】



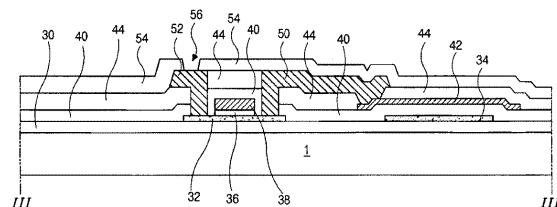
【 図 4 A 】



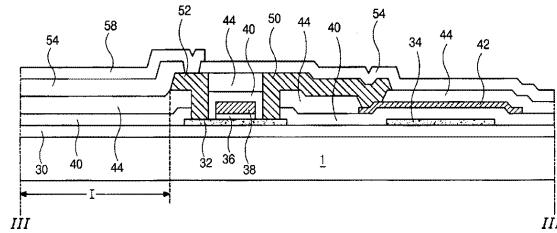
### 【図4B】



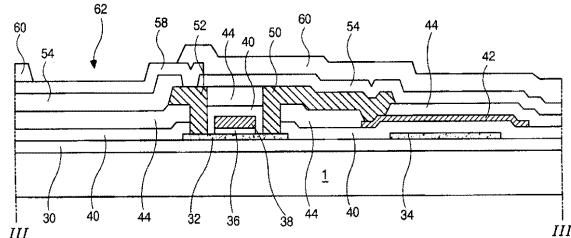
### 【 図 4 F 】



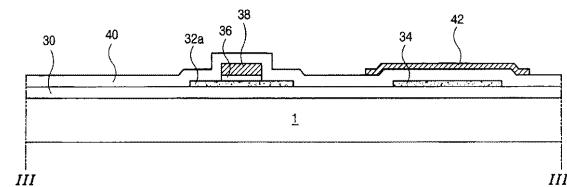
【 図 4 G 】



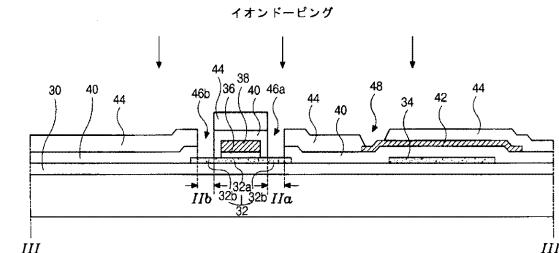
【図4H】



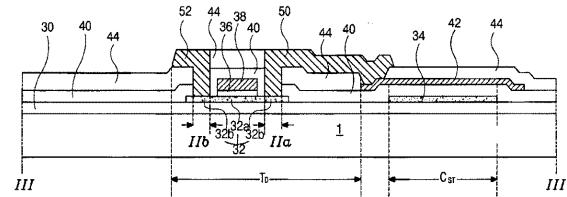
【図4C】



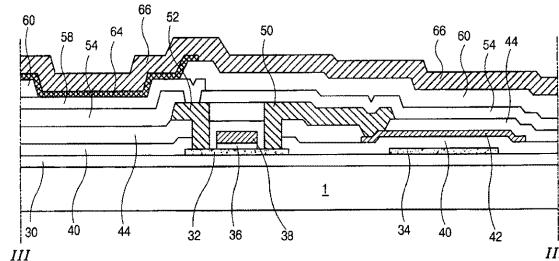
### 【 図 4 D 】



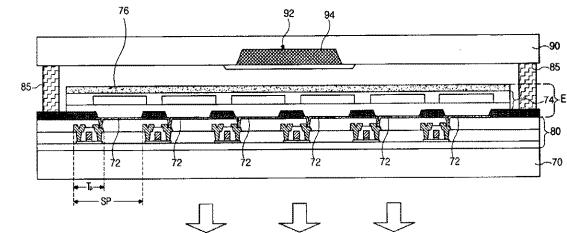
【図4E】



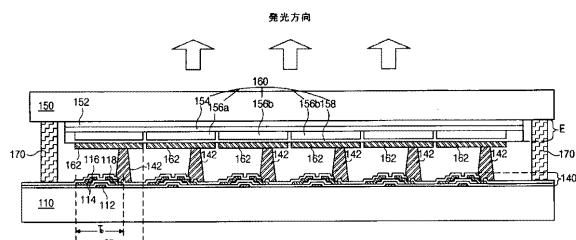
### 【図4-1】



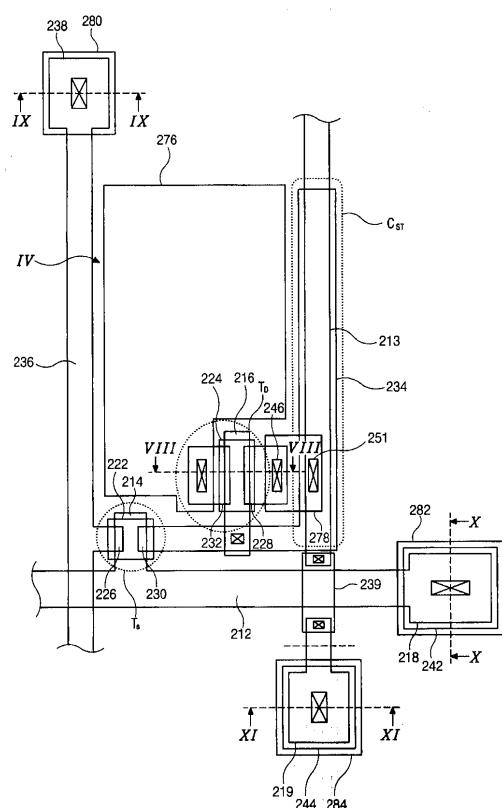
〔 図 5 〕



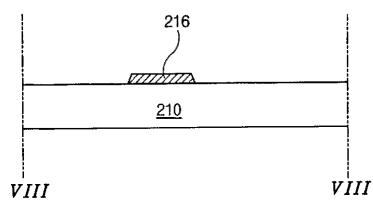
【図6】



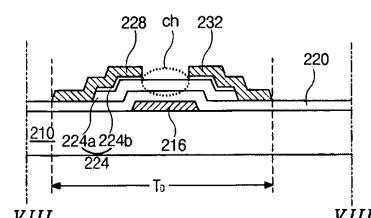
【図7】



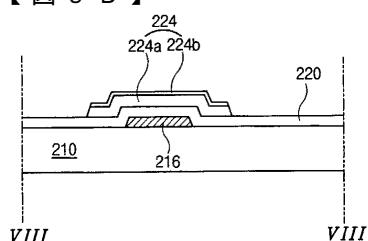
【図8 A】



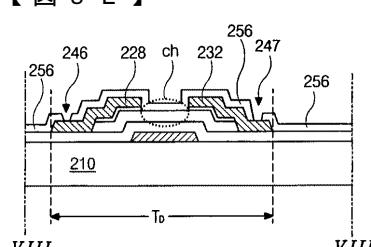
【図8 D】



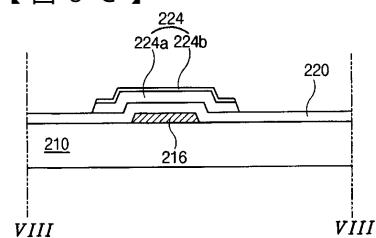
【図8 B】



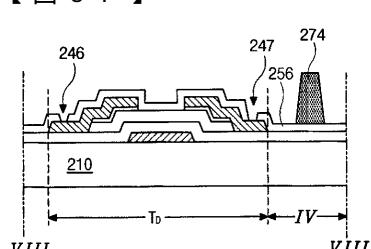
【図8 E】



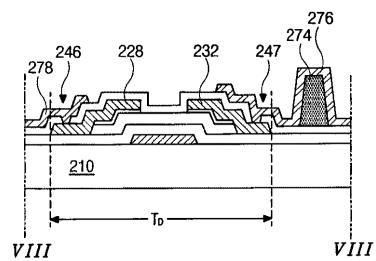
【図8 C】



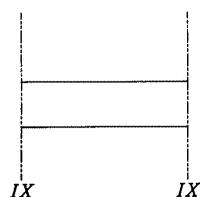
【図8 F】



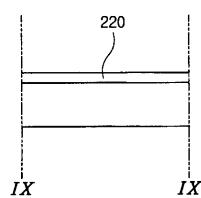
【図 8 G】



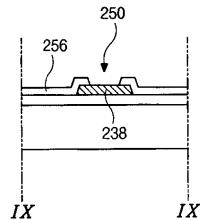
【図 9 A】



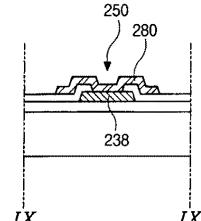
【図 9 B】



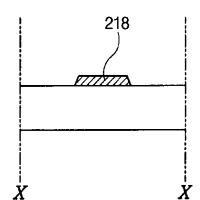
【図 9 F】



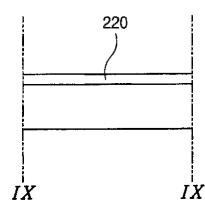
【図 9 G】



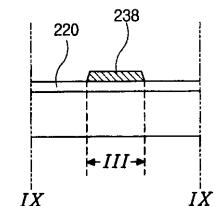
【図 10 A】



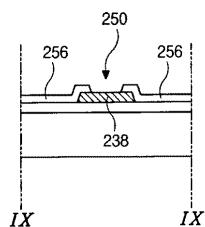
【図 9 C】



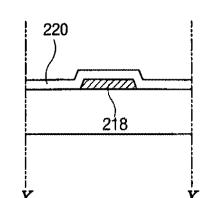
【図 9 D】



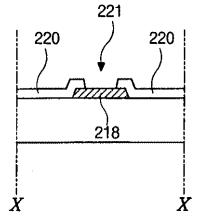
【図 9 E】



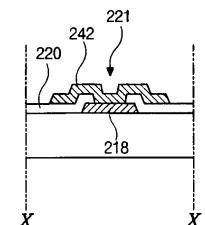
【図 10 B】



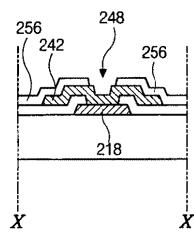
【図 10 C】



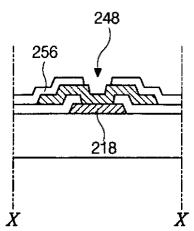
【図 10 D】



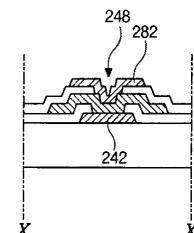
【図 1 0 E】



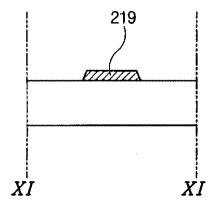
【図 1 0 F】



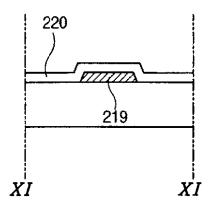
【図 1 0 G】



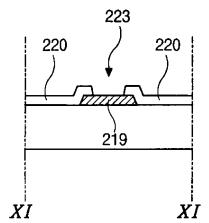
【図 1 1 A】



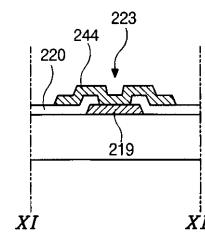
【図 1 1 B】



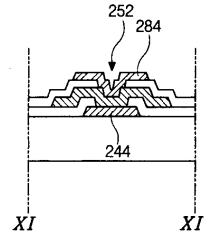
【図 1 1 C】



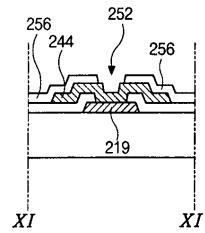
【図 1 1 D】



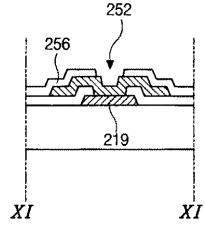
【図 1 1 G】



【図 1 1 E】



【図 1 1 F】



---

フロントページの続き

(74)代理人 100101498  
弁理士 越智 隆夫

(74)代理人 100096688  
弁理士 本宮 照久

(74)代理人 100102808  
弁理士 高梨 憲通

(74)代理人 100104352  
弁理士 朝日 伸光

(74)代理人 100107401  
弁理士 高橋 誠一郎

(74)代理人 100106183  
弁理士 吉澤 弘司

(72)発明者 パク チェ-ヨン  
大韓民国 431-070, キョンギ-ド, アニヤン-シ, ドンアン-グ, ピヨンチョン-ドン,  
クムマウル-キヨンヨン アパート 305-ドン, 701-ホ

(72)発明者 チョ ソ-ヘン  
大韓民国 431-060, キョンギ-ド, アニヤン-シ, ドンアン-グ, クワアンヤン-ドン,  
1488-39, チャンドク-エヴァーヴィル, 502-ホ

F ターム(参考) 3K007 AB18 BA06 BB07 CA00 CC00 DB03 FA00 FA02 GA00  
5C094 AA05 AA10 BA03 BA29 CA19 DB04 EA10

专利名称(译)	双面板型有机电致发光器件及其制造方法		
公开(公告)号	<a href="#">JP2004212994A</a>	公开(公告)日	2004-07-29
申请号	JP2003430116	申请日	2003-12-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji. 菲利普斯杜天公司，有限公司		
[标]发明人	パク チェヨン チヨソヘン		
发明人	パク チェヨン チヨソヘン		
IPC分类号	H05B33/10 G09F9/30 H01L27/32 H01L29/78 H01L51/50 H05B33/00 H05B33/14		
CPC分类号	H01L27/3253 H01L27/3262 H01L27/3265 H01L27/3276 H01L2251/5315		
FI分类号	G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/BB07 3K007/CA00 3K007/CC00 3K007/DB03 3K007/FA00 3K007/FA02 3K007/GA00 5C094/AA05 5C094/AA10 5C094/BA03 5C094/BA29 5C094/CA19 5C094/DB04 5C094/EA10 3K107/AA01 3K107/CC45 3K107/GG04 3K107/GG33 3K107/GG54		
代理人(译)	臼井伸一 藤野郁夫 朝日伸光 高桥诚一郎 吉泽博		
优先权	1020020084577 2002-12-26 KR		
其他公开文献	<a href="#">JP3917131B2</a>		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

要解决的问题：提供一种双面板型有机电致发光元件，其通过在相互不同的基板上形成阵列元件和有机电场发光二极管元件并连接阵列元件的驱动薄膜晶体管和第二电极而构成有机电场发光二极管元件通过单独的电连接图案形成，并通过采用使用非晶硅材料的反向交错型薄膜晶体管结构提供制造双面板型有机电致发光元件的工艺。 ŽSOLUTION：这种双面板型有机电致发光元件包括第一基板，该第一基板具有包括栅极线的阵列层，数据线，电源线，开关薄膜晶体管，驱动薄膜晶体管和连接电极，具有有机电场发光二极管元件的第二基板，以及形成在第一基板和第二基板之间并且电连接有机电场发光二极管元件和连接电极的电连接图案。 Ž

