

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2004-212992
(P2004-212992A)

(43) 公開日 平成16年7月29日(2004.7.29)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G 0 9 F 9/30	G O 9 F 9/30 3 3 8	3 K O O 7
H 0 5 B 33/10	G O 9 F 9/30 3 6 5 Z	5 C O 9 4
H 0 5 B 33/14	H O 5 B 33/10	
	H O 5 B 33/14 A	

審査請求 有 請求項の数 16 O L (全 20 頁)

(21) 出願番号 特願2003-429244 (P2003-429244)	(71) 出願人 501426046
(22) 出願日 平成15年12月25日 (2003.12.25)	エルジー・フィリップス エルシーデー
(31) 優先権主張番号 2002-084579	カンパニー、リミテッド
(32) 優先日 平成14年12月26日 (2002.12.26)	大韓民国 ソウル, ヨンドウンポーク, ヨ
(33) 優先権主張国 韓国 (KR)	イドードン 2 O
	(74) 代理人 100064447
	弁理士 岡部 正夫
	(74) 代理人 100085176
	弁理士 加藤 伸晃
	(74) 代理人 100106703
	弁理士 産形 和央
	(74) 代理人 100096943
	弁理士 臼井 伸一
	(74) 代理人 100091889
	弁理士 藤野 育男

最終頁に続く

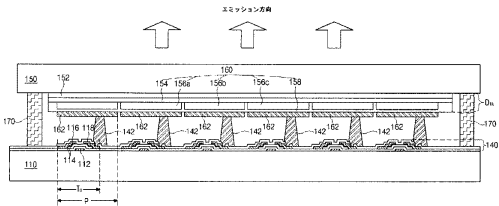
(54) 【発明の名称】デュアルパネルタイプ有機電界発光素子及びその製造方法

(57) 【要約】 (修正有)

【課題】生産収率が向上したデュアルパネルタイプ有機電界発光素子の提供。

【解決手段】相互に離隔されるように配置された第1基板及び第2基板と；前記第1基板の内側面に形成されたゲート配線と；前記ゲート配線上部から前記第1基板全面を覆う半導体層と；前記ゲート配線と交差するデータ配線と；前記データ配線と同一な形状を有するデータオーミックコンタクト層と；前記データ配線と平行に離隔された電力供給配線と；前記ゲート配線及びデータ配線と連結したスイッチング薄膜トランジスタと；前記スイッチング薄膜トランジスタと電力供給配線と連結した駆動用薄膜トランジスタと；前記駆動用薄膜トランジスタと連結した連結パターンと；前記第2基板の内側面に形成される第1電極と；前記第1電極上部に形成される有機電界発光層と；前記有機電界発光層上部に形成されて前記連結パターンと連結する第2電極とを含むことを特徴とする。

【選択図】図6



【特許請求の範囲】

【請求項 1】

相互に離隔されるように配置された第 1 基板及び第 2 基板と；
前記第 1 基板の内側面に形成されたゲート配線と；
前記ゲート配線上部から前記第 1 基板全面を覆う、非晶質シリコンからなる半導体層と；
前記ゲート配線と交差するデータ配線と；
前記データ配線と同一な形状を有して前記データ配線下に形成された不純物非晶質シリコンからなるデータオーミックコンタクト層と；
前記データ配線と平行に離隔されるように配置してある、前記ゲート配線と同一物質で構成される電力供給配線と；
前記ゲート配線及びデータ配線と連結している、前記半導体層をスイッチングアクティブ層として用いるスイッチング薄膜トランジスタと；
前記スイッチング薄膜トランジスタと電力供給配線と連結している、前記半導体層を駆動用アクティブ層として用いる駆動用薄膜トランジスタと；
前記駆動用薄膜トランジスタと連結している、導電性高分子物質からなる連結パターンと；
前記第 2 基板の内側面に形成される第 1 電極と；
前記第 1 電極上部に形成される有機電界発光層と；
前記有機電界発光層上部に形成されて前記連結パターンと連結している第 2 電極とを含む有機電界発光素子。

【請求項 2】

前記データ配線とデータオーミックコンタクト層は、単一のホトリソグラフィ工程で順次的にパターンングされることを特徴とする請求項 1 に記載の有機電界発光素子。

【請求項 3】

前記ゲート配線と電力供給配線の交差部に、前記連結パターンと同一物質で構成された第 1 リンク配線をさらに含むことを特徴とする請求項 1 に記載の有機電界発光素子。

【請求項 4】

前記ゲート配線と電力供給配線の交差部に、前記データ配線と同一物質で構成された第 1 リンク配線と、前記連結パターンと同一物質で構成されて、前記第 1 リンク配線の両端に配置される第 2 リンク配線をさらに含むことを特徴とする請求項 1 に記載の有機電界発光素子。

【請求項 5】

前記ゲート配線、データ配線、電力供給配線の一端にはゲートパッド、データパッド、電力供給パッドが各々形成されていることを特徴とする請求項 1 に記載の有機電界発光素子。

【請求項 6】

前記スイッチング薄膜トランジスタには、前記ゲート配線と連結するスイッチングゲート電極と、前記スイッチングゲート電極上部の前記スイッチングアクティブ層と、前記スイッチングアクティブ層上部に形成されて不純物非晶質シリコンで構成されるスイッチングオーミックコンタクト層と、前記スイッチングオーミックコンタクト層上部に形成されるスイッチングソース電極及びスイッチングドレイン電極を含むことを特徴とする請求項 5 に記載の有機電界発光素子。

【請求項 7】

前記駆動用薄膜トランジスタには、前記スイッチングドレイン電極と連結する駆動用ゲート電極と、前記駆動用ゲート電極上部の前記駆動用アクティブ層と、前記駆動用アクティブ層上部に形成されて不純物非晶質シリコンで構成される駆動用オーミックコンタクト層と、前記駆動用オーミックコンタクト層上部に形成される駆動用ソース電極及び駆動用ドレイン電極を含むことを特徴とする請求項 6 に記載の有機電界発光素子。

【請求項 8】

前記駆動用ゲート電極と駆動用アクティブ層間のゲート絶縁膜と、前記駆動用薄膜トランジスタ上部に形成されて前記駆動用ソース電極、駆動用ドレイン電極、ゲートパッド、データパッド、電力供給パッドを一部露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを有する保護層をさらに含むことを特徴とする請求項 7 に記載の有機電界発光素子。

【請求項 9】

前記ゲートパッドコンタクトホールと電力供給パッドコンタクトホールは、前記ゲート絶縁膜、半導体層、保護層が共通的に有するコンタクトホールであることを特徴とする請求項 8 に記載の有機電界発光素子。

10

【請求項 10】

前記保護層上部に前記連結パターンと同一物質で形成され、前記ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを通してゲートパッド及び電力供給パッドと各々連結するゲートパッド電極及び電力供給パッド電極をさらに含むことを特徴とする請求項 9 に記載の有機電界発光素子。

【請求項 11】

前記ソースコンタクトホールを通して駆動用ソース電極と連結していて、電力供給配線とも連結する連結電極をさらに含むことを特徴とする請求項 8 に記載の有機電界発光素子。

【請求項 12】

20

第 1 マスク工程を通して、第 1 基板上部に駆動用ゲート電極、ゲート配線、ゲートパッド、電力供給配線、電力供給パッドを形成する段階と；

前記駆動用ゲート電極、ゲート配線、ゲートパッド、電力供給配線、電力供給パッド上部に第 1 絶縁膜と非晶質シリコンで構成される半導体層を順次的に形成する段階と；

前記半導体層上部に不純物非晶質シリコンで構成される第 1 層と金属からなる第 2 層を順次的に形成する段階と；

第 2 マスク工程を通して、前記第 1 層及び第 2 層を順次的にパターニングして、不純物非晶質シリコンで構成される駆動用オーミックコンタクト層と、前記駆動用オーミックコンタクト層上部の駆動用ソース電極及び駆動用ドレイン電極と、不純物非晶質シリコンで構成されるデータオーミックコンタクト層と、前記データオーミックコンタクト層上部のデータ配線と、データパッドとを形成する段階と；

30

第 3 マスク工程を通して、前記駆動用ソース電極及び駆動用ドレイン電極、データ配線と、データパッド上部に前記駆動用ソース電極、駆動用ドレイン電極、データパッド、ゲートパッド、電力供給パッドを各々露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを有する第 2 絶縁膜とを形成する段階と；

第 4 マスク工程を通して、前記第 2 絶縁膜上部に導電性高分子物質で構成され、前記ドレインコンタクトホールを通して駆動用ドレイン電極と連結する連結パターンと、前記ソースコンタクトホールを通して駆動用ソース電極と連結する連結電極と、前記データパッドコンタクトホールを通してデータパッドと連結するデータパッド電極と、前記ゲートパッドコンタクトホールを通してゲートパッドと連結するゲートパッド電極と、前記電力供給パッドコンタクトホールを通して電力供給パッドと連結する電力供給パッド電極とを形成する段階と；

40

第 1 電極を第 2 基板上部に形成する段階と；

前記第 1 電極上部に有機電界発光層を形成する段階と；

前記有機電界発光層上部に第 2 電極を形成する段階と；

前記第 2 電極と連結パターンが接触するように前記第 1 基板及び第 2 基板を合着する段階とを含むことを特徴とする有機電界発光素子の製造方法。

【請求項 13】

前記連結パターンの形成と同時に、前記ゲート配線と電力供給配線の交差部に第 1 リン

50

ク配線を形成する段階をさらに含むことを特徴とする請求項 1 2 に記載の有機電界発光素子の製造方法。

【請求項 1 4】

前記ゲート配線と電力供給配線の交差部に、前記連結パターンの形成と同時に第 1 リンク配線を形成する段階と、前記データ配線の形成と同時に第 2 リンク配線を形成する段階とをさらに含むことを特徴とする請求項 1 2 に記載の有機電界発光素子の製造方法。

【請求項 1 5】

前記ゲート配線及びデータ配線と連結するスイッチング薄膜トランジスタを形成する段階をさらに含むことを特徴とする請求項 1 2 に記載の有機電界発光素子の製造方法。

【請求項 1 6】

前記ゲートパッドコンタクトホールと電力供給パッドコンタクトホールは、前記第 1 絶縁膜、半導体層、第 2 絶縁膜が共通的に有するコンタクトホールであることを特徴とする請求項 1 2 に記載の有機電界発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機電界発光素子 (Organic Electroluminescent Device) に係り、特に少マスク工程のデュアルパネルタイプ有機電界発光素子 (Active-Matrix Organic Electroluminescent Device) 及びその製造方法に関する。

【背景技術】

【0002】

新しい平板ディスプレイのうちの一つである有機電界発光素子は、自体発光型であるために液晶表示装置に比べて視野角、対照比などが優秀でバックライトが必要でないので軽量薄形化が可能であって、消費電力側面でも有利である。そして直流低電圧駆動が可能であって応答速度が速くて、全部固体であるために外部衝撃に強くて、使用温度範囲も広くて、特に製造費用側面でも低廉な長所を有している。

【0003】

特に、前記有機電界発光素子は、液晶表示装置や PDP (Plasma Display Panel) と違って工程が非常に単純なために、蒸着及び封止 (encapsulation) 装備が工程装備の殆ど全部ということができる。

【0004】

特に、アクティブ・マトリクス方式においては、画素に印加された電圧がストレージキャパシター (storage capacitor) に充電されていて、その次にフレーム (frame) 信号が印加される時まで電源が印加されることによって、ゲート配線数に関係なく一画面の期間引続き駆動する。

【0005】

したがって、アクティブ・マトリクス方式では、低い電流を印加しても同一な輝度を示すので低消費電力、高精細、大型化が可能な長所を有する。

【0006】

以下、このようなアクティブ・マトリクス型有機電界発光素子の基本的な構造及び動作特性について図面を参照して詳細に説明する。

【0007】

図 1 は、一般的なアクティブ・マトリクス型有機電界発光素子の基本画素構造を示した図面である。

【0008】

図示したように、第 1 方向に走査線 (scan line) 2 が形成されていて、第 1 方向と交差する第 2 方向に形成され、相互に一定間隔離隔された信号線 (signal line) 4 及び電力供給線 (power line) 6 が形成されていて、一つの画素領域 (pixel area) P を定義する。

10

20

30

40

50

【0009】

前記走査線2及び信号線4の交差点にはアドレッシングエレメント (addressing element) であるスイッチング薄膜トランジスタ (Switching TFT) T_S が形成されていて、このスイッチング薄膜トランジスタ T_S と連結してストレージキャパシター C_{ST} が形成されていて、前記スイッチング薄膜トランジスタ T_S 及びストレージキャパシター C_{ST} の連結部及び電力供給線と連結して、電流源エレメント (current source element) である駆動薄膜トランジスタ T_D が形成されていて、この駆動薄膜トランジスタ T_D には定電流駆動方式の有機電界発光ダイオード (Electroluminescent Diode;) D_{EL} の陽極 (anode) が連結していて、陽極 (+) の反対側は陰極 (cathode) が構成されている。 10

【0010】

前記有機電界発光ダイオード素子 D_{EL} は、陽極 (+)、陰極 (-) 及びその間の有機発光層 (図示せず) を含む。

【0011】

前記スイッチング薄膜トランジスタ T_S は、電圧を制御して、ストレージキャパシター C_{ST} は電圧を貯蔵する役割をする。

【0012】

以下、前記アクティブ・マトリクス型有機電界発光素子の駆動原理について説明する。

【0013】

前記アクティブ・マトリクス方式では、選択信号によって該電極に信号を印加すれば、スイッチング薄膜トランジスタのゲートがオン状態になって、データ信号がこのスイッチング薄膜トランジスタを通過して、駆動薄膜トランジスタとストレージキャパシターに印加され、駆動薄膜トランジスタのゲートがオン状態になれば、電源供給線から電流が駆動薄膜トランジスタのゲートを通して有機電界発光層に印加されて発光する。 20

【0014】

この時、前記データ信号の大きさによって、駆動薄膜トランジスタのゲートの開閉程度が変わるので、駆動薄膜トランジスタを通して流れる電流量を調節して階調表示をすることができる。

【0015】

そして、非選択区間にはストレージキャパシターに充電されたデータが駆動薄膜トランジスタに続けて印加されて、次の画面の信号が印加される時まで持続的に有機電界発光素子を発光させることができる。 30

【0016】

図2は、関連技術のアクティブ・マトリクス型有機電界発光素子の一画素部についての平面図であり、スイッチング薄膜トランジスタと駆動薄膜トランジスタを各々一つずつ有する2TFT構造を一例として説明する。

【0017】

図示したように、第1方向にゲート配線37が形成されていて、ゲート配線37と交差して、相互に離隔されるようにデータ配線51及び電力供給配線41が形成されていて、ゲート配線37、データ配線51、電力供給配線41が相互に交差する領域は画素領域Pを定義する。 40

【0018】

前記ゲート配線37及びデータ配線51が交差する領域には、スイッチング薄膜トランジスタ T_S が配置され、スイッチング薄膜トランジスタ T_S 及び電力供給配線41が交差する地点には駆動薄膜トランジスタ T_D が配置されており、電力供給配線41とスイッチング薄膜トランジスタ T_S の半導体層31と一体型パターンを形成するキャパシター電極34が重なる部分によってストレージキャパシター C_{ST} が形成されている。

【0019】

そして、前記駆動薄膜トランジスタ T_D と連結して第1電極58が形成されていて、図 50

面に提示しなかったが、第 1 電極 5 8 を覆う領域には有機電界発光層及び第 2 電極が順序通り形成される。

【 0 0 2 0 】

前記第 1 電極の形成部は、有機電界発光部 D_{EL} に定義される。

【 0 0 2 1 】

以下、前記有機電界発光部、駆動薄膜トランジスタ、ストレージキャパシターの積層構造を図面を参照して詳細に説明する。

【 0 0 2 2 】

図 3 は、前記図 2 の切断線 $III - III$ に沿って切断された断面を示した断面図である。

10

【 0 0 2 3 】

図示したように、絶縁基板 1 上に半導体層 3 2、ゲート電極 3 8、ソース電極 5 0 及びドレイン電極 5 2 で構成される駆動薄膜トランジスタ T_D が形成されていて、前記ソース電極 5 0 には図示しなかった電源供給配線から分岐したパワー電極 4 2 が連結しており、前記ドレイン電極 5 2 には透明導電性物質からなる第 1 電極 5 8 が連結している。

【 0 0 2 4 】

前記パワー電極 4 2 と対応する下部には、絶縁された状態で前記半導体層 3 2 と同一物質からなるキャパシター電極 3 4 が形成されていて、パワー電極 4 2 及びキャパシター電極 3 4 が重なった領域はストレージキャパシター C_{ST} を構成する。

【 0 0 2 5 】

20

そして、前記第 1 電極 5 8 の上部には、有機電界発光層 6 4 及び不透明金属物質からなる陰極 6 6 が順序とおり積層されて有機電界発光ダイオード D_{EL} を構成する。

【 0 0 2 6 】

前記有機電界発光ダイオード D_{EL} に配置する絶縁層の積層構造を注意して調べみると、前記絶縁基板 1 と半導体層 3 2 間において緩衝作用をするバッファ層 3 0 と、前記ストレージキャパシター C_{ST} 用絶縁体として利用される第 1 保護層 4 0 と、前記ソース電極 5 0 とパワー電極 4 2 間の第 2 保護層 4 4 と、前記第 1 電極 5 8 とドレイン電極 5 2 間の第 3 保護層 5 4 と、前記薄膜トランジスタ T と第 1 電極 5 8 間の第 4 保護層 6 0 が順序通り積層された構造を有するが、前記第 1 保護層ないし第 4 保護層 4 0、4 4、5 4、6 0 には各々各層間の電氣的連結のためのコンタクトホール（図示せず）を含む。

30

【 0 0 2 7 】

以下、図 4 A ないし図 4 I は、前記図 2 の切断線 $III - III$ に沿って切断された断面を製造工程段階別に各々示した断面図であって、感光性物質である PR (photo-resist) を利用した露光 (exposure)、現像 (development) 工程を含むフォトリソグラフィ工程 (photolithography) 工程によりパターンニングする工程により進行される。以下このような一連のパターンニング工程とマスク工程に定義して工程順序とおり説明する。

【 0 0 2 8 】

図 4 A においては、絶縁基板 1 上に第 1 絶縁物質を利用したバッファ層 3 0 を基板全面にかけて形成して、このバッファ層 3 0 上部にポリシリコンを利用して、第 1 マスク工程によりアクティブ層 (active layer) 3 2 及びキャパシター電極 3 4 を形成する。

40

【 0 0 2 9 】

次に、図 4 B においては、前記図 4 A 段階を経た基板上に、第 2 絶縁物質及び第 1 金属を続いて蒸着した後、第 2 マスク工程により前記アクティブ層 3 2 の中央部に各々ゲート絶縁膜 3 6 及びゲート電極 3 8 を形成する。

【 0 0 3 0 】

図 4 C においては、前記図 4 B 段階を経た基板上に、第 3 絶縁物質からなる第 1 保護層 4 0 を形成して、この第 1 保護層 4 0 上部に第 2 金属を蒸着した後、第 3 マスク工程により前記キャパシター電極 3 4 を覆う位置にパワー電極 4 2 を形成する。

50

【0031】

そして、図4Dにおいては、前記図4C段階を経た基板上に、第4絶縁物質を蒸着した後、第4マスク工程により、前記アクティブ層32の両端部及びパワー電極42の一部を露出する第1オーミックコンタクトホール46a、第2オーミックコンタクトホール46b及びキャパシターコンタクトホール48を有する第2保護層44を形成する。

【0032】

前記アクティブ層32の両端部は、今後の工程で形成されるソース電極及びドレイン電極と連結するように、左側部はドレイン領域32cを形成して、右側部はソース領域32bを形成し、その間のアクティブ層32はチャンネル領域32aを形成する。

【0033】

この段階では、前記アクティブ層32の露出された両端部をイオンドーピング処理して、このイオンドーピング処理された部分を不純物が含まれたオーミックコンタクト層(ohmic contact layer)32b、32cとして形成して、このチャンネル領域32aとオーミックコンタクト層32b、32cで構成されるアクティブ層32を完成する。

【0034】

次に、図4E段階においては、第3金属を蒸着した後、第5マスク工程により前記キャパシターコンタクトホール(図4Dの48)及び第1オーミックコンタクトホール(図4Dの46a)を通して、パワー電極42及びソース領域32bのオーミックコンタクト層32bと連結するソース電極50と、このソース電極50と一定間隔離隔され、第2オーミックコンタクトホール(図4Dの46b)を通してドレイン領域32aのオーミックコンタクト層32bと連結するドレイン電極52を形成する。

【0035】

この段階においては、前記半導体層32、ゲート電極38、ソース電極50及びドレイン電極52を含む駆動薄膜トランジスタ T_D を完成するようになる。

【0036】

一方、前記パワー電極42及びキャパシター電極34は、各々ソース電極52及び図示しなかったスイッチング薄膜トランジスタの半導体層と電氣的に連結し、前記第1保護層40を絶縁体にして、ストレージキャパシター C_{ST} を形成する。

【0037】

図4Fにおいては、前記図4E段階を経た基板上に、第5絶縁物質を蒸着した後、第6マスク工程によりドレインコンタクトホール56を有する第3保護層54を形成する。

【0038】

その次に、図4Gにおいては、前記ドレインコンタクトホール(図4Fの56)を通してドレイン電極50と連結するように、第4金属を利用して、第7マスク工程により、有機電界発光層領域である有機電界発光部に第1電極58を形成する。

【0039】

図4Hにおいては、前記図4G段階を経た基板の上に第6絶縁物質を蒸着した後、第8マスク工程により前記有機電界発光部と対応する第1電極58を露出させる第1電極露出部62を有する第4保護層60を形成する。

【0040】

この第4保護層60は、駆動薄膜トランジスタ T_D を水分及び異質物から保護する役割をする。

【0041】

これで、マスク工程を伴う製造工程は終了し、続いて図4I段階では前記第1電極露出部(図4Hの62)を通して第1電極58と連結する有機電界発光層64と、この有機電界発光層64上部に第5金属を利用して第2電極66を基板全面にかけて形成する。

【0042】

一例として、前記第1電極58が陽極に利用される場合、第5金属を形成する物質は、前記有機電界発光層64から放出される光を第1電極58に反射させて有機電界発光素子

10

20

30

40

50

の画面を具現するために、反射特性を有していて、電子を容易に放出するように仕事関数 (work function) 値が低い金属物質を選択する。

【0043】

以下、これまでの有機電界発光素子パネルの積層構造を図面を参照して詳細に説明する。

【0044】

図5は、これまでの有機電界発光素子の全体断面図であって、有機電界発光部と駆動薄膜トランジスタ連結部を中心にカプセル化構造について図示した。

【0045】

図示したように、画面を具現する最小単位であるピクセル単位で相互に一定間隔離隔されるように第1基板70、第2基板90が配置されていて、第1基板70の内部面にはピクセル単位で形成された多数個の駆動薄膜トランジスタ T_D を含んだアレイ素子層80が形成されていて、アレイ素子層80上部には駆動薄膜トランジスタ T_D と連結してサブピクセル単位で第1電極72が形成されていて、第1電極72上部にはサブピクセル単位で赤、緑、青カラーを発光させる有機電界発光層74が形成されていて、有機電界発光層74上部全面には第2電極76が形成されている。 10

【0046】

前記第1電極72、第2電極76及び第1電極72、第2電極76間に介在された有機電界発光層74は、有機電界発光ダイオード素子 D_{EL} を形成し、有機電界発光層74から発光された光は第1電極72側に発光される下部発光方式であることを特徴とする。 20

【0047】

そして、前記第2基板90は、カプセル化基板として利用され、このような第2基板90の内部中央部には凹部92が形成されていて、凹部92内には外部からの水分吸収を遮断して有機電界発光ダイオード素子 D_{EL} を保護するための吸湿剤94が封入されている。

【0048】

前記吸湿剤94が封入された第2基板90内部面と第2電極76は、相互に一定間隔離隔されるように配置する。

【0049】

そして、前記第1基板70、第2基板90の縁部は、シールパターン85によりカプセル化されている。 30

【0050】

このように、既存の下部発光方式有機電界発光素子は、アレイ素子及び有機電界発光ダイオードが形成された基板と別途のカプセル化用基板の合着を通して素子を製作した。この場合、アレイ素子の収率と有機電界発光ダイオードの収率の掛け算が有機電界発光素子の収率を決定するために、既存の有機電界発光素子構造においては後半工程に該当する有機電界発光ダイオード工程により全体工程の収率が大きく制限される問題点があった。例えば、アレイ素子が良好に形成されたとしても、1、000程度の薄膜を用いる有機電界発光層の形成時に異物やその他の要素により不良が発生するようになれば、有機電界発光素子は不良等級と判定される。 40

【0051】

これによって、良品のアレイ素子を製造するのに必要とした諸般経費及び材料費の損失がもたらされて、生産収率が低下する問題点があった。

【0052】

そして、下部発光方式は、カプセル化による安全性及び工程の自由度が高い反面開口率の制限があり高解像度製品に適用するのは難しい問題点があって、上部発光方式は薄膜トランジスタ設計が容易で開口率向上が可能であるために製品寿命側面でも有利であるが、既存の上部発光方式構造においては有機電界発光層上部に通常的に陰極を配置するので、材料選択幅が狭いために透過度が制限されて光効率が低下する点と、光透過度の低下を最小化するために薄膜型保護膜を構成しなければならない場合に外気を十分に遮断できない問 50

題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0053】

前記問題点を解決するために、本発明においては、生産収率が向上した高解像度 / 高開口率構造アクティブ・マトリクス型有機電界発光素子を提供する。

【0054】

このために、本発明ではアレイ素子と有機電界発光ダイオード素子を相互に他の基板上に形成して、アレイ素子の駆動薄膜トランジスタと有機電界発光ダイオード素子の第2電極を別途の電氣的連結パターンを通して連結する、デュアルパネルタイプの有機電界発光素子を提供する。

10

【0055】

本発明のさらに他の目的では、非晶質シリコン物質を利用する逆スタagger型薄膜トランジスタ構造を採用して、4マスク工程のデュアルパネルタイプ有機電界発光素子用基板の製造工程を提供する。

【0056】

逆スタagger型薄膜トランジスタを含んで工程を進行すれば、低温条件下で工程を進行できて、電氣的連結パターンを含んで工程を進行しても既存よりマスク工程数を減少させることができる利点を有する。

【課題を解決するための手段】

20

【0057】

前記目的を達成するために、本発明の第1特徴では、相互に離隔されるように配置された第1基板及び第2基板と；前記第1基板の内側面に形成されたゲート配線と；前記ゲート配線上部から前記第1基板全面を覆う、非晶質シリコンからなる半導体層と；前記ゲート配線と交差するデータ配線と；前記データ配線と同一な形状を有して前記データ配線下に形成された不純物非晶質シリコンからなるデータオーミックコンタクト層と；前記データ配線と平行に離隔されるように配置してある、前記ゲート配線と同一物質で構成される電力供給配線と；前記ゲート配線及びデータ配線と連結している、前記半導体層をスイッチングアクティブ層として用いるスイッチング薄膜トランジスタと；前記スイッチング薄膜トランジスタと電力供給配線と連結している、前記半導体層を駆動用アクティブ層として用いる駆動用薄膜トランジスタと；前記駆動用薄膜トランジスタと連結している、導電性高分子物質からなる連結パターンと；前記第2基板の内側面に形成される第1電極と；前記第1電極上部に形成される有機電界発光層と；前記有機電界発光層上部に形成されて前記連結パターンと連結している第2電極を含む有機電界発光素子を提供する。

30

【0058】

前記データ配線とデータオーミックコンタクト層は、単一のホトリソグラフィ工程 (photolithographic process) で順次的にパターンニングされ、前記ゲート配線と電力供給配線の交差部に、前記連結パターンと同一物質で構成された第1リンク配線をさらに含む。

【0059】

40

前記ゲート配線と電力供給配線の交差部に、前記データ配線と同一物質で構成された第1リンク配線と、前記連結パターンと同一物質で構成されて、前記第1リンク配線の両端に配置される第2リンク配線をさらに含むことができ、前記ゲート配線、データ配線、電力供給配線の一端にはゲートパッド、データパッド、電力供給パッドが各々形成されている。

【0060】

前記スイッチング薄膜トランジスタには、前記ゲート配線と連結するスイッチングゲート電極と、前記スイッチングゲート電極上部の前記スイッチングアクティブ層と、前記スイッチングアクティブ層上部に形成されて不純物非晶質シリコンで構成されるスイッチングオーミックコンタクト層と、前記スイッチングオーミックコンタクト層上部に形成され

50

るスイッチングソース電極及びスイッチングドレイン電極を含んでおり、前記駆動用薄膜トランジスタには、前記スイッチングドレイン電極と連結する駆動用ゲート電極と、前記駆動用ゲート電極上部の前記駆動用アクティブ層と、前記駆動用アクティブ層上部に形成されて不純物非晶質シリコンで構成される駆動用オーミックコンタクト層と、前記駆動用オーミックコンタクト層上部に形成される駆動用ソース電極及び駆動用ドレイン電極を含む。

【0061】

前記駆動用ゲート電極と駆動用アクティブ層間のゲート絶縁膜と、前記駆動用薄膜トランジスタ上部に形成されて前記駆動用ソース電極、駆動用ドレイン電極、ゲートパッド、データパッド、電力供給パッドを一部露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを有する保護層をさらに含む。

10

【0062】

前記ゲートパッドコンタクトホールと電力供給パッドコンタクトホールは、前記ゲート絶縁膜、半導体層、保護層が共通的に有するコンタクトホールであり、前記保護層上部に前記連結パターンと同一物質で形成され、前記ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを通してゲートパッド及び電力供給パッドと各々連結するゲートパッド電極及び電力供給パッド電極をさらに含む。

【0063】

前記ソースコンタクトホールを通して駆動用ソース電極と連結していて、電力供給配線とも連結する連結電極をさらに含むことができる。

20

【0064】

本発明の第2特徴では、第1マスク工程を通して、第1基板上部に駆動用ゲート電極、ゲート配線、ゲートパッド、電力供給配線、電力供給パッドを形成する段階と；前記駆動用ゲート電極、ゲート配線、ゲートパッド、電力供給配線、電力供給パッド上部に第1絶縁膜と非晶質シリコンで構成される半導体層を順次的に形成する段階と；前記半導体層上部に不純物非晶質シリコンで構成される第1層と金属からなる第2層を順次的に形成する段階と；第2マスク工程を通して、前記第1層及び第2層を順次的にパターンニングして、不純物非晶質シリコンで構成される駆動用オーミックコンタクト層と、前記駆動用オーミックコンタクト層上部の駆動用ソース電極及び駆動用ドレイン電極と、不純物非晶質シリコンで構成されるデータオーミックコンタクト層と、前記データオーミックコンタクト層上部のデータ配線と、データパッドとを形成する段階と；第3マスク工程を通して前記駆動用ソース電極及び駆動用ドレイン電極、データ配線と、データパッド上部に前記駆動用ソース電極、駆動用ドレイン電極、データパッド、ゲートパッド、電力供給パッドを各々露出させるソースコンタクトホール、ドレインコンタクトホール、データパッドコンタクトホール、ゲートパッドコンタクトホール、電力供給パッドコンタクトホールを有する第2絶縁膜とを形成する段階と；第4マスク工程を通して、前記第2絶縁膜上部に導電性高分子物質で構成され、前記ドレインコンタクトホールを通して駆動用ドレイン電極と連結する連結パターンと、前記ソースコンタクトホールを通して駆動用ソース電極と連結する連結電極と、前記データパッドコンタクトホールを通してデータパッドと連結するデータパッド電極と、前記ゲートパッドコンタクトホールを通してゲートパッドと連結するゲートパッド電極と、前記電力供給パッドコンタクトホールを通して電力供給パッドと連結する電力供給パッド電極とを形成する段階と；第1電極を第2基板上部に形成する段階と；前記第1電極上部に有機電界発光層を形成する段階と；前記有機電界発光層上部に第2電極を形成する段階と；前記第2電極と連結パターンが接触するように前記第1基板及び第2基板を合着する段階とを含む有機電界発光素子の製造方法を提供する。

30

40

【0065】

前記連結パターンの形成と同時に、前記ゲート配線と電力供給配線の交差部に第1リンク配線を形成する段階をさらに含み、前記ゲート配線と電力供給配線の交差部に、前記連結パターンの形成と同時に第1リンク配線を形成する段階と、前記データ配線の形成と同

50

時に第2リンク配線を形成する段階とをさらに含む。

【0066】

前記ゲート配線及びデータ配線と連結するスイッチング薄膜トランジスタを形成する段階をさらに含んでおり、前記ゲートパッドコンタクトホールと電力供給パッドコンタクトホールは前記第1絶縁膜、半導体層、第2絶縁膜が共通的に有するコンタクトホールであることを特徴とする。

【発明の効果】

【0067】

以上のように、本発明によるデュアルパネルタイプ有機電界発光素子及びその製造方法によると、第一に、アレイ素子と有機電界発光ダイオード素子を相互に他の基板上に形成するために生産収率及び生産管理効率を向上させることができ、製品寿命を増やすことができ、第二に、上部発光方式であるために薄膜トランジスタ設計が容易になり高開口率/高解像度の具現が可能であって、第三に、非晶質シリコン物質を利用した逆スタガード型薄膜トランジスタ構造の採用で低温工程が可能であって、別途の電氣的連結パターンを追加してもこれまでよりマスク工程数を減らすことができ、工程単純化を通して生産収率をさらに効果的に高めることができる長所を有する。

10

【0068】

以下、本発明による望ましい実施例を図面を参照しながら詳細に説明する。

【実施例1】

【0069】

20

図6は、本発明の第1実施例によるデュアルパネルタイプ有機電界発光素子の断面図であって、電氣的連結構造を中心に概略的に図示した。

【0070】

図示したように、画面を具現する最小単位であるピクセル単位で第1基板110、第2基板150が相互に一定間隔を維持し、対向して配置されている。

【0071】

前記第1基板110の内部面にはピクセル単位で形成された多数個の駆動薄膜トランジスタT_Dを含むアレイ素子層140が形成されていて、アレイ素子層140上部には駆動薄膜トランジスタT_Dと連結して電氣的連結パターン142が形成されている。

【0072】

30

前記電氣的連結パターン142は、導電性物質から選択され、前記電氣的連結パターン142は厚さ感あるように形成されるために絶縁物質を含む多重層で形成することもでき、別途の連結電極を通して駆動薄膜トランジスタT_Dと連結することができる。

【0073】

そして、前記駆動薄膜トランジスタT_Dは、駆動ゲート電極112、駆動半導体層114、駆動ソース電極116及び駆動ドレイン電極118で構成されており、実質的に前述した電氣的連結パターン142は駆動ドレイン電極118と連結している。

【0074】

そして、前記第2基板150の内部全面には第1電極152が形成されていて、第1電極152下部にはピクセル単位で反復配列される赤、緑、青の発光層156a、156b、156cを含む有機電界発光層160が形成されていて、有機電界発光層160下部にはピクセル単位で第2電極162が形成されている。

40

【0075】

さらに詳細に説明すれば、前記有機電界発光層160には、第1電極152下部面と接触される第1キャリア伝達層154と、赤、緑、青の発光層156a、156b、156c下部に配置し、第2電極162上部面と接触される第2キャリア伝達層158がさらに含まれる。

【0076】

一例として、前記第1電極152が陽極、第2電極162が陰極に該当する場合、第1キャリア伝達層154は順序通り正孔注入層、正孔輸送層に該当して、第2キャリア伝達

50

層 1 5 8 は順序通り電子輸送層、電子注入層に該当する。

【 0 0 7 7 】

そして、前記第 1 電極 1 5 2、第 2 電極 1 6 2 と第 1 電極 1 5 2、第 2 電極 1 6 2 間に介在された有機電界発光層 1 6 0 は、有機電界発光ダイオード素子 D_{EL} に該当する。

【 0 0 7 8 】

本発明では、前記電氣的連結パターン 1 4 2 の最上部面が第 2 電極 1 6 2 下部面と連結して、駆動薄膜トランジスタ T_D から供給される電流が電氣的連結パターン 1 4 2 を通して第 2 電極 1 6 2 に伝えられることを特徴とする。

【 0 0 7 9 】

そして、前記第 1 基板 1 1 0、第 2 基板 1 5 0 の縁部にはシールパターン 1 7 0 を配置して、前記第 1 基板 1 1 0、第 2 基板 1 5 0 を合着させている。 10

【 0 0 8 0 】

本実施例では、有機電界発光ダイオード素子 D_{EL} とアレイ素子層 1 4 0 を相互に他の基板に形成するが、電氣的連結パターン 1 4 2 を利用して両素子を連結させる方式のデュアルパネルタイプで構成することを特徴とする。

【 0 0 8 1 】

説明の便宜上、3 個のピクセルが各々 R、G、B を表現する構造を一例として図示しており、薄膜トランジスタ構造及び電氣的連結パターンの連結方式は多様に変更できる。

【 0 0 8 2 】

また、本発明によるデュアルパネルタイプ有機電界発光素子は、図面上のエミッション方向のように上部発光方式であるために、薄膜トランジスタ設計が容易になり高開口率 / 高解像度具現が可能な長所を有する。 20

【 実施例 2 】

【 0 0 8 3 】

図 7 は、本発明の第 2 実施例によるデュアルパネルタイプ有機電界発光素子の平面図である。

【 0 0 8 4 】

図示したように、第 1 方向にゲート配線 2 1 2 が形成されていて、第 1 方向と交差する第 2 方向にデータ配線 2 4 0 及び電力供給配線 2 2 0 が相互に離隔されるように形成されており、前記ゲート配線 2 1 2 及びデータ配線 2 4 0 が交差する地点にはスイッチング薄膜トランジスタ T_S が形成されている。前記スイッチング薄膜トランジスタ T_S にはゲート配線 2 1 2 から分岐したスイッチングゲート電極 2 1 4 と、データ配線 2 4 0 から分岐したスイッチングソース電極 2 3 2 と、スイッチングソース電極 2 3 2 と離隔されるように配置されたスイッチングドレイン電極 2 3 6 と、スイッチングソース電極 2 3 2 及びスイッチングドレイン電極 2 3 6 の離隔区間を含んで、スイッチングソース電極 2 3 2 及びスイッチングドレイン電極 2 3 6 と対応するパターン構造を有するスイッチング半導体層 2 2 8 が形成されている。 30

【 0 0 8 5 】

前記電力供給配線 2 2 0 は、ゲート配線 2 1 2 と同一工程において同一物質で構成されたことを特徴とする。 40

【 0 0 8 6 】

そして、前記スイッチング薄膜トランジスタ T_S 及び電力供給配線 2 2 0 と連結して駆動薄膜トランジスタ T_D が形成されている。前記駆動薄膜トランジスタ T_D には、前記ゲート配線 2 1 2 と同一工程において同一物質で構成された、前記スイッチングドレイン電極 2 3 6 と連結する駆動用ゲート電極 2 1 6 と、前記駆動用ゲート電極 2 1 6 の両側と一定間隔重なって相互に離隔されるように配置してあり、前記データ配線 2 4 0 と同一工程において同一物質で構成された駆動用ソース電極 2 3 4 及び駆動用ドレイン電極 2 3 8 と、前記駆動用ソース電極 2 3 4 及び駆動用ドレイン電極 2 3 8 間の離隔区間を含んでいて、駆動用ソース電極 2 3 4 及び駆動用ドレイン電極 2 3 8 と対応するパターン構造を有する駆動用半導体層 2 3 0 とが形成されている。 50

【 0 0 8 7 】

前記駆動用ソース電極 2 3 4 とソースコンタクトホール 2 4 8 を通して連結したパワー電極 2 6 2 が形成されていて、パワー電極 2 6 2 の一側は電力供給コンタクトホール 2 4 6 を通して電力供給配線 2 2 0 と連結する。

【 0 0 8 8 】

そして、前記駆動用ドレイン電極 2 3 8 と連結して電氣的連結部 C 領域に電氣的連結パターン 2 6 0 が形成されている。前記パワー電極 2 6 2 及び電氣的連結パターン 2 6 0 は同一工程において同一物質で構成され、導電性高分子物質から選択されることを特徴とする。

【 0 0 8 9 】

前記電氣的連結部 C は、図示しなかった有機電界発光ダイオード基板の第 2 電極と対応する領域範囲に該当する。

【 0 0 9 0 】

そして、前記ドレイン電極 2 3 6 には前記電力供給配線 2 2 0 と重なるように延長形成されたキャパシター電極 2 4 4 を含んでいて、前記キャパシター電極 2 4 4 及び電力供給配線 2 2 0 が重なった領域はストレージキャパシター C_{ST} を構成する。

【 0 0 9 1 】

前記データ配線 2 4 0、ゲート配線 2 1 2、電力供給配線 2 2 0 のそれぞれの一端にはデータパッド 2 4 2、ゲートパッド 2 1 8、電力供給パッド 2 2 2 が形成されており、データパッド 2 4 2、ゲートパッド 2 1 8、電力供給パッド 2 2 2 を覆う領域には、前述した電氣的連結パターン 2 6 0 と同一工程において同一物質で構成されたデータパッド電極 2 6 4、ゲートパッド電極 2 6 6、電力供給パッド電極 2 6 8 が各々形成されている。

【 0 0 9 2 】

そして、前記データ配線 2 4 0、データパッド 2 4 2、キャパシター電極 2 4 4 の下部層には、相互に対応するパターン構造を形成し、前記半導体層 2 2 8 及び駆動用半導体層 2 3 0 のオーミックコンタクト層（図示せず）と同一な物質からなる不純物シリコン層 2 2 4 b が存在することを特徴とする。

【 0 0 9 3 】

特に、本実施例ではゲート配線 2 1 2 と電力供給配線 2 2 0 を同一工程において同一物質で形成するによって、ゲート配線 2 1 2 と電力供給配線 2 2 0 が交差部で短絡されることを防止するために、データ配線 2 4 0 と同一工程において同一物質で構成された電力供給第 1 リンク配線 2 4 1 a をゲート配線 2 1 2 と交差する領域の電力供給配線 2 2 0 の連結配線とする。

【 0 0 9 4 】

さらに詳細に説明すれば、前記電力供給第 1 リンク配線 2 4 1 a の両側には、電氣的連結パターン 2 6 0 と同一工程において同一物質で構成された電力供給第 2 リンク配線 2 4 1 b を各々配置して、電力供給第 2 リンク配線 2 4 1 b を通して電力供給配線 2 2 0 と実質的に連結する。

【 0 0 9 5 】

一方、図示しなかったが本発明のさらに他の実施例では、電氣的連結パターン 2 6 0 と同一工程において同一物質で構成された電力供給第 2 リンク配線だけを利用して電力供給配線 2 2 0 を連結することができる。

【 0 0 9 6 】

この時、前記データパッド 2 4 2 及び電力供給パッド 2 2 2 は、相互に他の信号電圧が印加されるために、図面のように相互に逆方向の一端に形成することが望ましい。

【 実施例 3 】

【 0 0 9 7 】

図 8 A ないし図 8 D、図 9 A ないし図 9 D は、前記図 7 の切断線 V I I I - V I I I、I X - I X に沿って切断されたそれぞれの断面を製造段階別に示した断面図であり、V I I I - V I I I は駆動薄膜トランジスタ部、I X - I X はデータパッド部、ゲートパッド

10

20

30

40

50

部、電力供給パッド部に対する図面である。説明の便宜上、駆動用ゲート電極はゲート電極、駆動用半導体層は半導体層、駆動用ソース電極及びドレイン電極はソース電極及びドレイン電極とそれぞれ略称して説明する。

【0098】

図8A及び図9Aは、基板210上に第1金属物質を利用した第1マスク工程によりゲート電極216、ゲートパッド218、電力供給パッド222を形成する段階である。

【0099】

図面に提示しなかったが、この段階では前記電力供給パッド222と一体型パターンに電力供給配線が形成される。

【0100】

前記第1金属物質は、抵抗率値が低い金属物質から選択され、望ましくはアルミニウムを含む金属物質から選択するものである。

【0101】

図面に詳細に提示しなかったが、本発明に利用されるマスク工程は、感光性物質であるPRを塗布した後に、所望のパターンを有するマスクを配置してから露光、現像処理を通して形成されたPRパターンをマスクとして利用して、露出された被エッチング層をエッチングする方法でパターンニングする方法に該当する。

【0102】

図8B及び図9Bは、前記ゲート電極216、ゲートパッド218、電力供給パッド222を覆う領域に第1絶縁物質、非晶質シリコン物質(a-Si)、不純物シリコン物質(n+a-Si)、第2金属物質を順序通り形成した後に、前記第1絶縁物質、非晶質シリコン物質(a-Si)はゲート絶縁膜223及び非晶質シリコン層224aとして残して、第2マスク工程により前記第2金属物質、不純物シリコン物質(n+a-Si)を連続的にエッチングして、ゲート電極216を覆う領域に配置する半導体層230と、前記半導体層230と対応するパターン構造を有し、前記半導体層230上部で相互に離隔されるように配置するソース電極234及びドレイン電極238と、データ形成部Dのデータパッド242とを形成する段階である。

【0103】

前記半導体層230は、非晶質シリコン物質で構成されたアクティブ層230aと、不純物非晶質シリコン物質で構成されたオーミックコンタクト層230bが順序通り積層された構造で形成される。

【0104】

また、前記ソース電極234及びドレイン電極238間の離隔区間で露出されたアクティブ層230a領域はチャンネルchを形成する。

【0105】

図面に提示しなかったが、この段階では第2方向にデータ配線を形成する段階を含んでいて、前記データパッド形成部Dはデータ配線の一端部領域に該当しており、望ましくは前記電力供給パッド222と相互に逆方向の一端部に配置するものである。

【0106】

前記ゲート電極216、半導体層230、ソース電極234及びドレイン電極238は駆動用薄膜トランジスタT₀を構成する。

【0107】

前記データパッド242の下部には、前記データパッド242と対応したパターン構造を有し、前記半導体層230のオーミックコンタクト層230bと同一な物質からなる不純物シリコン物質層224bが存在する。

【0108】

前記第1絶縁物質は、シリコン絶縁物質から選択されることが望ましく、さらに望ましくはシリコン窒化膜(SiNx)とするものであって、前記第2金属物質は化学的耐蝕性が高い金属物質から選択され、望ましくはモリブデン(Mo)、チタン(Ti)、クロム(Cr)、タングステン(W)のうちいずれか一つから選択するものである。

10

20

30

40

50

【0109】

図8C及び図9Cは、前記駆動用薄膜トランジスタ T_D 及びデータパッド242、ゲートパッド218、電力供給パッド222を覆う領域に、第2絶縁物質を形成した後に、第3マスク工程により、前記ソース電極234、ドレイン電極238、データパッド242、ゲートパッド218、電力供給パッド222を各々部露出させるソースコンタクトホール248、ドレインコンタクトホール250、データパッドコンタクトホール252、ゲートパッドコンタクトホール254、電力供給パッドコンタクトホール256を有する保護層258を形成する段階である。

【0110】

この時、前記ゲートパッドコンタクトホール254及び電力供給パッドコンタクトホール256は、ゲートパッド218及び電力供給パッド222を覆う領域のゲート絶縁膜223、非晶質シリコン層224a、保護層258が共通的に有するそれぞれのコンタクトホールに該当する。 10

【0111】

前記ドレインコンタクトホール250は、図示しなかった有機電界発光ダイオード素子の第2電極と対応する領域に定義される電氣的連結部(図7のC)に配置することを特徴とする。

【0112】

図8D及び図9Dは、前記保護層258上部に導電性高分子物質を形成した後に、第4マスク工程により、前記ドレインコンタクトホール250を通してドレイン電極238と連結する電氣的連結パターン260と、前記ソースコンタクトホール248を通してソース電極234と連結するパワー電極262と、データパッドコンタクトホール252、ゲートパッドコンタクトホール254、電力供給パッドコンタクトホール256を通してデータパッド242、ゲートパッド218、電力供給パッド222と連結するデータパッド電極264、ゲートパッド電極266、電力供給パッド電極268を各々形成する段階である。 20

【0113】

しかし、本発明は前記実施例に限定されず、本発明の趣旨に外れない限度内で多様に変更して実施できる。

【図面の簡単な説明】

30

【0114】

【図1】一般的なアクティブ・マトリクス型有機電界発光素子の基本画素構造を示した図面。

【図2】関連技術のアクティブ・マトリクス型有機電界発光素子の一画素部に対する平面図。

【図3】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を示した断面図。

【図4A】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。

【図4B】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。 40

【図4C】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。

【図4D】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。

【図4E】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。

【図4F】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。

【図4G】前記図2の切断線ⅠⅠⅠ-ⅠⅠⅠに沿って切断された断面を製造工程段階別に各々示した断面図。 50

【図 4 H】前記図 2 の切断線 I I I - I I I に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 4 I】前記図 2 の切断線 I I I - I I I に沿って切断された断面を製造工程段階別に各々示した断面図。

【図 5】関連技術の有機電界発光素子の全体断面図。

【図 6】本発明の第 1 実施例によるデュアルパネルタイプ有機電界発光素子に対する断面図。

【図 7】本発明の第 2 実施例によるデュアルパネルタイプ有機電界発光素子に対する平面図。

【図 8 A】前記図 7 の切断線 V I I I - V I I I に沿って切断された駆動用薄膜トランジスタ部の断面を製造段階別に示した断面図。 10

【図 8 B】前記図 7 の切断線 V I I I - V I I I に沿って切断された駆動用薄膜トランジスタ部の断面を製造段階別に示した断面図。

【図 8 C】前記図 7 の切断線 V I I I - V I I I に沿って切断された駆動用薄膜トランジスタ部の断面を製造段階別に示した断面図。

【図 8 D】前記図 7 の切断線 V I I I - V I I I に沿って切断された駆動用薄膜トランジスタ部の断面を製造段階別に示した断面図。

【図 9 A】前記図 7 の切断部 I X - I X に沿って切断された、データパッド部、ゲートパッド部、電力供給パッド部の断面を製造段階別に示した断面図。

【図 9 B】前記図 7 の切断部 I X - I X に沿って切断された、データパッド部、ゲートパッド部、電力供給パッド部の断面を製造段階別に示した断面図。 20

【図 9 C】前記図 7 の切断部 I X - I X に沿って切断された、データパッド部、ゲートパッド部、電力供給パッド部の断面を製造段階別に示した断面図。

【図 9 D】前記図 7 の切断部 I X - I X に沿って切断された、データパッド部、ゲートパッド部、電力供給パッド部の断面を製造段階別に示した断面図。

【符号の説明】

【 0 1 1 5 】

2 1 0 : 基板

2 1 6 : ゲート電極

2 1 8 : ゲートパッド

2 2 2 : 電力供給パッド

2 2 3 : ゲート絶縁膜

2 3 0 a : アクティブ層

2 3 0 b : オーミックコンタクト層

2 3 0 : 半導体層

2 4 8 : ソースコンタクトホール

2 5 0 : ドレインコンタクトホール

2 5 8 : 保護層

2 6 2 : パワー電極

2 6 0 : 電氣的連結パターン

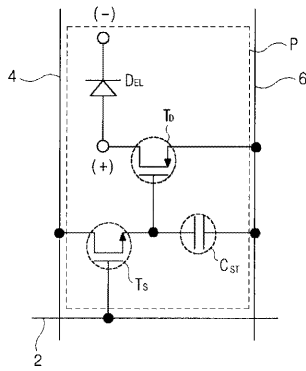
c h : チャンネル

T_D : 駆動用薄膜トランジスタ

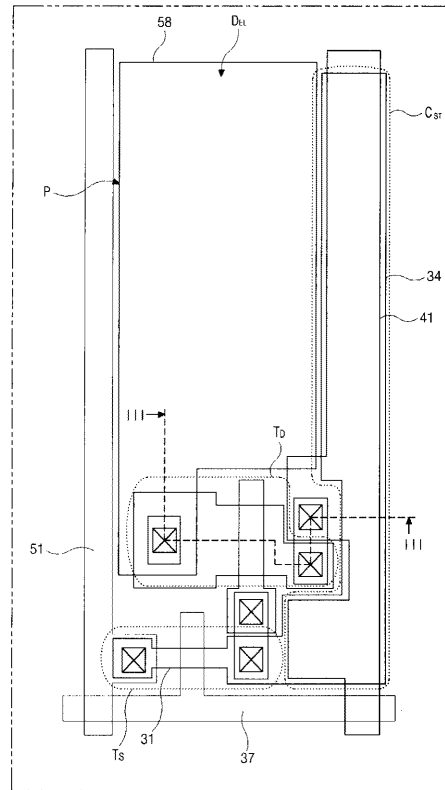
30

40

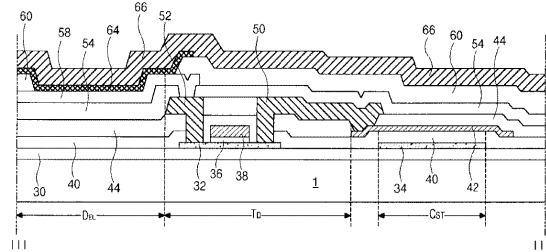
【図 1】



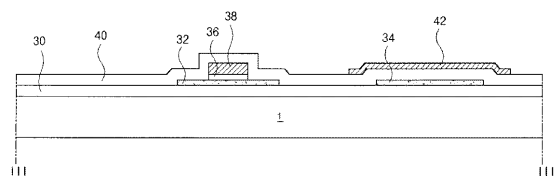
【図 2】



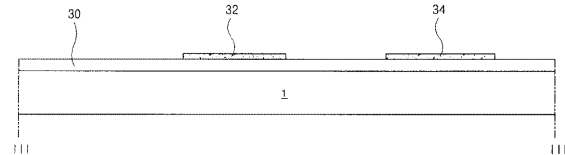
【図 3】



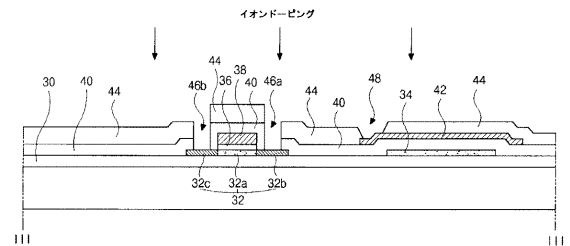
【図 4 C】



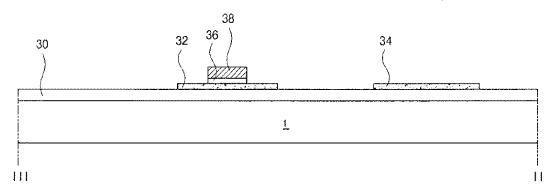
【図 4 A】



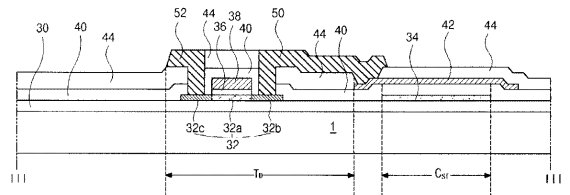
【図 4 D】



【図 4 B】



【図 4 E】



[illegible][illegible][illegible]

Figure 1 is a cross-sectional view of a semiconductor device. The device includes a substrate 70 with a series of gate electrodes 72 on its surface. A layer 78 is formed on top of the gate electrodes. A central region 92 is covered by a layer 94. The top surface of the device is at level 90, and the bottom of the substrate is at level 85. The gate electrodes 72 are spaced at a distance 76. The device is shown with three downward arrows indicating the emission direction.

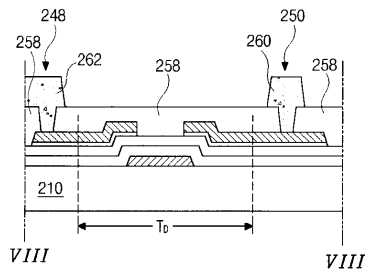
[illegible]

Figure 1 is a schematic diagram of a cross-section of a substrate 210. A layer 216 is disposed on top of the substrate 210. The diagram is labeled with "VIII" on both the left and right sides.

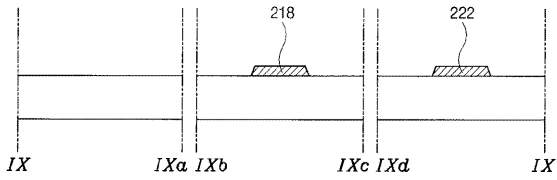
Diagram VIII shows a cross-sectional view of a semiconductor device. It features a substrate 210 with a layer 216. A gate structure 223 is formed on top of 216. A channel region 230 is defined by gate electrodes 234 and 238. A source region 230a and a drain region 230b are formed in the channel region. A contact 224a is formed in the drain region. A dimension T_0 is indicated between the gate electrodes.

Diagram VIII shows a cross-sectional view of a semiconductor device. It features a substrate 210 with a periodic structure. The structure consists of alternating layers 216 and 238. Layer 216 is a thin layer, and layer 238 is a thicker layer. On top of layer 238, there is a layer 248, which is a thin layer. Above layer 248, there is a layer 258, which is a thin layer. The top surface of the device is labeled 250. A period T_0 is indicated between two adjacent structures.

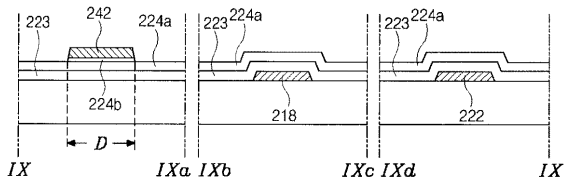
【図 8 D】



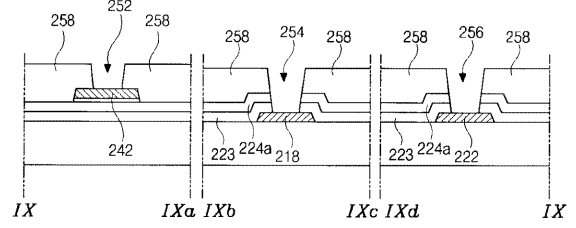
【図 9 A】



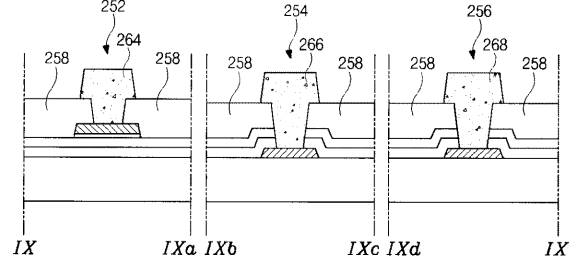
【図 9 B】



【図 9 C】



【図 9 D】



フロントページの続き

- (74)代理人 100101498
弁理士 越智 隆夫
- (74)代理人 100096688
弁理士 本宮 照久
- (74)代理人 100102808
弁理士 高梨 憲通
- (74)代理人 100104352
弁理士 朝日 伸光
- (74)代理人 100107401
弁理士 高橋 誠一郎
- (74)代理人 100106183
弁理士 吉澤 弘司
- (72)発明者 パク ジェ - ヨン
大韓民国 4 3 1 - 0 7 0 , ギョンギ - ド , アンヤン - シ , ドンアン - グ , ピョンチョン - ドン ,
グンマウル - ギョンヨン , アパートメント 3 0 5 - ドン , 7 0 1 - ホ
- (72)発明者 ファン クワン - ジョ
大韓民国 4 3 0 - 0 1 6 , ギョンギ - ド , アンヤン - シ , マナン - グ , アンヤン 6 - ドン , ムジ
ン - ビラ , ガ - ドン , 3 0 1 - ホ
- F ターム(参考) 3K007 AB18 BA06 BB07 CA00 CC00 DB03 FA00 FA02 GA00
5C094 AA10 AA42 AA43 AA48 BA03 BA12 BA27 CA19 CA24 DA07
DA12 DA13 DB01 DB04 DB05 EA04 EA05 EC02 FA01 FA02
FB01 FB12 FB20 GB10

专利名称(译)	双面板型有机电致发光器件及其制造方法		
公开(公告)号	JP2004212992A	公开(公告)日	2004-07-29
申请号	JP2003429244	申请日	2003-12-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	パクジェヨン ファンクワアンジョ		
发明人	パク ジェ-ヨン ファン クワアン-ジョ		
IPC分类号	H05B33/10 G09F9/30 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	H01L27/3253 H01L27/3276		
FI分类号	G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/BB07 3K007/CA00 3K007/CC00 3K007/DB03 3K007/FA00 3K007/FA02 3K007/GA00 5C094/AA10 5C094/AA42 5C094/AA43 5C094/AA48 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA24 5C094/DA07 5C094/DA12 5C094/DA13 5C094/DB01 5C094/DB04 5C094/DB05 5C094/EA04 5C094/EA05 5C094/EC02 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB12 5C094/FB20 5C094/GB10 3K107/AA01 3K107/BB02 3K107/CC02 3K107/EE12 3K107/EE28 3K107/EE33 3K107/EE63 3K107/FF15		
代理人(译)	臼井伸一 藤野郁夫 朝日 伸光 高桥诚一郎 吉泽博		
优先权	1020020084579 2002-12-26 KR		
其他公开文献	JP4068554B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有提高的生产率的双面板型有机电致发光器件。第一基板和第二基板布置成彼此分离；在第一基板的内表面上形成的栅极布线；以及从栅极布线的上部开始的第一基板的整个表面。半导体层；与栅极布线相交的数据布线；与数据布线具有相同形状的数据欧姆接触层；与数据布线平行分开的电源布线；栅极布线和数据布线 连接到其上的开关薄膜晶体管；连接到该开关薄膜晶体管和电源布线的驱动薄膜晶体管；连接到该驱动薄膜晶体管的连接图案；形成在第二基板的内表面上的第一电极；以及形成在第二基板的内表面上的第一电极。有机电致发光层形成在电极上；第二电极形成在有机电致发光层上并连接到连接图案。它的特点是 [选择图]图6

