



(12)发明专利申请

(10)申请公布号 CN 108735915 A

(43)申请公布日 2018.11.02

(21)申请号 201710245015.8

(22)申请日 2017.04.14

(71)申请人 上海视涯信息科技有限公司

地址 201206 上海市浦东新区金海路1000号45幢6楼

(72)发明人 居宇涵

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 吴敏

(51)Int.Cl.

H01L 51/56(2006.01)

G23C 14/04(2006.01)

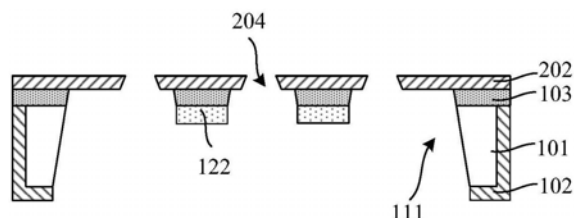
权利要求书3页 说明书17页 附图10页

(54)发明名称

用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法

(57)摘要

一种用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法,其中用于OLED蒸镀的荫罩包括:半导体基底,所述半导体基底包括正面和相对的背面,所述半导体基底中具有贯穿正面和背面的凹槽;位于半导体基底正面上的格栅膜层,所述格栅膜层中具有若干呈阵列排布的开口,且所述开口的上部宽度小于下部宽度,所述凹槽暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层。本发明形成的荫罩中格栅膜层中开口的尺寸可以较小并形貌较好,将之用于蒸镀时能形成尺寸较小且形貌较好的发光单元,并且由于开口上部宽度小于下部宽度,在蒸镀过程中能极大的减小阴影效应的影响,提高开口率。



1. 一种用于OLED蒸镀的荫罩的制作方法,其特征在于,包括:
提供第一半导体基底,所述第一半导体基底包括正面和相对的背面;
在第一半导体基底的正面上形成格栅膜层;
在所述格栅膜层中形成若干呈阵列排布的开口,且所述开口上部宽度大于开口的下部宽度;
提供第二半导体基底,所述第二半导体基底包括正面和相对的背面;
将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;
沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽;
去除第一半导体基底,暴露格栅膜层和格栅膜层中的开口。
2. 如权利要求1所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述格栅膜层的形成过程包括:形成覆盖所述第一半导体基底正面、背面和侧面表面的格栅薄膜层;在所述第一半导体基底正面的格栅薄膜层表面形成第一硬掩膜层;刻蚀去除第一半导体基底背面和侧面的格栅薄膜层,第一半导体基底的正面剩余的格栅薄膜层作为格栅膜层。
3. 如权利要求2所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述格栅膜层和格栅薄膜层具有张应力。
4. 如权利要求3所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述格栅膜层和格栅薄膜层的材料为氮化硅,格栅膜层和格栅薄膜层的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于20纳米。
5. 如权利要求4所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述具有张应力、材料为氮化硅的格栅薄膜层的形成工艺为低压炉管沉积工艺,低压炉管沉积工艺的温度大于600℃,腔室压强为0.2-7Torr,气体包括硅烷气体和NH₃,其中硅烷气体为SiH₄、SiH₂Cl₂、Si₂H₆一种或几种。
6. 如权利要求2所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,在所述格栅膜层中形成若干开口的过程包括:图形化所述第一硬掩膜层;以所述图形化的第一硬掩膜层为掩膜刻蚀第一半导体基底正面的剩余的格栅膜层,在格栅膜层中形成若干呈阵列排布的开口;去除所述图形化的第一硬掩膜层。
7. 如权利要求6所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述开口侧壁的倾斜角度为40°~80°,所述开口的尺寸为2到20微米。
8. 如权利要求1或3所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述格栅膜层的材料为氧化硅或氮氧化硅。
9. 如权利要求1所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,在进行键合之前,还包括:形成覆盖第二半导体基底背面和侧面的第二硬掩膜层;在第二半导体基底的正面形成键合层。
10. 如权利要求9所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述键合层的材料为氧化硅。
11. 如权利要求9所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述凹槽的形成过程包括:在第二半导体基底背面的第二硬掩膜层表面形成图形化的第二光刻胶层;以

所述图形化的第二光刻胶层为掩膜,刻蚀第二半导体基底背面的第二硬掩膜层,然后沿第二半导体基底的背面刻蚀第二半导体基底和键合层,在半导体基底和键合层中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽。

12. 如权利要求11所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,刻蚀第二半导体基底的同时,去除所述第一半导体基底。

13. 如权利要求9所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,在形成第二硬掩膜层之前,还包括:在所述第二半导体基底的正面上形成第三硬掩膜层,所述第三硬掩膜层中具有暴露中第二半导体基底正面表面的网格状开口;沿网格状开口在第二半导体基底中形成网格状的支撑层,所述支撑层表面与第二半导体基底的正面表面齐平;去除所述第三硬掩膜层。

14. 如权利要求13所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述网格状的支撑层的形成过程包括:沿网格状开口向暴露的第二半导体基底中掺入B;然后进行退火。

15. 如权利要求14所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述掺入B的浓度为大于 $1E22\text{atom}/\text{cm}^3$,深度为1~10微米。

16. 如权利要求14或15所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述掺入B的工艺为离子注入、气源扩散、固态源扩散。

17. 如权利要求16所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述离子注入的能量大于500KeV,剂量大于 $1E17/\text{cm}^2$;气源扩散采用的气体为 B_2H_6 ,温度大于 600°C ,压强为200~300mtorr;固态源扩散采用的固态源为氮化硼片,气体为 N_2 ,温度为1000~1200 $^\circ\text{C}$,压强为300~mtorr。

18. 如权利要求13所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,进行键合后,所述网格状的支撑层位于相邻开口之间的格栅膜层背面的键合层上。

19. 如权利要求18所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述网格状的支撑层的宽度小于相邻开口之间的格栅膜层的宽度。

20. 如权利要求18所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,在形成凹槽后,所述网格状的支撑层至少有部分与凹槽暴露的部分第二半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的第二半导体基底中。

21. 如权利要求1所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述半导体基底的材料为硅或锗。

22. 一种用于OLED蒸镀的荫罩,其特征在于,包括:

半导体基底,所述半导体基底包括正面和相对的背面,所述半导体基底中具有贯穿正面和背面的凹槽;

位于半导体基底正面上的格栅膜层,所述格栅膜层中具有若干呈阵列排布的开口,且所述开口的上部宽度小于下部宽度,所述凹槽暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层。

23. 如权利要求22所述的用于OLED蒸镀的荫罩,其特征在于,所述格栅膜层具有张应力。

24. 如权利要求23所述的用于OLED蒸镀的荫罩,其特征在于,所述格栅膜层的材料为氮化硅,格栅膜层的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于20纳

米。

25. 如权利要求22所述的用于OLED蒸镀的荫罩,其特征在于,所述开口侧壁的倾斜角度为 $130^{\circ}\sim 170^{\circ}$,所述开口的尺寸为2到20微米。

26. 如权利要求12或23所述的用于OLED蒸镀的荫罩,其特征在于,所述格栅膜层的材料为氧化硅或氮氧化硅。

27. 如权利要求22所述的用于OLED蒸镀的荫罩,其特征在于,所述半导体基底正面与格栅膜层之间具有键合层。

28. 如权利要求27所述的用于OLED蒸镀的荫罩,其特征在于,所述键合层的材料为氧化硅。

29. 如权利要求22所述的用于OLED蒸镀的荫罩,其特征在于,所述开口之间的格栅膜层背面还具有网格状的支撑层,所述凹槽暴露出网格状的支撑层。

30. 如权利要求29所述的用于OLED蒸镀的荫罩,其特征在于,所述网格状的支撑层的材料为掺杂B的半导体基底材料。

31. 如权利要求30所述的用于OLED蒸镀的荫罩,其特征在于,所述网格状支撑层中掺入B的浓度为大于 $1E22\text{atom}/\text{cm}^3$,网格状支撑层的厚度为1~10微米。

32. 如权利要求29所述的用于OLED蒸镀的荫罩,其特征在于,所述网格状的支撑层与相邻开口之间的格栅膜层的背面表面之间具有键合层。

33. 如权利要求29所述的用于OLED蒸镀的荫罩,其特征在于,所述网格状的支撑层的宽度小于相邻开口之间的格栅膜层的宽度。

34. 如权利要求29所述的用于OLED蒸镀的荫罩,其特征在于,所述网格状的支撑层除了部分位于相邻开口之间的格栅膜层背面外,所述网格状的支撑层至少有部分与凹槽暴露的部分半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的半导体基底中。

35. 如权利要求22所述的用于OLED蒸镀的荫罩,其特征在于,所述半导体基底的材料为硅或锗。

36. 一种用权利要求22~35任一项所述的荫罩制作OLED面板的方法,其特征在于,包括:

提供基板;

将基板传送至蒸镀腔中;

将所述荫罩置于基板的表面,使得荫罩上的格栅膜层中的若干开口与基板的表面相对,使得格栅膜层中的若干开口暴露出基板的部分表面,荫罩中的凹槽与蒸镀源相对;

蒸镀源产生的气态发光材料经过荫罩的凹槽和若干开口扩散到基板上,在基板上形成与若干开口对应的发光单元。

用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法

技术领域

[0001] 本发明涉及OLED蒸镀领域,特别涉及一种高精度的用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法。

背景技术

[0002] 有机电致发光二极管(Organic Light-Emitting Diode,OLED)显示面板同时具备自发光(不需背光源)、对比度高、厚度薄、视角广、反应速度快、可用于挠曲性面板、使用温度范围广和构造及制程较简单等优点,越来越受到业界青睐。

[0003] OLED显示面板最初的彩色方案是制作显示白光的显示单元,然后再配合使用相应的彩色滤光片。这种技术方案这种技术方案需要引入彩色滤光片,由于彩色滤光片的遮挡使得约80%的显示子像素出光损耗在彩色滤光片中,使得OLED显示面板的发光功耗和亮度性能逐渐无法满足对微显示可穿戴应用的需求。此外,这种技术方案中,无法单独调制不同波长红绿蓝三种子像素的微腔腔长,而彩色滤光片的可选择性变小,因此,相应OLED显示面板的视角色偏、动静态对比度和色域广度等显示主要性能皆有较大幅度下降。

[0004] 为此,业界提出直接形成三原色子像素的技术方案。这种技术方案由于不需要彩色滤光片,因此,各个子像素的出光损耗小,OLED显示面板的发光功耗和亮度性能优越。并且,这种OLED显示面板可以单独调制不同波长红绿蓝三种子像素的微腔,因此,相应OLED显示面板的大视角色偏、动静态对比度、色域广度等显示主要性能优越。

[0005] 直接形成三原色子像素的技术方案在OLED显示面板生产过程中,最重要的过程之一是将有机层(发光材料)按照驱动矩阵的要求蒸镀到基板上,形成各个发光显示单元等结构。这个过程中,需要使用到金属荫罩(或掩膜)和蒸镀源,金属荫罩中具有与待形成的若干发光单元对应的若干开口,其具体过程为请参考图1:将基板12置于蒸镀腔中;将金属荫罩13置于基板12的表面;蒸镀源11产生的气态发光材料经过金属荫罩13上的若干开口15扩散到基板12上,在基板12上形成与若干开口15对应的发光单元16。

[0006] 然而,现有采用蒸镀形成OLED面板存在子像素(发光单元)的极限尺寸仍加大,开口率仍较低的问题,无法满足小尺寸高解析度的OLED面板的要求的问题。

发明内容

[0007] 本发明解决的问题是怎样减小OLED面板的极限尺寸以及提高OLED面板的开口率。

[0008] 为解决上述问题,本发明提供一种用于OLED蒸镀的荫罩的制作方法,包括:

[0009] 提供第一半导体基底,所述第一半导体基底包括正面和相对的背面;在第一半导体基底的正面上形成格栅膜层;在所述格栅膜层中形成若干呈阵列排布的开口,且所述开口上部宽度大于开口的下部宽度;提供第二半导体基底,所述第二半导体基底包括正面和相对的背面;将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜

层的凹槽;去除第一半导体基底,暴露格栅膜层和格栅膜层中的开口。

[0010] 可选的,所述格栅膜层的形成过程包括:形成覆盖所述第一半导体基底正面、背面和侧面表面的格栅薄膜层;在所述第一半导体基底正面的格栅薄膜层表面形成第一硬掩膜层;刻蚀去除第一半导体基底背面和侧面的格栅薄膜层,第一半导体基底的正面剩余的格栅薄膜层作为格栅膜层。

[0011] 可选的,所述格栅膜层和格栅薄膜层具有张应力。

[0012] 可选的,所述格栅膜层和格栅薄膜层的材料为氮化硅,格栅膜层和格栅薄膜层的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于 20纳米。

[0013] 可选的,所述具有张应力、材料为氮化硅的格栅薄膜层的形成工艺为低压炉管沉积工艺,低压炉管沉积工艺的温度大于600℃,腔室压强为0.2~7Torr,气体包括硅烷气体和NH₃,其中硅烷气体为SiH₄、SiH₂Cl₂、Si₂H₆一种或几种。

[0014] 可选的,在所述格栅膜层中形成若干开口的过程包括:图形化所述第一硬掩膜层;以所述图形化的第一硬掩膜层为掩膜刻蚀第一半导体基底正面的剩余的格栅膜层,在格栅膜层中形成若干呈阵列排布的开口;去除所述图形化的第一硬掩膜层。

[0015] 可选的,所述开口侧壁的倾斜角度为40°~80°,所述开口的尺寸为2 到20微米。

[0016] 可选的,所述格栅膜层的材料为氧化硅或氮氧化硅。

[0017] 可选的,在进行键合之前,还包括:形成覆盖第二半导体基底背面和侧面的第二硬掩膜层;在第二半导体基底的正面形成键合层。

[0018] 可选的,所述键合层的材料为氧化硅。

[0019] 可选的,所述凹槽的形成过程包括:在第二半导体基底背面的第二硬掩膜层表面形成图形化的第二光刻胶层;以所述图形化的第二光刻胶层为掩膜,刻蚀第二半导体基底背面的第二硬掩膜层,然后沿第二半导体基底的背面刻蚀第二半导体基底和键合层,在半导体基底和键合层中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽。

[0020] 可选的,刻蚀第二半导体基底的同时,去除所述第一半导体基底。

[0021] 可选的,在形成第二硬掩膜层之前,还包括:在所述第二半导体基底的正面上形成第三硬掩膜层,所述第三硬掩膜层中具有暴露中第二半导体基底正面表面的网格状开口;沿网格状开口在第二半导体基底中形成网格状的支撑层,所述支撑层表面与第二半导体基底的正面表面齐平;去除所述第三硬掩膜层。

[0022] 可选的,所述网格状的支撑层的形成过程包括:沿网格状开口向暴露的第二半导体基底中掺入B;然后进行退火。

[0023] 可选的,所述掺入B的浓度为大于1E22atom/cm³,深度为1~10微米。

[0024] 如权利要求14或15所述的用于OLED蒸镀的荫罩的制作方法,其特征在于,所述掺入B的工艺为离子注入、气源扩散、固态源扩散。

[0025] 可选的,所述离子注入的能量大于500KeV,剂量大于1E17/cm²;气源扩散采用的气体为B₂H₆,温度大于600℃,压强为200~300mtorr;固态源扩散采用的固态源为氮化硼片,气体为N₂,温度为1000~1200℃,压强为300~mtorr。

[0026] 可选的,进行键合后,所述网格状的支撑层位于相邻开口之间的格栅膜层背面的键合层上。

- [0027] 可选的,所述网格状的支撑层的宽度小于相邻开口之间的格栅膜层的宽度。
- [0028] 可选的,在形成凹槽后,所述网格状的支撑层至少有部分与凹槽暴露的部分第二半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的第二半导体基底中。
- [0029] 可选的,所述半导体基底的材料为硅或锗。
- [0030] 本发明还提供了一种用于OLED蒸镀的荫罩,包括:
- [0031] 半导体基底,所述半导体基底包括正面和相对的一面,所述半导体基底中具有贯穿正面和背面的凹槽;位于半导体基底正面上的格栅膜层,所述格栅膜层中具有若干呈阵列排布的开口,且所述开口的上部宽度小于下部宽度,所述凹槽暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层。
- [0032] 可选的,所述格栅膜层具有张应力。
- [0033] 可选的,所述格栅膜层的材料为氮化硅,格栅膜层的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于20纳米。
- [0034] 可选的,所述开口侧壁的倾斜角度为130°~170°,所述开口的尺寸为2 到20微米。
- [0035] 可选的,所述格栅膜层的材料为氧化硅或氮氧化硅。
- [0036] 可选的,所述半导体基底正面与格栅膜层之间具有键合层。
- [0037] 可选的,所述键合层的材料为氧化硅。
- [0038] 可选的,所述开口之间的格栅膜层背面还具有网格状的支撑层,所述凹槽暴露出网格状的支撑层。
- [0039] 可选的,所述网格状的支撑层的材料为掺杂B的半导体基底材料。
- [0040] 可选的,所述网格状支撑层中掺入B的浓度为大于 $1E22atom/cm^3$,网格状支撑层的厚度为1~10微米。
- [0041] 可选的,所述网格状的支撑层与相邻开口之间的格栅膜层的背面表面之间具有键合层。
- [0042] 可选的,所述网格状的支撑层的宽度小于相邻开口之间的格栅膜层的宽度。
- [0043] 可选的,所述网格状的支撑层除了位于相邻开口之间的格栅膜层背面外,所述网格状的支撑层至少有部分与凹槽暴露的部分半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的半导体基底中。
- [0044] 可选的,所述半导体基底的材料为硅或锗。
- [0045] 本发明实施例还提供了一种前述所述的荫罩制作OLED面板的方法,包括:
- [0046] 提供基板;
- [0047] 将基板传送至蒸镀腔中;
- [0048] 将所述荫罩置于基板的表面,使得荫罩上的格栅膜层中的若干开口与基板的表面相对,使得格栅膜层中的若干开口暴露出基板的表面,荫罩中的凹槽与蒸镀源相对;
- [0049] 蒸镀源产生的气态发光材料经过荫罩的凹槽和若干开口扩散到基板上,在基板上形成与若干开口对应的发光单元。
- [0050] 与现有技术相比,本发明的技术方案具有以下优点:
- [0051] 本发明采用半导体集成制作工艺制作荫罩,在第一半导体基底的正面上形成格栅膜层;在所述格栅膜层中形成若干呈阵列排布的开口,且所述开口上部宽度大于开口的下

部宽度;提供第二半导体基底,所述第二半导体基底包括正面和相对的背面;将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽;去除第一半导体基底,暴露格栅膜层和格栅膜层中的开口。即本申请方法形成的荫罩,采用具有凹槽的第二半导体基底作为主体支撑结构,在格栅膜层形成对应的蒸镀图形(对应格栅膜层中的开口)后,将第一半导体基底和第二半导体基底键合,然后去除第一半导体基底,使得具有开口的格栅膜层形成在第二半导体基底的正面上,具有凹槽的第二半导体基底支撑具有开口的格栅膜层,由于第二半导体基底的厚度可以较厚,而格栅膜层的厚度可以做得较薄,相比于现有的在很厚的因瓦合金中形成蒸镀图形,本申请中通过简单的刻蚀工艺在厚度较薄的格栅膜层中可以形成尺寸较小并且形貌较好的蒸镀图形;并且,格栅膜层中形成的开口上部宽度大于开口的下部宽度,在后续将第一半导体基底与第二半导体基底键合之后,再刻蚀第二半导体基底形成凹槽以及去除第一半导体基底后,即具有开口的格栅膜层位于第二半导体基底的表面,相应的格栅膜层中的开口变成倒倾角,即格栅膜层中的开口靠近凹槽的部分(下部)宽度大于远离凹槽的部分(上部)的宽度,在将前述荫罩用于蒸镀时,格栅膜层与基板相对,凹槽与蒸镀源相对,因而蒸镀气体经过凹槽和开口扩散到基板上时,只有宽度较小的开口下部才会限制蒸镀气体的扩散,而开口的上部以及凹槽均宽度较宽,对蒸镀气体的扩散限制较小,从而在基板上形成与开口下部宽度对应的发光单元,防止了蒸镀过程中阴影效应的产生或者减小了发光单元中内阴影和外阴影的宽度;并且,本申请中先在第一半导体基底的格栅膜层中形成上部宽度大于开口的下部宽度的开口;然后将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;然后去除第一半导体基底并沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽,暴露格栅膜层和格栅膜层中的开口,简便的实现了第一半导体基底上正倾角的开口到第二半导体基底上的倒倾角的转化,工艺过程较为简便。

[0052] 进一步,所述第二半导体基底的材料为硅,由于硅材料第二半导体基底中硅原子具有固定的晶向排列,利用碱性溶液对不同晶向的硅材料的刻蚀速率不同,后续在刻蚀第二半导体基底的背面时,可以在厚度较厚(几百微米到几毫米)的第二半导体基底中较简便的形成侧壁形貌较好的凹槽;并且由于硅的密度($2.4\text{g}/\text{cm}^3$)远小于因瓦合金的密度($8.1\text{g}/\text{cm}^3$),使得本申请制作的荫罩的重量远小于现有的因瓦金属制作的金属荫罩,因而本申请制作的荫罩因自重导致的弯曲量要远小于现有的金属荫罩因自重而导致的弯曲量,从而保证了格栅膜层中形成的开口因弯曲量导致的变形量会很小,当蒸镀时采用本申请的荫罩而形成的发光单元的位置精度提高并且形貌较好。

[0053] 进一步,在第二半导体基底的侧面和背面形成第二硬掩膜层,第二半导体基底背面的第二硬掩膜层作为采用湿法刻蚀沿第二半导体基底的背面刻蚀第二半导体基底,在第二半导体基底中形成凹槽时的掩膜,所述第二半导体基底侧面的第二硬掩膜层在沿第二半导体基底背面的刻蚀第二半导体基底时,使得侧面的第二半导体基底不会被刻蚀,使得剩余的半导体基底材料能保持良好的形貌,以支撑剩余的半导体基底正面的格栅膜层。

[0054] 进一步,所述格栅膜层具有张应力,以防止悬空的格栅膜层由于自重带来的变形,提高格栅膜层中开口的位置精度和保持开口侧壁形貌的良好。

[0055] 进一步,所述格栅膜层的材料为氮化硅,刻蚀氮化硅的工艺简单,在氮化硅材料中容易形成尺寸较小并且形貌较好的开口,氮化硅材料致密度较高,后续具有开口的格栅膜层悬空时,悬空的格栅膜层机械稳定性和机械强度以及耐腐蚀性较高,并且可以通过炉管低压化学气相沉积工艺很简便的形成厚度均匀并且具有较大张应力的格栅膜层,所述格栅膜层的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于20纳米。保证后续悬空的格栅膜层机械稳定性和机械强度以及耐腐蚀性较高的同时,有效的克服格栅膜层自重带来的变形,并且1~1.5微米的格栅膜层中可以很简便的形成尺寸较小的开口。

[0056] 进一步,相邻开口之间的格栅膜层背面形成有网格状的支撑层,当具有开口的格栅膜层悬空时,所述网格状的支撑层能支撑具有开口的支撑层,有利于防止格栅膜层中形成开口由于格栅膜层的自重而产生变形。

[0057] 进一步,所述网格状的支撑层除了部分位于开口之间的格栅膜层背面外,且所述网格状的支撑层至少有部分与凹槽暴露的部分第二半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的第二半导体基底中,以进一步提高网格状支撑层的支撑强度。

[0058] 进一步,通过在第二半导体基底中掺杂B,后续在沿第二半导体基底的背面刻蚀第二半导体基底形成凹槽时,对掺杂B的第二半导体基底材料的刻蚀速率远小于不掺杂B的第二半导体基底材料的刻蚀速率,使得形成凹槽时,开口之间的格栅膜层背面的掺杂B的第二半导体基底材料得以保留作为网格状的支撑层,可以很简单和方便的形成机械强度较高且形貌较好的网格状的支撑层。

[0059] 进一步,所述掺入B的浓度为大于 $1E22atom/cm^3$,采用TMAH或KOH刻蚀溶液在沿第二半导体基底的背面刻蚀第二半导体基底形成凹槽时,TMAH或KOH刻蚀溶液对该B掺杂浓度下第二半导体基底材料的被刻蚀量可以忽略不计,使得掺杂B的第二半导体基底可以完整的保留作为网格状的支撑层,并且支撑层的形貌较好,且掺杂B的深度为1~10微米,使得形成的网格状支撑层的厚度为1~10微米,保证网格状支撑层本身的机械强度和机械稳定性,以对表面的具有开口的格栅膜层具有良好的支撑。

[0060] 进一步,通过形成具有张应力的格栅膜层和具有支撑结构的网格状的支撑层两者的有机结合,具有开口的格栅膜层在悬空时,不仅通过格栅膜层具有的张应力克服格栅膜层自重带来的变形,并通过网格状的支撑层的支撑作用进一步减少自重带来的变形,从而更好的保证后续格栅膜层中形成的开口不会变形,有利于提高蒸镀时形成的发光单元的位置精度和保持良好的形貌,并且提高具有开口的格栅膜层的机械强度和机械稳定性,提高荫罩的使用寿命。

[0061] 进一步,所述第二半导体基底的正面与格栅膜层之间以及网格状的支撑层与格栅膜层之间具有键合层,以使得格栅膜层与第二半导体基底的正面之间具有较高的牢固度,并使得网格状的支撑层与格栅膜层之间具有较高的牢固度。

[0062] 本发明的荫罩,采用具有凹槽的半导体基底作为主体支撑结构,半导体基底正面的具有开口的格栅膜层的作为蒸镀时的掩膜,由于第二半导体基底的厚度可以较厚,而格栅膜层的厚度可以做得较薄,相比于现有的在很厚的因瓦合金中形成蒸镀图形,本申请中

通过简单的刻蚀工艺在厚度较薄的格栅膜层中可以形成尺寸较小并且形貌较好的蒸镀图形;并且,格栅膜层中的开口靠近凹槽的部分(下部)宽度大于远离凹槽的部分(下部)的宽度,在将该荫罩用于蒸镀时,格栅膜层与基板相对,凹槽与蒸镀源相对,因而蒸镀气体经过凹槽和开口扩散到基板上时,只有宽度较小的开口下部才会限制蒸镀气体的扩散,而开口的上部以及凹槽均宽度较宽,对蒸镀气体的扩散限制较小,从而在基板上形成与开口下部宽度对应的发光单元,防止了蒸镀过程中阴影效应的产生或者减小了发光单元中内阴影和外阴影的宽度。

[0063] 进一步,所述半导体基底的材料为硅,由于硅的密度($2.4\text{g}/\text{cm}^3$)远小于因瓦合金的密度($8.1\text{g}/\text{cm}^3$),使得本申请制作的荫罩的重量远小于现有的因瓦金属制作的金属荫罩,因而本申请制作的荫罩因自重导致的弯曲量要远小于现有的金属荫罩因自重而导致的弯曲量,从而保证了格栅膜层中形成的开口因弯曲量导致的变形量会很小,当蒸镀时采用本申请的荫罩而形成的发光单元的位置精度提高并且形貌较好。

[0064] 进一步,所述网格状的支撑层除了部分位于开口之间的格栅膜层背面外,且所述网格状的支撑层至少有部分与凹槽暴露的部分半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的半导体基底中,以进一步提高网格状支撑层的支撑强度。

[0065] 进一步,所述半导体基底的正面与格栅膜层之间以及网格状的支撑层与格栅膜层之间具有键合层,以使得格栅膜层与半导体基底的正面之间具有较高的牢固度,并使得网格状的支撑层与格栅膜层之间具有较高的牢固度。

[0066] 进一步,由于具有开口的格栅膜层是悬空,通过具有张应力的格栅膜层和具有支撑结构的网格状的支撑层两者的有机结合,不仅通过格栅膜层具有的张应力克服格栅膜层自重带来的变形,并通过网格状的支撑层的支撑作用进一步减少自重带来的变形,从而更好的保证后续格栅膜层中形成的开口不会变形,有利于提高蒸镀时形成的发光单元的位置精度和保持良好的形貌,并且提高具有开口的格栅膜层的机械强度和机械稳定性,提高荫罩的使用寿命。

[0067] 本发明的采用前述荫罩制作OLED面板的方法,形成的发光单元尺寸可以较小,形貌较好,并且能极大减小阴影效应的影响(隔膜层中的开口上部宽度小于下部宽度,在进行蒸镀时,只有宽度较小的开口下部才会限制蒸镀气体的扩散,而开口的上部以及凹槽均宽度较宽,对蒸镀气体的扩散限制较小,从而在基板上形成与开口下部宽度对应的发光单元,极大的减小了发光单元中内阴影和外阴影的宽度),提高了OLED面板的开口率。

附图说明

[0068] 图1为现有技术采用蒸镀制作OLED的结构示意图;

[0069] 图2~图17为本发明一实施例用于OLED蒸镀的荫罩的制作过程的结构示意图;

[0070] 图18~图32为本发明另一实施例用于OLED蒸镀的荫罩的制作过程的结构示意图;

[0071] 图33为采用本发明的荫罩制作OLED面板的结构示意图。

具体实施方式

[0072] 如背景技术所言,现有采用蒸镀形成OLED面板存在子像素(发光单元)的极限尺寸仍加大,开口率仍较低的问题,无法满足小尺寸高解析度的OLED面板的要求。

[0073] 对现有的蒸镀工艺进行研究发现,现有的金属荫罩中开口的尺寸和形貌限制了蒸镀形成的子像素(发光单元)的尺寸以及开口率,即现有的金属荫罩中开口的尺寸仍较大,使得采用该金属荫罩进行蒸镀形成的子像素(发光单元)仍较大,并且现有金属荫罩的形貌难以保证,从而影响了蒸镀形成的像素(发光单元)的形貌,影响了开口率。

[0074] 进一步研究发现,上述金属荫罩的具体形成过程为:提供几十微米到上百微米后的因瓦合金板;对因瓦合金板的正面进行湿法刻蚀,在因瓦合金板中形成若干第一开口;对因瓦合金板的背面进行湿法刻蚀,在因瓦合金板中形成若干第二开口,每个第二开口与相应的第一开口相互贯穿,相互贯穿的第一开口和第二开口构成形成一个发光单元时的掩膜图形;然后将具有若干第一开口和第二开口的因瓦合金板的背面与具有凹槽的框架焊接在一起,框架中的凹槽暴露出若干第二开口和第二开口之间的因瓦合金板,具体请参考图1所示的金属荫罩13(框架未示出),金属荫罩13中具有第一开口15和与第一开口15相贯穿的第二开口14(图1中仅示出了一个第一开口15和一个第二开口14作为示例)。由于因瓦合金的物理特性以及湿法刻蚀各向同性的特性,在较厚(几十微米到上百微米)的因瓦合金板中形成图形(第一开口和于第一开口贯穿的第二开口)时,特别是制作特征尺寸较小的图形时,各向同性湿法刻蚀后的形貌、图形特征尺寸均匀性和一致性很难保证,使得开口的极限特征尺寸难以做的较小,并且湿法刻蚀形成开口的侧壁容易形成上宽下窄的弧形侧壁形貌(具体请参考图1所示的第一开口和第二开口的侧壁形貌),由于蒸镀工艺的特性,蒸镀源11产生的气态发光材料经过金属荫罩14上的若干第二开口14和第一开口15扩散到基板12上,在基板12上形成与若干第二开口14和第一开口15对应的发光单元16,由于第一开口15的侧壁为上宽下窄的弧形而第二开口14为上窄下宽的弧形,会限制气态发光材料的扩散,使得形成的发光单元16会具有膜厚保证区17和位于膜厚保证区两侧的内阴影区18和外阴影区19,由于内阴影区18和外阴影区19膜层的厚度不均匀,内阴影区18和外阴影区19是不能作为像素的有效发光区的,因为使得像素的有效发光区的面积减小,从而影响了开口率(蒸镀时形成内阴影区18和外阴影区19称为阴影效应,阴影效应在蒸镀时是要尽量避免的)。

[0075] 为此本发明提供了一种用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法,其中所述OLED蒸镀的荫罩的制作方法,在第一半导体基底的正面上形成格栅膜层;在所述格栅膜层中形成若干呈阵列排布的开口,且所述开口上部宽度大于开口的下部宽度;提供第二半导体基底,所述第二半导体基底包括正面和相对的背面;将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽;去除第一半导体基底,暴露格栅膜层和格栅膜层中的开口。即本申请方法形成的荫罩,采用具有凹槽的第二半导体基底作为主体支撑结构,在格栅膜层形成对应的蒸镀图形(对应格栅膜层中的开口)后,将第一半导体基底和第二半导体基底键合,然后去除第一半导体基底,使得具有开口的格栅膜层形成在第二半导体基底的正面上,具有凹槽的第二半导体基底支撑具有开口的格栅膜层,由于第二半导体基底的厚度可以较厚,而格栅膜层的厚度可以做得较薄,相比于现有的在很厚的因瓦合金中形成蒸镀图形,本申请中通过简单的刻蚀工艺在厚度较薄的格栅膜层中可以形成尺寸较小并且形貌较好的蒸镀图形;并且,格栅膜层中形成的开口上部宽度大

于开口的下部宽度,在后续将第一半导体基底与第二半导体基底键合之后,再刻蚀第二半导体基底形成凹槽以及去除第一半导体基底后,即具有开口的格栅膜层位于第二半导体基底的表面,相应的格栅膜层中的开口变成倒倾角,即格栅膜层中的开口靠近凹槽的部分(下部)宽度大于远离凹槽的部分(下部)的宽度,在将前述荫罩用于蒸镀时,格栅膜层与基板相对,凹槽与蒸镀源相对,因而蒸镀气体经过凹槽和开口扩散到基板上时,只有宽度较小的开口下部才会限制蒸镀气体的扩散,而开口的上部以及凹槽均宽度较宽,对蒸镀气体的扩散限制较小,从而在基板上形成与开口下部宽度对应的发光单元,防止了蒸镀过程中阴影效应的产生或者减小了发光单元中内阴影和外阴影的宽度;并且,本申请中先在第一半导体基底的格栅膜层中形成上部宽度大于开口的下部宽度的开口;然后将第二半导体基底与第一半导体基底键合,第二半导体基底的正面与第一半导体基底正面上的格栅膜层相对;然后去除第一半导体基底并沿第二半导体基底的背面刻蚀去除部分所述第二半导体基底,在第二半导体基底中形成暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层的凹槽,暴露格栅膜层和格栅膜层中的开口,简便的实现了第一半导体基底上正倾角的开口到第二半导体基底上的倒倾角的转化,工艺过程较为简便。

[0076] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。在详述本发明实施例时,为便于说明,示意图会不依一般比例作局部放大,而且所述示意图只是示例,其在此不应限制本发明的保护范围。此外,在实际制作中应包含长度、宽度及深度的三维空间尺寸。

[0077] 图2~图17为本发明一实施例用于OLED蒸镀的荫罩的制作过程的结构示意图。

[0078] 请参考图2,提供第一半导体基底201,所述第一半导体基底201包括正面和相对的背面。

[0079] 所述第一半导体基底201正面和背面相对,正面和背面之间还具有侧面,具体请参考图2,将图2中所述的第一半导体基底201的上表面定义为正面,下表面定义为背面,上表面和下表面之间的两侧表面定义为侧面。

[0080] 所述第一半导体基底201作为后续形成格栅膜层时的平台。所述第一半导体基底201与后续的第二半导体基底的材料可以相同或不同。

[0081] 参考图3和图4,在第一半导体基底201的正面上形成格栅膜层202。

[0082] 本实施例中,所述格栅膜层202的形成过程为:参考图3,形成覆盖所述第一半导体基底201正面、背面和侧面表面的格栅薄膜层205;参考图4,在所述第一半导体基底正面的格栅薄膜层205表面形成第一硬掩膜层203;刻蚀去除第一半导体基底201背面和侧面的格栅薄膜层,第一半导体基底201的正面剩余的格栅薄膜层作为格栅膜层202。在其他实施例中,可以仅形成覆盖第一半导体基底正面的格栅薄膜作为格栅膜层。

[0083] 先形成覆盖所述第一半导体基底201正面、背面和侧面表面的格栅薄膜层205,刻蚀去除第一半导体基底201背面和侧面的格栅薄膜层,第一半导体基底201的正面剩余的格栅薄膜层作为格栅膜层202的目的在于:通过炉管低压化学气相沉积工艺很简便的形成厚度均匀并且具有较大张应力的格栅薄膜层。

[0084] 形成在第一半导体基底201正面的格栅膜层202中后续形成若干开口,作为蒸镀时的掩膜层,在格栅膜层中形成若干开口后,后续将第一半导体基底201与第二半导体基底键合,在去除第一半导体基底后,使得形成有开口的格栅膜层202位于第二半导体基底的正

面,第二半导体基底作为支撑格栅膜层的支撑结构,因而本申请中的荫罩的形成方法,相对于现有的金属荫罩,由于形成格栅膜层202的厚度可以较薄(1~1.5微米),并且刻蚀工艺可以较为简单,在格栅膜层202中可以形成尺寸较小并且形貌较好的蒸镀图形(开口)。

[0085] 后续将第一半导体基底201与第二半导体基底键合之后,再刻蚀第二半导体基底形成凹槽以及去除第一半导体基底后,第二半导体基底正面上具有若干开口的格栅膜层是悬空的,本实施例中,所述格栅薄膜层205和格栅膜层202具有张应力,以防止悬空的格栅膜层由于自重带来的变形,提高格栅膜层中开口的位置精度和保持开口侧壁形貌的良好。

[0086] 本实施例中,所述格栅薄膜层205和格栅膜层202的材料为氮化硅,刻蚀氮化硅的工艺简单,在氮化硅材料中容易形成尺寸较小并且形貌较好的开口,氮化硅材料致密度较高,后续具有开口的格栅膜层悬空时,悬空的格栅膜层机械稳定性和机械强度以及耐腐蚀性较高,并且可以通过炉管低压化学气相沉积工艺很简便的形成厚度均匀并且具有较大张应力的格栅膜层,所述格栅薄膜层205和格栅膜层202的厚度为1~1.5微米,可以为1.5微米,2微米,2.5微米,3微米,4微米,4.5微米,张应力的大小为100~400Mpa,可以为150Mpa,200Mpa,250Mpa,300Mpa,350Mpa,表面粗糙度小于20纳米,保证后续悬空的格栅膜层机械稳定性和机械强度以及耐腐蚀性较高的同时,有效的克服格栅膜层自重带来的变形,并且1~1.5微米的格栅膜层中可以很简便的形成尺寸较小的开口,并且防止格栅膜层太薄在后续工艺处理时产生破损,同时防止厚度太厚时应力过大容易造成基板翘曲。

[0087] 在一实施例中,覆盖第一半导体基底201的正面、背面和侧面,以及具有张应力、材料为氮化硅的格栅薄膜层205的形成工艺为低压炉管沉积工艺,低压炉管沉积工艺的温度为。腔室压强为。气体为。气体的流量为。低压炉管沉积工艺形成格栅薄膜层205时,能同时在绝缘体上半导体衬底的整个表面(正面、背面和侧面)同时形成格栅薄膜层205,在形成工艺简单的同时,使得形成格栅薄膜层205的厚度较为均匀,表面粗糙度较低,并且膜层各个位置的张应力分布较为均匀并且应力的大小较为容易控制。

[0088] 在其他实施例中,所述格栅膜层的材料还可以为氧化硅或氮氧化硅。

[0089] 第一硬掩膜层203的材料与格栅膜层202的材料不同,在一实施例中,所述第一硬掩膜层的材料可以为Al、氧化硅、无定形碳、TiN、Ti、Ta₂N₅、Ta 中的一种或几种。

[0090] 本实施例中,所述格栅膜层为单层结构,在其他实施例中,所述格栅膜层可以为多层(大于等于2层)堆叠结构。

[0091] 参考图5、图6和图7,在所述格栅膜层202中形成若干呈阵列排布的开口204,且所述开口204上部宽度大于开口的下部宽度。

[0092] 本实施例中,在所述格栅膜层202中形成若干开口204的过程包括:参考图5,图形化所述第一硬掩膜层203;参考图6,以所述图形化的第一硬掩膜层203为掩膜刻蚀第一半导体基底201正面的剩余的格栅膜层202,在格栅膜层202中形成若干呈阵列排布的开口;参考图7,去除所述图形化的第一硬掩膜层。

[0093] 在一实施例中,图形化所述第一硬掩膜层203的过程包括:在所述第一硬掩膜层203上形成光刻胶层(图中未示出);采用曝光和显影工艺对光刻胶层进行图形化;以图形化的光刻胶层为掩膜刻蚀所述第一硬掩膜层。

[0094] 本实施例中,所述开口204上部宽度大于开口的下部宽度,或者所述开口的宽度由上向下逐渐减小,在后续将第一半导体基底201与第二半导体基底键合之后,再刻蚀第二半

导体基底形成凹槽以及去除第一半导体基底后,即具有开口的格栅膜层位于第二半导体基底的表面,相应的格栅膜层中的开口变成倒倾角,即格栅膜层中的开口靠近凹槽的部分(下部)宽度大于远离凹槽的部分(上部)的宽度,蒸镀气体经过凹槽和开口扩散到基板上时,只有宽度较小的开口下部才会限制蒸镀气体的扩散,而开口的上部以及凹槽均宽度较宽,对蒸镀气体的扩散限制较小,从而在基板上形成与开口下部宽度对应的发光单元,防止了蒸镀过程中阴影效应的产生或者减小了发光单元中内阴影和外阴影的宽度。需要说明的是,在第一半导体基底与第二半导体基底键合之前,所述开口204的上部为开口远离第一半导体基底201正面的部分,开口的下部为开口靠近第一半导体基底201正面的部分,由上向下表示从远离第一半导体基底正面到靠近第一半导体基底正面的方向。所述开口204的侧壁形貌可以为斜平面、斜曲面或斜阶梯表面;在第一半导体基底与第二半导体基底键合之后,在第二半导体基底中形成凹槽以及去除第一半导体基底后,所述开口的上部为靠近凹槽的部分,开口的下部为远离凹槽的部分。

[0095] 在一实施例中,所述开口204侧壁的倾斜角度 b 为 $40^{\circ}\sim 80^{\circ}$,所述开口204的尺寸为2到20微米,开口204侧壁的倾斜角度为侧壁表面或侧壁表面的切线与第一半导体基底202表面的夹角。

[0096] 刻蚀格栅膜层202,形成开口204可以采用湿法刻蚀或干法刻蚀工艺。在一实施例中,所述湿法刻蚀可以采用磷酸溶液。在另一实施例中,干法刻蚀工艺为等离子体刻蚀,等离子体刻蚀采用的气体为 CH_3F 、 CH_2F_2 一种或几种,反应腔室压强为10毫托至100毫托,腔室温度为20度至100度,射频功率源的输出功率为60瓦至1000瓦,射频偏置功率源的输出功率为100瓦至400瓦,以形成形貌较好,并且侧壁倾斜的开口204。

[0097] 去除所述第一硬掩膜层可以采用湿法或干法刻蚀工艺。

[0098] 在其他实施例中,可以不形成第一硬掩膜层,在格栅膜层表面直接形成光刻胶层,然后对光刻胶层进行图形化,以图形化的光刻胶层为掩膜,刻蚀格栅膜层,在格栅膜层中形成若干呈阵列排布的开口,且所述开口上部宽度大于开口的下部宽度。

[0099] 格栅膜层202中形成的若干开口是相互分立的,若干开口中格栅膜层202中呈阵列排布,所述阵列排布可以为矩阵式的排布或其他的排布方式。

[0100] 参考图8,提供第二半导体基底101,所述第二半导体基底101包括正面和相对的背面。

[0101] 所述第二半导体基底101正面和背面相对,正面和背面之间还具有侧面,具体请参考图8,将图8中所述的第二半导体基底101的上表面定义为正面,下表面定义为背面,上表面和下表面之间的两侧表面定义为侧面。

[0102] 所述第二半导体基底101用于形成荫罩的主体支撑结构,即后续沿半导体基底101的背面刻蚀形成凹槽(该凹槽暴露若干开口和开口之间的格栅膜层)后剩余的半导体基底能支撑半导体基底正面上的具有若干开口的格栅膜层。

[0103] 所述第二半导体基底101的材料可以为硅或锗,在一实施例中,第二半导体基底101的厚度为500~725微米。

[0104] 本实施例中,所述第二半导体基底101的材料为硅,由于硅材料第二半导体基底101中硅原子具有固定的晶向排列,利用碱性溶液对不同晶向的硅材料的刻蚀速率不同,后续在刻蚀第二半导体基底101的背面时,可以在厚度较厚(几百微米到几毫米)的第二半导

体基底101中较简便的形成侧壁形貌较好的凹槽；并且由于硅的密度($2.4\text{g}/\text{cm}^3$)远小于因瓦合金的密度($8.1\text{g}/\text{cm}^3$),使得本申请制作的荫罩的重量远小于现有的因瓦金属制作的金属荫罩,因而本申请制作的荫罩因自重导致的弯曲量要远小于现有的金属荫罩因自重而导致的弯曲量,从而保证了格栅膜层中形成的开口因弯曲量导致的变形量会很小,当蒸镀时采用本申请的荫罩而形成的发光单元的位置精度提高并且形貌较好,另外,由于硅材料的热膨胀系数较小(与因瓦金属的热膨胀系数)相近,使得蒸镀时荫罩的因而受热而产生的变形量也很小,另外硅材料还具有无黏着和塑性的优点,使得在制作过程中半导体基底101不容易产生变形。

[0105] 所述第二半导体基底101正面上还形成有保护层108,所述保护层108在后续在第二半导体101的侧面和背面形成第二掩膜层时,保护第二半导体基底101的正面不会被损伤。

[0106] 在一实施例中,所述保护层108材料可以为氧化硅、碳化硅或无定形碳。

[0107] 参考图9和图10,在第二半导体基底101的侧面和背面形成第二硬掩膜层102。

[0108] 所述第二硬掩膜层102的材料与第二半导体基底101的材料不同,第二半导体基底背面的第二硬掩膜层102作为后续采用湿法刻蚀沿第二半导体基底的背面刻蚀第二半导体基底,在第二半导体基底中形成凹槽时的掩膜,所述第二半导体基底侧面的第二硬掩膜层102在沿第二半导体基底背面的刻蚀第二半导体基底时,使得侧面的第二半导体基底不会被刻蚀,使得剩余的第二半导体基底材料能保持良好的形貌,以支撑剩余的第二半导体基底正面的格栅膜层。

[0109] 第二硬掩膜层102可以为氮化硅、氧化硅、氮氧化硅、碳化硅、氮碳化硅、氮化钛或氮化钽。

[0110] 第二硬掩膜层102的形成过程为:在第二半导体基底101的正面形成保护层108后;通过沉积工艺,形成覆盖保护层108表面以及第二半导体基底101侧面和底部表面的硬掩膜薄膜层109(参考图9);刻蚀去除第二半导体基底101正面上的硬掩膜薄膜层,在第二半导体基底101背面和侧面表面形成第二硬掩膜层。

[0111] 刻蚀去除第二半导体基底101正面上的硬掩膜薄膜层采用干法刻蚀工艺。

[0112] 参考图11,去除所述保护层108(参考图10),在所述第二半导体基底101正面表面形成键合层103。

[0113] 所述键合层103用于后续第一半导体基底201(参考图7)和第二半导体基底101的键合。本实施例中,所述键合层103的材料为氧化硅,形成工艺为热氧化。

[0114] 需要说明的是,所述键合层103根据键合工艺的需要可以采用其他的键合材料。

[0115] 参考图12,将第二半导体基底101与第一半导体基底201键合,第二半导体基底101的正面与第一半导体基底201正面上的格栅膜层202相对。

[0116] 本实施例中,第二半导体基底101的正面上的键合层103与第一半导体基底201正面上的格栅膜层202接触。

[0117] 键合工艺采用直接键合工艺。

[0118] 参考图13到图15,沿第二半导体基底101的背面刻蚀去除部分所述第二半导体基底101,在第二半导体基底101中形成暴露出格栅膜层202中的若干开口204以及相邻开口204之间的格栅膜层的凹槽111。

[0119] 本实施例中,所述凹槽111的形成过程包括:参考图14,在第二半导体基底101背面的第二硬掩膜层102表面形成图形化的第二光刻胶层110;以所述图形化的第二光刻胶层110为掩膜,刻蚀第二半导体基底101背面的第二硬掩膜层102,参考图15和图16,然后沿第二半导体基底101的背面刻蚀第二半导体基底101和键合层103,在半导体基底101和键合层103中形成暴露出格栅膜层202中的若干开口204以及相邻开口204之间的格栅膜层的凹槽111。

[0120] 参考图14,所述图形化的第二光刻胶层110的形成过程为:采用旋涂工艺在第二半导体基底101背面的第二硬掩膜层102表面形成光刻胶层;采用曝光和显影工艺对所述光刻胶层进行图形化,形成图形化的第二光刻胶层110。

[0121] 参考图15,刻蚀第二半导体基底101背面的第二硬掩膜层102的采用干法刻蚀工艺,在一实施例中,所述干法刻蚀工艺为等离子体刻蚀工艺,等离子体刻蚀工艺采用的刻蚀气体包括含氟气体。

[0122] 刻蚀所述第二半导体基底101采用湿法刻蚀工艺,湿法刻蚀采用的刻蚀溶液为TMAH(四甲基氢氧化铵)或KOH溶液,由于TMAH(四甲基氢氧化铵)或KOH溶液在刻蚀硅材料时,对不同晶向的硅材料的刻蚀速率不同的特性,因而可以很容易的形成上部宽度较大,下部宽度较小的凹槽111;并且在刻蚀时,刻蚀溶液对第二硬掩膜层102的材料刻蚀速率极低,因而第二半导体基底101侧面的第二硬掩膜层102保护第二半导体基底的侧面不会被刻蚀;并且,刻蚀时,刻蚀溶液对格栅膜层202的刻蚀速率也极低,使得格栅膜层202能保持完好。

[0123] 本实施例中,所述形成凹槽111的宽度从上部(靠近第二半导体基底101的背面的部分)到下部(靠近第二半导体基底101的正面的部分)逐渐减小,即形成的凹槽111的上部宽度较大,下部宽度较小,由于在进行蒸镀时,凹槽111与蒸镀源是相对的,凹槽111的上部宽度较大时,凹槽111的开口边缘不会对气体的蒸镀气体扩散产生影响,从而改善蒸镀形成的发光单元的内阴影和外阴影。

[0124] 本实施例中,第一半导体基底201的材料与第二半导体基底101的材料相同时,在刻蚀第二半导体基底101的同时,刻蚀去除第一半导体基底201(参考图14),以暴露格栅膜层202和格栅膜层202中的开口204。在其他实施例中,当第一半导体基底的材料与第二半导体基底的材料不相同,可以采用剥离工艺移除所述第一半导体基底201。

[0125] 参考图16,刻蚀所述缓冲层103采用湿法刻蚀工艺,湿法刻蚀工艺采用的刻蚀溶液为含有氢氟酸的刻蚀溶液。在刻蚀所述缓冲层103后,具有开口204的格栅膜层202悬空。刻蚀部分所述缓冲层103后,在缓冲层103中形成的子凹槽(图中未标示),作为凹槽111的一部分。

[0126] 参考图17,去除所述图形化的第二光刻胶层110(参考图15)。

[0127] 在一实施例中,可以采用灰化工艺去除所述第二光刻胶层110。

[0128] 图18~图32为本发明另一实施例用于OLED蒸镀的荫罩的制作过程的结构示意图。本实施例中与前述实施例中的区别在于,在凹槽暴露的格栅膜层(相邻开口之间的格栅膜层背面)的表面形成网格状的支撑层,以提高形成荫罩(悬空的具有格栅膜层)的强度,防止荫罩(悬空的具有格栅膜层)变形并提高使用寿命。需要说明的是,本实施例中与前述实施例中相似或相同结构的描述或限定,请参考前述实施例中相应结构的描述或限定,在本实施例中不再赘述。

[0129] 请参考图18和图19,图19为图18部分结构的俯视示意图,图18为图19沿切割线AB获得的剖面结构示意图,在第二半导体基底101的正面形成键合层的步骤之前,在所述第二半导体基底101的正面上形成第三硬掩膜层120,所述第三硬掩膜层120中具有暴露中第二半导体基底101正面表面的网格状开口121。

[0130] 所述第三硬掩膜层120的材料可以氮化硅、氧化硅、碳化硅、氮碳化硅、氮化钛、氮化钽、金属氧化物中的一种或几种。

[0131] 所述第三硬掩膜层120为后续在第二半导体基底101中形成网格状的支撑层时的掩膜,通过光刻和刻蚀工艺在所述第三硬掩膜层120中形成网格状的开口121,所述网格状开口121的形状和位置与后续在第二半导体基底101中形成的网格状的支撑层的形状和位置对应。

[0132] 网格状开口121可以由若干横向和/或纵向排布的开口组成,且横向开口与相应的纵向开口相互贯通,网格状开口121对应具有若干个的网格,后续在第二半导体基底101中形成网格状的支撑层时,网格状开口的位置与支撑层的位置相对应,在形成网格状的支撑层后,后续将第一半导体基底和第二半导体基底键合时,使得网格状的支撑层位于具有开口的格栅膜层背面,当具有开口的格栅膜层悬空时,所述网格状的支撑层能够支撑所述悬空的具有开口的格栅膜层,从而防止格栅膜层的变形以及提高使用寿命,为了使得形成网格状的支撑层能位于相邻开口之间的格栅膜层背面,第三硬掩膜层120中形成网格状开口121中的每一个网格对应的位于后续格栅膜层中形成的一个或多个开口周围。

[0133] 并且为了进一步提高后续形成的网格状支撑层的支撑强度,所述网格状的支撑层除了要位于开口之间的格栅膜层背面外,且所述网格状的支撑层至少有部分与凹槽(所述凹槽后续通过刻蚀第二半导体基底形成)暴露的部分第二半导体基底相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的第二半导体基底中,为了形成这样的网格状支撑层,对应到第三硬掩膜层120中的网格状开口121,请参考图12,虚线框内的网格状开口与后续位于相邻开口之间的格栅膜层背面的那一部分网格状支撑层对应,虚线框外的网格状开口与后续刻蚀第二半导体基底形成凹槽后,与剩余的第二半导体基底相连的那一部分网格状支撑层对应。需要说明的是,图12所示的网格状开口仅是作为示例,其不因限制本发明的保护范围,在其他实施例中,所述网格状开口可以仅包括横向的开口或纵向的开口,或者若干网格可以规则排列也可以不规则排列。

[0134] 参考图20,沿网格状开口121在第二半导体基底101中形成网格状的支撑层122,所述网格状的支撑层表面122与第二半导体基底101的正面表面齐平。

[0135] 所述网格状的支撑层122的形成过程包括:沿网格状开口121向暴露的第二半导体基底101中掺入B;然后进行退火,形成网格状的支撑层122。

[0136] 本实施例中,通过在第二半导体基底101中掺杂B,后续采用TMAH或KOH刻蚀溶液在沿第二半导体基底101的背面刻蚀第二半导体基底形成凹槽时,对掺杂B的第二半导体基底材料的刻蚀速率远小于不掺杂B的第二半导体基底材料的刻蚀速率,使得形成凹槽时,开口之间的格栅膜层背面的掺杂B的第二半导体基底材料得以保留作为网格状的支撑层,可以很简单和方便的形成机械强度较高且形貌较好的网格状的支撑层;并且,为了使得网格状支撑层具有较好的支撑能力和机械强度,形成的网格状支撑层一般较厚(1~10微米),B可以在现有的掺杂工艺下掺杂到较深的深度,然后通过退火工艺使得掺杂的B扩散,从而形

成厚度较厚的网格状支撑层,减小了工艺的难度。

[0137] 在一实施例中,所述掺入B的浓度为大于 $1E22atom/cm^3$,可以为, $2E22atom/cm^3$, $3E22atom/cm^3$, $5E22atom/cm^3$, $8E22atom/cm^3$, $1E23atom/cm^3$, $3E23atom/cm^3$, $5E23atom/cm^3$, $8E23atom/cm^3$, $1E24atom/cm^3$,后续采用TMAH 或KOH刻蚀溶液在沿第二半导体基底101的背面刻蚀第二半导体基底形成凹槽时,TMAH或KOH刻蚀溶液对该B掺杂浓度下的第二半导体基底材料的刻蚀量可以忽略不计,使得掺杂B的第二半导体基底可以完整的保留作为网格状的支撑层,并且网格状的支撑层的形貌较好,且掺杂B的深度为1~10微米,使得后续形成的网格状支撑层的厚度至少为1~10微米,保证网格状支撑层本身的机械强度和机械稳定性,以对表面的具有开口的格栅膜层具有良好的支撑,并防止网格状支撑层厚度太薄在后续工艺时会损坏,同时防止网格状支撑层厚度太厚时在蒸镀时造成的阴影效应恶化。所述掺入B的工艺可以为离子注入、气源扩散、固态源扩散。

[0138] 在一实施例中,为了使得掺杂B的浓度较为均匀,并且深度能满足要求,掺入B的工艺可以为离子注入时,所述离子注入的能量大于 $500KeV$,剂量大于 $1E17/cm^2$;气源扩散采用的气体为 B_2H_6 ,温度大于 $600^\circ C$,压强为 $200\sim 300mtorr$;固态源扩散采用的固态源为氮化硼片,气体为 N_2 ,温度为 $1000\sim 1200^\circ C$,压强为 $300\sim mtorr$ 。

[0139] 掺入B后,进行退火,使得掺杂的B扩散,在一实施例中,退火的温度为1000到1200 $^\circ C$,时间为1到10小时。

[0140] 参考图21,去除所述第三硬掩膜层120(参考图20),在第二半导体基底 101的侧面和背面形成第二硬掩膜层102;在所述第二半导体基底101正面表面形成键合层103。

[0141] 第二硬掩膜层102和键合层103的形成工艺和限定请参考前述实施例中第二硬掩膜层102和键合层103的形成工艺和相关限定,在此不再赘述。

[0142] 参考图22,提供第一半导体基底201,在第一半导体基底201正面表面上形成格栅膜层202;在所述格栅膜层202中形成若干呈阵列排布的开口204,且所述开口204上部宽度大于开口的下部宽度,需要说明的是,所述开口204 的上部为开口远离第一半导体基底201正面的部分,开口的下部为开口靠近第一半导体基底201正面的部分。

[0143] 参考图23,将第二半导体基底101与第一半导体基底201键合,第二半导体基底101的正面与第一半导体基底201正面上的格栅膜层202相对。

[0144] 参考图24到图25,沿第二半导体基底101的背面刻蚀去除部分所述第二半导体基底101,在第二半导体基底101中形成凹槽111,所述凹槽111暴露出格栅膜层202中的若干开口204以及相邻开口204之间的格栅膜层表面(背面表面)上的网格状的支撑层。

[0145] 本实施例中,所述凹槽111的形成过程包括:在第二半导体基底101背面的第二硬掩膜层102表面形成图形化的第二光刻胶层110;以所述图形化的第二光刻胶层110为掩膜,刻蚀第二半导体基底101背面的第二硬掩膜层102,参考图15和图16,然后沿第二半导体基底101的背面刻蚀第二半导体基底 101和键合层103,在半导体基底101和键合层103中形成暴露出格栅膜层202 中的若干开口204以及相邻开口204之间的格栅膜层表面(背面表面)上网格状支撑的凹槽111。需要说明的是,本实施例中,将格栅膜层202的接近凹槽111的表面定义为背面,将格栅膜层202的远离凹槽111的表面定义为正面。

[0146] 刻蚀所述第二半导体基底101采用湿法刻蚀工艺,湿法刻蚀采用的刻蚀溶液为TMAH(四甲基氢氧化铵)或KOH溶液,由于TMAH(四甲基氢氧化铵)或KOH溶液在刻蚀硅材料

时,对不同晶向的硅材料的刻蚀速率不同的特性,因而可以很容易的形成上部宽度较大,下部宽度较小的凹槽111;并且由于部分第二半导体基底101中掺杂有高浓度的B,TMAH(四甲基氢氧化铵)或KOH溶液对掺杂高浓度B的第二半导体基底材料的刻蚀速率极低,在进行刻蚀时,使得与键合层103接触的那一部分掺杂高浓度B的第二半导体基底材料被保留作为网格状的支撑层122;并且在刻蚀时,刻蚀溶液对第二硬掩膜层102的材料刻蚀速率极低,因而第二半导体基底101侧面的第二硬掩膜层102保护第二半导体基底的侧面不会被刻蚀;并且,刻蚀时,刻蚀溶液对格栅膜层202的刻蚀速率也极低,使得格栅膜层202能保持完好。

[0147] 在一实施例中,所述网格状的支撑层122的宽度小于相邻开口108之间的格栅膜层120的宽度,在进行蒸镀时,使得网格状的支撑层122不会对蒸镀气体的扩散产生影响,防止阴影效应的产生。相应的,在刻蚀缓冲层103时,网格状的支撑层122与格栅膜层202之间的缓冲层103被保留,且网格状的支撑层122与格栅膜层202之间剩余的缓冲层103的宽度也小于开口之间的格栅膜层202的宽度,使得网格状的支撑层122与格栅膜层202之间剩余的缓冲层103不会对蒸镀气体的扩散产生影响,防止阴影效应的产生。刻蚀所述缓冲层103采用湿法刻蚀工艺或干法刻蚀工艺,在一实施例中,湿法刻蚀工艺采用的刻蚀溶液为含有氢氟酸的刻蚀溶液。需要说明的是,刻蚀部分所述缓冲层103后,在缓冲层103中形成的子凹槽(图中未标示),作为凹槽111的一部分。

[0148] 参考图26和27,图27为图26中部分结构的俯视示意图(图26中第二半导体基底背面表面的第二硬掩膜层102未示出),图26为图27沿切割线AB方向获得剖面结构示意图,去除所述图形化的第二光刻胶层110(参考图25)。

[0149] 参考图27,所述网格状的支撑层122除了有部分(图27中实线框中的点状填充图形)位于相邻开口108之间的格栅膜层102表面(背面表面),且所述网格状的支撑层122至少有部分(图27中的选线框中的点状填充图形)还与凹槽111(参考图26)暴露的部分第二半导体基底101相连,或者所述网格状的支撑层122至少有部分(图20中的选线框中的点状填充图形)还位于凹槽暴露的半导体基底101中,即使得网格状的支撑层122至少有部分与刻蚀形成凹槽111后剩余的第二半导体基底101是相连的,有利于提高网格状的支撑层的机械强度和支撑能力。

[0150] 为了进一步说明本发明中的网格状的支撑层的结构,图28~图32为网格状支撑层的几个具体示例(图28~图32中第二半导体基底背面表面的第二硬掩膜层未示出,且为了清楚的示意,位于第二半导体基底101中的那一部分网格状的支撑层与位于相邻开口204之间的格栅膜层102背面表面的那一部分格栅膜层通过双曲的断点线隔开,两者实际上是连在一起的),需要说明的是,实际应用中,格栅膜层102中形成开口108的数量和网格状支撑层中网格的数量是有很多个的,本申请中为了示意的方便,在图21~图25示出的开口108和网格的数量仅作示范性说明书,开口108和网格的数量不应限制本发明的保护范围。

[0151] 参考图28,网格状的支撑层122具有若干相互连接的横向支撑结构和纵向支撑结构,若干横向支撑结构和纵向支撑结构相互连接构成若干格子,格栅膜层108中的每一个开口108均被网格状的支撑层122中一个格子包围,且网格状的支撑层122至少有部分(网格状的支撑层122的边缘或四周的端部)与凹槽暴露的部分第二半导体基底101相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的第二半导体基底101中。

[0152] 参考图29,网格状的支撑层122可以仅包括横向的支撑结构或纵向的支撑结构,相

邻的横向的支撑结构(或纵向的支撑结构)之间定义为一个格子,格栅膜层108中的至少一个开口被一个格子包围。

[0153] 参考图30,网格状的支撑层122具有若干相互连接的横向支撑结构和纵向支撑结构,若干横向支撑结构和纵向支撑结构相互连接构成若干格子,网格状的支撑层122的一个格子可以包围格栅膜层102中的至少一个开口108。

[0154] 参考图31,网格状的支撑层122中横向的支撑结构和纵向的支撑结构的数量可以不同,若干横向支撑结构和纵向支撑结构相互连接构成若干格子,网格状的支撑层122的一个格子可以包围格栅膜层102中的至少一个开口 108。

[0155] 参考图32,网格状的支撑层122具有若干相互连接的横向支撑结构和纵向支撑结构时,可以只有部分的横向支撑结构和/或纵向支撑结构的边缘或两端端部与凹槽暴露的部分半导体基底101相连,或者所述网格状的支撑层至少有部分位于凹槽暴露的半导体基底101中。

[0156] 本发明实施例中还提供了一种用于OLED蒸镀的荫罩,参考图17和图 26,包括:

[0157] 半导体基底101,所述半导体基底101包括正面和相对的背面,所述半导体基底101中具有贯穿正面和背面的凹槽111;

[0158] 位于半导体基底101正面上的格栅膜层202,所述格栅膜层202中具有若干呈阵列排布的开口204,且所述开口204的上部宽度小于下部宽度,所述凹槽111暴露出格栅膜层202中的若干开口204以及相邻开口之间的格栅膜层。

[0159] 需要说明的是,开口204的上部表示开口204远离半导体基底101正面表面的部分,开口204的下部表示开口204靠近半导体基底101正面表面的部分。

[0160] 在一实施例中,所述格栅膜层202具有张应力。

[0161] 在一实施例中,所述格栅膜层202的材料为氮化硅,格栅膜层202的厚度为1~1.5微米,张应力的大小为100~400Mpa,表面粗糙度小于20纳米。

[0162] 在一实施例中,所述开口204侧壁的倾斜角度 α 为 130° ~ 170° ,所述开口的尺寸为2到20微米,开口204侧壁的倾斜角度为开口侧壁表面或开口侧壁表面的切线与半导体基底101正面表面的夹角。

[0163] 在另一实施例中,所述格栅膜层202的材料为氧化硅或氮氧化硅。

[0164] 所述半导体基底101正面与格栅膜层202之间具有键合层103。在一实施例中,所述键合层103的材料为氧化硅。

[0165] 在一实施例中,请参考图26,所述开口204之间的格栅膜层202背面还具有网格状的支撑层122,所述凹槽111还暴露出网格状的支撑层122。需要说明的是,格栅膜层202的背面指格栅膜层202的靠近半导体基底101正面的表面。在一实施例中,所述网格状的支撑层122和格栅膜层202的背面之间还具有键合层。

[0166] 在一实施例中,所述网格状的支撑层122的材料为掺杂B的半导体基底材料。

[0167] 在一实施例中,所述网格状支撑层中掺入B的浓度为大于 $1E22\text{atom}/\text{cm}^3$,网格状支撑层的厚度为1~10微米。

[0168] 在一实施例中,所述网格状的支撑层122的宽度小于相邻开口204之间的格栅膜层202的宽度。网格状支撑层122和格栅膜层202之间的键合层的宽度小于相邻开口204之间的格栅膜层202的宽度。

[0169] 在一实施例中,所述网格状的支撑层122除了部分位于相邻开口之间的格栅膜层202背面外,所述网格状的支撑层122至少有部分与凹槽111暴露的部分半导体基底101相连,或者所述网格状的支撑层122至少有部分位于凹槽111暴露的半导体基底101中。

[0170] 在一实施例中,所述半导体基底101的材料为硅或锗。

[0171] 需要说明的是,关于用于OLED蒸镀的荫罩的其他限定或描述,请参考前述用于OLED蒸镀的荫罩形成过程部分的相应限定或描述,在此不再赘述。

[0172] 本发明另一实施例还提供了一种采用前述所述的荫罩制作OLED面板的方法,请参考图33,包括:

[0173] 提供基板301;

[0174] 将基板301传送至蒸镀腔中;

[0175] 将所述荫罩置于基板301的表面,使得荫罩上的格栅膜层202中的若干开口204与基板301的表面相对,使得格栅膜层中的若干开口204暴露出基板301的部分表面,荫罩中的凹槽111与蒸镀源11相对;

[0176] 蒸镀源11产生的气态发光材料经过荫罩的凹槽111和若干开口204扩散到基板301上,在基板301上形成与若干开口108对应的发光单元303。

[0177] 一次蒸镀的为一种发光材料,比如红、绿、蓝发光材料中的一种,在所述蒸镀腔室中蒸镀完一种发光材料后,可以见硅基板转移到其他蒸镀腔室中,采用类似的方案蒸镀另外一种发光材料,依次类推,直至蒸镀完三种发光材料。

[0178] 虽然本发明披露如上,但本发明并非限于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

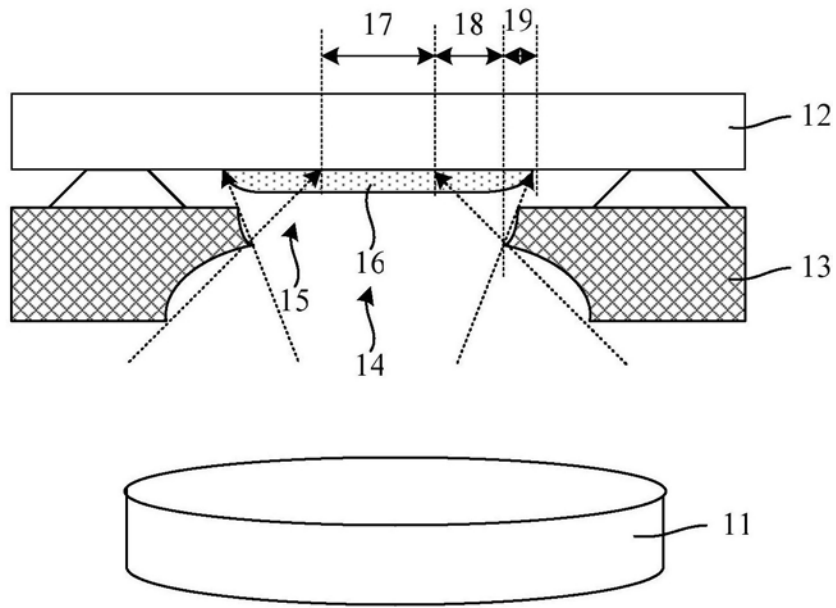


图1



图2



图3

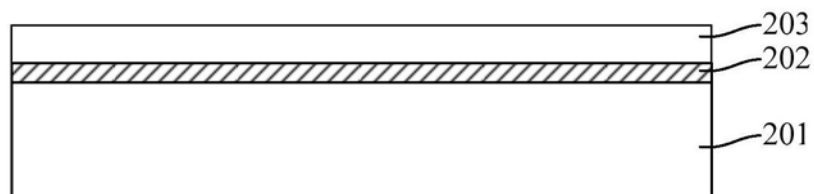


图4

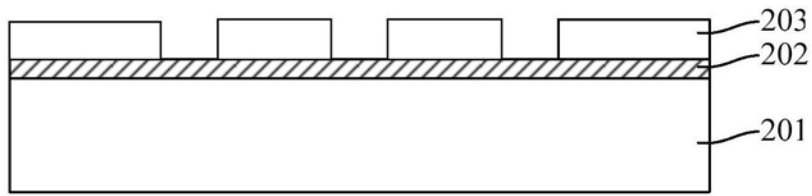


图5

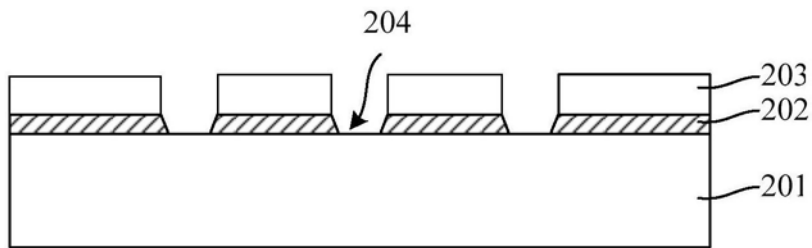


图6

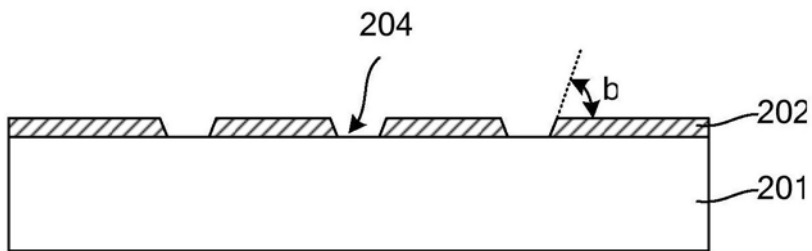


图7

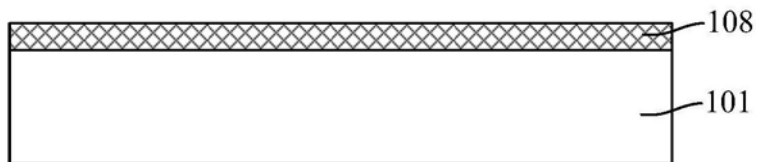


图8



图9

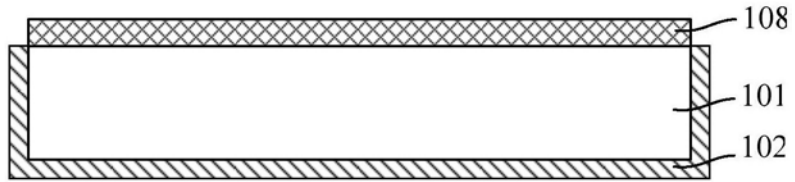


图10

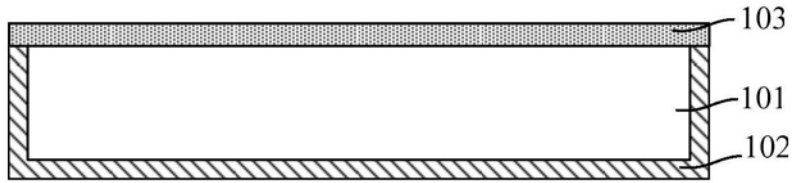


图11

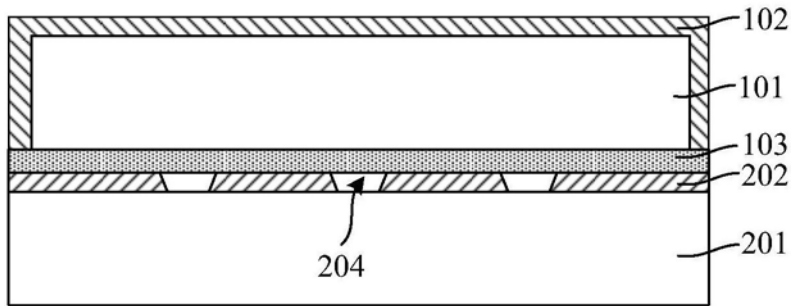


图12

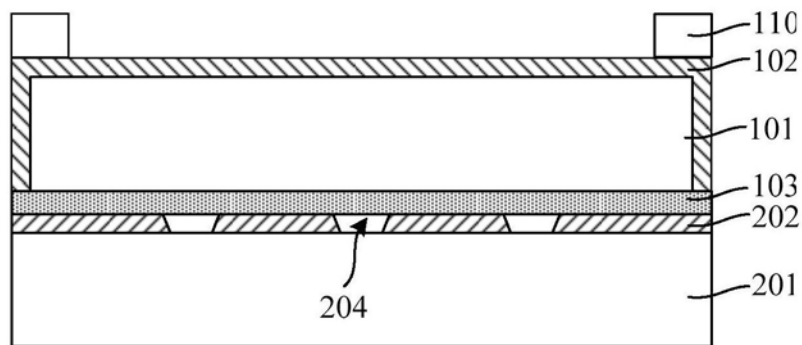


图13

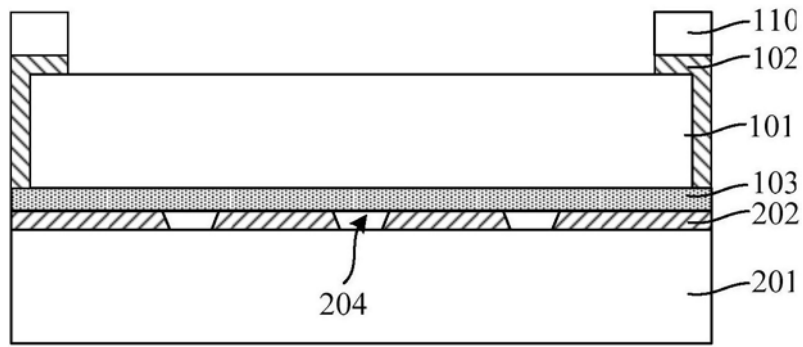


图14

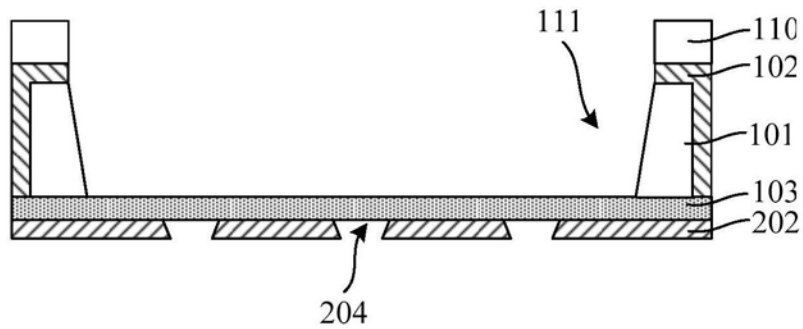


图15

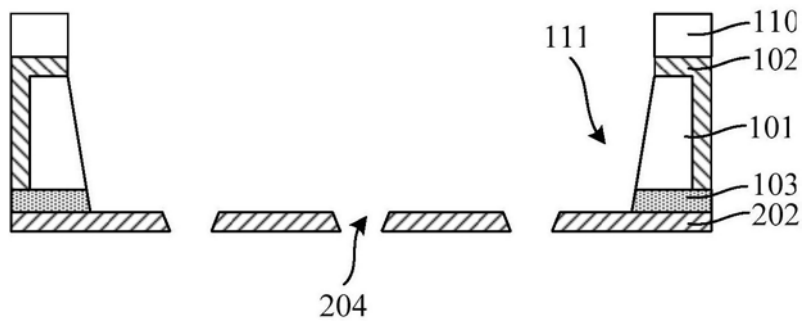


图16

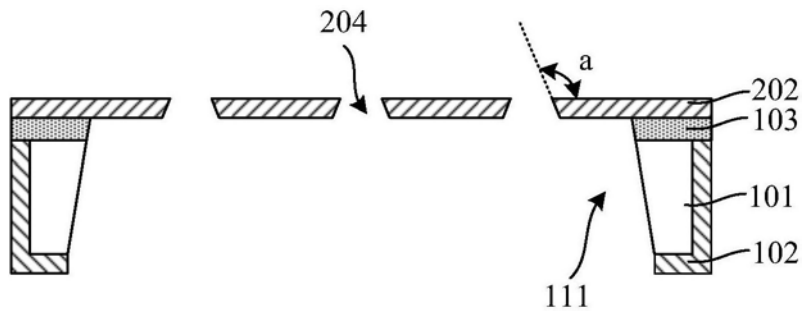


图17

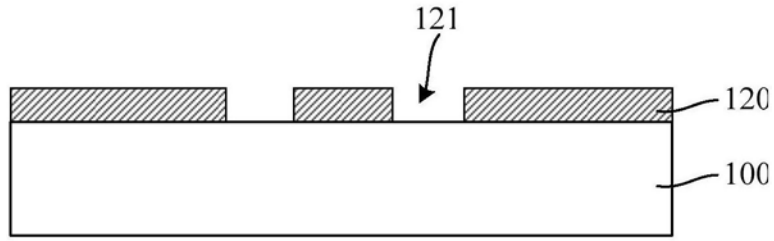


图18

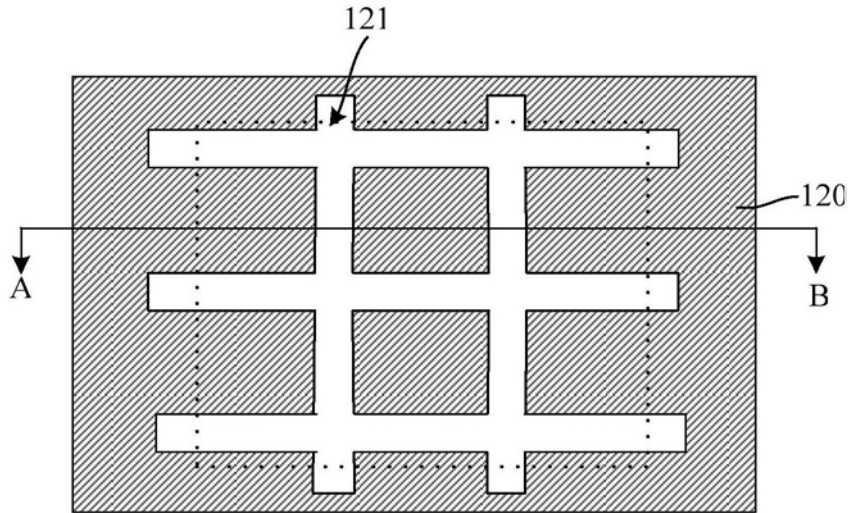


图19

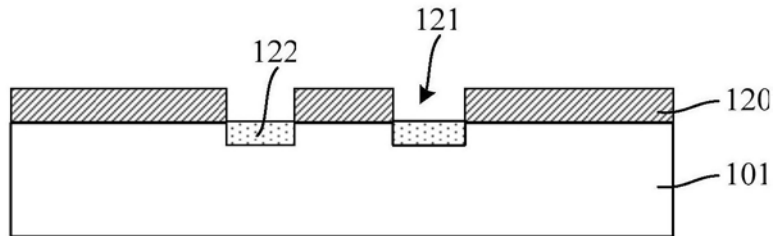


图20

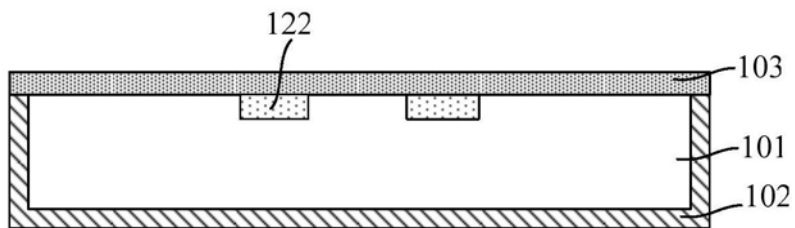


图21

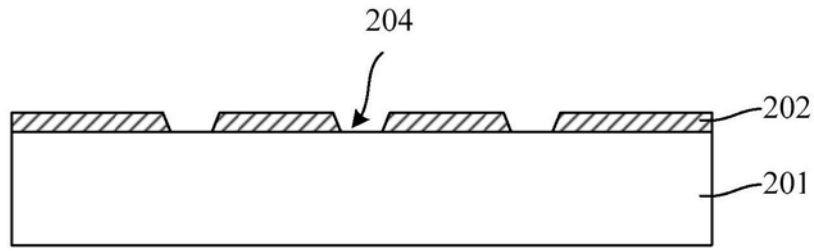


图22

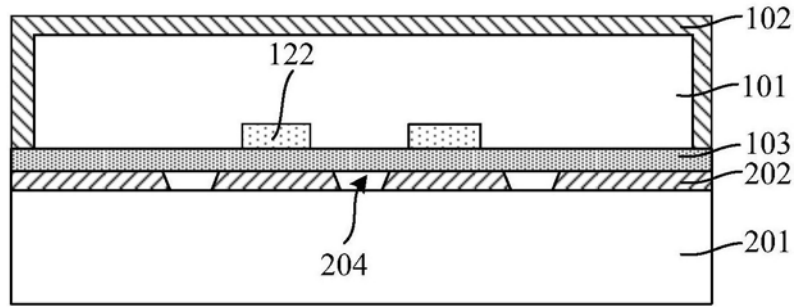


图23

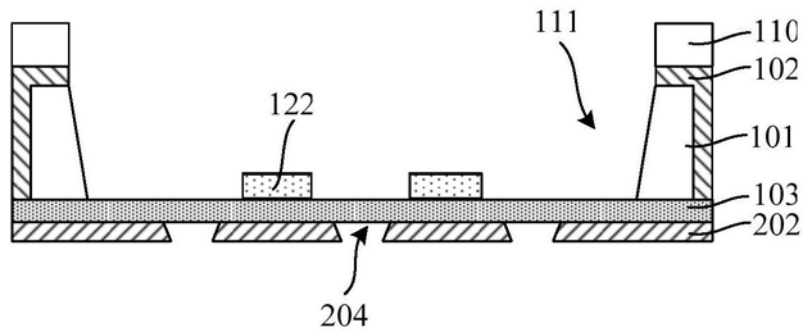


图24

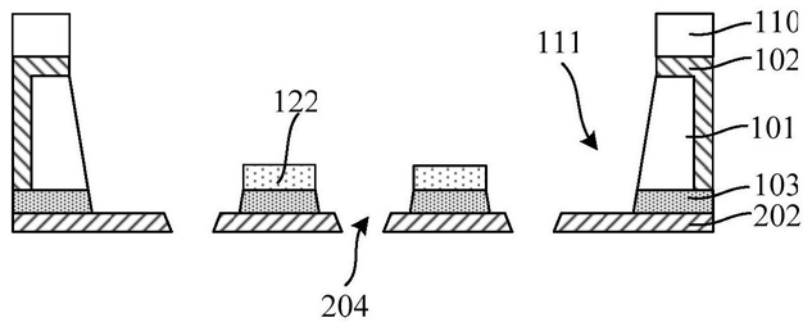


图25

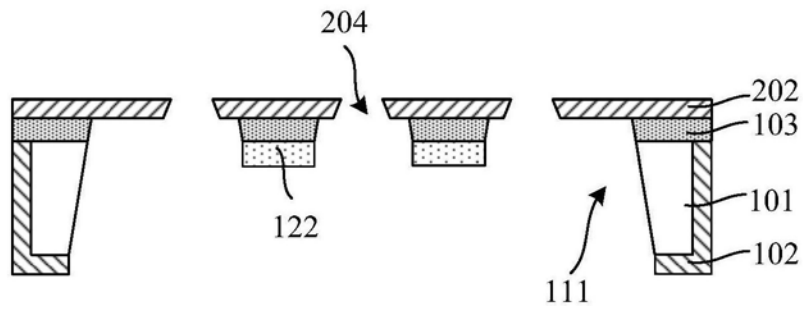


图26

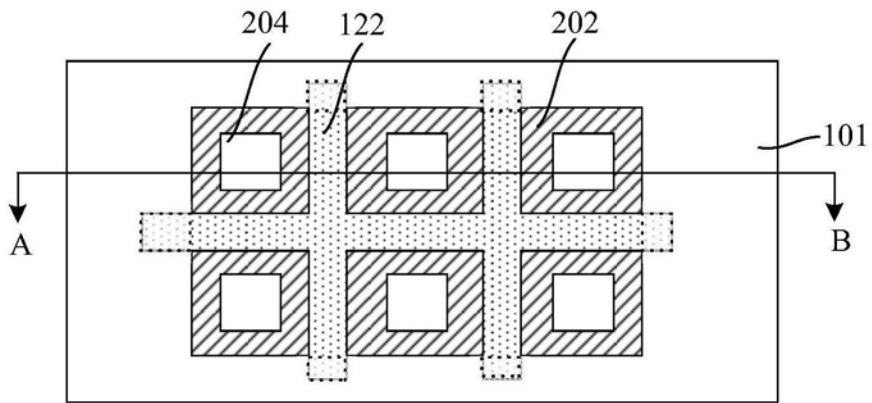


图27

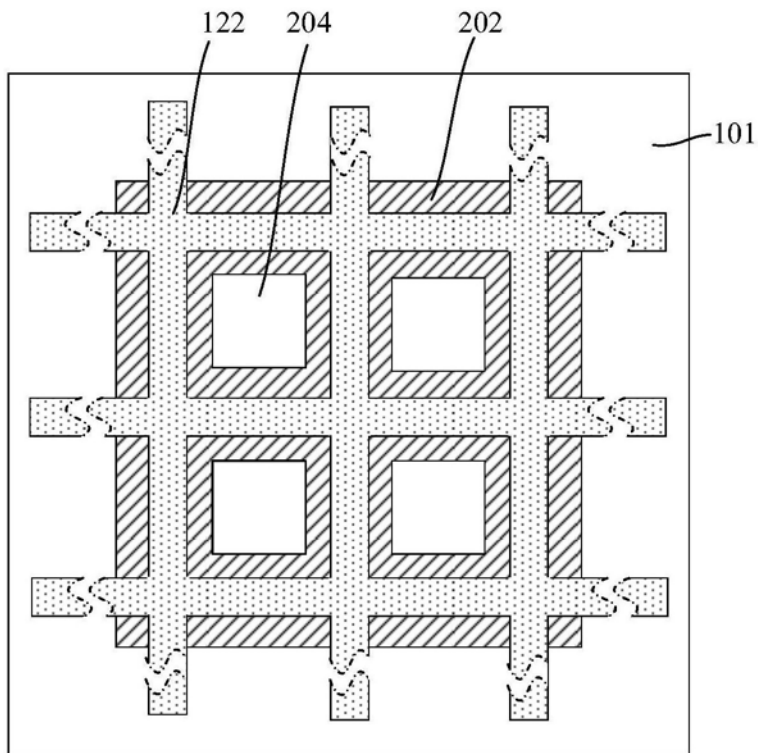


图28

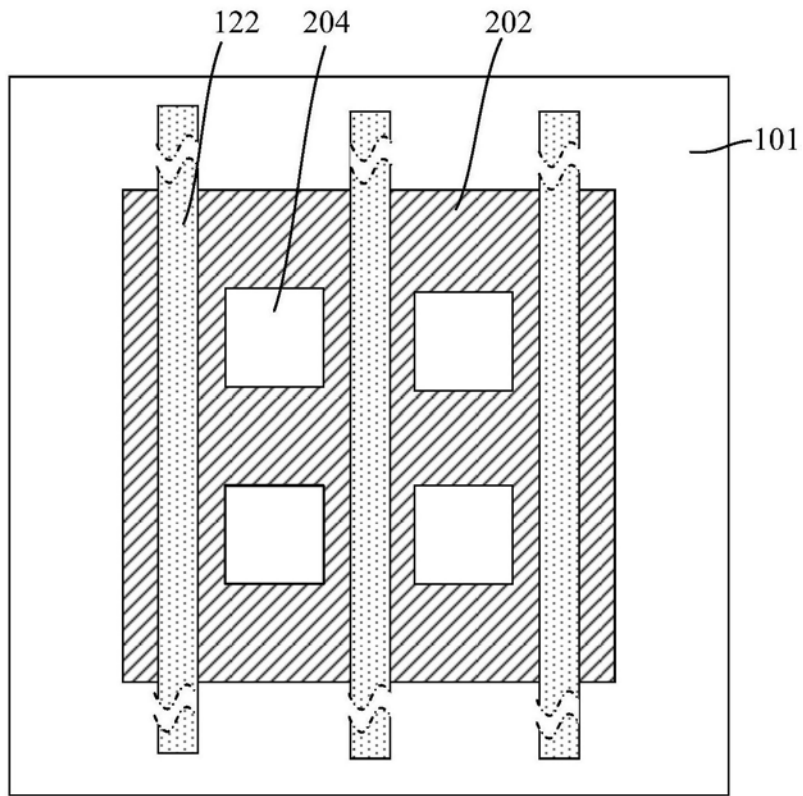


图29

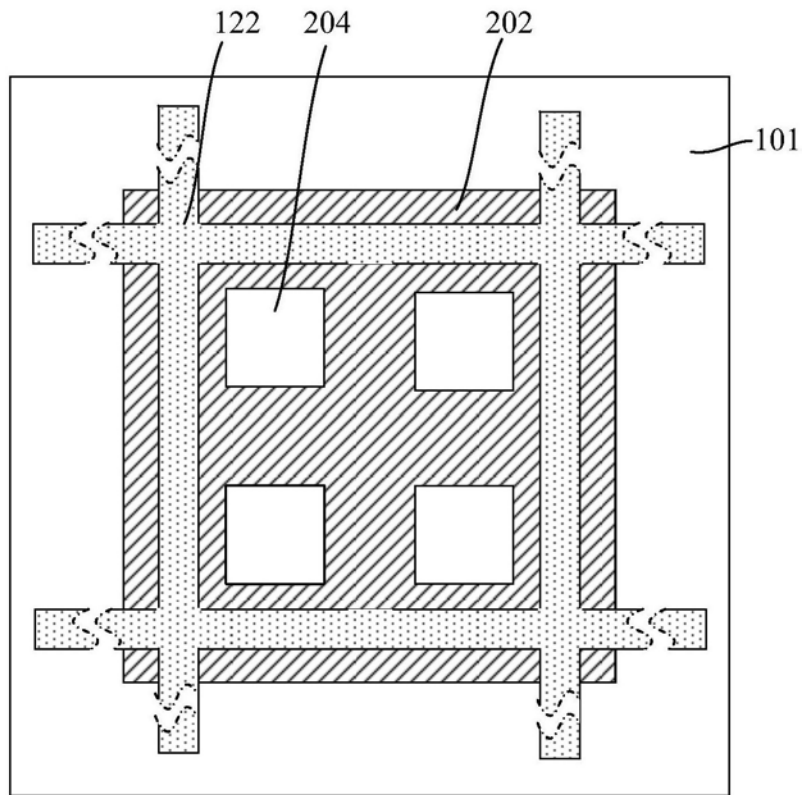


图30

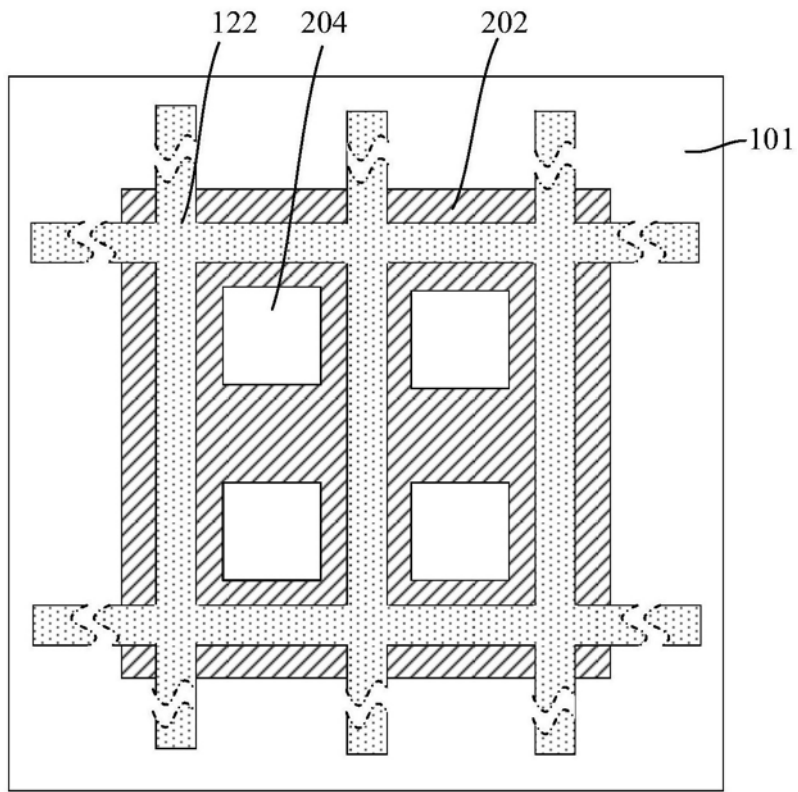


图31

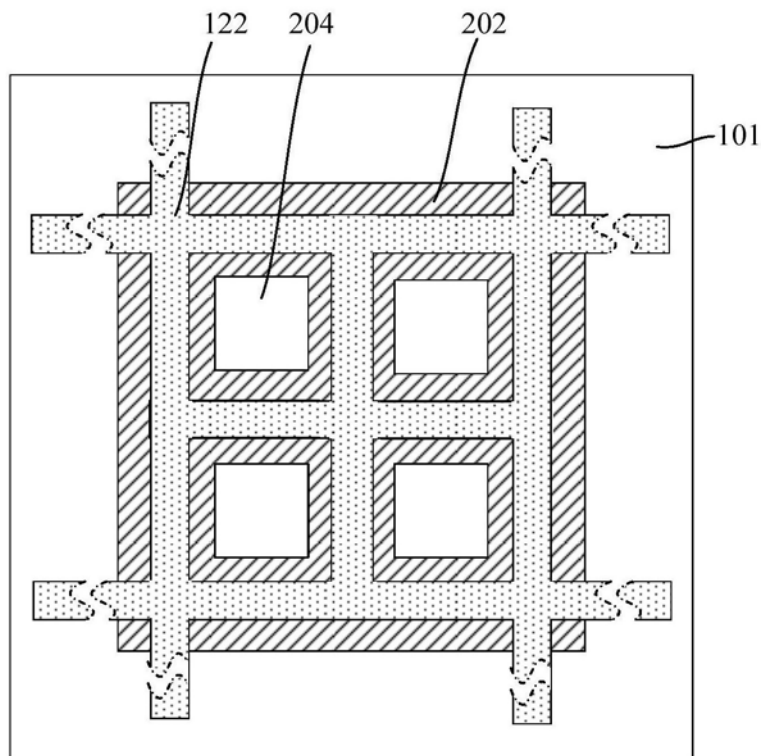


图32

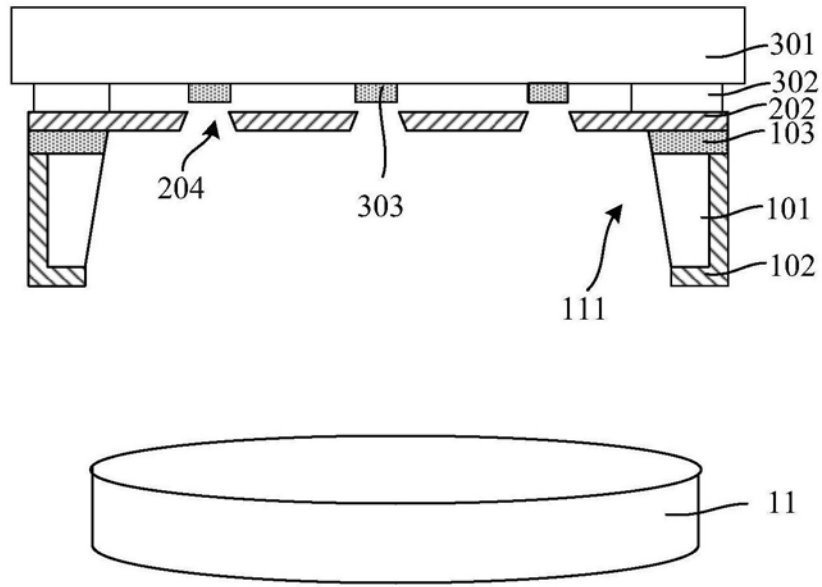


图33

专利名称(译)	用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法		
公开(公告)号	CN108735915A	公开(公告)日	2018-11-02
申请号	CN201710245015.8	申请日	2017-04-14
[标]发明人	居宇涵		
发明人	居宇涵		
IPC分类号	H01L51/56 C23C14/04		
CPC分类号	C23C14/042 H01L51/56 C23C14/12 C23C14/24 H01L51/0011 H01L25/048 H01L27/3246 H01L27/3283 H01L51/0018		
代理人(译)	吴敏		
外部链接	Espacenet	SIPO	

摘要(译)

一种用于OLED蒸镀的荫罩及其制作方法、OLED面板的制作方法，其中用于OLED蒸镀的荫罩包括：半导体基底，所述半导体基底包括正面和相对的背面，所述半导体基底中具有贯穿正面和背面的凹槽；位于半导体基底正面的格栅膜层，所述格栅膜层中具有若干呈阵列排布的开口，且所述开口的上部宽度小于下部宽度，所述凹槽暴露出格栅膜层中的若干开口以及相邻开口之间的格栅膜层。本发明形成的荫罩中格栅膜层中开口的尺寸可以较小并形貌较好，将之用于蒸镀时能形成尺寸较小且形貌较好的发光单元，并且由于开口上部宽度小于下部宽度，在蒸镀过程中能极大的减小阴影效应的影响，提高开口率。

