



## (12)发明专利申请

(10)申请公布号 CN 111292660 A

(43)申请公布日 2020.06.16

(21)申请号 202010089322.3

(22)申请日 2020.02.12

(71)申请人 合肥鑫晟光电科技有限公司

地址 230012 安徽省合肥市新站区工业园  
内

申请人 京东方科技集团股份有限公司

(72)发明人 汪军 李广耀 王海涛 王东方  
成军 王庆贺 苏同上 钱国平  
张银忠 闫梁臣

(74)专利代理机构 北京同达信恒知识产权代理  
有限公司 11291

代理人 张佳

(51)Int.Cl.

G09G 3/00(2006.01)

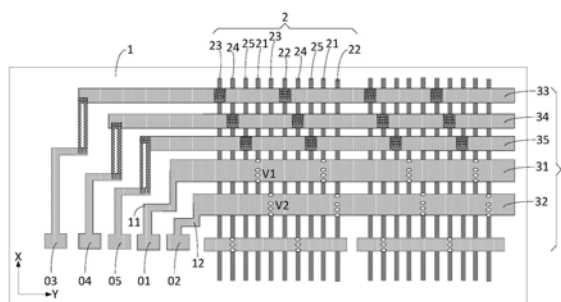
权利要求书2页 说明书9页 附图6页

### (54)发明名称

OLED驱动背板、其检测方法及显示装置

### (57)摘要

本发明公开了一种OLED驱动背板、其检测方法及显示装置,通过在该OLED驱动背板非显示区的源漏金属层设置第一检测焊盘和第二检测焊盘,且第一检测焊盘与第一传输信号线在源漏金属层直接电连接,第二检测焊盘与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。



1. 一种OLED驱动背板,其特征在于,包括衬底基板以及位于所述衬底基板上层叠设置的栅极金属层和源漏金属层,所述衬底基板具有显示区和包围所述显示区的非显示区;

位于所述非显示区的栅极金属层具有沿第一方向延伸的第一导电连接线和第二导电连接线,位于所述非显示区的源漏金属层具有沿第二方向延伸的第一传输信号线和第二传输信号线;位于所述显示区的源漏金属层具有沿第一方向延伸的多条检测信号线和多条电源信号线;所述检测信号线通过所述第一导电连接线与所述第一传输信号线电连接,所述电源信号线通过所述第二导电连接线与所述第二传输信号线电连接;

所述非显示区的源漏金属层还包括第一检测焊盘和第二检测焊盘,所述第一检测焊盘与所述第一传输信号线在所述源漏金属层直接电连接,所述第二检测焊盘与所述第二传输信号线在所述源漏金属层直接电连接。

2. 如权利要求1所述的OLED驱动背板,其特征在于,所述第一检测焊盘与所述第一传输信号线通过位于所述源漏金属层的第一金属线电连接,所述第二检测焊盘与所述第二传输信号线通过位于所述源漏金属层的第二金属线电连接。

3. 如权利要求1所述的OLED驱动背板,其特征在于,包括多个像素驱动电路,所述像素驱动电路包括:驱动晶体管、第一晶体管、第二晶体管和存储电容;其中,

所述第一晶体管的栅极与第一扫描信号线相连,第一极与数据信号线相连,第二极与所述驱动晶体管的栅极相连;

所述第二晶体管的栅极与第二扫描信号线相连,第一极与所述检测信号线相连,第二极与所述驱动晶体管的源极相连;

所述驱动晶体管的漏极与所述电源信号线相连;

所述存储电容连接于所述驱动晶体管的栅极和源极之间。

4. 一种显示装置,其特征在于,包括如权利要求1-3任一项所述的OLED驱动背板。

5. 一种如权利要求1-3任一项所述的OLED驱动背板的检测方法,其特征在于,包括:

通过所述第一检测焊盘和所述第二检测焊盘分别向对应的所述检测信号线和所述电源信号线输入差值大于预设值的电压信号,检测所述OLED驱动背板是否发生异常。

6. 如权利要求5所述的检测方法,其特征在于,所述通过所述第一检测焊盘和所述第二检测焊盘分别向对应的所述检测信号线和所述电源信号线输入差值大于预设值的电压信号,检测所述OLED驱动背板是否发生异常,具体包括:

检测阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载检测信号,向所述电源信号线加载电源信号;其中,所述检测信号和所述电源信号的电压差大于预设值;

检出阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载所述检测信号,向所述电源信号线加载所述电源信号,检测所述驱动晶体管的源极电压,根据所述驱动晶体管的源极电压检测结果确定所述OLED驱动背板是否发生异常。

7. 如权利要求6所述的检测方法,其特征在于,在所述检测阶段之前,还包括:

信号重置阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载与所述检测信号的电位相反、数值相同的信号,向所述电源信号线加载与所述电源信号的电位相反、数值

相同的信号,以对所述像素驱动电路进行信号重置。

8.如权利要求7所述的检测方法,其特征在于,在所述信号重置阶段之后,在所述检测阶段之前,还包括:

预充电阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载所述检测信号,向所述电源信号线加载所述电源信号,以对所述像素电路进行预充电。

9.如权利要求6所述的检测方法,其特征在于,所述检出阶段,具体包括:

通过检测探头感应读取所述驱动晶体管的源极电压;

所述检测探头将读取的所述驱动晶体管的源极电压与标准电压值进行比较,根据读取的所述驱动晶体管的源极电压与标准电压值之间的差值来判断所述OLED驱动背板是否发生异常。

10.如权利要求9所述的检测方法,其特征在于,根据读取的所述驱动晶体管的源极电压与标准电压值之间的差值来判断所述OLED驱动背板是否发生异常,具体包括:

检测所述非显示区的GOA电路是否发生异常,具体为:设定所述显示区正常,通过向所述GOA电路加载时钟信号实现所述GOA电路的正常级联,通过所述检测探头感应读取所述驱动晶体管的源极电压,根据所述源极电压确定所述GOA电路是否发生异常;

检测所述显示区是否发生异常,具体为:设定所述非显示区的GOA电路正常,通过所述检测探头感应读取所述驱动晶体管的源极电压,根据所述源极电压确定所述显示区是否发生异常。

## OLED驱动背板、其检测方法及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种OLED驱动背板、其检测方法及显示装置。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED显示器具有低能耗、自发光、宽视角及响应速度快等优点。

[0003] 随着显示技术的飞速发展,显示器呈现出了高集成度和低成本的发展趋势。其中,GOA(Gate Driver on Array,阵列基板行驱动)技术将TFT(Thin Film Transistor,薄膜晶体管)栅极开关电路集成在显示面板的阵列基板上以形成对显示面板的扫描驱动,从而可以省去栅极集成电路(IC,Integrated Circuit)的绑定(Bonding)区域以及扇出(Fan-out)区域的布线空间,不仅可以在材料成本和制作工艺两方面降低产品成本,而且可以使显示面板做到两边对称和窄边框的美观设计;并且,这种集成工艺还可以省去栅极扫描线方向的Bonding工艺,从而提高了产能和良率。

[0004] 栅极驱动电路也一般由级联的多个移位寄存器组成,在帧触发信号的控制下,各级移位寄存器依次输出扫描信号。因此在OLED驱动背板的制作过程中,GOA区的各级移位寄存器能够逐行输出栅极扫描信号尤为重要,一旦某一级移位寄存器出现不良,就会导致后面级联的各级移位寄存器无法输出正常的栅极扫描信号,因此在各级移位寄存器制作完成后就需要对GOA区进行Array Test以检测GOA区是否存在不良,而移位寄存器在阵列基板的源漏金属层时制作完成,因此在源漏金属层时就需要对GOA区进行不良检测。另外,阵列基板显示区的像素驱动电路在源漏金属层时也制作完成,像素驱动电路中的存储电容的面积较大,在制作过程中很容易由于particle的存在导致其开路或断路,从而导致显示区出现点不良,因此在源漏金属层时也需要对显示区进行Array Test以检测显示区是否存在点不良。

[0005] 然而,现有的OLED驱动背板无法实现在源漏金属层时进行Array Test以检测GOA区和显示区是否存在点不良,因此本领域技术人员亟需解决上述问题。

### 发明内容

[0006] 本发明实施例提供一种OLED驱动背板、其检测方法及显示装置,用以实现OLED驱动背板在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。

[0007] 因此,本发明实施例提供了一种OLED驱动背板,包括衬底基板以及位于所述衬底基板上层叠设置的栅极金属层和源漏金属层,所述衬底基板具有显示区和包围所述显示区的非显示区;

[0008] 位于所述非显示区的栅极金属层具有沿第一方向延伸的第一导电连接线和第二导电连接线,位于所述非显示区的源漏金属层具有沿第二方向延伸的第一传输信号线和第

二传输信号线;位于所述显示区的源漏金属层具有沿第一方向延伸的多条检测信号线和多条电源信号线;所述检测信号线通过所述第一导电连接线与所述第一传输信号线电连接,所述电源信号线通过所述第二导电连接线与所述第二传输信号线电连接;

[0009] 所述非显示区的源漏金属层还包括第一检测焊盘和第二检测焊盘,所述第一检测焊盘与所述第一传输信号线在所述源漏金属层直接电连接,所述第二检测焊盘与所述第二传输信号线在所述源漏金属层直接电连接。

[0010] 可选地,在具体实施时,在本发明实施例提供的上述OLED驱动背板中,所述第一检测焊盘与所述第一传输信号线通过位于所述源漏金属层的第一金属线电连接,所述第二检测焊盘与所述第二传输信号线通过位于所述源漏金属层的第二金属线电连接。

[0011] 可选地,在具体实施时,在本发明实施例提供的上述OLED驱动背板中,包括多个像素驱动电路,所述像素驱动电路包括:驱动晶体管、第一晶体管、第二晶体管和存储电容;其中,

[0012] 所述第一晶体管的栅极与第一扫描信号线相连,第一极与数据信号线相连,第二极与所述驱动晶体管的栅极相连;

[0013] 所述第二晶体管的栅极与第二扫描信号线相连,第一极与所述检测信号线相连,第二极与所述驱动晶体管的源极相连;

[0014] 所述驱动晶体管的漏极与所述电源信号线相连;

[0015] 所述存储电容连接于所述驱动晶体管的栅极和源极之间。

[0016] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述任一项所述的OLED驱动背板。

[0017] 相应地,本发明实施例还提供了一种本发明实施例提供的上述任一项所述的OLED驱动背板的检测方法,包括:

[0018] 通过所述第一检测焊盘和所述第二检测焊盘分别向对应的所述检测信号线和所述电源信号线输入差值大于预设值的电压信号,检测所述OLED驱动背板是否发生异常。

[0019] 可选地,在具体实施时,在本发明实施例提供的上述检测方法中,所述通过所述第一检测焊盘和所述第二检测焊盘分别向对应的所述检测信号线和所述电源信号线输入差值大于预设值的电压信号,检测所述OLED驱动背板是否发生异常,具体包括:

[0020] 检测阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载检测信号,向所述电源信号线加载电源信号;其中,所述检测信号和所述电源信号的电压差大于预设值;

[0021] 检出阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载所述检测信号,向所述电源信号线加载所述电源信号,检测所述驱动晶体管的源极电压,根据所述驱动晶体管的源极电压检测结果确定所述OLED驱动背板是否发生异常。

[0022] 可选地,在具体实施时,在本发明实施例提供的上述检测方法中,在所述检测阶段之前,还包括:

[0023] 信号重置阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载与所述检测信号的电位相反、数值相同的信号,向所述电源信号线加载与所述电源信号的电位相反、

数值相同的信号,以对所述像素驱动电路进行信号重置。

[0024] 可选地,在具体实施时,在本发明实施例提供的上述检测方法中,在所述信号重置阶段之后,在所述检测阶段之前,还包括:

[0025] 预充电阶段,向所述第一扫描信号线加载截止扫描信号,向所述第二扫描信号线加载截止扫描信号,向所述数据信号线加载浮接信号,向所述检测信号线加载所述检测信号,向所述电源信号线加载所述电源信号,以对所述像素电路进行预充电。

[0026] 可选地,在具体实施时,在本发明实施例提供的上述检测方法中,所述检出阶段,具体包括:

[0027] 通过检测探头感应读取所述驱动晶体管的源极电压;

[0028] 所述检测探头将读取的所述驱动晶体管的源极电压与标准电压值进行比较,根据读取的所述驱动晶体管的源极电压与标准电压值之间的差值来判断所述OLED驱动背板是否发生异常。

[0029] 可选地,在具体实施时,在本发明实施例提供的上述检测方法中,根据读取的所述驱动晶体管的源极电压与标准电压值之间的差值来判断所述OLED驱动背板是否发生异常,具体包括:

[0030] 检测所述非显示区的GOA电路是否发生异常,具体为:设定所述显示区正常,通过向所述GOA电路加载时钟信号实现所述GOA电路的正常级联,通过所述检测探头感应读取所述驱动晶体管的源极电压,根据所述源极电压确定所述GOA电路是否发生异常;

[0031] 检测所述显示区是否发生异常,具体为:设定所述非显示区的GOA电路正常,通过所述检测探头感应读取所述驱动晶体管的源极电压,根据所述源极电压确定所述显示区是否发生异常。

[0032] 本发明有益效果如下:

[0033] 本发明实施例提供的OLED驱动背板、其检测方法及显示装置,通过在该OLED驱动背板非显示区的源漏金属层设置第一检测焊盘和第二检测焊盘,且第一检测焊盘与第一传输信号线在源漏金属层直接电连接,第二检测焊盘与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。

## 附图说明

[0034] 图1为本发明实施例提供的OLED驱动背板的结构示意图;

[0035] 图2为本发明实施例提供的OLED驱动背板中像素驱动电路的结构示意图;

[0036] 图3为本发明实施例提供的OLED驱动背板的检测方法的流程图之一;

[0037] 图4为本发明实施例提供的OLED驱动背板的检测方法的流程图之二;

[0038] 图5为本发明实施例提供的OLED驱动背板的检测方法的流程图之三;

[0039] 图6为采用图2所示的像素驱动电路对本发明实施例提供的OLED驱动背板进行检测的时序图;

[0040] 图7为本发明实施例提供的OLED驱动背板中像素驱动电路检测时电流方向示意图;

[0041] 图8为本发明实施例提供的OLED驱动背板的俯视结构示意图;

[0042] 图9为本发明实施例提供的OLED驱动背板中GOA电路的部分时序结构示意图；

[0043] 图10为本发明实施例提供的OLED驱动背板中GOA电路发生不良的示意图。

### 具体实施方式

[0044] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的OLED驱动背板、其检测方法及显示装置的具体实施方式进行详细地说明。应当理解,下面所描述的优选实施例仅用于说明和解释本发明,并不用于限定本发明。并且在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0045] 相关技术中,例如在目前的55寸8K分辨率的GOA OLED大尺寸产品的设计中,电源信号线(VDD)和检测信号线(Sense line)在源漏金属层(SD)后,所有VDD和Sense line分别各自Shorting在一起。由于OLED产品在出厂前都需要进行Array Test,阵列基板上的数据线Data、电源信号线(VDD)和检测信号线(Sense line)都要对应电连接检测PAD,Array Test的检测PAD是位于SD层的,但是检测PAD和对应的数据线Data、电源信号线(VDD)或检测信号线(Sense line)确是使用ITO电连接,即在制作OLED器件阳极时电连接检测PAD和对应的数据线Data、电源信号线(VDD)或检测信号线(Sense line),这就导致所有Data信号(R/G/B)、Sense和VDD只有在OLED器件制作完成时才能输入检测信号进行Array Test,使得在SD层时无法进行Array Test。但是移位寄存器在阵列基板的SD层时制作完成,因此在SD层时就需要对GOA区进行不良检测。另外,阵列基板显示区的像素驱动电路在SD层时也制作完成,像素驱动电路中的存储电容的面积较大,在制作过程中很容易由于particle的存在导致其开路或断路,从而导致显示区出现点不良,因此在SD时也需要对显示区进行Array Test以检测显示区是否存在点不良。故8K GOA产品在SD层时无法检出GOA区和显示区的点不良。因此在SD层时可用Array Test检出对GOA OLED产品非常必要。

[0046] 有鉴于此,本发明实施例提供的一种OLED驱动背板,如图1所示,包括衬底基板1以及位于衬底基板1上层叠设置的栅极金属层2和源漏金属层3,衬底基板1具有显示区和包围显示区的非显示区,本发明实施例提供的图1仅示意出部分非显示区的结构示意图;

[0047] 位于非显示区的栅极金属层2具有沿第一方向X延伸的第一导电连接线21和第二导电连接线22,位于非显示区的源漏金属层3具有沿第二方向Y延伸的第一传输信号线31和第二传输信号线32;位于显示区的源漏金属层3具有沿第一方向X延伸的多条检测信号线和多条电源信号线(图1中未示出显示区的检测信号线和电源信号线);检测信号线通过第一导电连接线21与第一传输信号线31电连接,电源信号线通过第二导电连接线22与第二传输信号线32电连接;具体地,第一导电连接线21与第一传输信号线31之间设置有绝缘层,在制作第一传输信号线31时,第一传输信号线31通过贯穿绝缘层的过孔V1与第一导电连接线21电连接;第二导电连接线22与第二传输信号线32之间设置有绝缘层,在制作第二传输信号线32时,第二传输信号线32通过贯穿绝缘层的过孔V2与第二导电连接线22电连接;

[0048] 非显示区的源漏金属层3还包括第一检测焊盘01和第二检测焊盘02,第一检测焊盘01与第一传输信号线31在源漏金属层3直接电连接,第二检测焊盘02与第二传输信号线32在源漏金属层3直接电连接。

[0049] 本发明实施例提供的上述OLED驱动背板,通过在该OLED驱动背板非显示区的源漏金属层设置第一检测焊盘和第二检测焊盘,且第一检测焊盘与第一传输信号线在源漏金属

层直接电连接,第二检测焊盘与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。

[0050] 在具体实施时,如图1所示,该OLED驱动背板非显示区的源漏金属层3还包括:用于向显示区的红色子像素提供数据信号的第三传输信号线33,用于向显示区的绿色子像素提供数据信号的第四传输信号线34,以及用于向显示区的蓝色子像素提供数据信号的第五传输信号线35;还包括:用于将第三传输信号线33与显示区的数据线(与红色子像素电连接)电连接的第三导电连接线23,用于将第四传输信号线34与显示区的数据线(与绿色子像素电连接)电连接的第四导电连接线24,以及用于将第五传输信号线35与显示区的数据线(与蓝色子像素电连接)电连接的第五导电连接线25;具体地,第三导电连接线23与第三传输信号线33之间采用IT0电连接,第四导电连接线24与第四传输信号线34之间采用IT0电连接,第五导电连接线25与第五传输信号线35之间采用IT0电连接,即在制作OLED器件阳极时电连接检测第三导电连接线23与第三传输信号线33、第四导电连接线24与第四传输信号线34以及第五导电连接线25与第五传输信号线35。该OLED驱动背板非显示区的源漏金属层3还包括:第三焊盘03,第四检测焊盘04和第五检测焊盘05,第三焊盘03与第三传输信号线33在制作OLED器件阳极时采用IT0电连接,第四焊盘04与第四传输信号线34在制作OLED器件阳极时采用IT0电连接,第五焊盘05与第五传输信号线35在制作OLED器件阳极时采用IT0电连接。

[0051] 进一步地,在具体实施时,在本发明实施例提供的上述OLED驱动背板中,如图1所示,第一检测焊盘01与第一传输信号线31通过位于源漏金属层3的第一金属线11电连接,第二检测焊盘02与第二传输信号线32通过位于源漏金属层3的第二金属线12电连接。这样第一检测焊盘01与第一传输信号线31在源漏金属层3直接电连接,第二检测焊盘02与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层3时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层3时实现检出,以提高GOA区和显示区的良率。

[0052] 进一步地,在具体实施时,在本发明实施例提供的上述OLED驱动背板中,如图2所示,包括多个像素驱动电路,像素驱动电路包括:驱动晶体管T0、第一晶体管T1、第二晶体管T2和存储电容Cst;其中,

[0053] 第一晶体管T1的栅极与第一扫描信号线G1相连,第一极与数据信号线Data相连,第二极与驱动晶体管T0的栅极相连;

[0054] 第二晶体管T2的栅极与第二扫描信号线G2相连,第一极与检测信号线Sense相连,第二极与驱动晶体管T0的源极相连;

[0055] 驱动晶体管T0的漏极与电源信号线VDD相连;

[0056] 存储电容Cst连接于驱动晶体管T0的栅极和源极之间。在具体实施时,本发明采用图2所示的像素驱动电路对本发明实施例提供的OLED驱动背板在源漏金属层3进行点不良测试的实施方式在后续提供的OLED驱动背板的检测方法中进行详细介绍。

[0057] 在具体实施时,如图2所示,驱动晶体管T0可以为N型晶体管,当然,驱动晶体管也可以为P型晶体管。在实际应用中,驱动晶体管的类型需要根据实际应用环境来设计确定,在此不作限定。



[0058] 在具体实施时,如图2所示,驱动晶体管T0为N型晶体管,第一晶体管T1和第二晶体管T2均为N型晶体管。这样可以统一制备工艺,简化制备工艺流程。或者,驱动晶体管T0为P型晶体管,第一晶体管T1和第二晶体管T2均为P型晶体管。在实际应用中,第一晶体管T1和第二晶体管T2的类型需要根据实际应用环境来设计确定,在此不作限定。

[0059] 在具体实施时,P型晶体管在高电平作用下截止,在低电平作用下导通;N型晶体管在高电平作用下导通,在低电平作用下截止。

[0060] 需要说明的是,上述各晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal Oxide Semiconductor),在此不作限定。在具体实施时,这些晶体管的控制极为其栅极,并根据晶体管的类型以及输入的信号的不同,可以将第一极作为晶体管的源极或漏极,以及将第二极作为晶体管的漏极或源极。

[0061] 基于同一发明构思,本发明实施例还提供了一种本发明实施例提供的上述OLED驱动背板的检测方法,包括:

[0062] 通过第一检测焊盘和第二检测焊盘分别向对应的检测信号线和电源信号线输入差值大于预设值的电压信号,检测OLED驱动背板是否发生异常。

[0063] 本发明实施例提供的上述OLED驱动背板的检测方法,通过第一检测焊盘和第二检测焊盘分别向对应的检测信号线和电源信号线输入差值大于预设值的电压信号,即满足检测信号线上的电压大于电源信号线上的电压,这样就可以读取检测信号线和电源信号线电连接的像素驱动电路中驱动晶体管的源极电压,根据驱动晶体管的源极电压来确定OLED驱动背板是否发生异常。因此采用本发明实施例提供的OLED驱动背板及检测方法可以实现在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。

[0064] 需要说明的是,上述所说的检测信号线和电源信号线输入差值大于预设值的电压信号是指检测信号线上的电压大于电源信号线上的电压,例如检测信号线上的电压为25V(强高电位),电源信号线上的电压为5V(高电位);或者假设检测信号线上的电压为-5V(低电位),电源信号线上的电压为-25V(强低电位);或者假设检测信号线上的电压为5V(高电位),电源信号线上的电压为-5V(低电位)。上述说明中所举的检测信号线和电源信号线的电压值只是为了说明检测信号线和电源信号线上的电压差值的绝对值相差很大,具体实施时,根据实际需要进行设置检测信号线和电源信号线的电压大小。本发明为什么将检测信号线和电源信号线上的电压设置成差值大于预设值的缘由在后续OLED驱动背板的检测方法中进行详细介绍。

[0065] 进一步地,在具体实施时,在本发明实施例提供的上述检测方法中,通过第一检测焊盘和第二检测焊盘分别向对应的检测信号线和电源信号线输入差值大于预设值的电压信号,检测OLED驱动背板是否发生异常,如图3所示,具体包括:

[0066] S301、检测阶段,向第一扫描信号线加载截止扫描信号,向第二扫描信号线加载扫描信号,向数据信号线加载浮接信号,向检测信号线加载检测信号,向电源信号线加载电源信号;其中,检测信号和电源信号的电压差大于预设值;

[0067] S302、检出阶段,向第一扫描信号线加载截止扫描信号,向第二扫描信号线加载截止扫描信号,向数据信号线加载浮接信号,向检测信号线加载检测信号,向电源信号线加载电源信号,检测驱动晶体管的源极电压,根据驱动晶体管的源极电压检测结果确定OLED驱

动背板是否发生异常。

[0068] 进一步地,在具体实施时,为了消除前一帧的信号残留,在本发明实施例提供的上述检测方法中,如图4所示,在检测阶段之前,还包括:

[0069] S301'、信号重置阶段,向第一扫描信号线加载截止扫描信号,向第二扫描信号线加载截止扫描信号,向数据信号线加载浮接信号,向检测信号线加载与检测信号的电位相反、数值相同的信号,向电源信号线加载与电源信号的电位相反、数值相同的信号,以对像素驱动电路进行信号重置。

[0070] 进一步地,在具体实施时,为了防止在检测阶段充电不足而导致电压降(IR Drop),因此为了减少IR Drop,在本发明实施例提供的上述检测方法中,如图5所示,在信号重置阶段之后,在检测阶段之前,还包括:

[0071] S301''、预充电阶段,向第一扫描信号线加载截止扫描信号,向第二扫描信号线加载截止扫描信号,向数据信号线加载浮接信号,向检测信号线加载检测信号,向电源信号线加载电源信号,以对像素电路进行预充电。

[0072] 进一步地,在具体实施时,在本发明实施例提供的上述检测方法中,检出阶段,如图6所示,具体包括:

[0073] S302'、通过检测探头感应读取驱动晶体管的源极电压;

[0074] S302''、检测探头将读取的驱动晶体管的源极电压与标准电压值进行比较,根据读取的驱动晶体管的源极电压与标准电压值之间的差值来判断OLED驱动背板是否发生异常。具体地,通过第一检测焊盘向检测信号线Sense输入一定值的电压信号,通过第二检测焊盘向电源信号线Vdd输入一定值的电压信号,若存储电容Cst正常,由于存储电容Cst的自举作用,驱动晶体管T0的源极电压为一固定值(标准电压值),若存储电容Cst异常即发生开路或断路,存储电容Cst不能自举,则驱动晶体管T0的源极电压为检测信号线Sense上的电压,因此根据读取的驱动晶体管T0的源极电压与标准电压值之间的差值来判断OLED驱动背板是否发生异常。具体地,如何采用图2所示的像素驱动电路对本发明实施例提供的OLED驱动背板的点不良检测方法在后续进行详细介绍。

[0075] 进一步地,在具体实施时,由于在SD层时对GOA区和显示区进行Array Test对GOA OLED产品非常必要,因此在本发明实施例提供的上述检测方法中,根据读取的驱动晶体管的源极电压与标准电压值之间的差值来判断OLED驱动背板是否发生异常,具体包括:

[0076] 检测非显示区的GOA电路是否发生异常,具体为:设定显示区正常,通过向GOA电路加载时钟信号实现GOA电路的正常级联,通过检测探头感应读取驱动晶体管的源极电压,根据源极电压确定GOA电路是否发生异常;

[0077] 检测显示区是否发生异常,具体为:设定非显示区的GOA电路正常,通过检测探头感应读取驱动晶体管的源极电压,根据源极电压确定显示区是否发生异常。

[0078] 下面结合图2所示的像素驱动电路的具体结构对图1所示的OLED驱动背板在源漏金属层进行点不良测试进行说明,具体包括检测非显示区的GOA电路不良和显示区的点不良。下述描述中以1表示高电平,1+表示强高电平,0表示低电平。需要说明的是,1、1+、0是逻辑电平,其仅是为了更好的解释本发明实施例的具体工作过程,而不是在具体实施时施加在各晶体管的栅极上的电压。

[0079] 首先,检测显示区的点不良:设定非显示区的GOA电路正常,通过检测探头感应读

取驱动晶体管的源极电压,根据源极电压确定显示区是否发生异常。

[0080] 向图2所示的像素驱动电路的各信号端对应输入图6所示的信号,图6中主要包括:信号重置阶段T1、预充电阶段T2、检测阶段T3以及检出阶段T4。

[0081] 在信号重置阶段T1:像素驱动电路中 $G1=0$ 、 $G2=0$ 、Data接Floating信号、 $VDD=0$ 、Sense=0,因此,第一扫描信号端G1与第二扫描信号端G2输入的分别是截止扫描信号,第一晶体管T1、第二晶体管T2和驱动晶体管T0均截止,像素驱动电路中的存储电容Cst进行放电,以对全部像素驱动电路进行信号重置,防止前一帧各信号端信号的残留。

[0082] 在预充电阶段T2:像素驱动电路中 $G1=0$ 、 $G2=0$ 、Data接Floating信号、 $VDD=1$ (例如+5V), Sense=1+ (例如+25V), 以确保 $VDD < \text{Sense}$ , 即Sense电压和VDD电压差值大于预设值,这样在检测阶段可以使驱动晶体管T0的源极电压Vs为一标准电压值,以实现显示区不良的检出。

[0083] 在检测阶段T3:像素驱动电路中 $G1=0$ 、 $G2=1$ 、Data接Floating信号、 $VDD=1$ 、Sense=1+,具体地,在T3阶段,由于 $G2=1$ ,因此第二晶体管T2导通,Sense电压写入,驱动晶体管T0的源极电压 $V_s = \text{Sense}$ ,由于存储电容Cst的自举作用,驱动晶体管T0的栅极电压 $V_g = \text{Sense} > VDD$ ,驱动晶体管T0导通,VDD反向写入驱动晶体管T0的源极S,如图7所示。

[0084] 下面通过在检测阶段T3的各信号端的信号分析显示区是否发生点不良:

[0085] (1) Normal状态,存储电容Cst正常自举,则 $VDD < V_s < \text{Sense}$ ,  $V_s$ 为一标准电压(固定),即显示区未发生点不良。

[0086] (2) 显示区发生点不良状态,即存储电容Cst发生断路或开路时:

[0087] 存储电容Cst不能正常发挥自举作用,驱动晶体管T0截止, $V_s = \text{Sense}$ ,即显示区发生点不良。

[0088] 在检出阶段T4:像素驱动电路中 $G1=0$ 、 $G2=0$ 、Data接Floating信号、 $VDD=1$ 、Sense=1+,因此第一晶体管T1和第二晶体管T2均截止,存储电容Cst保持 $V_s$ 点charging。通过检测探头感应读取驱动晶体管的源极电压 $V_s$ ,当不良类型发生时, $V_s$ (异常)  $\neq V_s$ (normal)实现检出。

[0089] 具体实施时,在检测阶段,本发明实施例中是以 $G1=0$ 、 $G2=1$ 、Data接Floating信号、 $VDD=1$ 、Sense=1+为例进行说明的,当然,具体实施时,还可以以 $G1=0$ 、 $G2=1$ 、Data接Floating信号、 $VDD=0$ -, Sense=0为例,只要VDD和Sense差值大于预设值,这样在Normal状态可以确保驱动晶体管T0的源极电压 $V_s$ 为一标准电压值,均属于本发明的保护范围,在此不做一一原理说明。

[0090] 其次,对检测非显示区的GOA电路是否发生异常,如图8和图9所示,图8为OLED驱动背板的显示区和GOA区的示意图,图8以双边GOA驱动为例,图9为GOA电路能够实现移位寄存功能的时钟信号时序图,CLK1-CLK5为图8左侧GOA电路提供时钟信号,CLK6-CLK10为图8右侧GOA电路提供时钟信号,CLK的高电位的脉宽为4a,低电位的脉宽为6a,a值根据频率可调,满足GOA区正常级联,VDDA和VDDB分别为图8左右两侧GOA电路提供复位信号。具体为:设定显示区正常(未发生点不良),通过向GOA电路加载如图9所示的时钟信号实现GOA电路的正常级联,通过检测探头感应读取驱动晶体管的源极电压,根据源极电压确定GOA电路(GOA区和靠近GOA区的显示区)是否发生异常。

[0091] (1) Normal状态,第一扫描信号线G1和第二扫描信号线G2的电压满足图6所示的时

序图,各个阶段的开关晶体管正常开启和关闭,存储电容Cst正常自举,则 $VDD < V_s < V_{sense}$ ,  $V_s$ 为一标准电压(固定),即GOA电路未发生点不良。

[0092] (2) GOA电路发生点不良状态,即第一扫描信号线G1和第二扫描信号线G2的电压不满足图6所示的检测阶段的时序图,则通过检测探头感应读取驱动晶体管的源极电压与标准电压相差较大,即发生异常,则确定GOA电路发生不良,如图10所示右侧的黑色线条(代表某一级异常GOA电路输出的扫描信号电压),在具体实施时发现出现异常的电压小于与其级联的上一级GOA输出的扫描电压。

[0093] 综上,本发明实施例提供的OLED驱动背板及其检测方法能够实现在源漏金属层时对GOA区和显示区的点不良进行检出,可以提高GOA区和显示区的良率。

[0094] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述OLED驱动背板。该显示装置解决问题的原理与前述OLED驱动背板相似,因此该显示装置的实施可以参见前述OLED驱动背板的实施,重复之处在此不再赘述。

[0095] 在具体实施时,本发明实施例提供的上述显示装置,可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0096] 本发明实施例提供的OLED驱动背板、其检测方法及显示装置,通过在该OLED驱动背板非显示区的源漏金属层设置第一检测焊盘和第二检测焊盘,且第一检测焊盘与第一传输信号线在源漏金属层直接电连接,第二检测焊盘与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层时就可进行Array Test,使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出,以提高GOA区和显示区的良率。

[0097] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

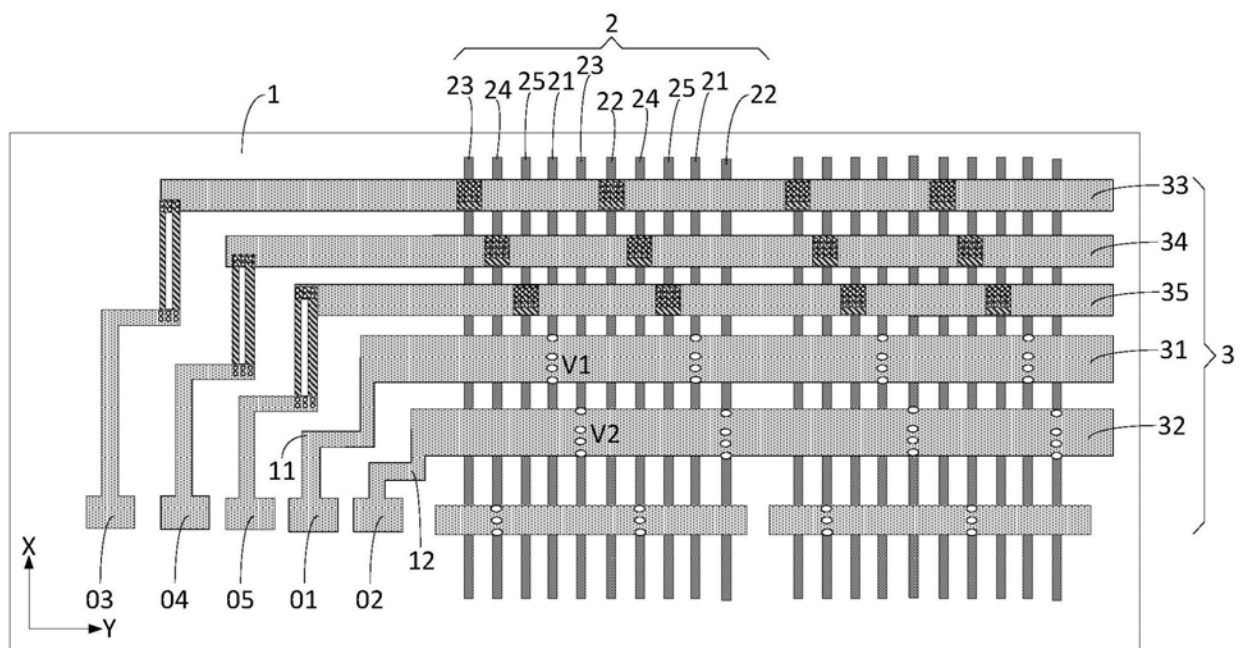


图1

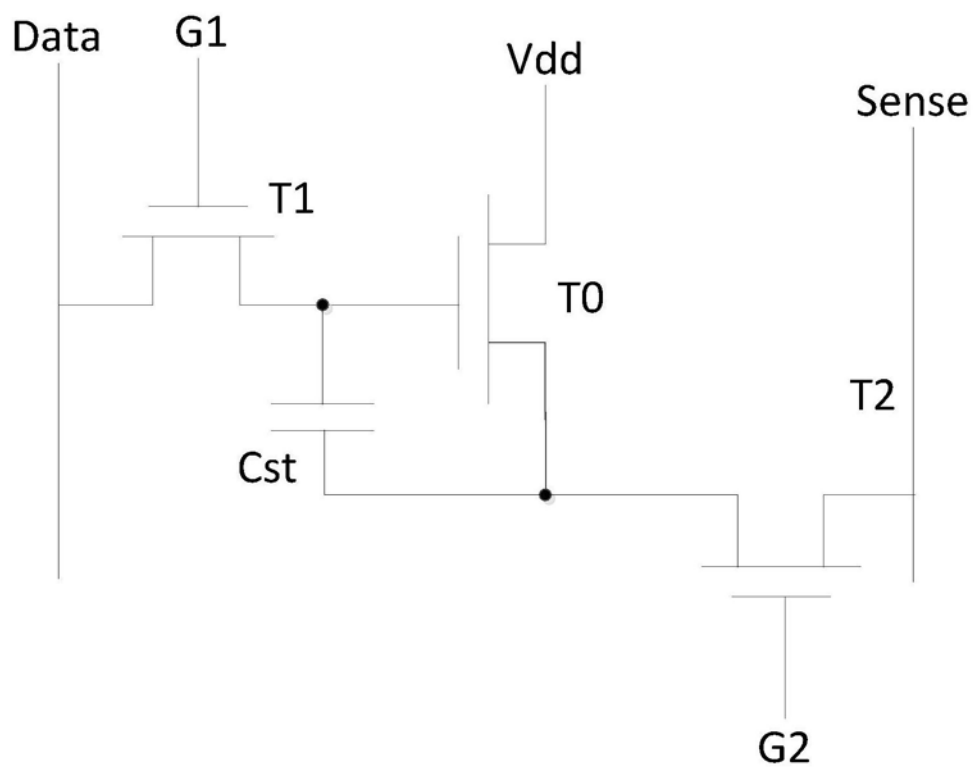


图2

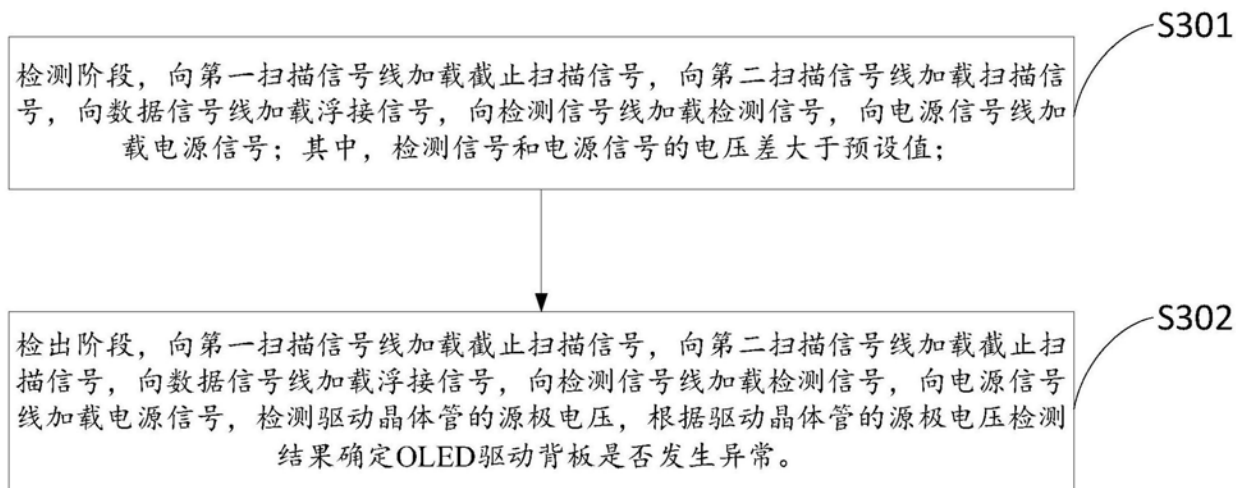


图3

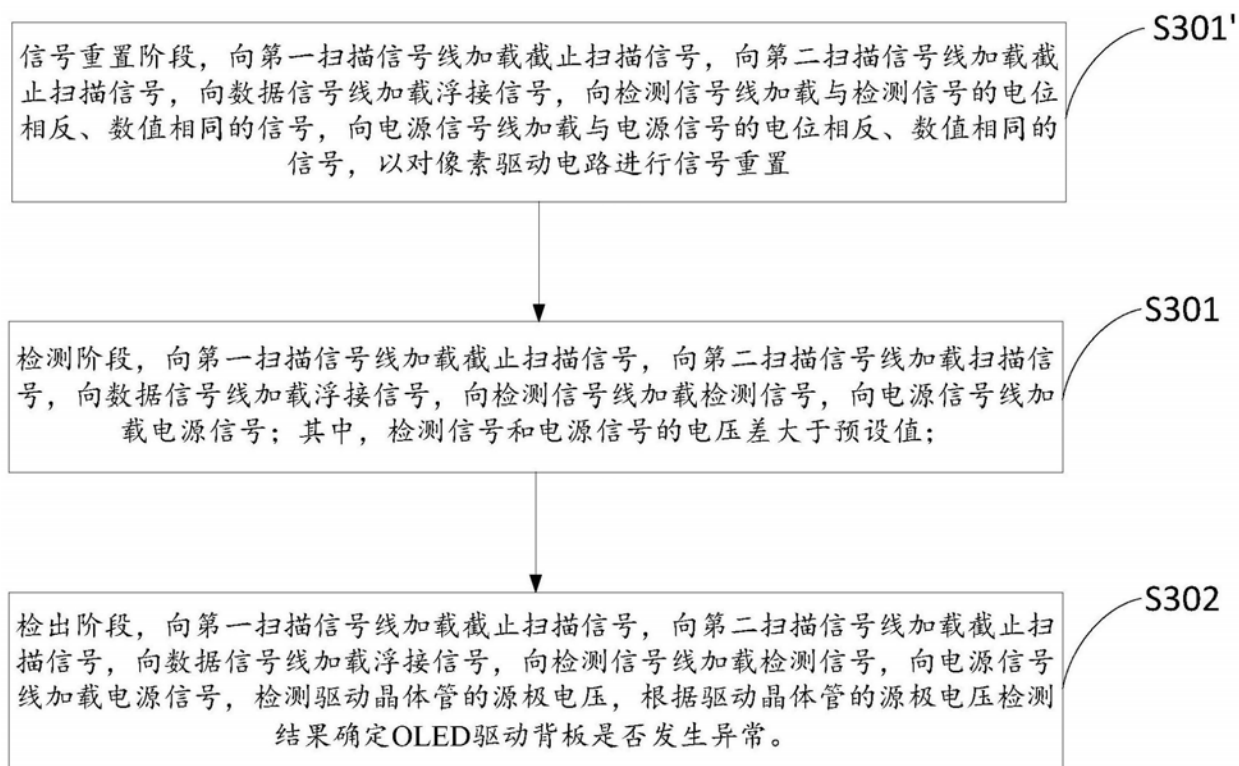


图4

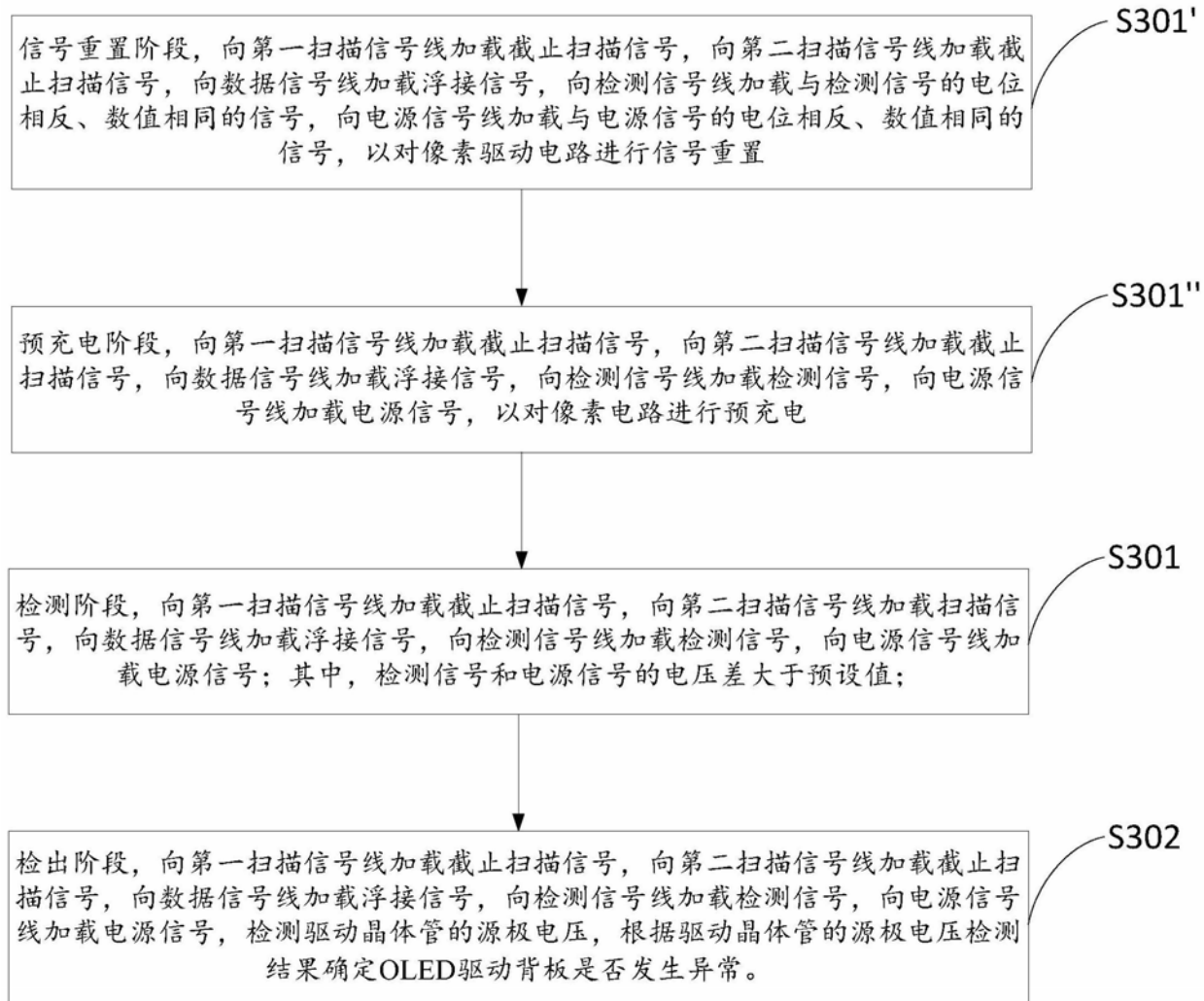


图5

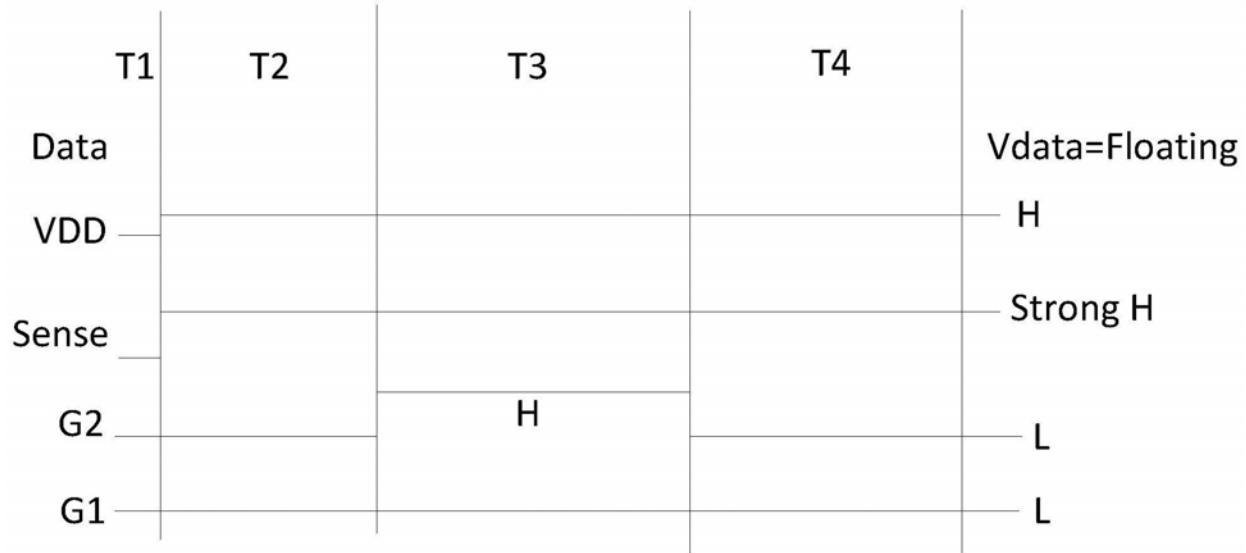


图6

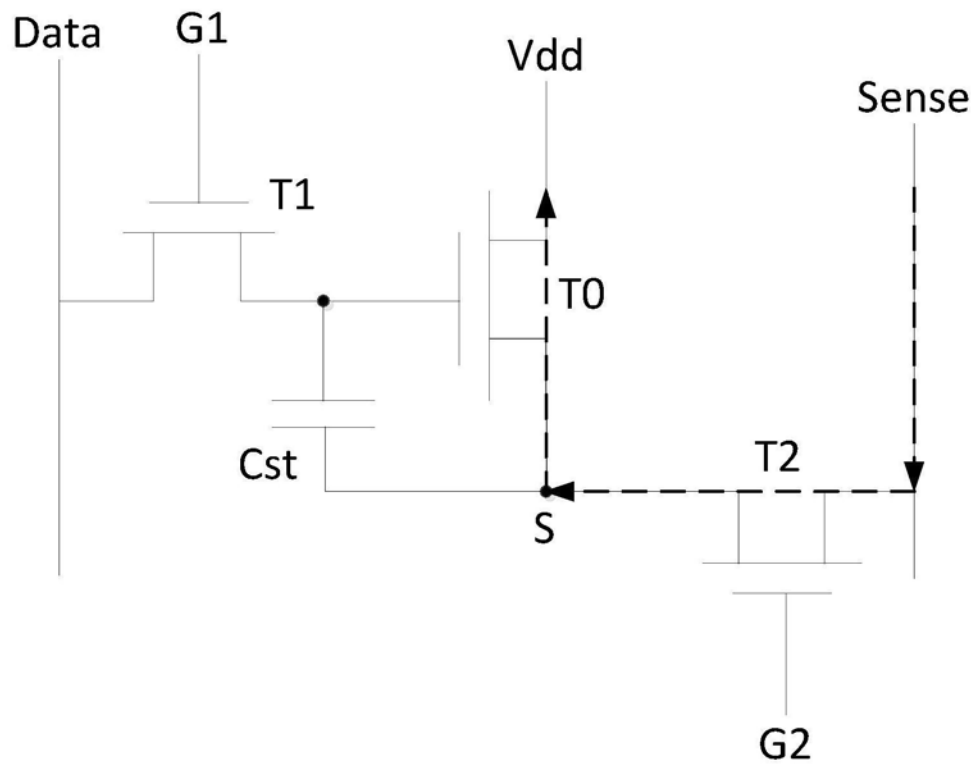


图7





图8

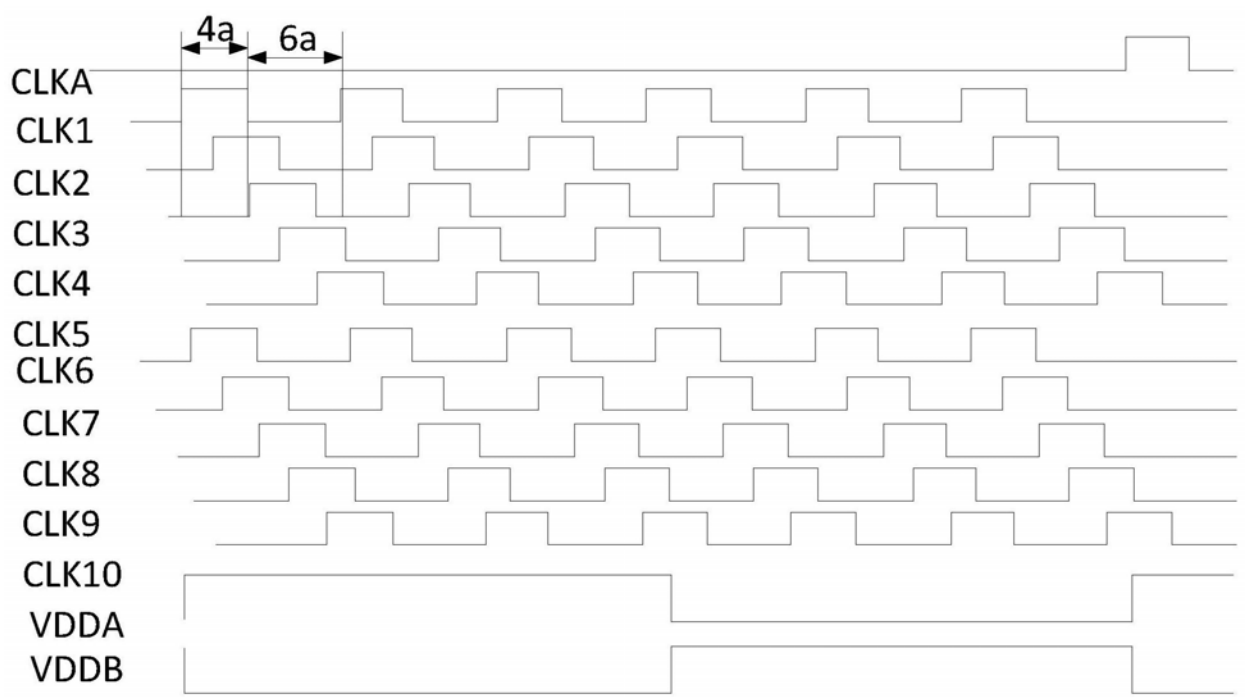


图9

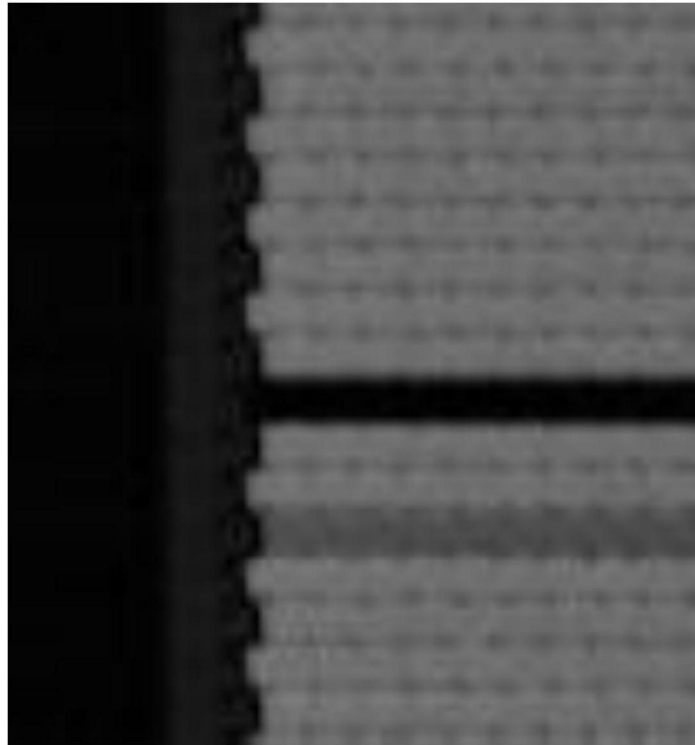


图10

专利名称(译)	OLED驱动背板、其检测方法及显示装置		
公开(公告)号	<a href="#">CN111292660A</a>	公开(公告)日	2020-06-16
申请号	CN202010089322.3	申请日	2020-02-12
[标]申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
当前申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
[标]发明人	汪军 李广耀 王海涛 王东方 成军 王庆贺 苏同上 钱国平 张银忠 闫梁臣		
发明人	汪军 李广耀 王海涛 王东方 成军 王庆贺 苏同上 钱国平 张银忠 闫梁臣		
IPC分类号	G09G3/00		
代理人(译)	张佳		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开了一种OLED驱动背板、其检测方法及显示装置，通过在该OLED驱动背板非显示区的源漏金属层设置第一检测焊盘和第二检测焊盘，且第一检测焊盘与第一传输信号线在源漏金属层直接电连接，第二检测焊盘与第二传输信号线在源漏金属层直接电连接。这样OLED驱动背板在源漏金属层时就可进行Array Test，使得OLED驱动背板的GOA区和显示区点不良在源漏金属层时实现检出，以提高GOA区和显示区的良率。

