



(12)发明专利申请

(10)申请公布号 CN 111223431 A

(43)申请公布日 2020.06.02

(21)申请号 201911076968.1

(22)申请日 2019.11.06

(30)优先权数据

2018-215325 2018.11.16 JP

(71)申请人 罗姆股份有限公司

地址 日本国京都府京都市右京区西院沟崎町21番地

(72)发明人 伊东祐德

(74)专利代理机构 北京律盟知识产权代理有限公司
责任公司 11287

代理人 林斯凯

(51)Int.Cl.

G09G 3/20(2006.01)

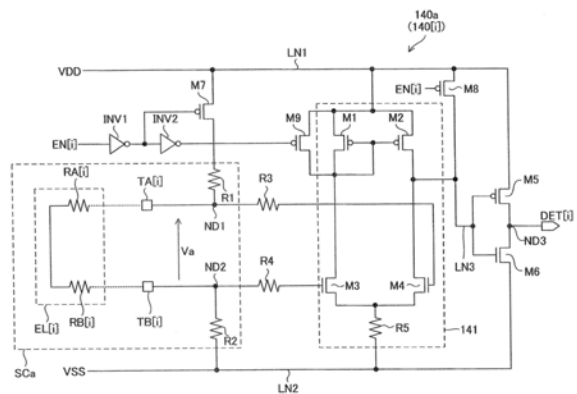
权利要求书2页 说明书15页 附图14页

(54)发明名称

半导体装置、显示驱动器及显示装置

(57)摘要

本发明的课题在于评估凸块与电极间的安装电阻。本发明的显示装置具备形成于透明基板的显示面板及驱动显示面板的显示驱动器。在显示驱动器的连接面形成多个凸块,另一方面,在透明基板的对应的位置形成多个电极,通过COG安装获得显示驱动器侧的各凸块与透明基板侧的各电极的导通。在显示驱动器的连接面,与信号传输用的凸块另行地设置第1评估用凸块(TA[i])及第2评估用凸块(TB[i]),且在透明基板在与它们对应的位置设置评估用电极(EL[i])。在COG安装后,设置在显示驱动器的电阻值评估电路(140a)产生与经由评估用电极的第1评估用凸块及第2评估用凸块间的电阻值(RA[i]+RB[i])对应的评估信号(DET[i])。



1. 一种半导体装置,其是具有形成着信号用凸块群的连接面的装置,且是能够经由应与所述连接面对向配置的对象基板上的信号用电极群与所述信号用凸块群而对所述对象基板发送信号的半导体装置,且其特征在于具备:

评估用凸块对,包括与所述信号用凸块群另行地在所述连接面上相互离开地配置的第1评估用凸块及第2评估用凸块;以及,电阻值评估电路;

在所述对象基板与所述连接面对向配置且所述信号用电极群与所述信号用凸块群导通的基准状态中,所述对象基板上的评估用电极与所述评估用凸块对接触,

所述电阻值评估电路在所述基准状态中,产生与经由所述评估用电极的所述第1评估用凸块与所述第2评估用凸块间的电阻值对应的评估信号。

2. 根据权利要求1所述的半导体装置,其特征在于:

所述电阻值评估电路在所述基准状态中,根据在所述第1评估用凸块与所述评估用电极之间产生的第1安装电阻、及在所述第2评估用凸块与所述评估用电极之间产生的第2安装电阻的电阻值的和,产生所述评估信号。

3. 根据权利要求2所述的半导体装置,其特征在于:

所述电阻值评估电路在所述电阻值的和相对较小时产生具有第1逻辑值的所述评估信号,在所述电阻值的和相对较大时产生具有第2逻辑值的所述评估信号。

4. 根据权利要求3所述的半导体装置,其特征在于:

在产生具有所述第2逻辑值的所述评估信号时,对该半导体装置的外部发送特定的错误信号。

5. 根据权利要求1至4中任一项所述的半导体装置,其特征在于:

所述电阻值评估电路基于对经由所述评估用电极而连接的所述第1评估用凸块及所述第2评估用凸块与1个以上的评估用电阻的串联电路施加特定的直流电压时的在所述第1评估用凸块与所述第2评估用凸块间产生的电压,产生所述评估信号。

6. 根据权利要求5所述的半导体装置,其特征在于:

所述电阻值评估电路具备一端连接于所述第1评估用凸块的第1评估用电阻、及一端连接于所述第2评估用凸块的第2评估用电阻,基于对所述第1评估用电阻的另一端与所述第2评估用电阻的另一端之间施加所述直流电压时的在所述第1评估用凸块与所述第2评估用凸块间产生的电压,产生所述评估信号。

7. 根据权利要求1至4中任一项所述的半导体装置,其特征在于:

所述电阻值评估电路根据对所述第1评估用凸块与所述第2评估用凸块间施加电压时的在所述第1评估用凸块与所述第2评估用凸块间流通的电流,产生所述评估信号。

8. 根据权利要求1所述的半导体装置,其特征在于:

作为所述评估用凸块对而设置着多个评估用凸块对,

在所述基准状态中,所述对象基板上的多个评估用电极与所述多个评估用凸块对分别接触,

所述电阻值评估电路在所述基准状态中,针对相互接触的所述评估用电极与所述评估用凸块对的每一组,产生所述评估信号。

9. 根据权利要求8所述的半导体装置,其特征在于:

作为所述电阻值评估电路而设置着多个电阻值评估电路,

对各评估用凸块对分配1个电阻值评估电路，

各电阻值评估电路产生关于所对应的所述评估用凸块对的所述评估信号。

10. 根据权利要求8所述的半导体装置，其特征在于：

所述多个评估用凸块对包含第1评估用凸块对及第2评估用凸块对，

在所述连接面中，在所述第1评估用凸块对与所述第2评估用凸块对之间，配置构成所述信号用凸块群的1个以上的信号用凸块。

11. 根据权利要求8所述的半导体装置，其特征在于：

所述多个评估用凸块对包含配置在所述连接面的第1位置～第4位置的第1评估用凸块对～第4评估用凸块对，

在所述连接面中，在将所述第1位置～第4位置连接而形成的矩形上或矩形内配置构成所述信号用凸块群的1个以上的信号用凸块。

12. 一种显示驱动器，其特征在于：其是驱动形成于透明基板的显示面板的利用权利要求1至11中任一项所述的半导体装置的显示驱动器，且

所述对象基板为所述透明基板，

所述显示驱动器在所述基准状态中，经由所述信号用凸块群与所述透明基板上的所述信号用电极群，发送规定所述显示面板中的显示内容的信号。

13. 一种显示装置，其特征在于具备：

根据权利要求12所述的显示驱动器；及所述透明基板，形成着所述显示面板。

半导体装置、显示驱动器及显示装置

技术领域

[0001] 本发明涉及一种半导体装置、显示驱动器及显示装置。

背景技术

[0002] 在具有形成于透明基板的显示面板的显示装置中，显示驱动器构成为也被称为裸芯片的IC(integrated circuit,集成电路)芯片的情况也较多。在该情况下，在显示驱动器的连接面形成多个凸块，另一方面，在透明基板的安装面上的对应的位置形成多个电极。而且，在使显示驱动器的连接面与透明基板的安装面对向且进行特定的位置对准之后，在透明基板与显示驱动器间夹入各向异性导电膜(Anisotropic Conductive Film)并将它们接着，由此获得显示驱动器侧的各凸块与透明基板侧的各电极的导通。

[0003] 这样的安装一般被称为COG(Chip on Glass,玻璃上芯片)安装。另外，在凸块与电极间产生的接触电阻被称为安装电阻。

[0004] [现有技术文献]

[0005] [专利文献]

[0006] [专利文献1]日本专利特开2011-13389号公报

发明内容

[0007] [发明所要解决的问题]

[0008] 期待安装电阻的电阻值例如为几 Ω 以下或几十 Ω 以下，但是可能会因COG安装时的接合不良而安装电阻过大。另外，也有因经年劣化而安装电阻增大的可能性。如果安装电阻变得过大，那么显示驱动器与透明基板间的信号传输产生障碍，有无法进行适当的显示的可能性。如果能够评估安装电阻，那么会产生能够基于其结果进行警告处理等各种优点。

[0009] 此外，此处，为了说明的具体化，着眼于显示装置、透明基板及COG安装对与安装电阻相关的情况进行了说明，但相同的情况并不限定于显示装置、透明基板及COG安装，在其他地方也存在。

[0010] 本发明的目的在于提供一种有助于安装电阻的评估的半导体装置、以及利用该半导体装置的显示驱动器及显示装置。

[0011] [解决问题的技术手段]

[0012] 本发明的半导体装置是具有形成着信号用凸块群的连接面的装置，且是能够经由应与所述连接面对向配置的对象基板上的信号用电极群与所述信号用凸块群而对所述对象基板发送信号的半导体装置，且其特征在于具备：评估用凸块对，包括与所述信号用凸块群另行地在所述连接面上相互离开地配置的第1评估用凸块及第2评估用凸块；以及电阻值评估电路；在所述对象基板与所述连接面对向配置且所述信号用电极群与所述信号用凸块群导通的基准状态中，所述对象基板上的评估用电极与所述评估用凸块对接触，所述电阻值评估电路在所述基准状态中，产生与经由所述评估用电极的所述第1评估用凸块与所述第2评估用凸块间的电阻值对应的评估信号。

[0013] 具体来说,例如,关于所述半导体装置,所述电阻值评估电路在所述基准状态中,根据在所述第1评估用凸块与所述评估用电极之间产生的第1安装电阻、及在所述第2评估用凸块与所述评估用电极之间产生的第2安装电阻的电阻值的和,产生所述评估信号即可。

[0014] 更具体来说,例如,关于所述半导体装置,所述电阻值评估电路在所述电阻值的和相对较小时产生具有第1逻辑值的所述评估信号,在所述电阻值的和相对较大时产生具有第2逻辑值的所述评估信号即可。

[0015] 进而具体来说,例如,所述半导体装置在产生具有所述第2逻辑值的所述评估信号时对该半导体装置的外部发送特定的错误信号即可。

[0016] 另外,例如,在所述半导体装置中,所述电阻值评估电路基于对经由所述评估用电极而连接的所述第1评估用凸块及所述第2评估用凸块与1个以上的评估用电阻的串联电路施加特定的直流电压时的在所述第1评估用凸块与所述第2评估用凸块间产生的电压,产生所述评估信号即可。

[0017] 此时,例如,在所述半导体装置中,所述电阻值评估电路具备一端连接于所述第1评估用凸块的第1评估用电阻、及一端连接于所述第2评估用凸块的第2评估用电阻,基于对所述第1评估用电阻的另一端与所述第2评估用电阻的另一端之间施加所述直流电压时的在所述第1评估用凸块与所述第2评估用凸块间产生的电压,产生所述评估信号即可。

[0018] 另外,例如,在所述半导体装置中,所述电阻值评估电路也可根据对所述第1评估用凸块与所述第2评估用凸块间施加电压时的在所述第1评估用凸块与所述第2评估用凸块间流通的电流,产生所述评估信号。

[0019] 另外,例如,在所述半导体装置中,作为所述评估用凸块对而设置着多个评估用凸块对,在所述基准状态中,所述对象基板上的多个评估用电极与所述多个评估用凸块对分别接触,所述电阻值评估电路在所述基准状态中,也可针对相互接触的所述评估用电极与所述评估用凸块对的每一组,产生所述评估信号。

[0020] 此时,例如,在所述半导体装置中,作为所述电阻值评估电路而设置着多个电阻值评估电路,对各评估用凸块对分配1个电阻值评估电路,各电阻值评估电路也可产生关于所对应的所述评估用凸块对的所述评估信号。

[0021] 另外,例如,在所述半导体装置中,所述多个评估用凸块对包含第1评估用凸块对及第2评估用凸块对,在所述连接面中,在所述第1评估用凸块对与所述第2评估用凸块对之间,也可配置构成所述信号用凸块群的1个以上的信号用凸块。

[0022] 或者,例如,所述多个评估用凸块对包含配置在所述连接面的第1位置~第4位置的第1评估用凸块对~第4评估用凸块对,在所述连接面中,也可在将所述第1位置~第4位置连接而形成的矩形上或矩形内配置构成所述信号用凸块群的1个以上的信号用凸块。

[0023] 本发明的显示驱动器的特征在于:其是驱动形成于透明基板的显示面板的利用所述半导体装置的显示驱动器,且所述对象基板为所述透明基板,所述显示驱动器在所述基准状态中,经由所述信号用凸块群与所述透明基板上的所述信号用电极群,发送规定所述显示面板中的显示内容的信号。

[0024] 本发明的显示驱动器的特征在于具备所述显示驱动器、及形成着所述显示面板的所述透明基板。

[0025] [发明的效果]

[0026] 根据本发明,能够提供一种有助于安装电阻的评估的半导体装置、以及利用该半导体装置的显示驱动器及显示装置。

附图说明

[0027] 图1是本发明的第1实施方式的显示装置的构成图。

[0028] 图2是本发明的第1实施方式的显示驱动器的外观立体图。

[0029] 图3是关于本发明的第1实施方式,表示显示驱动器与X轴、Y轴及Z轴的关系的图。

[0030] 图4是关于本发明的第1实施方式,表示显示驱动器的连接面中的凸块的排列的图。

[0031] 图5是关于本发明的第1实施方式,表示1个评估用凸块对的构成的图。

[0032] 图6是关于本发明的第1实施方式,表示通过COG安装来将凸块与电极连接的情况的图。

[0033] 图7是关于本发明的第1实施方式,表示对透明基板针对每个评估用凸块对而设置评估用电极的情况的图。

[0034] 图8是关于本发明的第1实施方式,表示通过COG安装来将评估用凸块与评估用电极连接的情况的图。

[0035] 图9是关于本发明的第1实施方式,与安装电阻的评估相关的部位的方块图。

[0036] 图10是关于本发明的第1实施方式,表示在2个评估用凸块与评估用电极之间产生的安装电阻的图。

[0037] 图11是关于本发明的第1实施方式,表示电阻值评估电路的构成例的图。

[0038] 图12是关于本发明的第1实施方式,安装电阻的评估时序的说明图。

[0039] 图13是关于本发明的第2实施方式,表示电阻值评估电路的构成例的图。

[0040] 图14是关于本发明的第2实施方式,表示电阻值评估电路的另一构成例的图。

[0041] 图15(a)、(b)是关于本发明的第5实施方式,表示2个评估用凸块对的配置例的图。

[0042] 图16是关于本发明的第5实施方式,表示4个评估用凸块对的配置例的图。

[0043] 图17(a)~(c)是关于本发明的第5实施方式,表示形成1个评估用凸块对的2个评估用凸块的排列方向的图。

[0044] 图18是关于本发明的第5实施方式,表示可在显示驱动器的IC芯片产生的挠曲的图。

具体实施方式

[0045] 以下,参照附图对本发明的实施方式的例具体地进行说明。在所参照的各图中,对相同的部分标注相同的符号,原则上省略与相同的部分相关的重复的说明。此外,在本说明书中,有时为了简化记述,通过记述参照信息、信号、物理量、元件或部件等的记号或符号,来将与该记号或符号对应的信息、信号、物理量、元件或部件等的名称省略或略记。例如,通过下述的“CHK[0]”来参照的评估用凸块对有时表述为评估用凸块对CHK[0],也有时略记为凸块对CHK[0],但它们是指完全相同的构件。

[0046] 首先,对本实施方式的记述中所使用的几个用语进行说明。所谓电平是指电位的电平,关于任意的信号或电压,高电平具有比低电平高的电位。线与配线为同义。关于构成

为FET(field-effect transistor,电场效应晶体管)的任意的晶体管,所谓接通状态,是指该晶体管的漏极与源极间成为导通状态,所谓断开状态,是指该晶体管的漏极与源极间成为非导通状态(遮断状态)。以下,也有时将接通状态、断开状态仅表达为接通、断开。

[0047] <<第1实施方式>>

[0048] 对本发明的第1实施方式进行说明。图1是本发明的第1实施方式的显示装置1的构成图。显示装置1具备显示驱动器10、显示面板11、透明基板12、MPU(Micro Processing Unit,微处理单元)13、印刷基板14、及连接零件15。

[0049] 透明基板12例如为玻璃基板。显示面板11形成于透明基板12,显示与来自显示驱动器10的信号对应的图像。此处,考虑显示装置1为液晶显示装置。在该情况下,显示面板11为液晶面板。

[0050] 显示驱动器10为包括安装在透明基板12上的半导体集成电路的半导体装置,通过对显示面板11供给需要的信号来驱动显示面板11。显示面板11的驱动方式为任意,例如既可为被动方式也可为主动方式。

[0051] MPU13安装在印刷基板14上。在印刷基板14上,除了MPU13以外还可安装其它各种电路(电源电路等),但在图1中,仅表示了MPU13。连接零件15为将印刷基板14及透明基板12间连接的零件,例如由挠性基板构成。经由连接零件15,能够进行MPU13及显示驱动器10间的双向通信。另外,也可将包含显示驱动器10的驱动电压在内的应供给至透明基板12的电源电压从印刷基板14经由连接零件15供给至透明基板12。

[0052] 在显示装置1中,从MPU13对显示驱动器10经由连接零件15供给图像数据,显示驱动器10将与该图像数据对应的图像信号供给至显示面板11,由此在显示面板11显示图像。图像数据为指定显示面板11的显示内容的数据。由于将与图像数据对应的图像信号供给至显示面板11,所以可以说图像信号为指定显示面板11的显示内容(换句话说,显示面板11的显示图像)的信号。

[0053] 显示驱动器10构成为对透明基板12COG(Chip on Glass)安装的IC芯片。如图2所示,显示驱动器10在俯视时具有长方形的形状。如图3所示,设定在坐标原点O相互正交的X轴、Y轴及Z轴,对显示驱动器10的形状进行说明。此外,将与X轴及Y轴平行的平面称为XY面。显示驱动器10为具有沿着Z轴的厚度的IC芯片,将该IC芯片所具有的与XY面平行的2个面中的一个面称为连接面P1。在连接面P1形成多个凸块(在图2及图3中未图示凸块)。连接面P1具有长方形的形状,在连接面P1的中心取原点O。在作为连接面P1的长方形的形状中,长边与Y轴平行且短边与X轴平行。

[0054] 图4表示显示驱动器10的连接面P1中的凸块的排列。凸块为包含金等而构成的突起状的连接电极。在连接面P1,包括排列在Y轴方向的多个凸块的凸块列形成有2个。2个凸块列中,配置在X轴的负侧区域的凸块列为凸块列110,配置在X轴的正侧区域的凸块列为凸块列120。

[0055] 在凸块列110中,在位于Y轴的正侧区域内的一端配置虚设凸块DMY[0],在位于Y轴的负侧区域内的另一端配置虚设凸块DMY[1]。在凸块列110中,与虚设凸块DMY[0]相邻地形成评估用凸块对CHK[0],与虚设凸块DMY[1]相邻地形成评估用凸块对CHK[1]。而且,在凸块列110中,在评估用凸块对CHK[0]与评估用凸块对CHK[1]之间配置包括多个凸块的凸块区111。也就是说,在凸块列110中,从虚设凸块DMY[0]朝向虚设凸块DMY[1],虚设凸块DMY

[0]、评估用凸块对CHK[0]、凸块区块111、评估用凸块对CHK[1]、虚设凸块DMY[1]按照该顺序沿着Y轴方向排列。

[0056] 在凸块列120中,在位于Y轴的正侧区域内的一端配置虚设凸块DMY[3],在位于Y轴的负侧区域内的另一端配置虚设凸块DMY[2]。在凸块列120中,与虚设凸块DMY[3]相邻地形成评估用凸块对CHK[3],与虚设凸块DMY[2]相邻地形成评估用凸块对CHK[2]。而且,在凸块列120中,在评估用凸块对CHK[3]与评估用凸块对CHK[2]之间配置包括多个凸块的凸块区块121。也就是说,在凸块列120中,从虚设凸块DMY[3]朝向虚设凸块DMY[2],虚设凸块DMY[3]、评估用凸块对CHK[3]、凸块区块121、评估用凸块对CHK[2]、虚设凸块DMY[2]按照该顺序沿着Y轴方向排列。

[0057] 凸块对CHK[0]的配置位置与凸块对CHK[1]的配置位置处于关于X轴线对称的关系,凸块对CHK[2]的配置位置与凸块对CHK[3]的配置位置处于关于X轴线对称的关系。进而,凸块对CHK[0]的配置位置与凸块对CHK[3]的配置位置处于关于Y轴线对称的关系,凸块对CHK[1]的配置位置与凸块对CHK[2]的配置位置处于关于Y轴线对称的关系。因而,凸块对CHK[0]的配置位置与凸块对CHK[2]的配置位置处于关于原点O点对称的关系,凸块对CHK[1]的配置位置与凸块对CHK[3]的配置位置处于关于原点O点对称的关系。

[0058] 评估用凸块对CHK[0]~CHK[3]的各者为一对评估用凸块,包括第1评估用凸块及第2评估用凸块。评估用凸块对CHK[0]~CHK[3]具有相互相同的构成,评估用凸块对CHK[0]~CHK[3]中的任意的任一者使用整数i以“CHK[i]”来参照。进而,如图5所示,形成评估用凸块对CHK[i]的第1评估用凸块、第2评估用凸块分别以符号“TA[i]”、“TB[i]”来参照。在评估用凸块对CHK[i]中,第1评估用凸块TA[i]及第2评估用凸块TB[i]沿着Y轴方向相互离开地配置,在如下所述的COG安装前,凸块TA[i]及TB[i]间相互绝缘。

[0059] 构成凸块区块111及121的多个凸块之中,除了包含用来传输所述图像信号的信号用凸块以外,还包含用来接收显示驱动器10的驱动电压的电源用凸块、用来实现显示驱动器10及MPU13间的双向通信的通信用凸块等需要的凸块。

[0060] 显示驱动器10为也被称为裸芯片的形态的IC芯片,如上所述相对透明基板12进行COG安装。图6表示COG安装的情况。应与形成于显示驱动器10的连接面P1的各凸块导通的电极在透明基板12设置着多个。设置在透明基板12的电极也可为由ITO(Indium-tin-oxide,氧化铟锡)等构成的透明电极。此处,为了使说明具体化,考虑形成于显示驱动器10的信号用凸块包含包括第1信号用凸块~第200信号用凸块的信号用凸块群。在该情况下,在透明基板12的安装面形成信号用电极群,该信号用电极群包含应与第1信号用凸块~第200信号用凸块1对1地导通的第1信号用电极~第200信号用电极。

[0061] 而且,在使显示驱动器10的连接面P1与透明基板12的安装面对向且进行特定的位置对准之后,在透明基板12的安装面与显示驱动器10的连接面P1之间夹入各向异性导电膜(Anisotropic Conductive Film:以下称为ACF)并将它们接着。ACF为在厚度为几十 μm 左右的绝缘性的接着膜之中分散着导电性的微粒子的膜。将ACF夹入于作为显示驱动器10的IC芯片与透明基板12之间进行加热及加压。由此,导电性的微粒子夹入于相互对应的凸块与电极间,使它们导通(但是,在图6中,为了防止图示的繁杂化,未图示夹入导电性的微粒子的情况;在下述的图8中也相同)。

[0062] 为方便起见,将利用所述接着进行的COG安装后的状态称为基准状态。例如,显示

面板11包含第1~第200像素。从显示驱动器10对显示面板11经由第j信号用凸块及第j信号用电极而传输第j图像信号,基于第j图像信号控制第j像素的显示内容(此处j为整数)。在基准状态中,第1信号用凸块~第200信号用凸块分别与第1信号用电极~第200信号用电极导通。

[0063] 将通过COG安装而连接凸块与电极间时在凸块与电极间产生的接触电阻称为安装电阻。期待安装电阻的电阻值例如为几 Ω 以下或几十 Ω 以下,但是会有因COG安装时的接合不良而安装电阻变得过大的情况。另外,也有因经年劣化而安装电阻增大的可能性。如果信号用凸块及信号用电极间的安装电阻的电阻值过大,那么信号传输产生障碍。

[0064] 因此,在显示装置1,设置着用来评估显示驱动器10及透明基板12间的安装电阻的安装电阻评估功能。为了实现该安装电阻评估功能,如图7所示,在透明基板12的安装面中,针对每个评估用凸块对,在与评估用凸块对对向的位置设置着评估用电极。将设置在与评估用凸块对CHK[i]对向的位置的评估用电极以符号“EL[i]”来参照。于是,会在透明基板12的安装面,在与评估用凸块对CHK[0]~CHK[3]对向的4个位置设置着评估用电极EL[0]~EL[3]。图7是示意性地表示评估用凸块对CHK[0]~CHK[3]与评估用电极EL[0]~EL[3]的关系的图。

[0065] 图8表示将1个评估用凸块对CHK[i]与对应评估用电极EL[i]通过COG安装来接触及导通的情况。与信号用凸块及信号用电极间相同地,通过COG安装来将评估用凸块对CHK[i]及评估用电极EL[i]间隔着ACF而接合,在基准状态中,评估用凸块对CHK[i]及评估用电极EL[i]间相互接触及导通。此处,在XY面中,评估用电极EL[i]大于评估用凸块TA[i]及TB[i]的大小的合计,在基准状态中,评估用凸块TA[i]及TB[i]会均与评估用电极EL[i]接触及导通。

[0066] 此外,接触于1个评估用凸块对CHK[i]的评估用电极EL[i]也可由多个电极构成。也就是说,例如,也可在透明基板12的安装面中,在与评估用凸块TA[i]对应的位置配置第1电极,并且在与评估用凸块TB[i]对应的位置配置与第1电极分离的第2电极,由那些第1及第2电极构成评估用电极EL[i]。但是,在该情况下,第1及第2电极经由透明基板12内的配线而电连接。

[0067] 另外,在透明基板12中,不在与虚设凸块DMY[0]~DMY[3]对向的位置设置电极,在基准状态中,虚设凸块DMY[0]~DMY[3]成为开放状态(也就是说,成为不与任何电路及配线电连接的状态)。以下,只要无特别记述,则显示驱动器10与透明基板12以基准状态连接。

[0068] 图9表示显示驱动器10中与安装电阻评估功能的实现相关的部分的方块图。显示驱动器10具备针对每个评估用凸块对而设置的合计4个电阻值评估电路140、对电阻值评估电路140进行控制的控制电路150、及通信用IF(interface,接口)160。在控制电路150设置用来将各种数据暂时地保存的寄存器RG。有时与评估用凸块对CHK[i]对应的电阻值评估电路140尤其以符号“140[i]”来参照。在作为显示驱动器10的IC芯片中,评估电路140可形成于所对应的评估用凸块对的正下方或附近,由此能够使配线的引绕量变少。

[0069] 评估电路140[i]连接于第1评估用凸块TA[i]及第2评估用凸块TB[i],产生与经由评估用电极EL[i]的凸块TA[i]及TB[i]间的电阻值对应的评估信号DET[i]并输出至控制电路150。但是,控制信号150对评估电路140[0]~140[3]个别地输出低电平或高电平的使能信号,评估电路140[i]仅在输入高电平的使能信号的情况下,进行与凸块TA[i]及TB[i]间

的电阻值对应的评估信号DET[i]的产生及输出即可。将相对于评估电路140[i]的使能信号以符号“EN[i]”来表示。

[0070] 显示驱动器10及MPU13间的双向通信的形态为任意,此处,在显示驱动器10及MPU13间进行利用SPI (Serial Peripheral Interface, 串行外围接口)的通信。通信用IF160在控制电路150的控制之下,经由通信用端子而与MPU13进行利用SPI的双向通信。通信用端子由所述通信用凸块构成,包含用来接收时钟信号的外部端子SCK、用来接收来自MPU13的信号的外部端子SDI及用来向MPU13发送信号的外部端子SDO。详细情况将在下文叙述,显示驱动器10在判断为所述安装电阻相对较高时能够将特定的错误信号传达至MPU13。

[0071] 电阻值评估电路140[0]~140[3]的构成及动作相互相同,所以着眼于作为电阻值评估电路140[0]~140[3]的1个的电阻值评估电路140[i],对电阻值评估电路140[i]的构成及动作以及评估信号DET[i]的意义进行说明。

[0072] 参照图10。在显示驱动器10对透明基板12进行COG安装时,会在评估用凸块TA[i]与评估用电极EL[i]之间产生安装电阻RA[i]且在评估用凸块TB[i]与评估用电极EL[i]之间产生安装电阻RB[i]。评估电路140[i]能够产生与安装电阻RA[i]及RB[i]的电阻值的和(以下,称为电阻值和 $R_{SUM}[i]$)对应的评估信号DET[i]。

[0073] 具体来说,评估电路140[i]在电阻值和 $R_{SUM}[i]$ 相对较小时产生具有第1逻辑值的评估信号DET[i],在电阻值和 $R_{SUM}[i]$ 相对较大时产生具有第2逻辑值的评估信号DET[i]。换句话说,评估电路140[i]在电阻值和 $R_{SUM}[i]$ 小于特定的判定电阻值 R_{TH} 时、及大于特定的判定电阻值 R_{TH} 时,分别产生具有第1逻辑值的评估信号DET[i]、及具有第2逻辑值的评估信号DET[i]。在正好“ $R_{SUM}[i]=R_{TH}$ ”成立时,评估信号DET[i]具有第1或第2逻辑值。所产生的评估信号DET[i]被输出至控制电路150。例如,在信号用凸块及信号用电极间的安装电阻的电阻值大至1k Ω 左右时,以评估信号DET[i]具有第2逻辑值的方式,设定判定电阻值 R_{TH} 。

[0074] 信号用凸块及信号用电极间的安装电阻的真值尚不明,但预测在电阻值和 $R_{SUM}[i]$ 相对较小时信号用凸块及信号用电极间的安装电阻也相对较小,预测在因经年劣化等影响而电阻值和 $R_{SUM}[i]$ 相对较大时信号用凸块及信号用电极间的安装电阻也相对较大。考虑该情况,在显示驱动器10中,评估电阻值和 $R_{SUM}[i]$,在电阻值和 $R_{SUM}[i]$ 相对较大时发送错误信号。

[0075] 图11表示作为电阻值评估电路140[i]的构成的一例的电阻值评估电路140a。评估电路140a具备晶体管M1~M9、电阻R1~R5、以及反相器电路INV1及INV2。在评估电路140a中,对高电压侧的电源线LN1施加正侧的电源电压VDD,对低电压侧的电源线LN2施加负侧的电源电压VSS。电源电压VSS也可具有0V的基准电位。从电源线LN2观察将特定的正的直流电压VDD施加至电源线LN1。晶体管M1、M2、M5及M7~M9构成为P通道型的MOSFET (metal-oxide-semiconductor field-effect transistor, 金属氧化物半导体场效应晶体管),晶体管M3、M4及M6构成为N通道型的MOSFET。由晶体管M1~M4及电阻R5构成带补偿的比较器141。

[0076] 相对于线LN1,晶体管M1、M2、M5及M7~M9的各源极共通连接。晶体管M7的漏极经由电阻R1而连接于节点ND1。节点ND1连接于评估用凸块TA[i],并且经由电阻R3而连接于晶体管M4的栅极。晶体管M3的栅极经由电阻R4而连接于节点ND2。节点ND2连接于评估用凸块TB[i],并且经由电阻R2而连接于线LN2。

[0077] 对反相器电路INV1的输入端输入使能信号EN[i],反相器电路INV1的输出端共通

连接于反相器电路INV2的输入端及晶体管M7的栅极。反相器电路INV2的输出端连接于晶体管M9的栅极。晶体管M1的漏极及栅极、晶体管M2的栅极、晶体管M9的漏极、以及晶体管M3的漏极相互连接。晶体管M2、M4及M8的各漏极与晶体管M5及M6的各栅极利用线LN3相互连接。晶体管M6的源极连接于线LN2。晶体管M3及M4的源极相互连接且经由电阻R5而连接于线LN2。晶体管M5及M6的各漏极利用节点ND3共通连接。

[0078] 在如图11所构成的评估电路140a中,在使能信号EN[i]为高电平时晶体管M7接通,所以会对电阻R1(第1评估用电阻)、在评估用凸块TA[i]及评估用电极EL[i]间产生的安装电阻RA[i]、在评估用凸块TB[i]及评估用电极EL[i]间产生的安装电阻RB[i]、以及电阻R2(第2评估用电阻)的串联电路SCa,施加直流电压VDD。在使能信号EN[i]为低电平时晶体管M7断开,所以不对串联电路SCa施加直流电压VDD。因而,仅在使能信号EN[i]为高电平的特定的评估区间中,在节点ND1及ND2间产生与所述电阻值和 $R_{SUM}[i]$ 对应的电压Va。也就是说,能够在评估区间中评估电阻值和 $R_{SUM}[i]$ 。电压Va表示从节点ND2的电位观察的节点ND1的电位。

[0079] 另外,通过仅在使能信号EN[i]为高电平时晶体管M8及M9断开,而在节点ND3出现有意义的评估信号DET[i](也就是说,与电阻值和 $R_{SUM}[i]$ 对应的评估信号DET[i])。

[0080] 带补偿的比较器141在使能信号EN[i]为高电平的评估区间中,在电压Va大于特定的判定电压 V_{TH} 时,通过使线LN3的信号电平为低电平来使晶体管M5、M6分别为接通状态、断开状态,由此,使评估信号DET[i]为高电平。

[0081] 带补偿的比较器141在使能信号EN[i]为高电平的评估区间中,在电压Va小于特定的判定电压 V_{TH} 时,通过使线LN3的信号电平为高电平来使晶体管M5、M6分别为断开状态、接通状态,由此,使评估信号DET[i]为低电平。

[0082] 在“ $V_a = V_{TH}$ ”正好成立时,评估信号DET[i]为高电平及低电平的任一者。

[0083] 在电阻值和 $R_{SUM}[i]$ 大于特定的判定电阻值 R_{TH} 时,以在评估区间中评估信号DET[i]为高电平的方式,且在电阻值和 $R_{SUM}[i]$ 小于特定的判定电阻值 R_{TH} 时,以在评估区间中评估信号DET[i]为低电平的方式,设定判定电压 V_{TH} 以及电阻R1及R2的电阻值即可。此处,在评估信号DET[i]中,低电平相当于第1逻辑值,高电平相当于第2逻辑值(在下述第2实施方式中也相同)。此外,在使能信号EN[i]为低电平时(也就是说在评估区间外)以评估信号DET[i]确实地为低电平的方式,预先将传输评估信号DET[i]的配线下拉即可(在下述第2实施方式中也相同)。

[0084] 接下来,参照图12,对电阻值评估电路140[0]~140[3]中的安装电阻的评估时序进行说明。显示驱动器10具备存储从MPU13供给的图像数据的数据存储器(未图示),如果从MPU13接收到特定的显示接通指令,那么使基于存储在数据存储器中的图像数据的图像以帧单位显示于显示面板11。在显示驱动器10内,定义具有特定的帧时间长的帧区间。帧区间是以帧时间长为周期重复地产生。刚接收显示接通指令后的帧区间为第1帧区间,以后,第2、第3、第4、第5帧区间...依次到来。

[0085] 控制电路150原则上将使能信号EN[0]~EN[3]维持为低电平,仅在第2帧区间的一部分区间中,仅在第3帧区间的一部分区间中,仅在第4帧区间的一部分区间中,及仅在第5帧区间的一部分区间中,分别让使能信号EN[0]、EN[1]、EN[2]、EN[3]为高电平。使能信号EN[0]为高电平的帧区间的一部分区间相当于相对于评估电路140[0]的评估区间,使能信

号EN[1]为高电平的第3帧区间的一部分区间相当于相对于评估电路140[1]的评估区间。关于第4帧区间的一部分区间及第5帧区间的一部分区间也相同。

[0086] 使能信号EN[0]为高电平的第2帧区间的一部分区间从第2帧区间的开始时序开始,具有例如帧时间长的1/16的长度。但是,使能信号EN[0]为高电平的区间并不限于于此。关于使能信号EN[1]~EN[3]为高电平的区间也相同。使能信号EN[0]~EN[3]为高电平的区间也可处于共通的帧区间内,因此,例如,也可在1个帧区间内让使能信号EN[0]~EN[3]全部同时为高电平。

[0087] 如上所述,仅在使能信号EN[i]为高电平的评估区间中产生有意义的评估信号DET[i]。控制电路150基于在使能信号EN[0]~EN[3]为高电平时产生的有意义的评估信号DET[0]~DET[3],判断及侦测有无产生安装电阻错误。控制电路150当在评估信号DET[0]~DET[3]之中包含1个以上的高电平的评估信号的情况下,判断为产生安装电阻错误,在评估信号DET[0]~DET[3]全部为低电平的情况下判断为未产生安装电阻错误。如果判断为产生安装电阻错误,那么控制信号150将特定的错误信号传达至MPU13。除了从显示驱动器10发送响应于来自MPU13的指令的信号的区间以外,外部端子SD0中的电平原则上为高电平,控制电路150通过通信用IF160,且通过将外部端子SD0中的电平门锁在低电平而将错误信号传达至MPU13。

[0088] 对错误信号加以说明。显示驱动器10除了侦测安装电阻错误以外,还具有侦测有无产生其它错误的功能。作为其它错误,存在表示显示驱动器10内的逻辑电路存在异常的逻辑错误、或表示SPI通信的校验和存在异常的校验和错误等。控制电路150在侦测出产生任一错误的情况下,将其侦测内容存储在寄存器RG。

[0089] 为了说明的具体化,此处,仅着眼于安装电阻错误、逻辑错误及校验和错误。在寄存器RG储存安装电阻错误旗标、逻辑错误旗标及校验和错误旗标,控制电路150在检测出产生安装电阻错误、逻辑错误、校验和错误时,分别将“1”代入至寄存器RG内的安装电阻错误旗标、逻辑错误旗标、校验和错误旗标并加以保存。那些旗标的初始值为“0”。

[0090] 控制电路150在检测出产生安装电阻错误、逻辑错误及校验和错误中的任意1个以上的错误的情况下,并不区别产生哪一错误而是通过使外部端子SD0中的电平门锁为低电平来将错误信号传达至MPU13。MPU13通过接收该错误信号,而认知到利用显示驱动器10检测出任一错误,能够进行与该认知结果对应的特定的警告处理。警告处理例如包含使显示面板11进行特定的警告显示的处理、或使未图示的警告灯发光的处理。接收到错误信号的MPU13能够适当地将询问寄存器RG的保存内容的特定的读出指令发送至显示驱动器10。显示驱动器10响应于该读出指令的接收,将寄存器RG内的安装电阻错误旗标、逻辑错误旗标、校验和错误旗标的值发送至MPU13。由此,MPU13能够辨识产生哪一错误。

[0091] 另外,控制信号150也可使在判断为产生安装电阻错误时,能够区别出评估信号DET[0]~DET[3]的何者为高电平的形态的详细数据储存及保存在寄存器RG。在该情况下,控制信号150能够响应于来自MPU13的所述读出指令的接收,将保存在寄存器RG的详细数据发送至MPU13。例如,显示驱动器10或显示装置1的管理者或制造者能够参照由MPU13取得的详细数据,将其用于显示驱动器10或显示装置1的不良解析等。

[0092] 此外,在本发明中,错误信号的形态并不限于上述形态。也可将用来将与安装电阻错误相关的错误信号发送至MPU13的专用的外部端子(安装电阻错误专用的外部端子)设

置在显示驱动器10。

[0093] 根据本实施方式,能够估算安装电阻的大小。在检测出安装电阻错误时,通过进行所述警告处理等,能够在显示面板11中的显示完全无法进行之前对显示装置1的用户通过修理的必要性等。

[0094] 另外,在图11的电阻值评估电路140a中,由于采用仅在评估区间中对串联电路SCa施加直流电压VDD且仅在评估区间中在比较器141流通电流而比较器141动作的构成,所以电力消耗得到抑制。但是,也能够采用对串联电路SCa始终施加直流电压VDD的构成、或从图11的电路削除晶体管M9而在比较器141始终流通电流的构成。

[0095] <<第2实施方式>>

[0096] 对本发明的第2实施方式进行说明。第2实施方式及下述第3~第6实施方式为以第1实施方式为基础的实施方式,关于在第2~第6实施方式中未特别叙述的事项,只要无矛盾,则第1实施方式的记载也应用于第2~第6实施方式。在解释第2实施方式的记载时,关于在第1及第2实施方式间矛盾的事项可优先第2实施方式的记载(关于下述第3~第6实施方式也相同)。只要无矛盾,则也可将第1~第6实施方式中任意的多个实施方式组合。

[0097] 只要能够利用电阻值评估电路140[i]产生与安装电阻RA[i]及RB[i]的电阻值的和(也就是说,电阻值和 $R_{SUM}[i]$)对应的评估信号DET[i],则电阻值评估电路140[i]的构成并不限定于图11所示的构成。

[0098] 例如,也可将图13所示的电阻值评估电路140b用作电阻值评估电路140[i]。电阻值评估电路140b具备晶体管M11、电阻R11、反相器电路INV11及电压判定电路144。在评估电路140b中,对高电压侧的电源线LN1施加正侧的电源电压VDD,对低电压侧的电源线LN2施加负侧的电源电压VSS。电源电压VSS也可具有0V的基准电位。从电源线LN2观察将特定的正的直流电压VDD施加至电源线LN1。晶体管M11构成为P通道型的MOSFET。

[0099] 在评估电路140b中,晶体管M11的源极连接于线LN1,晶体管M11的漏极经由电阻R11而连接于节点ND11,节点ND11连接于评估用凸块TA[i],节点ND12连接于评估用凸块TB[i]并且连接于线LN2。对反相器电路INV11的输入端输入使能信号EN[i],反相器电路INV11的输出端连接于晶体管M11的栅极。

[0100] 在如图13所构成的评估电路140b中,在使能信号EN[i]为高电平时晶体管M11接通,所以会对电阻R11(评估用电阻)、在评估用凸块TA[i]及评估用电极EL[i]间产生的安装电阻RA[i]、以及在评估用凸块TB[i]及评估用电极EL[i]间产生的安装电阻RB[i]的串联电路SCb施加直流电压VDD。在使能信号EN[i]为低电平时晶体管M11断开,所以不对串联电路SCb施加直流电压VDD。因而,仅在使能信号EN[i]为高电平的特定的评估区间中,在节点ND11及ND12间产生与所述电阻值和 $R_{SUM}[i]$ 对应的电压Vb。也就是说,能够在评估区间中评估电阻值和 $R_{SUM}[i]$ 。电压Vb表示从节点ND12的电位观察的节点ND11的电位。

[0101] 电压判定电路144包括基于电源电压VDD及VSS驱动的放大器或比较器等,在使能信号EN[i]为高电平的评估区间中,将电压Vb与特定的判定电压 V_{TH} 进行比较,在电压Vb大于判定电压 V_{TH} 时产生及输出高电平的评估信号DET[i],在电压Vb小于判定电压 V_{TH} 时产生及输出低电平的评估信号DET[i]。在“ $Vb = V_{TH}$ ”正好成立时,评估信号DET[i]为高电平及低电平的任一者。在使能信号EN[i]为低电平时也可停止电压判定电路144的动作。

[0102] 在评估电路140b中,在电阻值和 $R_{SUM}[i]$ 大于特定的判定电阻值 R_{TH} 时,以在评估区

间中评估信号DET[i]为高电平的方式,且在电阻值和 $R_{SUM}[i]$ 小于特定的判定电阻值 R_{TH} 时,以在评估区间中评估信号DET[i]为低电平的方式,设定判定电压 V_{TH} 及电阻R11的电阻值即可。

[0103] 此外,从削减电力消耗的观点来看,采用仅在评估区间中对串联电路SCb施加直流电压VDD且仅在评估区间中使电压判定电路144动作的构成即可,但也能够采用对串联电路SCb始终施加直流电压VDD的构成、或使电压判定电路144始终动作的构成。

[0104] 或者,例如,也可将图14所示的电阻值评估电路140c用作电阻值评估电路140[i]。电阻值评估电路140c具备晶体管M21、感测电阻R21、反相器电路INV21及电流判定电路146。在评估电路140c中,对高电压侧的电源线LN1施加正侧的电源电压VDD,对低电压侧的电源线LN2施加负侧的电源电压VSS。电源电压VSS也可具有0V的基准电位。从电源线LN2观察将特定的正的直流电压VDD施加至电源线LN1。晶体管M21构成为P通道型的MOSFET。

[0105] 在评估电路140c中,晶体管M21的源极连接于线LN1,晶体管M21的漏极连接于评估用凸块TA[i],评估用凸块TB[i]经由感测电阻R21而连接于线LN2。对反相器电路INV21的输入端输入使能信号EN[i],反相器电路INV21的输出端连接于晶体管M21的栅极。

[0106] 在如图14所构成的评估电路140c中,在使能信号EN[i]为高电平时晶体管M21接通,所以对评估用凸块TA[i]及TB[i]间施加电压且经由评估用凸块TA[i]及TB[i]以及感测电阻R21而流通电流 I_c 。在使能信号EN[i]为低电平时晶体管M21断开,所以不流通电流 I_c 。在使能信号EN[i]为高电平的特定的评估区间中,电流 I_c 的大小依赖于所述电阻值和 $R_{SUM}[i]$,所以通过评估电流 I_c 的大小能够评估电阻值和 $R_{SUM}[i]$ 。

[0107] 电流判定电路146包括基于电源电压VDD及VSS驱动的放大器或比较器等,在使能信号EN[i]为高电平的评估区间中,根据产生于感测电阻R21的电压降能够检测电流 I_c 的大小,在电流 I_c 的大小小于特定的判定电流值 I_{TH} 时产生及输出高电平的评估信号DET[i],在电流 I_c 的大小大于特定的判定电流值 I_{TH} 时产生及输出低电平的评估信号DET[i]。在电流 I_c 的大小与特定的判定电流值 I_{TH} 正好一致时,评估信号DET[i]为高电平及低电平的任一者。在使能信号EN[i]为低电平时也可停止电流判定电路146的动作。

[0108] 在评估电路140c中,在电阻值和 $R_{SUM}[i]$ 大于特定的判定电阻值 R_{TH} 时,以在评估区间中评估信号DET[i]为高电平的方式,且在电阻值和 $R_{SUM}[i]$ 小于特定的判定电阻值 R_{TH} 时,以在评估区间中评估信号DET[i]为低电平的方式,设定判定电流值 I_{TH} 即可。在评估电路140c中,感测电阻R21的电阻值可比电阻值和 $R_{SUM}[i]$ 充分小(至少,在因经年劣化等影响而电阻值和 $R_{SUM}[i]$ 大至达到判定电阻值 R_{TH} 的程度时,感测电阻R21的电阻值可比电阻值和 $R_{SUM}[i]$ 充分小),在该情况下,评估区间中的电流 I_c 实质上会由“ $I_c = VDD/R_{SUM}[i]$ ”来表示。

[0109] 此外,从削减电力消耗的观点来看,采用仅在评估区间中流通电流 I_c 且仅在评估区间中使电流判定电路146动作的构成即可,但也能够采用始终流通电流 I_c 的构成、或使电流判定电路146始终动作的构成。

[0110] <<第3实施方式>>

[0111] 对本发明的第3实施方式进行说明。能够将所述显示装置1组装至任意的设备,能够将显示装置1组装至例如电视接收机、手机(包含智能手机)、信息终端、游戏设备,除此以外还可组装至汽车等车辆。

[0112] 在将显示装置1组装至汽车等车辆的情况下,例如,显示面板11也可用作车辆的仪

表盘。在车辆的仪表盘,显示车辆的行驶速度、搭载在车辆的引擎的每单位时间的转数、引擎的燃料的余量等。在这样的仪表盘中,有如果显示产生不良情况那么车辆的行驶安全性受损的可能性。根据所述显示装置1,能够自行诊断安装电阻错误的有无,所以能够在产生与安装电阻错误相关的显示的不良情况之前,或所述显示的不良情况的程度变大之前,经由警告处理等而将显示装置1的异常通知给驾驶者,认为有助于抑制显示存在不良情况的状态下的行驶。

[0113] <<第4实施方式>>

[0114] 对本发明的第4实施方式进行说明。以上叙述了针对每个评估用凸块对而设置电阻值评估电路140的例,但也可在显示驱动器10中使电阻值评估电路140的个数小于评估用凸块对的个数(在下述第5实施方式中也相同)。例如,也可在显示驱动器10仅设置1个电阻值评估电路140,在单一的电阻值评估电路140中将电阻值和 $R_{SUM}[0] \sim R_{SUM}[3]$ 以时分割依次评估,在单一的电阻值评估电路140中依次产生评估信号 $DET[0] \sim DET[3]$ 。但是,从配线的引绕等的关系考虑,针对每个评估用凸块对而设置电阻值评估电路140的构成较为有利的情况也较多。

[0115] <<第5实施方式>>

[0116] 对本发明的第5实施方式进行说明。在第5实施方式中,对与评估用凸块对的个数及配置相关的变化技术等进行说明。

[0117] 以上叙述了在显示驱动器10设置4个评估用凸块对 $CHK[0] \sim CHK[3]$ 的例,但设置在显示驱动器10的评估用凸块对的个数只要为1个以上则可为任意。

[0118] 将在显示驱动器10仅设置1个评估用凸块对的构成称为构成JA进行说明。将设置在构成JA的显示驱动器10的1个评估用凸块对称为评估用凸块对 CHK_A 。在将构成JA应用于图4的构成的情况下,凸块对 CHK_A 也可配置在图4的凸块对 $CHK[0] \sim CHK[3]$ 的配置位置的任一者,也可配置在连接面P1上的任意的位置(例如原点O的位置)。在连接面P1的中央配置凸块对 CHK_A 的构成尤其例如适合于连接面P1的形状为正方形或接近正方形的情况。在构成JA中,构成信号用凸块群的各信号用凸块配置在显示驱动器10的连接面P1上的任意的任意位置。当然,在构成JA中,只要在显示驱动器10设置1个电阻值评估电路140则足够。

[0119] 将设置在显示驱动器10的评估用凸块对的个数为2个的构成称为构成JB进行说明。设置在构成JB的显示驱动器10的2个评估用凸块对包括第1评估用凸块对 CHK_B1 及第2评估用凸块对 CHK_B2 。在将构成JB应用于图4的构成的情况下,凸块对 CHK_B1 及 CHK_B2 也可分别配置在图4的凸块对 $CHK[0]$ 、 $CHK[1]$ 的位置,也可配置在图4的凸块对 $CHK[0]$ 、 $CHK[2]$ 的位置。

[0120] 另外,例如,如图15(a)所示,也可在Y轴上的相互离开的位置配置凸块对 CHK_B1 及 CHK_B2 ,在该情况下,凸块对 CHK_B1 的配置位置与凸块对 CHK_B2 的配置位置处于关于X轴线对称的关系即可。与此类似,例如,如图15(b)所示,也可在X轴上的相互离开的位置配置凸块对 CHK_B1 及 CHK_B2 ,在该情况下,凸块对 CHK_B1 的配置位置与凸块对 CHK_B2 的配置位置处于关于Y轴线对称的关系即可。

[0121] 将设置在显示驱动器10的评估用凸块对的个数为4个的构成称为构成JC进行说明。设置在构成JC的显示驱动器10的4个评估用凸块对包括第1~第4评估用凸块对 $CHK_C1 \sim CHK_C4$ 。使构成J4具体化的一例相当于图4的构成,但能够将凸块对 $CHK_C1 \sim CHK_C4$

的配置位置变更为各种。

[0122] 例如,如图16所示,也可在X轴上的相互离开的位置配置凸块对CHK__C1及CHK__C2并且在Y轴上的相互离开的位置配置凸块对CHK__C3及CHK__C4。在该情况下,凸块对CHK__C1的配置位置与凸块对CHK__C2的配置位置处于关于Y轴线对称的关系即可,凸块对CHK__C3的配置位置与凸块对CHK__C4的配置位置处于关于X轴线对称的关系即可。

[0123] 虽然未特别图示,但也可使设置在显示驱动器10的评估用凸块对的个数为3个,也可为5个以上。即便在任一情况下,也如上所述,在透明基板12的安装面针对每个评估用凸块对在评估用凸块对对向的位置设置评估用电极,在COG安装后(也就是说基准状态中),如图8所示,相互对应的评估用凸块对与评估用电极会接触及导通。

[0124] 另外,在图4的构成中在显示驱动器10的连接面P1设置着2个凸块列,但显示驱动器10的连接面P1中的凸块的排列的形态为任意,在连接面P1中,例如,有时设置着1个凸块列,也有时设置3个以上的凸块列。

[0125] 在考虑估算信号用凸块中的安装电阻的观点,在显示驱动器10的连接面P1设置包含第1及第2评估用凸块对的2个以上的评估用凸块对的构成中,在第1评估用凸块对与第2评估用凸块对之间,配置着构成信号用凸块群的1个以上的信号用凸块即可。

[0126] 在考虑估算信号用凸块中的安装电阻的观点,在显示驱动器10的连接面P1设置包含第1~第4评估用凸块对的4个以上的评估用凸块对的构成中,在将配置第1~第4评估用凸块对的第1~第4位置连接而形成的矩形上或矩形内,配置构成信号用凸块群的1个以上的信号用凸块即可。

[0127] 另外,关于设置在显示驱动器10的连接面P1的任意的评估用凸块对,形成评估用凸块对的2个评估用凸块的排列方向既可如图17(a)所示为X轴方向,也可如图17(b)所示为Y轴方向,也可如图17(c)所示为与X轴及Y轴方向不同的方向。在图16的例中,在各评估用凸块中2个评估用凸块的排列方向与Y轴方向一致,例如,也能够将形成凸块对CHK__C1的2个评估用凸块的排列方向及形成凸块对CHK__C2的2个评估用凸块的排列方向设为Y轴方向,且将形成凸块对CHK__C3的2个评估用凸块的排列方向及形成凸块对CHK__C4的2个评估用凸块的排列方向设为X轴方向。

[0128] 在将作为显示驱动器10的IC芯片通过COG安装来接合于透明基板12时,对它们施加加热,并且将它们压接。在压接后,如果显示驱动器10及透明基板12的温度降低,那么因它们之间的若干的热膨胀系数的差异,如图18所示,存在显示驱动器10的连接面P1相对于透明基板12的安装面挠曲的情况(在图18中,将挠曲的情况夸张地表示)。这样的挠曲会成为安装电阻的增大因素,预测挠曲的量在X轴的附近变得最大。因此,如图15(b)或图16所示,预先在X轴上(或X轴的附近)设置评估用凸块对,能够评估关于所述评估用凸块对的安装电阻也较为有益。

[0129] <<第6实施方式>>

[0130] 对本发明的第6实施方式进行说明。在第6实施方式中,对能够应用于所述第1~第5实施方式的任意一者的变化技术或应用技术等进行说明。

[0131] 关于作为显示驱动器10的IC芯片的形状(XY面上的形状),主要设定长方形,但该形状为任意。

[0132] 以上叙述了对具备液晶面板作为显示面板11的显示装置1应用本发明的例,但也

可将本发明应用于具备液晶面板以外的显示面板的显示装置。例如,也可将本发明应用于具备有机EL (Electroluminescence,电致发光) 面板或PDP (Plasma Display Panel,等离子体显示器面板) 的显示装置。

[0133] 本发明的安装电阻的评估方法的应用对象并不限于显示驱动器,本发明能够广泛地应用于需要安装电阻的评估的任意用途。

[0134] 将显示驱动器作为具体例表示的本发明的半导体装置以半导体装置的连接面上的凸块与对象基板上的电极导通的方式,将半导体装置安装在对象基板。所述透明基板12为对象基板的例,作为安装而能够采用COG安装,但该安装并不限于COG安装,例如也可分类为COF (Chip on Film,薄膜上芯片) 安装。在该情况下,会对作为对象基板的挠性基板,COF安装半导体装置。

[0135] 以不损及所述主旨的形式,对于任意的信号或电压,也可使它们的高电平与低电平的关系相反。另外,以不损及所述主旨的形式,能够将FET的通道型任意地变更。

[0136] 所述各晶体管也可为任意种类的晶体管。例如,也能够将作为MOSFET叙述的晶体管替换为接合型FET、IGBT (Insulated Gate Bipolar Transistor,绝缘栅双极型晶体管) 或双极晶体管。任意的晶体管具有第1电极、第2电极及控制电极。在FET中,第1及第2电极中的一者为漏极,另一者为源极且控制电极为栅极。在IGBT中,第1及第2电极中的一者为集电极,另一者为发射极且控制电极为栅极。在不属于IGBT的双极晶体管中,第1及第2电极中的一者为集电极,另一者为发射极且控制电极为基极。

[0137] <<本发明的考察>>

[0138] 对在所述各实施方式中示出具体例的本发明进行考察。

[0139] 本发明的一态样的半导体装置W是具有形成着信号用凸块群的连接面(P1)的装置,且是能够经由应与所述连接面对向配置的对象基板(12)上的信号用电极群与所述信号用凸块群而对所述对象基板发送信号的半导体装置(10),且其特征在于具备:评估用凸块对(CHK[i]),包括与所述信号用凸块群另行地在所述连接面上相互离开地配置的第1评估用凸块(TA[i])及第2评估用凸块(TB[i]);以及电阻值评估电路(140[i]);且在所述对象基板与所述连接面对向配置且所述信号用电极群与所述信号用凸块群导通的基准状态中,所述对象基板上的评估用电极(EL[i])与所述评估用凸块接触,所述电阻值评估电路在所述基准状态中,产生与经由所述评估用电极的所述第1评估用凸块与所述第2评估用凸块间的电阻值对应的评估信号(DET[i])。

[0140] 将信号用凸块与信号用电极间的安装电阻一个一个地检测从电路规模及电力消耗的观点来看并不现实。根据半导体装置W,能够基于评估信号估算评估用凸块与评估用电极间的安装电阻,甚至也能够推定信号用凸块与信号用电极间的安装电阻。为了获得评估信号而需要的构成简单且小规模即可。也就是说,能够利用简单且小规模的构成评估各安装电阻。

[0141] 具体来说,例如,关于所述半导体装置W,所述电阻值评估电路在所述基准状态中,根据在所述第1评估用凸块与所述评估用电极之间产生的第1安装电阻(RA[i])、及在所述第2评估用凸块与所述评估用电极之间产生的第2安装电阻(RB[i])的电阻值的和($R_{SUM}[i]$),产生所述评估信号即可。

[0142] 更具体来说,例如,关于所述半导体装置W,所述电阻值评估电路(140[i]、140a、

140b;参照图11及图13)可基于对经由所述评估用电极而连接的所述第1评估用凸块及所述第2评估用凸块与1个以上的评估用电阻的串联电路(SCa、SCb)施加特定的直流电压(VDD)时的在所述第1评估用凸块与所述第2评估用凸块间产生的电压(Va、Vb),产生所述评估信号。

[0143] 或者,例如,关于所述半导体装置W,所述电阻值评估电路(140[i]、140c;参照图14)也可根据对所述第1评估用凸块与所述第2评估用凸块间施加电压时的在所述第1评估用凸块与所述第2评估用凸块间流通的电流(Ic),产生所述评估信号。

[0144] 本发明的实施方式能够在权利要求书所示的技术性思想的范围内适当进行各种变更。以上的实施方式只不过为本发明的实施方式的例,本发明或各构成要件的用语的意义并不限制于以上的实施方式中所记载者。所述说明文中所示的具体性的数值为单纯的例示,当然能够将它们变更为各种数值。

[0145] [符号的说明]

| | | |
|--------|-------------|---------|
| [0146] | 1 | 显示装置 |
| [0147] | 10 | 显示驱动器 |
| [0148] | 11 | 显示面板 |
| [0149] | 12 | 透明基板 |
| [0150] | 13 | MPU |
| [0151] | 14 | 印刷基板 |
| [0152] | 15 | 连接零件 |
| [0153] | 140、140[i] | 电阻值评估电路 |
| [0154] | 150 | 控制电路 |
| [0155] | 160 | 通信IF |
| [0156] | P1 | 连接面 |
| [0157] | CHK[i] | 评估用凸块对 |
| [0158] | TA[i]、TB[i] | 评估用凸块 |
| [0159] | DET[i] | 评估信号 |
| [0160] | EN[i] | 使能信号 |

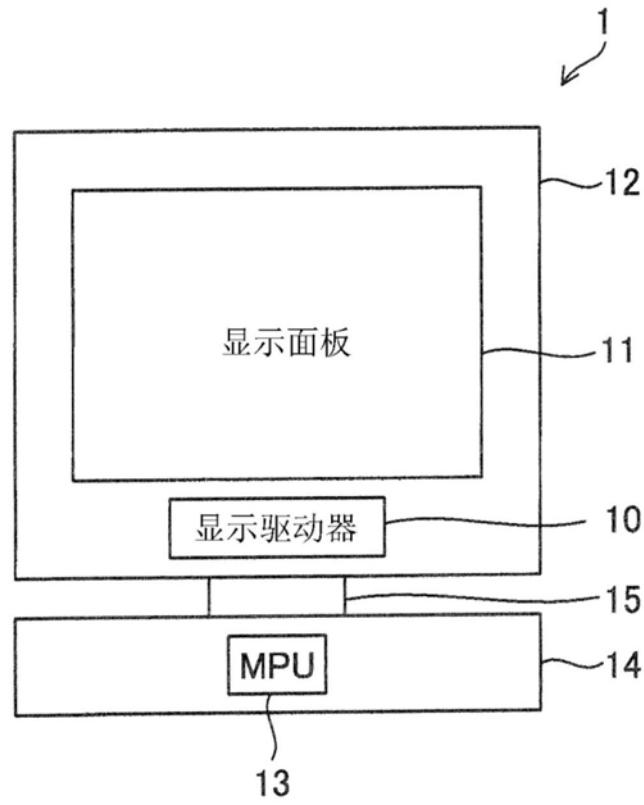


图1

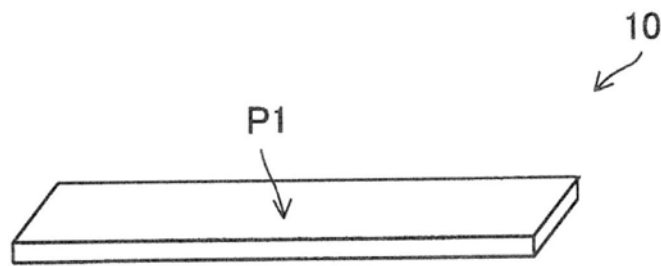


图2

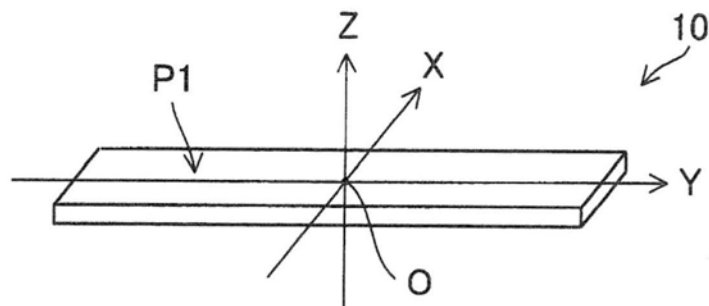


图3

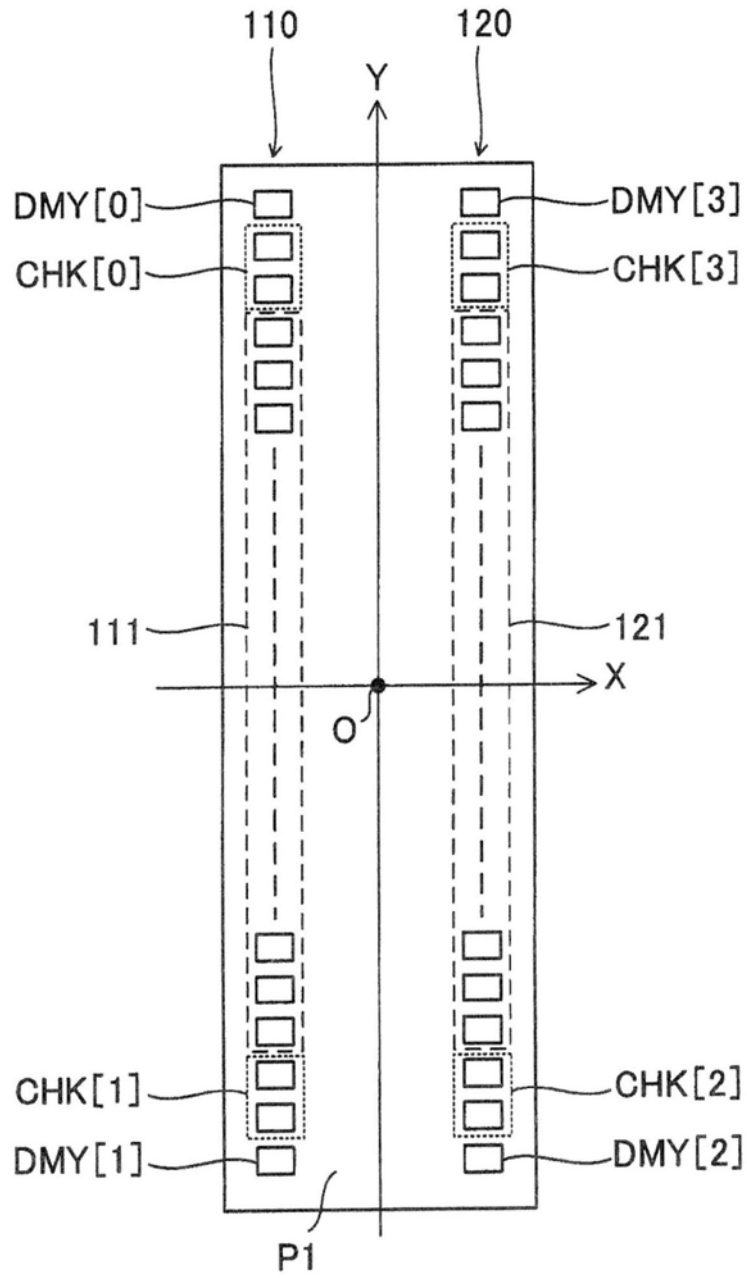


图4

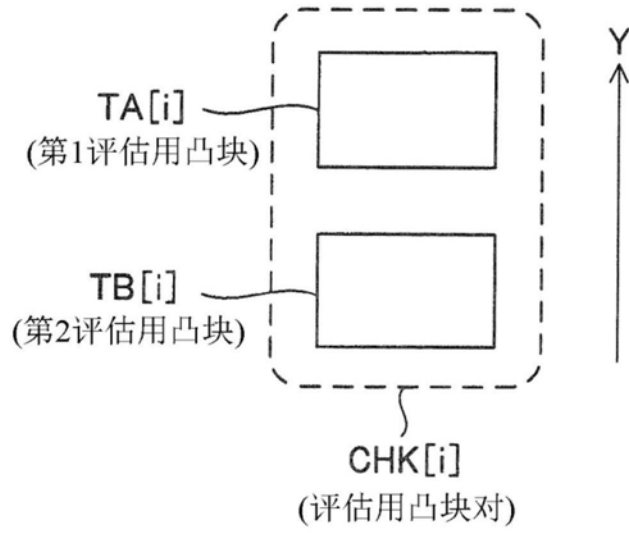


图5

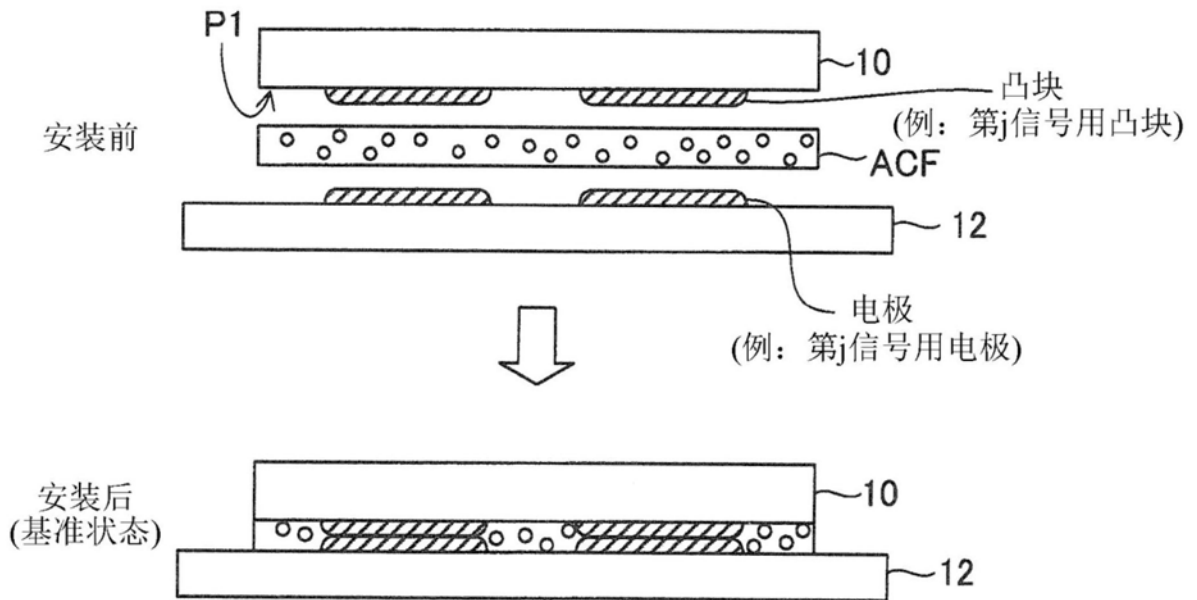


图6

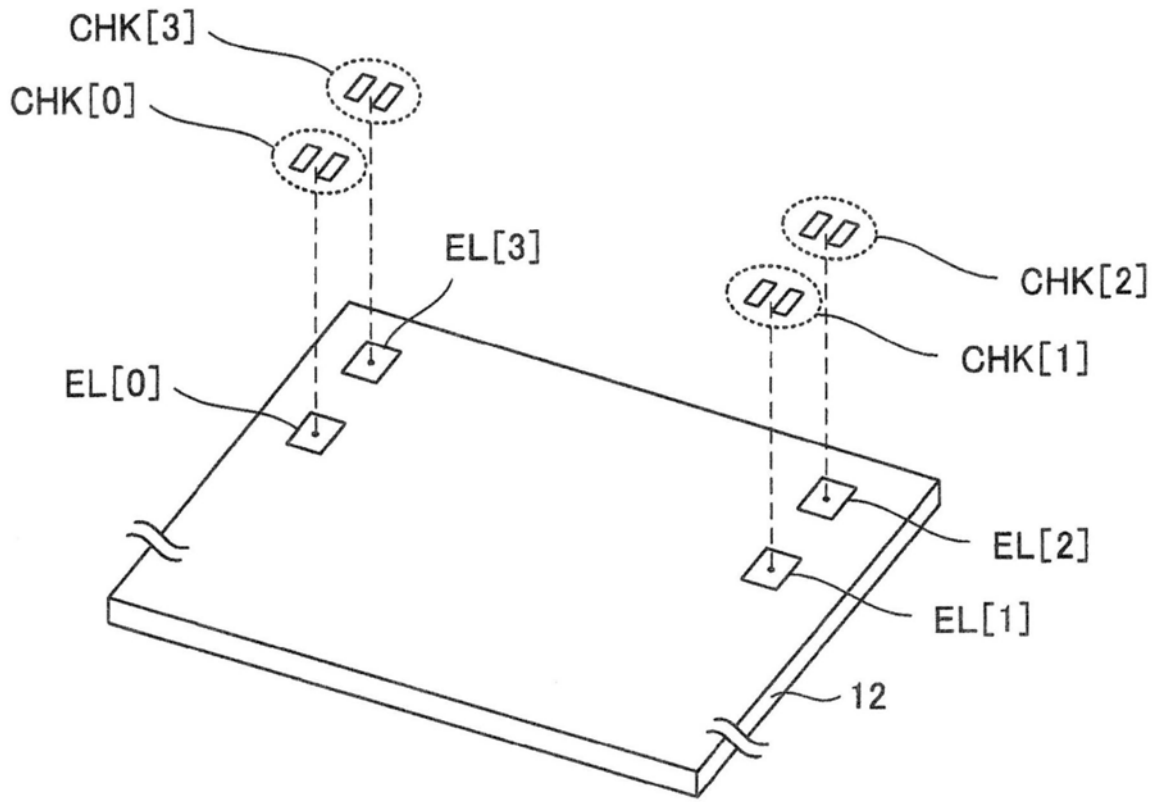


图7

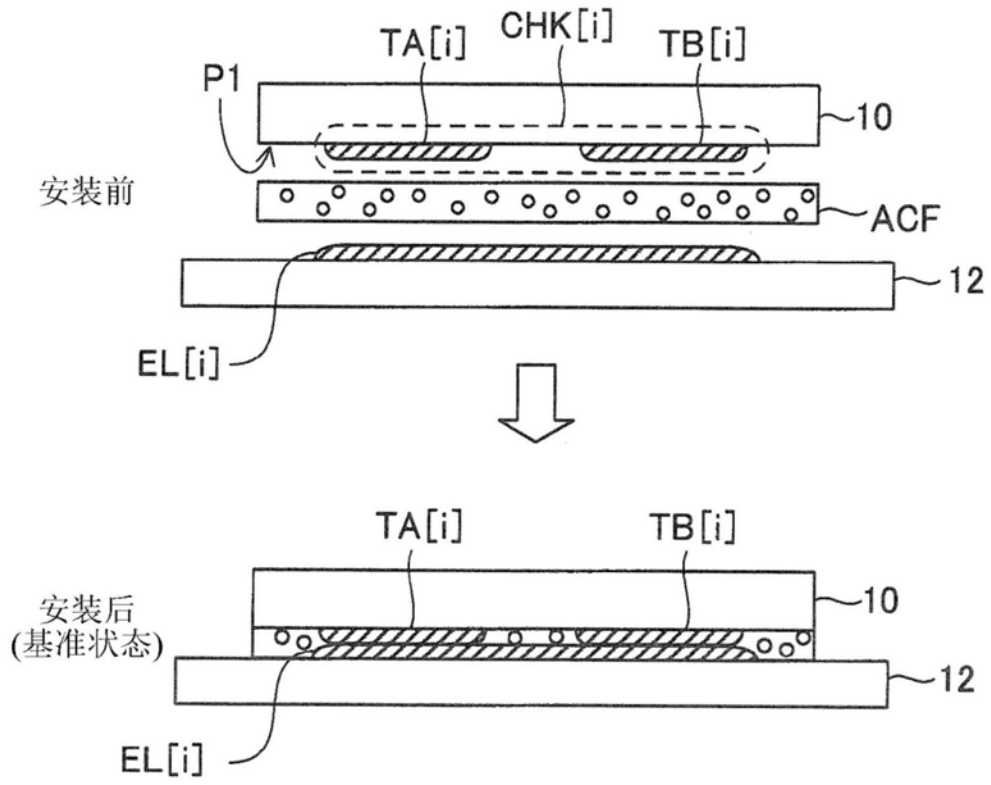


图8

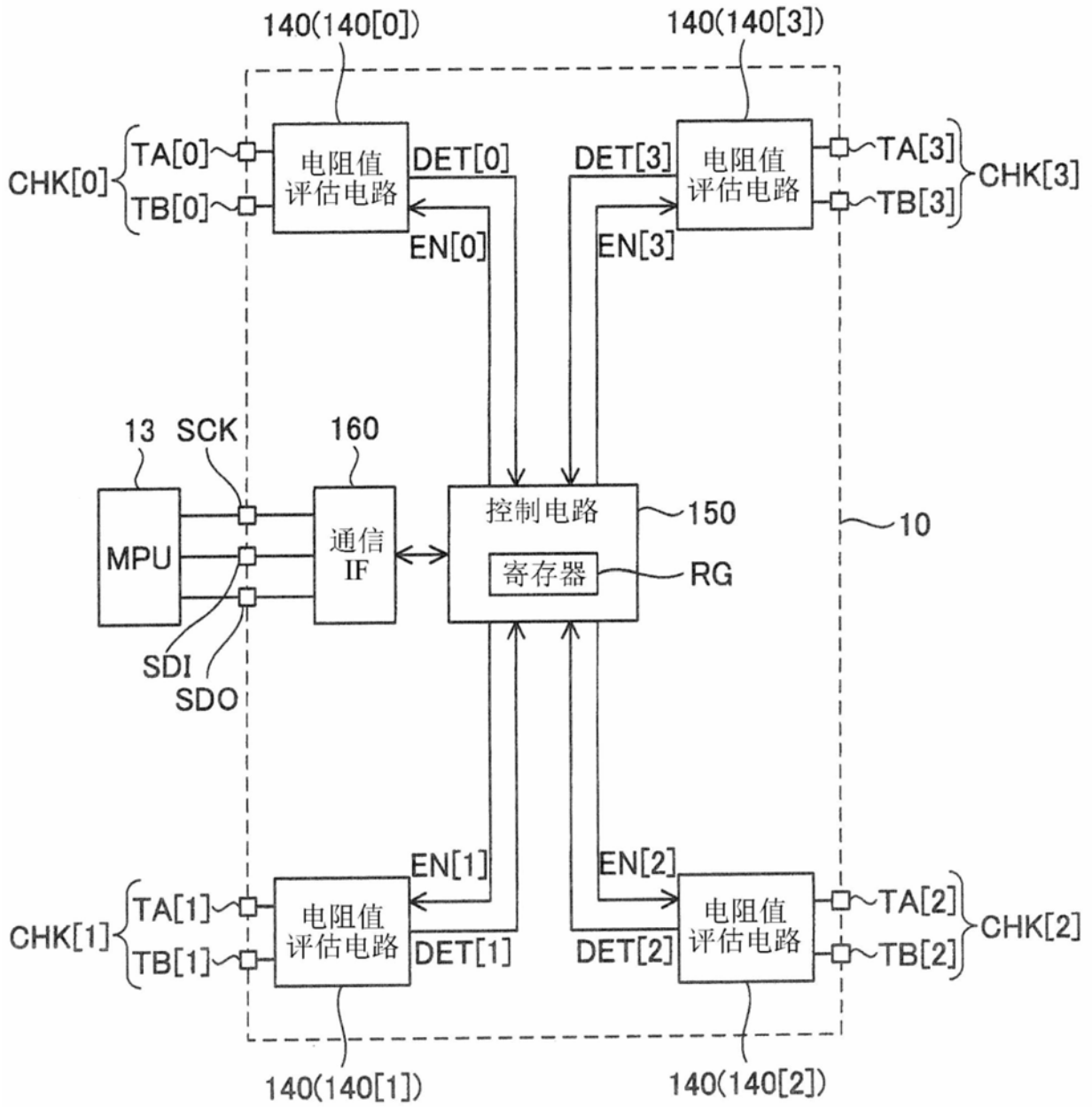


图9

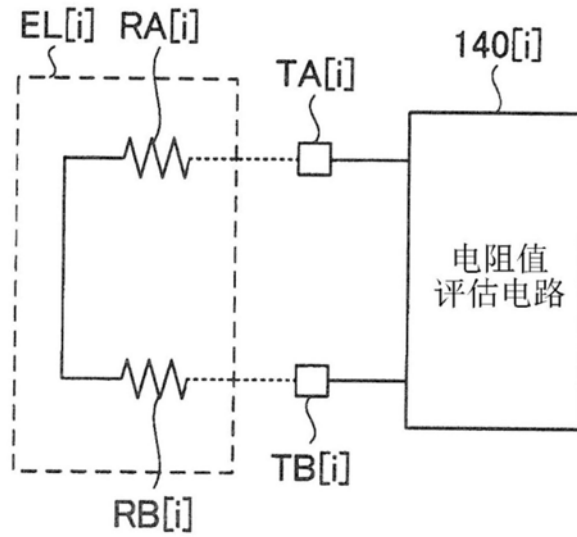


图10

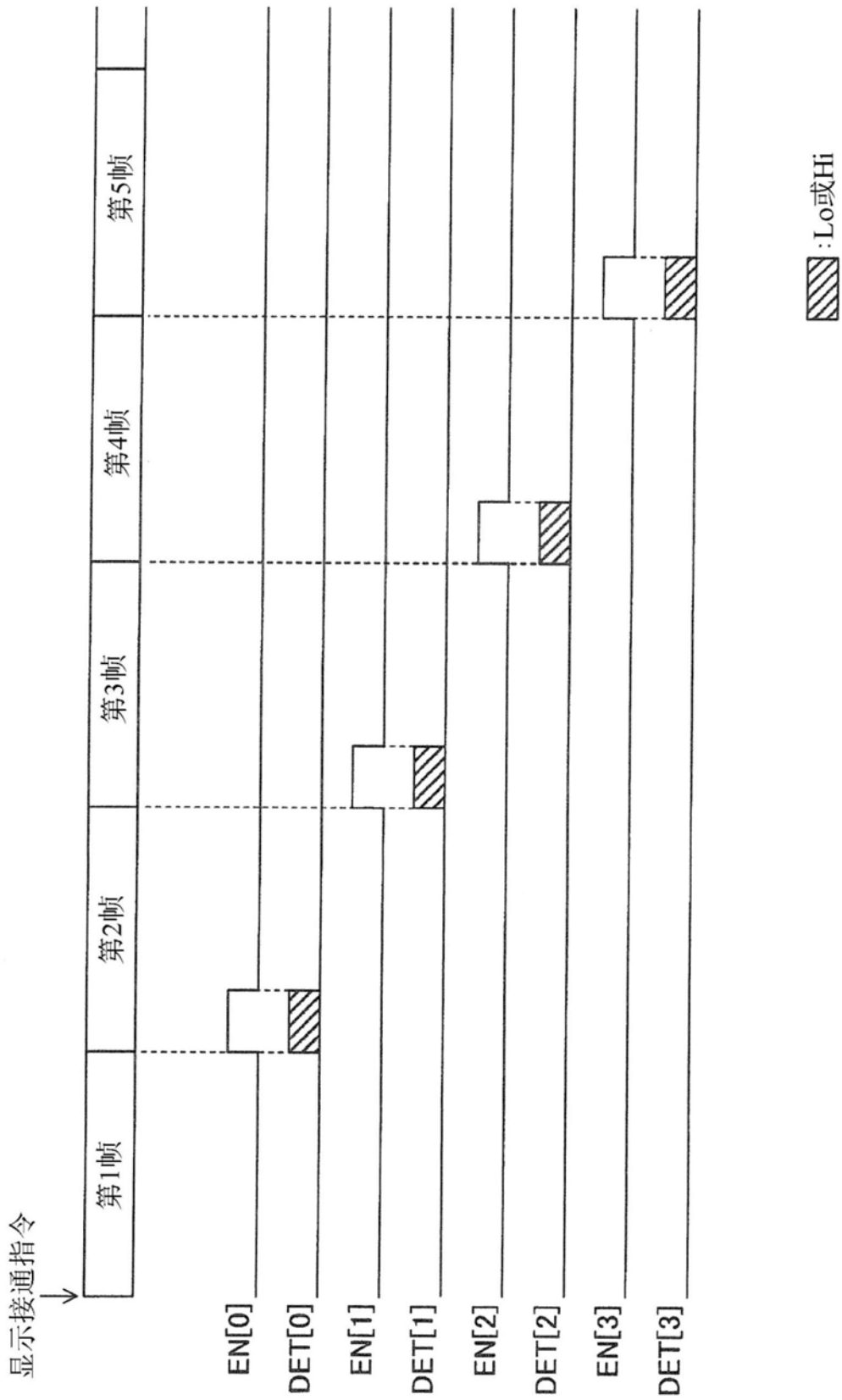


图12

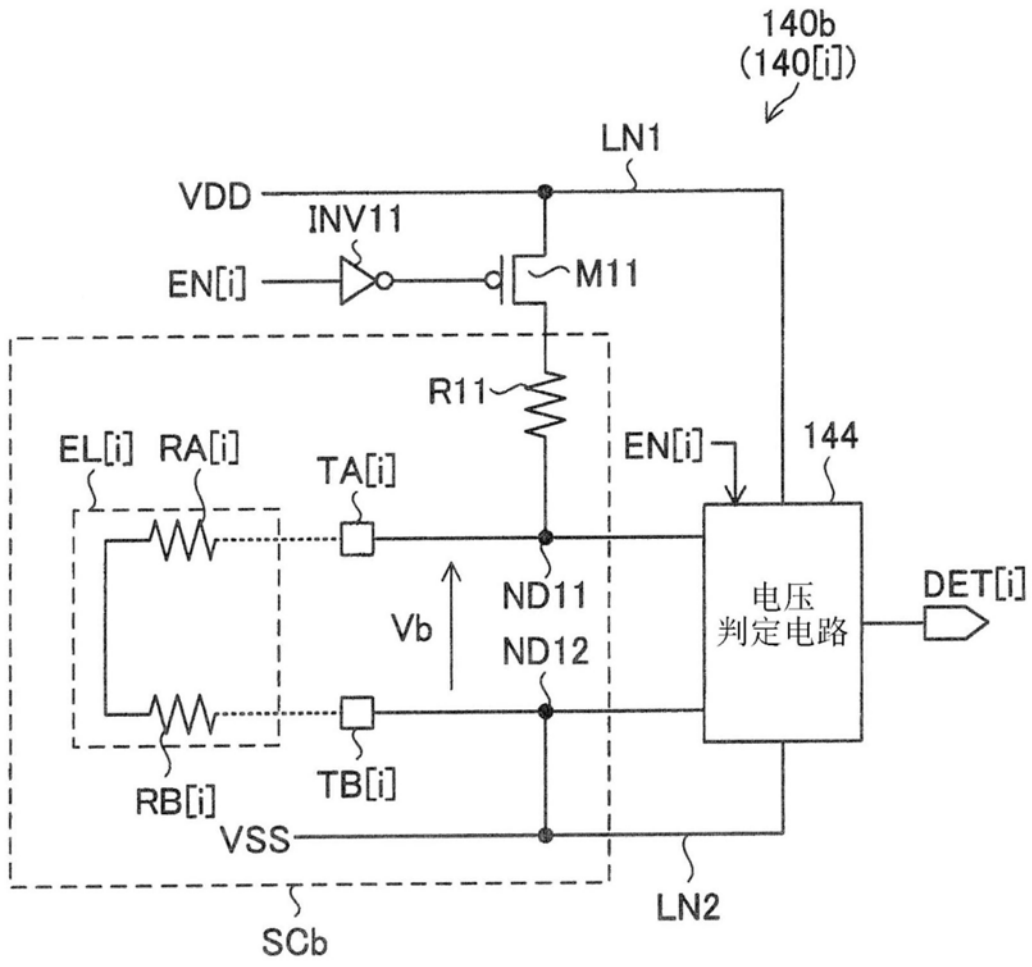


图13

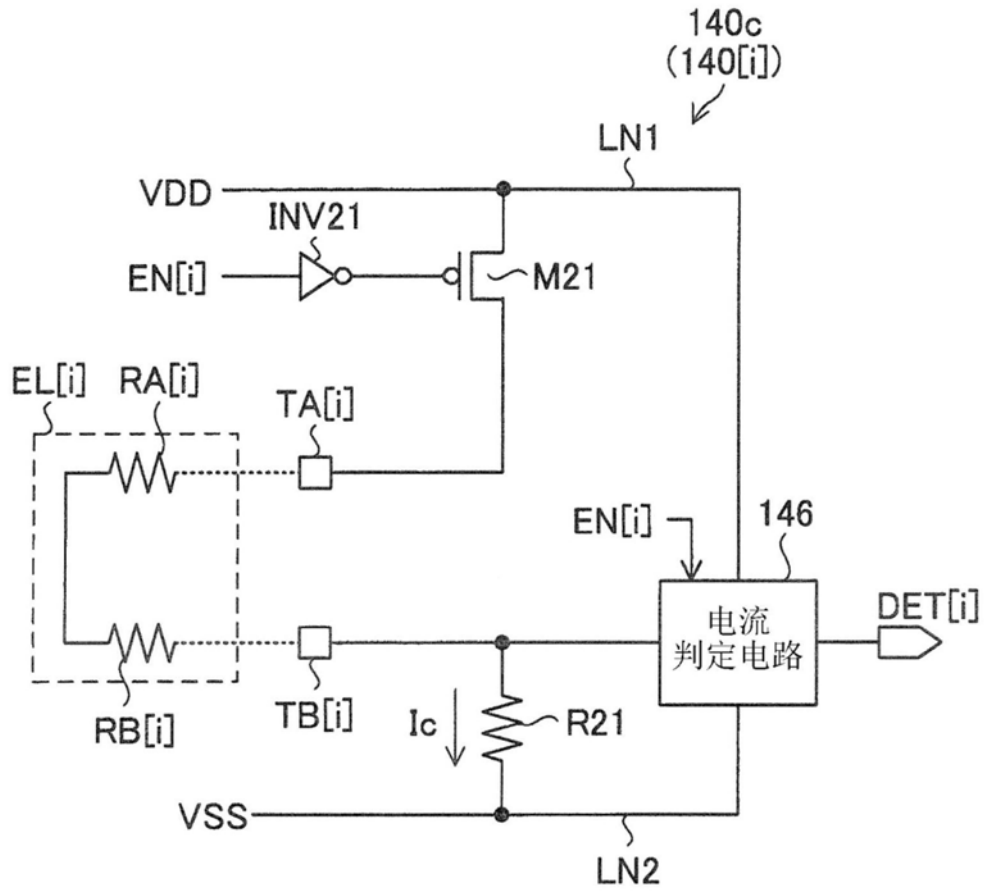


图14

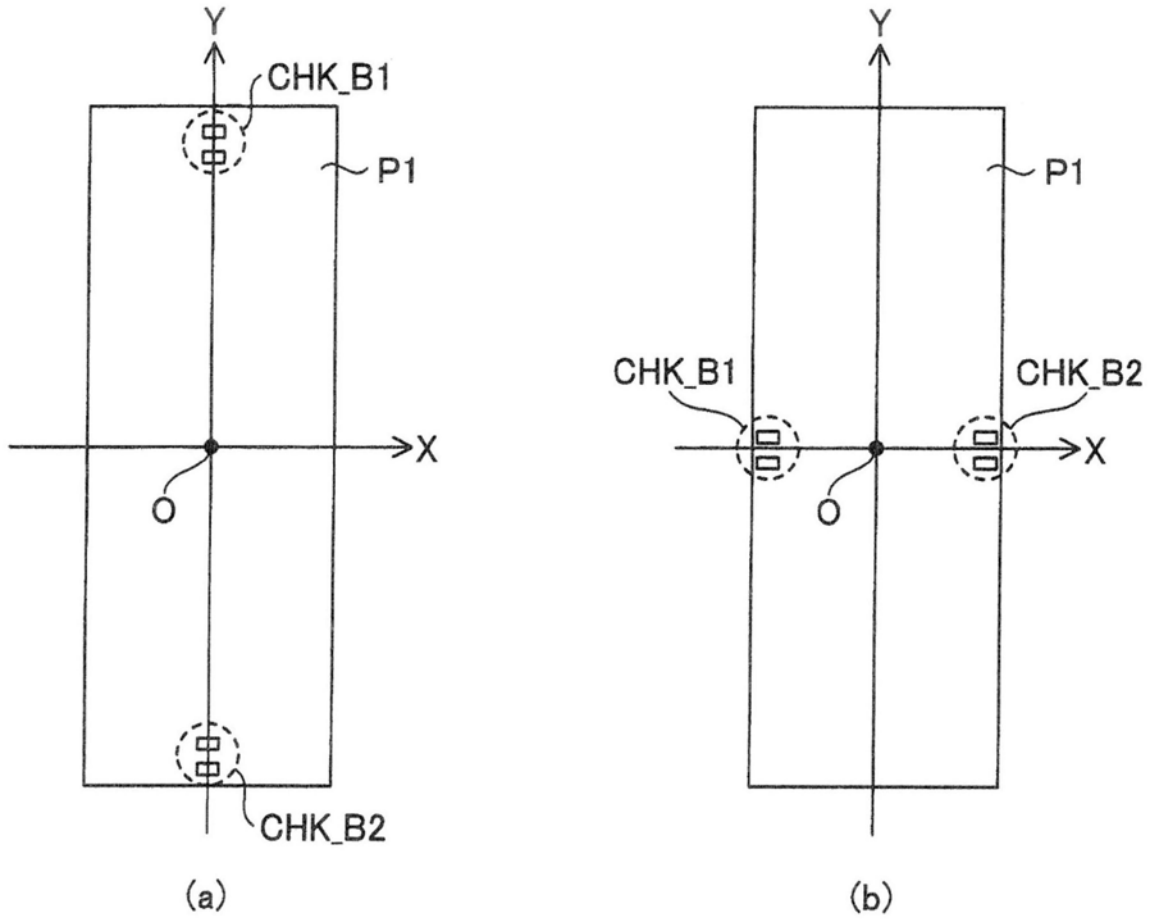


图15

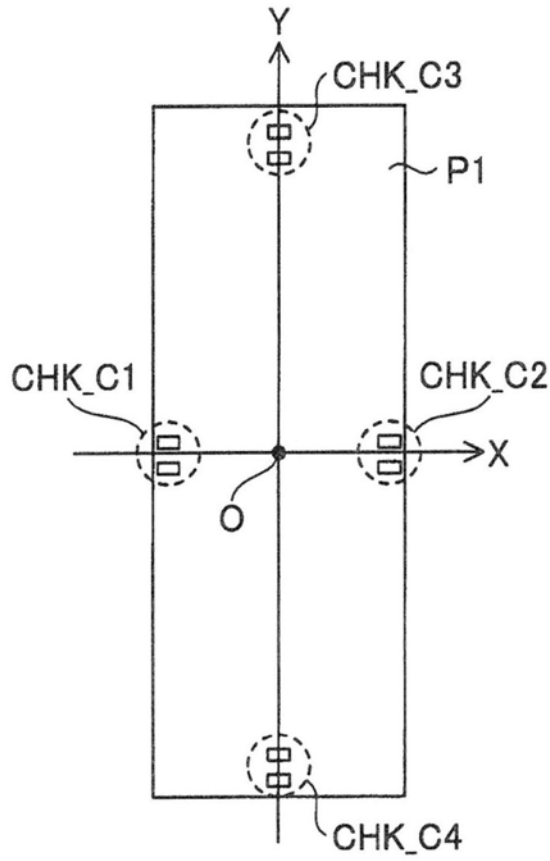


图16

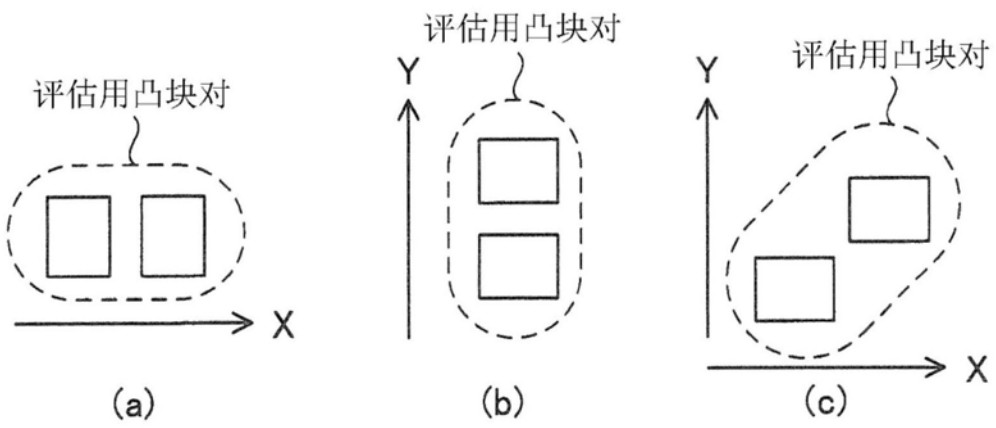


图17

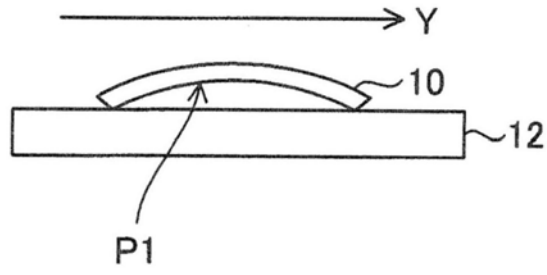


图18

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 半导体装置、显示驱动器及显示装置 | | |
| 公开(公告)号 | CN111223431A | 公开(公告)日 | 2020-06-02 |
| 申请号 | CN201911076968.1 | 申请日 | 2019-11-06 |
| [标]申请(专利权)人(译) | 罗姆股份有限公司 | | |
| 申请(专利权)人(译) | 罗姆股份有限公司 | | |
| 当前申请(专利权)人(译) | 罗姆股份有限公司 | | |
| [标]发明人 | 伊东祐德 | | |
| 发明人 | 伊东祐德 | | |
| IPC分类号 | G09G3/20 | | |
| CPC分类号 | G09G3/006 G09G2300/0408 G09G2320/043 G09G2330/12 H01L2224/73204 H01L2224/16225 H01L2224/32225 H01L2924/00 G09G3/36 H01L24/13 H01L24/16 H01L24/32 H01L24/73 H01L2224/16227 H01L2224/16238 | | |
| 代理人(译) | 林斯凯 | | |
| 优先权 | 2018215325 2018-11-16 JP | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

本发明的课题在于评估凸块与电极间的安装电阻。本发明的显示装置具备形成于透明基板的显示面板及驱动显示面板的显示驱动器。在显示驱动器的连接面形成多个凸块，另一方面，在透明基板的对应的位置形成多个电极，通过COG安装获得显示驱动器侧的各凸块与透明基板侧的各电极的导通。在显示驱动器的连接面，与信号传输用的凸块另行地设置第1评估用凸块(TA[i])及第2评估用凸块(TB[i])，且在透明基板在与它们对应的位置设置评估用电极(EL[i])。在COG安装后，设置在显示驱动器的电阻值评估电路(140a)产生与经由评估用电极的第1评估用凸块及第2评估用凸块间的电阻值(RA[i]+RB[i])对应的评估信号(DET[i])。

