



(12)发明专利申请

(10)申请公布号 CN 108539056 A
(43)申请公布日 2018.09.14

(21)申请号 201810462629.6

(22)申请日 2018.05.15

(71)申请人 北京蜃景光电科技有限公司
地址 100000 北京市海淀区中关村大街甲
38号1号楼B座16层089号

(72)发明人 刘金章 杨欣泽

(74)专利代理机构 北京超凡志成知识产权代理
事务所(普通合伙) 11371
代理人 吴迪

(51)Int.Cl.
H01L 51/56(2006.01)
H01L 51/52(2006.01)

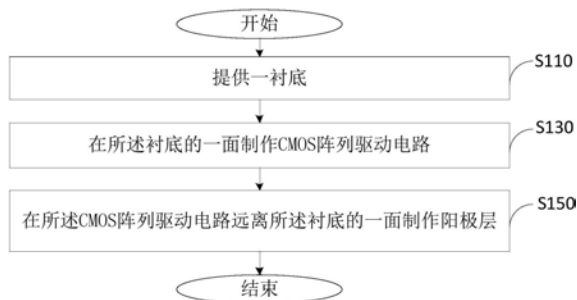
权利要求书2页 说明书6页 附图3页

(54)发明名称

阳极结构制造方法、硅基OLED阳极结构及显示屏

(57)摘要

本发明提供的阳极结构制造方法、硅基OLED阳极结构及显示屏,涉及半导体光电技术领域。所述阳极结构制造方法包括:提供一衬底,其中,所述衬底为单晶硅;在所述衬底的一面制作CMOS阵列驱动电路;在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层,以形成包括衬底、CMOS阵列驱动电路以及阳极层的阳极结构,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。通过上述方法,可以改善通过采用现有技术制造的阳极结构存在性能不稳定以及空穴注入效率低的问题。



1. 一种阳极结构制造方法,其特征在于,包括:
提供一衬底,其中,所述衬底为单晶硅;
在所述衬底的一面制作CMOS阵列驱动电路;
在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层,以形成包括衬底、CMOS阵列驱动电路以及阳极层的硅基OLED阳极结构,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。
2. 根据权利要求1所述的阳极结构制造方法,其特征在于,在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层的步骤包括:
在所述CMOS阵列驱动电路远离所述衬底的一面制作氧化锡铟材料层;
在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面制作银材料层;
在所述银材料层远离所述氧化锡铟材料层的一面制作三氧化钨材料层。
3. 根据权利要求2所述的阳极结构制造方法,其特征在于,在所述CMOS阵列驱动电路远离所述衬底的一面制作氧化锡铟材料层的步骤包括:
通过电子束蒸镀方法在所述CMOS阵列驱动电路远离所述衬底的一面沉积氧化锡铟材料层,其中,所述氧化锡铟材料层的沉积速率为2nm/min、沉积时间为10min。
4. 根据权利要求2所述的阳极结构制造方法,其特征在于,在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面制作银材料层的步骤包括:
通过热蒸发镀膜法在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面沉积银材料层,其中,所述银材料层的沉积速率为5nm/min、沉积时间为10min。
5. 根据权利要求2所述的阳极结构制造方法,其特征在于,在所述银材料层远离所述氧化锡铟材料层的一面制作三氧化钨材料层的步骤包括:
通过热蒸发镀膜法在所述银材料层远离所述氧化锡铟材料层的一面沉积三氧化钨材料层,其中,所述三氧化钨材料的沉积速率为2nm/min、沉积时间为7.5min。
6. 根据权利要求2-5任意一项所述的阳极结构制造方法,其特征在于,在执行在所述银材料层远离所述氧化锡铟材料层的一面制作三氧化钨材料层的步骤之后,所述方法还包括:
对所述三氧化钨材料层进行等离子体处理,以提高三氧化钨材料层的能级。
7. 根据权利要求6所述的阳极结构制造方法,其特征在于,对所述三氧化钨材料层进行等离子体处理的步骤包括:
通过氩气和氧气对所述三氧化钨材料层进行等离子体处理,其中,等离子体处理的时间为1min,氩气的流量为50SCCM,氧气的流量为20SCCM,气压为50Pa,功率为100W。
8. 一种硅基OLED阳极结构,其特征在于,包括:
衬底,该衬底为单晶硅;
制作于所述衬底的一面的CMOS阵列驱动电路;
制作于所述CMOS阵列驱动电路远离所述衬底的一面的阳极层,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。
9. 根据权利要求8所述的硅基OLED阳极结构,其特征在于,所述氧化锡铟材料层的厚度为20nm,所述银材料层的厚度为50nm,所述三氧化钨材料层的厚度为15nm。
10. 一种显示屏,其特征在于,包括:

衬底,该衬底为单晶硅;

制作于所述衬底的一面的CMOS阵列驱动电路;

制作于所述CMOS阵列驱动电路远离所述衬底的一面的阳极层,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层;

制作于所述阳极层远离所述CMOS阵列驱动电路的一面的发光层;

制作于所述发光层远离所述阳极层的一面的阴极层;

制作于所述阴极层远离所述发光层的一面的封装层;

制作于所述封装层远离所述阴极层的一面的滤光片;

制作于所述滤光片远离所述封装层的一面的玻璃盖板。

阳极结构制造方法、硅基OLED阳极结构及显示屏

技术领域

[0001] 本发明涉及半导体光电技术领域,具体而言,涉及一种阳极结构制造方法、硅基OLED阳极结构及显示屏。

背景技术

[0002] 有机发光显示屏具有分辨率高、响应速度快以及色彩逼真等优点,因而被广泛应用。其中,阳极结构的性能直接决定着有机发光显示屏的显示性能。现有技术中,一般采用ITO/Ag/ITO作为阳极结构的阳极层。

[0003] 经发明人研究发现,在现有的阳极层中ITO材料层一般会进行等离子体处理,以使含氧量提高。但是,由于处理后附加的氧的键合能量低,会存在性能不稳定的问题,例如,会导致表面功函数随着工作时间的加长而发生变化。

发明内容

[0004] 有鉴于此,本发明的目的在于提供一种阳极结构制造方法、硅基OLED阳极结构及显示屏,以改善通过采用现有技术制造的阳极结构存在性能不稳定的问题。

[0005] 为实现上述目的,本发明实施例采用如下技术方案:

[0006] 一种阳极结构制造方法,包括:

[0007] 提供一衬底,其中,所述衬底为单晶硅;

[0008] 在所述衬底的一面制作CMOS阵列驱动电路;

[0009] 在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层,以形成包括衬底、CMOS阵列驱动电路以及阳极层的硅基OLED阳极结构,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。

[0010] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层的步骤包括:

[0011] 在所述CMOS阵列驱动电路远离所述衬底的一面制作氧化锡铟材料层;

[0012] 在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面制作银材料层;

[0013] 在所述银材料层远离所述氧化锡铟材料层的一面制作三氧化钨材料层。

[0014] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,在所述CMOS阵列驱动电路远离所述衬底的一面制作氧化锡铟材料层的步骤包括:

[0015] 通过电子束蒸镀方法在所述CMOS阵列驱动电路远离所述衬底的一面沉积氧化锡铟材料层,其中,所述氧化锡铟材料层的沉积速率为2nm/min、沉积时间为10min。

[0016] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面制作银材料层的步骤包括:

[0017] 通过热蒸发镀膜法在所述氧化锡铟材料层远离所述CMOS阵列驱动电路的一面沉积银材料层,其中,所述银材料层的沉积速率为5nm/min、沉积时间为10min。

[0018] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,在所述银材料层远

离所述氧化锡铟材料层的一面制作三氧化钨材料层的步骤包括：

[0019] 通过热蒸发镀膜法在所述银材料层远离所述氧化锡铟材料层的一面沉积三氧化钨材料层,其中,所述三氧化钨材料的沉积速率为2nm/min、沉积时间为7.5min。

[0020] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,在执行在所述银材料层远离所述氧化锡铟材料层的一面制作三氧化钨材料层的步骤之后,所述方法还包括：

[0021] 对所述三氧化钨材料层进行等离子体处理,以提高三氧化钨材料层的能级。

[0022] 在本发明实施例较佳的选择中,在上述阳极结构制造方法中,对所述三氧化钨材料层进行等离子体处理的步骤包括：

[0023] 通过氩气和氧气对所述三氧化钨材料层进行等离子体处理,其中,等离子体处理的时间为1min,氩气的流量为50SCCM,氧气的流量为20SCCM,气压为50Pa,功率为100W。

[0024] 本发明实施例还提供了一种硅基OLED阳极结构,包括：

[0025] 衬底,该衬底为单晶硅；

[0026] 制作于所述衬底的一面的CMOS阵列驱动电路；

[0027] 制作于所述CMOS阵列驱动电路远离所述衬底的一面的阳极层,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。

[0028] 在本发明实施例较佳的选择中,在上述硅基OLED阳极结构中,所述氧化锡铟材料层的厚度为20nm,所述银材料层的厚度为50nm,所述三氧化钨材料层的厚度为15nm。

[0029] 本发明实施例还提供一种显示屏,包括：

[0030] 衬底,该衬底为单晶硅；

[0031] 制作于所述衬底的一面的CMOS阵列驱动电路；

[0032] 制作于所述CMOS阵列驱动电路远离所述衬底的一面的阳极层,其中,所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层；

[0033] 制作于所述阳极层远离所述CMOS阵列驱动电路的一面的发光层；

[0034] 制作于所述发光层远离所述阳极层的一面的阴极层；

[0035] 制作于所述阴极层远离所述发光层的一面的封装层；

[0036] 制作于所述封装层远离所述阴极层的一面的滤光片；

[0037] 制作于所述滤光片远离所述封装层的一面的玻璃盖板。

[0038] 本发明提供的阳极结构制造方法、硅基OLED阳极结构及显示屏,通过在所述CMOS阵列驱动电路远离所述衬底的一面,制作形成包括氧化锡铟材料层、银材料层以及三氧化钨材料层的阳极层,并通过三氧化钨材料层具有的利于空穴注入的特性,以提高对应用的显示屏的发光层的发光效率,从而改善通过采用现有技术制造的阳极结构因存在性能不稳定而导致显示效果不佳的问题。并且,由于钨材料的价格比铟材料的价格低,因而,可以在较大程度上降低阳极结构的制造成本。

[0039] 为使本发明的上述目的、特征和优点能更明显易懂,下文特举较佳实施例,并配合所附附图,作详细说明如下。

附图说明

[0040] 图1为本发明实施例提供的显示屏的结构示意图。

[0041] 图2为本发明实施例提供的硅基OLED阳极结构的结构示意图。

[0042] 图3为本发明实施例提供的硅基OLED阳极结构的另一结构示意图。

[0043] 图4为本发明实施例提供的阳极结构制造方法的流程示意图。

[0044] 图5为图4中步骤S150的流程示意图。

[0045] 图6为本发明实施例提供的阳极结构制造方法的另一流程示意图。

[0046] 图标:10-显示屏;100-硅基OLED阳极结构;110-衬底;130-CMOS阵列驱动电路;150-阳极层;151-氧化锡铟材料层;153-银材料层;155-三氧化钨材料层;200-发光层;300-阴极层;400-封装层;500-滤光片;600-玻璃盖板。

具体实施方式

[0047] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例只是本发明的一部分实施例,而不是全部的实施例。通常在此处附图中描述和示出的本发明实施例的组件可以以各种不同的配置来布置和设计。

[0048] 因此,以下对在附图中提供的本发明的实施例的详细描述并非旨在限制要求保护的本发明的范围,而是仅仅表示本发明的选定实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0049] 应注意到:相似的标号和字母在下面的附图中表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步定义和解释。在本发明的描述中,术语“第一”、“第二”、“第三”等仅用于区分描述,而不能理解为只是或暗示相对重要性。

[0050] 如图1所示,本发明实施例提供了一种显示屏10,可以包括硅基OLED阳极结构100、发光层200、阴极层300、封装层400、滤光片500以及玻璃盖板600。

[0051] 进一步地,在本实施例中,所述发光层200制作于所述硅基OLED阳极结构100的一面,所述阴极层300制作于所述发光层200远离所述硅基OLED阳极结构100的一面,所述封装层400制作于所述阴极层300远离所述发光层200的一面,所述滤光片500制作于所述封装层400远离所述阴极层300的一面,所述玻璃盖板600制作于所述滤光片500远离所述封装层400的一面。

[0052] 其中,所述显示屏10还可以包括空穴传输层、电子传输层等,以配合所述发光层200进行发光工作。

[0053] 结合图2,本发明实施例还提供一种可应用于上述显示屏10的硅基OLED阳极结构100。其中,所述硅基OLED阳极结构100可以包括衬底110、CMOS阵列驱动电路130以及阳极层150。并且,在所述硅基OLED阳极结构100应用于上述显示屏10时,所述显示屏10的发光层200制作于所述阳极层150远离所述CMOS阵列驱动电路130的一面。

[0054] 进一步地,在本实施例中,所述CMOS阵列驱动电路130制作于所述衬底110的一面,所述阳极层150制作于所述CMOS阵列驱动电路130远离所述衬底110的一面。

[0055] 可选地,所述衬底110的材料不受限制,可以根据实际应用需求进行设置。在本实施例中,优选地,所述衬底110可以为单晶硅。

[0056] 可选地,所述CMOS阵列驱动电路130和所述阳极层150之间还可以设置有钝化层,所述阳极层150可以包括多个相互间隔设置的阳极。并且,为保证所述CMOS阵列驱动电路

130可以对每一个阳极的驱动,所述钝化层还可以设置有对应的多个通孔。

[0057] 进一步地,在本实施例中,所述阳极层150沿靠近所述CMOS阵列驱动电路130到远离所述CMOS阵列驱动电路130的方向可以依次包括第一阳极层、第二阳极层以及第三阳极层。并且,结合图3,所述第一阳极层、第二阳极层以及第三阳极层可以分别是氧化锡铟材料层151、银材料层153以及三氧化钨材料层155。

[0058] 其中,所述氧化锡铟材料层151制作于所述CMOS阵列驱动电路130远离所述衬底110的一面,所述银材料层153制作于所述氧化锡铟材料层151远离所述CMOS阵列驱动电路130的一面,所述三氧化钨材料层155制作于所述银材料层153远离所述氧化锡铟材料层151的一面。

[0059] 其中,所述银材料层153具有较高的光反射特性,因而,可以对所述显示屏10的发光层200发出的光进行较高效率的反射,进而提高应用的显示屏10的发光亮度。所述三氧化钨材料层155是一种p型半导体材料,利于空穴的注入,进而可以提高发光层200的发光效率。

[0060] 可选地,所述氧化锡铟材料层151、银材料层153以及三氧化钨材料层155的厚度不受限制,可以根据实际应用需求进行设置。例如,针对所述银材料层153,可以根据对光反射的效率进行厚度设置,在需要较高的光反射效率时,可以设置较大厚度的银材料层153。在本实施例中,所述氧化锡铟材料层151的厚度可以为20nm,所述银材料层153的厚度可以为50nm,所述三氧化钨材料层155的厚度可以为15nm。

[0061] 结合图4,本发明实施例还提供一种阳极结构制造方法,可用于制造上述的硅基OLED阳极结构100。其中,所述阳极结构制造方法可以包括步骤S110、步骤S130和步骤S150。下面将结合图4,对前述各步骤的具体流程进行详细阐述。

[0062] 步骤S110,提供一衬底110。

[0063] 在本实施例中,为保证所述衬底110的清洁性以避免杂质对制造的阳极结构100的性能造成影响,可以对所述衬底110进行清洗。其中,清洗的方式可以是超声清洗、高压喷淋清洗、激光束清洗、冷凝喷雾清洗、干法清洗以及等离子清洗中的一种或多种。并且,在进行清洗后,还可以进行烘干处理,以保证衬底110的干燥。其中,所述衬底110可以是单晶硅。

[0064] 步骤S130,在所述衬底110的一面制作CMOS阵列驱动电路130。

[0065] 在本实施例中,所述CMOS阵列驱动电路130的阵列数可以根据应用的显示屏10的显示要求(像素点的数量)进行设置。

[0066] 其中,还可以在所述CMOS阵列驱动电路130远离所述衬底110的一面制作形成钝化层,并在所述钝化层开设通孔,并将导电材料填充于所述通孔,以使所述钝化层两侧的结构电连接,例如,保证钝化层两侧的CMOS阵列驱动电路130与阳极层150的电连接。

[0067] 步骤S150,在所述CMOS阵列驱动电路130远离所述衬底110的一面制作阳极层150。

[0068] 在本实施例中,制作所述阳极层150的方式不受限制,可以根据实际应用需求进行设置,例如,结合图5,步骤S150可以包括步骤S151、步骤S153以及步骤S155。

[0069] 步骤S151,在所述CMOS阵列驱动电路130远离所述衬底110的一面制作氧化锡铟材料层151。

[0070] 可选地,制作所述氧化锡铟材料层151的方式不受限制,可以根据实际应用需求进行设置。在本实施例中,可以通过电子束蒸镀方法在所述CMOS阵列驱动电路130远离所述衬

底110的一面沉积氧化锡铟材料层151。

[0071] 其中,所述氧化锡铟材料层151的沉积速率可以为2nm/min、沉积时间可以为10min,以沉积形成厚度为20nm的氧化锡铟材料层151。并且,在需要厚度更大的氧化锡铟材料层151时,可以提高沉积速率或增加沉积时间。

[0072] 步骤S153,在所述氧化锡铟材料层151远离所述CMOS阵列驱动电路130的一面制作银材料层153。

[0073] 可选地,制作所述银材料层153的方式不受限制,可以根据实际应用需求进行设置。在本实施例中,可以通过热蒸发镀膜法在所述氧化锡铟材料层151远离所述CMOS阵列驱动电路130的一面沉积银材料层153。

[0074] 其中,所述银材料层153的沉积速率可以为5nm/min、沉积时间可以为10min,以沉积形成厚度为50nm的银材料层153。并且,在需要厚度更大的银材料层153以提高反射性能时,可以提高沉积速率或增加沉积时间。

[0075] 步骤S155,在所述银材料层153远离所述氧化锡铟材料层151的一面制作三氧化钨材料层155。

[0076] 可选地,制作所述三氧化钨材料层155的方式不受限制,可以根据实际应用需求进行设置。在本实施例中,可以通过热蒸发镀膜法在所述银材料层153远离所述氧化锡铟材料层151的一面沉积三氧化钨材料层155。

[0077] 其中,所述三氧化钨材料层155的沉积速率可以为2nm/min、沉积时间可以为7.5min,以沉积形成厚度为15nm的三氧化钨材料层155。并且,在需要厚度更大的三氧化钨材料层155时,可以提高沉积速率或增加沉积时间。

[0078] 进一步地,为保证所述三氧化钨材料层155的功函数,以提高发光效率,在本实施例中,还可以对所述三氧化钨材料层155进行等离子处理,结合图6,所述阳极结构制造方法还可以包括步骤S170。

[0079] 步骤S170,对所述阳极层150中的三氧化钨材料层155进行等离子体处理。

[0080] 在本实施例中,通过对所述三氧化钨材料层155进行等离子处理,可以提高所述三氧化钨材料层155的能级,从而所述三氧化钨材料层155的功函数,进而提高发光层200的发光效率。

[0081] 其中,进行等离子处理的方式不受限制,可以根据实际应用需求进行设置。在本实施例中,可以通过氩气和氧气对所述三氧化钨材料层155进行等离子体处理,以提高所述三氧化钨材料层155的含氧量,以保证所述三氧化钨材料层155的功函数的稳定。

[0082] 其中,等离子体处理的时间可以为1min,氩气的流量可以为50SCCM,氧气的流量可以为20SCCM,气压可以为50Pa,功率可以为100W。

[0083] 综上所述,本发明提供的阳极结构制造方法、硅基OLED阳极结构100及显示屏10,通过在所述CMOS阵列驱动电路130远离所述衬底110的一面,制作形成包括氧化锡铟材料层151、银材料层153以及三氧化钨材料层155的阳极层150,并通过三氧化钨材料层155具有的利于空穴注入的特性,以提高对应用的显示屏10的发光层200的发光效率,从而改善通过采用现有技术制造的阳极结构100因存在性能不稳定而导致显示效果不佳的问题。并且,由于钨材料的价格比铟材料的价格低,因而,可以在较大程度上降低阳极结构100的制造成本。

[0084] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技

术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

10

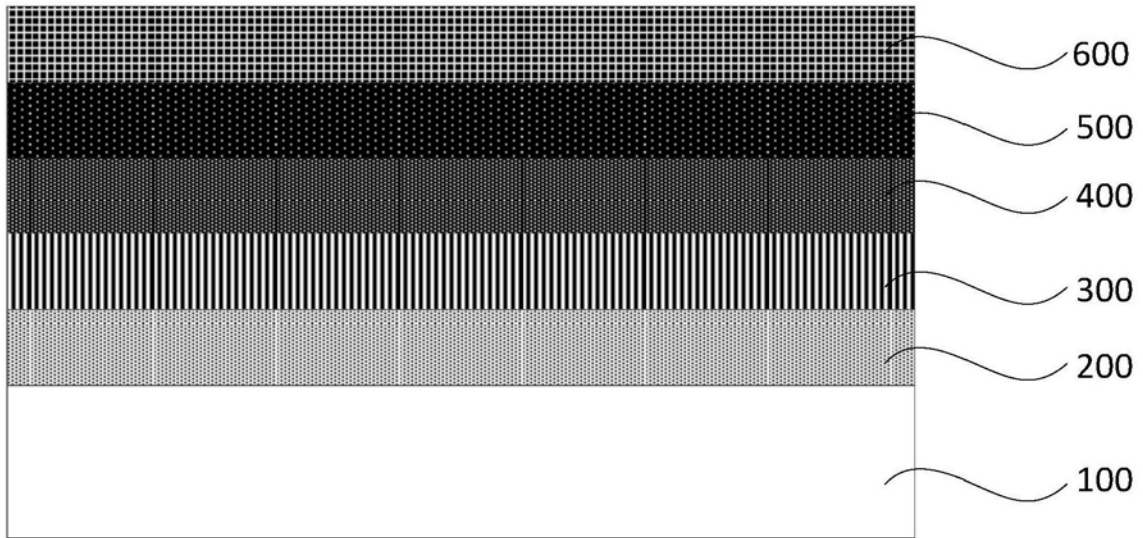


图1

100

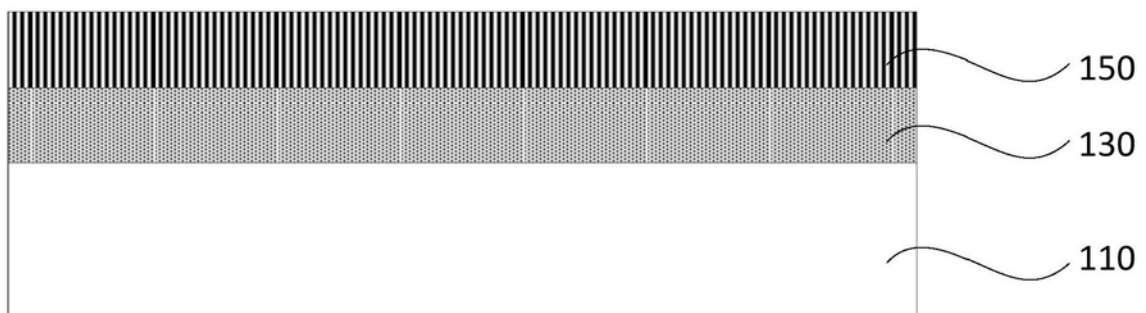


图2

100

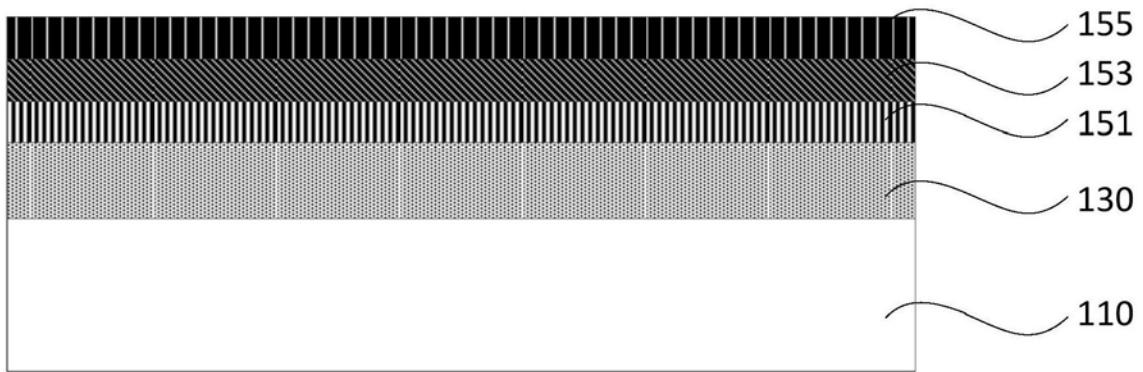


图3

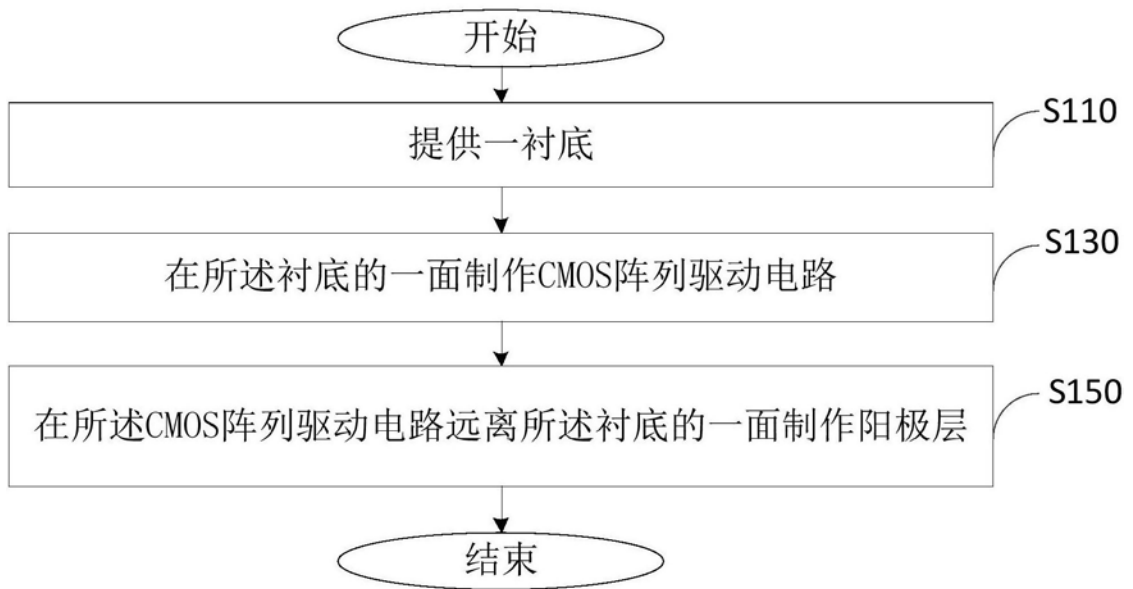


图4

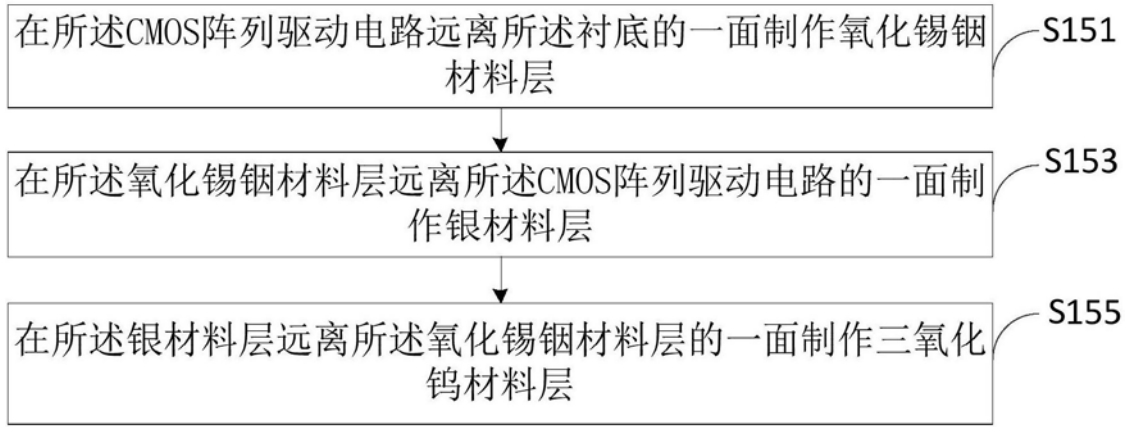


图5

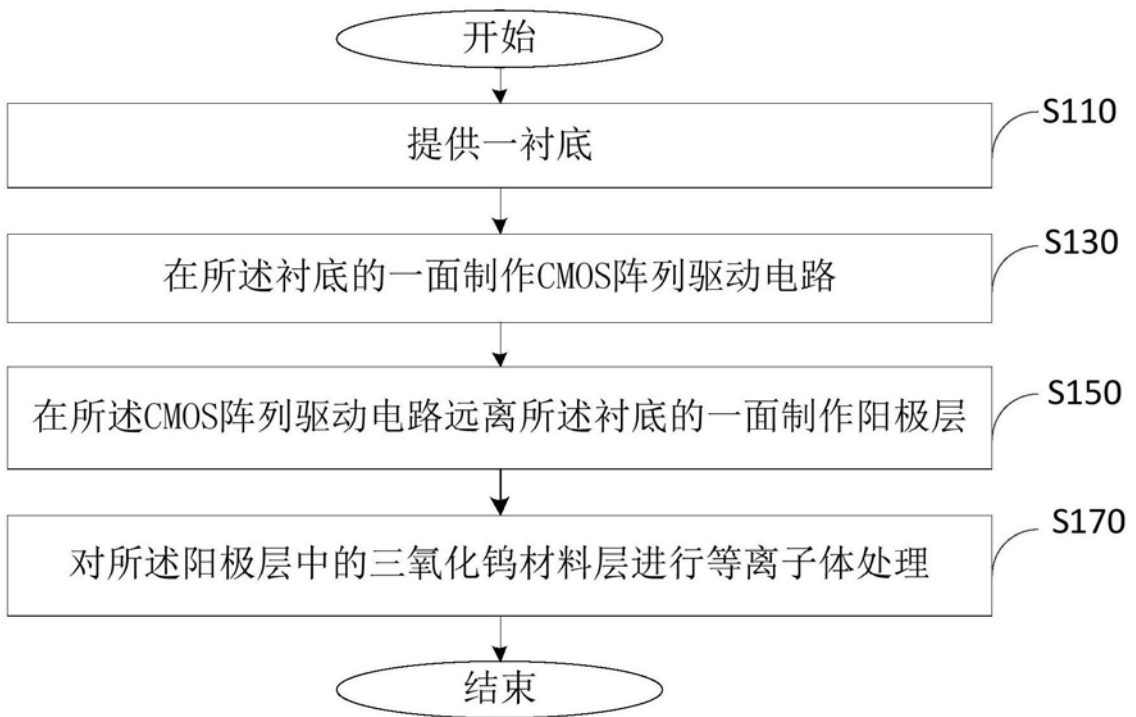


图6

专利名称(译)	阳极结构制造方法、硅基OLED阳极结构及显示屏		
公开(公告)号	CN108539056A	公开(公告)日	2018-09-14
申请号	CN201810462629.6	申请日	2018-05-15
[标]发明人	刘金章 杨欣泽		
发明人	刘金章 杨欣泽		
IPC分类号	H01L51/56 H01L51/52		
CPC分类号	H01L51/56 H01L51/5218		
代理人(译)	吴迪		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供的阳极结构制造方法、硅基OLED阳极结构及显示屏，涉及半导体光电技术领域。所述阳极结构制造方法包括：提供一衬底，其中，所述衬底为单晶硅；在所述衬底的一面制作CMOS阵列驱动电路；在所述CMOS阵列驱动电路远离所述衬底的一面制作阳极层，以形成包括衬底、CMOS阵列驱动电路以及阳极层的阳极结构，其中，所述阳极层包括氧化锡铟材料层、银材料层以及三氧化钨材料层。通过上述方法，可以改善通过采用现有技术制造的阳极结构存在性能不稳定以及空穴注入效率低的问题。

