



(12)发明专利申请

(10)申请公布号 CN 109215570 A

(43)申请公布日 2019.01.15

(21)申请号 201810722312.1

(22)申请日 2018.06.29

(30)优先权数据

10-2017-0083143 2017.06.30 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 李胤吉 金永植 尹鍾铉

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3233(2016.01)

G09G 3/3258(2016.01)

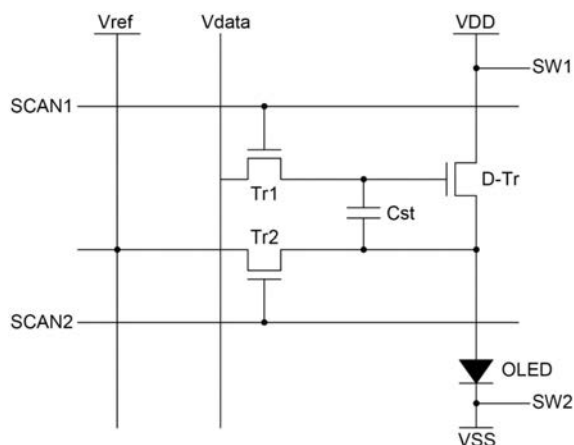
权利要求书2页 说明书8页 附图5页

(54)发明名称

全局快门控制电路、显示装置及其控制方法

(57)摘要

公开一种全局快门控制电路、显示装置及其控制方法。所述显示装置包括：驱动晶体管，具有第一端子（例如漏极端子）和第二端子（例如源极端子）；有机发光二极管（OLED），具有连接至所述驱动晶体管的第二端子的第一电极；第一开关，被配置成将所述驱动晶体管的第一端子连接至第一电压（例如VDD）以开启所述OLED，以及将所述第一端子连接至中间电压以关断所述OLED；和第二开关，该第二开关被配置成将所述OLED的第二电极连接至第二电压（例如VSS）以开启所述OLED，以及将所述OLED的第二电极连接至所述中间电压以关断所述OLED，所述中间电压在所述第一电压和所述第二电压之间。



1. 一种显示装置,包括:
驱动晶体管,具有第一端子和第二端子;
有机发光二极管(OLED),具有连接至所述驱动晶体管的第二端子的电极;
第一开关,被配置成将所述驱动晶体管的第一端子连接至第一电压以开启所述OLED,以及将所述第一端子连接至中间电压以关断所述OLED;和
第二开关,连接至所述OLED,该第二开关被配置成将所述OLED的另一电极连接至第二电压以开启所述OLED,以及将所述OLED的另一电极连接至所述中间电压以关断所述OLED,所述中间电压在所述第一电压和所述第二电压之间。
2. 如权利要求1所述的显示装置,其中所述第一电压是第一电压源,所述第二电压是第二电压源,所述第二电压源低于所述第一电压源。
3. 如权利要求2所述的显示装置,其中所述第二电压是0V或接地。
4. 如权利要求1所述的显示装置,其中所述OLED在视频帧的第一时段期间关断,所述OLED在所述视频帧的第二时段期间开启。
5. 如权利要求4所述的显示装置,其中所述视频帧的第一时段是非发光时段,所述视频帧的第二时段是发光时段,其中所述OLED被配置成在所述发光时段期间发光,并且所述OLED被配置成在所述非发光时段期间不发光。
6. 如权利要求5所述的显示装置,其中所述第一时段是数据写入和保持时段,用于将显示数据存储到所述显示装置的电容器中。
7. 如权利要求1所述的显示装置,还包括:
控制电路,用于控制所述第一开关和所述第二开关。
8. 如权利要求1所述的显示装置,其中所述驱动晶体管的第一端子是漏极端子,所述驱动晶体管的第二端子是源极端子。
9. 如权利要求1所述的显示装置,还包括:
另一个驱动晶体管和另一个OLED,所述另一个驱动晶体管具有第一端子和第二端子,其中所述第一开关被配置成将所述另一个驱动晶体管的第一端子连接至所述第一电压以开启所述另一个OLED,以及将所述另一个驱动晶体管的第一端子连接至所述中间电压以关断所述另一个OLED,
其中所述第二开关被配置成将所述另一个OLED连接至所述第二电压以开启所述另一个OLED,以及将所述另一个OLED连接至所述中间电压以关断所述另一个OLED。
10. 一种全局快门控制电路,包括:
第一开关,被配置成连接至驱动晶体管,该第一开关被配置成将所述驱动晶体管的端子连接至第一电压以开启有机发光二极管(OLED),以及将该端子连接至中间电压以关断所述OLED;和
第二开关,被配置成连接至所述OLED,该第二开关被配置成将所述OLED连接至第二电压以开启所述OLED,以及将所述OLED连接至所述中间电压以关断所述OLED,所述中间电压在所述第一电压和所述第二电压之间;和
控制器,用于控制所述第一开关和所述第二开关。
11. 如权利要求10所述的全局快门控制电路,其中所述第一电压是第一电压源,所述第二电压是第二电压源。

12. 如权利要求11所述的全局快门控制电路,其中所述第二电压是0V或接地。

13. 如权利要求10所述的全局快门控制电路,其中所述第一开关被配置成连接至所述驱动晶体管的漏极。

14. 如权利要求10所述的全局快门控制电路,其中在视频帧的第二时段期间,所述控制器控制所述第一开关以将所述驱动晶体管连接至所述第一电压并控制所述第二开关以将所述OLED连接至所述第二电压;且其中在所述视频帧的第一时段期间,所述控制器控制所述第一开关以将所述驱动晶体管连接至所述中间电压并控制所述第二开关以将所述OLED连接至所述中间电压。

15. 如权利要求14所述的全局快门控制电路,其中所述视频帧的第一时段是非发光时段,所述视频帧的第二时段是发光时段,其中所述OLED被配置成在所述发光时段发光,并且所述OLED被配置成在所述非发光时段不发光。

16. 一种控制显示装置的方法,包括:

通过如下步骤关断所述显示装置的有机发光二极管(OLED):

将所述显示装置的驱动晶体管的端子连接至中间电压;以及

将所述显示装置的OLED的电极连接至所述中间电压,

通过如下步骤开启所述OLED:

将所述驱动晶体管的所述端子连接至第一电压;以及

将所述OLED的所述电极连接至第二电压以开启所述OLED,所述中间电压在所述第一电压和所述第二电压之间。

17. 如权利要求16所述的方法,其中所述第一电压是第一电压源VDD,所述第二电压是第二电压源。

18. 如权利要求17所述的方法,其中所述第二电压是0V或接地。

19. 如权利要求16所述的方法,还包括:

响应于关断所述OLED,提供用于在视频帧的发光时段期间驱动所述OLED的数据值,其中所述OLED被配置成在所述视频帧的发光时段期间发光。

20. 如权利要求16所述的方法,其中所述OLED在用于将显示数据存储至所述显示装置的电容器的数据写入和保持时段期间关断,所述OLED在所述显示装置的发光时段期间开启,其中所述OLED被配置成在视频帧的发光时段期间发光。

全局快门控制电路、显示装置及其控制方法

[0001] 相关申请的交叉引用

[0002] 本申请要求2017年6月30日在韩国知识产权局提交的韩国专利申请No.10-2017-0083143的优先权,在此通过参考将其公开内容并入本文。

技术领域

[0003] 本发明涉及一种由虚拟现实 (VR) 装置采用的有机发光显示装置。

背景技术

[0004] 虚拟现实 (VR) 是借助于通过使用人工技术 (artificial technology) 模拟人体的五种感受 (视觉、听觉、嗅觉、味觉、触觉) 向观察者虚拟提供她/他在真实世界中不能拥有的体验/环境的环境。虚拟现实可通过使用各种硬件和软件模块比如输入装置、输出装置、装置驱动器软件和内容来实现。通常,VR装置可包括输入单元、处理单元和输出单元。其中,输出单元可被实施为具有增加的沉浸程度 (immersion level) 的显示装置。

[0005] 用于显示信息的显示装置对于VR装置起到非常重要的作用。特别是,为了使得观看者沉浸到虚拟现实中,除了图像表达性能比如分辨率以外,VR装置的形状也非常重要。因此,头部安装式显示 (HMD) 装置通常用作一种类型的VR显示装置,其被穿戴在用户头部上。轻且薄的显示装置适合于HMD装置。

[0006] 近来,已经开发出了用于包括HMD装置的VR装置的输出单元 (显示装置) 的有机发光显示装置。有机发光显示装置采用在电极之间使用薄发光层的自发光元件,且具有轻且薄的优点。因此,考虑到VR装置的使用特性,正在进行改善/调整用于VR装置的有机发光显示装置的结构、操作和功能的研究。

发明内容

[0007] 鉴于此,本发明的一个目的是提供一种用在VR装置中的有机发光显示装置的像素电路,以及用于驱动像素电路的方法。应当注意,本发明的目的不限于上述目的,根据下文描述,本发明的其他目的对于所属领域技术人员也将是显而易见的。

[0008] 公开了一种显示装置,包括:驱动晶体管,具有第一端子 (例如漏极端子) 和第二端子 (例如源极端子);有机发光二极管 (OLED),具有连接至所述驱动晶体管的第二端子的第一电极;第一开关,被配置成将所述驱动晶体管的第一端子连接至第一电压 (例如VDD) 以开启所述OLED,以及将所述第一端子连接至中间电压以关断所述OLED;和第二开关,连接至所述OLED,该第二开关被配置成将所述OLED的第二电极连接至第二电压 (例如VSS) 以开启所述OLED,以及将所述OLED的第二电极连接至所述中间电压以关断所述OLED,所述中间电压在所述第一电压和所述第二电压之间。

[0009] 在一些实施方式中,所述OLED在视频帧的第一时段期间关断,所述OLED在所述视频帧的第二时段期间开启。

[0010] 在一些实施方式中,所述视频帧的第一时段是非发光时段,所述视频帧的第二时

段是发光时段,其中所述OLED被配置成在所述发光时段期间发光,并且所述OLED被配置成在所述非发光时段期间不发光。

[0011] 在一个实施方式中,所述第一时段是数据写入和保持时段,用于将显示数据存储在所述显示装置的电容器中。

[0012] 在一些实施方式中,所述显示装置还包括:控制电路,用于控制所述第一开关和所述第二开关。

[0013] 本发明还公开一种全局快门控制电路,包括:第一开关,被配置成连接至驱动晶体管,该第一开关被配置成将所述驱动晶体管的端子连接至第一电压以开启有机发光二极管(OLED),以及将该端子连接至中间电压以关断所述OLED;和第二开关,被配置成连接至所述OLED,该第二开关被配置成将所述OLED连接至第二电压以开启所述OLED,以及将所述OLED连接至所述中间电压以关断所述OLED,所述中间电压在所述第一电压和所述第二电压之间;和控制器,用于控制所述第一开关和所述第二开关。

[0014] 本发明还公开一种控制显示装置的方法,包括:通过如下步骤关断所述显示装置的有机发光二极管(OLED):将所述显示装置的驱动晶体管的端子连接至中间电压;以及将所述显示装置的OLED的电极连接至所述中间电压,通过如下步骤开启所述OLED:将所述驱动晶体管的所述端子连接至第一电压;以及将所述OLED的所述电极连接至第二电压以开启所述OLED,所述中间电压在所述第一电压和所述第二电压之间。

[0015] 在一个实施方式中,响应于关断所述OLED,提供用于在视频帧的发光时段期间驱动所述OLED的数据值,其中所述OLED被配置成在所述视频帧的发光时段期间发光。

[0016] 在一些实施方式中,所述OLED在用于将显示数据存储在所述显示装置的电容器的数据写入和保持时段期间关断,所述OLED在所述显示装置的发光时段期间开启,其中所述OLED被配置成在视频帧的发光时段期间发光。

[0017] 本说明书中描述的主题的一个或多个实施方式的细节在所附图以及下文描述中列出。

[0018] 根据本发明的示范性实施方式,有机发光显示装置能减小浪涌电流。此外,根据本发明的示范性实施方式,能降低驱动像素所需的电流量。应当注意,本发明的效果不限于上述的那些,根据以下描述,本发明的其他效果对所属领域技术人员将是显而易见的。

附图说明

[0019] 根据以下结合附图的具体描述,将更清楚地理解本发明的上述和其他方面、特征以及其他优势,在附图中:

[0020] 图1示出了可包括在电子装置中的有机发光显示装置的实例;

[0021] 图2A至2C是示出用在VR装置中的有机发光显示装置的像素电路以及像素电路的驱动的示例图;

[0022] 图3A至3C是示出根据本发明示范性实施方式的有机发光显示装置的像素电路和驱动方式的示例图;以及

[0023] 图4是示出根据本发明示范性实施方式的全局快门控制电路的框图。

具体实施方式

[0024] 本发明的优势和特征以及其实现方法将通过下文参照附图详细描述示范性实施方式具体阐明。但是,本发明不限于本文公开的示范性实施方式,而是可以以各种不同方式实现。提供示范性实施方式是为了使得本发明的公开内容完整且为了将本发明的范围充分传达给所属领域技术人员。应当注意,本发明的范围仅由权利要求书限定。

[0025] 在附图中给出的元件的图示、尺寸、比率、角度以及数量仅仅是说明性的而非限制性的。贯穿说明书相似的参考数字表示相似的元件。而且,在描述本发明时,对公知技术的描述可省略以免不必要地混淆本发明的主旨。将注意,在说明书和权利要求书中使用的术语“包括”、“具有”、“包含”等不应解释为限于其后列出的含义,除非另外具体说明。在描述元件时,将其解释为包括误差裕度,即使没有清楚说明。

[0026] 在描述位置关系时,比如“元件A在元件B上”、“元件A在元件B上方”、“元件A在元件B下方”、和“元件A与元件B相邻”,在元件A和元件B之间可设置另一元件C,除非清楚使用了术语“直接”或“恰好”。如本文中所使用的,短语“元件A在元件B上”指的是元件A可被直接设置在元件B上和/或元件A可经由另一元件C被间接设置在元件B上。如本文中所使用的,短语“元件A连接至元件B”或者“元件A与元件B连接”指的是元件A可直接连接/连接至元件B、另一元件C可插入到元件A和元件B之间、和/或元件A可经由另一元件C间接地连接/连接至元件B。

[0027] 在说明书和权利要求书中的术语“第一”、“第二”等用于区分相似元件且不必用于描述顺序或时间次序。这些术语仅用于区分一个元件和另一个元件。因此,如本文中所使用的,在本发明的技术构思内,第一元件可以是第二元件。

[0028] 附图并非按照比例绘出,图中各元件的相对尺寸是示意性绘出,而不必按照比例绘出。以下,将参照附图详细描述本发明的示范性实施方式。

[0029] 图1示出了可包括在电子装置中的有机发光显示装置的实例。

[0030] 有机发光显示装置100包括至少一个有源区,其中形成了像素阵列。一个或多个无源区可设置在有源区周围。也就是,无源区可与有源区的一个或多个侧部相邻。有源区和无源区的形状/布置在本文中不特别限制。有源区和无源区可具有适合于采用有机发光显示装置100的电子装置的设计的形状。电子装置可以是虚拟现实(VR)显示装置,例如可具有五角形、六角形、圆形、椭圆形等。

[0031] 在有源区中的每个像素可与像素电路相关联。像素电路可包括在背板上的至少一个开关晶体管以及至少一个驱动晶体管。每个像素电路可电连接至栅极线和数据线以与一个或多个驱动电路比如栅极驱动器和数据驱动器通信。驱动电路可被实施为无源区中的TFT(薄膜晶体管)。可选地,驱动电路可被安装在单独的印刷电路板上且可经由电路膜比如FPCB(柔性印刷电路板)、COF(膜上芯片)和TCP(载带封装)与设置在无源区中的互连接口(焊垫/凸起、引脚等)连接。这种像素电路和驱动电路的布置如图1中所示。

[0032] 如图1中所示,在显示面板110中,多条数据线DL1、DL2、DL3、…、DL_m可布置在第一方向上,多条栅极线GL1、GL2、GL3、…、GL_n可布置在与第一方向交叉的第二方向上。此外,多个像素P可布置成矩阵。

[0033] 当栅极线GL开启时,数据驱动器120将自控制器140接收的图像数据Data'转换成模拟信号形式的数据电压V_{data},以将其施加给数据线DL1、DL2、DL3、…、DL_m。

[0034] 在控制器140的控制下,栅极驱动器130将开启电压或关断电压的栅极信号依次提

供至栅极线GL1、GL2、GL3、…、GLn。栅极驱动器130可位于显示面板110的两侧上或者仅在其一侧上,这取决于驱动方式。此外,栅极驱动器130可包括多个栅极驱动器集成电路(IC),其可通过带式自动接合(TAB)或者玻璃上芯片(COG)连接至显示面板110的接合焊盘,或者可被实施为面板内栅极(GIP)以使其可直接设置在显示面板110上。每个栅极驱动器IC可包括移位寄存器、电平移位器等。

[0035] 控制器140控制数据驱动器120和栅极驱动器130,并将控制信号施加至数据驱动器120和栅极驱动器130。控制器140根据每一帧的时序开始扫描,将从主机系统输入的图像数据Data转换成数据驱动器120使用的数据信号格式,以输出转换后的图像数据Data',并根据扫描来控制适当时间的数据驱动。为了控制数据驱动器120和栅极驱动器130,控制器140可接收时序信号比如垂直同步信号Vsync、水平同步信号Hsync、输入数据使能信号和时钟信号,且可产生各种控制信号以输入至数据驱动器120和栅极驱动器130。例如,为了控制栅极驱动器130,控制器140可输出栅极控制信号GCS,包括栅极起始脉冲(GSP)、栅极移位时钟(GSC)、栅极输出使能(GOE)信号等。为了控制数据驱动器120,控制器140可输出数据控制信号DCS,包括源极起始脉冲(SSP)、源极采样时钟(SSC)、源极输出使能(SOE)信号等。

[0036] 有机发光显示装置100可进一步包括电源控制器150,用于将各种电压或电流施加至显示面板110、数据驱动器120以及栅极驱动器130,或者用于控制将要提供的各种电压或电流。电源控制器150也被称作电源管理IC(PMIC)。

[0037] OLED装置100可包括:多条参考电压线VR1、VR2、VR3、…、VRm,用于将参考电压Vref施加至像素;以及共同连接至多条参考电压线VR1、VR2、VR3、…、VRm的参考电压连接线170。有机发光显示装置100还可包括高/低电平电压线,用于施加与像素电路的驱动相关的高电平电压(第一电压源)VDD和低电平电压(第二电压源)VSS。

[0038] 有机发光显示装置100可包括用于产生各种信号或者用于驱动有源区中的像素的各种附加元件。用于驱动像素的附加元件可包括反相器电路、多路复用器、静电放电电路等。有机发光显示装置100可包括与除了驱动像素之外的其他特征相关联的元件。例如,有机发光显示装置100可包括用于提供触摸感测特征、用户认证特征(例如指纹识别)、多等级压力感测特征、触觉反馈特征等的附加元件。上述附加元件可设置在无源区和/或与互连接口连接的外部电路中。

[0039] 图2A至2C是示出在VR装置中使用的有机发光显示装置的像素电路及像素电路的驱动的示例图。

[0040] 图2A是示出有机发光显示装置的单位像素电路实例的图。图2B是示出图2A中所示电路的驱动时序的时序图。在VR装置中使用的有机发光显示装置中,将图像信号(显示信息)传输至每个像素的过程与典型有机发光显示装置的过程相似。

[0041] 参照图2A和2B,有机发光显示装置100的每个单位像素电路(以下称作像素电路)包括有机发光二极管OLED和用于将电流提供至OLED以驱动OLED的驱动晶体管D-Tr。

[0042] OLED包括第一电极(例如阳极)和第二电极(例如阴极)。有机发光层可设置在第一电极和第二电极之间。OLED的第一电极连接至驱动晶体管D-Tr,其第二电极连接至低电平电压端子VSS。在电源控制器150的控制下,低电平电压(或者基础电压)可在低电压和高电压之间变化。

[0043] 驱动晶体管D-Tr的第一节点是栅极节点(G节点)并接收第一电压。驱动晶体管D-

Tr的第二节点是源极节点(S节点)并接收第二电压。第一电压可以是用于相应像素的数据电压Vdata,第二电压可以是参考电压Vref。驱动晶体管D-Tr的第三节点是漏极节点(D节点)并接收高电平电压VDD。概括来说,驱动晶体管D-Tr包括施加数据电压Vdata的第一节点(G节点)、连接至OLED的第一电极的第二节点(S节点)、和连接至高电平电压端子VDD的第三节点(D节点)。

[0044] 像素电路可包括电容器,例如存储电容器Cst,连接在驱动晶体管D-Tr的第一节点(G节点)和第二节点(S节点)之间。电容器Cst对于一帧保持恒定电压。

[0045] 除了驱动晶体管D-Tr之外,每个像素电路可进一步包括一个或多个晶体管。在一些实施方式中,每个像素电路可进一步包括一个或多个电容器。在图2A中示出的电路结构中,像素电路可进一步包括第一晶体管Tr1和第二晶体管Tr2。

[0046] 第一晶体管Tr1通过经由第一栅极线施加的第一栅极信号SCAN1导通/截止或切换。当第一晶体管Tr1通过第一栅极信号SCAN1导通时,第一晶体管Tr1将数据电压Vdata提供至驱动晶体管D-Tr的第一节点(G节点)。第二晶体管Tr2通过经由第二栅极线施加的第二栅极信号SCAN2导通/截止或切换。当第二晶体管Tr2通过第二栅极信号SCAN2导通时,第二晶体管Tr2将参考电压Vref施加至驱动晶体管D-Tr的第二节点(S节点)。在图2B中,Scan 1_1st表示第一个第一栅极信号;Scan 2_1st表示第一个第二栅极信号;Scan 1_2nd表示第二个第一栅极信号;Scan 2_2nd表示第二个第二栅极信号;Scan 1_last表示最后一个第一栅极信号;Scan 2_last表示最后一个第二栅极信号。

[0047] 电容器Cst保持数据信息Vgs,对于一帧,Vgs等于施加至驱动晶体管D-Tr的第一节点(G节点)的数据电压Vdata(=VG)和施加至第二节点(S节点)的参考电压Vref(=VS)之间的差值。

[0048] 参照图2B,单个帧(视频帧)可被划分成第一时间段T1和第二时间段T2。第一时间段是数据写入和保持时段(data write and hold period),其中输出数据(图像信号)被写入到每一像素中,且被保持预定时间;第二时间段是发光时段,其中根据所写入的数据发光。数据写入和保持时段可进一步被划分成其中将数据写入到每个像素的数据写入时段和其中将所写入的数据保持预定时间段的数据保持时段。数据写入和保持时段可进一步包括附加操作时段比如采样时段和初始化时段。

[0049] 由于以此顺序将栅极信号依次地施加至栅极线GL1、GL2、...、和GLn,因此可以按照栅极线GL1、GL2、...、和GLn的顺序依次地设置每个像素的数据写入时段,如图2B中所示。结果,对于每个像素,数据保持时段指的是经过了数据写入时段之后剩余的数据写入和保持时段。因此,数据保持时段的长度在像素之间可变。

[0050] 当第一时间段T1期间将数据电压Vdata施加至驱动晶体管D-Tr时,第一晶体管Tr1导通。换句话说,施加至像素的栅极信号SCAN1在数据写入时段期间保持为高状态并在剩余时段期间保持为低状态。因此,在数据写入时段期间第一晶体管Tr1由栅极信号SCAN1导通以将数据电压Vdata施加至驱动晶体管D-Tr的第一节点(G节点)。

[0051] 当在第一时间段T1期间将参考电压Vref施加至驱动晶体管D-Tr时,第二晶体管Tr2导通,以将参考电压Vref施加至驱动晶体管D-Tr的第二节点(S节点。)

[0052] 在第一时间段T1期间,即,当将数据写入到所有像素时,OLED不发光。参照图2B和2C,由于在第一时间段T1期间连接至包括在所有像素电路中的OLED的阴极的开关SW0连接

至高电平电压端子VDD,因此没有电流流过OLED,且由此OLED不发光。另一方面,当已经将数据写入到所有像素中且第二时间段T2开始时,开关SW0连接至低电平电压端子VSS,从而使所有像素的OLED发光。在图2C中,P_{n-2}表示第(n-2)像素电路,P_n表示第n像素电路,A/A表示有源区域,I/A表示无源区域。

[0053] 以这种方式,由于V装置R的使用环境,导致有机发光显示装置的所有像素都被配置成在相同时间点(时间段)发光。通常,将虚拟现实(VR)显示装置紧密安装到用户眼睛上以增加沉浸程度。因此,如果像其他有机发光显示装置一样,依次执行(所谓的滚动快门操作)每个像素的数据写入和发光,则用户会察觉到水平线的依次发光,或者快速改变的图像会失真。因此,为了防止视觉灵敏度劣化,驱动用于VR装置的有机发光显示装置,以使得所有像素的OLED同时发光,这通常称作全局快门操作(global shutter operation)。

[0054] 尽管已经通过全局快门操作提高了用于虚拟现实显示器的有机发光显示装置的可视性,但是存在由于全局快门操作导致的另一个问题。具体地,在自第一时间段T1向第二时间段T2(或反之亦然)过渡期间,也就是当OLED从开启状态切换到关断状态(或反之亦然)时,会产生大的浪涌电流(如图2B中的C1所示)。已经发现,当根据开关SW0的操作,OLED的阴极端子的电压从高电平VDD向低电平VSS极大地变化时产生浪涌电流。为了减轻浪涌电流,下文公开了一种在OLED的开启和关断状态之间过渡时能够减小电压波动且因此减小浪涌电流的像素电路结构。

[0055] 图3A至3C是示出根据本发明示范性实施方式的有机发光显示装置的像素电路以及驱动方式的示例图。

[0056] 图3A是示出有机发光显示装置的单位像素电路的图。图3B是示出包括在像素电路中的元件的操作时序的图。除了第一开关SW1和第二开关SW2之外的元件的连接关系和操作与上文参照图2A和2B描述的基本相同;因此,将省略重复描述。将注意,与上文参照图2A至2C描述的装置不同,下文描述的有机发光显示装置包括用于控制全局快门的第一开关SW1和第二开关SW2。因此将主要描述第一开关SW1和第二开关SW2。

[0057] 根据本发明示范性实施方式的有机发光显示装置可应用到虚拟现实(VR)装置。有机发光显示装置包括多个像素电路;和连接至多个像素电路以控制全局快门的第一开关SW1和第二开关SW2。每个像素电路包括驱动晶体管D-Tr和有机发光二极管OLED。驱动晶体管D-Tr具有:栅极;连接至OLED的源极;和连接至高电位电源电压端子VDD的漏极。OLED具有连接至驱动晶体管D-Tr的源极的阳极和连接至低电位电源电压端子VSS的阴极。

[0058] 第一开关SW1设置在高电位电源电压端子VDD和驱动晶体管D-晶体管的漏极之间。第二开关SW2设置在低电位电源电压端子VSS和OLED的阴极之间。应注意,漏极和阴极表示所有像素电路的漏极和阴极。

[0059] 如图3C中所示,第一开关SW1和第二开关SW2连接至全部的多像素电路,以分别控制包括在多个像素电路中的OLED的发光。也就是,操作第一开关SW1和第二开关SW2,以使得分别包括在多个像素电路中的OLED在第一时间段T1中同时关断,且在第二时间段T2中同时开启。如图3B中所示,第一时间段T1是其中图像信号(显示信号)被传送至多个像素电路中的每一个的时间段。第二时间段T2是其中包括在多个像素电路中的每一个中的OLED基于所传输的图像信号或者数据值(例如Vdata)发光的时间段。每个单个的帧都由第一时间段T1和第二时间段T2构成。

[0060] 第一开关SW1和第二开关SW2操作为:用以减少自第一时间段T1向第二时间段T2过渡期间、或者自第二时间段T2向第一时间段T1过渡期间产生的浪涌电流。作为这种操作的一种方式,在自第一时间段T1向第二时间段T2过渡或者自第二时间段T2向第一时间段T1过渡期间,第一开关SW1和第二开关SW2操作为:用以减小在低电位电源电压VSS和阴极之间产生的电压波动。

[0061] 图3C示出了第一开关SW1和第二开关SW2的实例。尽管为了便于说明,图3C示出了每个像素电路Pn都仅包括驱动晶体管D-Tr和OLED,但是应该理解,也包括对于每个像素电路Pn来说必需的其他元件。示例电路的操作如下:

[0062] <第一时间段T1>

[0063] 第一开关SW1和第二开关SW2两者都连接至中间电位电源电压端子VMM。中间电位电源电压端子VMM提供具有位于由高电位电源电压端子VDD提供的电压和由低电位电源电压端子VSS提供的电压之间的电平的电压。例如,如果由高电位电源电压端子VDD提供的电压为10V(伏特)和由低电位电源电压端子VSS提供的电压是0V或接地,则由中间电位电源电压端子VMM提供的电压可以为5.5V。在第一时间段T1中,OLED全部处于关断状态。

[0064] <第二时间段T2>

[0065] 第一开关SW1连接至高电位电源电压端子VDD,第二开关SW2连接至低电位电源电压端子VSS。结果,OLED全部开启。

[0066] 在一帧内的第一时间段T1和第二时间段T2中,由于第一开关SW1和第二开关SW2以上述方式操作,因此OLED通过这些开关开启和关断。此时,在OLED的阴极端子处的电压波动宽度等于中间电平电压和低电平电压之间的差值。结果,电压波动宽度小于图2C中所示的电路(其中阴极端子处的电压自高电平电压向低电平电压极大地波动)。因此,浪涌电流的幅度(图3B中的C2)比图2C中电路中的幅度(如2B中的C1)小得多。

[0067] 以图3的电路进行试验,这里,VDD=10V,VSS=0V,VMM=5.5V。根据该试验,测量在OLED的开启和关断状态之间过渡期间的浪涌电流接近1A。与此相对照,在用具有图2C中所示结构的电路进行的实验中,这里VDD=10V,VSS=0V,测量浪涌电流接近2A。根据以上结果,可看出,根据本发明示范性实施方式的电路可减小在全局快门操作中产生的浪涌电流至接近1/2。

[0068] 第一开关SW1和第二开关SW2可设置在像素电路外部(例如在有源区外部)。而且,有机发光显示装置可进一步包括用于控制第一开关和第二开关的电源控制器。第一开关SW1、第二开关SW2和电源控制器可包括在电源管理集成电路(PMIC)中,电源管理集成电路位于设置有像素电路的有源区外部。电源管理集成电路可被安装在芯片、印刷电路板(PCB)等上,并连接至基板,或者可被直接实施在基板中的无源区中。

[0069] 如图3A中所示,根据本发明示范性实施方式的有机发光显示装置100的每个像素电路可包括:第一晶体管Tr1,电连接在用于提供数据电压Vdata的数据线DL和驱动晶体管D-Tr的栅极之间,且通过经由第一栅极线施加的第一栅极信号SCAN1切换;第二晶体管Tr2,电连接在用于提供参考电压Vref的参考电压线和驱动晶体管D-Tr的源极之间,且通过经由第二栅极线施加的第二栅极信号SCAN2切换;和电容器Cst,电连接在驱动晶体管D-Tr栅极和源极之间。

[0070] 第一晶体管Tr1通过经由第一栅极线施加的第一栅极信号SCAN1导通/截止或切

换。当通过第一栅极信号SCAN1导通第一晶体管Tr1时,第一晶体管Tr1将数据电压Vdata施加至驱动晶体管D-Tr的第一节点(G节点)。第二晶体管Tr2通过经由第二栅极线施加的第二栅极信号SCAN2导通/截止或切换。当通过第二栅极信号SCAN2导通第二晶体管Tr2时,第二晶体管Tr2将参考电压Vref施加至驱动晶体管D-Tr的第二节点(S节点)。电容器Cst保持数据信息Vgs,对于一帧,其等于施加至驱动晶体管D-Tr的第一节点(G节点)的数据电压Vdata(=VG)和施加至第二节点(S节点)的参考电压Vref(=VS)之间的差值。

[0071] 具有上述结构的有机发光显示装置可减小在全局快门操作期间产生的浪涌电流,且由此具有如下优势:EMI(电磁干扰)、驱动电压(例如VDD)波动可被减小。

[0072] 图4是示出根据本发明示范性实施方式的全局快门控制电路的框图。

[0073] 全局快门控制电路151可用在用于VR装置的有机发光显示装置中。全局快门控制电路151可执行上文参照图3A至3C描述的全局快门操作。因此,全局快门控制电路151可减小在全局快门操作中产生的浪涌电流。

[0074] 全局快门控制电路151可包括:第一开关SW1、第二开关SW2和控制器CTRL。第一开关SW1操作为:用以将连接至多个驱动晶体管的第一端子p1连接至第一电压端子v1或者第二电压端子v2。第二开关SW2操作为:用以将连接至多个OLED的第二端子p2连接至第二电压端子v2或者第三电压端子v3。控制器CTRL控制第一开关SW1和第二开关SW2,使得在第一时间段期间第一开关SW1和第二开关SW2两者都连接至第二电压端子v2,在第二时间段期间第一开关SW1连接至第一电压端子v1而第二开关SW2连接至第三电压端子v3。

[0075] 第一时间段是其中多个OLED关断的时间段。第二时间段是其中多个OLED开启的时间段。

[0076] 第一开关SW1的第一端子p1可连接至多个驱动晶体管的漏极。第二开关SW2的第二端子p2可连接至多个OLED的阴极。

[0077] 第一电压V1可以是提供至多个驱动晶体管的漏极的像素驱动电压VDD。第三电压V3可以是提供至多个OLED的阴极的基础电压(base voltage)VSS。

[0078] 第二电压V2具有位于第一电压V1的电平和第三电压V3的电平之间的电平。例如,当第一电压V1是10V且第三电压V3是0V时,第二电压V2可以是5.5V。

[0079] 第一开关SW1、第二开关SW2和控制器CTRL可包括在电源管理集成电路(PMIC)中。电源管理集成电路可被安装在芯片、印刷电路板(PCB)等上且连接至基板,或者可被直接实施在基板中的无源区中。

[0080] 目前为止,已经参照附图详细描述了本发明的示范性实施方式。但是,本发明不限于示范性实施方式,在不脱离本公开的技术构思的情况下可对其作出修改和变型。因此,本文描述的示范性实施方式仅是说明性的,并非意在限制本发明的范围。本发明的技术构思不受示范性实施方式限制。本发明各示范性实施方式的特征可部分或全部组合。如所属领域技术人员清楚理解的,技术上的各种相互作用和操作都是可能的。各示范性实施方式可单独或组合地实施。本发明的保护范围由所附权利要求书限定且其所有等效物都应被解释为落入本发明的实际范围内。

100

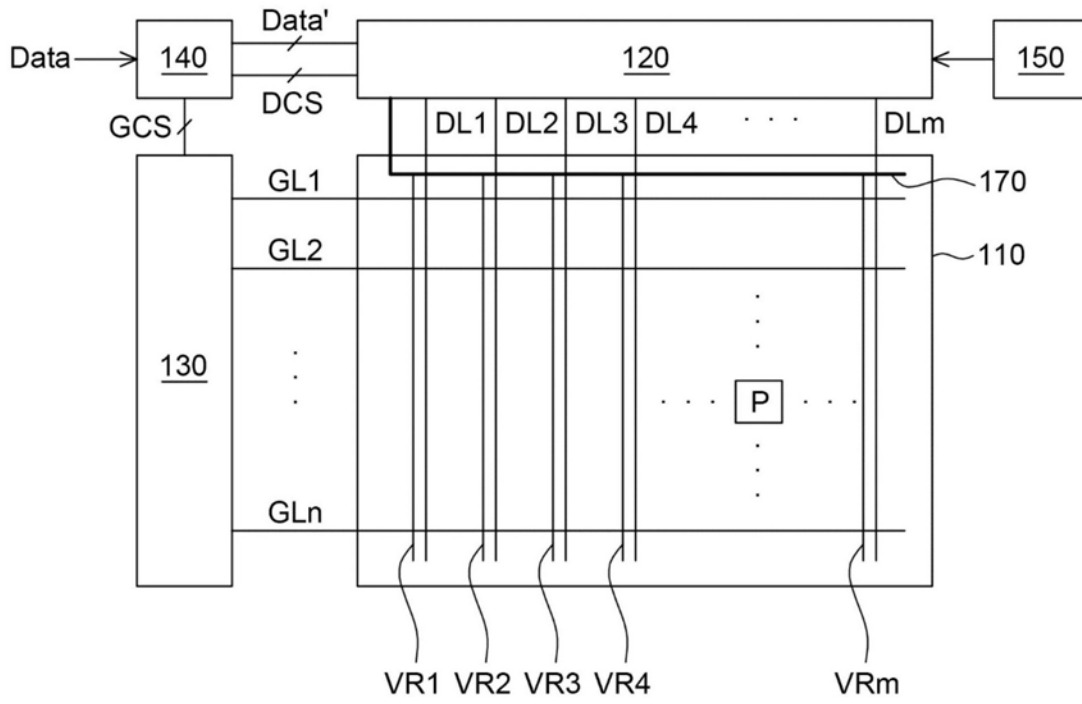


图1

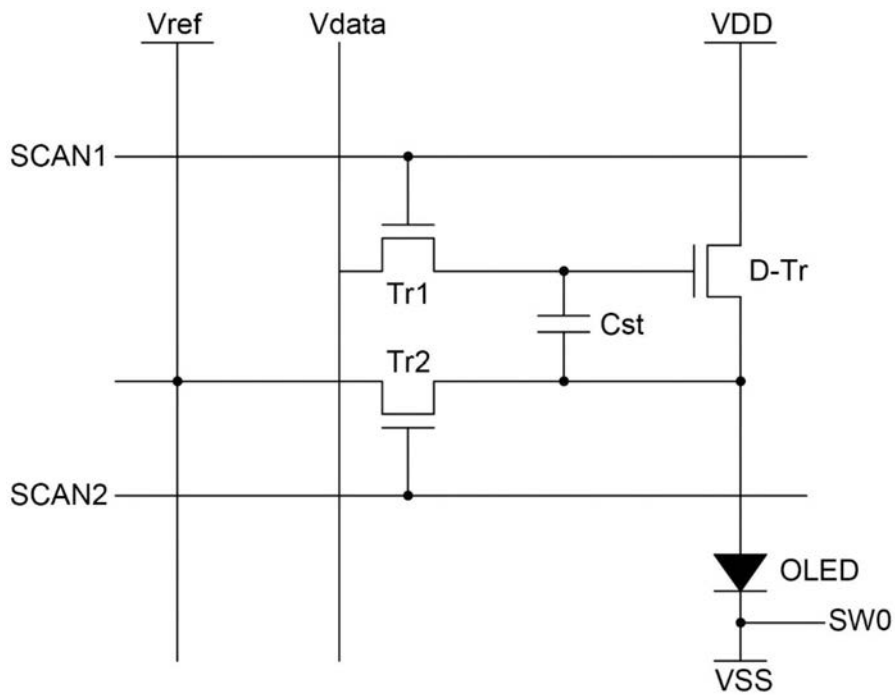


图2A

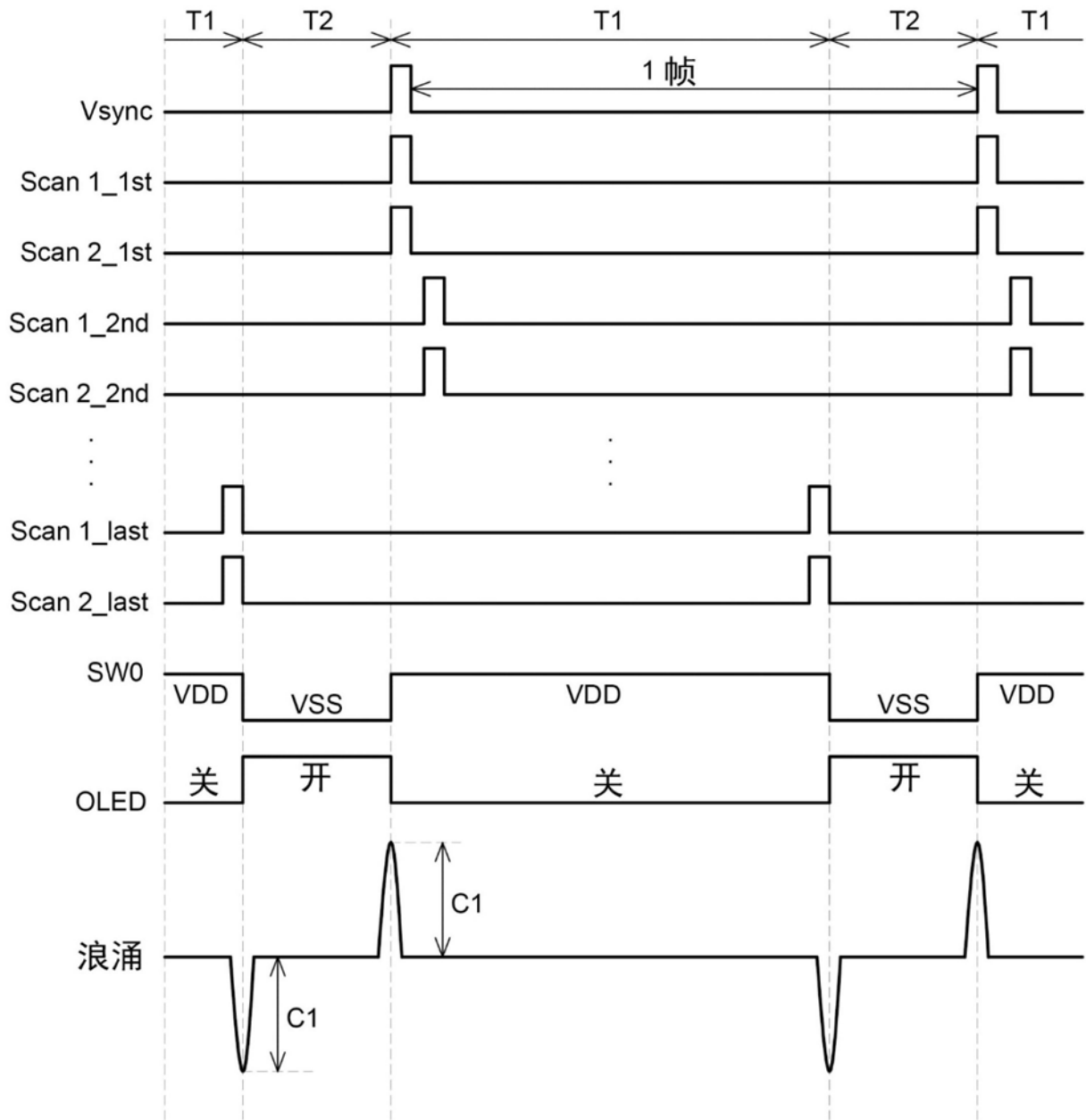


图2B

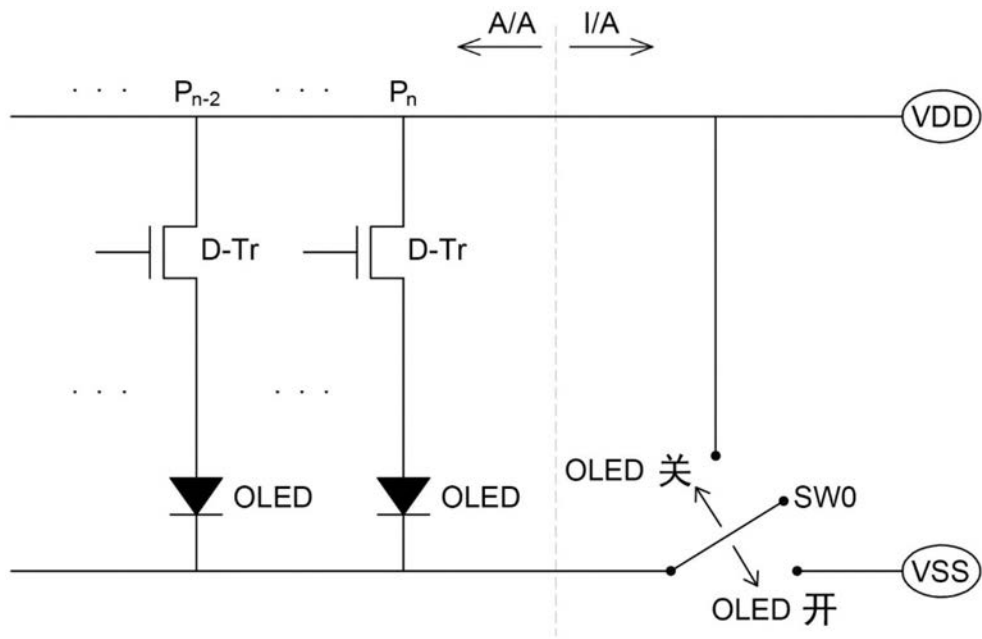


图2C

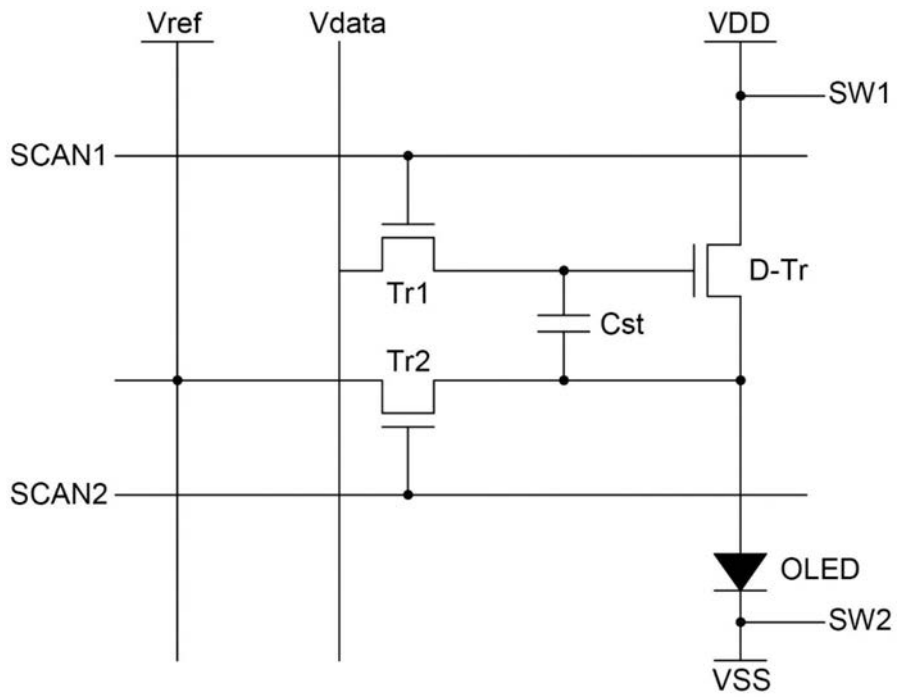


图3A

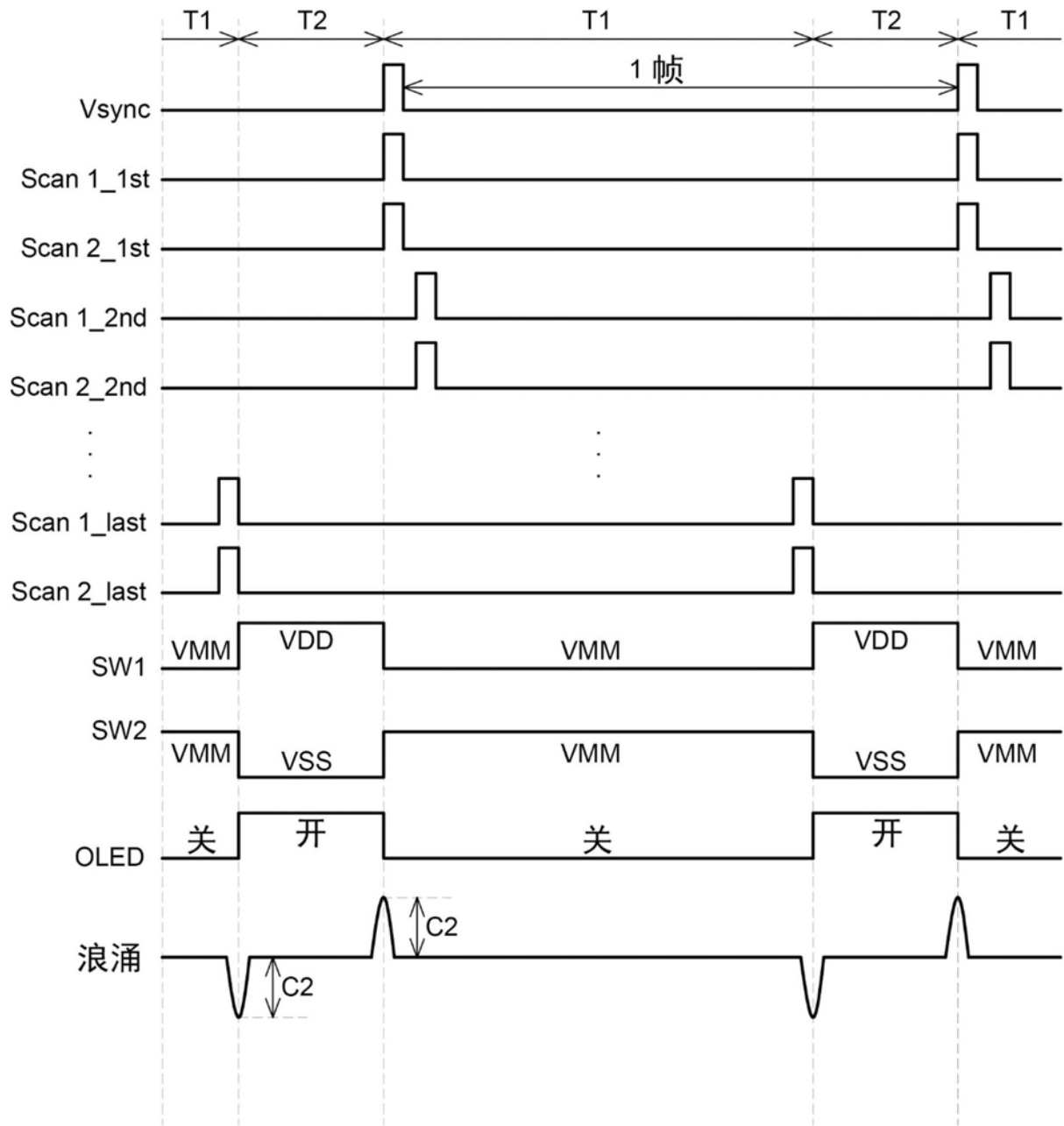


图3B

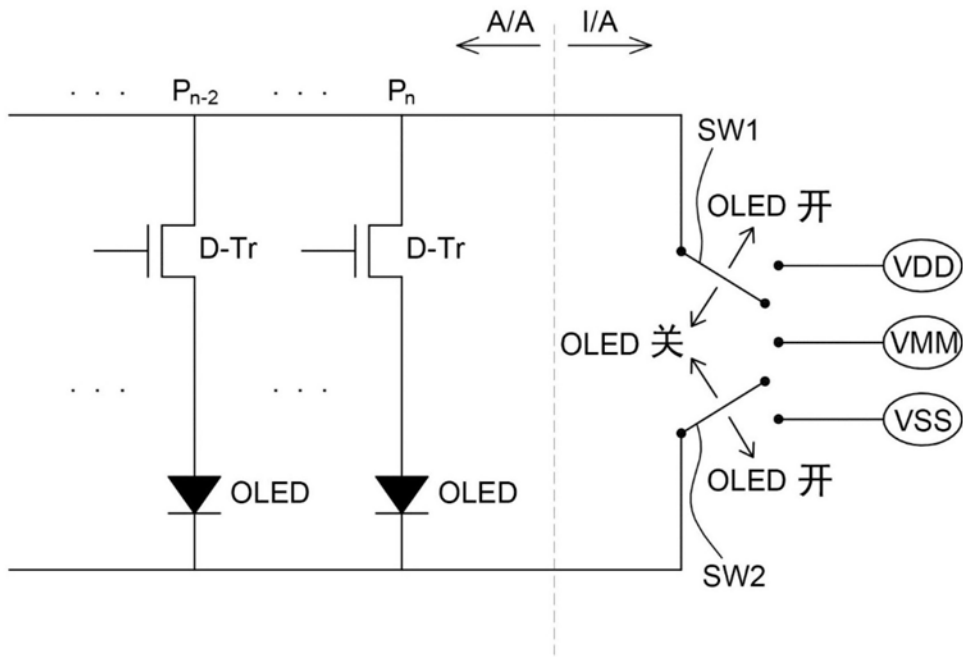


图3C

151

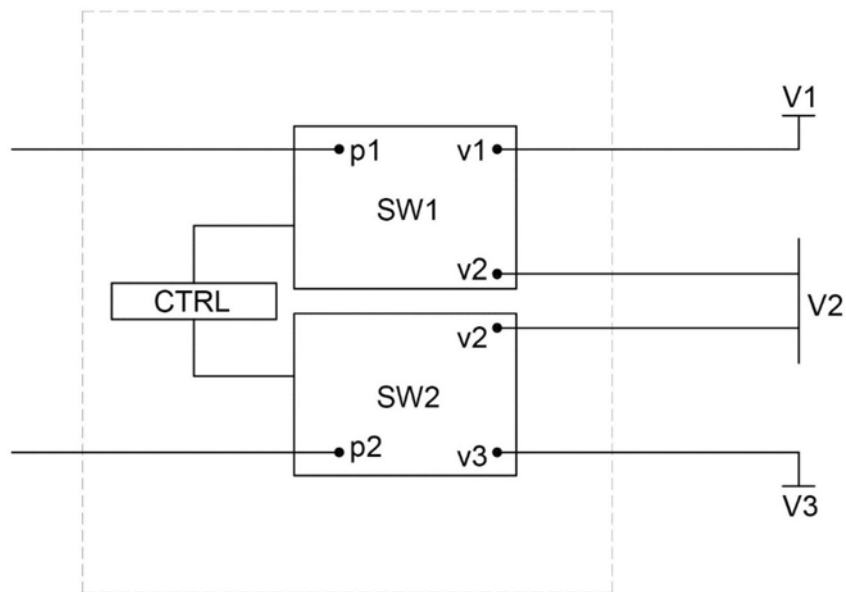


图4

专利名称(译)	全局快门控制电路、显示装置及其控制方法		
公开(公告)号	CN109215570A	公开(公告)日	2019-01-15
申请号	CN201810722312.1	申请日	2018-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李胤吉 金永植 尹鍾铉		
发明人	李胤吉 金永植 尹鍾铉		
IPC分类号	G09G3/3208 G09G3/3233 G09G3/3258		
CPC分类号	G09G3/3258 G09G3/3225 G09G2300/0814 G09G2310/0256 G09G2320/0252 G09G2330/021 G09G3/3208 G09G3/3233		
代理人(译)	徐金国		
优先权	1020170083143 2017-06-30 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开一种全局快门控制电路、显示装置及其控制方法。所述显示装置包括：驱动晶体管，具有第一端子(例如漏极端子)和第二端子(例如源极端子)；有机发光二极管(OLED)，具有连接至所述驱动晶体管的第二端子的第一电极；第一开关，被配置成将所述驱动晶体管的第一端子连接至第一电压(例如VDD)以开启所述OLED，以及将所述第一端子连接至中间电压以关断所述OLED；和第二开关，该第二开关被配置成将所述OLED的第二电极连接至第二电压(例如VSS)以开启所述OLED，以及将所述OLED的第二电极连接至所述中间电压以关断所述OLED，所述中间电压在所述第一电压和所述第二电压之间。

