



# (12)发明专利

(10)授权公告号 CN 108832026 B

(45)授权公告日 2020.05.12

(21)申请号 201810426846.X

H01L 27/32(2006.01)

(22)申请日 2018.05.07

审查员 吕莎莎

(65)同一申请的已公布的文献号

申请公布号 CN 108832026 A

(43)申请公布日 2018.11.16

(73)专利权人 信利半导体有限公司

地址 516600 广东省汕尾市区东冲路北段  
工业区

(72)发明人 田宁 陈芳 刘然 赵云

(74)专利代理机构 广州粤高专利商标代理有限公司 44102

代理人 邓义华 陈卫

(51)Int.Cl.

H01L 51/56(2006.01)

H01L 51/52(2006.01)

权利要求书1页 说明书3页 附图1页

## (54)发明名称

一种OLED显示模组的制作方法及OLED显示模组

## (57)摘要

本发明提供了一种OLED显示模组的制作方法，该方法包括以下步骤：步骤1、提供一ITO基板；步骤2、在所述ITO基板上制作阳极层和引线层；步骤3、制作像素隔离层，并在制作所述像素隔离层的制程中同时形成覆盖位于封装区域外的引线覆盖层；步骤4、依次制作阴极隔离柱层、有机层、阴极层、粘结层；步骤5、封装形成OLED显示模组。本实施例提供的一种OLED显示模组的制作方法，通过在形成像素隔离层的同一制程中同时形成了引线覆盖层，从而不必另外增加设置引线覆盖层的工序，能够有效提高生产效率；同时，能够及时实现对引线的保护，保证引线不受到损坏或者腐蚀。



1. 一种OLED显示模组的制作方法,其特征在于,包括以下步骤:

步骤1、提供一ITO基板;

步骤2、在所述ITO基板上制作阳极层和引线层;

步骤3、制作像素隔离层,并在制作所述像素隔离层的制程中同时形成覆盖位于封装区域外的引线覆盖层;

步骤4、依次制作阴极隔离柱层、有机层、阴极层、粘结层,所述粘结层局部覆盖于所述引线覆盖层上形成重叠区,所述重叠区的宽度大于所述粘结层的厚度与引线覆盖层的厚度之差;

步骤5、封装形成OLED显示模组。

2. 根据权利要求1所述的OLED显示模组的制作方法,其特征在于,所述引线覆盖层的材质和厚度均与所述像素隔离层一致。

3. 根据权利要求1所述的OLED显示模组的制作方法,其特征在于,所述像素隔离层和引线覆盖层的材料为PSPI。

4. 根据权利要求1所述的OLED显示模组的制作方法,其特征在于,所述步骤1包括:

步骤1.1、提供一透明基板;

步骤1.2、在所述透明基板上镀ITO层。

5. 根据权利要求1所述的OLED显示模组的制作方法,其特征在于,所述步骤2包括:

采用ITO刻蚀液对所述ITO基板上的ITO层进行刻蚀,制作阳极图案及引线图案,形成阳极层和ITO引线层。

6. 根据权利要求5所述的OLED显示模组的制作方法,其特征在于,所述步骤2还包括在所述ITO引线层上制作辅助金属引线层。

7. 根据权利要求1所述的OLED显示模组的制作方法,其特征在于,所述步骤3包括:涂覆一层PSPI,并对所述PSPI进行曝光显影,形成像素隔离层和引线覆盖层。

8. 一种OLED显示模组,其特征在于,采用权利要求1-7中任一所述的OLED显示模组的制作方法获得。

## 一种OLED显示模组的制作方法

### 技术领域

[0001] 本发明涉及了显示技术领域,特别是涉及了一种OLED显示模组的制作方法

### 背景技术

[0002] OLED显示模组一般包括基板、阳极层、引线层、像素隔离层、阴极隔离柱层、有机层、阴极层以及用于封装的粘结层,其中在封装结束后,为了使位于封装区域外面的引线层不暴露于空气中,现有的OLED显示模组需要在封装结束后再形成一层用于保护位于封装区域外的引线层的引线覆盖层,而且往往使粘结层与覆盖层有重叠以保证保护效果。这样一来,就增加了OLED显示模组的生产工序,大大降低了生产效率。

### 发明内容

[0003] 本发明所要解决的技术问题是能够有效形成引线覆盖层并提高生产效率。

[0004] 为解决上述技术问题,本发明提供了一种OLED显示模组的制作方法,包括以下步骤:

[0005] 步骤1、提供一ITO基板;

[0006] 步骤2、在所述ITO基板上制作阳极层和引线层;

[0007] 步骤3、制作像素隔离层,并在制作所述像素隔离层的制程中同时形成覆盖位于封装区域外的引线覆盖层;

[0008] 步骤4、依次制作阴极隔离柱层、有机层、阴极层、粘结层;

[0009] 步骤5、封装形成OLED显示模组。

[0010] 作为本发明的一种优选方案,所述引线覆盖层的材质和厚度均与所述像素隔离层一致。

[0011] 作为本发明的一种优选方案,所述粘结层局部覆盖于所述引线覆盖层上形成重叠区。

[0012] 作为本发明的一种优选方案,所述重叠区的宽度大于所述粘结层的厚度与引线覆盖层的厚度之差。

[0013] 作为本发明的一种优选方案,所述像素隔离层和引线覆盖层的材料为PSPI。

[0014] 作为本发明的一种优选方案,所述步骤1包括:

[0015] 步骤1.1、提供一透明基板;

[0016] 步骤1.2、在所述透明基板上镀ITO层。

[0017] 作为本发明的一种优选方案,所述步骤2包括:

[0018] 采用ITO刻蚀液对所述ITO基板上的ITO层进行刻蚀,制作阳极图案及引线图案,形成阳极层和ITO引线层;

[0019] 作为本发明的一种优选方案,所述步骤2还包括在所述ITO引线层上制作辅助金属引线层。

[0020] 作为本发明的一种优选方案,所述步骤3包括:涂覆一层PSPI,并对所述PSPI进行曝光显影,形成像素隔离层和引线覆盖层。

[0021] 进一步地,提供了一种OLED显示模组,采用以上任一所述的OLED显示模组的制作方法获得。

[0022] 本发明具有以下技术效果:本实施例提供的一种OLED显示模组的制作方法,OLED显示模组通过在形成像素隔离层的同一制程中同时形成了引线覆盖层,从而不必另外增加设置引线覆盖层的工序,能够有效提高生产效率;同时,由于在制作引线层之后即制作引线覆盖层,从而能够及时实现对引线的保护,保证引线不受到损坏或者腐蚀。使得重叠区的宽度大于所述粘结层的厚度与引线覆盖层的厚度之差,这样通过粘结层实现封装能够形成良好的密封效果,也可以有效保证引线覆盖层与粘结层交接处没有缝隙,有效提高了对引线层的保护。

## 附图说明

[0023] 图1为本发明提供的一种OLED显示模组的制作方法的流程框图;

[0024] 图2为本发明提供的一种粘结层与引线覆盖层的布置示意图。

## 具体实施方式

[0025] 为使本发明的目的,技术方案和优点更加清楚,下面结合附图对本发明实施方式作进一步详细说明。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0026] 除非另外定义,本发明使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。

[0027] 如图1所示,其表示了本发明提供的一种OLED显示模组的制作方法。该OLED显示模组的制作方法具体包括以下步骤:

[0028] 步骤1、提供一ITO基板;具体地,所述步骤1可以包括:步骤1.1、提供一透明基板;步骤1.2、在所述透明基板上镀ITO层。具体地,所述ITO层的制作方法为磁控溅射,所述ITO层在制作完成后,还需对其表面进行软抛光处理控制表面粗糙度。

[0029] 步骤2、在所述ITO基板上制作阳极层和引线层。具体地,所述步骤2可以包括采用ITO刻蚀液对所述ITO基板上的ITO层进行刻蚀,制作阳极图案及引线图案,形成阳极层和ITO引线层;所述步骤2还可以包括在所述引线层上制作辅助金属引线层;通过制作辅助金属引线层可以有效降低引线层的走线电阻,提高产品质量。

[0030] 步骤3、制作像素隔离层,并在制作所述像素隔离层的制程中同时形成覆盖位于封装区域外的引线覆盖层。具体地,由于在同一制程中同时制作像素隔离层和引线覆盖层,所述引线覆盖层的材质和厚度均与所述像素隔离层一致。所述像素隔离层和引线覆盖层的材料优选为PSPI。所述步骤3可以包括:涂覆一层PSPI,并对所述PSPI进行曝光显影,形成像素隔离层和引线覆盖层。这样,由于在形成像素隔离层的同一制程中同时形成了引线覆盖层,从而不必另外增加设置引线覆盖层的工序,能够有效提高生产效率;同时,由于在制作引线

层之后即制作引线覆盖层,从而能够及时实现对引线的保护,保证引线不受到损坏或者腐蚀。

[0031] 步骤4、依次制作阴极隔离柱层、有机层、阴极层、粘结层。具体地,在本实施例中,如图2所示,该图显示了粘结层与引线覆盖层的布置示意图,其中,引线层2设于基板1上、引线覆盖层3覆盖位于封装区域外的引线层2,所述粘结层4局部覆盖于所述引线覆盖层3上形成重叠区,所述重叠区宽度大于所述粘结层4的厚度与引线覆盖层3的厚度之差。这样在密封件5通过粘结层4实现封装之后能够形成良好的密封效果,也可以有效保证引线覆盖层3与粘结层4交接处没有缝隙,有效提高了对引线层的保护。

[0032] 步骤5、封装形成OLED显示模组。

[0033] 本实施例提供的一种OLED显示模组的制作方法通过在形成像素隔离层的同一制程中同时形成了引线覆盖层,从而不必另外增加设置引线覆盖层的工序,能够有效提高生产效率;同时,由于在制作引线层之后即制作引线覆盖层,从而能够及时实现对引线的保护,保证引线不受到损坏或者腐蚀。使得重叠区的宽度大于所述粘结层的厚度与引线覆盖层的厚度之差,这样通过粘结层实现封装能够形成良好的密封效果,也可以有效保证引线覆盖层与粘结层交接处没有缝隙,有效提高了对引线层的保护。

[0034] 实施例二

[0035] 本实施例提供一种OLED显示模组,采用以上实施例所述的OLED显示模组的制作方法获得。

[0036] 以上所述实施例仅表达了本发明的实施方式,其描述较为具体和详细,但并不能因此而理解为对本发明专利范围的限制,但凡采用等同替换或等效变换的形式所获得的技术方案,均应落在本发明的保护范围之内。

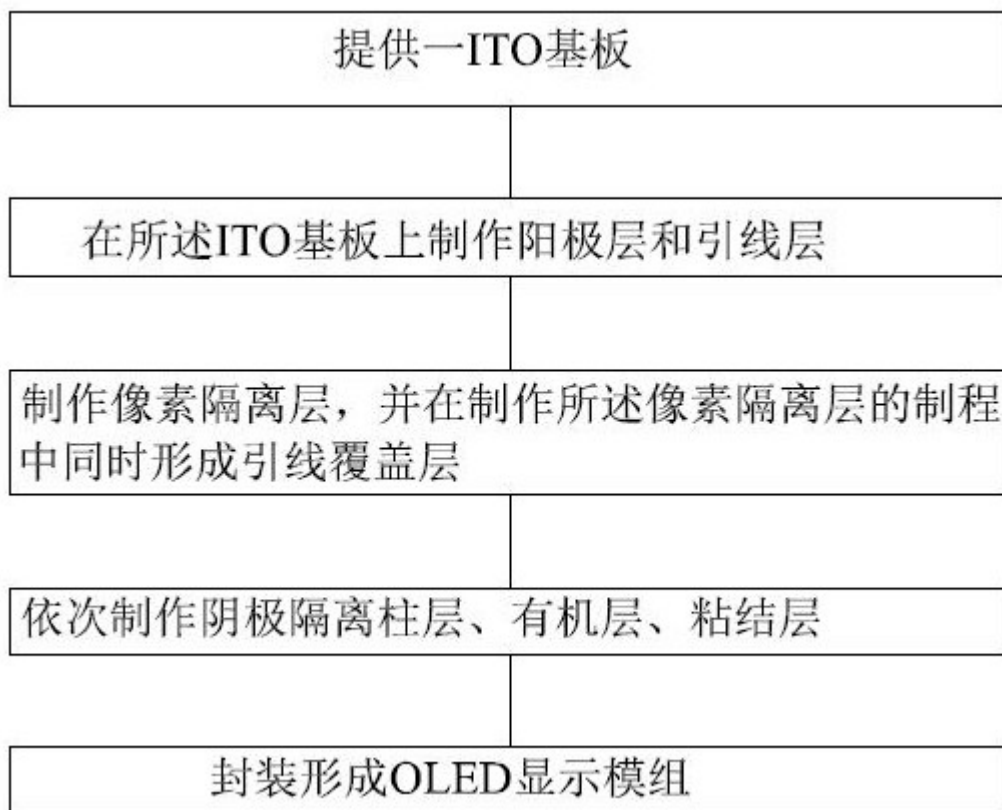


图 1

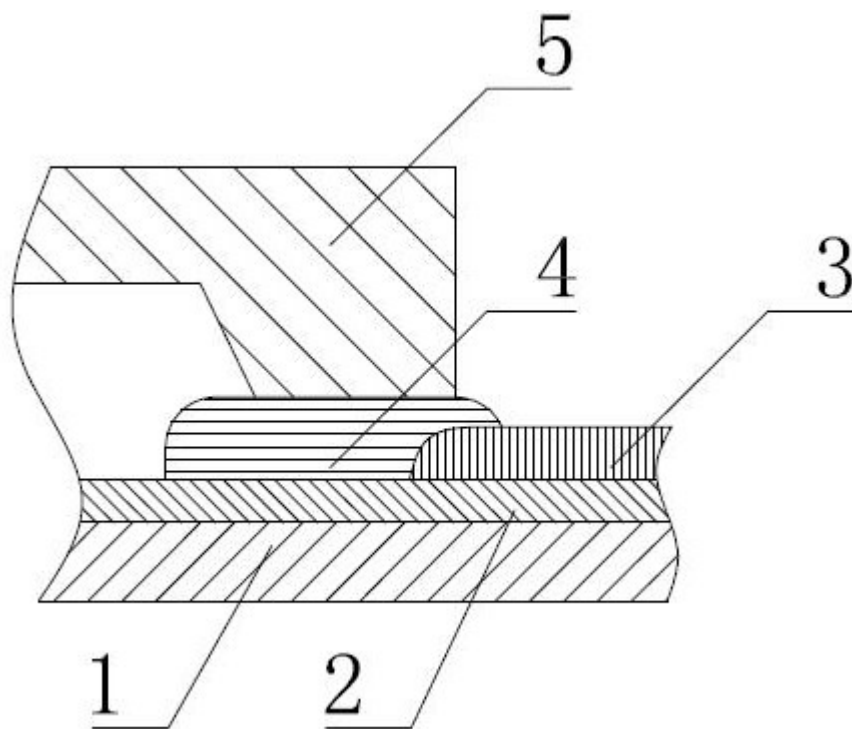


图 2

|                |  |         |            |
|----------------|--|---------|------------|
| 专利名称(译)        | 一种OLED显示模组的制作方法及其OLED显示模组                      |         |            |
| 公开(公告)号        | <a href="#">CN108832026B</a>                   | 公开(公告)日 | 2020-05-12 |
| 申请号            | CN201810426846.X                               | 申请日     | 2018-05-07 |
| [标]申请(专利权)人(译) | 信利半导体有限公司                                      |         |            |
| 申请(专利权)人(译)    | 信利半导体有限公司                                      |         |            |
| 当前申请(专利权)人(译)  | 信利半导体有限公司                                      |         |            |
| [标]发明人         | 田宁<br>陈芳<br>刘然<br>赵云                           |         |            |
| 发明人            | 田宁<br>陈芳<br>刘然<br>赵云                           |         |            |
| IPC分类号         | H01L51/56 H01L51/52 H01L27/32                  |         |            |
| CPC分类号         | H01L27/3244 H01L51/5253 H01L51/56              |         |            |
| 代理人(译)         | 陈卫   |         |            |
| 审查员(译)         | 吕莎莎  |         |            |
| 其他公开文献         | CN108832026A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明提供了一种OLED显示模组的制作方法及其OLED显示模组，该方法包括以下步骤：步骤1、提供一ITO基板；步骤2、在所述ITO基板上制作阳极层和引线层；步骤3、制作像素隔离层，并在制作所述像素隔离层的制程中同时形成覆盖位于封装区域外的引线覆盖层；步骤4、依次制作阴极隔离柱层、有机层、阴极层、粘结层；步骤5、封装形成OLED显示模组。本实施例提供的一种OLED显示模组的制作方法及其OLED显示模组通过在形成像素隔离层的同一制程中同时形成了引线覆盖层，从而不必另外增加设置引线覆盖层的工序，能够有效提高生产效率；同时，能够及时实现对引线的保护，保证引线不受到损坏或者腐蚀。

