



(12)发明专利

(10)授权公告号 CN 103928491 B

(45)授权公告日 2018.08.14

(21)申请号 201310412190.3

(22)申请日 2013.09.11

(65)同一申请的已公布的文献号
申请公布号 CN 103928491 A

(43)申请公布日 2014.07.16

(30)优先权数据
10-2013-0004527 2013.01.15 KR

(73)专利权人 三星显示有限公司
地址 韩国京畿道

(72)发明人 金钟允 安泰琮 金永大

(74)专利代理机构 北京德琦知识产权代理有限公司 11018
代理人 郭艳芳 康泉

(51)Int.Cl.

H01L 27/32(2006.01)

(56)对比文件

CN 102160104 A, 2011.08.17,
CN 102160104 A, 2011.08.17,
US 2005200274 A1, 2005.09.15,
CN 102237373 A, 2011.11.09,
CN 102254928 A, 2011.11.23,
US 2004080266 A1, 2004.04.29,

审查员 张淑玮

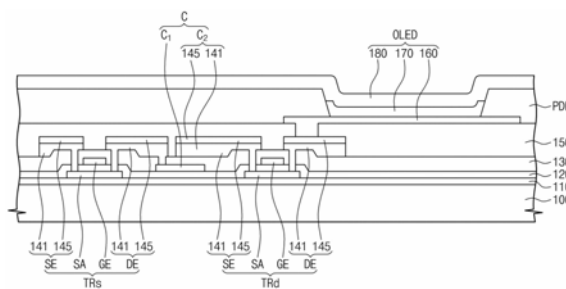
权利要求书1页 说明书9页 附图11页

(54)发明名称

显示基板

(57)摘要

一种显示基板包括:基底基板;半导体有源层,布置在所述基底基板上;第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及有机发光装置,布置在所述第二导电图案组上,所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,以防止所述第一导电层被腐蚀和氧化。



1. 一种显示基板,包括:
基底基板;
半导体有源层,布置在所述基底基板上;
第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;
第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及
有机发光装置,布置在所述第二导电图案组上,
所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,以防止所述第一导电层被腐蚀和氧化,
其中所述第二导电层包括钼镍钛合金,所述钼镍钛合金包含相对于所述钼镍钛合金的总量大于等于15at%且小于30at%的镍以及相对于所述钼镍钛合金的总量大于10at%且小于等于20at%的钛。
2. 如权利要求1所述的显示基板,其中所述第一导电层包括铜、铜合金、铝和铝合金中的一种。
3. 如权利要求1或2所述的显示基板,其中所述第二导电图案组进一步包括第三导电层,所述第三导电层布置在所述第一导电层之下,并且所述第三导电层包括与所述第二导电层相同的材料。
4. 如权利要求3所述的显示基板,其中所述第三导电层包括与所述第二导电层的钼镍钛合金相同的钼镍钛合金。
5. 如权利要求1所述的显示基板,其中所述半导体有源层包括氧化物半导体。
6. 如权利要求5所述的显示基板,其中所述氧化物半导体包括Zn、In、Ga、Sn及其混合物中的至少一种。

显示基板

[0001] 优先权声明

[0002] 本申请参考了于2013年1月15日较早提交至韩国知识产权局并且在那里被正式分配序列号10-2013-0004527的申请,并要求其所有权益,其全部内容并入本文。

技术领域

[0003] 本发明涉及显示基板。更具体地,本发明涉及具有应用于有源型显示装置的薄膜晶体管的显示基板。

背景技术

[0004] 通常,显示基板应用于平板显示装置,例如,液晶显示装置、有机电致发光显示装置等,从而实现平板显示装置较轻的重量和较薄的厚度。

[0005] 显示基板包括以矩阵形式排列的像素,并通过将源电压施加至每个像素来显示图像。显示基板包括栅极线以及与栅极线交叉的数据线,栅极线与数据线通过绝缘层绝缘。每条栅极线连接至布置在每个像素中的薄膜晶体管,并将信号施加至薄膜晶体管,以控制薄膜晶体管。薄膜晶体管切换施加至像素中的相应像素的电压。此外,每条数据线将该电压施加至像素中的相应像素。

[0006] 而且,薄膜晶体管的源电极和漏电极以及数据线由诸如铝、铜等的导电材料形成。然而,铝和铜容易受到腐蚀和氧化。

发明内容

[0007] 本发明提供了一种能够防止源电极和漏电极被腐蚀的薄膜晶体管。

[0008] 本发明提供了一种具有薄膜晶体管的显示基板。

[0009] 本发明的实施例提供了一种显示基板,包括:基底基板;半导体有源层,布置在所述基底基板上;第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及有机发光装置,布置在所述第二导电图案组上。所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,并且所述第二导电层防止所述第一导电层被腐蚀和氧化。

[0010] 所述第一导电层包括铜、铜合金、铝和铝合金中的一种,所述第二导电层包括钼镍合金。

[0011] 所述半导体有源层包括氧化物半导体,所述氧化物半导体包括Zn、In、Ga、Sn及其混合物中的至少一种。

附图说明

[0012] 当结合附图考虑时,通过参照以下详细描述,本发明更完整的理解以及本发明的许多优点将更加明显和容易理解,在附图中,相同的附图标记表示相同或类似的部件,其

中：

[0013] 图1是示出了根据本发明一个示例性实施例的包括显示基板的平板显示装置的电路图；

[0014] 图2是示出了图1所示的一个像素的平面图；

[0015] 图3是沿图2所示的线I-I' 截取的剖视图；

[0016] 图4是示出图1所示的焊盘区域PA的放大图；

[0017] 图5是沿图4所示的线II-II' 截取的剖视图；

[0018] 图6是示出根据本发明另一示例性实施例的显示基板的像素的剖视图；

[0019] 图7是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0020] 图8是示出根据本发明另一示例性实施例的显示基板的像素的平面图；

[0021] 图9是沿图8所示的线II-II' 截取的剖视图；

[0022] 图10是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0023] 图11是示出根据本发明另一示例性实施例的显示基板的像素的平面图；

[0024] 图12是沿图11所示的线III-III' 截取的剖视图；

[0025] 图13是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0026] 图14是示出了Mo/Al/Mo的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图；以及

[0027] 图15是示出了Mo-Ni-Ti合金/Al/Mo-Ni-Ti合金的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图。

具体实施方式

[0028] 可以理解，当一元件或层被称为“位于”另一元件或层“上”、“连接至”或“联接至”另一元件或层时，其可直接位于另一元件或层上或者直接连接或联接至另一元件或层，或者也可以存在中间元件或层。相比之下，当一元件或层被称为“直接位于”另一元件或层“上”、“直接连接至”或“直接联接至”另一元件或层时，则不存在中间元件或层。在全文中，相同的附图标记表示相同的元件。如本文所使用的，术语“和/或”包括所列的相关条目中一个或多个的任意组合和所有组合。

[0029] 可以理解，尽管术语第一、第二、等等可在本文用于描述不同元件、部件、区域、层和/或部分，但这些元件、部件、区域、层和/或部分不应受这些术语限定。这些术语仅仅用于区分一个元件、部件、区域、层或部分与另一个元件、部件、区域、层或部分。因此，在不脱离本发明的教导的情况下，以下所讨论的第一元件、部件、区域、层或部分也可称为第二元件、部件、区域、层或部分。

[0030] 与空间相关的术语，诸如，“以下”、“之下”、“下部”、“之上”、“上部”等，在本文中可用于方便描述一个元件或特征与另一个或多个元件或特征的关系。可以理解，空间相关的术语意在除了包括附图中所示的定位，还包括装置在使用或操作中的不同定位。例如，如果附图中的装置翻转，那么描述为在其他元件或特征以下或之下的元件将朝向其他元件或特征之上。因此，示例性的术语“之下”可既包括之上的定位，也包括之下的定位。装置可相反定位（旋转90度或处于其他定位），本文所使用的空间相关的描述信息进行相应解释。

[0031] 本文所使用的术语仅仅是为了描述特定的实施例,并不是旨在限定本发明。如本文所使用的,单数形式“一”、“一个”和“该”旨在也包括复数形式,除非上下文清楚地指出不是如此。还可以理解,术语“包括”和/或“包含”在用于本文中时,是指存在所述的特征、整体、步骤、操作、元件和/或部件,但不排除存在或还有一个或多个其他特征、整体、步骤、操作、元件、部件和/或它们的组。

[0032] 除非有相反的限定,否则本文所使用的所有术语(包括技术术语和科学术语)均具有如本发明所应用的技术领域中的普通技术人员所通常理解的相同的含义。还应理解,诸如在常用字典中限定的术语,应解释为具有与它们在相关领域的上下文中的含义一致的含义,而且这些术语不应以理想化或过于形式的意义进行解释,除非在本文中明确地进行如此限定。

[0033] 以下将参照附图详细解释本发明。

[0034] 图1是示出了根据本发明一个示例性实施例的包括显示基板的平板显示装置的电路图。

[0035] 参照图1,显示基板DS可应用于平板显示装置,诸如,液晶显示装置、有机电致发光显示装置等。在本示例性实施例中,将对其应用显示基板DS的有机电致发光显示装置描述为代表性的示例。

[0036] 有机电致发光显示装置包括显示基板DS,显示基板DS包括显示部10、扫描驱动器20和数据驱动器30。

[0037] 扫描驱动器20和数据驱动器30通过信号线电连接至显示部10。信号线包括扫描线 SL_1 、 SL_2 和 SL_n 、数据线 DL_1 、 DL_2 和 DL_m 以及源电压供给线VL,信号线中的任意一种与其他信号线交叉。

[0038] 具体地,扫描驱动器20通过扫描线 SL_1 、 SL_2 和 SL_n 电连接至显示部10。扫描驱动器20通过扫描线 SL_1 、 SL_2 和 SL_n 将扫描信号施加至显示部10。扫描线 SL_1 、 SL_2 和 SL_n 沿第一方向在显示基板DS上延伸。

[0039] 数据驱动器30通过布置在显示基板DS的焊盘区PA中的焊盘(未示出)电连接至数据线 DL_1 、 DL_2 和 DL_m 。因此,数据驱动器30通过数据线 DL_1 、 DL_2 和 DL_m 电连接至显示部10。数据驱动器30通过数据线 DL_1 、 DL_2 和 DL_m 将数据信号施加至显示部10。

[0040] 数据线 DL_1 、 DL_2 和 DL_m 沿不同于第一方向的第二方向延伸,从而与扫描线 SL_1 、 SL_2 和 SL_n 交叉。因此,数据线 DL_1 、 DL_2 和 DL_m 与扫描线 SL_1 、 SL_2 和 SL_n 交叉。

[0041] 源电压供给线VL向显示部10施加源电压。源电压供给线VL与数据线 DL_1 、 DL_2 和 DL_m 和扫描线 SL_1 、 SL_2 和 SL_n 交叉。

[0042] 显示部10包括多个像素PX。每个像素PX电连接至数据线 DL_1 、 DL_2 和 DL_m 中的相应数据线、扫描线 SL_1 、 SL_2 和 SL_n 中的相应扫描线以及源电压供给线VL中的相应源电压供给线。每个像素PX包括开关薄膜晶体管 TR_s 、驱动薄膜晶体管 TR_d 、电容器C和有机发光装置OLED。

[0043] 开关薄膜晶体管 TR_s 连接至数据线 DL_1 、 DL_2 和 DL_m 中的相应数据线,并连接至扫描线 SL_1 、 SL_2 和 SL_n 中的相应扫描线。开关薄膜晶体管 TR_s 和驱动薄膜晶体管 TR_d 中的每个包括半导体有源层、与半导体有源层绝缘的栅电极以及与半导体有源层接触的源电极和漏电极。

[0044] 根据有机电致发光显示装置,扫描信号通过扫描线 SL_1 、 SL_2 和 SL_n 从扫描驱动器20施加于像素PX,数据信号通过数据线 DL_1 、 DL_2 和 DL_m 从数据驱动器30施加于像素PX。每个像素

PX的开关薄膜晶体管TR_s响应于扫描信号和数据信号而打开或关闭驱动薄膜晶体管TR_d。驱动薄膜晶体管TR_d根据数据信号,将驱动电流施加至有机发光装置OLED。有机发光装置OLED利用驱动电流发光。

[0045] 并且,用于在预定时间周期内保持数据信号的电容器C连接在开关薄膜晶体管TR_s的漏电极和驱动薄膜晶体管TR_d的源电极之间。在开关薄膜晶体管TR_s关闭后,在电容器C中充入的数据信号被施加至驱动薄膜晶体管TR_d的栅电极。

[0046] 尽管没有详细示出,但有机电致发光显示装置可进一步包括附加的薄膜晶体管和电容器,以便对驱动薄膜晶体管TR_d的阈值电压进行补偿。

[0047] 以下将参照图2和图3详细描述显示基板DS的结构,将开关薄膜晶体管TR_s、驱动薄膜晶体管TR_d和有机发光装置OLED在显示基板DS中布置的方向称为“上部”。

[0048] 图2是示出了图1所示的一个像素的平面图,图3是沿图2所示的线I-I' 截取的剖视图。

[0049] 参照图2和图3,显示基板DS的像素PX电连接至数据线DL₁、DL₂和DL_m中的相应数据线DL₁、扫描线SL₁、SL₂和SL_n中的相应扫描线SL₁以及源电压供给线VL中的相应源电压供给线VL。每个像素PX包括开关薄膜晶体管TR_s、驱动薄膜晶体管TR_d、电连接至开关薄膜晶体管TR_s和驱动薄膜晶体管TR_d的电容器C、以及有机发光装置OLED。

[0050] 开关薄膜晶体管TR_s连接至相应的数据线DL₁和相应的扫描线SL₁。每个开关薄膜晶体管TR_s和每个驱动薄膜晶体管TR_d包括半导体有源层SA、与半导体有源层SA绝缘的栅电极GE、以及与半导体有源层SA接触的源电极SE和漏电极DE。

[0051] 更具体地,每个开关薄膜晶体管TR_s和每个驱动薄膜晶体管TR_d包括被布置在由透明玻璃或塑料材料形成的基底基板100上的半导体有源层SA、与半导体有源层SA绝缘的栅电极GE、以及与半导体有源层SA接触的源电极SE和漏电极DE。

[0052] 半导体有源层SA包括多晶硅p-Si或氧化物半导体。此外,半导体有源层SA包括与源电极SE接触的源极区、与漏电极DE接触的漏极区以及布置于源极区和漏极区之间的沟道区。为此,源极区和漏极区掺杂有杂质。氧化物半导体包括Zn、In、Ga、Sn和其混合物中的至少一种。例如,氧化物半导体可包括铟镓锌氧化物(IGZO)。

[0053] 尽管在附图中未示出,但当半导体有源层SA包括氧化物半导体时,可在氧化物半导体有源层SA之上和之下布置光阻挡层,以阻挡传播至氧化物半导体有源层SA的光。

[0054] 并且,缓冲层110被布置在半导体有源层SA和基底基板100之间。缓冲层110可以是硅氧化物层或硅氮化物层,或者可以具有硅氧化物层和硅氮化物层的多层结构。缓冲层110防止杂质扩散至开关薄膜晶体管TR_s、驱动薄膜晶体管TR_d和有机发光装置OLED,并防止水分或氧气渗入开关薄膜晶体管TR_s、驱动薄膜晶体管TR_d和有机发光装置OLED中。此外,缓冲层110使基底基板100的表面平坦化。

[0055] 栅绝缘层120被布置在半导体有源层SA和基底基板100上,以覆盖半导体有源层SA和基底基板100,因此半导体有源层SA与栅电极GE彼此绝缘。栅绝缘层120包括硅氧化物(SiO₂)和/或硅氮化物(SiN_x)。

[0056] 扫描线SL₁被布置在栅绝缘层120上并沿该方向延伸。扫描线SL₁的一部分延伸至像素PX,以作为与半导体有源层SA的沟道区重叠的栅电极GE。

[0057] 层间绝缘层130被布置在栅绝缘层120和栅电极GE上。层间绝缘层130像栅绝缘层

120那样包括硅氧化物或硅氮化物。此外,层间绝缘层130设置有接触孔,以使源极区的一部分和漏极区的一部分暴露。

[0058] 与扫描线 SL_1 交叉的数据线 DL_1 和源电压供给线 VL 、以及与栅电极 GE 绝缘的源电极 SE 和漏电极 DE 被布置在层间绝缘层130上。源电极 SE 和漏电极 DE 通过接触孔分别与源极区和漏极区接触。源电极 SE 和漏电极 DE 包括导电金属和导电聚合物。

[0059] 数据线 DL_1 、源电压供给线 VL 、源电极 SE 和漏电极 DE 包括布置在层间绝缘层130上的第一导电层141和布置在第一导电层141上的第二导电层145。第二导电层145阻挡第一导电层141中包含的材料的扩散,并防止第一导电层141被腐蚀和氧化。例如,第一导电层141包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层145包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni合金),并包含相对于钼镍合金的总量约10at%至约50at%的镍。

[0060] 电容器 C 包括第一电容器电极 C_1 和第二电容器电极 C_2 。

[0061] 第一电容器电极 C_1 由与扫描线 SL_1 以及栅电极 GE 相同的材料形成,并被布置在与扫描线 SL_1 以及栅电极 GE 相同的层上。也就是说,第一电容器电极 C_1 被布置在栅绝缘层120上。

[0062] 第二电容器电极 C_2 由与数据线 DL_1 、源电压供给线 VL 、源电极 SE 和漏电极 DE 相同的材料形成,并被布置在与数据线 DL_1 、源电压供给线 VL 、源电极 SE 和漏电极 DE 相同的层上。也就是说,第二电容器电极 C_2 被布置在层间绝缘层130上,并具有第一导电层141和第二导电层145的双层结构。在这种情况下,第一导电层141和第二导电层145中的一个可从第二电容器电极 C_2 中除去。

[0063] 保护层150被布置在开关薄膜晶体管 TR_s 、驱动薄膜晶体管 TR_d 和电容器 C 上。保护层150可包括至少一个层。具体地,保护层150包括无机保护层和布置在无机保护层上的有机保护层。无机保护层包括硅氧化物和硅氮化物中的至少一种。此外,有机保护层包括亚克力、聚酰亚胺、聚酰胺或苯并环丁烯。也就是说,有机保护层可具有透明性,还可具有流动性,以使其下层平坦化。

[0064] 有机发光装置OLED被布置在保护层150上。此外,有机发光装置OLED包括与驱动薄膜晶体管 TR_d 的漏电极 DE 接触的第一电极160、使第一电极160的一部分暴露的像素限定层PDL、布置在第一电极160的暴露部分上的有机层170、以及布置在有机层170上的第二电极180。这里,第一电极160和第二电极180中的一个为阳电极,而第一电极160和第二电极180中的另一个为阴电极。在本示例性实施例中,第一电极160作为阳电极,第二电极180作为阴电极。

[0065] 第一电极160包括透明导电氧化物,例如,铟锡氧化物(ITO)、铟锌氧化物(IZO)、铝锌氧化物(AZO)、掺镓的锌氧化物(GZO)、掺锡的锌氧化物(ZTO)、掺锡的镓氧化物(GTO)、掺氟的锡氧化物(FTO)等。第一电极160可包括半透半反射层,以提高有机发光装置OLED的发光效率。

[0066] 有机层170被布置在第一电极160的通过像素限定层PDL暴露的部分上。有机层170至少包括发光层EML,并可具有多层结构。例如,有机层170包括空穴注入层(HIL)、空穴传输层(HTL)、发光层EML、空穴阻挡层(HBL)、电子传输层(ETL)和电子注入层(EIL),其中空穴注入层(HIL)注入空穴,空穴传输层(HTL)控制在发光层EML中未与空穴结合的电子,以增大空穴和电子之间的结合机会,发光层EML利用空穴和电子的复合而发光,空穴阻挡层(HBL)控制未与电子结合的空穴的运动,电子传输层(ETL)将电子传输至发光层EML,电子注入层

(EIL)注入电子。

[0067] 此外,从有机层170发射的光具有红色、绿色、蓝色和白色中的一种颜色。例如,当有机发光装置OLED是RGB型时,从每个像素PX的有机层170发射的光的颜色是红色、绿色和蓝色中的一种。此外,若有机发光装置OLED是WOLED型,则从每个像素PX的有机层170发射的光的颜色是白色。在本示例性实施例中,从有机层170发射的光的颜色是红色、绿色、蓝色或白色,但并不限于此。也就是说,从有机层170发射的光的颜色可以是品红、青色或黄色。

[0068] 第二电极180可包括Mo、MoW、Cr、Al、AlNd和铝合金中的至少一种,第二电极180的功函数低于第一电极160的功函数,并且第二电极180对光进行反射。

[0069] 在本示例性实施例中,从有机层170发射的光传播至第一电极160,但并不限于此。例如,在第一电极160包括反射层(未示出)以反射由有机层170产生的光,并且第二电极180透射光的情况下,由有机层170产生的光可传播至第二电极180。

[0070] 图4是示出图1所示的焊盘区域PA的放大图,图5是沿图4所示的线II-II' 截取的剖视图。

[0071] 参照图4和图5,数据焊盘DP被布置在图1的显示基板DS的焊盘区域PA中,并电连接至数据线DL₁。

[0072] 数据焊盘DP具有与数据线DL₁相同的结构。具体地,数据焊盘DP包括布置在层间绝缘层130上的第一导电层141以及布置在第一导电层141上的第二导电层145。第二导电层145阻挡第一导电层141中包含的材料的扩散,并防止第一导电层141被腐蚀和氧化。例如,第一导电层141包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层145包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni合金),并包含相对于钼镍合金的总量约10at%至约50at%的镍。

[0073] 以下将根据本发明的示例性实施例,参照图6至图13描述显示基板的像素。在图6至图13中,与图1至图5中相同的附图标记表示相同的元件,因此将省略相同元件的详细描述。

[0074] 图6是示出根据本发明另一示例性实施例的显示基板的像素的剖视图,图7是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0075] 参照图6和图7,显示基板DS的每个像素包括开关薄膜晶体管TR_s、驱动薄膜晶体管TR_d、电连接至开关薄膜晶体管TR_s和驱动薄膜晶体管TR_d的电容器C以及与驱动薄膜晶体管TR_d电接触的有机发光装置OLED。此外,数据焊盘DP被布置在显示基板DS的焊盘区域PA中,从而电连接至数据线DL₁。

[0076] 开关薄膜晶体管TR_s连接至扫描线SL₁和数据线DL₁,驱动薄膜晶体管TR_d连接至电容器C和源电压供给线VL。开关薄膜晶体管TR_s和驱动薄膜晶体管TR_d中的每个包括半导体有源层SA、与半导体有源层SA绝缘的栅电极GE以及与半导体有源层SA接触的源电极SE和漏电极DE。

[0077] 数据线DL₁、源电压供给线VL、源电极SE、漏电极DE和数据焊盘DP中的每个包括布置在层间绝缘层130上的第一导电层141、布置在第一导电层141上的第二导电层145以及布置在第一导电层141之下的第三导电层147。

[0078] 第一导电层141包括铜(Cu)、铜合金(Cu-合金)、铝(Al)和铝合金(Al-合金)中的一种。

[0079] 第二导电层145和第三导电层147可具有相同的材料。第二导电层145和第三导电层147分别阻挡第一导电层141中包含的材料的扩散,并分别防止第一导电层141被腐蚀和氧化。第二导电层145和第三导电层147可分别包括钼合金(Mo-合金)。钼合金可以是钼(Mo)镍(Ni)钛(Ti)合金。钼合金包含相对于钼合金的总量约15at%至约30at%的镍以及相对于钼合金的总量约10at%至约20at%的钛。

[0080] 电容器C包括第一电容器电极C₁和第二电容器电极C₂。第一电容器电极C₁由与扫描线SL₁和栅电极GE相同的材料形成,并被布置在与扫描线SL₁和栅电极GE相同的层上。

[0081] 第二电容器电极C₂由与数据线DL₁、源电压供给线VL、源电极SE和漏电极DE相同的材料形成,并被布置在与数据线DL₁、源电压供给线VL、源电极SE和漏电极DE相同的层上。也就是说,第二电容器电极C₂包括布置在层间绝缘层130上的第一导电层141、布置在第一导电层141上的第二导电层145以及布置在第一导电层141之下的第三导电层147。

[0082] 此外,有机发光装置OLED包括与驱动薄膜晶体管TRd的漏电极DE接触的第一电极160、使第一电极160的一部分暴露的像素限定层PDL、布置在第一电极160的暴露部分上的有机层170、以及布置在有机层170上的第二电极180。

[0083] 图8是示出根据本发明另一示例性实施例的显示基板的像素的平面图,图9是沿图8所示的线II-II' 截取的剖视图,图10是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0084] 参照图8至图10,显示基板DS的像素PX电连接至数据线DL₁、扫描线SL₁和源电压供给线VL。像素PX包括开关薄膜晶体管TRs、驱动薄膜晶体管TRd、电连接至开关薄膜晶体管TRs和驱动薄膜晶体管TRd的电容器C、以及与驱动薄膜晶体管TRd电接触的有机发光装置OLED。此外,数据焊盘DP被布置在显示基板DS的焊盘区域PA中,以电连接至数据线DL₁。

[0085] 开关薄膜晶体管TRs连接至扫描线SL₁和数据线DL₁,驱动薄膜晶体管TRd连接至电容器C和源电压供给线VL。开关薄膜晶体管TRs和驱动薄膜晶体管TRd中的一个(例如开关薄膜晶体管TRs)可具有顶部栅极结构,而开关薄膜晶体管TRs和驱动薄膜晶体管TRd中的另一个(例如驱动薄膜晶体管TRd)可具有底部栅极结构。

[0086] 开关薄膜晶体管TRs包括布置在基底基板100上的第一半导体有源层SA1、与第一半导体有源层SA1绝缘的第一栅电极GE1、以及与第一半导体有源层SA1接触的第一源电极SE1和第一漏电极DE1。

[0087] 驱动薄膜晶体管TRd包括布置在栅绝缘层120上的第二栅电极GE2、与第二栅电极GE2绝缘并重叠的第二半导体有源层SA2、以及与第二半导体有源层SA2接触的第二源电极SE2和第二漏电极DE2。

[0088] 电容器C包括第一电容器电极C₁和第二电容器电极C₂。

[0089] 具体地,缓冲层110被布置在基底基板100上,第一半导体有源层SA1被布置在缓冲层110上。

[0090] 第一半导体有源层SA1包括多晶硅(p-Si)或氧化物半导体。在本示例性实施例中,第一半导体有源层SA1包括多晶硅(p-Si)。

[0091] 栅绝缘层120被布置在第一半导体有源层SA1和缓冲层110上,以覆盖第一半导体有源层SA1,从而使第一半导体有源层SA1与第一栅电极GE1绝缘。

[0092] 扫描线SL₁、从扫描线SL₁延伸并与第一半导体有源层SA1的沟道区重叠的第一栅电

极GE1、第一电容器电极C₁和第二栅电极GE2被布置在栅绝缘层120上。

[0093] 第一层间绝缘层131被布置在第一栅电极GE1、第一电容器电极C₁、第二栅电极GE2和栅绝缘层120上。

[0094] 第二半导体有源层SA2被布置在第一层间绝缘层131上,以便与第二栅电极GE2重叠。也就是说,第一层间绝缘层131作为驱动薄膜晶体管TRd的栅绝缘层。此外,第二半导体有源层SA2包括非晶硅(a-Si)或氧化物半导体。例如,第二半导体有源层SA2包括氧化物半导体,该氧化物半导体包括Zn、In、Ga、Sn和其混合物中的至少一种。

[0095] 第二层间绝缘层135被布置在第二半导体有源层SA2和第一层间绝缘层131上。

[0096] 数据线DL₁、源电压供给线VL、第一源电极SE1、第一漏电极DE1、第二电容器电极C₂、第二源电极SE2和第二漏电极DE2被布置在第二层间绝缘层135上。

[0097] 第一源电极SE1、第一漏电极DE1、第二电容器电极C₂、数据线DL₁、源电压供给线VL、第二源电极SE2、第二漏电极DE2、和数据焊盘DP中的每个包括布置在第二层间绝缘层135上的第一导电层141以及布置在第一导电层141上的第二导电层145。这里,第二导电层145阻挡第一导电层141中包含的材料的扩散,并防止第一导电层141被腐蚀和氧化。例如,第一导电层141包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层145包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni合金),并包含相对于钼镍合金的总量约10at%至约50at%的镍。

[0098] 此外,有机发光装置OLED包括与驱动薄膜晶体管TRd的第二漏电极DE2接触的第一电极160、使第一电极160的一部分暴露的像素限定层PDL、布置在第一电极160的暴露部分上的有机层170、以及布置在有机层170上的第二电极180。

[0099] 图11是示出根据本发明另一示例性实施例的显示基板的像素的平面图,图12是沿图11所示的线III-III' 截取的剖视图,图13是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0100] 参照图11至图13,显示基板DS的像素PX电连接至数据线DL₁、扫描线SL₁和源电压供给线VL。像素PX包括开关薄膜晶体管TRs、驱动薄膜晶体管TRd、电连接至开关薄膜晶体管TRs和驱动薄膜晶体管TRd的电容器C、以及与驱动薄膜晶体管TRd电接触的有机发光装置OLED。此外,数据焊盘DP被布置在显示基板DS的焊盘区域PA中,从而电连接至数据线DL₁。

[0101] 开关薄膜晶体管TRs连接至扫描线SL₁和数据线DL₁,驱动薄膜晶体管TRd连接至电容器C和源电压供给线VL。开关薄膜晶体管TRs和驱动薄膜晶体管TRd可具有底部栅极结构。

[0102] 开关薄膜晶体管TRs和驱动薄膜晶体管TRd包括半导体有源层SA、与半导体有源层SA绝缘的栅电极GE、以及与半导体有源层SA接触的源电极SE和漏电极DE。

[0103] 电容器C包括第一电容器电极C₁和第二电容器电极C₂。

[0104] 数据线DL₁、源电压供给线VL、源电极SE、漏电极DE和数据焊盘DP中的每个包括布置在层间绝缘层130上的第一导电层141、布置在第一导电层141上的第二导电层145以及布置在第一导电层141之下的第三导电层147(如图6和图7所示)。

[0105] 第一导电层141包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金)。

[0106] 第二导电层145和第三导电层147包括相同的材料。第二导电层145和第三导电层147分别阻挡第一导电层141中包含的材料的扩散,并分别防止第一导电层141被腐蚀和氧化。第二导电层145和第三导电层147分别包括钼合金(Mo-合金)。钼合金包括钼镍钛合金

(Mo-Ni-Ti合金),并包含相对于钼合金的总量约15at%至约30at%的镍以及相对于钼合金的总量约10at%至约20at%的钛。

[0107] 此外,有机发光装置OLED包括与驱动薄膜晶体管TRd的漏电极DE接触的第一电极160、使第一电极160的一部分暴露的像素限定层PDL、布置在第一电极160的暴露部分上的有机层170、以及布置在有机层170上的第二电极180。

[0108] 图14是示出了Mo/Al/Mo的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图,图15是示出了Mo-Ni-Ti合金/Al/Mo-Ni-Ti合金的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图。

[0109] 参照图14,当具有Mo/Al/Mo结构的导电层暴露于约85度的温度和约85%的绝对湿度条件约240小时时,在导电层中发生腐蚀。

[0110] 参照图15,当具有Mo-Ni-Ti合金/Al/Mo-Ni-Ti合金结构的导电层暴露于约85度的温度和约85%的绝对湿度条件约240小时时,在导电层中不发生腐蚀。

[0111] 也就是说,通过布置在Al层之上和之下的Mo-Ni-Ti合金防止Al层被腐蚀。

[0112] 尽管已经描述了本发明的示例性实施例,但可以理解,本发明不应限于这些示例性实施例,本领域普通技术人员可在如权利要求所限定的本发明的精神和范围内进行各种修改和改变。

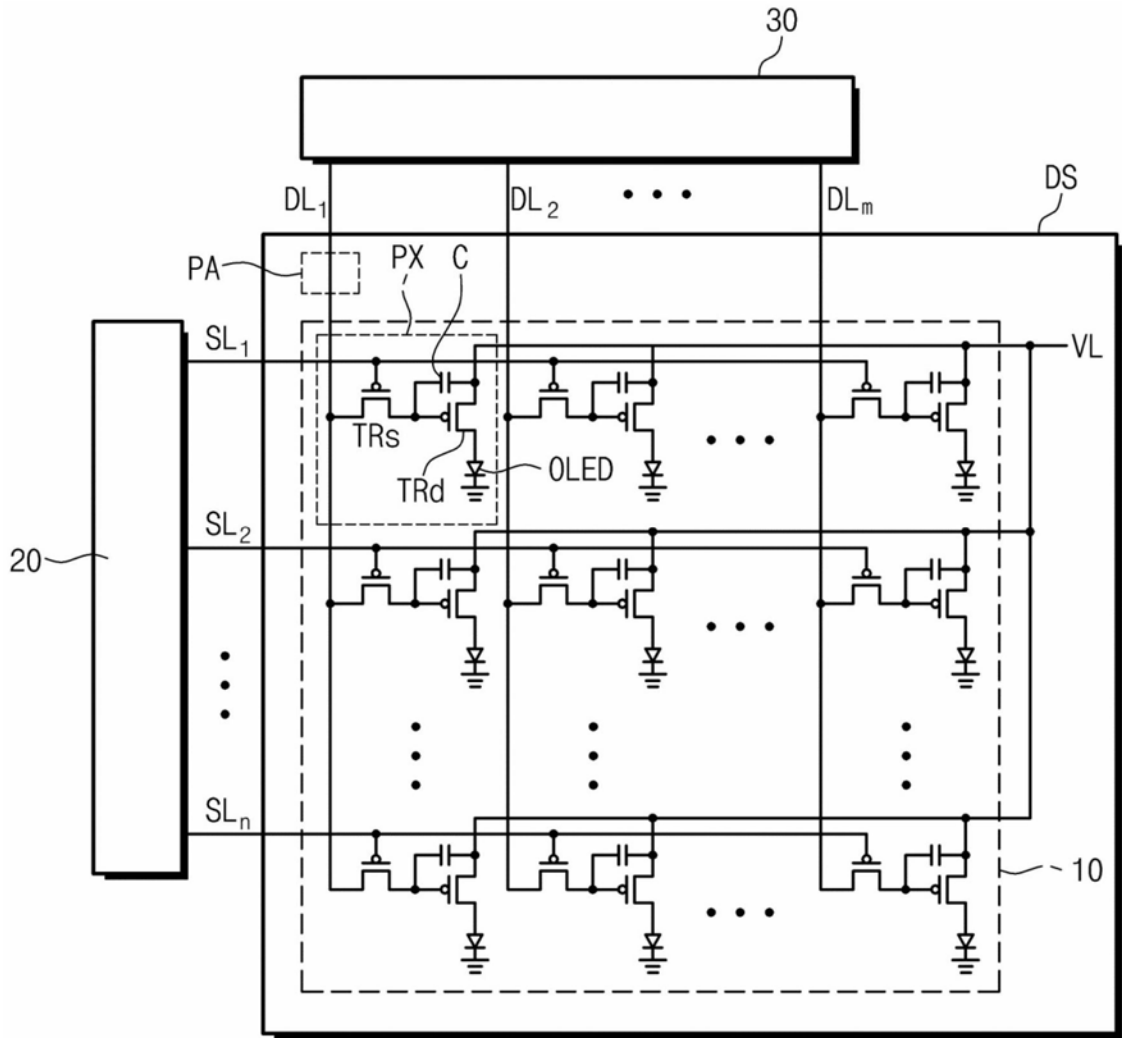


图1

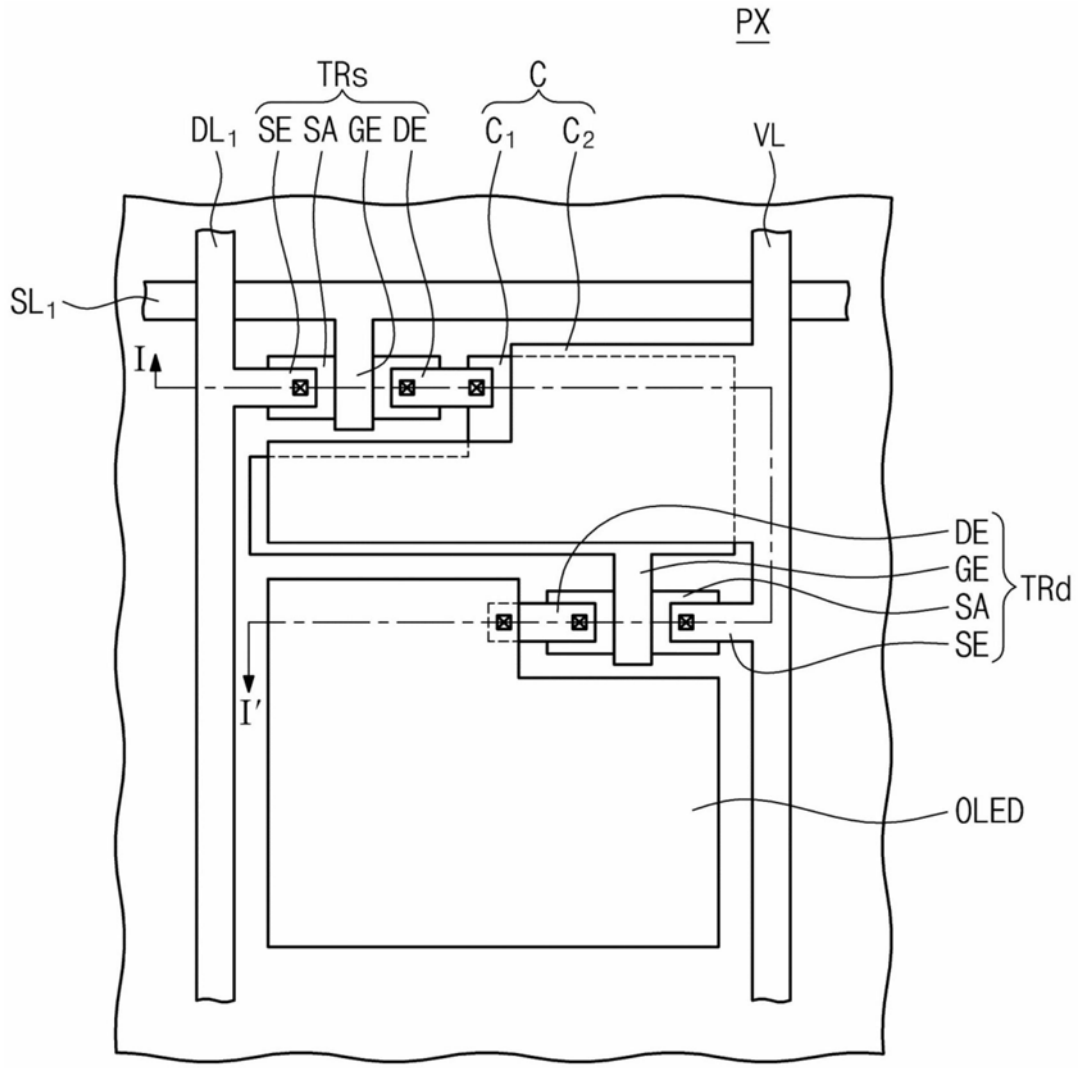


图2

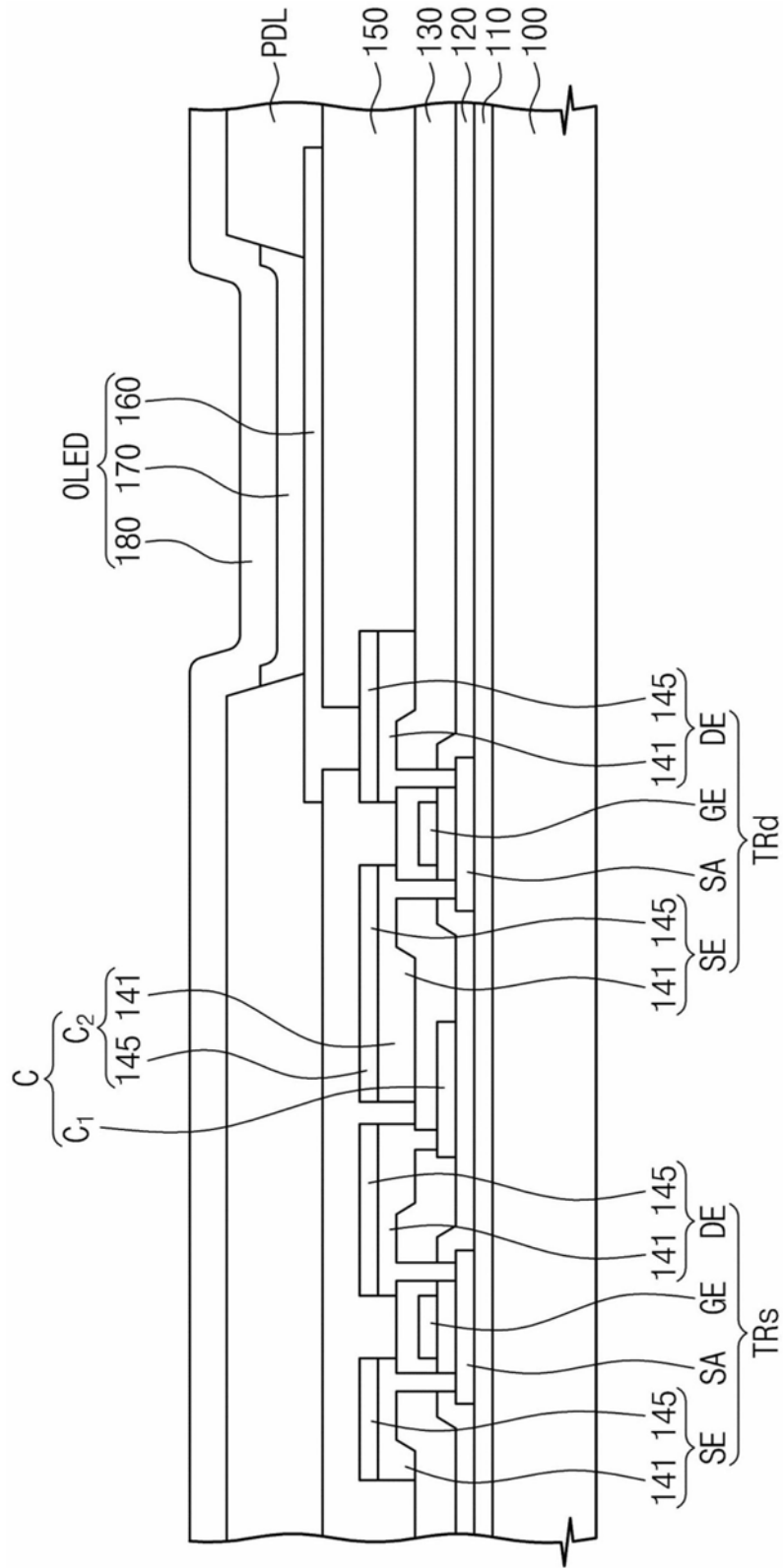


图3

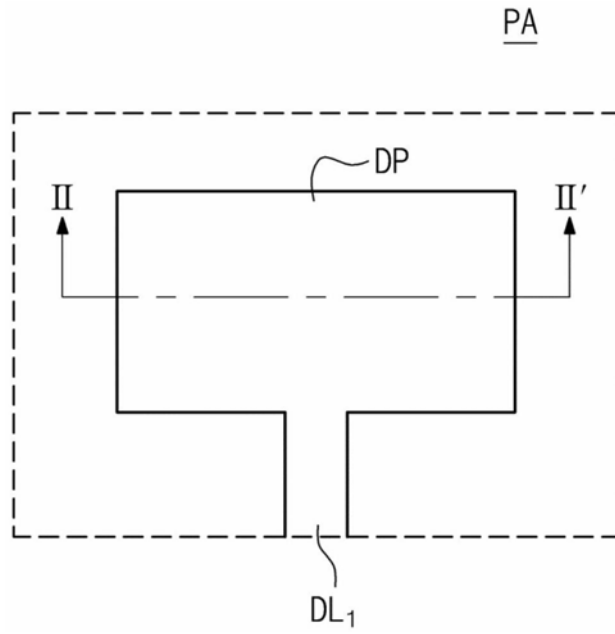


图4

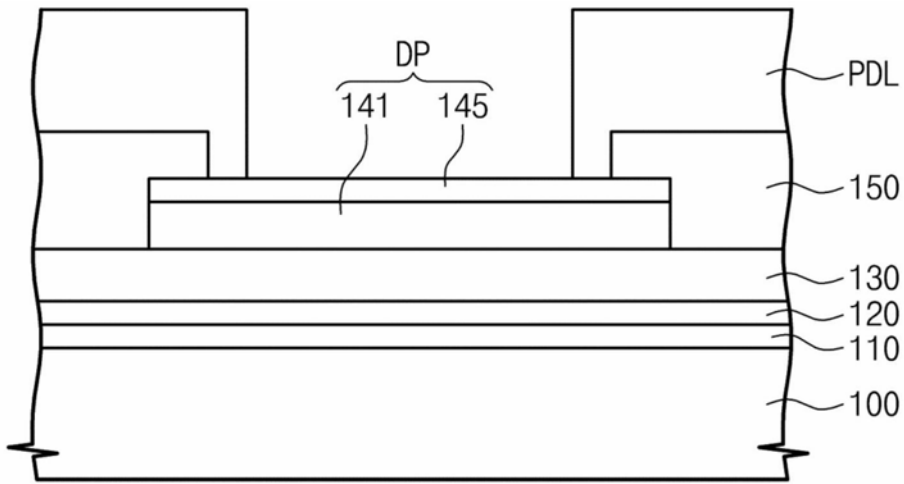


图5

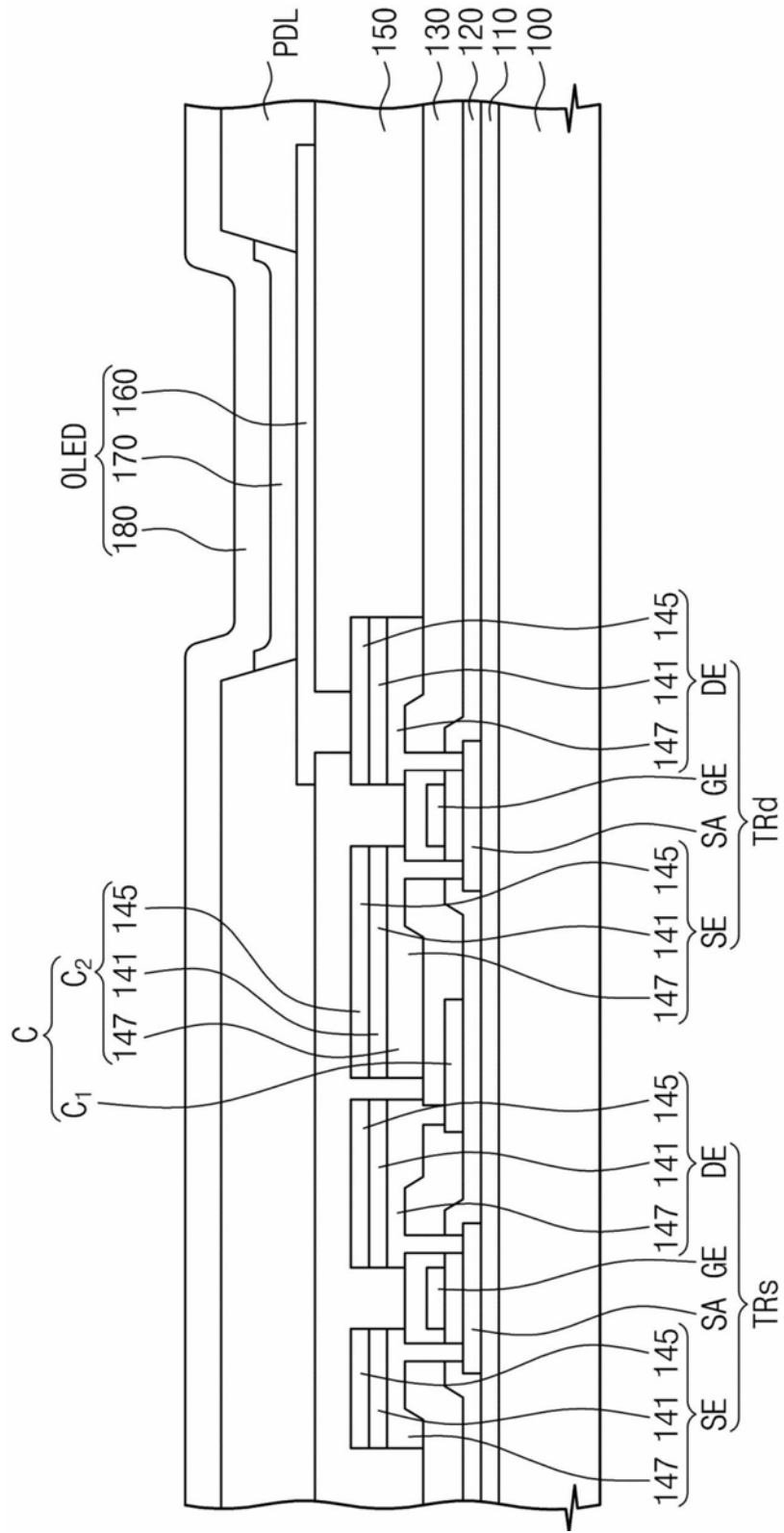


图6

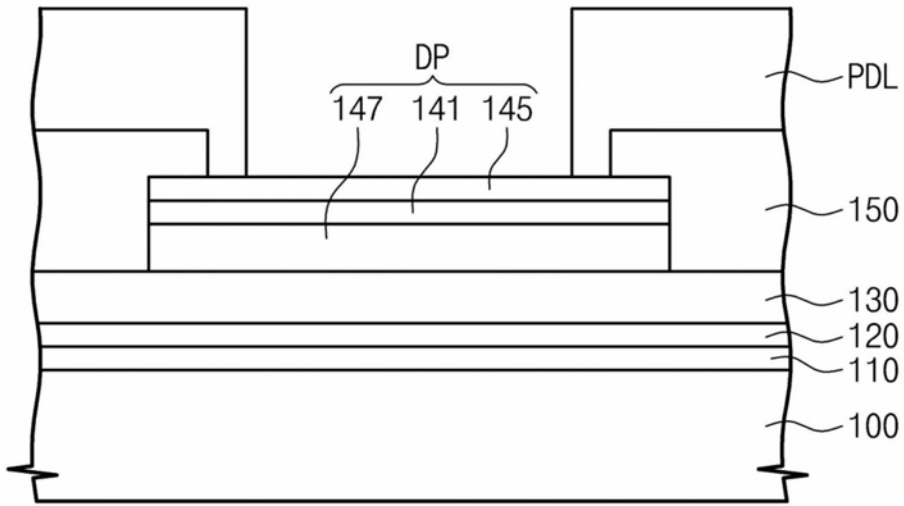


图7

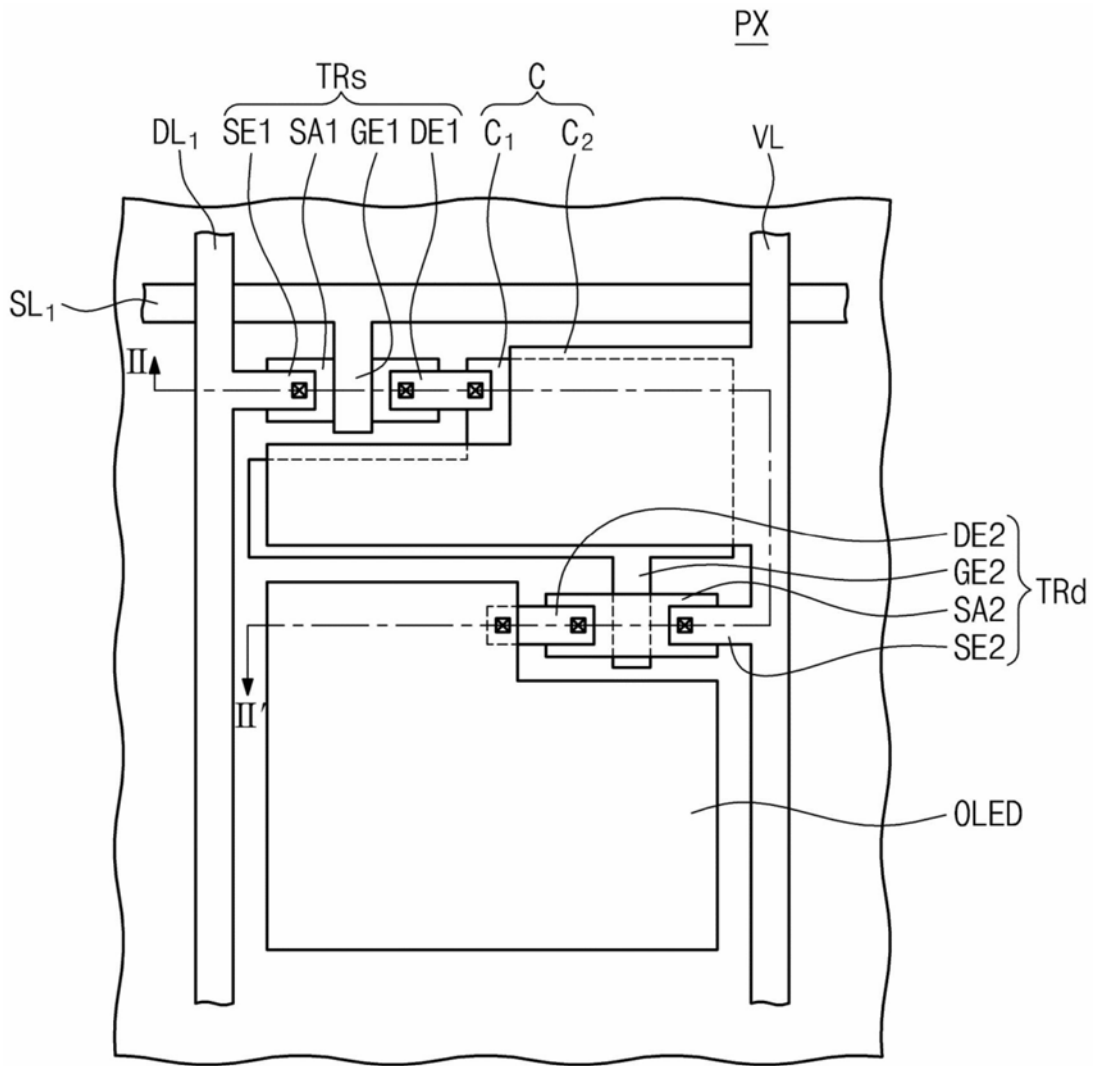


图8

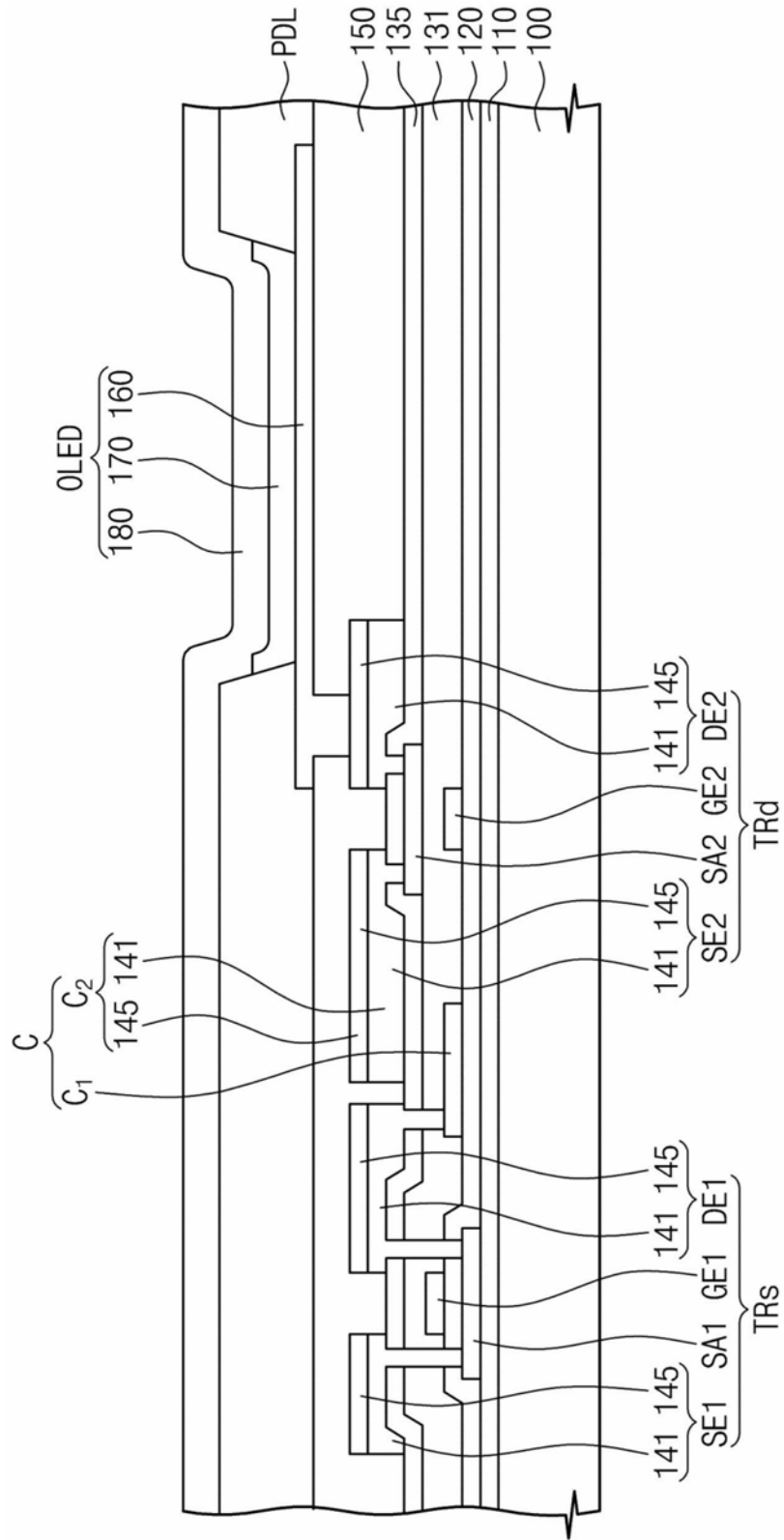


图9

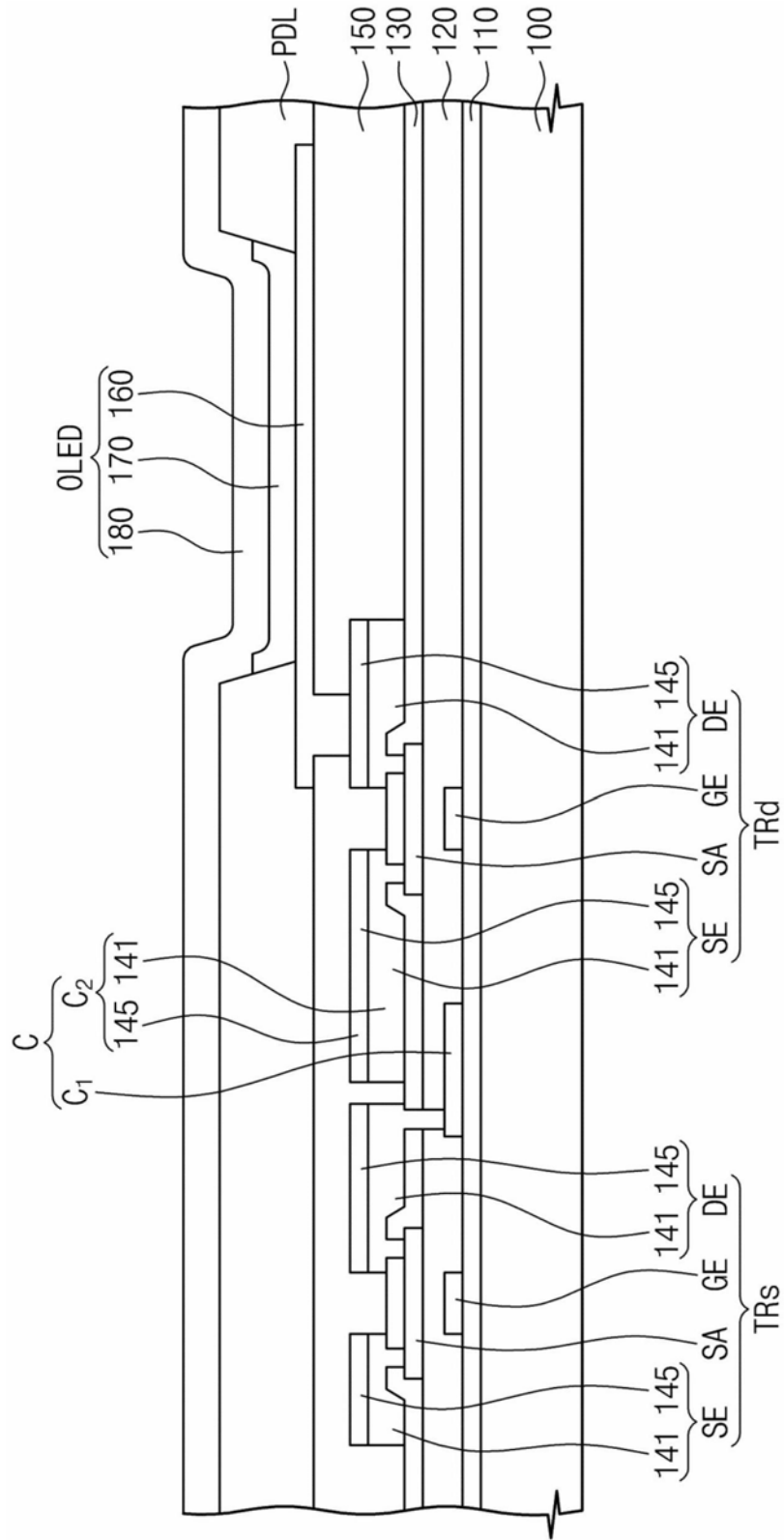


图12

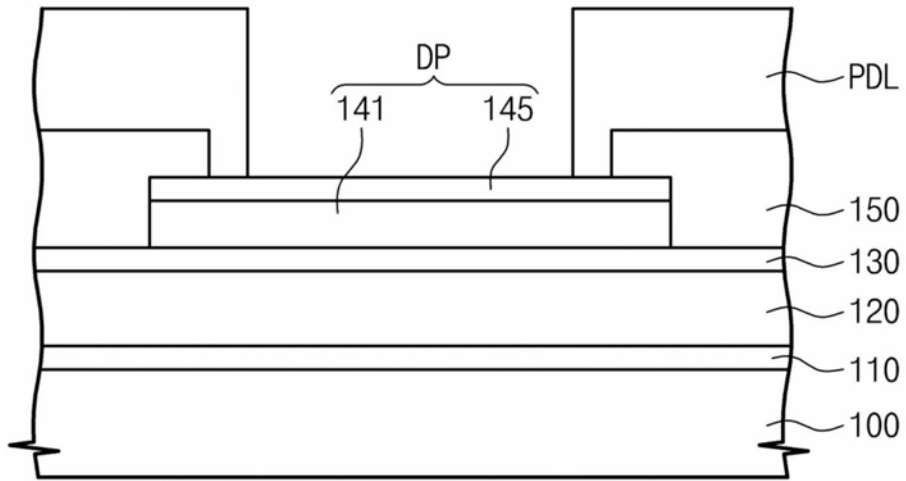


图13

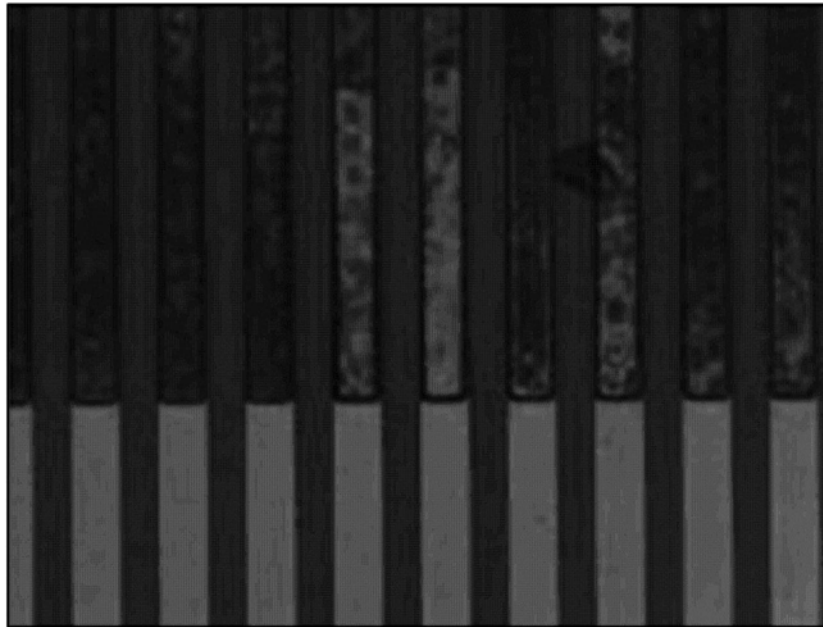


图14

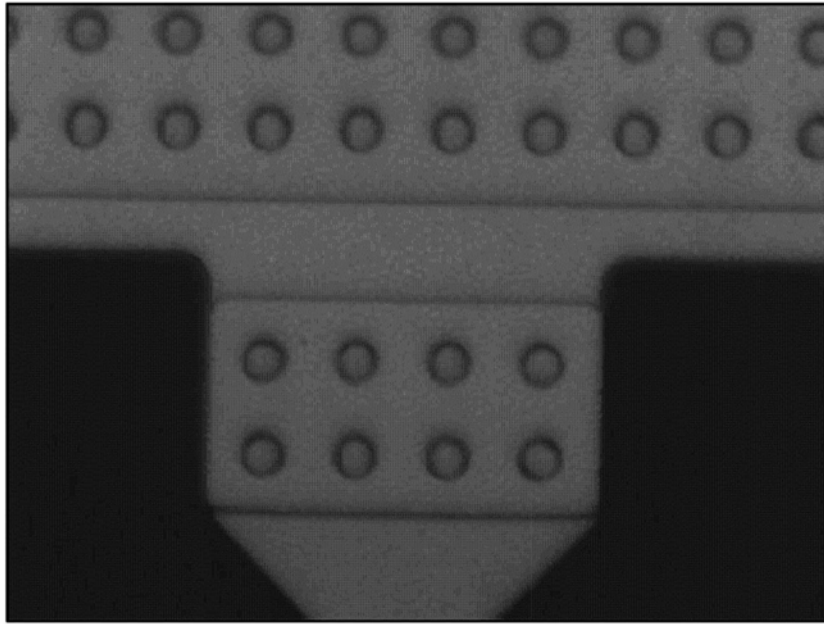


图15

专利名称(译)	显示基板		
公开(公告)号	CN103928491B	公开(公告)日	2018-08-14
申请号	CN201310412190.3	申请日	2013-09-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金钟允 安泰琼 金永大		
发明人	金钟允 安泰琼 金永大		
IPC分类号	H01L27/32		
CPC分类号	C22C27/04 H01L27/3262 H01L29/45 H01L29/458 H01L27/1225 H01L27/124 H01L27/3276 H01L29/7869 H01L29/78618		
代理人(译)	郭艳芳		
优先权	1020130004527 2013-01-15 KR		
其他公开文献	CN103928491A		
外部链接	Espacenet SIPO		

摘要(译)

一种显示基板包括：基底基板；半导体有源层，布置在所述基底基板上；第一导电图案组，与所述半导体有源层绝缘，并至少包括栅电极；第二导电图案组，与所述第一导电图案组绝缘，并至少包括源电极、漏电极和数据焊盘；以及有机发光装置，布置在所述第二导电图案组上，所述第二导电图案组包括第一导电层和第二导电层，所述第二导电层布置在所述第一导电层上，以防止所述第一导电层被腐蚀和氧化。

