



(12) 发明专利申请

(10) 申请公布号 CN 103928491 A

(43) 申请公布日 2014. 07. 16

(21) 申请号 201310412190. 3

(22) 申请日 2013. 09. 11

(30) 优先权数据

10-2013-0004527 2013. 01. 15 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金钟允 安泰琼 金永大

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 郭艳芳 康泉

(51) Int. Cl.

H01L 27/32(2006. 01)

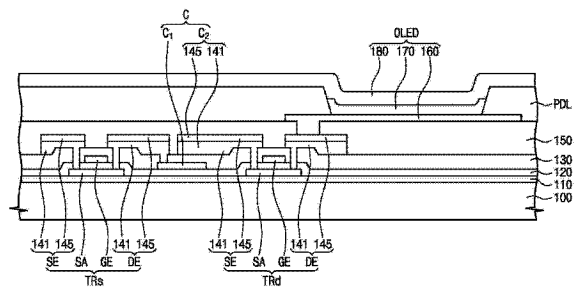
权利要求书1页 说明书9页 附图11页

(54) 发明名称

显示基板

(57) 摘要

一种显示基板包括:基底基板;半导体有源层,布置在所述基底基板上;第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及有机发光装置,布置在所述第二导电图案组上,所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,以防止所述第一导电层被腐蚀和氧化。



1. 一种显示基板,包括:
基底基板;
半导体有源层,布置在所述基底基板上;
第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;
第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及
有机发光装置,布置在所述第二导电图案组上,
所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,以防止所述第一导电层被腐蚀和氧化。
2. 如权利要求 1 所述的显示基板,其中所述第一导电层包括铜、铜合金、铝和铝合金中的一种。
3. 如权利要求 2 所述的显示基板,其中所述第二导电层包括钼镍合金。
4. 如权利要求 3 所述的显示基板,其中所述钼镍合金包含相对于所述钼镍合金的总量 10at% 至 50at% 的镍。
5. 如权利要求 1 或 2 所述的显示基板,其中所述第二导电图案组进一步包括第三导电层,所述第三导电层布置在所述第一导电层之下,并且所述第三导电层包括与所述第二导电层相同的材料。
6. 如权利要求 5 所述的显示基板,其中所述第二导电层和所述第三导电层包括钼镍钛合金。
7. 如权利要求 6 所述的显示基板,其中所述钼镍钛合金包含相对于所述钼镍钛合金的总量 15at% 至 30at% 的镍以及相对于所述钼镍钛合金的总量 10at% 至 20at% 的钛。
8. 如权利要求 1 所述的显示基板,其中所述半导体有源层包括氧化物半导体。
9. 如权利要求 8 所述的显示基板,其中所述氧化物半导体包括 Zn、In、Ga、Sn 及其混合物中的至少一种。

显示基板

[0001] 优先权声明

[0002] 本申请参考了于 2013 年 1 月 15 日较早提交至韩国知识产权局并且在那里被正式分配序列号 10-2013-0004527 的申请,并要求其所有权益,其全部内容并入本文。

技术领域

[0003] 本发明涉及显示基板。更具体地,本发明涉及具有应用于有源型显示装置的薄膜晶体管的显示基板。

背景技术

[0004] 通常,显示基板应用于平板显示装置,例如,液晶显示装置、有机电致发光显示装置等,从而实现平板显示装置较轻的重量和较薄的厚度。

[0005] 显示基板包括以矩阵形式排列的像素,并通过将源电压施加至每个像素来显示图像。显示基板包括栅极线以及与栅极线交叉的数据线,栅极线与数据线通过绝缘层绝缘。每条栅极线连接至布置在每个像素中的薄膜晶体管,并将信号施加至薄膜晶体管,以控制薄膜晶体管。薄膜晶体管切换施加至像素中的相应像素的电压。此外,每条数据线将该电压施加至像素中的相应像素。

[0006] 而且,薄膜晶体管的源电极和漏电极以及数据线由诸如铝、铜等的导电材料形成。然而,铝和铜容易受到腐蚀和氧化。

发明内容

[0007] 本发明提供了一种能够防止源电极和漏电极被腐蚀的薄膜晶体管。

[0008] 本发明提供了一种具有薄膜晶体管的显示基板。

[0009] 本发明的实施例提供了一种显示基板,包括:基底基板;半导体有源层,布置在所述基底基板上;第一导电图案组,与所述半导体有源层绝缘,并至少包括栅电极;第二导电图案组,与所述第一导电图案组绝缘,并至少包括源电极、漏电极和数据焊盘;以及有机发光装置,布置在所述第二导电图案组上。所述第二导电图案组包括第一导电层和第二导电层,所述第二导电层布置在所述第一导电层上,并且所述第二导电层防止所述第一导电层被腐蚀和氧化。

[0010] 所述第一导电层包括铜、铜合金、铝和铝合金中的一种,所述第二导电层包括钼镍合金。

[0011] 所述半导体有源层包括氧化物半导体,所述氧化物半导体包括 Zn、In、Ga、Sn 及其混合物中的至少一种。

附图说明

[0012] 当结合附图考虑时,通过参照以下详细描述,本发明更完整的理解以及本发明的许多优点将更加明显和容易理解,在附图中,相同的附图标记表示相同或类似的部件,其

中：

[0013] 图 1 是示出了根据本发明一个示例性实施例的包括显示基板的平板显示装置的电路图；

[0014] 图 2 是示出了图 1 所示的一个像素的平面图；

[0015] 图 3 是沿图 2 所示的线 I-I' 截取的剖视图；

[0016] 图 4 是示出图 1 所示的焊盘区域 PA 的放大图；

[0017] 图 5 是沿图 4 所示的线 II-II' 截取的剖视图；

[0018] 图 6 是示出根据本发明另一示例性实施例的显示基板的像素的剖视图；

[0019] 图 7 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0020] 图 8 是示出根据本发明另一示例性实施例的显示基板的像素的平面图；

[0021] 图 9 是沿图 8 所示的线 II-II' 截取的剖视图；

[0022] 图 10 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0023] 图 11 是示出根据本发明另一示例性实施例的显示基板的像素的平面图；

[0024] 图 12 是沿图 11 所示的线 III-III' 截取的剖视图；

[0025] 图 13 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图；

[0026] 图 14 是示出了 Mo/Al/Mo 的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图；以及

[0027] 图 15 是示出了 Mo-Ni-Ti 合金 /Al/Mo-Ni-Ti 合金的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图。

具体实施方式

[0028] 可以理解，当一元件或层被称为“位于”另一元件或层“上”、“连接至”或“联接至”另一元件或层时，其可直接位于另一元件或层上或者直接连接或联接至另一元件或层，或者也可以存在中间元件或层。相比之下，当一元件或层被称为“直接位于”另一元件或层“上”、“直接连接至”或“直接联接至”另一元件或层时，则不存在中间元件或层。在全文中，相同的附图标记表示相同的元件。如本文所使用的，术语“和 / 或”包括所列的相关条目中一个或多个的任意组合和所有组合。

[0029] 可以理解，尽管术语第一、第二、等等可在本文用于描述不同元件、部件、区域、层和 / 或部分，但这些元件、部件、区域、层和 / 或部分不应受这些术语限定。这些术语仅仅用于区分一个元件、部件、区域、层或部分与另一个元件、部件、区域、层或部分。因此，在不脱离本发明的教导的情况下，以下所讨论的第一元件、部件、区域、层或部分也可称为第二元件、部件、区域、层或部分。

[0030] 与空间相关的术语，诸如，“以下”、“之下”、“下部”、“之上”、“上部”等，在本文中可用于方便描述一个元件或特征与另一个或多个元件或特征的如图所示的关系。可以理解，空间相关的术语意在除了包括附图中所示的定位，还包括装置在使用或操作中的不同定位。例如，如果附图中的装置翻转，那么描述为在其他元件或特征以下或之下的元件将朝向其他元件或特征之上。因此，示例性的术语“之下”可既包括之上的定位，也包括之下的定位。装置可相反定位（旋转 90 度或处于其他定位），本文所使用的空间相关的描述信息进行相应解释。

[0031] 本文所使用的术语仅仅是为了描述特定的实施例，并不是旨在限定本发明。如本文所使用的，单数形式“一”、“一个”和“该”旨在也包括复数形式，除非上下文清楚地指出不是如此。还可以理解，术语“包括”和/或“包含”在用于本文中时，是指存在所述的特征、整体、步骤、操作、元件和/或部件，但不排除存在或还有一个或多个其他特征、整体、步骤、操作、元件、部件和/或它们的组。

[0032] 除非有相反的限定，否则本文所使用的的所有术语（包括技术术语和科学术语）均具有如本发明所应用的技术领域中的普通技术人员所通常理解的相同的含义。还应理解，诸如在常用字典中限定的术语，应解释为具有与它们在相关领域的上下文中的含义一致的含义，而且这些术语不应以理想化或过于形式的意义进行解释，除非在本文中明确地进行如此限定。

[0033] 以下将参照附图详细解释本发明。

[0034] 图 1 是示出了根据本发明一个示例性实施例的包括显示基板的平板显示装置的电路图。

[0035] 参照图 1，显示基板 DS 可应用于平板显示装置，诸如，液晶显示装置、有机电致发光显示装置等。在本示例性实施例中，将对其应用显示基板 DS 的有机电致发光显示装置描述为代表性的示例。

[0036] 有机电致发光显示装置包括显示基板 DS，显示基板 DS 包括显示部 10、扫描驱动器 20 和数据驱动器 30。

[0037] 扫描驱动器 20 和数据驱动器 30 通过信号线电连接至显示部 10。信号线包括扫描线 SL_1 、 SL_2 和 SL_n 、数据线 DL_1 、 DL_2 和 DL_m 以及源电压供给线 VL，信号线中的任意一种与其他信号线交叉。

[0038] 具体地，扫描驱动器 20 通过扫描线 SL_1 、 SL_2 和 SL_n 电连接至显示部 10。扫描驱动器 20 通过扫描线 SL_1 、 SL_2 和 SL_n 将扫描信号施加至显示部 10。扫描线 SL_1 、 SL_2 和 SL_n 沿第一方向在显示基板 DS 上延伸。

[0039] 数据驱动器 30 通过布置在显示基板 DS 的焊盘区 PA 中的焊盘（未示出）电连接至数据线 DL_1 、 DL_2 和 DL_m 。因此，数据驱动器 30 通过数据线 DL_1 、 DL_2 和 DL_m 电连接至显示部 10。数据驱动器 30 通过数据线 DL_1 、 DL_2 和 DL_m 将数据信号施加至显示部 10。

[0040] 数据线 DL_1 、 DL_2 和 DL_m 沿不同于第一方向的第二方向延伸，从而与扫描线 SL_1 、 SL_2 和 SL_n 交叉。因此，数据线 DL_1 、 DL_2 和 DL_m 与扫描线 SL_1 、 SL_2 和 SL_n 交叉。

[0041] 源电压供给线 VL 向显示部 10 施加源电压。源电压供给线 VL 与数据线 DL_1 、 DL_2 和 DL_m 和扫描线 SL_1 、 SL_2 和 SL_n 交叉。

[0042] 显示部 10 包括多个像素 PX。每个像素 PX 电连接至数据线 DL_1 、 DL_2 和 DL_m 中的相应数据线、扫描线 SL_1 、 SL_2 和 SL_n 中的相应扫描线以及源电压供给线 VL 中的相应源电压供给线。每个像素 PX 包括开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd、电容器 C 和有机发光装置 OLED。

[0043] 开关薄膜晶体管 TRs 连接至数据线 DL_1 、 DL_2 和 DL_m 中的相应数据线，并连接至扫描线 SL_1 、 SL_2 和 SL_n 中的相应扫描线。开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 中的每个包括半导体有源层、与半导体有源层绝缘的栅电极以及与半导体有源层接触的源电极和漏电极。

[0044] 根据有机电致发光显示装置,扫描信号通过扫描线 SL_1 、 SL_2 和 SL_n 从扫描驱动器 20 施加于像素 PX,数据信号通过数据线 DL_1 、 DL_2 和 DL_m 从数据驱动器 30 施加于像素 PX。每个像素 PX 的开关薄膜晶体管 TRs 响应于扫描信号和数据信号而打开或关闭驱动薄膜晶体管 TRd。驱动薄膜晶体管 TRd 根据数据信号,将驱动电流施加至有机发光装置 OLED。有机发光装置 OLED 利用驱动电流发光。

[0045] 并且,用于在预定时间周期内保持数据信号的电容器 C 连接在开关薄膜晶体管 TRs 的漏电极和驱动薄膜晶体管 TRd 的源电极之间。在开关薄膜晶体管 TRs 关闭后,在电容器 C 中充入的数据信号被施加至驱动薄膜晶体管 TRd 的栅电极。

[0046] 尽管没有详细示出,但有机电致发光显示装置可进一步包括附加的薄膜晶体管和电容器,以便对驱动薄膜晶体管 TRd 的阈值电压进行补偿。

[0047] 以下将参照图 2 和图 3 详细描述显示基板 DS 的结构,将开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd 和有机发光装置 OLED 在显示基板 DS 中布置的方向称为“上部”。

[0048] 图 2 是示出了图 1 所示的一个像素的平面图,图 3 是沿图 2 所示的线 I-I' 截取的剖视图。

[0049] 参照图 2 和图 3,显示基板 DS 的像素 PX 电连接至数据线 DL_1 、 DL_2 和 DL_m 中的相应数据线 DL_1 、扫描线 SL_1 、 SL_2 和 SL_n 中的相应扫描线 SL_1 以及源电压供给线 VL 中的相应源电压供给线 VL。每个像素 PX 包括开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd、电连接至开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 的电容器 C、以及有机发光装置 OLED。

[0050] 开关薄膜晶体管 TRs 连接至相应的数据线 DL_1 和相应的扫描线 SL_1 。每个开关薄膜晶体管 TRs 和每个驱动薄膜晶体管 TRd 包括半导体有源层 SA、与半导体有源层 SA 绝缘的栅电极 GE、以及与半导体有源层 SA 接触的源电极 SE 和漏电极 DE。

[0051] 更具体地,每个开关薄膜晶体管 TRs 和每个驱动薄膜晶体管 TRd 包括被布置在由透明玻璃或塑料材料形成的基底基板 100 上的半导体有源层 SA、与半导体有源层 SA 绝缘的栅电极 GE、以及与半导体有源层 SA 接触的源电极 SE 和漏电极 DE。

[0052] 半导体有源层 SA 包括多晶硅 p-Si 或氧化物半导体。此外,半导体有源层 SA 包括与源电极 SE 接触的源极区、与漏电极 DE 接触的漏极区以及布置于源极区和漏极区之间的沟道区。为此,源极区和漏极区掺杂有杂质。氧化物半导体包括 Zn、In、Ga、Sn 和其混合物中的至少一种。例如,氧化物半导体可包括铟镓锌氧化物 (IGZO)。

[0053] 尽管在附图中未示出,但当半导体有源层 SA 包括氧化物半导体时,可在氧化物半导体有源层 SA 之上和之下布置光阻挡层,以阻挡传播至氧化物半导体有源层 SA 的光。

[0054] 并且,缓冲层 110 被布置在半导体有源层 SA 和基底基板 100 之间。缓冲层 110 可以是硅氧化物层或硅氮化物层,或者可以具有硅氧化物层和硅氮化物层的多层结构。缓冲层 110 防止杂质扩散至开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd 和有机发光装置 OLED,并防止水分或氧气渗入开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd 和有机发光装置 OLED 中。此外,缓冲层 110 使基底基板 100 的表面平坦化。

[0055] 栅绝缘层 120 被布置在半导体有源层 SA 和基底基板 100 上,以覆盖半导体有源层 SA 和基底基板 100,因此半导体有源层 SA 与栅电极 GE 彼此绝缘。栅绝缘层 120 包括硅氧化物 (SiO_2) 和 / 或硅氮化物 (SiN_x)。

[0056] 扫描线 SL_1 被布置在栅绝缘层 120 上并沿该方向延伸。扫描线 SL_1 的一部分延伸

至像素 PX,以作为与半导体有源层 SA 的沟道区重叠的栅电极 GE。

[0057] 层间绝缘层 130 被布置在栅绝缘层 120 和栅电极 GE 上。层间绝缘层 130 像栅绝缘层 120 那样包括硅氧化物或硅氮化物。此外,层间绝缘层 130 设置有接触孔,以使源极区的一部分和漏极区的一部分暴露。

[0058] 与扫描线 SL_1 交叉的数据线 DL_1 和源电压供给线 VL、以及与栅电极 GE 绝缘的源电极 SE 和漏电极 DE 被布置在层间绝缘层 130 上。源电极 SE 和漏电极 DE 通过接触孔分别与源极区和漏极区接触。源电极 SE 和漏电极 DE 包括导电金属和导电聚合物。

[0059] 数据线 DL_1 、源电压供给线 VL、源电极 SE 和漏电极 DE 包括布置在层间绝缘层 130 上的第一导电层 141 和布置在第一导电层 141 上的第二导电层 145。第二导电层 145 阻挡第一导电层 141 中包含的材料的扩散,并防止第一导电层 141 被腐蚀和氧化。例如,第一导电层 141 包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层 145 包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni 合金),并包含相对于钼镍合金的总量约 10at% 至约 50at% 的镍。

[0060] 电容器 C 包括第一电容器电极 C_1 和第二电容器电极 C_2 。

[0061] 第一电容器电极 C_1 由与扫描线 SL_1 以及栅电极 GE 相同的材料形成,并被布置在与扫描线 SL_1 以及栅电极 GE 相同的层上。也就是说,第一电容器电极 C_1 被布置在栅绝缘层 120 上。

[0062] 第二电容器电极 C_2 由与数据线 DL_1 、源电压供给线 VL、源电极 SE 和漏电极 DE 相同的材料形成,并被布置在与数据线 DL_1 、源电压供给线 VL、源电极 SE 和漏电极 DE 相同的层上。也就是说,第二电容器电极 C_2 被布置在层间绝缘层 130 上,并具有第一导电层 141 和第二导电层 145 的双层结构。在这种情况下,第一导电层 141 和第二导电层 145 中的一个可从第二电容器电极 C_2 中除去。

[0063] 保护层 150 被布置在开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd 和电容器 C 上。保护层 150 可包括至少一个层。具体地,保护层 150 包括无机保护层和布置在无机保护层上的有机保护层。无机保护层包括硅氧化物和硅氮化物中的至少一种。此外,有机保护层包括亚克力、聚酰亚胺、聚酰胺或苯并环丁烯。也就是说,有机保护层可具有透明性,还可具有流动性,以使其下层平坦化。

[0064] 有机发光装置 OLED 被布置在保护层 150 上。此外,有机发光装置 OLED 包括与驱动薄膜晶体管 TRd 的漏电极 DE 接触的第一电极 160、使第一电极 160 的一部分暴露的像素限定层 PDL、布置在第一电极 160 的暴露部分上的有机层 170、以及布置在有机层 170 上的第二电极 180。这里,第一电极 160 和第二电极 180 中的一个为阳电极,而第一电极 160 和第二电极 180 中的另一个为阴电极。在本示例性实施例中,第一电极 160 作为阳电极,第二电极 180 作为阴电极。

[0065] 第一电极 160 包括透明导电氧化物,例如,铟锡氧化物(ITO)、铟锌氧化物(IZO)、铝锌氧化物(AZO)、掺镓的锌氧化物(GZO)、锌锡氧化物(ZTO)、镓锡氧化物(GTO)、掺氟的锡氧化物(FTO)等。第一电极 160 可包括半透半反射层,以提高有机发光装置 OLED 的发光效率。

[0066] 有机层 170 被布置在第一电极 160 的通过像素限定层 PDL 暴露的部分上。有机层 170 至少包括发光层 EML,并可具有多层结构。例如,有机层 170 包括空穴注入层(HIL)、空

穴传输层(HTL)、发光层 EML、空穴阻挡层(HBL)、电子传输层(ETL)和电子注入层(EIL),其中空穴注入层(HIL)注入空穴,空穴传输层(HTL)控制在发光层 EML 中未与空穴结合的电子,以增大空穴和电子之间的结合机会,发光层 EML 利用空穴和电子的复合而发光,空穴阻挡层(HBL)控制未与电子结合的空穴的运动,电子传输层(ETL)将电子传输至发光层 EML,电子注入层(EIL)注入电子。

[0067] 此外,从有机层 170 发射的光具有红色、绿色、蓝色和白色中的一种颜色。例如,当有机发光装置 OLED 是 RGB 型时,从每个像素 PX 的有机层 170 发射的光的颜色是红色、绿色和蓝色中的一种。此外,若有机发光装置 OLED 是 WOLED 型,则从每个像素 PX 的有机层 170 发射的光的颜色是白色。在本示例性实施例中,从有机层 170 发射的光的颜色是红色、绿色、蓝色或白色,但并不限于此。也就是说,从有机层 170 发射的光的颜色可以是品红、青色或黄色。

[0068] 第二电极 180 可包括 Mo、MoW、Cr、Al、AlNd 和铝合金中的至少一种,第二电极 180 的功函数低于第一电极 160 的功函数,并且第二电极 180 对光进行反射。

[0069] 在本示例性实施例中,从有机层 170 发射的光传播至第一电极 160,但并不限于此。例如,在第一电极 160 包括反射层(未示出)以反射由有机层 170 产生的光,并且第二电极 180 透射光的情况下,由有机层 170 产生的光可传播至第二电极 180。

[0070] 图 4 是示出图 1 所示的焊盘区域 PA 的放大图,图 5 是沿图 4 所示的线 II-II' 截取的剖视图。

[0071] 参照图 4 和图 5,数据焊盘 DP 被布置在图 1 的显示基板 DS 的焊盘区域 PA 中,并电连接至数据线 DL_1 。

[0072] 数据焊盘 DP 具有与数据线 DL_1 相同的结构。具体地,数据焊盘 DP 包括布置在层间绝缘层 130 上的第一导电层 141 以及布置在第一导电层 141 上的第二导电层 145。第二导电层 145 阻挡第一导电层 141 中包含的材料的扩散,并防止第一导电层 141 被腐蚀和氧化。例如,第一导电层 141 包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层 145 包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni 合金),并包含相对于钼镍合金的总量约 10at% 至约 50at% 的镍。

[0073] 以下将根据本发明的示例性实施例,参照图 6 至图 13 描述显示基板的像素。在图 6 至图 13 中,与图 1 至图 5 中相同的附图标记表示相同的元件,因此将省略相同元件的详细描述。

[0074] 图 6 是示出根据本发明另一示例性实施例的显示基板的像素的剖视图,图 7 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0075] 参照图 6 和图 7,显示基板 DS 的每个像素包括开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd、电连接至开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 的电容器 C 以及与驱动薄膜晶体管 TRd 电接触的有机发光装置 OLED。此外,数据焊盘 DP 被布置在显示基板 DS 的焊盘区域 PA 中,从而电连接至数据线 DL_1 。

[0076] 开关薄膜晶体管 TRs 连接至扫描线 SL_1 和数据线 DL_1 ,驱动薄膜晶体管 TRd 连接至电容器 C 和源电压供给线 VL。开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 中的每个包括半导体有源层 SA、与半导体有源层 SA 绝缘的栅电极 GE 以及与半导体有源层 SA 接触的源电极 SE 和漏电极 DE。

[0077] 数据线 DL_1 、源电压供给线 VL、源电极 SE、漏电极 DE 和数据焊盘 DP 中的每个包括布置在层间绝缘层 130 上的第一导电层 141、布置在第一导电层 141 上的第二导电层 145 以及布置在第一导电层 141 之下的第三导电层 147。

[0078] 第一导电层 141 包括铜(Cu)、铜合金(Cu-合金)、铝(Al)和铝合金(Al-合金)中的一种。

[0079] 第二导电层 145 和第三导电层 147 可具有相同的材料。第二导电层 145 和第三导电层 147 分别阻挡第一导电层 141 中包含的材料的扩散,并分别防止第一导电层 141 被腐蚀和氧化。第二导电层 145 和第三导电层 147 可分别包括钼合金(Mo-合金)。钼合金可以是钼(Mo)镍(Ni)钛(Ti)合金。钼合金包含相对于钼合金的总量约 15at% 至约 30at% 的镍以及相对于钼合金的总量约 10at% 至约 20at% 的钛。

[0080] 电容器 C 包括第一电容器电极 C_1 和第二电容器电极 C_2 。第一电容器电极 C_1 由与扫描线 SL_1 和栅电极 GE 相同的材料形成,并被布置在与扫描线 SL_1 和栅电极 GE 相同的层上。

[0081] 第二电容器电极 C_2 由与数据线 DL_1 、源电压供给线 VL、源电极 SE 和漏电极 DE 相同的材料形成,并被布置在与数据线 DL_1 、源电压供给线 VL、源电极 SE 和漏电极 DE 相同的层上。也就是说,第二电容器电极 C_2 包括布置在层间绝缘层 130 上的第一导电层 141、布置在第一导电层 141 上的第二导电层 145 以及布置在第一导电层 141 之下的第三导电层 147。

[0082] 此外,有机发光装置 OLED 包括与驱动薄膜晶体管 TRd 的漏电极 DE 接触的第一电极 160、使第一电极 160 的一部分暴露的像素限定层 PDL、布置在第一电极 160 的暴露部分上的有机层 170、以及布置在有机层 170 上的第二电极 180。

[0083] 图 8 是示出根据本发明另一示例性实施例的显示基板的像素的平面图,图 9 是沿图 8 所示的线 II-II' 截取的剖视图,图 10 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0084] 参照图 8 至图 10,显示基板 DS 的像素 PX 电连接至数据线 DL_1 、扫描线 SL_1 和源电压供给线 VL。像素 PX 包括开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd、电连接至开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 的电容器 C、以及与驱动薄膜晶体管 TRd 电接触的有机发光装置 OLED。此外,数据焊盘 DP 被布置在显示基板 DS 的焊盘区域 PA 中,以电连接至数据线 DL_1 。

[0085] 开关薄膜晶体管 TRs 连接至扫描线 SL_1 和数据线 DL_1 ,驱动薄膜晶体管 TRd 连接至电容器 C 和源电压供给线 VL。开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 中的一个(例如开关薄膜晶体管 TRs)可具有顶部栅极结构,而开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 中的另一个(例如驱动薄膜晶体管 TRd)可具有底部栅极结构。

[0086] 开关薄膜晶体管 TRs 包括布置在基底基板 100 上的第一半导体有源层 SA1、与第一半导体有源层 SA1 绝缘的第一栅电极 GE1、以及与第一半导体有源层 SA1 接触的第一源电极 SE1 和第一漏电极 DE1。

[0087] 驱动薄膜晶体管 TRd 包括布置在栅绝缘层 120 上的第二栅电极 GE2、与第二栅电极 GE2 绝缘并重叠的第二半导体有源层 SA2、以及与第二半导体有源层 SA2 接触的第二源电极 SE2 和第二漏电极 DE2。

[0088] 电容器 C 包括第一电容器电极 C_1 和第二电容器电极 C_2 。

[0089] 具体地,缓冲层 110 被布置在基底基板 100 上,第一半导体有源层 SA1 被布置在缓冲层 110 上。

[0090] 第一半导体有源层 SA1 包括多晶硅(p-Si)或氧化物半导体。在本示例性实施例中,第一半导体有源层 SA1 包括多晶硅(p-Si)。

[0091] 栅绝缘层 120 被布置在第一半导体有源层 SA1 和缓冲层 110 上,以覆盖第一半导体有源层 SA1,从而使第一半导体有源层 SA1 与第一栅电极 GE1 绝缘。

[0092] 扫描线 SL_1 、从扫描线 SL_1 延伸并与第一半导体有源层 SA1 的沟道区重叠的第一栅电极 GE1、第一电容器电极 C_1 和第二栅电极 GE2 被布置在栅绝缘层 120 上。

[0093] 第一层间绝缘层 131 被布置在第一栅电极 GE1、第一电容器电极 C_1 、第二栅电极 GE2 和栅绝缘层 120 上。

[0094] 第二半导体有源层 SA2 被布置在第一层间绝缘层 131 上,以便与第二栅电极 GE2 重叠。也就是说,第一层间绝缘层 131 作为驱动薄膜晶体管 TRd 的栅绝缘层。此外,第二半导体有源层 SA2 包括非晶硅(a-Si)或氧化物半导体。例如,第二半导体有源层 SA2 包括氧化物半导体,该氧化物半导体包括 Zn、In、Ga、Sn 和其混合物中的至少一种。

[0095] 第二层间绝缘层 135 被布置在第二半导体有源层 SA2 和第一层间绝缘层 131 上。

[0096] 数据线 DL_1 、源电压供给线 VL、第一源电极 SE1、第一漏电极 DE1、第二电容器电极 C_2 、第二源电极 SE2 和第二漏电极 DE2 被布置在第二层间绝缘层 135 上。

[0097] 第一源电极 SE1、第一漏电极 DE1、第二电容器电极 C_2 、数据线 DL_1 、源电压供给线 VL、第二源电极 SE2、第二漏电极 DE2、和数据焊盘 DP 中的每个包括布置在第二层间绝缘层 135 上的第一导电层 141 以及布置在第一导电层 141 上的第二导电层 145。这里,第二导电层 145 阻挡第一导电层 141 中包含的材料的扩散,并防止第一导电层 141 被腐蚀和氧化。例如,第一导电层 141 包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金),第二导电层 145 包括钼合金(Mo-合金)。钼合金包括钼镍合金(Mo-Ni 合金),并包含相对于钼镍合金的总量约 10at% 至约 50at% 的镍。

[0098] 此外,有机发光装置 OLED 包括与驱动薄膜晶体管 TRd 的第二漏电极 DE2 接触的第一电极 160、使第一电极 160 的一部分暴露的像素限定层 PDL、布置在第一电极 160 的暴露部分上的有机层 170、以及布置在有机层 170 上的第二电极 180。

[0099] 图 11 是示出根据本发明另一示例性实施例的显示基板的像素的平面图,图 12 是沿图 11 所示的线 III-III' 截取的剖视图,图 13 是示出根据本发明另一示例性实施例的显示基板的焊盘区域的剖视图。

[0100] 参照图 11 至图 13,显示基板 DS 的像素 PX 电连接至数据线 DL_1 、扫描线 SL_1 和源电压供给线 VL。像素 PX 包括开关薄膜晶体管 TRs、驱动薄膜晶体管 TRd、电连接至开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 的电容器 C、以及与驱动薄膜晶体管 TRd 电接触的有机发光装置 OLED。此外,数据焊盘 DP 被布置在显示基板 DS 的焊盘区域 PA 中,从而电连接至数据线 DL_1 。

[0101] 开关薄膜晶体管 TRs 连接至扫描线 SL_1 和数据线 DL_1 ,驱动薄膜晶体管 TRd 连接至电容器 C 和源电压供给线 VL。开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 可具有底部栅极结构。

[0102] 开关薄膜晶体管 TRs 和驱动薄膜晶体管 TRd 包括半导体有源层 SA、与半导体有源

层 SA 绝缘的栅电极 GE、以及与半导体有源层 SA 接触的源电极 SE 和漏电极 DE。

[0103] 电容器 C 包括第一电容器电极 C_1 和第二电容器电极 C_2 。

[0104] 数据线 DL_1 、源电压供给线 VL、源电极 SE、漏电极 DE 和数据焊盘 DP 中的每个包括布置在层间绝缘层 130 上的第一导电层 141、布置在第一导电层 141 上的第二导电层 145 以及布置在第一导电层 141 之下的第三导电层 147 (如图 6 和图 7 所示)。

[0105] 第一导电层 141 包括铜(Cu)、铜合金(Cu-合金)、铝(Al)或铝合金(Al-合金)。

[0106] 第二导电层 145 和第三导电层 147 包括相同的材料。第二导电层 145 和第三导电层 147 分别阻挡第一导电层 141 中包含的材料的扩散,并分别防止第一导电层 141 被腐蚀和氧化。第二导电层 145 和第三导电层 147 分别包括钼合金(Mo-合金)。钼合金包括钼镍钛合金(Mo-Ni-Ti 合金),并包含相对于钼合金的总量约 15at% 至约 30at% 的镍以及相对于钼合金的总量约 10at% 至约 20at% 的钛。

[0107] 此外,有机发光装置 OLED 包括与驱动薄膜晶体管 TRd 的漏电极 DE 接触的第一电极 160、使第一电极 160 的一部分暴露的像素限定层 PDL、布置在第一电极 160 的暴露部分上的有机层 170、以及布置在有机层 170 上的第二电极 180。

[0108] 图 14 是示出了 Mo/Al/Mo 的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图,图 15 是示出了 Mo-Ni-Ti 合金 /Al/Mo-Ni-Ti 合金的导电层在高温和水分条件下的腐蚀和氧化的实验结果的视图。

[0109] 参照图 14,当具有 Mo/Al/Mo 结构的导电层暴露于约 85 度的温度和约 85% 的绝对湿度条件约 240 小时,在导电层中发生腐蚀。

[0110] 参照图 15,当具有 Mo-Ni-Ti 合金 /Al/Mo-Ni-Ti 合金结构的导电层暴露于约 85 度的温度和约 85% 的绝对湿度条件约 240 小时,在导电层中不发生腐蚀。

[0111] 也就是说,通过布置在 Al 层之上和之下的 Mo-Ni-Ti 合金防止 Al 层被腐蚀。

[0112] 尽管已经描述了本发明的示例性实施例,但可以理解,本发明不应限于这些示例性实施例,本领域普通技术人员可在如权利要求所限定的本发明的精神和范围内进行各种修改和改变。

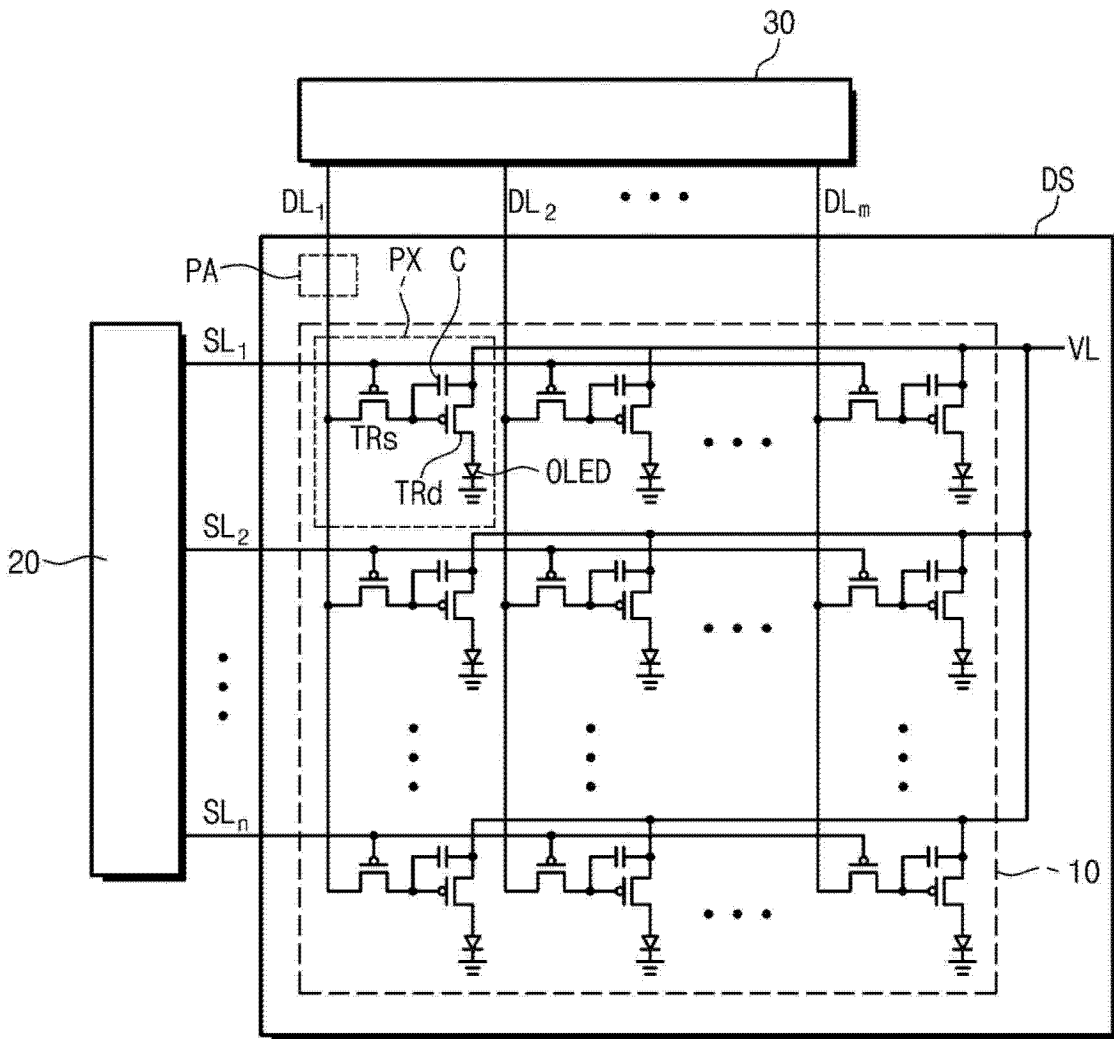


图 1

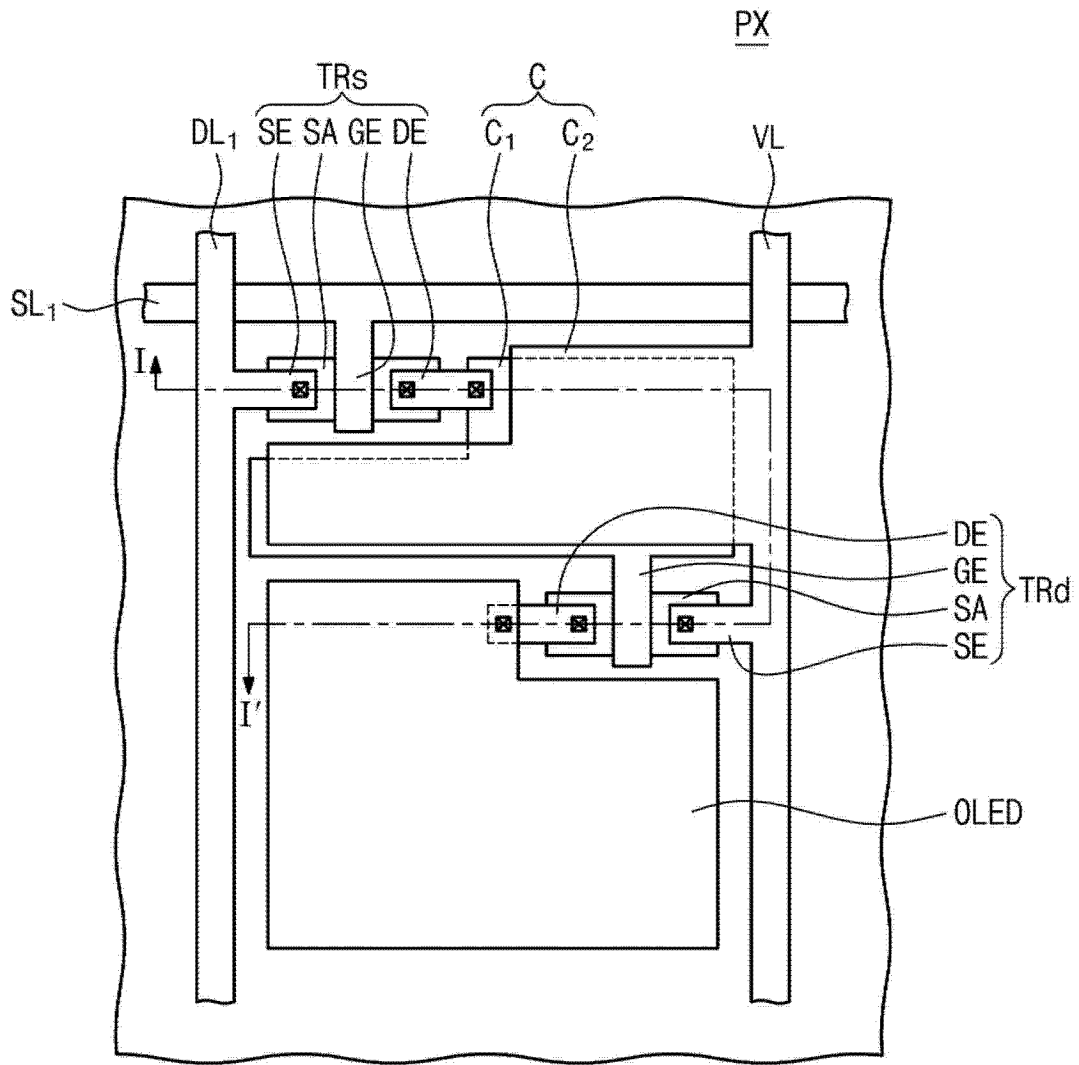


图 2

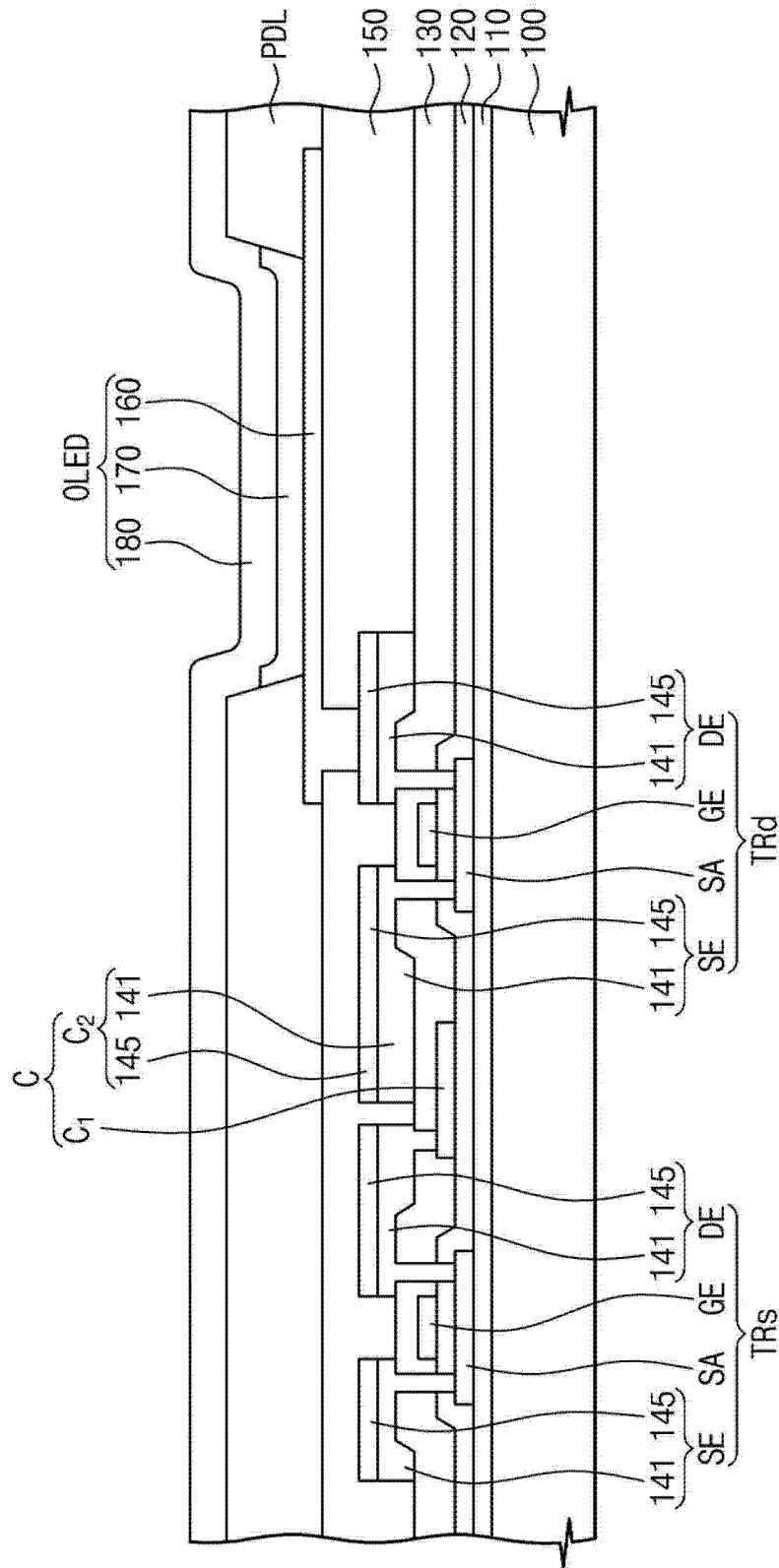


图 3

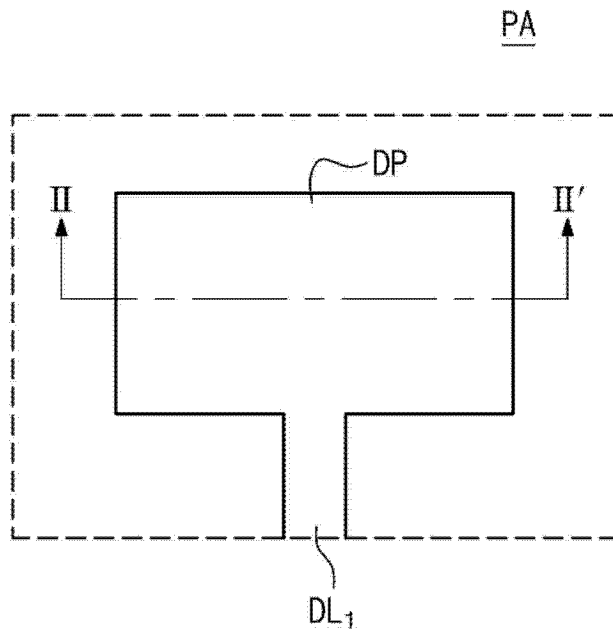


图 4

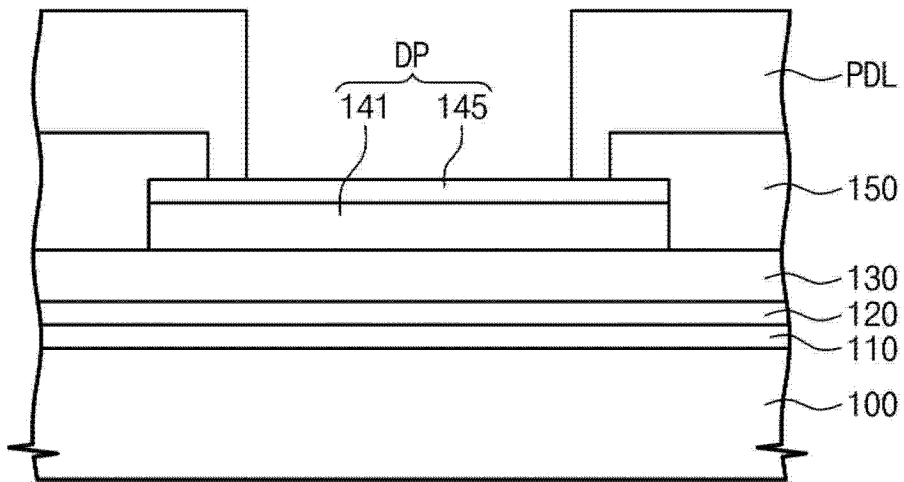


图 5

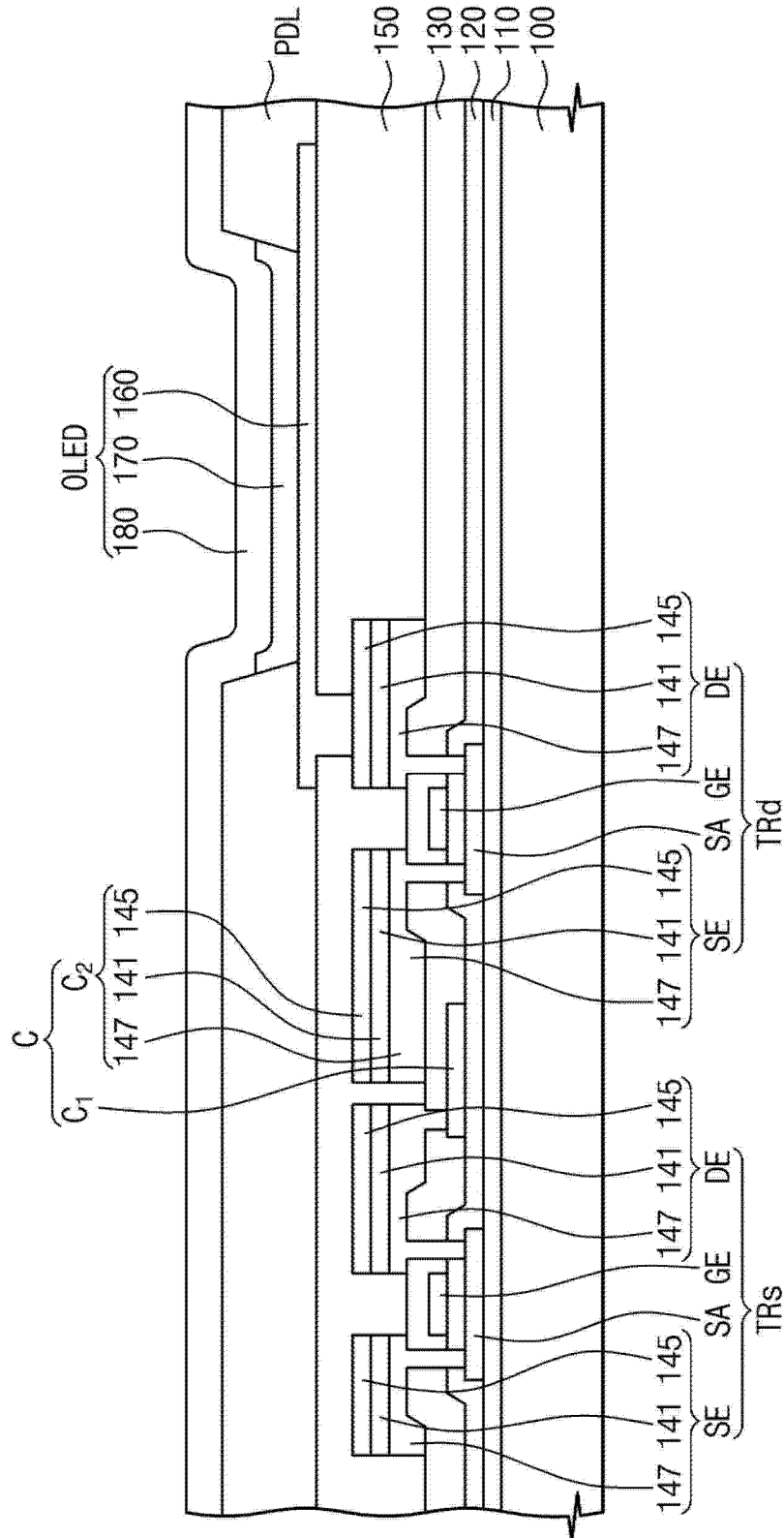


图 6

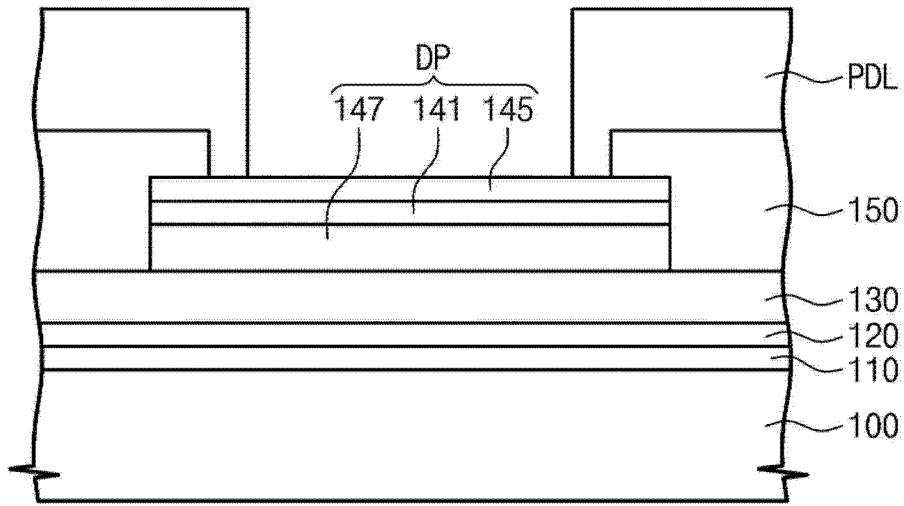


图 7

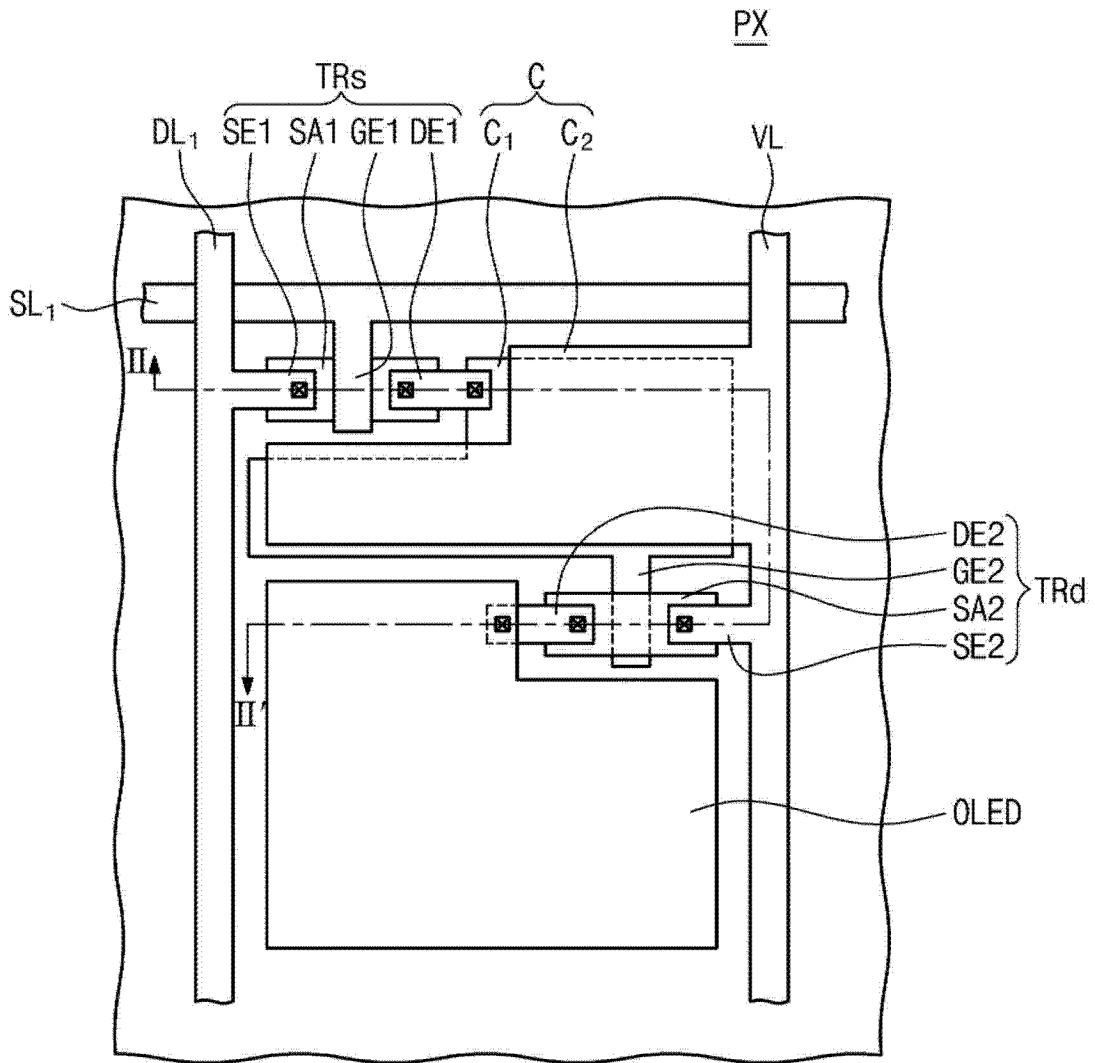


图 8

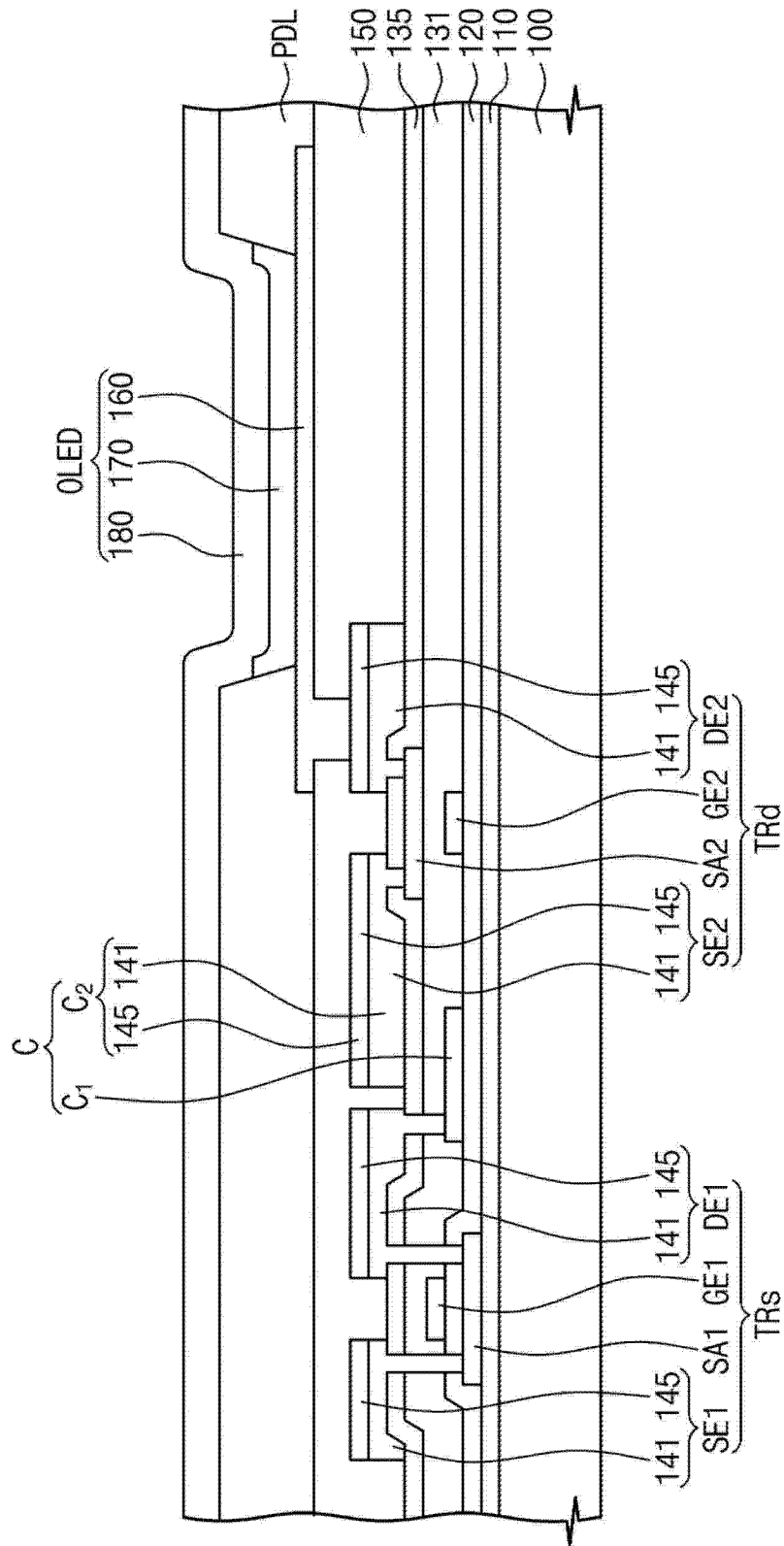


图 9

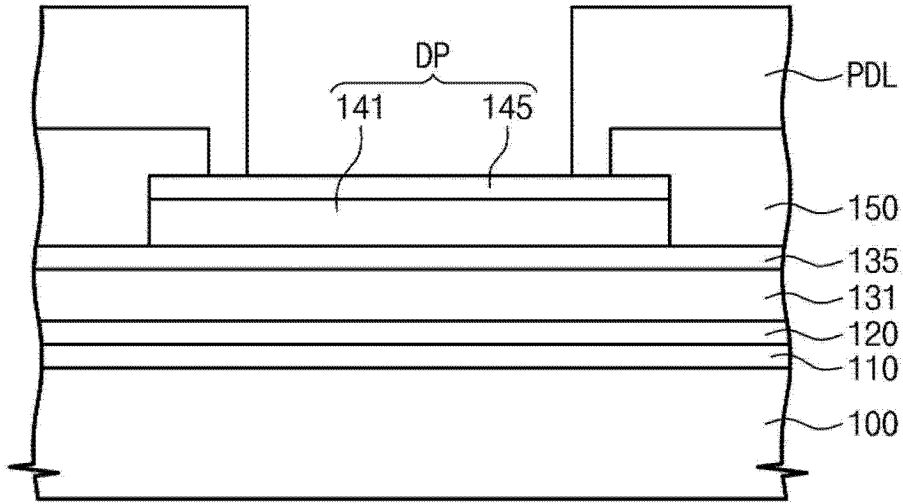


图 10

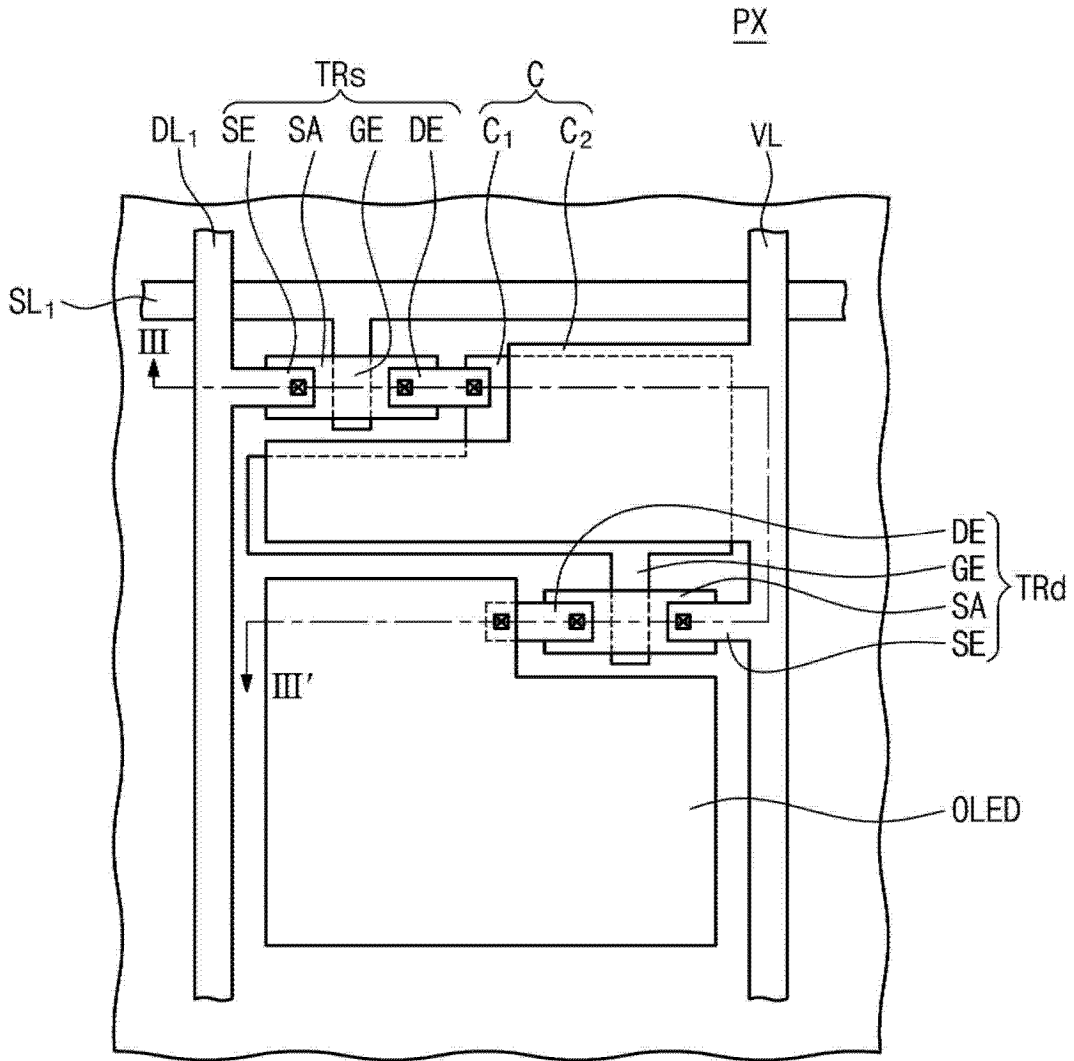


图 11

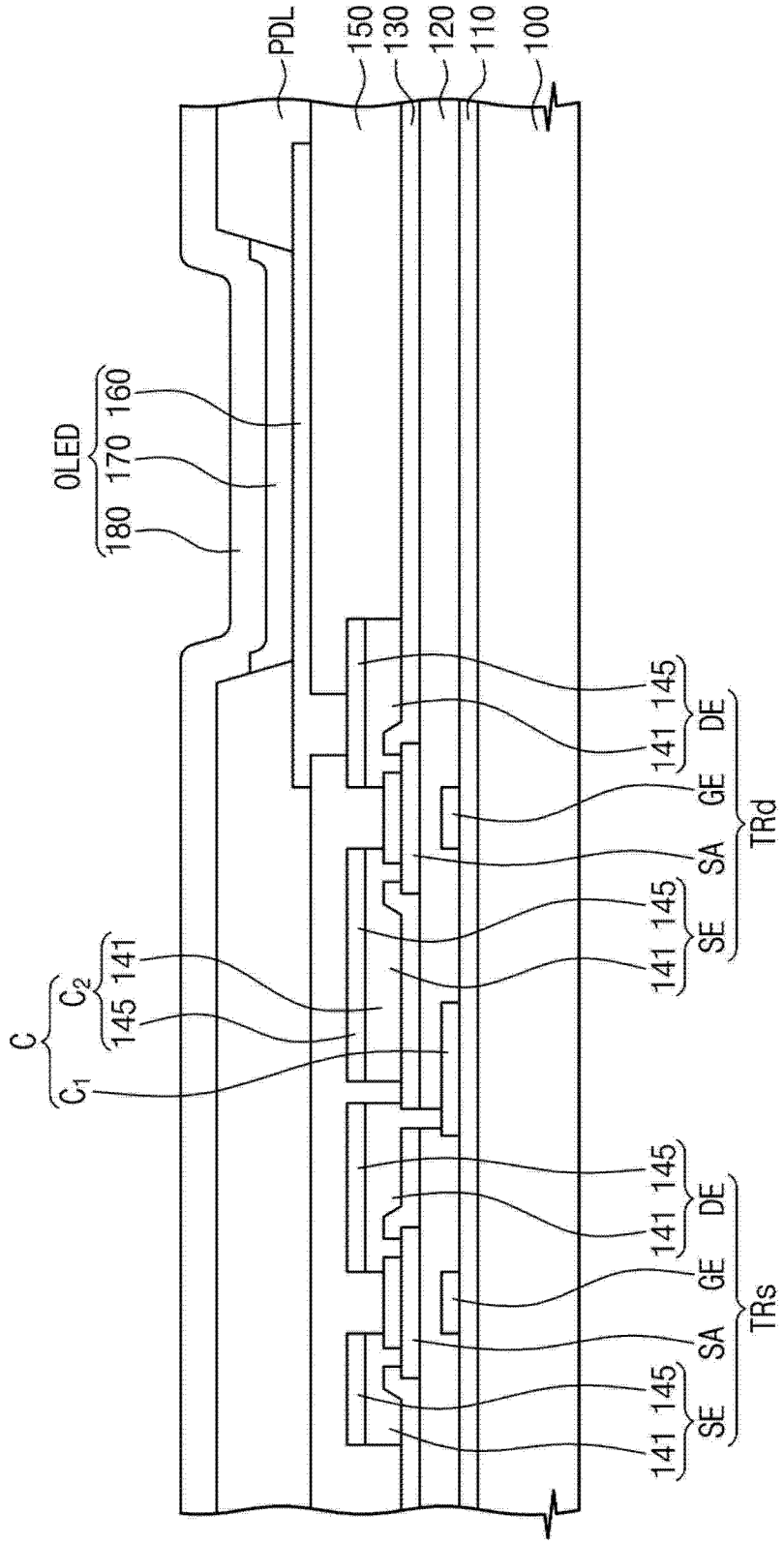


图 12

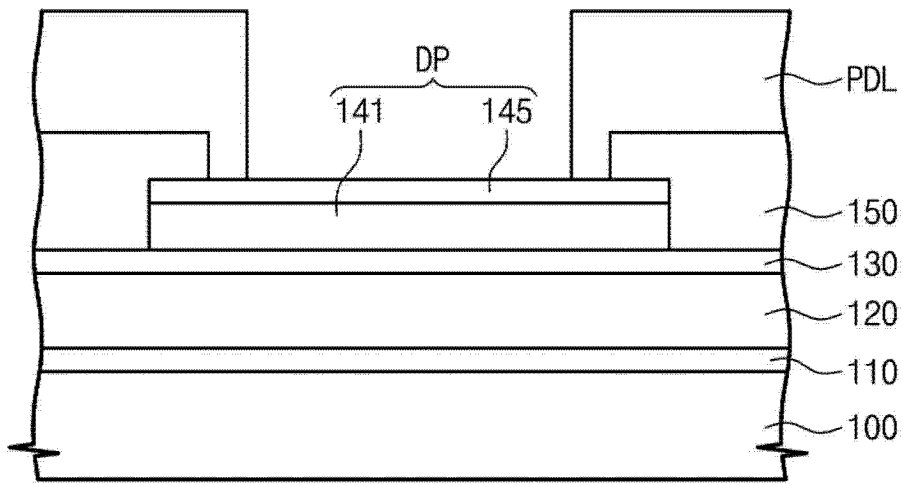


图 13

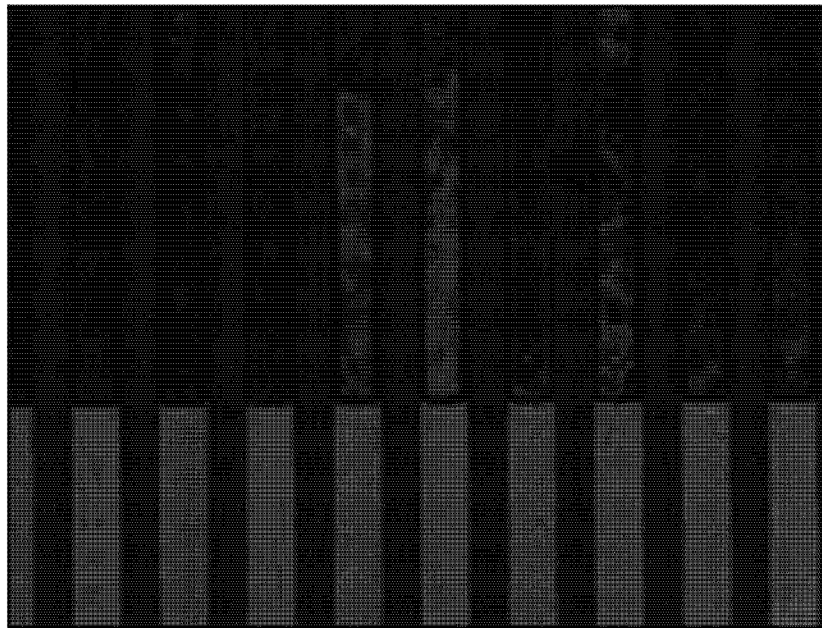


图 14

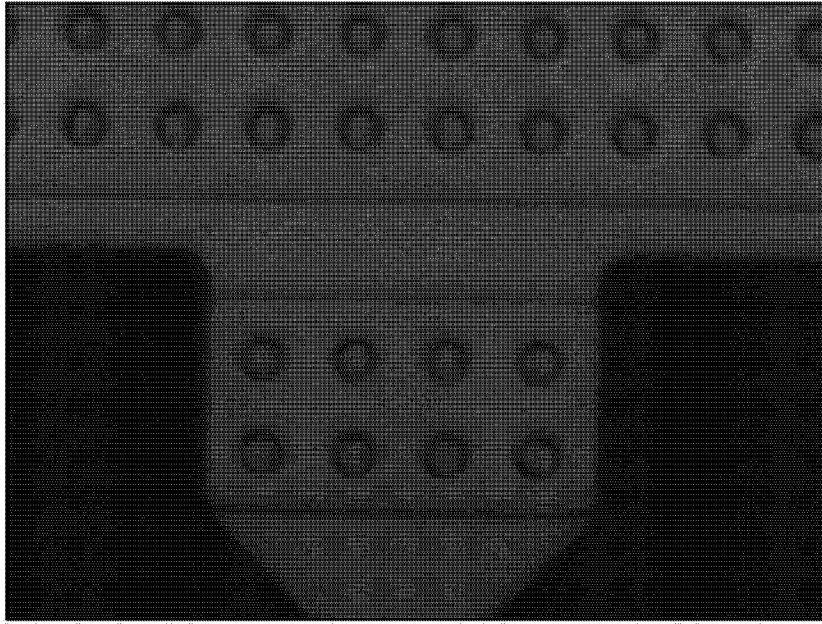


图 15

专利名称(译)	显示基板		
公开(公告)号	CN103928491A	公开(公告)日	2014-07-16
申请号	CN201310412190.3	申请日	2013-09-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金钟允 安泰琼 金永大		
发明人	金钟允 安泰琼 金永大		
IPC分类号	H01L27/32		
CPC分类号	C22C27/04 H01L27/3262 H01L29/45 H01L29/458 H01L27/1225 H01L27/124 H01L27/3276 H01L29/7869 H01L29/78618		
代理人(译)	郭艳芳		
优先权	1020130004527 2013-01-15 KR		
其他公开文献	CN103928491B		
外部链接	Espacenet SIPO		

摘要(译)

一种显示基板包括：基底基板；半导体有源层，布置在所述基底基板上；第一导电图案组，与所述半导体有源层绝缘，并至少包括栅电极；第二导电图案组，与所述第一导电图案组绝缘，并至少包括源电极、漏电极和数据焊盘；以及有机发光装置，布置在所述第二导电图案组上，所述第二导电图案组包括第一导电层和第二导电层，所述第二导电层布置在所述第一导电层上，以防止所述第一导电层被腐蚀和氧化。

