

(12) 发明专利申请

(10) 申请公布号 CN 103003864 A

(43) 申请公布日 2013. 03. 27

(21) 申请号 201180034047. 4

代理人 龙淳

(22) 申请日 2011. 06. 01

(51) Int. Cl.

(30) 优先权数据

2010-157625 2010. 07. 12 JP

2010-202702 2010. 09. 10 JP

G09G 3/30(2006. 01)

G09G 3/20(2006. 01)

H01L 51/50(2006. 01)

(85) PCT申请进入国家阶段日

2013. 01. 09

(86) PCT申请的申请数据

PCT/JP2011/062581 2011. 06. 01

(87) PCT申请的公布数据

W02012/008232 JA 2012. 01. 19

(71) 申请人 夏普株式会社

地址 日本大阪府

(72) 发明人 岸宣孝 野口登

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322

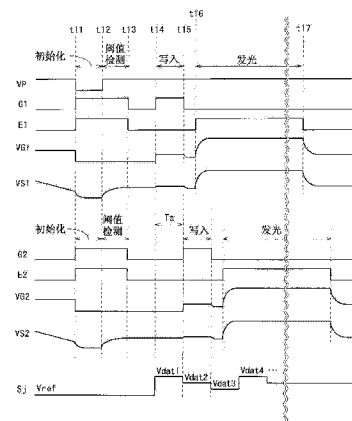
权利要求书 3 页 说明书 18 页 附图 18 页

(54) 发明名称

显示装置及其驱动方法

(57) 摘要

显示装置(100)包括:多个像素电路(10);与多个扫描信号线Gi与控制线Ei连接的栅极驱动电路(2);和经共用电源线与多个电源线VPi连接的电源控制电路(4)。像素电路(10)包括有机EL元件、多个TFT和电容器,并被控制成:在帧开头统一地从电源线VPi接收初始化电位,之后立即统一地进行阈值检测,然后进行写入、发光。由此,像素电路(10)的开口率保持得较大,典型情况下电源控制电路(4)的输出缓冲器数为一个,所以电路规模小,电位驱动为一次,所以耗电少,阈值检测为一次,所以能够确保足够长的检测期间。



1. 一种有源矩阵型的显示装置,其特征在于,包括:

用于传递表示要显示的图像的信号的多个视频信号线;

与所述多个视频信号线交叉的多个扫描信号线和多个控制线;

与所述多个视频信号线和所述多个扫描信号线的交叉点分别对应地配置成矩阵状的、形成要显示的图像的多个像素电路;

对所述多个像素电路供给电源电位的多个电源线;

有选择地或统一地对所述多个扫描信号线和所述多个控制线进行驱动的扫描信号线驱动电路;

通过施加所述表示要显示的图像的的信号而对所述多个视频信号线进行驱动的视频信号线驱动电路;和

对所述多个电源线进行驱动电源控制电路,其中,

所述像素电路包括:

电光学元件,其由从所述电源线供给的电流驱动;

驱动用晶体管,其设置在流经所述电光学元件的电流的路径上,决定要在该路径中流通的电流;

写入控制晶体管,其设置在所述驱动用晶体管的控制端子与所述视频信号线之间,在通过所述扫描信号线驱动电路进行驱动使得所述扫描信号线成为有效时,将所述驱动用晶体管的所述控制端子与所述视频信号线连接;

发光控制晶体管,其设置在所述驱动用晶体管的一个导通端子与所述电源线之间,在通过所述扫描信号线驱动电路进行驱动使得所述控制线成为有效时,将所述一个导通端子与所述电源线连接;和

电容器,其设置在所述驱动用晶体管的另一个导通端子与控制端子之间,

所述扫描信号线驱动电路,在设定于所述图像被显示前的帧期间开始时间点之后的用于对所述电光学元件进行初始化的初始化期间,和设定于该初始化期间之后的用于对所述驱动用晶体管的阈值电压进行补偿的阈值检测期间,统一地对所述多个扫描信号线的至少一部分进行驱动使得所述多个扫描信号线的至少一部分成为有效,并且,在所述阈值检测期间统一地对所述多个控制线的至少一部分进行驱动使得所述多个控制线的至少一部分成为有效,之后有选择地对所述多个扫描信号线进行驱动以显示所述图像。

2. 如权利要求 1 所述的显示装置,其特征在于:

所述电源控制电路,在所述初始化期间对所述多个电源线供给用于对所述电光学元件进行初始化的初始化电位,在所述初始化期间以外的期间对所述多个电源线供给所述电源电位,

所述扫描信号线驱动电路,在所述初始化期间统一地对所述多个控制线的所述至少一部分进行驱动,使得所述多个控制线的所述至少一部分成为有效。

3. 如权利要求 2 所述的显示装置,其特征在于:

所述扫描信号线驱动电路,在所述初始化期间和所述阈值检测期间,分别统一地对所述多个扫描信号线和所述多个控制线分组成多个组时的一组扫描信号线和控制线进行驱动,使得该一组扫描信号线和控制线成为有效,并且在设定于与所述初始化期间和所述阈值检测期间不同的期间中的 1 个以上的不同的初始化期间和不同的阈值检测期间,按与

所述一组不同的每一组分别统一地对所述扫描信号线和所述控制线进行驱动使得所述扫描信号线和所述控制线成为有效。

4. 如权利要求 3 所述的显示装置,其特征在于:

所述扫描信号线驱动电路,每当为了显示所述图像而有选择地被驱动成为有效的扫描信号线被选择结束,对该扫描信号线对应的控制线进行驱动使得该控制线成为有效,使得使所述发光控制晶体管为导通状态的期间全部为大致相同的长度。

5. 如权利要求 3 所述的显示装置,其特征在于:

所述多个电源线被分成多个组时,按不同的组逐个依次设置,使得同一组的两个电源线不相邻。

6. 如权利要求 3 所述的显示装置,其特征在于:

所述每一组还包括与所述多个电源线中的一组共通地连接的一根共用电源线,所述电源控制电路,在所述初始化期间或所述不同的初始化期间,按所述每一组通过对应的一根共用电源线对所述多个电源线供给所述初始化电位。

7. 如权利要求 2 所述的显示装置,其特征在于:

所述扫描信号线驱动电路,在从所述阈值检测期间后的时间点至所述多个扫描信号线的至少一部分被选择结束的时间点为止的至少一部分期间,对与所述至少一部分扫描信号线对应的至少一部分控制线进行驱动使得该至少一部分控制线成为非有效,之后在从该时间点至下一个初始化期间的开始时间点为止的至少一部分期间,统一地对所述至少一部分控制线进行驱动使得该至少一部分控制线成为有效,使得使所述发光控制晶体管为导通状态的期间全部为大致相同的长度。

8. 如权利要求 7 所述的显示装置,其特征在于:

所述扫描信号线驱动电路,在所述初始化期间和所述阈值检测期间,分别统一地对将所述多个扫描信号线和所述多个控制线分成多个组时的一组扫描信号线和控制线进行驱动使得该一组扫描信号线和控制线成为有效,并且在设定于与所述初始化期间和所述阈值检测期间不同的期间中的 1 个以上的不同的初始化期间和不同的阈值检测期间,按与所述一组不同的每一组分别统一地对所述扫描信号线和所述控制线进行驱动使得所述扫描信号线和所述控制线成为有效,在从所述不同的阈值检测期间后的时间点至所述一组扫描信号线被选择结束后的时间点为止的至少一部分的期间,对该一组扫描信号线对应的一组控制线进行驱动使得该一组控制线成为非有效,之后在从该时间点至下一个不同的初始化期间的开始时间点为止的至少一部分的期间,统一地对所述一组控制线进行驱动使得所述一组控制线成为有效。

9. 如权利要求 7 所述的显示装置,其特征在于:

所述显示装置还包括与所述多个控制线中的至少一部分共通地连接的至少一根共用控制线,

所述扫描信号线驱动电路,通过对所述至少一根共用控制线进行驱动而统一地驱动所述控制线。

10. 如权利要求 1 所述的显示装置,其特征在于:

所述电源控制电路对所述多个电源线仅供给所述电源电位,

所述信号线驱动电路,在将所有所述多个视频信号线的电位,设定成比为了流通不超

过所述电光学元件的阈值的电流而供给到所述驱动用晶体管的控制端子的基准电位大的高电平电位之后,在所述初始化期间内的规定的时间点,在将所有所述多个控制线维持在非有效的状态下,使所有所述多个视频信号线的电位向所述基准电位变化。

11. 如权利要求 1 所述的显示装置,其特征在于:

所述显示装置还包括与所述电光学元件并联连接的辅助电容器。

12. 一种显示装置的驱动方法,其特征在于:

所述显示装置的驱动方法是对有源矩阵型的显示装置进行驱动的方法,

所述显示装置包括:

用于传递表示要显示的图像的信号的多个视频信号线;

与所述多个视频信号线交叉的多个扫描信号线和多个控制线;

与所述多个视频信号线和所述多个扫描信号线的交叉点分别对应地配置成矩阵状的、形成要显示的图像的多个像素电路;和

对所述多个像素电路供给电源电位的多个电源线,

所述显示装置的驱动方法包括:

有选择地或统一地对所述多个扫描信号线和所述多个控制线进行驱动的扫描信号线驱动步骤;

通过施加所述表示要显示的图像的的信号而对所述多个视频信号线进行驱动的视频信号线驱动步骤;和

对所述多个电源线进行驱动的电控制步骤,其中,

所述像素电路包括:

电光学元件,其由从所述电源线供给的电流驱动;

驱动用晶体管,其设置在流经所述电光学元件的电流的路径上,决定要在该路径中流通的电流;

写入控制晶体管,其设置在所述驱动用晶体管的控制端子与所述视频信号线之间,在通过所述扫描信号线驱动步骤进行驱动使得所述扫描信号线成为有效时,将所述驱动用晶体管的所述控制端子与所述视频信号线连接;

发光控制晶体管,其设置在所述驱动用晶体管的一个导通端子与所述电源线之间,在通过所述扫描信号线驱动步骤进行驱动使得所述控制线成为有效时,将所述一个导通端子与所述电源线连接;和

电容器,其设置在所述驱动用晶体管的另一个导通端子与控制端子之间,

所述扫描信号线驱动步骤中,在设定于所述图像被显示前的帧期间开始时间点之后的用于对所述电光学元件进行初始化的初始化期间,和设定于该初始化期间之后的用于对所述驱动用晶体管的阈值电压进行补偿的阈值检测期间,统一地对所述多个扫描信号线的至少一部分进行驱动使得所述多个扫描信号线的至少一部分成为有效,并且,在所述阈值检测期间统一地对所述多个控制线的至少一部分进行驱动使得所述多个控制线的至少一部分成为有效,之后有选择地对所述多个扫描信号线进行驱动以显示所述图像。

显示装置及其驱动方法

技术领域

[0001] 本发明涉及显示装置,更详细而言,涉及有机 EL 显示器等具有通过电流驱动的自发光型显示元件的显示装置及其驱动方法。

背景技术

[0002] 作为薄型、高画质、低耗电的显示装置,一直以来有机 EL(ElectroLuminescence, 电致发光)显示器被广为人知。该有机 EL 显示器中矩阵状地配置有多个像素电路,像素电路中包括作为通过电流驱动的自发光型显示元件的有机 EL 元件和用于驱动它的驱动用晶体管。

[0003] 对这样的有机 EL 元件等电流驱动型显示元件中流通的电流进行控制的方式,大致分为:通过在显示元件的数据信号线电极中流通的数据信号电流来控制要在显示元件中流通的电流的恒流型控制方式(或电流指定型驱动方式);和通过与数据信号电压相对应的电压来控制要在显示元件中流通的电流的恒压型控制方式(或电压指定型驱动方式)。这样的方式中,当通过恒压型控制方式用有机 EL 显示器进行显示时,需要对驱动用晶体管的阈值电压的偏差、由有机 EL 元件的时效老化导致的高电阻化所引起的电流减小(亮度降低)进行补偿。而相对地,在恒流型控制方式下,由于数据信号的电流值被控制成与上述阈值电压和有机 EL 元件的内部电阻无关地在有机 EL 元件中流通恒定的电流,因此通常无需进行上述补偿。但是,已知在这样的恒流型控制方式下,因为驱动用晶体管数和配线数与恒压型控制方式相比有所增加,所以其开口率会降低,为此,恒压型控制方式被广泛采用。

[0004] 此处,在采用恒压型控制方式的结构中进行上述补偿动作的像素电路,一直以来已知各种结构。日本特开 2006-215275 号公报中,记载了图 21 所示的像素电路 80。该像素电路 80 中,包括 TFT(薄膜晶体管)81~85、电容器 86 和有机 EL 元件 87。在对像素电路 80 进行写入时,首先,使 TFT82 和 TFT84 成为导通状态,将 TFT85(驱动用晶体管)的栅极-源极间电压初始化。接着,使 TFT84 和 TFT83 依次成为断开状态,使电容器 86 保持 TFT85 的阈值电压。然后,对数据线 DTL 施加数据电位,并使 TFT81 成为导通状态。通过这样控制各个 TFT,能够对 TFT85 的阈值电压的偏差、由有机 EL 元件 87 的时效老化导致的高电阻化(所引起的电流减小)进行补偿。

[0005] 像素电路 80 与数据线 DTL、4 根控制线 WSL、AZL1、AZL2、DSL 和 3 根电源线(Vofs 用配线、Vcc 用配线和 Vss 用配线)连接。一般来说,与像素电路连接的配线(特别是控制线)的根数越多,电路越复杂,制造成本越高。为此,日本特开 2006-215275 号公报中记载了一种将 TFT82 或 TFT84 的源极端子与控制线 WSL 连接的像素电路。另外,日本特开 2007-316453 号公报中记载了一种将 TFT82 的栅极端子与上一行的控制线 WSL 连接的像素电路。像这样,通过共用控制线和电源线,能够减少配线的根数。

[0006] 日本特开 2007-310311 号公报中,记载了图 22 所示的像素电路 90。像素电路 90 中,包括 TFT91、TFT92、电容器 93 和有机 EL 元件 94。在对像素电路 90 进行写入时,首先,将

TFT91 控制成导通状态。接着,对电源线 DSL 施加初始化电位,从而对有机 EL 元件 94 的阳极端子提供初始化电位。然后,对电源线 DSL 施加电源电位,使电容器 93 保持 TFT92(驱动用晶体管)的阈值电压。接着,对数据线 DTL 施加数据电位。这样,从电源线提供初始化电位,能够利用较少的元件数量来补偿 TFT92 的阈值电压的偏差。日本特开 2007-148129 号公报中,记载了一种从电源线提供初始化电位,从数据线提供基准电位的像素电路。日本特开 2008-33193 号公报中,记载了一种在进行写入前的多个水平期间中进行补偿动作的像素电路。

[0007] 现有技术文献

[0008] 专利文献

[0009] 专利文献 1:日本特开 2006-215275 号公报

[0010] 专利文献 2:日本特开 2007-316453 号公报

[0011] 专利文献 3:日本特开 2007-310311 号公报

[0012] 专利文献 4:日本特开 2007-148129 号公报

[0013] 专利文献 5:日本特开 2008-33193 号公报

发明内容

[0014] 发明要解决的问题

[0015] 对于图 21 所示的像素电路 80,若应用日本特开 2006-215275 号公报或日本特开 2007-316453 号公报中记载的方法,则能够减少与像素电路连接的配线的根数。但是,通过这样的方法获得的像素电路存在 TFT 的个数较多的问题。而相对地,图 22 所示的像素电路 90 中 TFT 的个数较少。不过,在使用像素电路 90 时,需要与控制线 WSL 联动地对电源线 DSL 进行驱动。为此,电源控制电路中需要具有与电源线 WSL 相同数量的输出缓冲器。并且,电源线 DSL 的电位需要与控制线 WSL 的选择期间相应地在短时间内变化,因此电源控制电路中设置的输出缓冲器需要具有较大的电流驱动能力。因而,像素电路 90 中存在电源控制电路的电路规模变大、耗电量变大的问题。

[0016] 另外,若应用日本特开 2008-33193 号公报中记载的方法,则虽然能够充分确保进行补偿动作所需要的期间,但结构会变得复杂,而若与其它的现有例子那样在选择期间中进行阈值电压的补偿动作(也称阈值检测),则虽然能够使结构变得简单,但却存在不能充分确保进行补偿动作所需要的期间的问题。

[0017] 于是,本发明的目的在于提供一种显示装置,该显示装置能够将像素电路的开口率保持为较大,同时减小电源控制电路的电路规模、减少耗电量,并以简单的结构充分确保用于进行阈值检测的期间。

[0018] 解决问题的方案

[0019] 本发明的第一方面,提供一种有源矩阵型的显示装置,其特征在于,包括:

[0020] 用于传递表示要显示的图像的信号的多个视频信号线;

[0021] 与上述多个视频信号线交叉的多个扫描信号线和多个控制线;

[0022] 与上述多个视频信号线和上述多个扫描信号线的交叉点分别对应地配置成矩阵状的、形成要显示的图像的多个像素电路;

[0023] 对上述多个像素电路供给电源电位的多个电源线;

[0024] 有选择地或统一地对上述多个扫描信号线和上述多个控制线进行驱动的扫描信号线驱动电路；

[0025] 通过施加上述表示要显示的图像的的信号而对上述多个视频信号线进行驱动的视频信号线驱动电路；和

[0026] 对上述多个电源线进行驱动电源控制电路，其中，

[0027] 上述像素电路包括：

[0028] 电光学元件，其由从上述电源线供给的电流驱动；

[0029] 驱动用晶体管，其设置在流经上述电光学元件的电流的路径上，决定要在该路径中流通的电流；

[0030] 写入控制晶体管，其设置在上述驱动用晶体管的控制端子与上述视频信号线之间，在通过上述扫描信号线驱动电路进行驱动使得上述扫描信号线成为有效时，将上述驱动用晶体管的上述控制端子与上述视频信号线连接；

[0031] 发光控制晶体管，其设置在上述驱动用晶体管的一个导通端子与上述电源线之间，在通过上述扫描信号线驱动电路进行驱动使得上述控制线成为有效时，将上述一个导通端子与上述电源线连接；和

[0032] 电容器，其设置在上述驱动用晶体管的另一个导通端子与控制端子之间，

[0033] 上述扫描信号线驱动电路，在设定于上述图像被显示前的帧期间开始时间点之后的用于对上述电光学元件进行初始化的初始化期间，和设定于该初始化期间之后的用于对上述驱动用晶体管的阈值电压进行补偿的阈值检测期间，统一地对上述多个扫描信号线的至少一部分进行驱动使得上述多个扫描信号线的至少一部分成为有效，并且，在上述阈值检测期间统一地对上述多个控制线的至少一部分进行驱动使得上述多个控制线的至少一部分成为有效，之后有选择地对上述多个扫描信号线进行驱动以显示上述图像。

[0034] 本发明的第二方面，在本发明第一方面的显示装置中，其特征在于：

[0035] 上述电源控制电路，在上述初始化期间对上述多个电源线供给用于对上述电光学元件进行初始化的初始化电位，在上述初始化期间以外的期间对上述多个电源线供给上述电源电位，

[0036] 上述扫描信号线驱动电路，在上述初始化期间统一地对上述多个控制线的上述至少一部分进行驱动，使得上述多个控制线的上述至少一部分成为有效。

[0037] 本发明的第三方面，在本发明第二方面的显示装置中，其特征在于：

[0038] 上述扫描信号线驱动电路，在上述初始化期间和上述阈值检测期间，分别统一地对将上述多个扫描信号线和上述多个控制线分成多个组时的一组扫描信号线和控制线进行驱动，使得该一组扫描信号线和控制线成为有效，并且在设定于与上述初始化期间和上述阈值检测期间不同的期间中的 1 个以上的不同的初始化期间和不同的阈值检测期间，按与上述一组不同的每一组分别统一地对上述扫描信号线和上述控制线进行驱动使得上述扫描信号线和上述控制线成为有效。

[0039] 本发明的第四方面，在本发明第三方面的显示装置中，其特征在于：

[0040] 上述扫描信号线驱动电路，每当为了显示上述图像而有选择地被驱动成为有效的扫描信号线被选择结束，对与该扫描信号线对应的控制线进行驱动使得该控制线成为有效，使得使上述发光控制晶体管为导通状态的期间全部为大致相同的长度。

[0041] 本发明的第五方面,在本发明第三方面的显示装置中,其特征在于:

[0042] 上述多个电源线被分成多个组时,按不同的组逐个依次设置,使得同一组的两个电源线不相邻。

[0043] 本发明的第六方面,在本发明第三方面的显示装置中,其特征在于:

[0044] 所述每一组还包括与上述多个电源线中的一组共通地连接的一根共用电源线,

[0045] 上述电源控制电路,在上述初始化期间或上述不同的初始化期间,按上述每一组通过对应的一根共用电源线对上述多个电源线供给上述初始化电位。

[0046] 本发明的第七方面,在本发明第二方面的显示装置中,其特征在于:

[0047] 上述扫描信号线驱动电路,在从上述阈值检测期间后的时间点至上述多个扫描信号线的至少一部分被选择结束的时间点为止的至少一部分期间,对与上述至少一部分扫描信号线对应的至少一部分控制线进行驱动使得该至少一部分控制线成为非有效,之后在从该时间点至下一个初始化期间的开始时间点为止的至少一部分期间,统一地对上述至少一部分控制线进行驱动使得该至少一部分控制线成为有效,使得使上述发光控制晶体管为导通状态的期间全部为大致相同的长度。

[0048] 本发明的第八方面,在本发明第七方面的显示装置中,其特征在于:

[0049] 上述扫描信号线驱动电路,在上述初始化期间和上述阈值检测期间,分别统一地对上述多个扫描信号线和上述多个控制线分成多个组时的一组扫描信号线和控制线进行驱动使得该一组扫描信号线和控制线成为有效,并且在设定于与上述初始化期间和上述阈值检测期间不同的期间中的 1 个以上的不同的初始化期间和不同的阈值检测期间,按与上述一组不同的每一组分别统一地对上述扫描信号线和上述控制线进行驱动使得上述扫描信号线和上述控制线成为有效,在从上述不同的阈值检测期间后的时间点至上述一组扫描信号线被选择结束后的时间点为止的至少一部分的期间,对该一组扫描信号线对应的一组控制线进行驱动使得该一组控制线成为非有效,之后在从该时间点至下一个不同的初始化期间的开始时间点为止的至少一部分的期间,统一地对上述一组控制线进行驱动使得上述一组控制线成为有效。

[0050] 本发明的第九方面,在本发明第七方面的显示装置中,其特征在于:

[0051] 所述显示装置还包括与上述多个控制线中的至少一部分共通地连接的至少一根共用控制线,

[0052] 上述扫描信号线驱动电路,通过对上述至少一根共用控制线进行驱动而统一地驱动上述控制线。

[0053] 本发明的第十方面,在本发明第一方面的显示装置中,其特征在于:

[0054] 上述电源控制电路对上述多个电源线仅供给上述电源电位,

[0055] 上述信号线驱动电路,在将所有上述多个视频信号线的电位,设定成比为了流通不超过上述电光学元件的阈值的电流而供给到上述驱动用晶体管的控制端子的基准电位大的高电平电位之后,在上述初始化期间内的规定的时间点,在将所有上述多个控制线维持在非有效的状态下,使上述多个视频信号线全部的电位向上述基准电位变化。

[0056] 本发明的第十一方面,在本发明第一方面的显示装置中,其特征在于:

[0057] 所述显示装置还包括与上述电光学元件并联连接的辅助电容器。

[0058] 本发明的第十二方面,提供一种显示装置的驱动方法,其特征在于:

- [0059] 上述显示装置的驱动方法是对有源矩阵型的显示装置进行驱动的方法，
- [0060] 上述显示装置包括：
- [0061] 用于传递表示要显示的图像的信号的多个视频信号线；
- [0062] 与上述多个视频信号线交叉的多个扫描信号线和多个控制线；
- [0063] 与上述多个视频信号线和上述多个扫描信号线的交叉点分别对应地配置成矩阵状的、形成要显示的图像的多个像素电路；和
- [0064] 对上述多个像素电路供给电源电位的多个电源线，
- [0065] 上述显示装置的驱动方法包括：
- [0066] 有选择地或统一地对上述多个扫描信号线和上述多个控制线进行驱动的扫描信号线驱动步骤；
- [0067] 通过施加上述表示要显示的图像的的信号而对上述多个视频信号线进行驱动的視頻信号线驱动步骤；和
- [0068] 对上述多个电源线进行驱动电源控制步骤，其中，
- [0069] 上述像素电路包括：
- [0070] 电光学元件，其由从上述电源线供给的电流驱动；
- [0071] 驱动用晶体管，其设置在流经上述电光学元件的电流的路径上，决定要在该路径中流通的电流；
- [0072] 写入控制晶体管，其设置在上述驱动用晶体管的控制端子与上述视频信号线之间，在通过上述扫描信号线驱动步骤进行驱动使得上述扫描信号线成为有效时，将上述驱动用晶体管的上述控制端子与上述视频信号线连接；
- [0073] 发光控制晶体管，其设置在上述驱动用晶体管的一个导通端子与上述电源线之间，在通过上述扫描信号线驱动步骤进行驱动使得上述控制线成为有效时，将上述一个导通端子与上述电源线连接；和
- [0074] 电容器，其设置在上述驱动用晶体管的另一个导通端子与控制端子之间，
- [0075] 上述扫描信号线驱动步骤中，在设定于上述图像被显示前的帧期间开始时间点之后的用于对上述电光学元件进行初始化的初始化期间，和设定于该初始化期间之后的用于对上述驱动用晶体管的阈值电压进行补偿的阈值检测期间，统一地对上述多个扫描信号线的至少一部分进行驱动使得上述多个扫描信号线的至少一部分成为有效，并且，在上述阈值检测期间统一地对上述多个控制线的至少一部分进行驱动使得上述多个控制线的至少一部分成为有效，之后有选择地对上述多个扫描信号线进行驱动以显示上述图像。
- [0076] 发明的效果
- [0077] 根据上述本发明的第一方面，用于提供初始化电位的信号线等不再需要，能够减少像素电路内的元件数量，因此开口率不会降低，并且，由于不需要例如每当扫描信号线被选择时驱动电源控制电路，所以能够降低耗电量，并能够减少电源控制电路中设置的输出缓冲器等，从而减小电源控制电路的电路规模。另外，由于能够将阈值检测期间设定为适宜的期间——典型的是比选择期间长的期间，所以能够可靠地进行阈值检测，能够提高阈值补偿的精度。此外，与在选择期间中进行阈值检测的结构相比，能够充分地获得像素数据的写入期间。因此，在写入期间较短——即通常以高速进行驱动的结构——例如 3 维图像显示装置（典型的是 3D 电视）中特别适用。

[0078] 根据上述本发明的第二方面,除了能够减小电源控制电路的电路规模、减少耗电量之外,还能够将初始化期间设定为适宜的期间——典型的是比选择期间长的期间,因此即使在驱动能力比较小的电源控制电路中,也能够可靠地进行初始化动作。

[0079] 根据上述本发明的第三方面,因为在与典型情况下设定为帧期间开始时间点后(典型情况下为开始时间点后立即)的初始化期间和阈值检测期间不同的初始化期间和阈值检测期间中进行初始化和阈值检测的像素电路,不需要在帧期间结束时间点停止发光,所以能够在该结束时间点前进行用于图像显示的选择动作。其结果,能够获得足够长的数据的写入期间(选择期间)。

[0080] 根据上述本发明的第四方面,由于所有像素电路中的发光期间的长度都一致,所以能够抑制亮度的不均。另外,各像素电路在发光期间以外为熄灭,因此与进行黑插入的情况同样地,能够提高动态图像性能。

[0081] 根据上述本发明的第五方面,当采用了在不同的每个组中将同一组的2个电源线集中设置以使它们相邻的结构,例如在画面的上半部分和下半部分中电源线中流通的电流大为不同的情况下,画面的中央会产生亮度差。不过,若采用使同一组的2个电源线不相邻设置的结构,则各电源线中流通的电流的量在多个行中被平均化为大致相同,所以能够预先防止可能在画面的中央产生的亮度差。

[0082] 根据上述本发明的第六方面,由于共用电源线的数量与电源控制电路的输出数变得相等,因此能够减少电源控制电路中设置的输出缓冲器等,减小电源控制电路的电路规模。

[0083] 根据上述本发明的第七方面,通过对所有行将从阈值检测结束时间点到发光开始时间点的期间设定为相同,能够使从阈值检测的结束时间点起产生的漏电流在所有行的像素电路中大致相等。其结果,漏电流导致的亮度降低量的所有行的像素电路中变得大致相同,结果上能够抑制显示不均。另外,与上述本发明的第四方面的情况相同地,也能够获得由黑插入带来的动态图像性能的提高效果。

[0084] 根据上述本发明的第八方面,能够获得上述本发明的第七方面的显示不均的抑制效果,并且,也能够获得上述本发明的第三方面的能够获得足够长的数据的写入期间(选择期间)的效果。

[0085] 根据上述本发明的第九方面,由于共用控制线的数量与扫描信号线驱动电路的控制信号输出数变得相等,因此能够减小扫描信号线驱动电路的电路规模,并且能够减小从扫描信号线驱动电路至各控制线的配线区域面积。

[0086] 根据上述本发明的第十方面,由于电源控制电路中设置的输出为1个,仅输出恒定的电源电位而不进行任何驱动,因此能够减小电源控制电路的电路规模。

[0087] 根据上述本发明的第十一方面,通过与电光学元件并联地附加辅助电容器,能够使电光学元件的电容值可靠地大于(典型情况下非常大)像素电路中包括的上述电容器的电容值,所以能够提高阈值补偿时使用的近似式的近似精度,提高阈值检测的精度。

[0088] 根据上述本发明的第十二方面,在显示装置的驱动方法中,也能够起到与上述本发明的第一方面中的效果相同的效果。

附图说明

- [0089] 图 1 是表示本发明第一实施方式的显示装置的结构框图。
- [0090] 图 2 是上述实施方式的像素电路的电路图。
- [0091] 图 3 是表示上述实施方式中像素电路的驱动方法的时序图。
- [0092] 图 4 是表示上述实施方式中电源线的连接方式的图。
- [0093] 图 5 是表示上述实施方式中各行的像素电路的动作的图。
- [0094] 图 6 是表示上述实施方式中各行的像素电路的动作的其它例子的图。
- [0095] 图 7 是表示上述实施方式中控制线的连接方式的其它例子的图。
- [0096] 图 8 是表示上述实施方式的显示装置的结构其它例子的框图。
- [0097] 图 9 是表示本发明第二实施方式的显示装置中电源线的连接方式的图。
- [0098] 图 10 是表示上述实施方式中各行的像素电路的动作的图。
- [0099] 图 11 是表示本发明第三实施方式的显示装置中电源线的连接方式的图。
- [0100] 图 12 是表示上述实施方式中各行的像素电路的动作的图。
- [0101] 图 13 是表示本发明第四实施方式的显示装置的结构框图。
- [0102] 图 14 是表示上述实施方式中各行的像素电路的动作的图。
- [0103] 图 15 是表示本发明第五实施方式的显示装置中像素电路的驱动方法的时序图。
- [0104] 图 16 是表示上述第二实施方式的变形例中控制线 E_i 的连接方式的图。
- [0105] 图 17 是表示上述第二实施方式的变形例的显示装置中各行的像素电路 10 的动作的图。
- [0106] 图 18 是表示上述第三实施方式的变形例中控制线 E_i 的连接方式的图。
- [0107] 图 19 是表示上述第三实施方式的变形例的显示装置中各行的像素电路 10 的动作的图。
- [0108] 图 20 是表示上述第一实施方式至第四实施方式的变形例中像素电路的电路图。
- [0109] 图 21 是表示现有的显示装置中包括的像素电路的电路图。
- [0110] 图 22 是现有的其它的显示装置中包括的像素电路的电路图。

具体实施方式

[0111] (第一实施方式)

[0112] 图 1 是表示本发明的第一实施方式的显示装置的结构框图。图 1 所示的显示装置 100 是有机 EL 显示器,该有机 EL 显示器包括显示控制电路 1、栅极驱动电路 2、源极驱动电路 3、电源控制电路 4 和 $(m \times n)$ 个像素电路 10。以下,令 m 和 n 为 2 以上的整数, i 为 1 以上 n 以下的整数, j 为 1 以上 m 以下的整数。

[0113] 在显示装置 100 中,设置有彼此平行的 n 根扫描信号线 G_i 和与其正交的彼此平行的 m 根数据线 S_j 。 $(m \times n)$ 个像素电路 10,与扫描信号线 G_i 和数据线 S_j 的各交叉点对应地配置成矩阵状。另外,与扫描信号线 G_i 平行地设置有 n 根控制线 E_i 和 n 根电源线 VP_i 。另外,还设置有用于连接电源控制电路 4 和电源线 VP_i 的作为电流供给用主干配线的共用电源线 9。扫描信号线 G_i 和控制线 E_i 与栅极驱动电路 2 连接,数据线 S_j 与源极驱动电路 3 连接。电源线 VP_i 通过共用电源线 9 与电源控制电路 4 连接。像素电路 10 通过未图示的共用电极被供给共用电位 V_{com} 。另外,此处采用了电源线 VP_i 的一端与共用电源线 9 连接的结构,但也可以采用在两端(或 3 个以上的连接点)连接的结构。

[0114] 显示控制电路 1 对栅极驱动电路 2、源极驱动电路 3 和电源控制电路 4 输出控制信号。更详细而言,显示控制电路 1 对栅极驱动电路 2 输出定时信号 OE、启动脉冲 YI 和时钟 YCK,对源极驱动电路 3 输出启动脉冲 SP、时钟 CLK、显示数据 DA 和锁存脉冲 LP,对电源控制电路 4 输出控制信号 CS。

[0115] 栅极驱动电路 2 包括移位寄存器电路、逻辑运算电路和缓冲器(均未图示)。移位寄存器电路与时钟 YCK 同步地依次传输(转送)启动脉冲 YI。逻辑运算电路在从移位寄存器电路的各级输出的脉冲与定时信号 OE 之间进行逻辑运算。逻辑运算电路的输出经缓冲器被提供给对应的扫描信号线 G_i 和控制线 E_i 。扫描信号线 G_i 上连接有 m 个像素电路 10,像素电路 10 通过使用扫描信号线 G_i 而每 m 个统一地选择(批量选择)。

[0116] 源极驱动电路 3 包括 m 比特的移位寄存器 5、寄存器 6、锁存电路 7 和 m 个 D/A 转换器 8。移位寄存器 5 具有级联连接的 m 个寄存器,将供给到第一级的启动脉冲 SP 与时钟 CLK 同步地传输,从各级的寄存器输出定时脉冲 DLP。与定时脉冲 DLP 的输出定时一致地,显示数据 DA 被供给到寄存器 6。寄存器 6 按照定时脉冲 DLP 存储显示数据 DA。当寄存器 6 存储一行的量的显示数据 DA 时,显示控制电路 1 对锁存电路 7 输出锁存脉冲 LP。当锁存电路 7 接收到锁存脉冲 LP 时,保持存储在寄存器 6 中的显示数据。D/A 转换器 8 与数据线 S_j 对应地设置。D/A 转换器 8 将保持在锁存电路 7 中的显示数据转换为模拟电压,将得到的模拟电压施加到数据线 S_j 上。

[0117] 电源控制电路 4 基于控制信号 CS 对共用电源线 9 切换着施加电源电位和初始化电位。如图 1 所示,由于所有的电源线 V_{P_i} 与 1 根共用电源线 9 连接,因此所有的电源线 V_{P_i} 的电位在同一定时被切换为电源电位或初始化电位。以下令电源电位为高电平电位,初始化电位为低电平电位。

[0118] 图 2 是像素电路 10 的电路图。如图 2 所示,像素电路 10 中包括 TFT11 ~ 13、电容器 15 和有机 EL 元件 16。TFT11 ~ 13 均为 N 沟道型晶体管。TFT11 ~ 13 分别作为写入控制晶体管、驱动用晶体管和发光控制晶体管发挥作用。有机 EL 元件 16 作为电光学元件发挥作用。

[0119] 另外,本说明书中,电光学元件除了有机 EL 元件之外,还指代 FED(Field Emission Display:场发射显示器)、LED、电荷驱动元件、液晶、E-ink(电子墨水)等光学特性会因提供电力而发生变化的所有元件。此外,以下以有机 EL 元件作为电光学元件的例子,但只要是根据电流量控制发光量的发光元件就能够应用同样的说明。

[0120] 如图 2 所示,像素电路 10 与扫描信号线 G_i 、控制线 E_i 、数据线 S_j 、电源线 V_{P_i} 和具有共用电位 V_{com} 的电极连接。TFT11 的 1 个导通端子与数据线 S_j 连接,另 1 个导通端子与 TFT12 的栅极端子连接。TFT13 的漏极端子与电源线 V_{P_i} 连接,源极端子与 TFT12 的漏极端子连接。TFT12 的源极端子与有机 EL 元件 16 的阳极端子连接。有机 EL 元件 16 的阴极端子被施加共用电位 V_{com} 。电容器 15 设置在 TFT12 的栅极端子与源极端子之间。TFT11 的栅极端子与扫描信号线 G_i 连接,TFT13 的栅极端子与控制线 E_i 连接。

[0121] 图 3 是表示像素电路 10 的驱动方法的时序图。图 3 中, V_{G_i} 表示第 i 行的像素电路中包括的 TFT12 的栅极电位, V_{S_i} 表示该 TFT12 的源极电位(有机 EL 元件 16 的阳极电位)。像素电路 10 在一帧期间中各进行一次初始化、阈值检测(TFT12 的阈值检测)、写入和发光,发光期间以外为熄灭。另外,发光(和熄灭)的是有机 EL 元件 16,但由于像素电路

10 中包括该有机 EL 元件 16,因此以下表述为像素电路 10 发光或熄灭。另外,帧期间指的是用于显示一幅图像的单位期间,可以包含黑插入期间等,能设定为各种长度。

[0122] 以下参照图 3 对第一行的像素电路的动作进行说明。在时刻 t_{11} 之前,扫描信号线 G1 和控制线 E1 的电位为低电平,电源线 VP1 的电位为高电平。在时刻 t_{11} ,控制线 E1 的电位变化为高电平(成为有效(active)),电源线 VP1 的电位变化为低电平(以下将电源线 VPi 的低电平电位称为 VP_L)。电位 VP_L 使用足够低的电位,具体而言,使用比即将到达时刻 t_{11} 前的 TFT12 的栅极电位低的电位。另外,此时数据线 Sj 被施加基准电位 Vref,由于该电位被供给到 TFT12 的栅极,所以 TFT12 成为导通状态。此外,由于 TFT13 也成为导通状态,所以 TFT12 的源极电位 VS1 变得与电位 VP_L 大致相等。

[0123] 在时刻 t_{12} ,电源线 VP1 的电位变化为高电平。并且,此时数据线 Sj 被施加基准电位 Vref。该基准电位 Vref 是通过这样的方式决定的,即,使得时刻 t_{12} 后 TFT12 立即成为导通状态,并且时刻 t_{12} 以后对有机 EL 元件 16 施加的电压不超过发光阈值电压。因此,在时刻 t_{12} 以后 TFT12 成为导通状态,但有机 EL 元件 16(因为没有超过阈值)中没有电流流通。因而,电流从电源线 VP1 经 TFT13 和 TFT12 流入 TFT12 的源极端子,TFT12 的源极电位 VS1 上升。TFT12 的源极电位 VS1 上升至使得栅极-源极间电压 Vgs 变得与阈值电位 Vth 相等,达到 $(V_{ref}-V_{th})$ 。

[0124] 在时刻 t_{13} ,扫描信号线 G1 的电位变化为低电平。并且,控制线 E1 的电位变化为低电平,所以时刻 t_{13} 以后,TFT13 成为断开状态。因此,TFT12 的源极电位 VS1 被维持在 $(V_{ref}-V_{th})$ 。

[0125] 在时刻 t_{14} ,扫描信号线 G1 的电位变化为高电平,数据线 Sj 的电位(未图示)成为与显示数据相对应的电平(以下将此时的数据线 Sj 的电位称为数据电位 Vdat1)。时刻 t_{14} 以后,TFT11 成为导通状态,TFT12 的栅极电位 VG1 从 Vref 变化为 Vdat1。时刻 t_{14} 以后 TFT12 的栅极-源极间电压 Vgs 由下式(1)给出。

$$[0126] \quad V_{gs} = \{C_{OLED}/(C_{OLED}+C_{st})\} \times (V_{dat1}-V_{ref})+V_{th} \cdots (1)$$

[0127] 上式(1)中, C_{OLED} 是有机 EL 元件 16 的电容值, C_{st} 是电容器 15 的电容值。

[0128] 有机 EL 元件 16 的电容值足够大, $C_{OLED} \gg C_{st}$ 成立。因此,上式(1)能够变形(近似)为下式(2)。

$$[0129] \quad V_{gs} = V_{dat1}-V_{ref}+V_{th} \cdots (2)$$

[0130] 这样,当 TFT12 的栅极电位 VG1 从 Vref 变化为 Vdat1 时,TFT12 的源极电位 VS1 几乎不变化,TFT12 的栅极-源极间电压 Vgs 大致成为 $(V_{dat1}-V_{ref}+V_{th})$ 。

[0131] 在时刻 t_{15} ,扫描信号线 G1 的电位变化为低电平。时刻 t_{15} 以后,TFT11 成为断开状态。因此,即使数据线 Sj 的电位发生变化,TFT12 的栅极-源极间电压 Vgs 也保持为大致 $(V_{dat1}-V_{ref}+V_{th})$ 。

[0132] 在时刻 t_{16} ,控制线 E1 的电位变化为高电平。时刻 t_{16} 以后,TFT13 成为导通状态,TFT12 的漏极端子经 TFT13 与电源线 VP1 连接。此时电源线 VP1 的电位为高电平,因而电流从电源线 VPi 经 TFT13 和 TFT12 流动至 TFT12 的源极端子,TFT12 的源极电位 VS1 上升。该时间点 TFT12 的栅极端子为电浮置(floating)状态。因而,当 TFT12 的源极电位 VS1 上升时,TFT12 的栅极电位 VG1 也上升。此时,TFT12 的栅极-源极间电压 Vgs 保持为大致恒定。

[0133] 施加在电源线 VPi 上的高电平电位是这样被确定的,即,使得发光期间(时刻 t16 ~ t17)中 TFT12 在饱和区域动作。因此,发光期间中 TFT12 中流动的电流 I,若忽略沟道长度调制效应,由下式(3)给出。

$$[0134] \quad I = 1/2 \cdot W/L \cdot \mu \cdot Cox (Vgs - Vth)^2 \dots (3)$$

[0135] 上述(3)中,W是栅极宽度,L是栅极长度、 μ 是载流子迁移率,Cox是栅极氧化膜电容。

[0136] 这样,根据上式(2)和上式(3),可推导出下式(4)。

$$[0137] \quad I = 1/2 \cdot W/L \cdot \mu \cdot Cox (Vdat1 - Vref)^2 \dots (4)$$

[0138] 上式(4)表示的电流 I,随数据电位 Vdat1 相应变化,但不依赖于 TFT12 的阈值电压 Vth。因而,即使在阈值电压 Vth 存在偏差、阈值电压 Vth 随时间发生变化的情况下,也能够有机 EL 元件 16 中流动与数据电位 Vdat1 相应的电流,使有机 EL 元件 16 以期望的亮度发光。

[0139] 在时刻 t17,控制线 E1 的电位变化为低电平。时刻 t17 以后,TFT13 成为断开状态。因此,有机 EL 元件 16 中不流通电流,像素电路 10 熄灭。

[0140] 这样,第一行的像素电路在时刻 t11 到时刻 t12 的期间进行初始化,在时刻 t12 到时刻 t13 的期间进行阈值检测,在时刻 t14 到时刻 t15 的期间进行写入,在时刻 t16 到时刻 t17 的期间发光,在时刻 t16 到时刻 t17 的期间以外的期间熄灭。第二行的像素电路,与第一行的像素电路相同地在时刻 t11 到时刻 t12 的期间进行初始化,并且在时刻 t12 到时刻 t13 的期间进行阈值检测,与第一行像素电路相比延迟规定时间 Ta 进行写入和发光。一般而言,第 i 行的像素电路在与其它行的像素电路相同的期间进行初始化和阈值检测,与第 (i-1) 行的像素电路相比延迟时间 Ta 进行写入和发光。

[0141] 因而,能够将初始化期间设定为适宜的期间——典型的是比选择期间长的期间,所以即使在电源控制电路 4a 所包括的输出缓冲器的电流能力较小的情况下,也充分驱动。另外,由于阈值检测期间也能够设定为适宜的期间——典型的是比选择期间长的期间,所以能够可靠地进行阈值检测,能够提高阈值补偿的精度。此外,与在选择期间中进行阈值检测的结构相比,能够充分地获得像素数据的写入期间。因此,在写入期间较短——即进行高速驱动的结构——例如 3 维图像显示装置(典型的是 3D 电视)中,也能够容易地应用本发明的技术方案。

[0142] 接着,参照图 4 和图 5 说明本实施方式中电源线的连接状态,和通过该电源线提供电流从而被驱动的像素电路 10 的动作。图 4 是表示本实施方式的显示装置中电源线 VPi 的连接方式的图。图 4 所示的显示装置中,为了连接电源控制电路 4a 和电源线 VPi,设置有 1 根共用电源线 111。共用电源线 111 的一端与电源控制电路 4a 所具有的 1 个输出端子连接,所有的电源线 VPi 与共用电源线 111 连接。

[0143] 另外,如上文所述,该共用电源线 111 是电流供给用主干配线,但本实施方式中只要是能够将所有的电源线 VPi 共通地连接到电源控制电路 4a 上的配线即可,也可以不是主干配线,另外,关于其数量、与电源线 VPi 的连接位置,能够应用公知的所有结构。

[0144] 图 5 是表示本实施方式的显示装置中各行的像素电路 10 的动作的图。电源控制电路 4a 在一帧期间的开头对共用电源线 111 施加规定时间的低电平电位。因此,所有的行的像素电路在一帧期间的开头进行初始化。接着,在该初始化之后,所有的行的像素电路立

即进行阈值检测。然后,第一行的像素电路被选择,第一行的像素电路进行写入。接着,第二行的像素电路被选择,第二行的像素电路进行写入。之后同样地第三行~第 n 行的像素电路按每一行被依次选择,被选择的像素电路进行写入。

[0145] 各行的像素电路,在从阈值检测至即将进行写入前的期间是熄灭的。此处,各行的像素电路发光的时间必需相同,并且第 n 行的像素电路的发光需要到一帧期间的最后完成。因此,各行的像素电路在写入后进行一定时间 T1 的发光,这以外是熄灭的。

[0146] 一般的显示装置中,对像素电路进行的写入,花费一帧期间进行。而相对地,图 5 所示的本实施方式的结构中,(为了确保约 1/2 帧的发光期间)对像素电路的写入花费约 1/2 帧期间进行。因此,像素电路的扫描速度为通常情况下的约 2 倍。另外,在该例中,像素电路的发光期间的长度 T1 为约 1/2 帧期间,不过也可以保持像素电路的扫描速度为通常情况的约 2 倍,但使发光期间的长度比 1/2 帧期间短。或者,也可以使像素电路的扫描速度比通常情况的约 2 倍更快,使发光期间的长度比 1/2 帧期间长。

[0147] 另外,图 5 所示的动作例中,发光期间在数据写入后的邻近时间点(例如时刻 t16)开始,但该发光期间的开始时间点也可以更迟。此外,也可以如图 6 所示,将发光期间的开始时间点设定为在所有的行中一致。

[0148] 图 6 是表示各行的像素电路 10 的动作的其它例子的图。与图 5 进行比较可知,图 6 中像素电路 10 也在一帧期间中各进行一次初始化、阈值检测(TFT12 的阈值检测)、写入和发光,发光期间以外为熄灭,但各行的像素电路在写入后在每一行熄灭不同的规定的期间,之后所有的行的像素电路同时(统一地)进行一定时间 T1 的发光,在一帧期间的最后(换言之,在下一帧的初始化前)同时熄灭。像这样,当在所有的行中将从阈值检测的结束时间点到发光的开始时间点的期间设定为相同时,能够抑制显示不均。

[0149] [0066] 即,如图 4 所示的上述说明,当 TFT11 成为断开状态时,即使数据线 S_j 的电位发生变化,TFT12 的栅极-源极间电压 V_{gs} 也保持为大致(V_{dat1}-V_{ref}+V_{th})不变。不过,由于 TFT12 中存在微小的漏电流,因此栅极-源极间电压 V_{gs} 实际上是在一点一点地缓慢下降的。因此,若在所有的行中将从(所有的行中相同的)阈值检测的结束时间点到发光的开始时间点的期间设定为相同,则能够使得 TFT12 中产生的漏电流在所有的行的像素电路 10 中为大致相同,因此漏电流导致的亮度降低量在所有的行的像素电路 10 中变得大致相同,其结果能够抑制显示不均。

[0150] 此处,在如上所述进行初始化、阈值检测和发光的情况下,它们的定时在所有的行中是相同的,因此使各控制线 E_i 为有效(或非有效)的信号是全部相同的。因而,也可以如图 7 所示,采用设置将所有的控制线连接的共用控制线的结构。

[0151] 图 7 是表示上述结构中控制线 E_i 的连接方式的图。图 7 所示的显示装置中,为了连接扫描信号线驱动电路 102a 和控制线 E_i,设置有 1 根共用控制线 211。共用控制线 211 的一端与扫描信号线驱动电路 102a 所具有的 1 个控制信号的输出端子连接,所有的控制线 E_i 与共用控制线 211 连接。另外,该共用控制线 211 只要是能够将所有的控制线 E_i 共通地与扫描信号线驱动电路 102a 连接的配线既可,可以不是主干配线,并且其数量和与控制线 E_i 的连接位置能够应用公知的所有配线结构,例如将控制线 E_i 划分为多个组时与 1 个组中所包含的所有控制线 E_i 共通地连接的结构(即设置与组的数量相同的共用控制线)。通过采用这样的结构,能够使扫描信号线驱动电路 102a 的控制信号用输出端子仅为 1 个,

能够使结构变得简单,并且能够减小连接到控制线 E_i 的配线区域面积。

[0152] 如上所示,通过从本实施方式的显示装置 100 所具备的电源控制电路 4 对共用电源线 9 施加初始化电位,能够简单地从电源线 VP_i 对像素电路 10 提供初始化电位。由此,不需要新的用于提供初始化电位的结构,能够减少像素电路 10 内的元件数量。另外,电源控制电路 4 对与所有的电源线 VP_i 电连接的 1 根共用电源线 9 进行驱动。因而,与分别对电源线 VP_i 进行驱动相比,能够大幅度减少电源控制电路 4 中设置的输出缓冲器,减小电源控制电路 4 的电路规模。此外,能够使电源的驱动次数在一帧中为一次,所以与例如进行与各行数相当的次数的驱动的情况相比,能够降低耗电。另外,通过使共用电源线 9 为 1 根(或比较少的数量),能够减小用于供给电源的配线区域面积。

[0153] 此外,只要是像这样 1 根共用电源线 9 与所有的电源线 VP_i 电连接的结构,共用电源线 9 和电源线 VP_i 的配置结构和连接方式就能够应用公知的所有结构,例如可以是图 8 所示的结构。

[0154] 图 8 是表示本实施方式的显示装置的结构的其他例子的框图。与图 1 所示的结构不同,图 8 所示的显示装置 100 中设置的 m 根电源线 VP_i 并不与 n 根控制线 E_i 和扫描信号线 G_i 平行,而是设置成与 m 根数据线 S_j 平行。通过像这样配置电源线 VP_i ,能够减少与每 1 根电源线 VP_i 连接的像素电路 10 的数量,能够减小应当对各像素电路 10 供给的电流量的差。不过,为了确保足够大的电极宽度,图 1 所示的结构更为优选。

[0155] 另外,本实施方式中的栅极驱动电路 2 进行控制,选择初始化后的所有像素电路 10,使得被选择的所有像素电路 10 进行 TFT12 的阈值检测。进而,栅极驱动电路 2 进行控制,以行单位选择初始化后的像素电路 10,使得被选择的像素电路 10 依次进行 TFT12 的写入和发光。由此,能够补偿 TFT12 的阈值电压而显示画面。

[0156] 另外,TFT13 在初始化时被控制为导通状态,初始化时对电源线 VP_i 施加了初始化电位时,TFT12 因栅极电压为基准电位 V_{ref} 而成为导通状态,能够对 TFT12 的源极端子施加初始化电位。并且,TFT13 被控制成在发光时仅在一定时间为导通状态。由此,能够使像素电路 10 的发光期间的长度一致,抑制亮度的不均。另外,像素电路 10 在发光期间以外为熄灭,因此与进行黑插入的情况同样地,能够提高动态图像性能。

[0157] 此外,像素电路 10 中包括的所有晶体管是 N 沟道型晶体管。像这样,通过使像素电路 10 中包括的晶体管由相同导电型晶体管构成,能够降低显示装置的成本。

[0158] (第二实施方式)

[0159] 本发明第二实施方式的显示装置的结构和动作,除了电源线的连接状态和像素电路的动作外均与图 1 所示的第一实施方式大致相同,因此对同一构成要素标记同一附图标记省略其说明。以下对该第二实施方式中有特征性的结构和动作进行说明。

[0160] 图 9 是表示本发明第二实施方式的显示装置中电源线 VP_i 的连接方式的图。该显示装置中,为了连接电源控制电路 4b 和电源线 VP_i ,设置有 2 根共用电源线 121、122。共用电源线 121、122 的一端与电源控制电路 4b 所具有的 2 个输出端子分别连接。电源线 $VP_1 \sim VP_{n/2}$ 与共用电源线 121 连接,电源线 $VP_{(n/2+1)} \sim VP_n$ 与共用电源线 122 连接。

[0161] 图 10 是表示本发明第二实施方式的显示装置中各行的像素电路 10 的动作的图。电源控制电路 4b 在一帧期间的开头对共用电源线 121 施加规定时间的低电平电位,并在经过 $1/2$ 帧期间后对共用电源线 122 施加规定时间的低电平电位。因此,第 $1 \sim (n/2)$ 行的

像素电路在一帧期间的开头进行初始化,第 $(n/2+1) \sim n$ 行的像素电路延迟 $1/2$ 帧期间进行初始化。在第一次初始化之后,第 $1 \sim (n/2)$ 行的所有像素电路立即被同时选择并持续规定时间,在第二次初始化之后,第 $(n/2+1) \sim n$ 行的所有像素电路立即被同时选择并持续规定时间,被选择的像素电路进行阈值检测。在第一次阈值检测之后,第 $1 \sim (n/2)$ 行的像素电路被按每一行依次选择,在第二次阈值检测之后,第 $(n/2+1) \sim n$ 行的像素电路被按每一行依次选择。被选择的像素电路进行写入。各行的像素电路在写入后进行一定时间 T_2 的发光,这以外是熄灭的。

[0162] 该显示装置中,与第一实施方式同样地,各行的像素电路发光的时间必须相同,但与在帧的开头必须进行初始化的第一实施方式的情况不同,第 n 行的像素电路的发光并不需要到一帧期间的最后完成。因此,图 10 所示的例子中,像素电路的扫描速度与通常情况相同,像素电路的发光期间的长度 T_2 为约 $1/2$ 帧期间。

[0163] 如上所述,根据本实施方式的显示装置,与第一实施方式不同,能够使像素电路的扫描速度与通常情况相同,所以能够确保与通常情况同样的足够长的写入时间。另外,也可以使像素电路的扫描速度保持通常的速度,使发光期间的长度比 $1/2$ 帧期间短。或者,也可以使像素电路的扫描速度比通常情况快,使发光期间的长度比 $1/2$ 帧期间长。

[0164] 此外,本实施方式的显示装置中,与第一实施方式不同,电源控制电路 4 中设置的输出缓冲器的个数增加为 2 个,电源控制电路 4 的电路规模比第一实施方式的情况相比有所增大,但因为能够使电源控制电路 4 中设置的输出缓冲器的个数比电源线 VP_i 的根数少,所以也可以说能够减小电源控制电路 4 的电路规模。并且,根据本实施方式的结构,并不仅能够实现与第一实施方式同样的效果,通过对共用电源线 121、122 在彼此不同的定时施加初始化电位,能够与像素电路 10 的选择期间相应地在适宜的定时进行像素电路 10 的初始化。另外,通过在共用电源线 121、122 上连接相邻配置的多个电源线 VP_i ,对于像素电路 10 能够按照显示画面内的顺序进行写入。

[0165] (第三实施方式)

[0166] 本发明的第三实施方式的显示装置的结构和动作,除了电源线的连接状态和像素电路的动作外均与图 1 所示的第一实施方式大致相同,因此对同一构成要素标记同一附图标记省略其说明。以下对该第三实施方式中有特征性的结构和动作进行说明。

[0167] 图 11 是表示本发明第三实施方式的显示装置中电源线 VP_i 的连接方式的图。该显示装置中,为了连接电源控制电路 4c 和电源线 VP_i ,设置有 2 根共用电源线 131、132。共用电源线 131、132 的一端与电源控制电路 4c 所具有的 2 个输出端子分别连接。奇数行的电源线 VP_1 、 VP_3 ……与共用电源线 131 连接,偶数行的电源线 VP_2 、 VP_4 ……与共用电源线 132 连接。

[0168] 图 12 是表示该第三实施方式的显示装置中各行的像素电路 10 的动作的图。电源控制电路 4c 在一帧期间的开头对共用电源线 131 施加规定时间的低电平电位,并在经过 $1/2$ 帧期间后对共用电源线 132 施加规定时间的低电平电位。因此,第奇数行的像素电路在一帧期间的开头进行初始化,第偶数行的像素电路延迟 $1/2$ 帧期间进行初始化。在第一次初始化之后,第奇数行的所有像素电路立即被同时选择并持续规定时间,在第二次初始化之后,第偶数行的所有像素电路立即被同时选择并持续规定时间,被选择的像素电路进行阈值检测。在第一次阈值检测之后,第奇数行的像素电路被按每一行依次被选择,在第二次

阈值检测之后,第偶数行的像素电路被按每一行依次被选择。被选择的像素电路进行写入。各行的像素电路在写入后进行一定时间 T_3 的发光,这以外是熄灭的。图 12 所示的例子中,像素电路的扫描速度与通常情况相同,像素电路的发光期间的长度 T_3 为约 $1/2$ 帧期间。

[0169] 如上所述,根据本实施方式的显示装置,与第二实施方式同样地,也可以说能够减小电源控制电路 4 的电路规模。除此之外,根据本实施方式的结构,能够实现与第一实施方式同样的效果,并且对像素电路 10 能够按照显示画面内的顺序进行写入。不过,在共用电源线 121、122 中流通的电流的量存在很大不同的情况下,例如当画面上半部分与下半部分的亮度差别较大的情况下,在画面的中央有时会产生亮度差。根据本实施方式的显示装置,与第二实施方式的情况不同,共用电源线 131、132 中流动的电流的量在大多情况下大致相同,所以能够预先防止可能在画面的中央产生的亮度差。

[0170] (第四实施方式)

[0171] 本发明的第四实施方式的显示装置的结构和动作,除了电源线的连接状态和像素电路的动作外均与图 1 所示的第一实施方式大致相同,因此对同一构成要素标记同一附图标记省略其说明。以下对该第四实施方式中有特征性的结构和动作进行说明。

[0172] 图 13 是表示第四实施方式的显示装置中电源线 VP_i 的连接方式的图。该显示装置中,为了连接电源控制电路 4d 和电源线 VP_i ,设置有 3 根共用电源线 141 ~ 143。共用电源线 141 ~ 143 的一端与电源控制电路 4d 所具有的 3 个输出端子分别连接。电源线 $VP_1 \sim VP_{n/3}$ 与共用电源线 141 连接,电源线 $VP_{(n/3+1)} \sim VP_{(2n/3)}$ 与共用电源线 142 连接,电源线 $VP_{(2n/3+1)} \sim VP_n$ 与共用电源线 143 连接。

[0173] 图 14 是表示第四实施方式的显示装置中各行的像素电路 10 的动作的图。电源控制电路 4d 在一帧期间的开头对共用电源线 141 施加规定时间的低电平电位,并在经过 $1/3$ 帧期间后对共用电源线 142 施加规定时间的低电平电位,在进一步经过 $1/3$ 帧期间后对共用电源线 143 施加规定时间的低电平电位。因此,第 $1 \sim (n/3)$ 行的像素电路在一帧期间的开头进行初始化,第 $(n/3+1) \sim (2n/3)$ 行的像素电路延迟 $1/3$ 帧期间进行初始化,第 $(2n/3+1) \sim n$ 行的像素电路进一步延 $1/3$ 帧期间进行初始化。

[0174] 在第一次初始化之后,第 $1 \sim (n/3)$ 行的所有像素电路被同时选择,在第二次初始化之后,第 $(n/3+1) \sim (2n/3)$ 行的所有像素电路被同时选择,在第三次初始化之后,第 $(2n/3+1) \sim n$ 行的所有像素电路被同时选择。被选择的像素电路进行阈值检测。

[0175] 在第一次阈值检测之后,第 $1 \sim (n/3)$ 行的像素电路被依次选择,在第二次阈值检测之后,第 $(n/3+1) \sim (2n/3)$ 行的像素电路被依次选择,在第三次阈值检测之后,第 $(2n/3+1) \sim n$ 行的像素电路被依次选择。被选择的像素电路进行写入。各行的像素电路在写入后进行一定时间 T_4 的发光,这以外是熄灭的。图 14 所示的例子中,像素电路的扫描速度与通常情况相同,像素电路的发光期间的长度 T_4 为约 $2/3$ 帧期间。

[0176] 另外,共用电源线 9 的根数 p 也可以为 4 以上。在根数 p 为 4 以上的情况下,电源线 VP_i 的连接方式和各行的像素电路 10 的动作与上述情况相同。此外,在根数 p 为 3 以上的情况下,可以使相邻配置的 (n/p) 根电源线连接到相同的共用电源线上,也可以使彼此隔着 $(p-1)$ 根电源线的 (n/p) 根电源线连接到相同的共用电源线上。例如,在 $p = 3$ 的情况下,可以每隔 2 根电源线 VP_i 地选择电源线,使电源线 $VP_1、VP_4、\dots$ 与第一共用电源线连接,使电源线 $VP_2、VP_5、\dots$ 与第二共用电源线连接,使电源线 $VP_3、VP_6、\dots$ 与第三共用电源

线连接。另外,在 $p = 1$ 的情况下,也可以如上述图 8 所示,与像素电路 10 的列对应地设置 m 根电源线,来代替与像素电路 10 的行对应地设置 n 根电源线 VP_i 。此外,在 $p = n$ 的情况下,共用电源线 9 实质上变成与电源线 VP_i 相同。

[0177] 像这样,共用电源线 9 的根数 p 与像素电路 10 的扫描速度和像素电路 10 的发光期间的长度,处于权衡 (trade-off) 的关系。例如,当增多共用电源线 9 的根数 p 时,能够减缓像素电路 10 的扫描速度,延长像素电路 10 的发光期间。不过,此时电源控制电路 4 中设置的输出缓冲器的个数会增多,电源控制电路 4 的电路规模会增大。因而,可以考虑显示装置的规格和成本等,决定这些参数。

[0178] 如上所述,根据本实施方式的显示装置,与第二实施方式同样地,能够减小电源控制电路 4 的电路规模,此外,能够实现与第二实施方式同样的效果。

[0179] 此外,如第一实施方式至第四实施方式的各实施方式中所示,显示装置 100 包括:矩阵状配置的多个像素电路 10;与像素电路 10 的行对应地设置的多个扫描信号线 G_i 和控制线 E_i ;与像素电路 10 的列对应地设置的多个数据线 S_j ;为了对像素电路 10 供给电源电位而设置的多个电源线 VP_i ;与 2 根以上的电源线 VP_i 连接的 p ($p \geq 1$) 根共用电源线 9;对扫描信号线 G_i 和控制线 E_i 进行驱动的栅极驱动电路 2;对数据线 S_j 进行驱动的源极驱动电路 3;和对电源线 VP_i 进行驱动的电源控制电路 4。像素电路 10 包括:有机 EL 元件 16 (电光学元件);设置在流经有机 EL 元件 16 的电流的路径上的 TFT12 (驱动用晶体管);设置在 TFT12 的栅极端子与数据线 S_j 之间的 TFT11 (写入控制晶体管);设置在 TFT12 的漏极端子与电源线 VP_i 之间的 TFT13 (发光控制晶体管);和设置在 TFT12 的源极端子与栅极端子之间的电容器 15。电源控制电路 4 对 p 根共用电源线 9 切换着施加电源电位和初始化电位。通过这样的结构能够实现上述各种效果。

[0180] (第五实施方式)

[0181] 本发明的第五实施方式的显示装置的结构和动作,除了与视频信号线的电位变化相应的初始化动作之外,均与图 1 所示的第一实施方式大致相同,因此对同一构成要素标记同一附图标记省略其说明。以下对该第五实施方式中有特征性的结构和动作进行说明。

[0182] 图 15 是表示本实施方式中像素电路 20 的驱动方法的时序图。以下参照图 15 对第一行的像素电路的动作进行说明。另外,图 15 所示的各标记与图 3 所示的各标记相同。

[0183] 以下参照图 15 对第一行的像素电路的动作进行说明。本实施方式中电源线 VP_1 的电位相对于电源电位不发生变动,是恒定的。因此,该电位不在图 15 中表示。在时刻 t_{21} 之前,扫描信号线 G_1 和控制线 E_1 的电位为低电平。因此,像素电路 10 熄灭,TFT12 的源极电位 VS_1 因不存在来自电源线 VP_1 的电流的流动,而下降至有机 EL 元件 16 的截止电压 V_{th_EL} 。

[0184] 在时刻 t_{21} ,对数据线 S_j 施加规定的初始化用电压 V_H 。该初始化用电压 V_H 是用于复位的信号电压,是预先确定的用于产生后述的电位变化量的高电平的电压。

[0185] 在时刻 t_{22} ,由于扫描信号线 G_1 的电位成为高电平,所以 TFT11 导通,初始化用电压 V_H 被作为 TFT12 的栅极电位 VG_1 写入。此时,由电容器 15 电容耦合的 TFT12 的源极电位 VS_1 暂时上升,但由于经有机 EL16 放电,其结果为 TFT12 的源极电位 VS_1 立刻又下降至截止电压 V_{th_EL} 。

[0186] 在时刻 t_{23} ,在 TFT11 保持导通的情况下,使数据线 S_j 的电位从初始化用电压 V_H

下降至基准电位 V_{ref} 。该电位变化使得经电容器 15 电容耦合的 TFT12 的源极电位下降。即,时刻 t_{23} 以后 TFT12 的栅极 - 源极间电压 V_{gs} 由下式 (5) 给出。

$$[0187] \quad V_{gs} = V_{th_EL} - C_{st} / (C_{oled} + C_{st}) \times (VH - V_{ref}) \cdots (5)$$

[0188] 其中,上式 (5) 中, C_{oled} 是有机 EL 元件 16 的电容值, C_{st} 是电容器 15 的电容值。

[0189] 接着,在时刻 t_{24} 以后,与第一实施方式至第四实施方式同样地进行阈值检测、写入和发光,因此省略之后的说明。

[0190] 如上所述,根据本实施方式的显示装置,与第一实施方式至第四实施方式不同,电源控制电路 4 中设置的 1 个输出缓冲器仅输出恒定的电源电位,不进行一切驱动。因而,不需要进行使电位变化的驱动的能力,所以能够减小电源控制电路 4 的电路规模。此外,根据本实施方式的结构,能够实现与第一实施方式同样的效果。

[0191] (主要的变形例)

[0192] 上述第二实施方式中,与上述第一实施方式同样地,采用了发光期间在数据写入后的邻近时间点开始的结构,但也可以与第一实施方式中作为其它例子以图 6 为示例说明的那样,使发光期间的开始时间点设定为在第 $1 \sim (n/2)$ 行和第 $(n/2+1) \sim n$ 行分别一致。

[0193] 图 16 是表示上述变形例的结构中控制线 E_i 的连接方式的图。图 16 所示的显示装置中,为了连接扫描信号线驱动电路 102b 和控制线 E_i ,设置有 2 根共用控制线 221、222。共用控制线 221、222 的一端与扫描信号线驱动电路 102b 所具有的 2 个输出端子分别连接。控制线 $E_1 \sim E_{n/2}$ 与共用控制线 221 连接,控制线 $E_{(n/2+1)} \sim E_n$ 与共用控制线 222 连接。

[0194] 图 17 是表示该第二实施方式的变形例的显示装置中各行的像素电路 10 的动作的图。对该图 17 所示的例子与图 10 所示的例子进行比较可知,各行中关于初始化、阈值检测和选择是同样的,但发光期间的开始时间点并不像图 6 所示的例子那样在所有的行中是一致的,而是在第 $1 \sim (n/2)$ 行和第 $(n/2+1) \sim n$ 行分别一致。

[0195] 如上所述,在该变形例中,与第一实施方式不同,能够与第二实施方式同样地使像素电路的扫描速度与通常情况相同,所以能够确保与通常情况同样的足够长的写入时间。此外,能够使第 $1 \sim (n/2)$ 行和第 $(n/2+1) \sim n$ 行中各像素电路 10 的 TFT12 中产生的漏电流各自大致相同,所以能够使因漏电流导致的亮度降低量在第 $1 \sim (n/2)$ 行和第 $(n/2+1) \sim n$ 行的像素电路 10 中变得大致相同,其结果能够抑制显示不均。并且,因为能够使扫描信号线驱动电路 102b 的控制信号用输出端子为 2 个,所以能够使结构变得简单,并且因为能够使共用控制线为 2 根,所以能够减小连接到控制线 E_i 的配线区域面积。

[0196] 此外,上述第三实施方式中,与上述第一实施方式同样地,也采用了发光期间在数据写入后的邻近时间点开始的结构,但也可以使发光期间的开始时间点设定为按偶数行和奇数行分别一致。

[0197] 图 18 是表示上述变形例的结构中控制线 E_i 的连接方式的图。图 18 所示的显示装置中,为了连接扫描信号线驱动电路 102c 和控制线 E_i ,设置有 2 根共用控制线 231、232。共用控制线 231、232 的一端与扫描信号线驱动电路 102c 所具有的 2 个输出端子分别连接。奇数行的控制线 $E_1、E_3、\dots$ 与共用控制线 231 连接,偶数行的控制线 $E_2、E_4、\dots$ 与共用控制线 232 连接。

[0198] 图 19 是表示该第三实施方式的变形例的显示装置中各行的像素电路 10 的动作的图。对该图 19 所示的例子与图 12 所示的例子进行比较可知,各行中关于初始化、阈值检测

和选择是同样的,但发光期间的开始时间点并不像图 6 所示的例子那样在所有的行中是一致的,而是在第偶数行和第奇数行分别一致。

[0199] 如上所述,在该变形例中也同样地能够使像素电路的扫描速度与通常情况相同,所以能够确保与通常情况同样的足够长的写入时间。此外,能够使第偶数行和第奇数行中各像素电路 10 的 TFT12 中产生的漏电流各自大致相同,所以能够使由漏电流导致的亮度降低量变得大致相同,其结果能够抑制显示不均。并且,因为能够使扫描信号线驱动电路 102c 的控制信号用输出端子为 2 个,所以能够使结构变得简单,并且因为能够使共用控制线为 2 根,所以能够减小连接到控制线 E_i 的配线区域面积。

[0200] 另外,关于图 13 和图 14 所示的第四实施方式,此处省略说明,但因为能够与上述情况同样地控制成使发光期间的开始时间点一致,所以能够利用同样的结构实现与上述同样的效果。

[0201] (其它的变形例)

[0202] 在上述第一实施方式至第四实施方式的各实施方式中,有机 EL 元件 16 的电容值通常情况下与电容器 15 的电容值相比非常大,但也能够考虑到该电容值的差不算非常大的结构例。该情况下,不能像以上所述的那样进行从上式 (1) 到上式 (2) 的变形(至少不能高精度地进行),所以 TFT12 的源极-栅极间电压 V_{gs} 不能成为大致 $(V_{dat1}-V_{ref}+V_{th})$ 。因此,可能考虑添加图 20 所示的辅助电容器 25 的结构。

[0203] 图 20 是图 2 所示的像素电路 10 的电路图的变形例。如图 20 所示,该像素电路 20 具有与图 2 所示的像素电路 10 大致同样的结构,但新设置了与有机 EL 元件 16 并联的辅助电容器 25。该辅助电容器 25 的电容值能够根据有机 EL 元件 16 的电容值和电容器 15 的电容值适当地设定,但优选使得 $C_{oled} \gg C_{st}$ 的关系成立。这样,由于能够将上式 (1) 变形为上式 (2),所以能够以简单的算式提高补偿精度。

[0204] 工业可利用性

[0205] 本发明涉及显示装置,适用于具有有机 EL 元件等通过电流驱动的自发光型显示元件的有机 EL 显示器等显示装置。

[0206] 附图标记说明

[0207] 1……显示控制电路

[0208] 2……栅极驱动电路

[0209] 3……源极驱动电路

[0210] 4……电源控制电路

[0211] 5……移位寄存器

[0212] 6……寄存器

[0213] 7……锁存电路

[0214] 8……D/A 转换器

[0215] 9……共用电源线

[0216] 10、20、30……像素电路

[0217] 11……TFT(写入控制晶体管)

[0218] 12……TFT(驱动用晶体管)

[0219] 13……TFT(发光控制晶体管)

- [0220] 15……电容器
- [0221] 16……有机 EL 元件（电光学元件）
- [0222] 25……辅助电容器
- [0223] 100……显示装置
- [0224] Gi……扫描信号线
- [0225] Ei……控制线
- [0226] Sj……数据线
- [0227] VPi……电源线

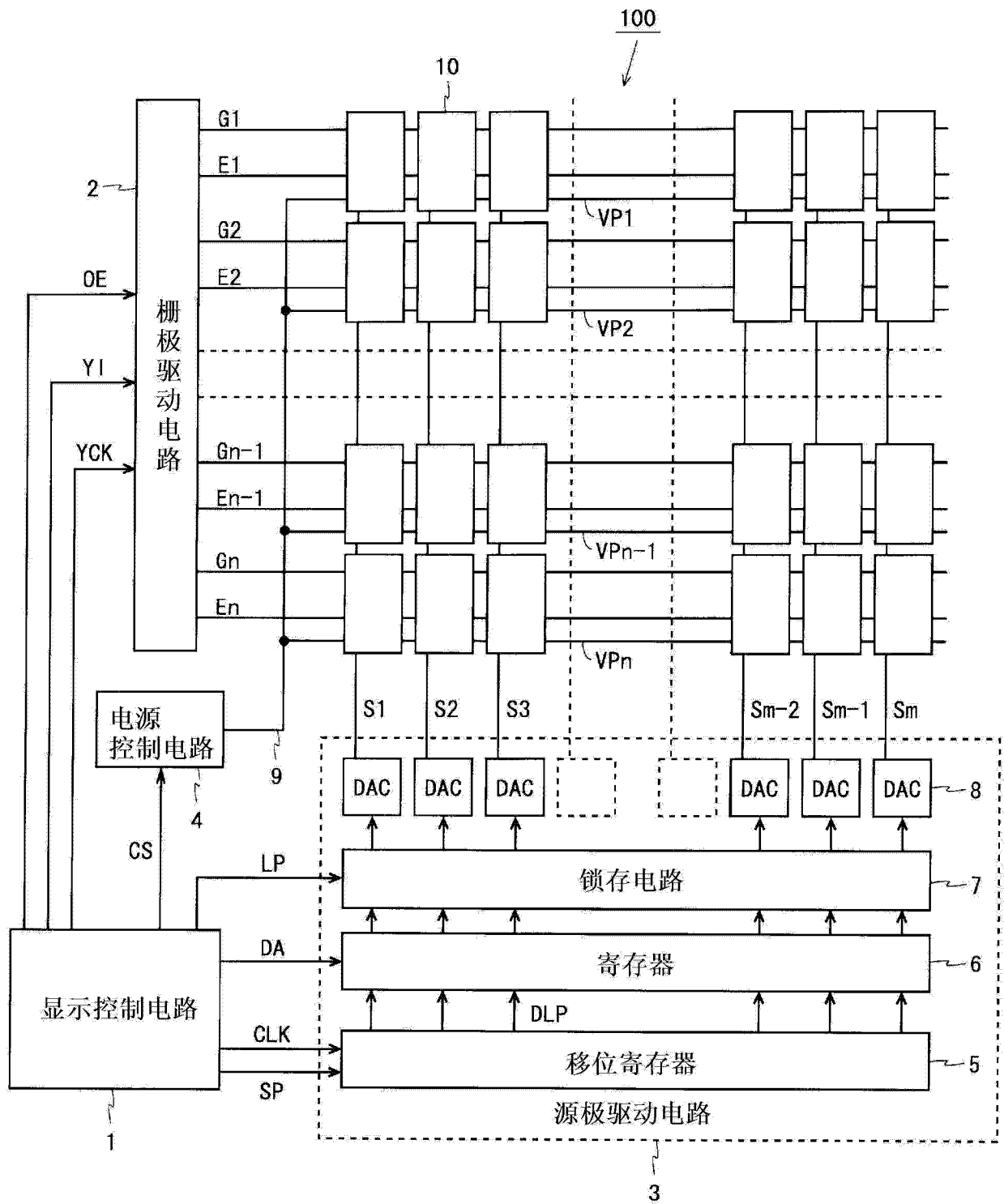


图 1

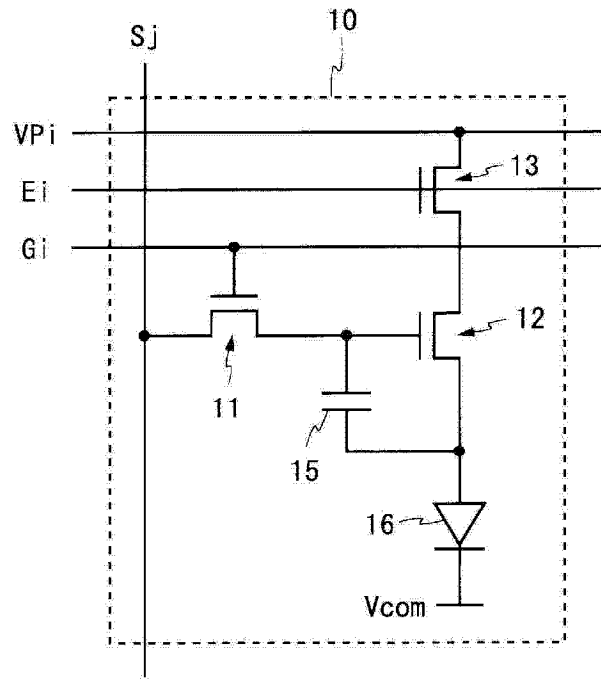


图 2

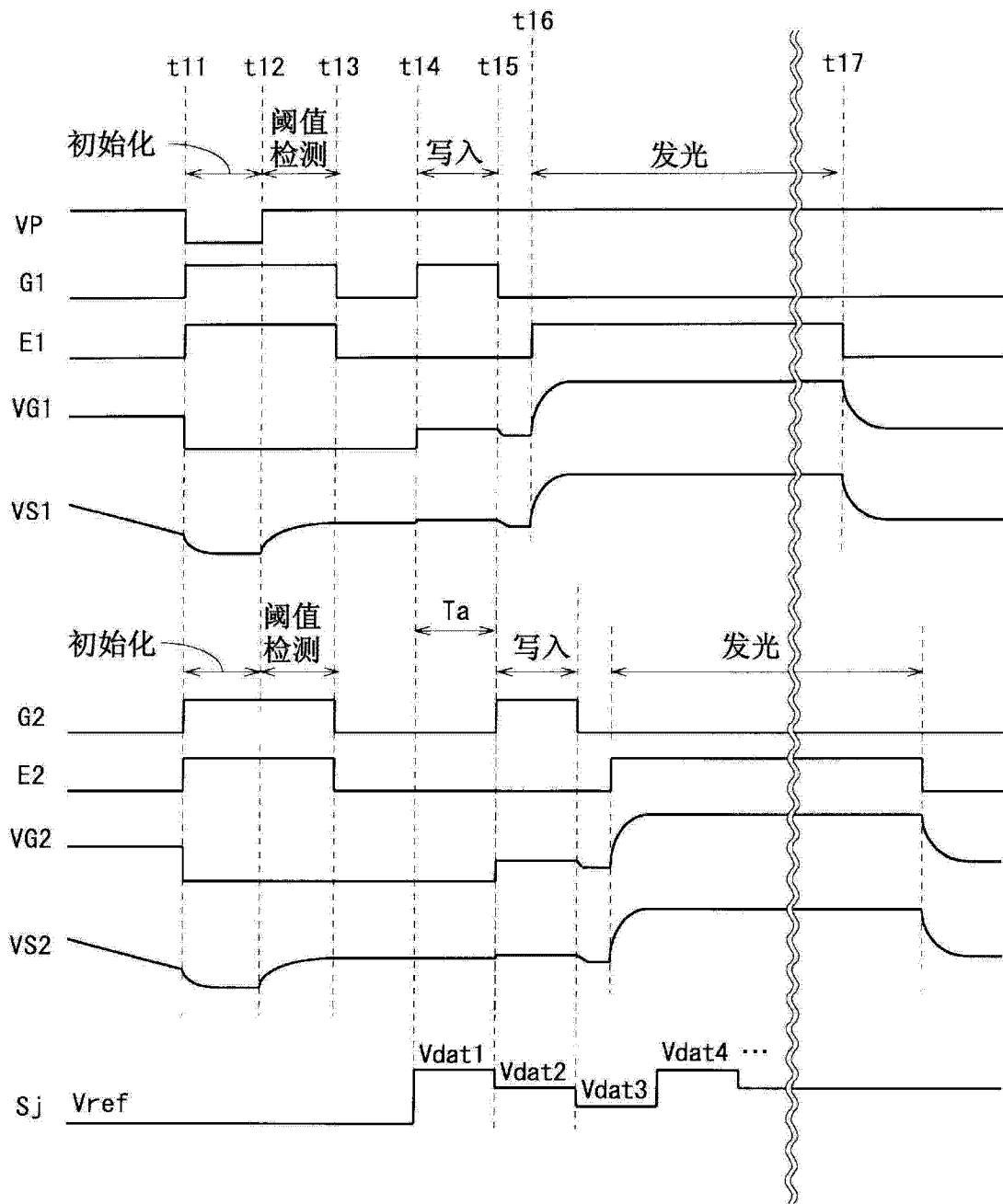


图 3

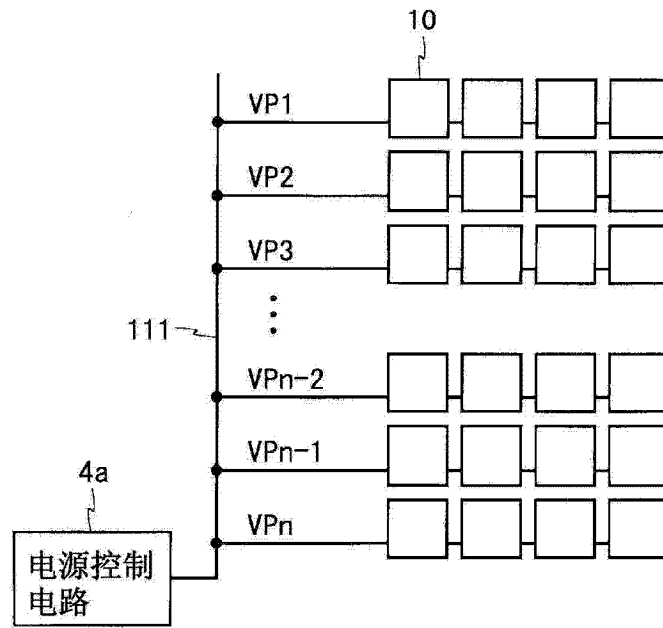


图 4

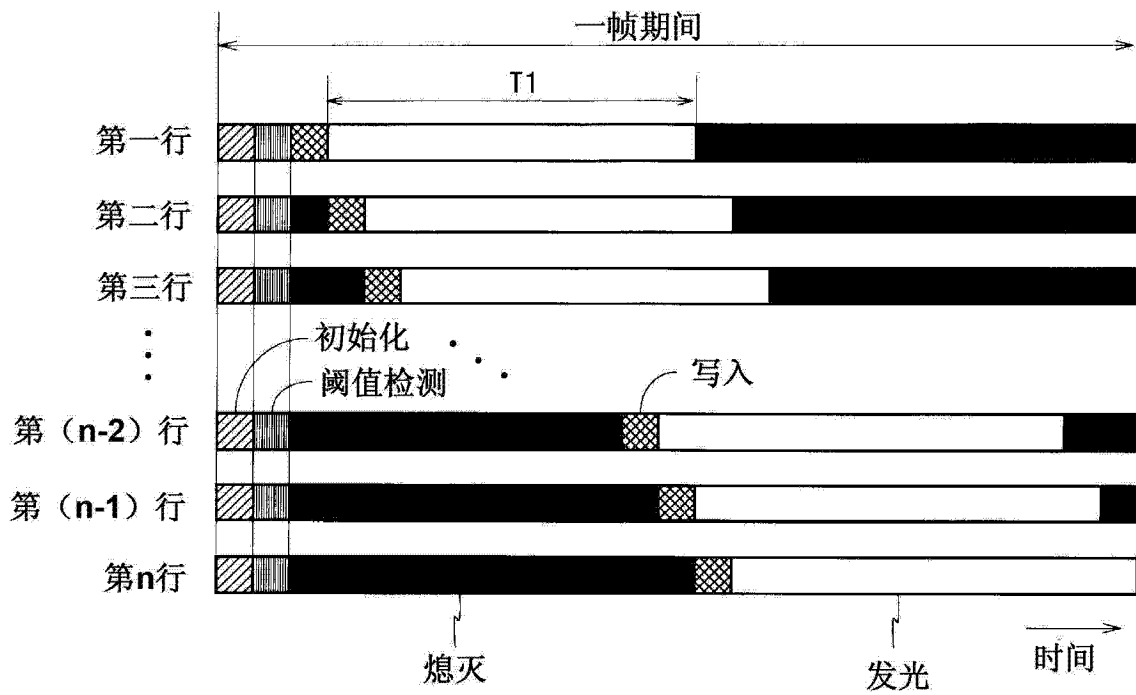


图 5

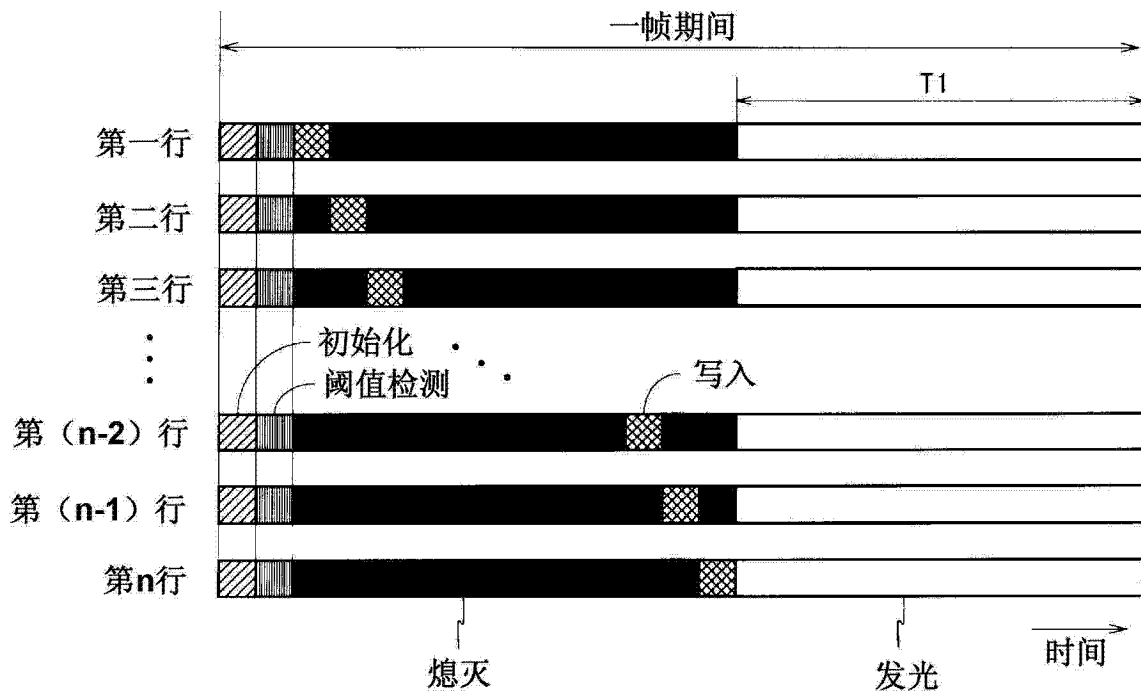


图 6

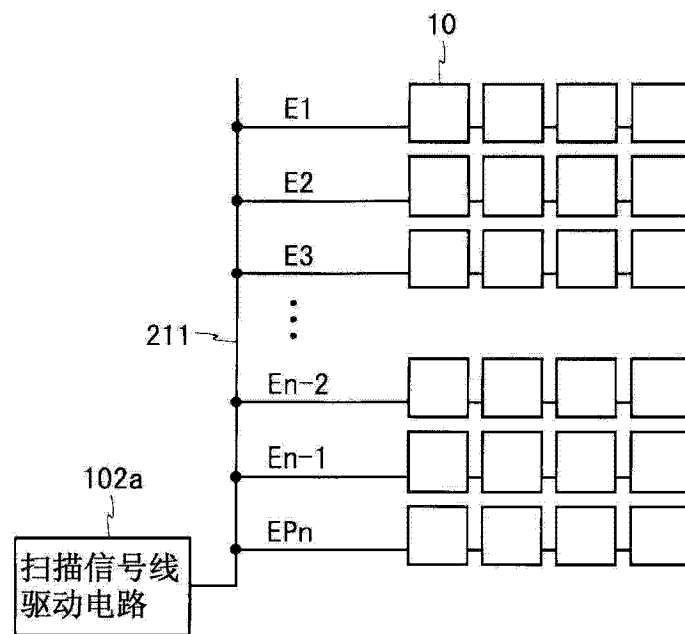


图 7

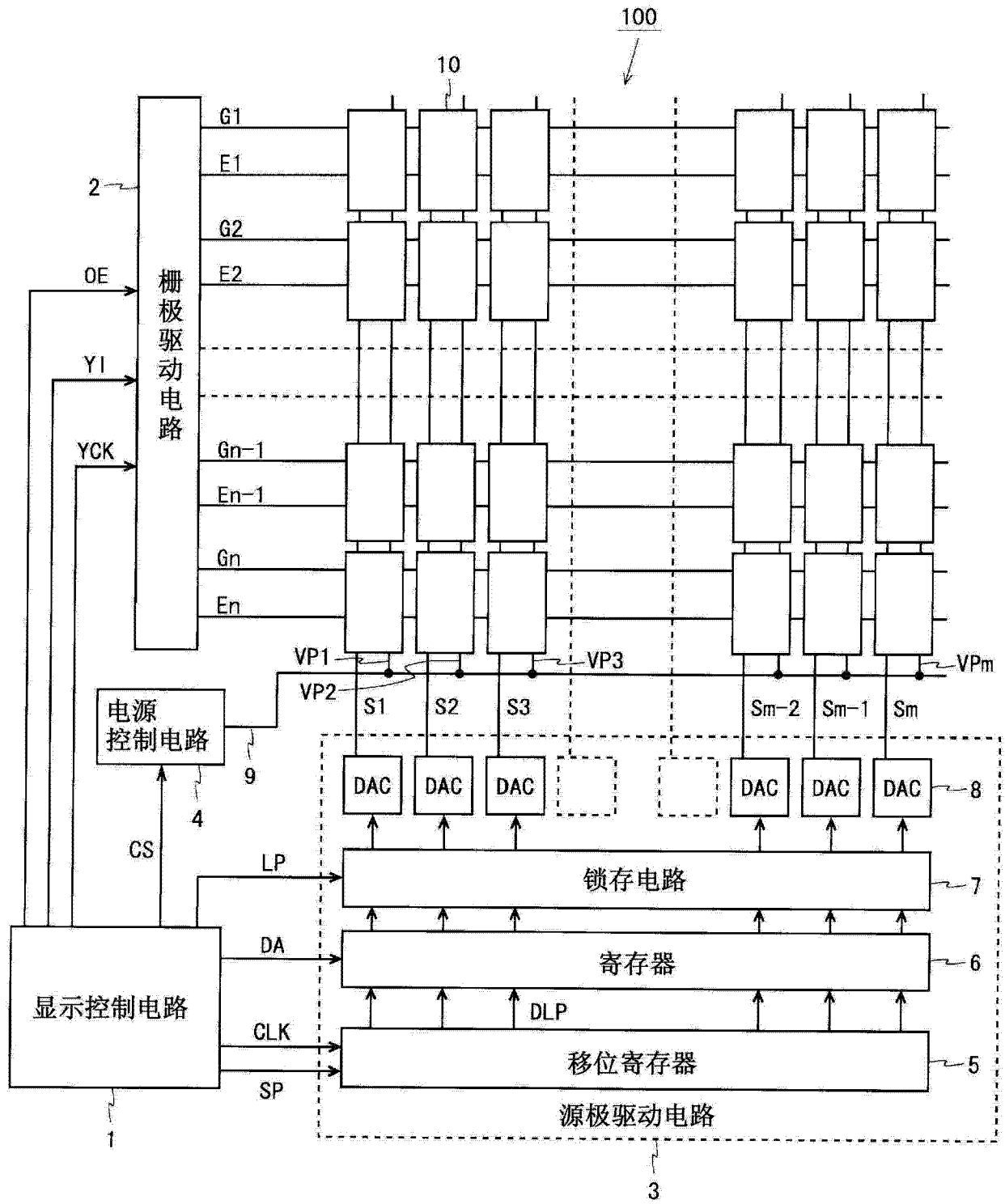


图 8

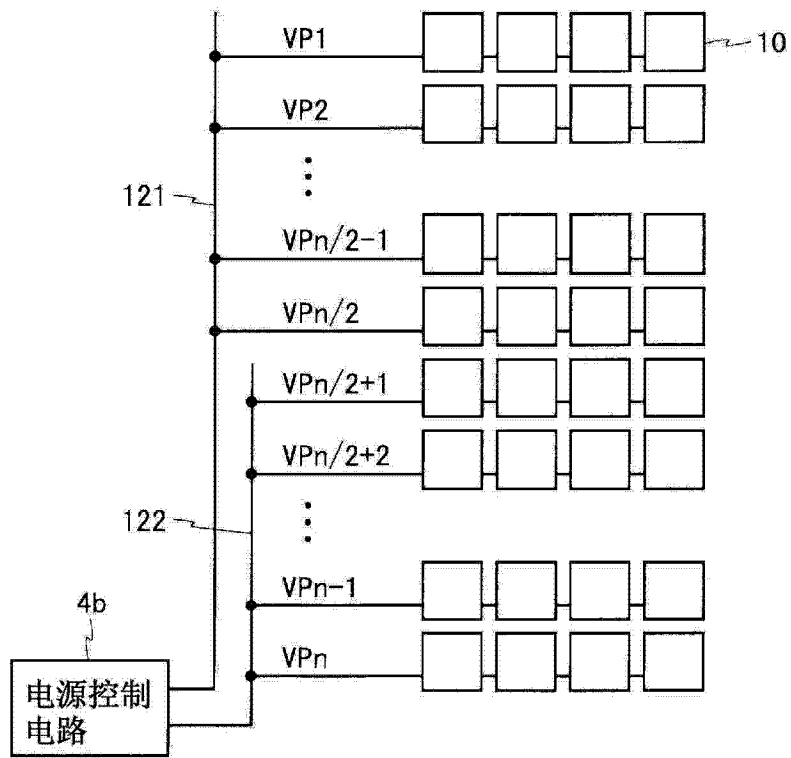


图 9

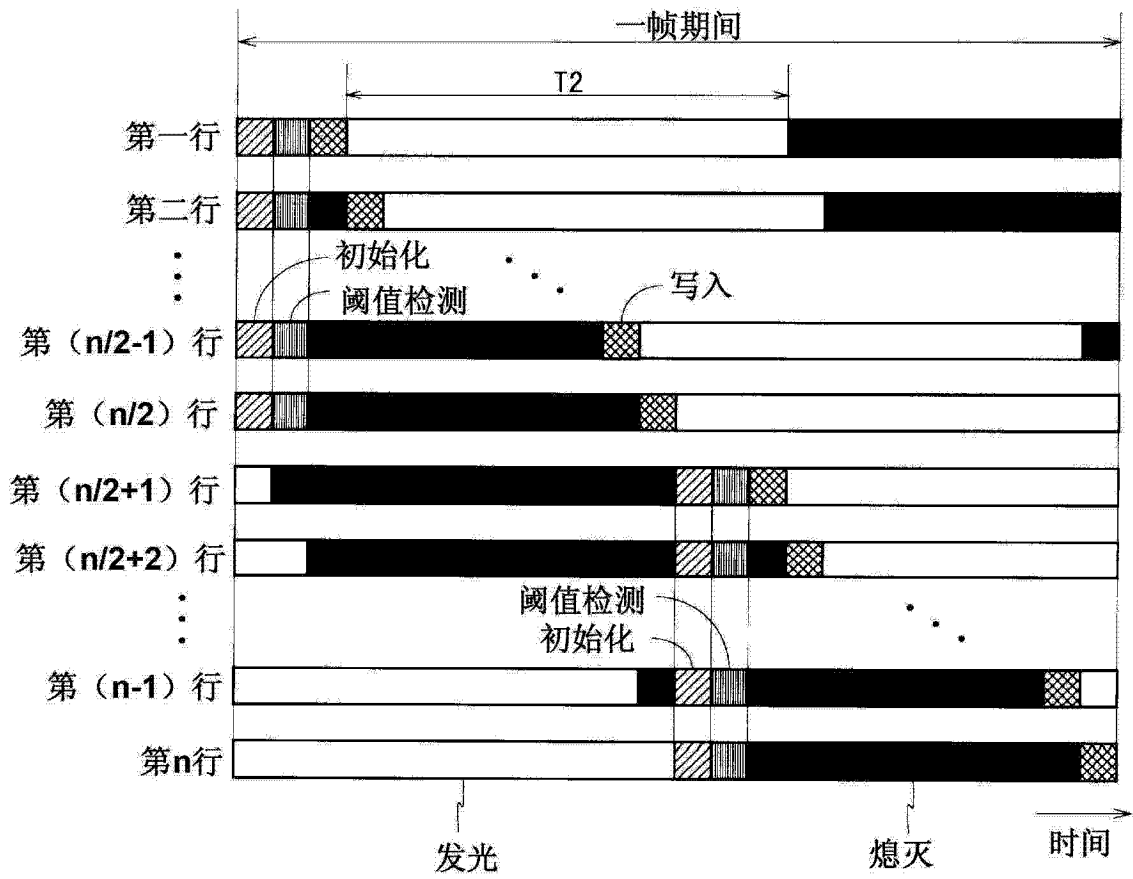


图 10

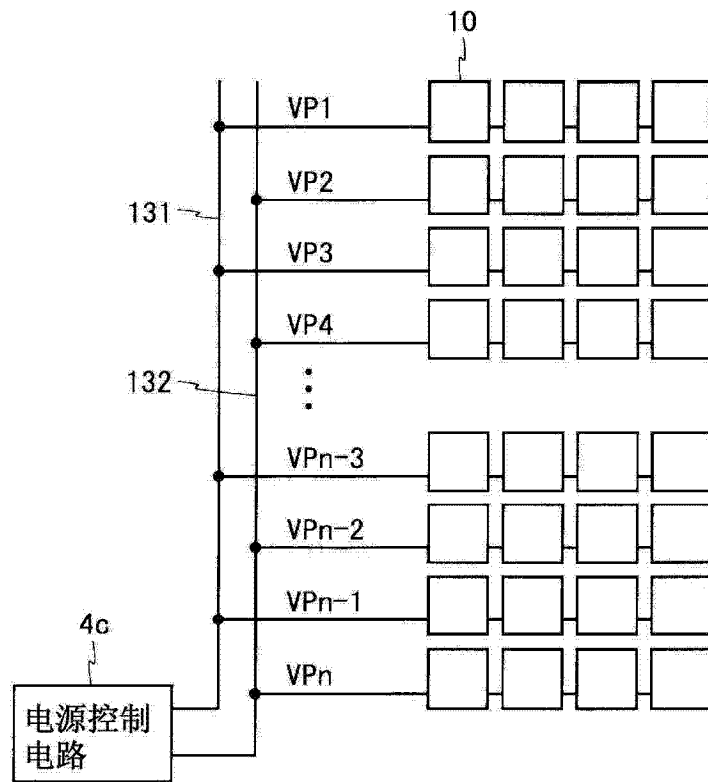


图 11

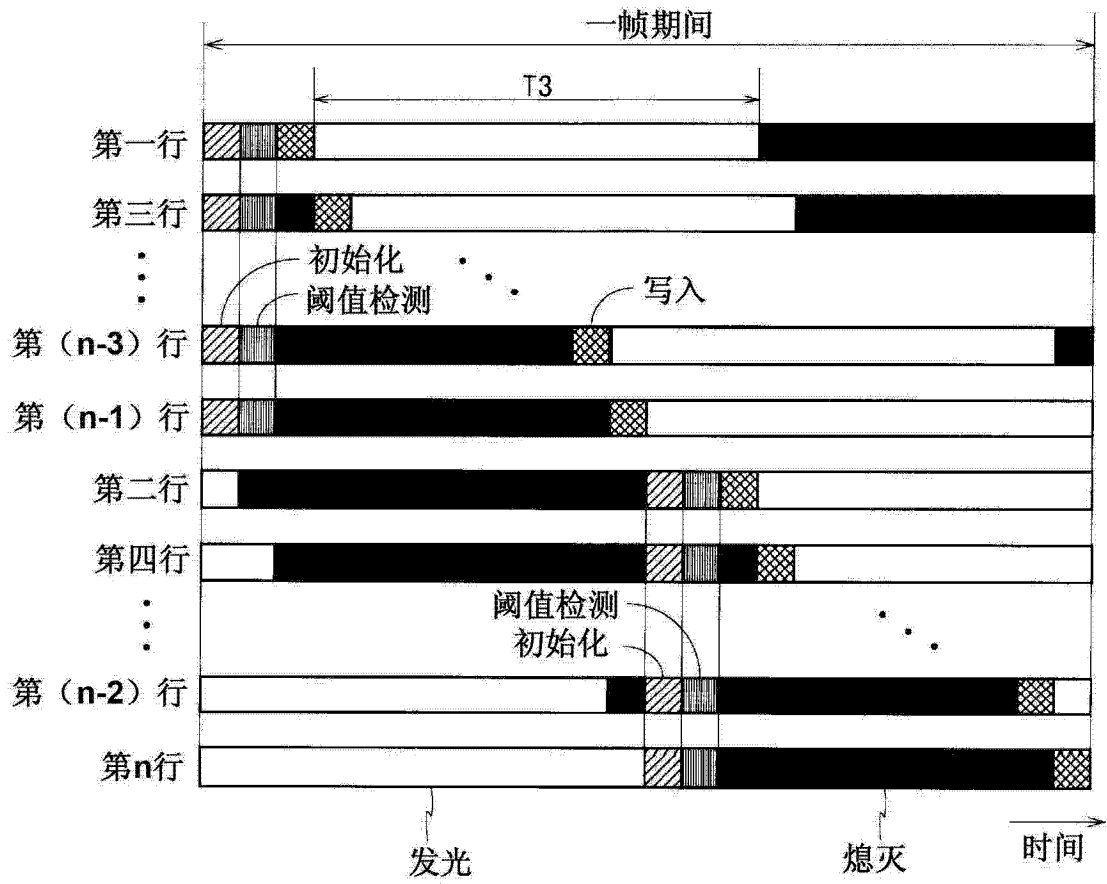


图 12

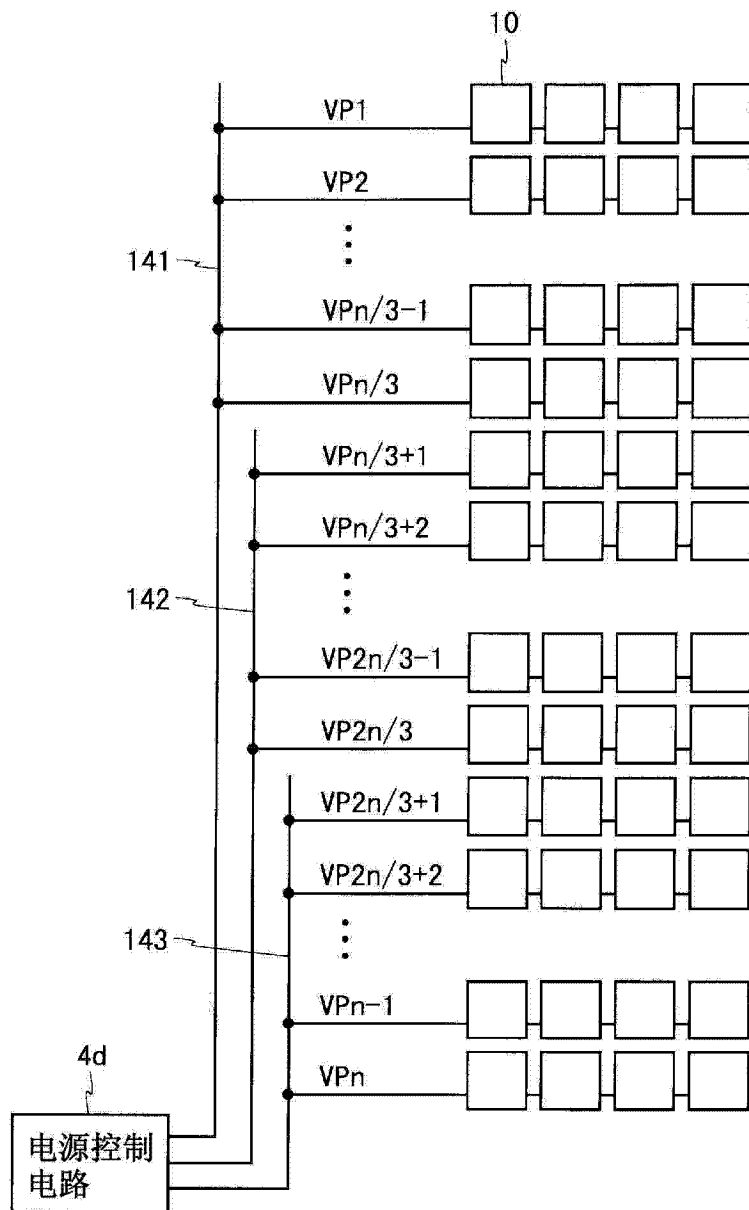


图 13

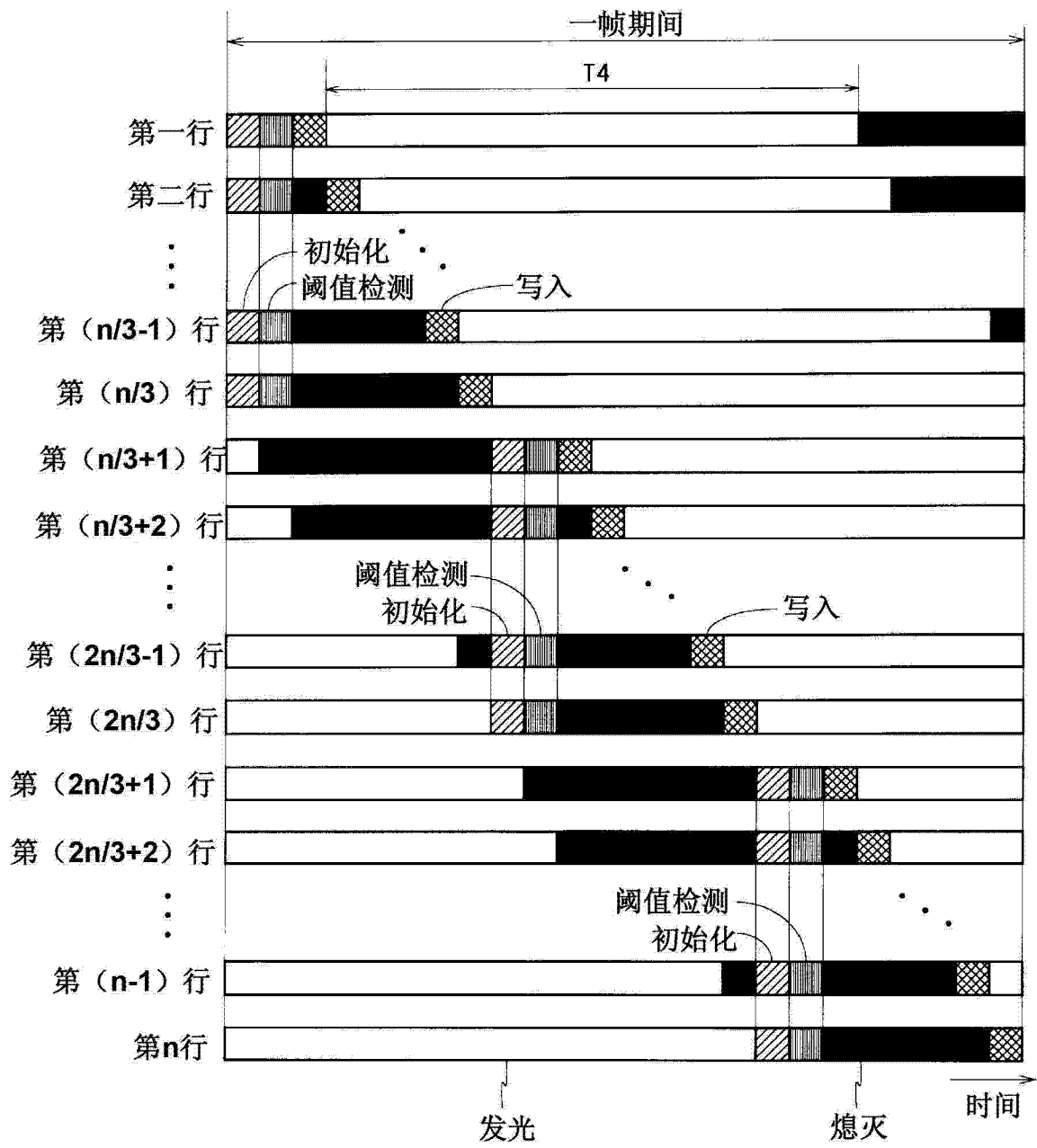


图 14

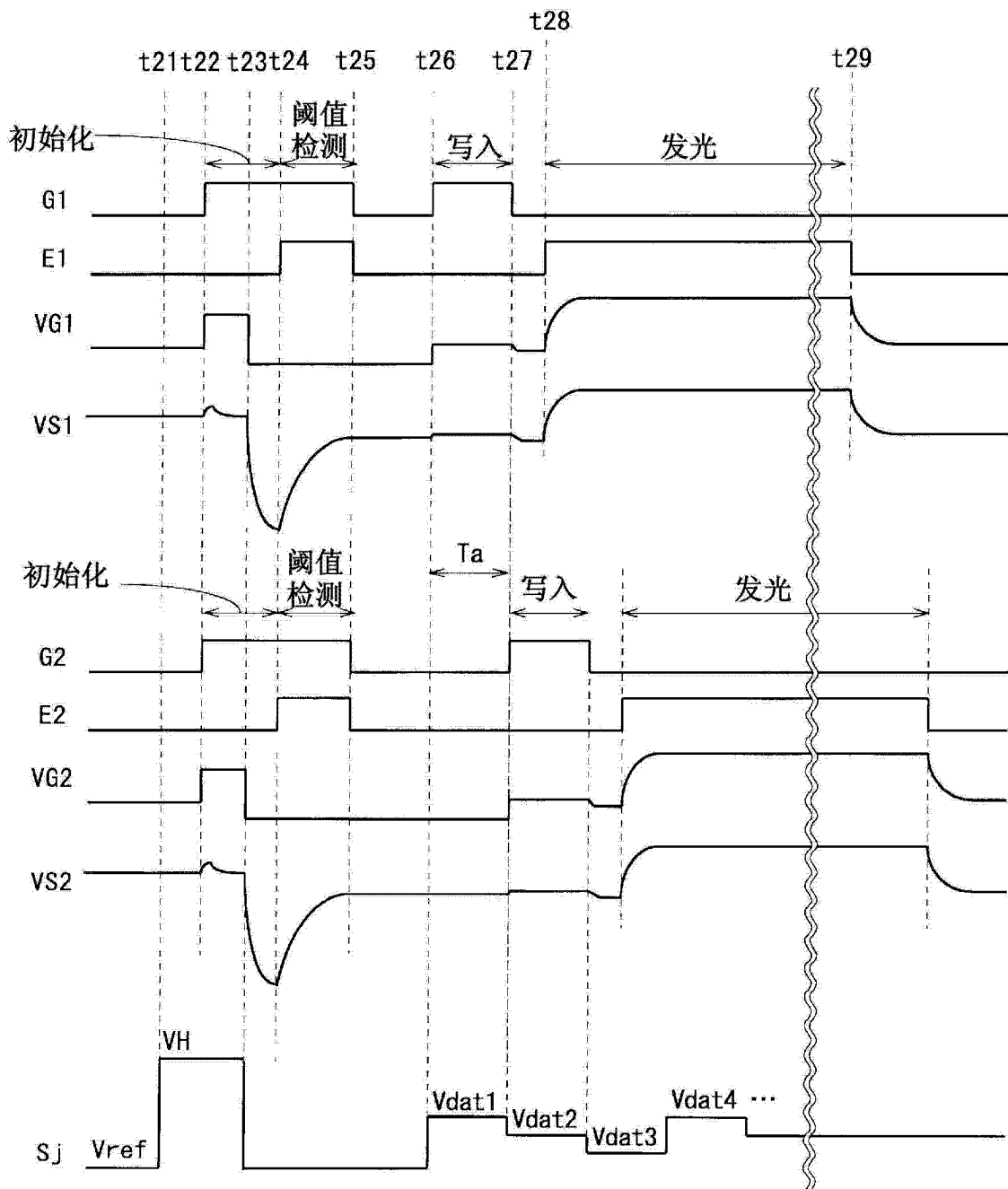


图 15

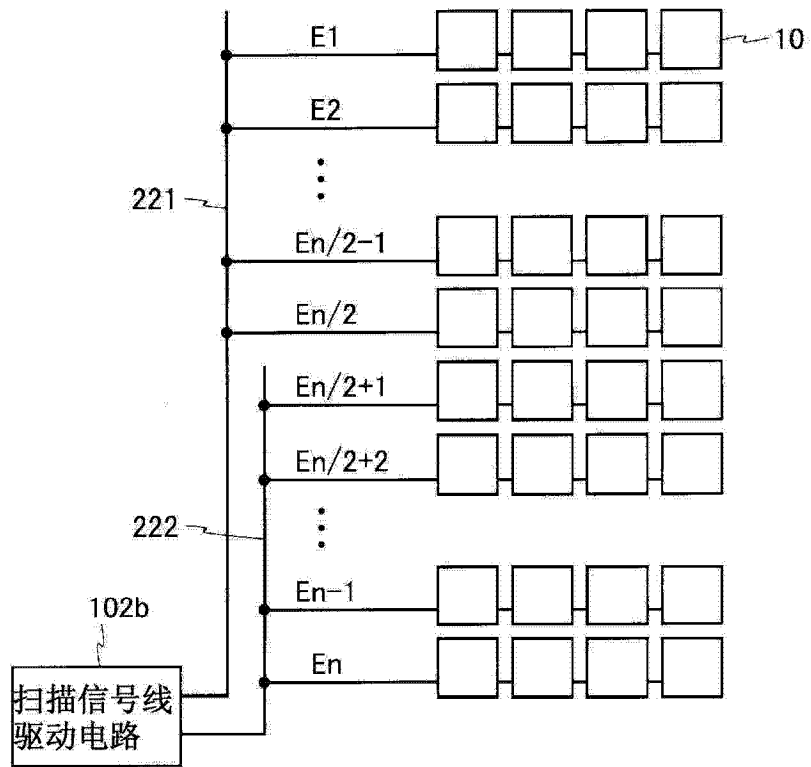


图 16

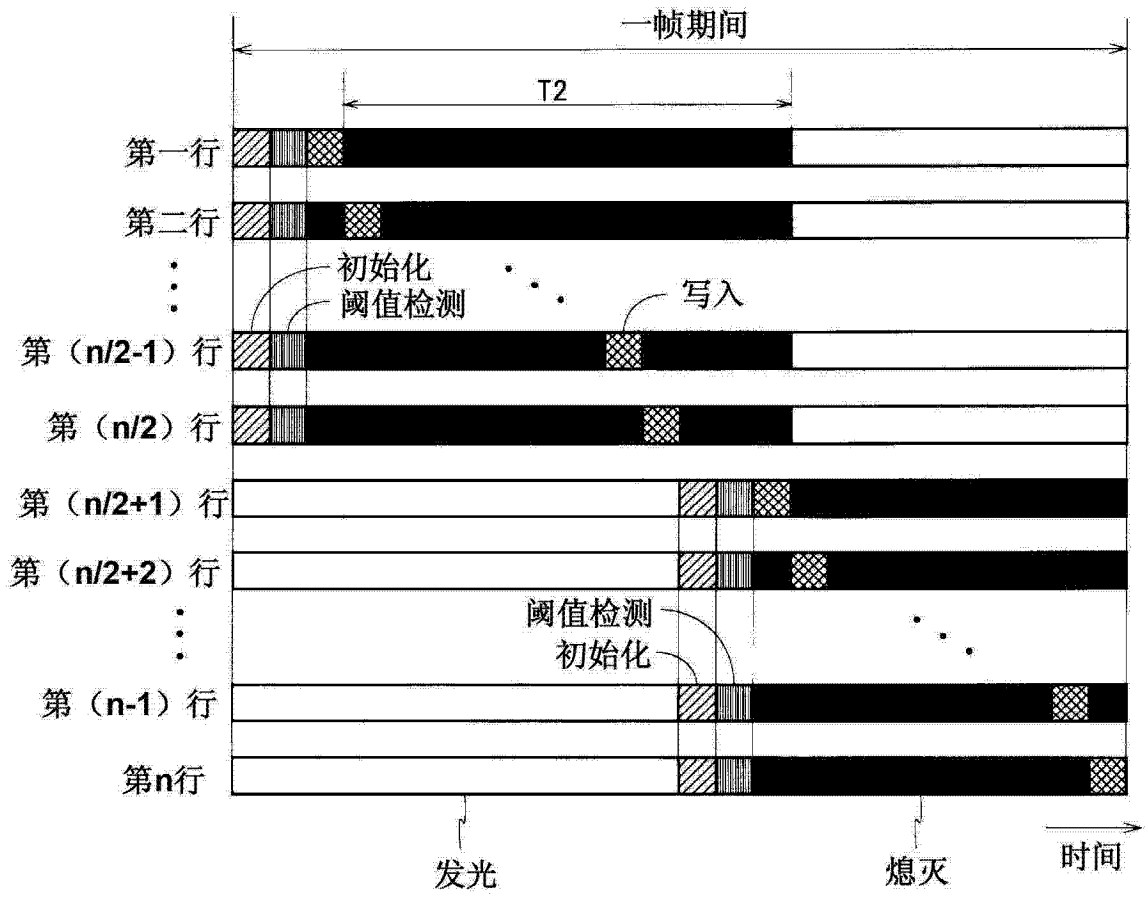


图 17

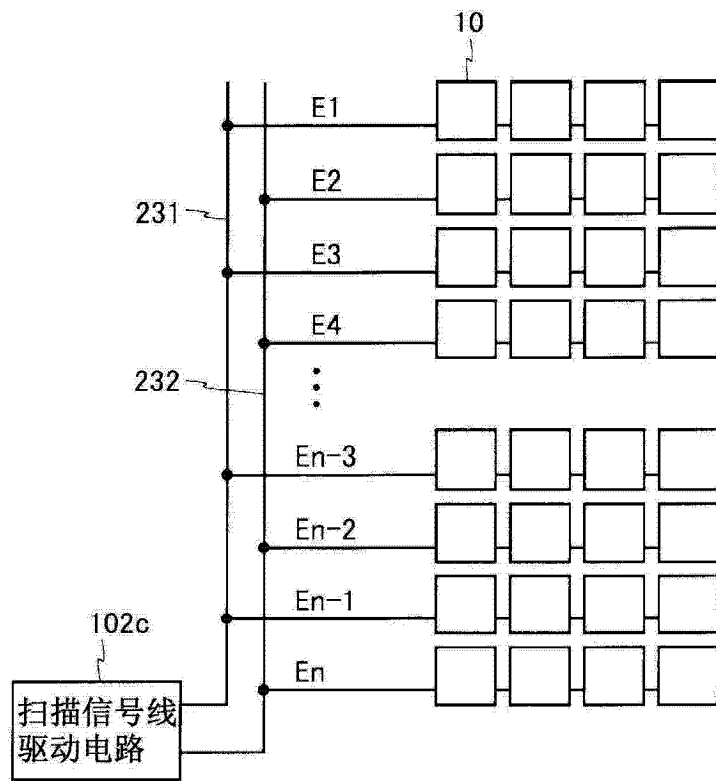


图 18

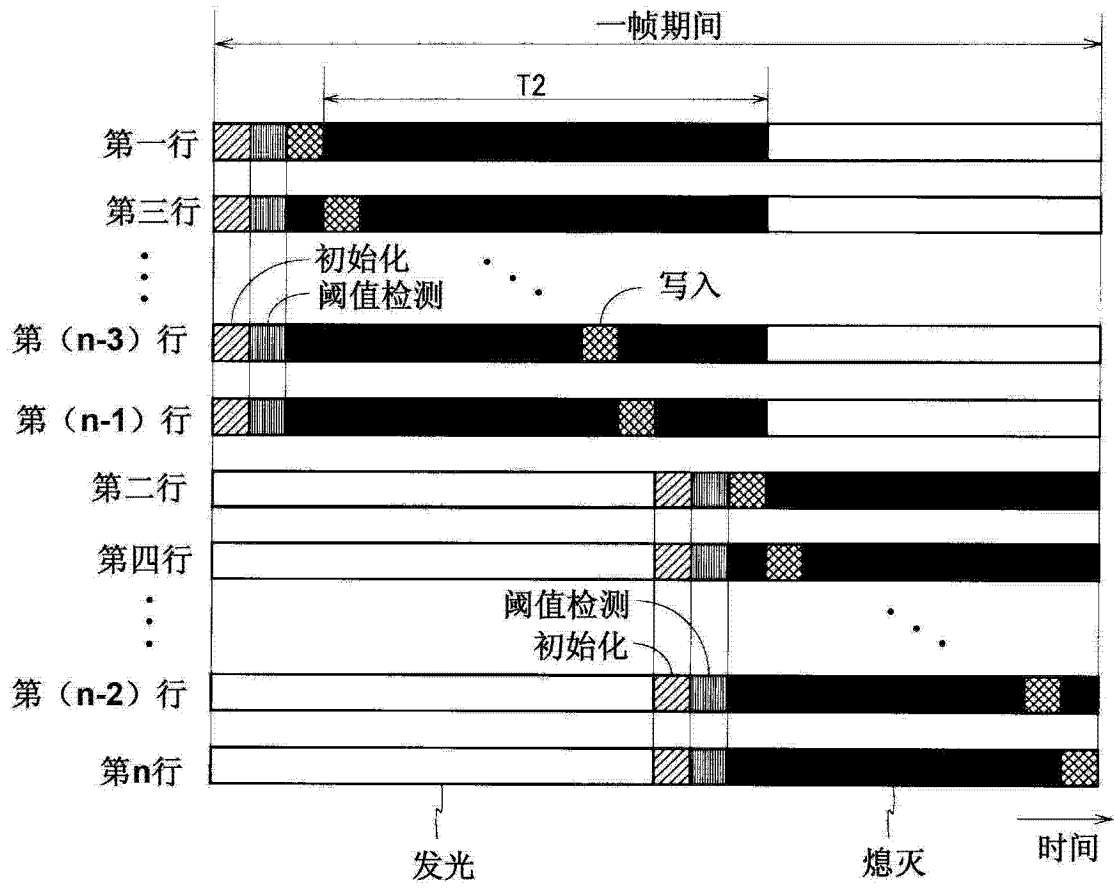


图 19

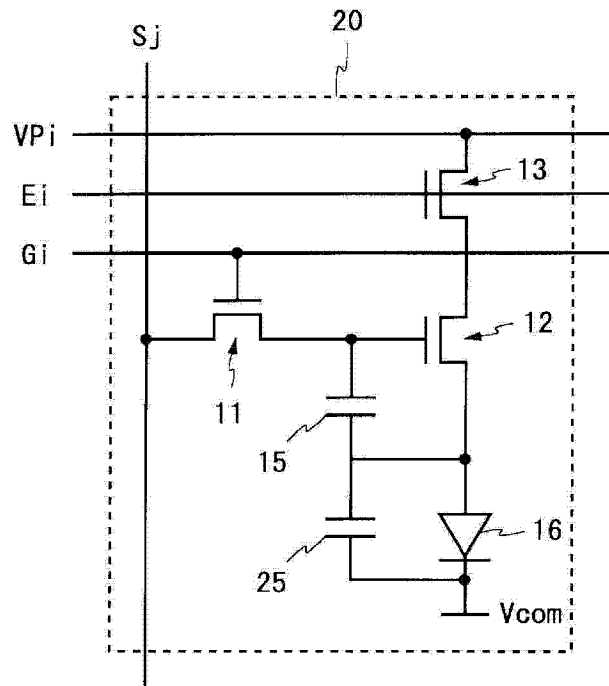


图 20

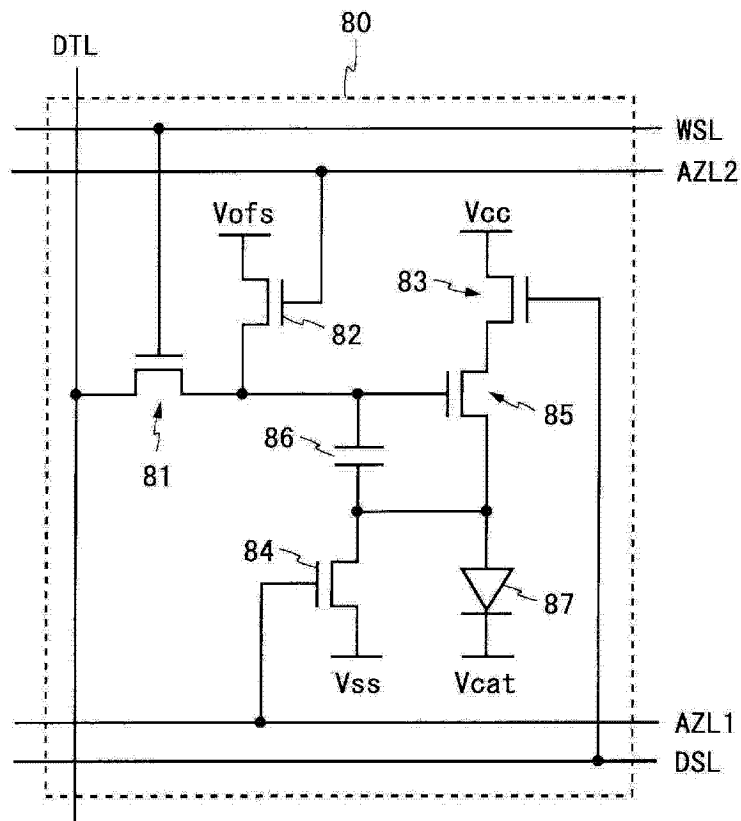


图 21

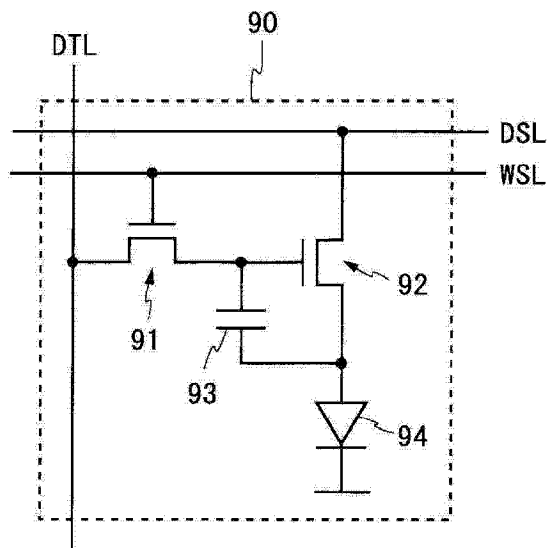


图 22

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	CN103003864A	公开(公告)日	2013-03-27
申请号	CN201180034047.4	申请日	2011-06-01
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	岸宣孝 野口登		
发明人	岸宣孝 野口登		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3258 H01L51/50 G09G3/20 H01L27/3276 G09G3/30 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2310/0205 G09G2310/0218 G09G2310/0256 G09G2320/0252 H01L27/3244 H01L27/3246 H01L27/326 H01L27/3262		
优先权	2010157625 2010-07-12 JP 2010202702 2010-09-10 JP		
其他公开文献	CN103003864B		
外部链接	Espacenet SIPO		

摘要(译)

显示装置(100)包括：多个像素电路(10)；与多个扫描信号线Gi与控制线Ei连接的栅极驱动电路(2)；和经共用电源线与多个电源线VPi连接的电源控制电路(4)。像素电路(10)包括有机EL元件、多个TFT和电容器，并被控制成：在帧开头统一地从电源线VPi接收初始化电位，之后立即统一地进行阈值检测，然后进行写入、发光。由此，像素电路(10)的开口率保持得较大，典型情况下电源控制电路(4)的输出缓冲器数为一个，所以电路规模小，电位驱动为一次，所以耗电少，阈值检测为一次，所以能够确保足够长的检测期间。

