



(12)发明专利申请

(10)申请公布号 CN 107346803 A

(43)申请公布日 2017. 11. 14

(21)申请号 201610293397.7

(22)申请日 2016.05.05

(71)申请人 上海珏芯光电科技有限公司

地址 201204 上海市浦东新区莲振路298号
4号楼P316室

(72)发明人 王晓川

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 李时云

(51)Int.Cl.

H01L 51/56(2006.01)

H01L 21/68(2006.01)

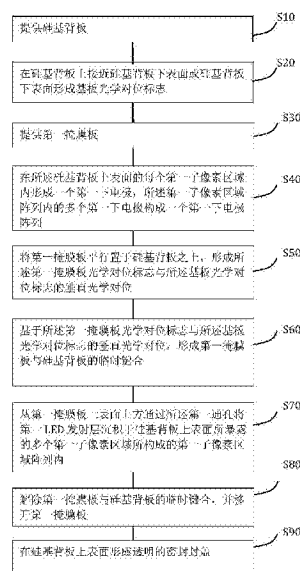
权利要求书4页 说明书10页 附图10页

(54)发明名称

硅基背板LED显示器的制造方法

(57)摘要

本发明提供了一种硅基背板LED显示器的制造方法,包括步骤:提供硅基背板;在硅基背板上形成基板光学对位标志;提供第一掩模板;在所述第一掩模板上形成第一掩模板光学对位标志,以及多个第一通孔组成第一通孔阵列;将第一掩模板与硅基背板临时键合;从第一掩模板上表面上方通过所述第一通孔将第一LED发射层沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内;解除第一掩模板下表面与硅基背板上表面的临时键合,并移开第一掩模板;在硅基背板上表面形成透明的密封封盖。该方法有助于进一步缩小硅基背板多原色LED发光阵列像素矩阵显示器的像素尺寸,使得硅基背板有源矩阵OLED微显示器向高像素密度多色混合的方向发展成为可能。



1. 一种硅基背板LED显示器的制造方法,其特征在于,包括步骤:

提供硅基背板,包含硅基背板上表面和与之相对的硅基背板下表面;

在硅基背板上形成基板光学对位标志;

提供第一掩膜板,包含第一掩膜板上表面和相对的第一掩膜板下表面;

在所述第一掩膜板上形成第一掩膜板光学对位标志,以及多个第一通孔组成第一通孔阵列;

将所述第一掩膜板平行置于所述硅基背板之上,形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位;

基于所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第一掩膜板与硅基背板的临时键合,其中所述第一掩膜板下表面和所述硅基背板上表面相对;

从第一掩膜板上表面上方通过所述第一通孔将第一LED发射层沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内;

解除第一掩膜板与硅基背板的临时键合,并移开第一掩膜板;

在硅基背板上表面形成透明的密封封盖。

2. 根据权利要求1所述的硅基背板LED显示器的制造方法,其特征在于,在提供硅基背板步骤之后、形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位步骤之前,包括步骤:

在所述硅基背板上表面的每个第一子像素区域内形成一个第一下电极,所述第一子像素区域阵列内的多个第一下电极构成一个第一下电极阵列。

3. 根据权利要求2所述的硅基背板LED显示器的制造方法,其特征在于,在提供硅基背板的步骤之后、将第一掩膜板平行置于硅基背板之上的步骤之前,进一步包括:

在所述硅基背板上形成有源矩阵驱动电路,所述源矩阵驱动电路包含与每个第一下电极形成电学连接的第一像素子电路以及外围驱动电路;

形成有源矩阵驱动电路的输入输出管腿。

4. 根据权利要求2所述的硅基背板LED显示器的制造方法,其特征在于,

在形成第一下电极阵列之后,在硅基背板上形成透明的密封封盖之前,包括 步骤:

在所述硅基背板上表面的每个第二子像素区域内形成一个第二下电极,所述第二子像素区域阵列内的多个第二下电极构成一个第二下电极阵列;

在解除第一掩膜板下表面与硅基背板上表面的临时键合并移开第一掩膜板步骤之后、在硅基背板上形成透明的密封封盖之前,包括步骤:

提供第二掩膜板,包含第二掩膜板上表面和相对的第二掩膜板下表面;

在第二掩膜板上形成第二掩膜板光学对位标志,以及多个第二通孔组成的第二通孔阵列;

将第二掩膜板平行置于硅基背板之上,形成所述第二掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位;

基于所述第二掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第二掩膜板与硅基背板的临时键合,其中第二掩膜板下表面与硅基背板上表面相对;

从第二掩膜板上表面上方通过所述第二通孔将第二LED发射层沉积于硅基背板上表面

所暴露的多个第二子像素区域所构成第二子像素区域阵列内；

解除第二掩模板与硅基背板的临时键合，并移开第二掩模板。

5. 根据权利要求4所述的硅基背板LED显示器的制造方法，其特征在于，在提供硅基背板的步骤之后、将第一掩模板平行置于硅基背板之上的步骤之前，进一步包括：

在所述硅基背板上形成有源矩阵驱动电路，所述源矩阵驱动电路包含分别与每个第一下电极和第二下电极形成电学连接的第一像素子电路和第二像素子电路以及外围驱动电路；

形成有源矩阵驱动电路的输入输出管腿。

6. 根据权利要求4所述的硅基背板LED显示器的制造方法，其特征在于，在移开第二掩模板步骤之后、形成透明的密封封盖步骤之前，进一步包括：

在硅基背板上表面上，形成与所述第一LED发射层和所述第二LED发射层物理接触的共享上电极薄膜。

7. 根据权利要求4所述的硅基背板LED显示器的制造方法，其特征在于，在形成第一下电极阵列和第二下电极阵列步骤之后，在硅基背板上形成透明的密封封盖之前，包括步骤：

形成多个第三下电极构成第三下电极阵列，其中各个第三下电极分别与第一下电极和第二下电极一一对应、相间有序排列；

在解除第二掩模板下表面与硅基背板上表面的临时键合并移开第二掩模板的步骤后，在硅基背板上形成透明的密封封盖的步骤前，进一步包括：

提供第三掩模板，包含第三掩模板上表面和相对的第三掩模板下表面；

在第三掩模板上形成第三掩模板光学对位标志，以及多个第三通孔组成的第三通孔阵列；

将第三掩模板平行置于硅基背板之上，形成所述第三掩模板光学对位标志与所述基板光学对位标志的垂直光学对位；

基于所述第三掩模板光学对位标志与所述基板光学对位标志的垂直光学对位，形成第三掩模板与硅基背板的临时键合，其中第三掩模板下表面与硅基背板上表面相对；

从第三掩模板上表面上方通过所述第三通孔将第三LED发射层沉积于硅基背板上表面所暴露的多个第三子像素区域所构成第三子像素区域阵列内；

解除第三掩模板与硅基背板的临时键合，并移开第三掩模板。

8. 根据权利要求7所述的硅基背板LED显示器的制造方法，其特征在于，所述的第一子像素区域、第二子像素区域和第三子像素区域中的任意两者在硅基背板上表面上不相交或重叠。

9. 根据权利要求7所述的硅基背板LED显示器的制造方法，其特征在于，在移开第三掩模板步骤之后、形成透明的密封封盖步骤之前，进一步包括：

在硅基背板上表面上，形成与第一LED发射层、第二LED发射层和第三LED发射层物理接触的共享上电极薄膜。

10. 根据权利要求9所述的硅基背板LED显示器的制造方法，其特征在于，所述的共享上电极薄膜为LED的阳极，具有较高的逸出功，并由较透明的铟锡氧化物(ITO)或掺铟氧化锌(IZO)构成；所述的第一下电极、第二下电极或第三下电极为具有较低逸出功的LED阴极，并

由金属Mg、Ca、Al、Ag以及它们的合金材料中任意一种或几种构成。

11. 根据权利要求9所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的第一下电极、第二下电极或第三下电极为具有较高逸出功的LED阳极, 由铟锡氧化物(ITO)或掺铟氧化锌(IZO)构成, 所述的共享上电极薄膜为具有较低逸出功且透光率较高的LED阴极, 由金属Mg、Ca、Al、Ag以及它们的合金材料构成。

12. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 在将第一掩膜板平行置于硅基背板之上步骤之前, 进一步包括:

提供一个静电吸附底板, 并将静电吸附底板结合于硅基背板底部;

其中, 所述第一掩膜板下表面、第三掩膜板下表面和第三掩膜板下表面分别与硅基背板上表面的临时键合, 均是通过所述静电吸附底板对第一掩膜板的静电吸附作用来实现。

13. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 第一掩膜板、第二掩膜板和第三掩膜板中至少之一是由硅构成。

14. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 第一通孔、第二通孔和第三通孔表面至少之一镀有一层通孔表面钝化层。

15. 根据权利要求14所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的通孔表面钝化层为金属构成, 包括但不限于金属铝、钛、钴、钨、钽、镍、金、银及其任何合金物。

16. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的第一LED发射层、第三LED发射层和第三LED发射层至少之一为无机半导体或有机化合物半导体构成。

17. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的第一LED发射层、第三LED发射层和第三LED发射层相互有别, 分别为对应不同光谱区域的发光材料。

18. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的第一LED发射层、第三LED发射层和第三LED发射层相互有别, 每个分别为对应红、蓝、绿三原色中的一个原色发光材料。

19. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 所述的第一LED发射层、第三LED发射层和第三LED发射层相互有别, 每个分别为对应黄、品红、青三原色中的一个原色发光材料。

20. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 在提供硅基背板的步骤之后、将第一掩膜板平行置于硅基背板之上的步骤之前, 进一步包括:

在所述硅基背板上形成有源矩阵驱动电路, 所述源矩阵驱动电路包含分别与每个第一下电极、第二下电极和第三下电极形成电学连接的第一像素子电路、第二像素子电路和第三像素子电路以及外围驱动电路;

形成有源矩阵驱动电路的输入输出管腿。

21. 根据权利要求7所述的硅基背板LED显示器的制造方法, 其特征在于, 所述第一掩膜板下表面、第二掩膜板下表面或第三掩膜板下表面与硅基背板上表面的临时键合, 是凭借多个边缘夹具将其分别与硅基背板形成机械钳夹来实现的。

22. 根据权利要求1、4或7中任意一项所述的硅基背板LED显示器的制造方法, 其特征在于, 所述第一下电极阵列中相邻近的两个第一下电极之间间距小于25微米。

23.根据权利要求7所述的硅基背板LED显示器的制造方法,其特征在于,所述第一LED发射层、第二LED发射层或第三LED发射层的沉积,是通过蒸镀、气相沉积和喷墨印刷中的任何一种方法实现的。

24.根据权利要求7所述的硅基背板LED显示器的制造方法,其特征在于,所述在硅基背板上表面形成多个第一下电极构成第一下电极阵列、同等数目的第二下电极构成第二下电极阵列和同等数目的第三下电极构成第三下电极阵列的步骤,包括:

提供第四掩膜板,包含第四掩膜板上表面和相对的第四掩膜板下表面;

在第四掩膜板上形成第四掩膜板光学对位标志,以及多个第一电极沉淀通孔组成第一电极沉淀通孔阵列、同等数目的第二电极沉淀通孔组成第二电极沉淀通孔阵列和同等数目的第三电极沉淀通孔组成第三电极沉淀通孔阵列;

将第四掩膜板平行置于硅基背板之上,形成基板光学对位标志与第四掩膜板光学对位标志的垂直光学对位;

基于所述第四掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第四掩膜板与硅基背板的临时键合,其中第四掩膜板下表面与硅基背板上表面相对;

从第四掩膜板上表面上方通过第一电极沉淀通孔、第二电极沉淀通孔和第三电极沉淀通孔将共享LED下电极材料,分别沉积在相对应的第一子像素区域、第二子像素区域和第三子像素区域内;

解除第四掩膜板与硅基背板的临时键合,并移开第四掩膜板。

硅基背板LED显示器的制造方法

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种硅基背板LED显示器的制造方法。

背景技术

[0002] 以有机发光二极管(OLED)为核心的有源矩阵LED显示器,与TFT-LCD为代表的传统显示器相比,具有响应速度快、色域大、对比度高、视角宽、光电效率高、器件厚度薄等诸多优点,不仅成为移动终端、便携电子乃至数字电视等终端应用系统的最佳显示技术选择,尤其成为虚拟现实(Virtual Reality)等新兴应用终端系统的最佳显示技术方案。其中,以微显示器为核心的VR头盔显示器系统,对微显示器的成像区域有尺寸及面积的限制,而且在有限的面积和尺寸内对微显示器的分辨率要求越来越高,也就是对像素密度(即单位面积内的像素数目)的要求将不断提高。

[0003] 具体而言,OLED显示器中的每个像素点上的OLED单元的核心,是阳极和阴极之间的有机发射层,从阳极提供的空穴以及从阴极提供的电子,会在有机发射层中复合以产生一个激发子,该激发子为电子空穴对,并且该激发子返回到基态,以光发射的形式释放能量。

[0004] 基于玻璃基板TFT工艺制造的有源矩阵OLED显示器,由于其自身基板的大尺寸以及工艺设备的局限,很大程度地制约了加工工艺的光刻精度、像素尺寸的缩小和像素密度的提高,因而约束了显示器分辨率的提高。例如,要实现1,500PPI(即每英寸1千5百个像素)的像素密度,就意味着像素尺寸需要缩小到17微米左右,所需的光刻工艺几乎进入亚微米尺度,这对基于玻璃基板的传统TFT工艺制造来说,是个相当大的技术挑战。同时,根据VR显示及其系统应用的需要,在提高分辨率的同时进一步提高帧频率,这对TFT(薄膜晶体管)响应速度等性能呈现相当的技术挑战。因此,以大规模集成电路工艺和CMOS晶体管为基础的硅基背板有源矩阵OLED微显示器技术,自然成为解决高帧频率和高分辨率技术两大门槛的更佳选择。

[0005] 以包括红、绿、蓝乃至白色组成的多原色OLED阵列像素矩阵显示器,相比以纯白色OLED发射层配置红、绿、蓝三色透明彩色滤光阵列(Color filter array)的矩阵显示器,具有更大的色域和更高的光电效率,成为各种终端应用系统的更佳选择,但是加工难度更大。

[0006] 同时,由于OLED发射层的性能和可靠性对水分子与其它溶液和离子污染以及化学反应极为敏感,传统硅基晶圆的刻蚀方法已经不能适用于由多原色OLED发射层子像素所组成的发光像素阵列的微加工,而借鉴TFT基板上加工多原色OLED阵列显示器所采用的主流方法,就成为较为可行的技术路径,这一方法的核心是透过多个含有微小窗口并与TFT基板形成一定垂直的金属网筛(掩膜),轮流在TFT基板上相应的下电极表面,局部沉积(如蒸镀)上不同色有机发射层。遗憾的是,这种方法不仅要求一个大尺度的、多少有弯曲变形的金属掩膜以最大程度地接近TFT平板表面,又必须防止它与TFT平板表面有任何接触(以造成表面损坏或残留),要提高金属掩膜与TFT平板上的下电极的光学对位精度,同时进一步缩小金属网筛孔的尺寸,会遭遇巨大的技术挑战,因而约束像素尺寸的进一步缩小,成为硅基背

板有源矩阵多原色OLED微显示器向高像素密度多色混合发展的一个根本工艺技术瓶颈。

发明内容

- [0007] 本发明的目的在于,提供一种硅基背板LED显示器的制造方法,包括步骤:
- [0008] 提供硅基背板,包含硅基背板上表面和与之相对的硅基背板下表面;
- [0009] 在硅基背板上形成基板光学对位标志;
- [0010] 提供第一掩模板,包含第一掩模板上表面和相对的第一掩模板下表面;
- [0011] 在第一掩模板上形成第一掩模板光学对位标志,以及多个第一通孔组成第一通孔阵列;
- [0012] 将第一掩模板平行置于硅基背板之上,形成所述第一掩模板光学对位标志与所述基板光学对位标志的垂直光学对位;
- [0013] 基于所述第一掩模板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第一掩模板与硅基背板的临时键合,其中第一掩模板下表面与硅基背板上表面相对;
- [0014] 从第一掩模板上表面上方通过所述第一通孔将第一LED发射层沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内;
- [0015] 解除第一掩模板与硅基背板的临时键合,并移开第一掩模板;
- [0016] 在硅基背板上表面形成透明的密封封盖。
- [0017] 相比于现有技术,本发明的制造方法采用一组特殊制备的各自含有相应通孔阵列的硬掩模板,通过硬掩模板和硅基背板的光学对位标志,分别与所述硅基背板轮流在垂直方向形成高精度对位以及临时键合,使得硬掩模板上的通孔阵列分别与硅基背板上对应的下电极阵列在垂直方向形成准确光学对位,然后透过所述通孔在所述电极上沉积相应色的OLED发射层,之后解除该组硬掩模板分别与所述硅基背板的临时键合;重复完成所有硬掩模板与硅基背板的临时键合、相对应色的OLED发射层沉积和硬掩模板与硅基背板键合解除的过程后,通过薄膜沉积形成覆盖OLED发射层的透明上电极和实现表面密封的封盖层。这种方法,通过硬掩模板与硅基背板高精度对位键合,借助硬掩模板上通孔阵列将OLED发射层准确沉积于相应的下电极上,从而为进一步缩小了像素尺寸,使得硅基背板有源矩阵OLED微显示器向高像素密度多色混合的方向发展成为可能。

附图说明

- [0018] 图1为本发明第一实施例的硅基背板OLED微显示器的制造方法流程图;
- [0019] 图2至图10为本发明第一实施例的硅基背板OLED微显示器的制造方法的示意图;
- [0020] 图11为本发明第二实施例的硅基背板OLED微显示器的制造方法流程图;
- [0021] 图12至图14为本发明第二实施例的硅基背板OLED微显示器的制造方法的示意图;
- [0022] 图15为本发明第三实施例的硅基背板OLED微显示器的制造方法的流程图;
- [0023] 图16至图19为本发明第三实施例的硅基背板OLED微显示器的制造方法的示意图。

具体实施方式

- [0024] 下面将结合示意图对本发明的有源可视显示器及其驱动电路做更详细的说明,应该理解本领域技术人员可以修改在此描述的本发明,而仍然实现本发明的有利效果。因此,

下列描述应当被理解为对于本领域技术人员的广泛知道,而并不作为对本发明的限制。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0025] 第一实施例

[0026] 图1为本发明第一实施例的硅基背板OLED微显示器的制造方法流程图,参考图1,本发明的硅基背板LED显示器的制造方法,包括步骤:

[0027] S10,提供硅基背板;

[0028] S20,在硅基背板上接近硅基背板下表面或硅基背板下表面形成基板光学对位标志;

[0029] S30,提供第一掩膜板,包含第一掩膜板上表面和相对的第一掩膜板下表面;

[0030] S40,在第一掩膜板上形成第一掩膜板光学对位标志,以及多个第一通孔组成第一通孔阵列;

[0031] S50,将第一掩膜板平行置于硅基背板之上,形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位;

[0032] S60,基于所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第一掩膜板与硅基背板的临时键合;

[0033] S70,从第一掩膜板上表面上方通过所述第一通孔将第一LED发射层沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内;

[0034] S80,解除第一掩膜板与硅基背板的临时键合,并移开第一掩膜板;

[0035] S90,在硅基背板上表面形成透明的密封封盖。

[0036] 图2至图10为本发明第一实施例的硅基背板OLED微显示器的制造方法的示意图,参考图2至图10,对第一实施例进行详细说明。

[0037] 执行步骤S10,参考图2,提供硅基背板100,包含硅基背板上表面101和与之相对的硅基背板下表面102,所述硅基背板100为单晶硅材料。硅基背板OLED微显示器区别于常规利用非晶硅、微晶硅或低温多晶硅薄膜晶体管为背板的AMOLED器件,它以单晶硅芯片为基底,像素尺寸大约为传统显示器件的1/10左右甚至更小,精细度远远高于传统器件。单晶硅作为基底可以采用现有成熟的集成电路CMOS工艺,集成度更高,大大减少了器件的外部连线,增加了可靠性,实现了轻量化。

[0038] 执行步骤S20,继续参考图2,在硅基背板100上接近硅基背板下表面102或硅基背板下表面102形成基板光学对位标志105,用于进行后期与掩膜板之间的对位,提高工艺的精确度。

[0039] 在本实施例中,优选的,参考图3,还包括步骤:在所述硅基背板上表面的每个第一子像素区域内形成一个第一下电极111,所述第一子像素区域阵列内的多个第一下电极111构成一个第一下电极阵列。

[0040] 在本实施例中,优选的,所述的第一下电极为具有较低逸出功的LED阴极,并由金属Mg、Ca、Al、Ag以及它们的合金材料中任意一种或几种构成。优选的,所述第一下电极阵列中相邻近的两个第一下电极之间间距小于25微米,这是基于现有硅基晶圆间实施键合技术,其水平对位精度已经能够达到0.5微米甚至0.25微米以下。该步骤位于提供硅基背板步骤S10之后、形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位

步骤S20之前。

[0041] 在本实施例中,优选的,还包括步骤:

[0042] S203,参考图4,提供一个静电吸附底板500,并将静电吸附底板500结合于硅基背板100底部。该静电吸附底板借助静电作用吸附硅基背板底部,从而在有效拿持硅基背板的同时减小了对硅基背板的损伤,使得操作方便。该步骤位于将第一掩模板平行置于硅基背板之上步骤S50之前,从而可以对硅基背板进行操作使其和第一掩模板临时键合。当然除此之外也可以用其他的方法,在此不做限定。

[0043] 在本实施例中,优选的,还包括步骤:在所述硅基背板上形成有源矩阵驱动电路160,所述源矩阵驱动电路160包含与每个第一下电极111形成电学连接的第一像素子电路以及外围驱动电路;形成有源矩阵驱动电路的输入输出管腿。

[0044] 执行步骤S30,参考图5,提供第一掩模板200,包含第一掩模板上表面201和相对的第一掩模板下表面202。在本实施例中,优选的,所述第一掩模板200的材料也为硅,从而在后面的工艺过程中不至于与硅基背板产生水平方向热膨胀差别而导致第一通孔211与第一电极111的垂直位错,影响第一LED发射层151与第一电极111的垂直对位。除此之外,也可以为其他材料,只要能配置这一掩模板的热膨胀系数与硅基相同或接近。

[0045] 执行步骤S40,继续参考图5,在第一掩模板200上形成第一掩模板光学对位标志205,以及多个第一通孔211组成第一通孔阵列。所述第一通孔211之间的间距以及排列顺序与所述硅基背板上的第一下电极111的位置一一对应,确保在后续的键合过程中可以位置对应,所述第一通孔可以用本领域技术人员所熟知的刻蚀的方法形成,不再赘述。在本实施例中,优选的,第一通孔表面钝化层为金属构成,包括但不限于金属铝、钛、钴、钨、钼、镍、金、银及其任何合金物。可以在清洗步骤中保护第一通孔表面,也使得清洗更加容易去除杂质。

[0046] 执行步骤S50,继续参考图5,将第一掩模板200平行置于硅基背板100之上,形成所述第一掩模板光学对位标志205与所述基板光学对位标志105的垂直光学对位。

[0047] 执行步骤S60,参考图6,基于所述第一掩模板光学对位标志205与所述基板光学对位标志105的垂直光学对位,形成第一掩模板200与硅基背板100的临时键合,从而使得所述第一通孔211恰好暴露第一下电极111。在本实施例中,优选的第一掩模板和硅基背板的键合是通过底部垫片220实现的,除此之外也可以利用其他的方法,例如直接热熔键合。

[0048] 在本实施例中,参考图7,优选的,所述第一掩模板下表面与硅基背板上表面的临时键合,是凭借多个边缘夹具610个别与硅基背板100形成机械钳夹来实现的。

[0049] 执行步骤S70,参考图8,从第一掩模板上表面201上方通过所述第一通孔211将第一LED发射层151沉积于硅基背板上表面101所暴露的多个第一子像素区域所构成的第一子像素区域阵列内,即覆盖第一下电极111。所述的第一LED发射层优选的为无机半导体构成,除此之外也可以为有机化合物半导体构成。所述第一LED发射层的沉积,是通过蒸镀、气相沉积和喷墨印刷中的任何一种方法实现的,例如蒸镀。

[0050] 执行步骤S80,参考图9,解除第一掩模板200与硅基背板100的临时键合,并移开第一掩模板200。

[0051] 执行步骤S90,参考图10,在硅基背板上表面101形成透明的密封封盖190,所述密封封盖可以为半导体材料例如二氧化硅,可以通过气相淀积的方法形成,也可以利用封装

的方式直接键合在硅基背板表面。。

[0052] 第二实施例

[0053] 第二实施例同样包括步骤：

[0054] S10,提供硅基背板100；

[0055] S20,在硅基背板100上接近硅基背板下表面或硅基背板下表面形成基板光学对位标志105；

[0056] 在所述硅基背板上表面的每个第一子像素区域内形成一个第一下电极111,所述第一子像素区域阵列内的多个第一下电极111构成一个第一下电极阵列。

[0057] S30,提供第一掩膜板200,包含第一掩膜板上表面和相对的第一掩膜板下表面；

[0058] S40,在第一掩膜板上形成第一掩膜板光学对位标志205,以及多个第一通孔211组成第一通孔阵列；

[0059] S50,将第一掩膜板200平行置于硅基背板100之上,形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位；

[0060] S60,基于所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第一掩膜板200与硅基背板100的临时键合；

[0061] S70,从第一掩膜板上表面上方通过所述第一通孔将第一LED发射层151沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内；

[0062] S80,解除第一掩膜板与硅基背板的临时键合,并移开第一掩膜板；

[0063] 与第一实施例相同的步骤不再赘述,不同在于：

[0064] 参考图11,在形成第一下电极111阵列之后,在硅基背板100上形成透明的密封封盖步骤S90之前,包括步骤：

[0065] 在所述硅基背板上表面101的每个第二子像素区域内形成一个第二下电极121,所述第二子像素区域阵列内的多个第二下电极121构成一个第二下电极阵列。

[0066] 优选的还包括,在所述硅基背板100上形成有源矩阵驱动电路,所述源矩阵驱动电路包含分别与每个第一下电极111、第二下电极121形成电学连接的第一像素子电路、第二像素子电路以及外围驱动电路。

[0067] 在解除第一掩膜板200与硅基背板100的临时键合并移开第一掩膜板200步骤S80之后、在硅基背板100上形成透明的密封封盖S90之前,包括下列子步骤：

[0068] 子步骤S821,参考图12,提供第二掩膜板300,包含第二掩膜板上表面301和相对的第二掩膜板下表面302;在本实施例中,出于上述原因,所述第二掩膜板300的材料也为和第一掩膜板相同的硅。

[0069] 子步骤S822,参考图12,在第二掩膜板上形成第二掩膜板光学对位标志305,以及多个第二通孔311组成的第二通孔阵列;所述第二通孔311之间的间距以及排列顺序与所述硅基背板上的第二下电极121的位置一一对应,确保在后续的键合过程中可以位置对应,所述第二通孔可以用本领域技术人员所熟知的刻蚀的方法形成,不再赘述。在本实施例中,优选的,第二通孔表面钝化层为金属构成,包括但不限于金属铝、钛、钴、钨、钼、镍、金、银及其任何合金物。可以在清洗步骤中保护第二通孔表面,也使得清洗更加容易去除杂质。

[0070] 子步骤S823,参考图12,将第二掩膜板300平行置于硅基背板100之上,形成所述第二掩膜板光学对位标志305与所述基板光学对位标志105的垂直光学对位。

[0071] 基于所述第二掩膜板光学对位标志305与所述基板光学对位标志105的垂直光学对位,形成第二掩膜板300与硅基背板100的临时键合,从而使得所述第二通孔311恰好暴露第二下电极121。在本实施例中,值得注意的是,由于已经在硅基背板上表面102形成覆盖第一下电极111的第一LED发射层151,因此在本实施例中,第二掩膜板300和硅基背板100之间的键合是通过粘附底部垫片实现的,从而将第一LED发射层151架空,架空的高度要超过第一LED发射层151的顶层相对硅基表面的高度,使其不受损伤,也避免在沉积第二LED发射层152时不至于与第二通孔212底部粘连。如果是采用静电吸附的方式实现第二掩膜板300的下表面302与所述硅基背板100上表面101的临时键合,为了实现静电隔离,所述底部垫片220以介电质材料构成为好。

[0072] 除此之外,在其它实施例中也可以采用其他的方法键合,例如在第二掩膜板或者硅基背板可以包括具有凹槽的介质层,从而通过热熔的方式进行键合,使得第一LED发射层位于所述凹槽内。

[0073] 子步骤S824,继续参考图12,基于所述第二掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第二掩膜板300与硅基背板100的临时键合,是凭借多个边缘夹具610个别与硅基背板100形成机械钳夹来实现的,当然也可以只选择利用静电吸附底板。

[0074] 子步骤S825,继续参考图12,从第二掩膜板上表面301上方通过所述第二通孔311将第二LED发射层152沉积于硅基背板上表面101所暴露的多个第二子像素区域所构成第二子像素区域阵列内,即覆盖第二下电极121;

[0075] 所述的第一子像素区域、第二子像素区域两者在硅基背板上表面上不相交或重叠。

[0076] 所述的第二LED发射层优选的为无机半导体构成,除此之外也可以为有机化合物半导体构成。所述第二LED发射层的沉积,是通过蒸镀、气相沉积和喷墨印刷中的任何一种方法实现的,例如蒸镀。

[0077] 子步骤S826,参考图13,解除第二掩膜板300与硅基背板100的临时键合,并移开第二掩膜板300。

[0078] 在本实施例中,参考图14,优选的,还包括步骤S827,在硅基背板上表面上,形成与第一LED发射层151和第二LED发射层152物理接触的共享上电极薄膜180。

[0079] 执行步骤S90,参考图13,在硅基背板上表面101形成透明的密封封盖190。

[0080] 第三实施例

[0081] 第三实施例同样包括步骤:

[0082] S10,提供硅基背板100;

[0083] S20,在硅基背板100上接近硅基背板下表面或硅基背板下表面形成基板光学对位标志105;

[0084] 在所述硅基背板上表面的每个第一子像素区域内形成一个第一下电极111,所述第一子像素区域阵列内的多个第一下电极111构成一个第一下电极阵列。

[0085] 在所述硅基背板上表面101的每个第二子像素区域内形成一个第二下电极121,所述第二子像素区域阵列内的多个第二下电极121构成一个第二下电极阵列。

[0086] S30,提供第一掩膜板200,包含第一掩膜板上表面和相对的第一掩膜板下表面;

[0087] S40,在第一掩膜板上形成第一掩膜板光学对位标志205,以及多个第一通孔211组成第一通孔阵列;

[0088] S50,将第一掩膜板200平行置于硅基背板100之上,形成所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位;

[0089] S60,基于所述第一掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第一掩膜板200与硅基背板100的临时键合;

[0090] S70,从第一掩膜板上表面上方通过所述第一通孔将第一LED发射层151沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内;

[0091] S80,解除第一掩膜板与硅基背板的临时键合,并移开第一掩膜板;

[0092] 子步骤S821,提供第二掩膜板300;

[0093] 子步骤S822,在第二掩膜板上形成第二掩膜板光学对位标志305,以及多个第二通孔311组成的第二通孔阵列;

[0094] 子步骤S823,将第二掩膜板300平行置于硅基背板100之上,形成所述第二掩膜板光学对位标志305与所述基板光学对位标志105的垂直光学对位;

[0095] 子步骤S824,基于所述第二掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第二掩膜板300与硅基背板100的临时键合;

[0096] 子步骤S825,从第二掩膜板上表面301上方通过所述第二通孔311将第二LED发射层152沉积于硅基背板上表面101所暴露的多个第二子像素区域所构成第二子像素区域阵列内,即覆盖第二下电极121;

[0097] 执行子步骤S826,解除第二掩膜板300与硅基背板100的临时键合,并移开第二掩膜板300。

[0098] 第三实施例与第二实施例相同的步骤不再赘述,不同在于:

[0099] 参考图15,在形成第一下电极111阵列和第二下电极121阵列步骤之后,在硅基背板100上形成透明的密封封盖之前,包括步骤S231:

[0100] 在所述硅基背板上表面101的每个第三子像素区域内形成一个第三下电极131,所述第三子像素区域阵列内的多个第三下电极131构成一个第三下电极阵列;其中各个第三下电极131分别与第一下电极111和第二下电极121一一对应、相间有序排列。

[0101] 优选的还包括,在所述硅基背板100上形成有源矩阵驱动电路,所述源矩阵驱动电路包含分别与每个第一下电极、第二下电极和第三下电极形成电学连接的第一像素子电路、第二像素子电路和第三像素子电路以及外围驱动电路;形成有源矩阵驱动电路的输入输出管腿。

[0102] 在解除第二掩膜板300下表面与硅基背板上表面的临时键合并移开第二掩膜板300的步骤后,在硅基背板上形成透明的密封封盖的步骤前,进一步包括下列子步骤:

[0103] S8211,参考图16,提供第三掩膜400,包含第三掩膜板上表面401和相对的第三掩膜板下表面402;在本实施例中,所述第三掩膜板400的材料为和第一掩膜板和第二掩膜板相同的硅,从而在后面的可是步骤更方便操作,精确度更高,工艺兼容性更好。除此之外,也可以为其他材料。

[0104] S8212,参考图16,在第三掩膜板400上形成第三掩膜板光学对位标志405,以及多个第三通孔411组成的第三通孔阵列;所述第三通孔411之间的间距以及排列顺序与所述硅

基背板上的第一电极111或第二下电极121的位置一一对应,确保在后续的键合过程中可以位置对应,所述第三通孔411可以用本领域技术人员所熟知的刻蚀的方法形成,不再赘述。在本实施例中,优选的,第三通孔表面钝化层为金属构成,包括但不限于金属铝、钛、钴、钨、钽、镍、金、银及其任何合金物。可以在清洗步骤中保护第三通孔表面,也使得清洗更加容易去除杂质。

[0105] S8213,参考图16,将第三掩模板平行置于硅基背板之上,形成所述第三掩模板光学对位标志与所述基板光学对位标志的垂直光学对位;

[0106] S8214,参考图16,基于所述第三掩模板光学对位标405与所述基板光学对位标志105的垂直光学对位,形成第三掩模板下表面402与硅基背板上表面101的临时键合从而使所述第三通孔411恰好暴露第三下电极131。在本实施例中,同样值得注意的是,由于已经在硅基背板上表面102形成覆盖第一下电极111的第一LED发射层151以及形成覆盖第二下电极112的第二LED发射层152,因此在本实施例中,第三掩模板400和硅基背板100之间的键合是通过粘附底部垫片实现的,从而将第一LED发射层151和第二LED发射层152架空,架空的高度要超过第一LED发射层151和第二LED发射层的顶层相对硅基表面的高度,使其不受损伤,也避免在沉积第三LED发射层153时不至于与第三通孔底部粘连。如果是采用静电吸附的方式实现第三掩模板400的下表面402与所述硅基背板100上表面101的临时键合,为了实现静电隔离,底部垫片220以介电质材料构成为好。

[0107] 除此之外,在其它实施例中也可以采用其他的方法键合,例如在第三掩模板或者硅基背板可以包括具有凹槽的介质层,从而通过热熔的方式进行键合,使得第一LED发射层和第二LED发射层位于所述凹槽内。

[0108] 其中,所述第一掩模板、第三掩模板和第三掩模板分别与硅基背板的临时键合,均可以通过所述静电吸附底板对第一掩模板的静电吸附作用来实现。当然也可以凭借多个边缘夹具610个别与硅基背板100形成机械钳夹来实现的。

[0109] S8215,从第三掩模板上表面401上方通过所述第三通孔411将第三LED发射层153沉积于硅基背板上表面101所披露的多个第三子像素区域所构成第三子像素区域阵列内;所述的第一子像素区域、第二子像素区域和第三子像素区域中的任意两者在硅基背板上表面上不相交或重叠。

[0110] 所述的第三LED发射层优选的为无机半导体构成,除此之外也可以为有机化合物半导体构成。所述第三LED发射层的沉积,是通过蒸镀、气相沉积和喷墨印刷中的任何一种方法实现的,例如蒸镀。

[0111] S8217,参考图17解除第三掩模板400与硅基背板100的临时键合,并移开第三掩模板400。

[0112] 参考图18,在移开第三掩模板步骤之后、形成透明的密封封盖步骤之前,进一步包括:

[0113] 在硅基背板上表面上,形成与第一LED发射151、第二LED发射层152和第三LED发射层153物理接触的共享上电极薄膜180。

[0114] S90,参考图19,在硅基背板上表面101形成透明的密封封盖190。

[0115] 在上述实施例中,优选的,第一掩模板、第二掩模板和第三掩模板中至少之一是由硅构成。优选的方案包括,在所有掩模板采用与硅基背板同一大小的硅晶圆片制成,以确保

掩膜板与硅基背板具有同样的热膨胀系数,以减少在加工过程的升温所引起的掩膜板及其通孔与硅基背板在水平方向位错。

[0116] 优选的,第一通孔、第二通孔和第三通孔表面至少之一镀有一层通孔表面钝化层。在整个所述的表面钝化层选用与硅基具有较好粘合性的金属或合金构成,包括但不限于金属铝、钛、钴、钨、钽、镍、金、银及其任何合金物。这样不仅可以减少在沉积过程中LED发光材料对掩膜板尤其是通孔表面的腐蚀,也可以在解除掩膜板与硅基背板间的临时键合后,对要重复使用的掩膜板进行清洗过程对掩膜板表面的腐蚀,从而提高掩膜板的重复利用率、降低成本。

[0117] 优选的,所述的第一LED发射层、第二LED发射层和第三LED发射层至少之一为无机半导体或有机化合物半导体构成。

[0118] 优选的,所述的共享上电极薄膜为LED的阳极,具有较高的逸出功,并由较透明的铟锡氧化物(ITO)或掺铟氧化锌(IZO)构成;所述的第一下电极、第二下电极或第三下电极为具有较低逸出功的LED阴极,并由金属Mg、Ca、Al、Ag以及它们的合金材料构成。

[0119] 优选的,所述的第一下电极、第二下电极或第三下电极为具有较高逸出功的LED阳极,由铟锡氧化物(ITO)或掺铟氧化锌(IZO)构成,所述的共享上电极薄膜为具有较低逸出功且透光率较高的LED阴极,由金属Mg、Ca、Al、Ag以及它们的合金材料构成。

[0120] 优选的,所述的第一LED发射层、第二LED发射层和第三LED发射层相互有别,分别为对应不同光谱区域的发光材料,以通过组合生成期望的色域。

[0121] 优选的,所述的第一LED发射层、第二LED发射层和第三LED发射层相互有别,每个分别为对应红、蓝、绿三原色中的一个原色发光材料,也就是显示器最常见的三原色组合。

[0122] 优选的,所述的第一LED发射层、第二LED发射层和第三LED发射层相互有别,每个分别为对应黄、品红、青三原色中的一个原色发光材料,即显示器另一个最常见的三原色组合。

[0123] 优选的,所述第一LED发射层、第二LED发射层或第三LED发射层的沉积,是通过蒸镀、气相沉积和喷墨印刷中的任何一种方法实现的。

[0124] 优选的,所述在硅基背板上表面形成多个第一下电极构成第一下电极阵列、同等数目的第二下电极构成第二下电极阵列和同等数目的第三下电极构成第三下电极阵列的步骤,也可以采用同样的含有通孔阵列的掩膜板与硅基背板键合以及穿过通孔的电极材料沉积来实现,具体的步骤包括:

[0125] 提供第四掩膜板,包含第四掩膜板上表面和相对的第四掩膜板下表面;

[0126] 在第四掩膜板上形成第四掩膜板光学对位标志,以及多个第一电极沉淀通孔组成第一电极沉淀通孔阵列、同等数目的第二电极沉淀通孔组成第二电极沉淀通孔阵列和同等数目的第三电极沉淀通孔组成第三电极沉淀通孔阵列;

[0127] 将第四掩膜板平行置于硅基背板之上,形成基板光学对位标志与第四掩膜板光学对位标志的垂直光学对位;

[0128] 基于所述第四掩膜板光学对位标志与所述基板光学对位标志的垂直光学对位,形成第四掩膜板下表面与硅基背板上表面的临时键合;

[0129] 从第四掩膜板上表面上方通过第一电极沉淀通孔、第二电极沉淀通孔和第三电极沉淀通孔将共享LED下电极材料,分别沉积在相对应的第一子像素区域、第二子像素区域和

第三子像素区域内；

[0130] 解除第四掩模板下表面与硅基背板上表面的临时键合，并移开第四掩模板。

[0131] 上述针对硅基背板OLED微显示器的制造方法，同样适用于硅基背板上以无机半导体LED为自发光元器件的微显示器的制造。例如，第一LED发射层可以是产生蓝光的无机半导体LED薄膜材料氮化镓，而将其通过第一通孔阵列沉积于硅基背板第一电极阵列电极上的方法可以最常用的金属有机化学气相沉积(MOCVD)。此外，第二LED发射层和第三LED发射层，既可以采用产生红和绿原色的无机半导体材料砷化镓和磷化镓，也同样可以是产生蓝光原色的氮化镓配合置于其上的红色和绿色荧光材料来实现三元色显示。

[0132] 此外，上述针对硅基背板OLED微显示器的制造方法，也同样适用于超过三原色组合的硅基背板OLED微显示器制造；例如，可以采用五原色组合，来进一步拓宽较常见的红绿蓝三原色组合所能表征的色域幅度。同样，上述披露的方法，凭借含有单一通孔阵列(如第一通阵列)的单一掩模板(如第一掩模板)与硅基背板的高精度对位临时键合，也同样适用于以纯白色OLED发射层配置红、绿、蓝三色透明彩色滤光阵列的显示器的制造。

[0133] 显然，本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

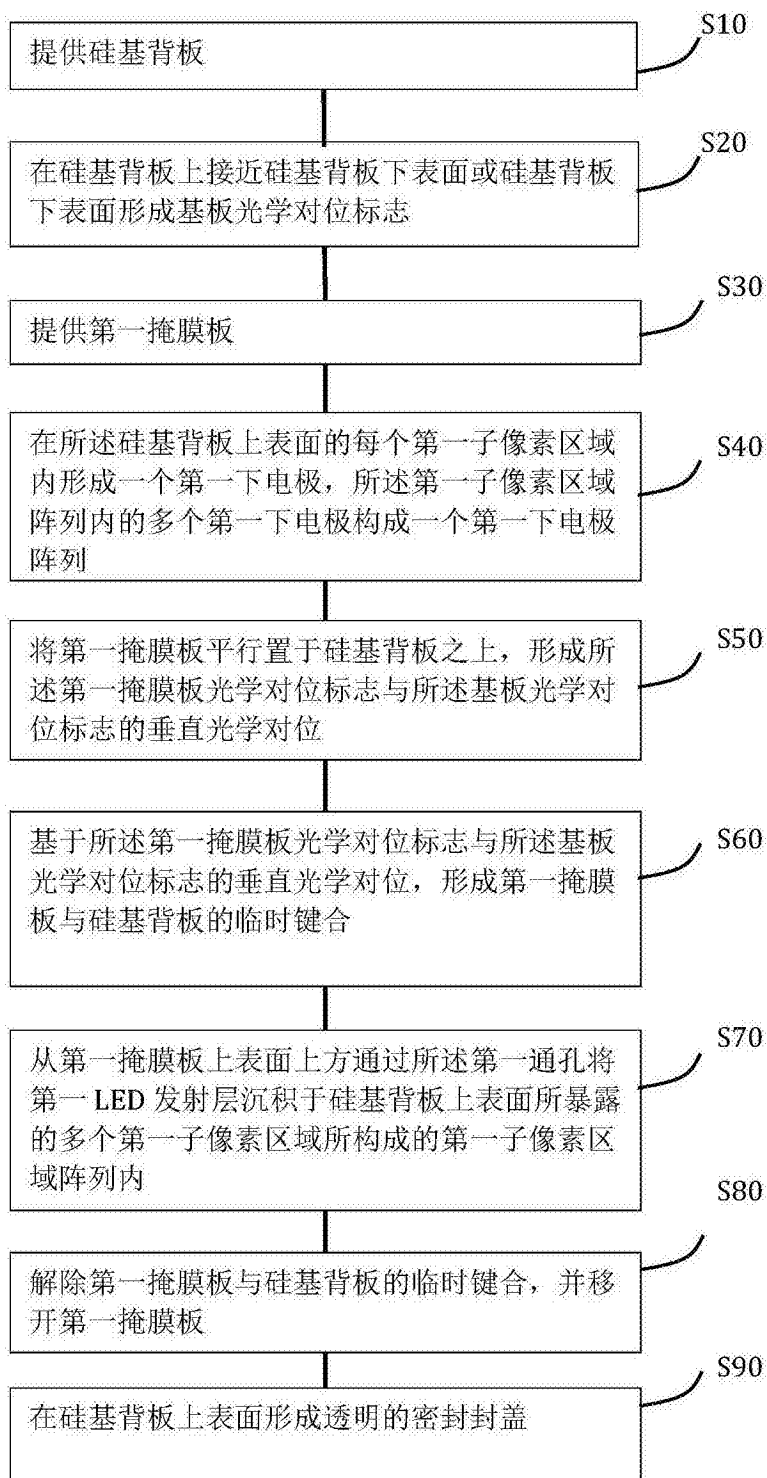


图1

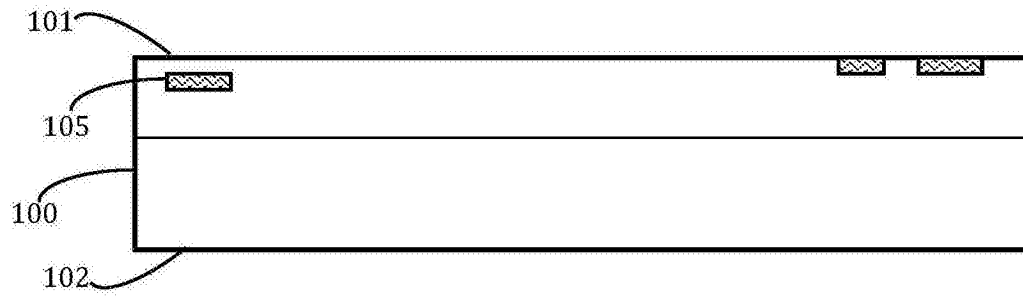


图2

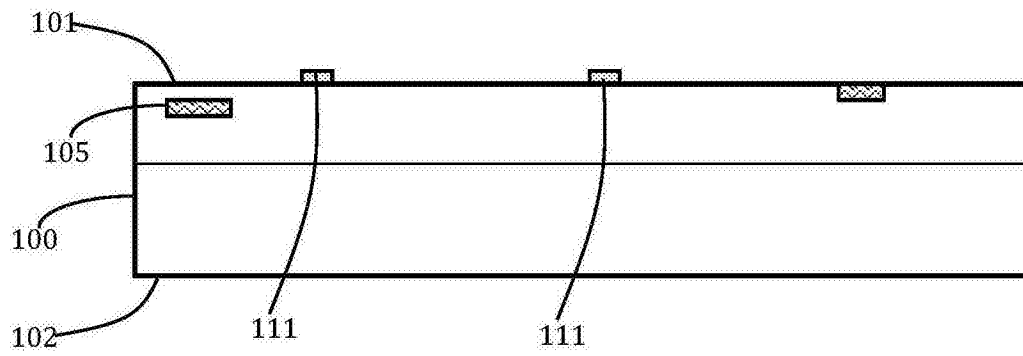


图3

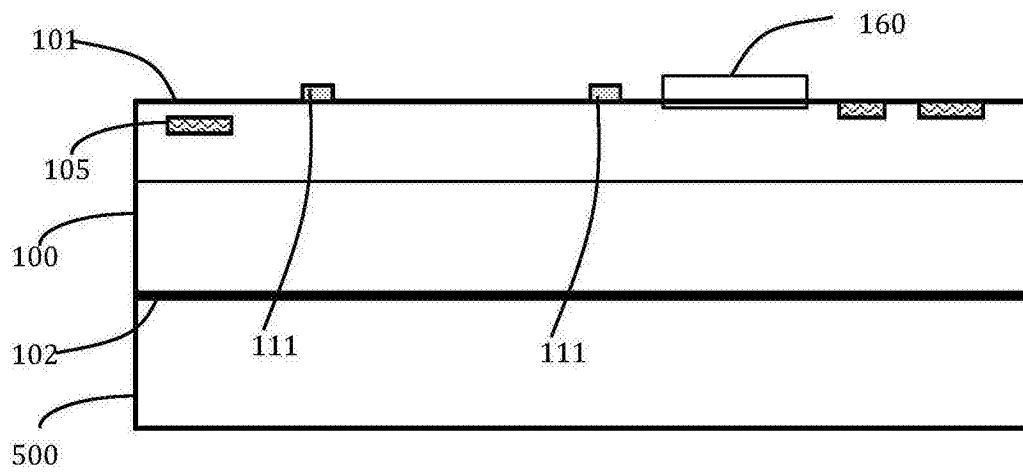


图4

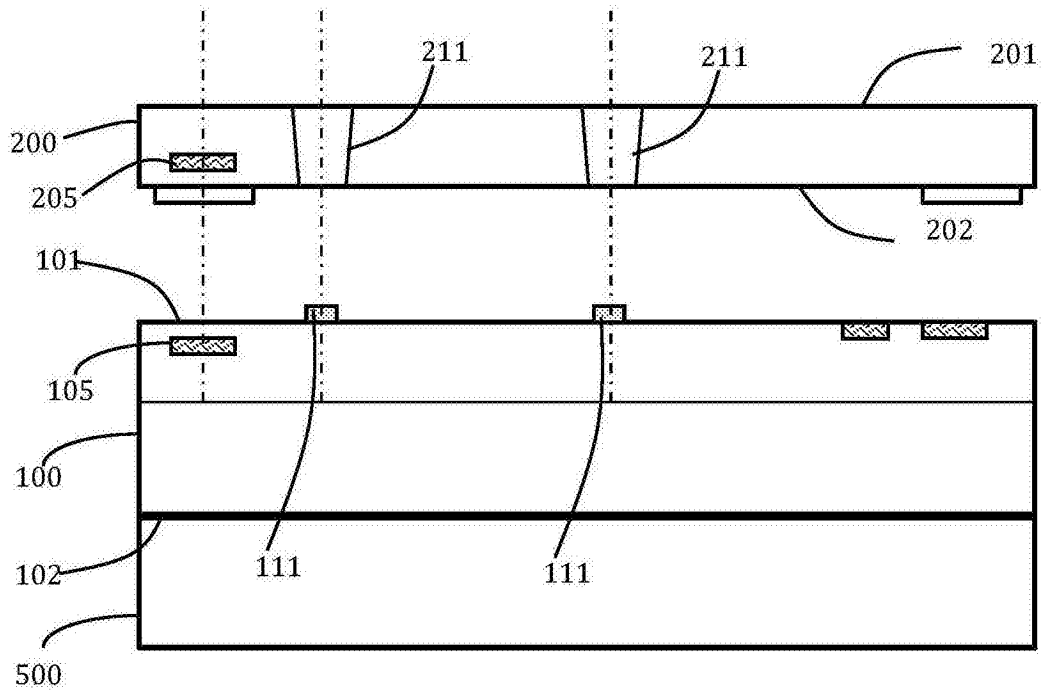


图5

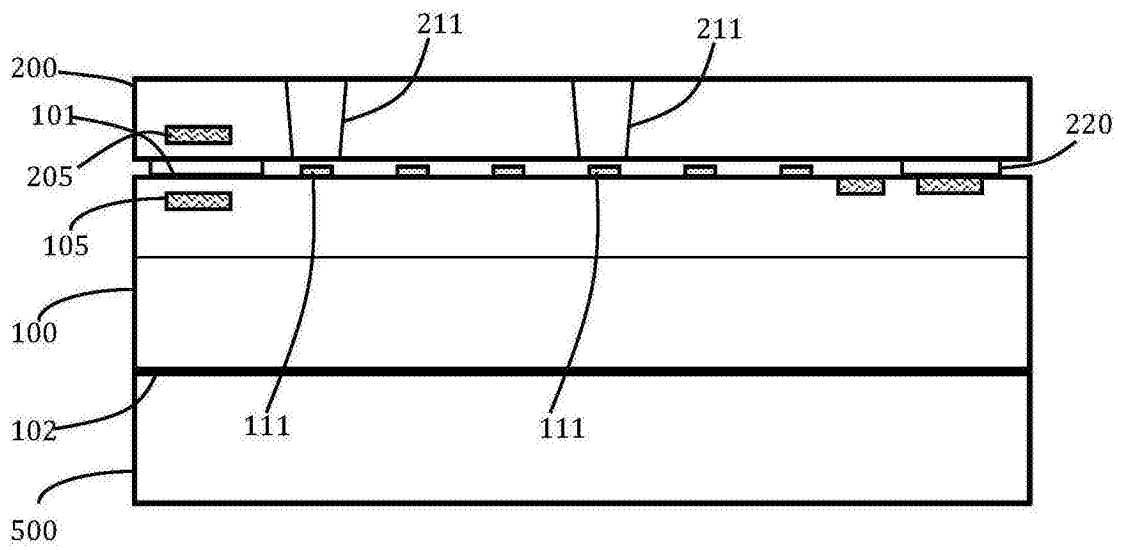


图6

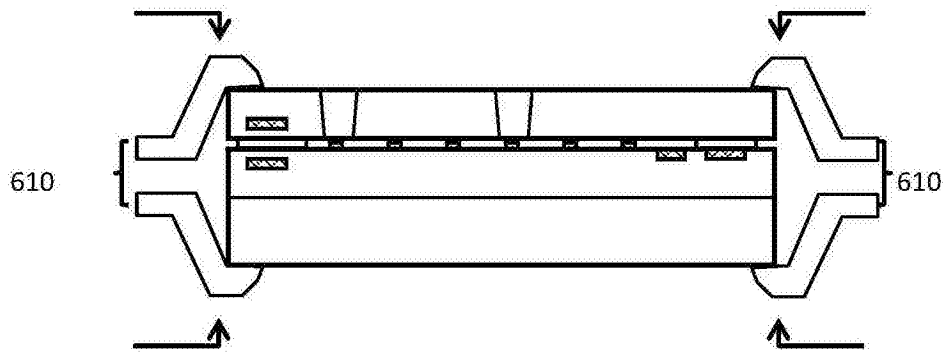


图7

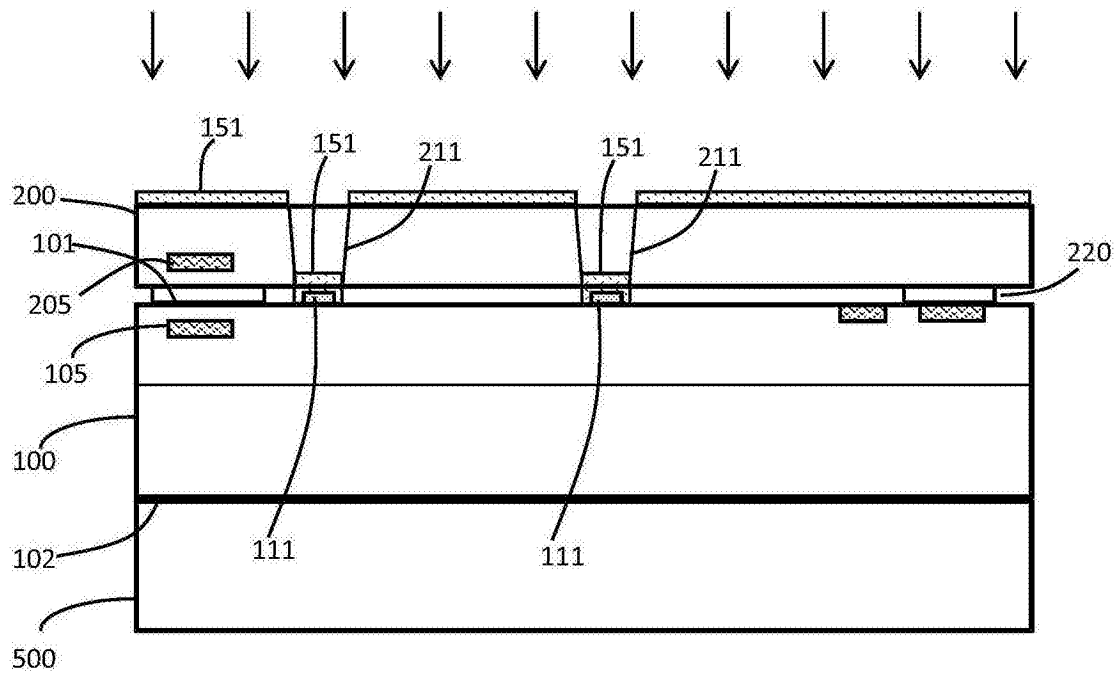


图8

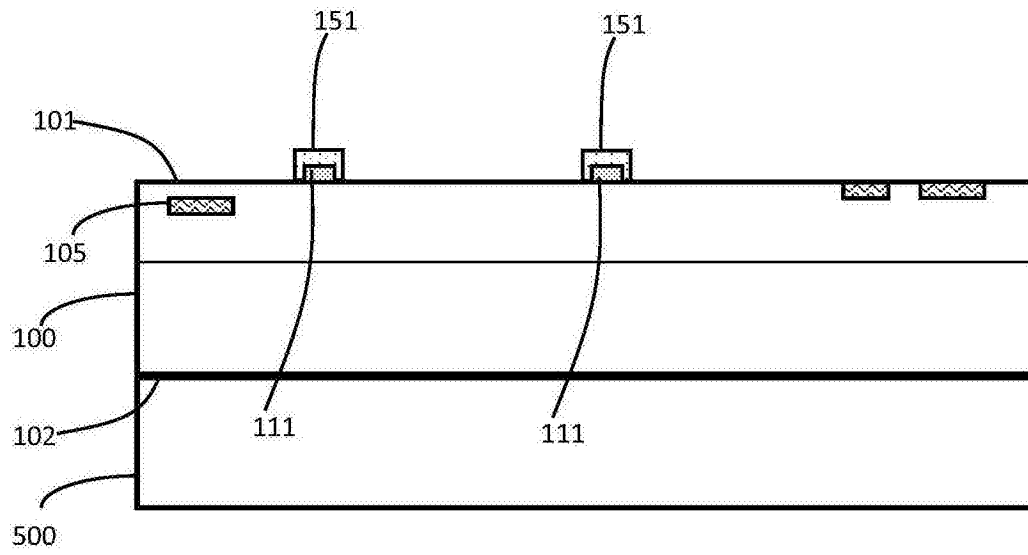


图9

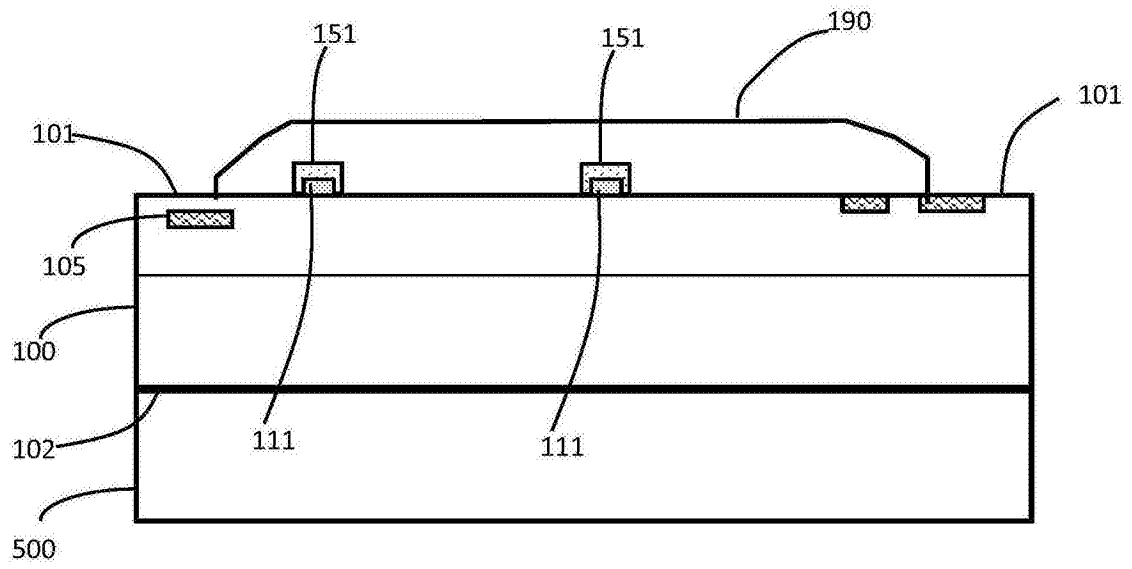


图10

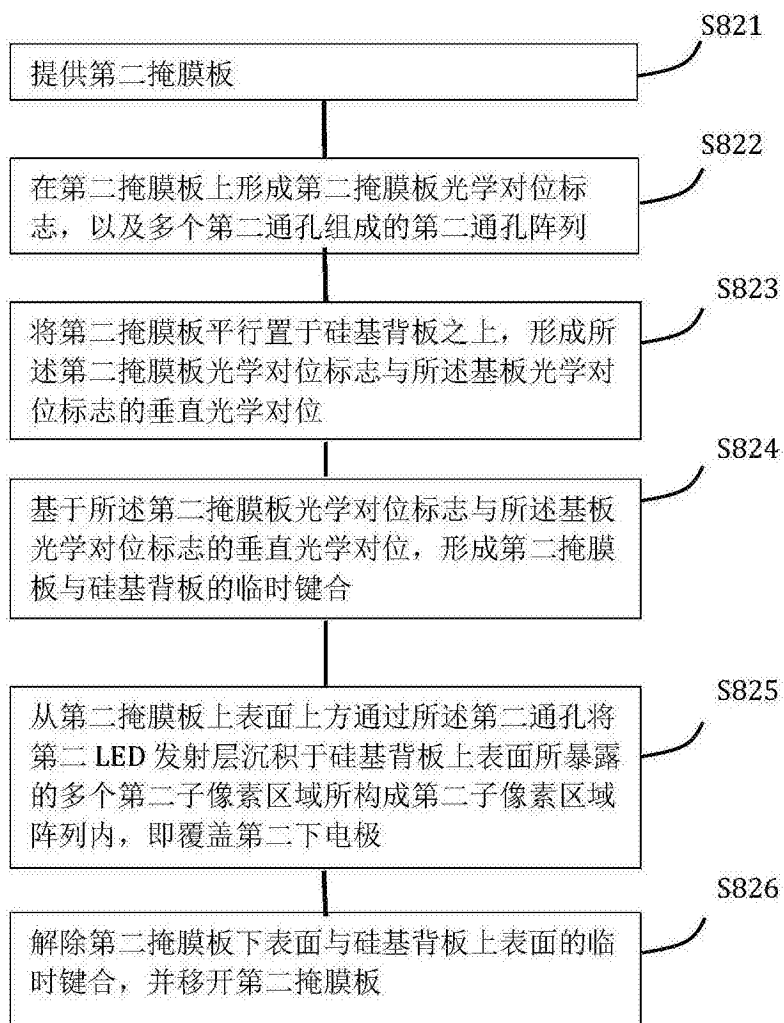


图11

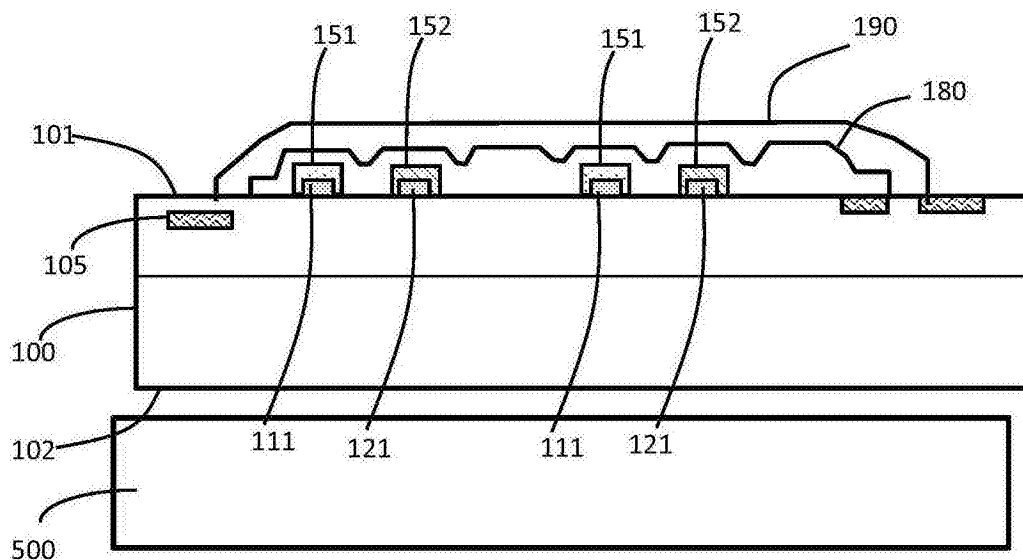


图14

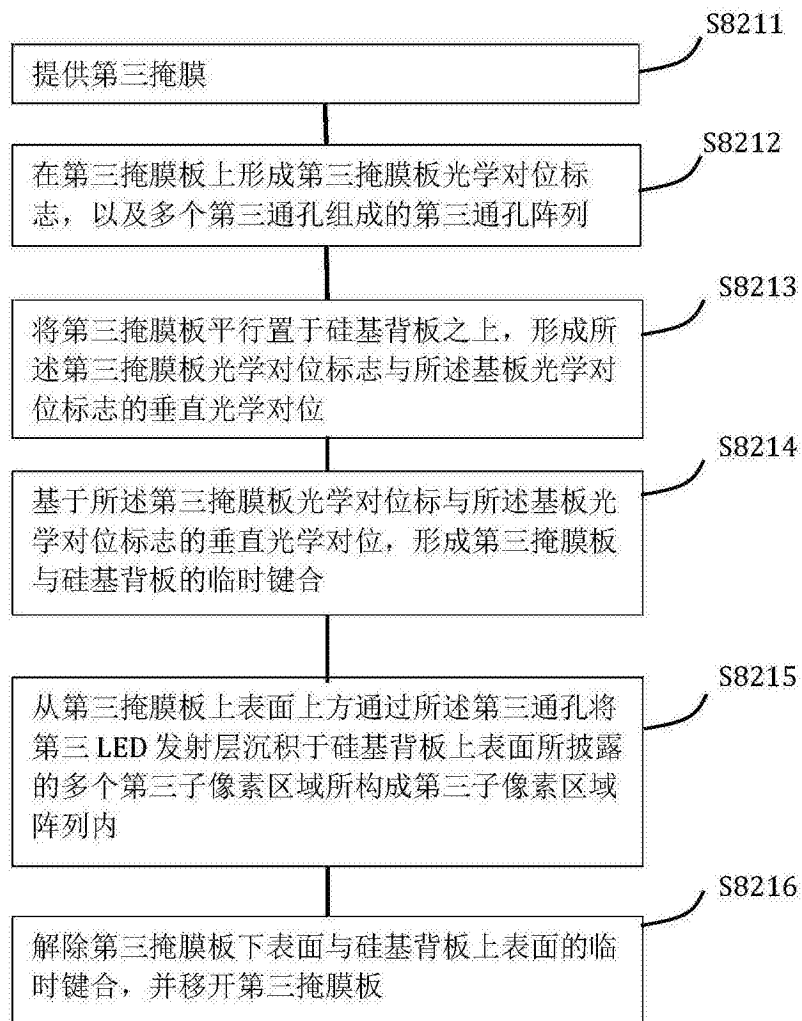


图15

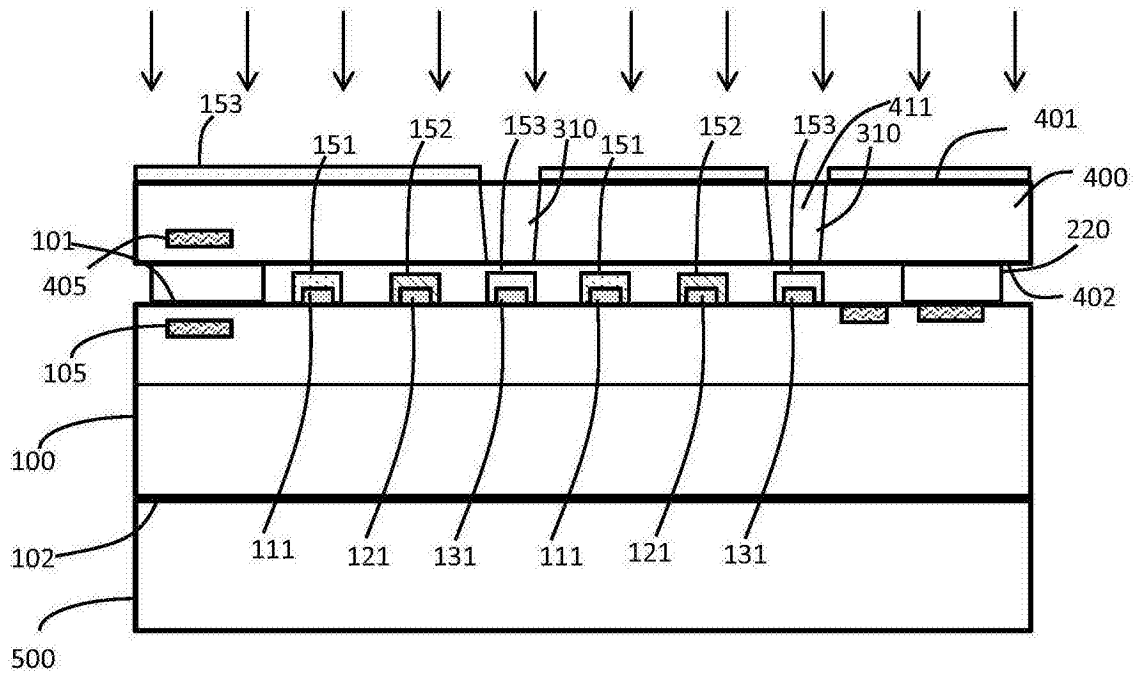


图16

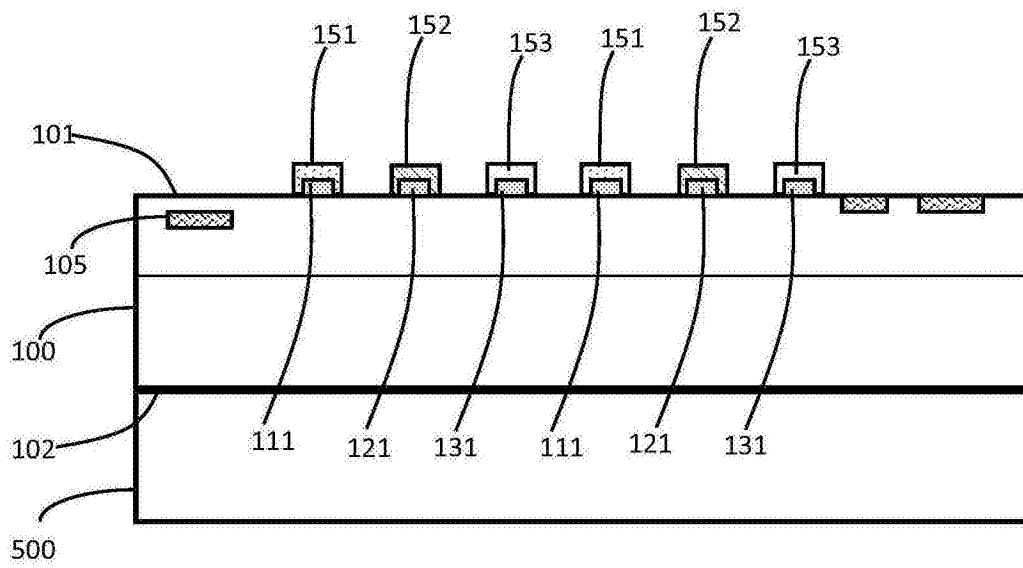


图17

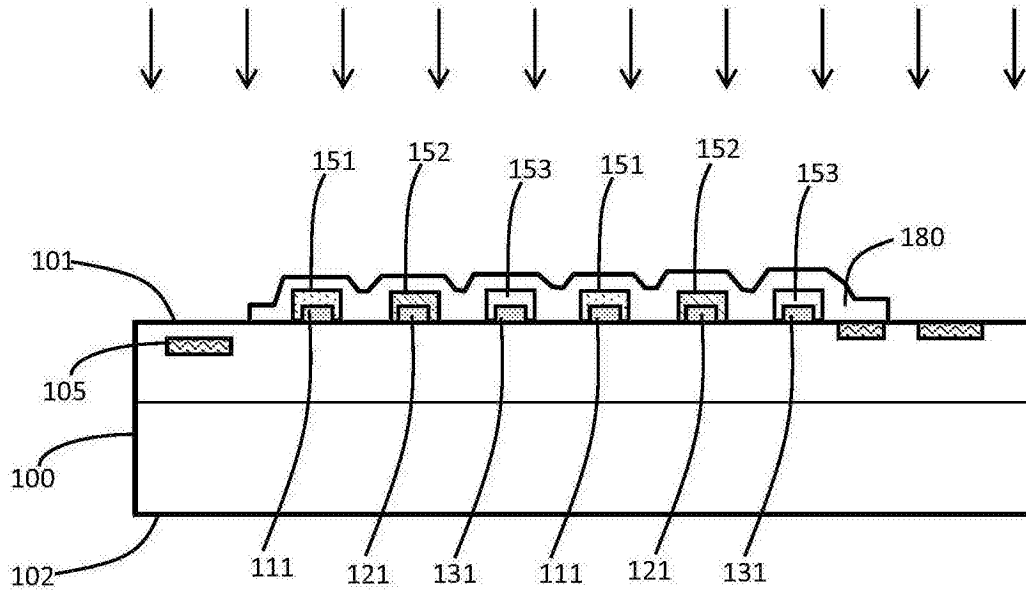


图18

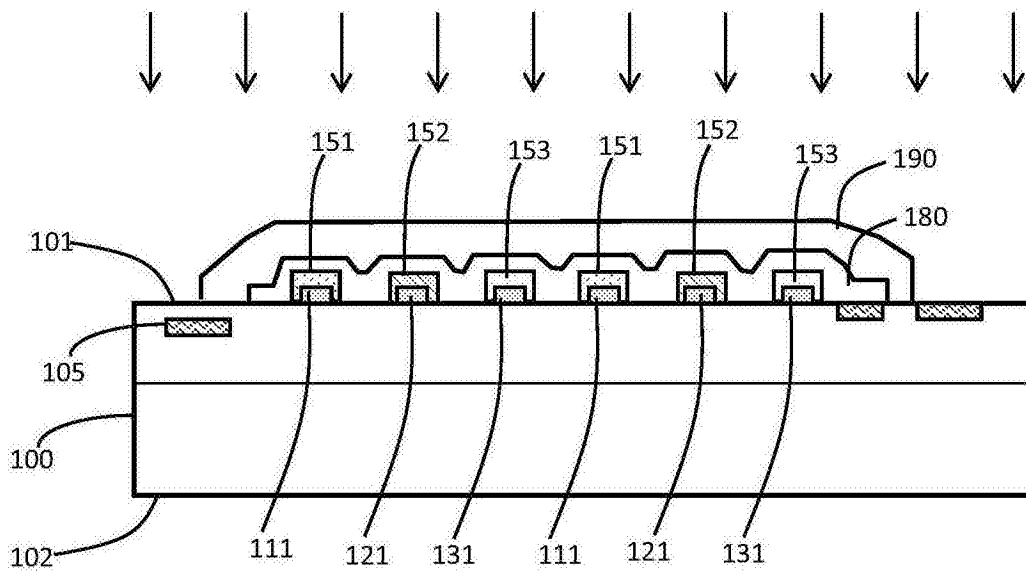


图19

专利名称(译)	硅基背板LED显示器的制造方法		
公开(公告)号	CN107346803A	公开(公告)日	2017-11-14
申请号	CN201610293397.7	申请日	2016-05-05
[标]申请(专利权)人(译)	上海珏芯光电科技有限公司		
申请(专利权)人(译)	上海珏芯光电科技有限公司		
当前申请(专利权)人(译)	上海珏芯光电科技有限公司		
[标]发明人	王晓川		
发明人	王晓川		
IPC分类号	H01L51/56 H01L21/68		
代理人(译)	李时云		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种硅基背板LED显示器的制造方法，包括步骤：提供硅基背板；在硅基背板上形成基板光学对位标志；提供第一掩膜板；在所述第一掩膜板上形成第一掩膜板光学对位标志，以及多个第一通孔组成第一通孔阵列；将第一掩膜板与硅基背板临时键合；从第一掩膜板上表面上方通过所述第一通孔将第一LED发射层沉积于硅基背板上表面所暴露的多个第一子像素区域所构成的第一子像素区域阵列内；解除第一掩膜板下表面与硅基背板上表面的临时键合，并移开第一掩膜板；在硅基背板上表面形成透明的密封封盖。该方法有助于进一步缩小硅基背板多原色LED发光阵列像素矩阵显示器的像素尺寸，使得硅基背板有源矩阵OLED微显示器向高像素密度多色混合的方向发展成为可能。

