



(12)实用新型专利

(10)授权公告号 CN 206134687 U

(45)授权公告日 2017. 04. 26

(21)申请号 201621157831.0

(22)申请日 2016.10.31

(73)专利权人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 胡小叙 常建兵 曹朝干 余珺
朱修剑

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

G23C 14/04(2006.01)

(ESM)同样的发明创造已同日申请发明专利

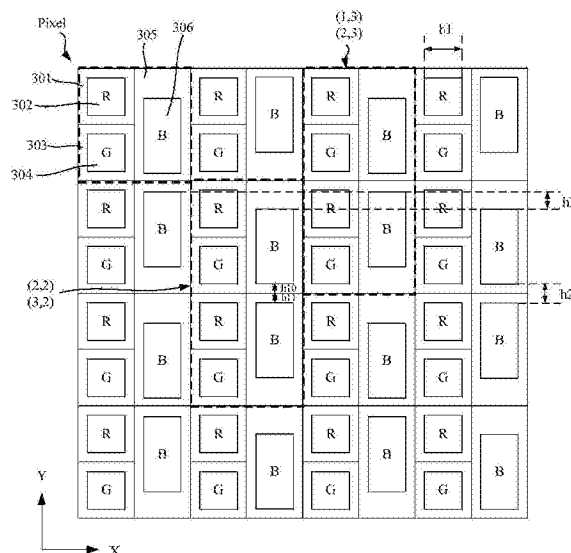
权利要求书2页 说明书10页 附图13页

(54)实用新型名称

像素结构、OLED显示面板以及蒸镀掩膜版

(57)摘要

本实用新型提供了一种像素结构、OLED显示面板以及蒸镀掩膜版。所述像素结构包括多个像素组,每个像素组由同一列(行)上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一列(行),所述第三子像素排布在另一列(行),同一行(列)上相邻两列(行)的第三子像素的发光区在列(行)方向上错开排布。如此,可以增大蒸镀掩膜版上连接桥的尺寸或者提高第三子像素的开口率,也可以同时增大连接桥尺寸以及提高第三子像素的开口率,并提升显示效果。



1. 一种像素结构,其特征在于,包括多个像素组,其中,

每个像素组由同一列上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一列,所述第三子像素排布在另一列,并且,同一行上相邻两列的第三子像素的发光区在列方向上错开排布;或者,

每个像素组由同一行上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一行,所述第三子像素排布在另一行,并且,同一列上相邻两行的第三子像素的发光区在行方向上错开排布。

2. 如权利要求1所述的像素结构,其特征在于,同一像素组中的第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成。

3. 如权利要求2所述的像素结构,其特征在于,当每个像素组由同一列上相邻的多个像素单元组成时,所述蒸镀掩膜版上相邻两列的第三子像素的蒸镀开口在列方向上相互错开排布;当每个像素组由同一行上相邻的多个像素单元组成时,所述蒸镀掩膜版上相邻两行的第三子像素的蒸镀开口在行方向上相互错开排布。

4. 如权利要求1或2所述的像素结构,其特征在于,每个像素组由两个像素单元组成。

5. 如权利要求4所述的像素结构,其特征在于,同一像素组内的两个像素单元的第三子像素的发光区向这两个第三子像素的边界偏移。

6. 如权利要求5所述的像素结构,其特征在于,同一像素组内的两个像素单元的第三子像素的发光区沿这两个第三子像素的边界镜像对称分布。

7. 如权利要求4所述的像素结构,其特征在于,当每个像素组由同一列上相邻的多个像素单元组成时,所有奇数列中同一像素组内的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有偶数列中同一像素组内的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同;当每个像素组由同一行上相邻的多个像素单元组成时,所有奇数行中同一像素组内的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有偶数行中同一像素组内的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同。

8. 如权利要求1或2所述的像素结构,其特征在于,每个像素组由三个像素单元组成。

9. 如权利要求8所述的像素结构,其特征在于,同一像素组内的三个像素单元中,中间的像素单元的第三子像素的发光区位于该第三子像素的中心位置,另外两个像素单元的第三子像素的发光区向中间的第三子像素偏移。

10. 如权利要求9所述的像素结构,其特征在于,同一像素组内另外两个像素单元的第三子像素的发光区向中间的第三子像素偏移的量相同。

11. 如权利要求8所述的像素结构,其特征在于,当每个像素组由同一列上相邻的多个像素单元组成时,所有3的整数倍列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减1列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减2列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同;当每个像素组由同一行上相邻的多个像素单元组成时,所有3的整数倍行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减1行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减2行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同。

12. 如权利要求1所述的像素结构,其特征在于,所述第一子像素为红色子像素,所述第

二子像素为绿色子像素,所述第三子像素为蓝色子像素,所述第三子像素的面积大于所述第一子像素和第二子像素的面积。

13.一种OLED显示面板,其特征在于,包括如权利要求1至12中任一项所述的像素结构。

14.一种蒸镀掩膜版,其特征在于,用于蒸镀权利要求1至12中任意一项所述的像素结构。

像素结构、OLED显示面板以及蒸镀掩膜版

技术领域

[0001] 本实用新型涉及显示技术领域，特别涉及一种像素结构、包含该像素结构的OLED显示面板以及一种蒸镀掩膜版。

背景技术

[0002] OLED(Organic Light-Emitting Diode, 有机发光二极管)是主动发光器件。与传统的LCD(Liquid Crystal Display, 液晶显示)显示方式相比, OLED显示技术无需背光灯, 具有自发光的特性。OLED采用较薄的有机材料膜层和玻璃基板, 当有电流通过时, 有机材料就会发光。因此OLED显示面板能够显著节省电能, 可以做得更轻更薄, 比LCD显示面板耐受更宽范围的温度变化, 而且可视角度更大。OLED显示面板有望成为继LCD之后的下一代平板显示技术, 是目前平板显示技术中受到关注最多的技术之一。

[0003] OLED屏体的彩色化方法有许多种, 现在较为成熟并已经成功量产的OLED彩色化技术主要是OLED蒸镀技术, 其采用传统的RGB Stripe(RGB条状)排列方式进行蒸镀。其中画面效果最好的是side-by-side(并置)的方式。side-by-side方式是在一个像素(Pixel)范围内有红、绿、蓝(R、G、B)三个子像素(sub-pixel), 每个子像素均呈四边形, 且各自具有独立的有机发光元器件, 它是利用蒸镀成膜技术透过高精细金属掩膜版(Fine Metal Mask, FMM)在array(阵列)基板上相应的像素位置形成有机发光元器件, 所述高精细金属掩膜版通常简称为金属掩膜版或蒸镀掩膜版。制作高PP1(Pixel Per Inch, 每英寸所拥有的像素数目)的OLED显示面板的技术重点在于精细及机械稳定性好的FMM以及像素(子像素)的排布方式。

[0004] 图1A为现有技术中一种OLED显示面板的像素排布示意图。如图1A所示, 该OLED显示面板采用像素并置的方式, 每个像素单元Pixel包括R子像素区域101、G子像素区域103以及B子像素区域105, 其中, R子像素区域101包括R发光区102以及R非发光区(未标号), G子像素区域103包括G发光区104以及G非发光区(未标号), B子像素区域105包括B发光区106以及B非发光区(未标号)。图1A中所示R、G、B子像素的区域和发光区面积分别相等, 并且R、G、B子像素呈直线排列。具体而言, 在每个子像素区域的发光区中, 包括阴极、阳极和电致发光层(亦称为有机发射层), 其中, 电致发光层位于阴极和阳极之间, 用于产生预定颜色光线以实现显示。在制备现有技术中显示面板时, 通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色(红色、绿色或蓝色)的电致发光层。

[0005] 图1A所示的OLED显示面板通常采用图1B所示FMM进行蒸镀, 该种FMM包括遮挡区107以及若干个蒸镀开口108, 同一列相邻的两个蒸镀开口108之间的遮挡区称之为连接桥(bridge)。为了避免蒸镀时对子像素产生遮蔽效应, 子像素与bridge间必须保持足够的距离, 这就导致子像素上下的长度缩小, 而影响了每一个子像素的开口率。随着用户对OLED显示面板分辨率的需求越来越高, 这种RGB像素并置的方式已不能满足产品高PP1的设计要求。

[0006] 图2A为现有技术中另一种OLED显示面板的像素排布示意图。如图2A所示, 每个像

素单元Pixel包括R子像素区域201、G子像素区域203以及B子像素区域205,其中,R子像素区域201包括R发光区202以及R非发光区,G子像素区域203包括G发光区204以及G非发光区,B子像素区域205包括B发光区206以及B非发光区。图2A中所示R、G子像素的区域和发光区面积分别相等,并且,三种子像素呈“品”字型或倒“品”字型排列,同时,同一列上的B发光区206排列成直线。

[0007] 图2B为对应于图2A的R子像素或G子像素的FMM的示意图,该FMM包括遮挡区207以及蒸镀开口208。图2C是对应于图2A的B子像素的FMM的示意图,该FMM包括遮挡区209以及蒸镀开口210。该种像素排布方式中,像素做周期性水平及垂直的平移形成了行与列的像素阵列。红色和绿色子像素相对应的蒸镀掩模板的开口间距相对较大,可以在一定程度上实现高PP1显示。但是,上述像素周期性排布的结果,使得像素阵列中的B子像素形成直线排布,由于FMM制作能力的限制,对于Bridge有一定的要求(Bridge必须达到一定的尺寸),影响了B子像素开口率的进一步提升,并且显示效果也不够理想。

实用新型内容

[0008] 本实用新型的目的在于提供一种像素结构、OLED显示面板以及蒸镀掩膜版,以解决现有技术中开口率难以提升的问题。

[0009] 本实用新型的另一目的在于提供一种像素结构、OLED显示面板以及蒸镀掩膜版,以解决显示效果不够理想的问题。

[0010] 为解决上述技术问题,本实用新型提供一种像素结构,每个像素组由同一列上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一列,所述第三子像素排布在另一列,并且,同一行上相邻两列的第三子像素的发光区在列方向上错开排布;或者,每个像素组由同一行上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一行,所述第三子像素排布在另一行,并且,同一列上相邻两行的第三子像素的发光区在行方向上错开排布。

[0011] 可选的,在所述的像素结构中,同一像素组中的第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成。

[0012] 可选的,在所述的像素结构中,当每个像素组由同一列上相邻的多个像素单元组成时,所述蒸镀掩膜版上相邻两列的第三子像素的蒸镀开口在列方向上相互错开排布;当每个像素组由同一行上相邻的多个像素单元组成时,所述蒸镀掩膜版上相邻两行的第三子像素的蒸镀开口在行方向上相互错开排布。

[0013] 可选的,在所述的像素结构中,每个像素组由两个像素单元组成;即,当每个像素组由同一列上相邻的多个像素单元组成时,同一列中相邻的两个第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成,当每个像素组由同一行上相邻的多个像素单元组成时,同一行中相邻的两个第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成。

[0014] 可选的,在所述的像素结构中,同一像素组内的两个像素单元的第三子像素的发光区向两个第三子像素的边界偏移,且同一像素组内的两个像素单元的第三子像素的发光区沿这两个第三子像素的边界镜像对称分布。

[0015] 可选的,在所述的像素结构中,当每个像素组由同一列上相邻的多个像素单元组

成时,所有奇数列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有偶数列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同;当每个像素组由同一行上相邻的多个像素单元组成时,所有奇数行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有偶数行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同。

[0016] 可选的,在所述的像素结构中,每个像素组由三个像素单元组成,即,当每个像素组由同一列上相邻的多个像素单元组成时,同一列中相邻的三个第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成,当每个像素组由同一行上相邻的多个像素单元组成时,同一行中相邻的三个第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成。

[0017] 可选的,在所述的像素结构中,同一像素组内的三个像素单元中,中间的像素单元的第三子像素的发光区位于该第三子像素的中心位置,另外两个像素单元的第三子像素的发光区向中间的第三子像素偏移。并且,同一像素组内另外两个像素单元的第三子像素的发光区向中间的第三子像素偏移的量相同

[0018] 可选的,在所述的像素结构中,当每个像素组由同一列上相邻的多个像素单元组成时,所有3的整数倍列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减1列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减2列的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同;当每个像素组由同一行上相邻的多个像素单元组成时,所有3的整数倍行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减1行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同,所有3的整数倍减2行的第三子像素对应的蒸镀掩膜版上的蒸镀开口排布方式相同。

[0019] 可选的,在所述的像素结构中,所述第一子像素为红色子像素,所述第二子像素为绿色子像素,所述第三子像素为蓝色子像素,所述第三子像素的面积大于所述第一子像素和第二子像素的面积。

[0020] 根据本实用新型的另一面,提供一种OLED显示面板,包括如上任一项所述的像素结构。

[0021] 根据本实用新型的再一面,提供一种蒸镀掩膜版,用于蒸镀如上任一项所述的像素结构。

[0022] 本实用新型提供一种OLED显示面板的像素结构,每个像素组由同一列(行)上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,所述第一子像素和第二子像素排布在一列(行),所述第三子像素排布在另一列(行),同一行(列)上相邻两列(行)的第三子像素的发光区在列(行)方向上错开排布,提升了显示效果。并且,同一像素组中的第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成,可以在相同开口率情况下,增大蒸镀掩膜版上连接桥(bridge)的尺寸,降低掩膜版制作工艺和蒸镀工艺的难度,还可以在相同bridge尺寸的情况下,提高第三子像素的开口率,也可以同时增大bridge尺寸以及提高第三子像素的开口率。

附图说明

[0023] 图1A为现有技术中一种OLED显示面板的像素排布示意图。

[0024] 图1B为对应图1A的一种FMM的示意图。

- [0025] 图2A为现有技术中另一种OLED显示面板的像素排布示意图。
- [0026] 图2B为对应图2A的R或G子像素的FMM的示意图。
- [0027] 图2C为对应图2A的B子像素的FMM的示意图。
- [0028] 图3A为本实用新型实施例一中OLED显示面板的第一种像素排布示意图。
- [0029] 图3B为对应图3A的第一子像素或第二子像素的FMM的示意图。
- [0030] 图3C为对应图3A的第三子像素的FMM的示意图。
- [0031] 图3D为本实用新型实施例一中OLED显示面板的第二种像素排布示意图。
- [0032] 图4A为本实用新型实施例二中OLED显示面板的像素排布示意图。
- [0033] 图4B为对应图4A的第一子像素的FMM的示意图。
- [0034] 图4C为对应图4A的第二子像素的FMM的示意图。
- [0035] 图5A为本实用新型实施例三中OLED显示面板的像素排布示意图。
- [0036] 图5B为对应图5A的第一子像素的FMM的示意图。
- [0037] 图5C为对应图5A的第二子像素的FMM的示意图。
- [0038] 图6A为本实用新型实施例四中OLED显示面板的像素排布示意图。
- [0039] 图6B为对应图6A的第三子像素的FMM的示意图。

具体实施方式

[0040] 如背景技术部分所述,申请人经过研究发现,传统的RGB像素排列方式已不能满足产品的开口率和显示效果的要求。究其原因,一方面,同一行中相邻的子像素的发光区排列成直线,导致显示效果不够理想;另一方面,像素阵列中的蓝色(B)子像素直线排布(直线排列成一行或一列),由于FMM制作能力的限制,连接桥(bridge)必须达到一定的尺寸,否则容易受磁力线及外力影响而发生变形,并且,为了避免蒸镀时对子像素产生遮蔽效应,子像素与bridge间必须保持足够的距离,这就导致子像素的上下的长度缩小,影响了B子像素开口率的进一步提升。

[0041] 基于此,本实用新型提供一种OLED显示面板的像素结构,包括多个像素组,每个像素组由同一列(行)上相邻的多个像素单元组成,每个像素单元包括第一子像素、第二子像素和第三子像素,其中,第一子像素和第二子像素排布在一列(行),第三子像素排布在另一列(行),同一像素组中的第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成,并且,同一行(列)上相邻两列(行)的第三子像素的发光区在列(行)方向上错开排布。由于本实用新型中使得同一行上相邻两列的第三子像素的发光区在列方向上错开排布,提升了显示效果;并且,同一像素组中的第三子像素采用一个蒸镀开口形成,可以在相同开口率情况下,增大蒸镀掩膜版上连接桥(bridge)的尺寸,降低掩膜版制作工艺和蒸镀工艺的难度,或在相同bridge尺寸的情况下,提高第三子像素的开口率,亦或是同时适当增大bridge尺寸以及提高第三子像素的开口率。

[0042] 以下结合附图和具体实施例对本实用新型提出的像素结构、OLED显示面板以及蒸镀掩膜版作进一步详细说明。根据下面说明和权利要求书,本实用新型的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本实用新型实施例的目的。

[0043] 实施例一

[0044] 图3A为本实用新型实施例一中OLED显示面板的像素排布示意图,图3B为对应图3A的第一子像素或第二子像素的FMM的示意图,图3C为对应图3A的第三子像素的FMM的示意图。

[0045] 在此,X方向称之为行方向(横向),Y方向称之为列方向(纵向)。为简便,附图中只示出了OLED显示面板的一部分,实际产品中像素数量不限于此,比如,图3A中仅示出4行*4列的像素单元,但实际上,像素单元的数量可依据实际显示需要作相应的变化。本实用新型中所述第一行、第二行、第一列、第二列等均为说明本实用新型而以图中所示为参考标准的,并非指实际产品中的行和列。

[0046] 图3A中,第一行第一列的像素单元记为像素单元(1,1),第一行第二列的像素单元记为像素单元(1,2),第二行第一列的像素单元记为像素单元(2,1),第二行第二列的像素单元记为像素单元(2,2),其它类推。同理,第一行第一列的像素单元中的第一子像素记为第一子像素(1,1),第一行第二列的像素单元中的第一子像素记为第一子像素(1,2),第一行第一列的像素单元中的第二子像素记为第二子像素(1,1),第一行第二列的像素单元中的第二子像素记为第二子像素(1,2),其它类推。

[0047] 如图3A所示,OLED显示面板的像素结构包括多个阵列排布的像素组,由一个像素组做周期性的移动形成了行与列的像素阵列。每个像素组由同一列上相邻的多个像素单元Pixel组成,相邻两列的像素组错开排列。比如,图3A中虚线框所示的第二列的一个像素组由第二行第二列的像素单元(2,2)和第三行第二列的像素单元(3,2)组成,图3A中虚线框所示的第三列的一个像素组由第一行第三列的像素单元(1,3)和第二行第三列的像素单元(2,3)组成,即,第二列和第三列的像素组之间相互错开(这里是错开一行的距离),而并非是由相同行的像素单元组成,同样,第二列和第一列的像素组之间也是相互错开排布。

[0048] 每个像素单元Pixel均包括第一子像素301、第二子像素303和第三子像素305,所述第一子像素301和第二子像素303排布在一列,所述第三子像素305排布在另一列,具体的,第一子像素301、第二子像素303和第三子像素305呈“品”字形、倒“品”字形、向左旋转90度的“品”字形或者向右旋转90度的“品”字形排布,也可以大致呈“品”字形、倒“品”字形、向左旋转90度的“品”字形或者向右旋转90度的“品”字形排布。

[0049] 本文中的“列方向”既可以是指纵向,也可以是指横向,当所述列方向是指纵向(Y方向)时,所述行方向即是指横向(X方向),但若OLED显示面板旋转90度,可理解为列方向和行方向进行了互换。具体如图3D所示,将像素结构旋转90度后,原行方向转变为列方向,原列方向转变为行方向,其中,第一行的一个像素组由第一行第一列的像素单元(1,1)和第一行第二列的像素单元(1,2)组成,第二行的一个像素组由第二行第二列的像素单元(2,2)和第二行第三列的像素单元(2,3)组成,第一行和第二行的像素组之间相互错开(这里是错开一列的距离),而并非是由相同列的像素单元组成,同样,第二行和第三行的像素组之间也是相互错开排布。

[0050] 其中,每个子像素均包括发光区(显示区)和非发光区(非显示区),每个子像素的发光区中包括阴极、阳极和电致发光层(有机发射层),所述电致发光层位于阴极和阳极之间,用于产生预定颜色光线以实现显示。通常需要利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色(如红色、绿色或蓝色)的电致发光层。本实施例中,第一子像素301为红色(R)子像素,第二子像素303为绿色(G)子像素,第三子像素305为蓝色(B)子

像素;因此,第一子像素301包括R发光区302以及R非发光区(图中未标号),并且包括用于发射红光的有机发射层;第二子像素303包括G发光区304以及G非发光区(图中未标号),并且包括用于发射绿光的有机发射层;第三子像素305包括B发光区306以及B非发光区(图中未标号),并且包括用于发射蓝光的有机发射层。

[0051] 由于B子像素的发光效率通常是最低的,相应地所需要的发光面积就要更大,故而在优选方案中,第三子像素305的面积大于第一子像素301和第二子像素303的面积。更优选的,第一子像素301和第二子像素303的形状和面积均相等。本实施例中,如图3A所示,第一子像素301和第二子像素303的形状均为正方形,第三子像素305的形状为长方形,其中,第一子像素301和第二子像素303的长和宽均为 h_1 ,而第三子像素305的宽为 h_1 ,高为 $2 \times h_1$,即B子像素的面积为G子像素或R子像素的2倍。但应理解的是,第一子像素301、第二子像素303以及第三子像素305的形状并不局限于矩形,还可以是矩形之外的其它四边形,或者是三角形、五边形、六边形、八边形等多边形中的一种或其任意组合。同时,第一子像素301和第二子像素303的面积也可以不相等,并且,第三子像素305的面积也并不限制为第一子像素301或第二子像素303面积的2倍,可以根据配色要求来相应调整各个子像素的形状和/或面积。

[0052] 如图3B所示,对应第一子像素301或第二子像素303的FMM包括遮挡区307以及蒸镀开口308。由于第一子像素301和第二子像素303的形状和面积均相等,且排布方式相同,因此可采用同一个FMM分两次蒸镀形成,当然,亦可采用两个FMM分别进行蒸镀。结合图3A所示,本实施例中,同一行像素单元中的第一子像素301排布成直线,并且,同一行像素单元中的第二子像素303排布成直线。比如,蒸镀掩膜板上第一行第一列的蒸镀开口用以形成第一行第一列的像素单元中的第一子像素(1,1),第一行第二列的蒸镀开口用以形成第一行第二列的像素单元中的第一子像素(1,2),第二行第一列的蒸镀开口用以形成第二行第一列的像素单元中的第一子像素(2,1),以此类推。如图3C所示,对应第三子像素305的FMM包括遮挡区309以及蒸镀开口310。由于所述第三子像素305的面积大于所述第一子像素301和第二子像素303的面积,故而蒸镀开口310的面积也大于蒸镀开口308的面积。该蒸镀掩膜版相邻两列的蒸镀开口310相互错开排布。需要说明的是,图3B和图3C中仅示出了对应8行*8列像素单元的蒸镀开口,但实际上,蒸镀开口的数量可依据像素单元的数量作相应的变化。

[0053] 结合图3A和图3C所示,本实施例中,同一像素组由同一列中相邻的两个像素单元组成,同一列中相邻的两个第三子像素305利用蒸镀掩膜版上的同一个蒸镀开口310蒸镀形成,再通过阳极和阴极来定义出两个第三子像素的发光区。比如,第一行第一列的第三子像素(1,1)和第二行第一列的第三子像素(2,1)利用同一个蒸镀开口蒸镀形成,第三行第一列的第三子像素(3,1)和第四行第一列的第三子像素(4,1)利用同一个蒸镀开口蒸镀形成,第二行第二列的第三子像素(2,2)和第三行第二列的第三子像素(3,2)利用同一个蒸镀开口蒸镀形成,以此类推。当然,偶数列的第一行和最后一行的第三子像素可以是单独采用一个蒸镀开口形成,例如,第一行第二列的第三子像素(1,2)单独对应一个蒸镀开口。如上所述,利用蒸镀掩膜版上的同一个蒸镀开口310蒸镀形成两个第三子像素305,不需要受限于Bridge的尺寸,可以使得利用同一蒸镀开口310蒸镀形成的两个第三子像素的间距 h_2 设计的更小(参考图3A所示),从而可增加FFM的开口面积,提高开口率;当然,也可在开口率一定的情况下,增加Bridge的尺寸 H_2 ,从而加强蒸镀掩膜版的强度。

[0054] 继续参考图3A,同一行上相邻两列的第三子像素305的发光区306错开排布,也就

是说,同一行上相邻两列的第三子像素305的发光区306并非直线排列,而是在列方向上具有间距 h_3 。详细的,同一像素组内的两个像素单元的第三子像素的发光区向两个第三子像素的边界偏移。比如,每个像素单元Pixel中,第三子像素305的发光区306的中心线并不与第一子像素301和第二子像素303的边界线重合。需要说明的是,由于同一像素组内的两个像素单元共用一条边,该共用的边即为这两个像素单元的边界线,但应理解,此处的“边界”或“边界线”并限定为实体的“边界”或“边界线”,而可以是指两个像素单元之间虚拟的“边界”或“边界线”。

[0055] 进一步的,同一像素组内的两个像素单元的第三子像素的发光区镜像对称分布,也就是说,两个像素单元的第三子像素的发光区向边界线的偏移量相同。详细的,第一行第一列像素单元(1,1)的第三子像素和第一行第二列像素单元(1,2)的第三子像素利用同一蒸镀开口形成,其中,第一行第一列像素单元(1,1)的第三子像素的发光区向下偏移,第一行第二列像素单元(1,2)的第三子像素的发光区则向上偏移;同理,第二行第二列像素单元(2,2)的第三子像素和第三行第二列像素单元(3,2)的第三子像素利用同一蒸镀开口形成,其中,第二行第二列像素单元(2,2)的第三子像素的发光区向下偏移,第三行第二列像素单元(3,2)的第三子像素的发光区则向上偏移。这样一来,同一行上相邻两列像素单元的第三子像素305的发光区306中的一个向上偏移,而另一个则是向下偏移,视觉上二者是错开排布的,可以有效地提升显示效果。优选的,同一像素组内两个像素单元的第三子像素的发光区镜像对称,即,两个发光区距离两个像素单元边界的尺寸相等,即, $h_{10}=h_{11}$ 。

[0056] 本实施例中,所有奇数列的像素组的排布方式相同,所有偶数列的像素组的排布方式相同,并且,相邻两列的像素组相互错开排布。同时,所述蒸镀掩膜版中相邻两列的第三子像素305的蒸镀开口也是相互错开排布。具体而言,所有奇数列的第三子像素对应的蒸镀掩膜版上的蒸镀开口310的排布方式相同,所有偶数列的第三子像素对应的蒸镀掩膜版上的蒸镀开口310的排布方式相同,并且,所述蒸镀掩膜版上奇数列和偶数列的第三子像素的蒸镀开口310相互错开排布,即,同一行上相邻两列的第三子像素的蒸镀开口310并非直线排列,而是具有间距 H_3 。这样一来,既可以通过蒸镀开口310的排布实现发光区错开排布的目的,还可以提高蒸镀掩膜版的强度,并有利于降低蒸镀工艺的难度。

[0057] 实施例二

[0058] 本实施例与实施例一的区别之处在于,同一列中所有像素单元的第一子像素和第二子像素排布均相同,但同一行中像素单元的第一子像素和第二子像素交错排布。具体如图4A所示,OLED显示面板的像素结构包括多个阵列排布的像素组,每个像素组包括多个像素单元Pixel,每个像素单元Pixel均包括第一子像素401、第二子像素403和第三子像素405,所述第一子像素401和第二子像素403排布在一列,所述第三子像素405排布在另一列,并且,同一行像素单元的第一子像素401和第二子像素403交错排布在一条直线上。

[0059] 图4B对应于图4A的第一子像素的FMM的示意图,该FMM包括遮挡区407以及蒸镀开口408。图4C为对应于图4A的第二子像素的FMM的示意图,该FMM包括遮挡区409以及蒸镀开口410。如图4B和4C所示,由于同一行中像素单元的第一子像素401和第二子像素403交错排布在一条直线上,故而,对应同一行像素单元的第一子像素401的蒸镀开口并不位于同一直线上,而是同一行中所有奇数列的像素单元的第一子像素对应的蒸镀开口排布在一条直线上,同一行中所有偶数列的像素单元的第一子像素对应的蒸镀开口排布在另一条直线上。

比如,图4B中,第一行第一列的第一子像素(1,1)对应的蒸镀开口和第一行第三列的第三子像素(1,3)对应的蒸镀开口排布在一条直线上,第一行第二列的第一子像素(1,2)对应的蒸镀开口和第一行第四列的第一子像素(1,4)对应的蒸镀开口排布在另一条直线上;图4C中,第一行第一列的第二子像素(1,1)对应的蒸镀开口和第一行第三列的第二子像素(1,3)对应的蒸镀开口排布在一条直线上,第一行第二列的第二子像素(1,2)对应的蒸镀开口和第一行第四列的第二子像素(1,4)对应的蒸镀开口排布在另一条直线上。

[0060] 实施例三

[0061] 本实施例与实施例一的区别之处在于,同一行中所有像素单元的第一子像素和第二子像素排布均相同,但同一列相邻两行像素单元镜像对称。具体如图5A所示,每个像素单元Pixel均包括第一子像素501、第二子像素503和第三子像素505,并且,同一列相邻两行的像素单元镜像对称。

[0062] 图5B对应于图5A的R子像素的FMM的示意图,该FMM包括遮挡区507以及蒸镀开口508。图5C为对应于图5A的G子像素的FMM的示意图,该FMM包括遮挡区509以及蒸镀开口510。如图5B和5C所示,同一列相邻两行的像素单元镜像对称,故而除第一行和最后一行之外,其余行可以是相邻两行共用一个蒸镀开口形成。比如图5B中,第二行第一列的第一子像素(2,1)和第三行第一列的第一子像素(3,1)可以共用同一个蒸镀开口508蒸镀形成;图5C中,第一行第一列的第一子像素(1,1)和第二行第一列的第一子像素(2,1)可以共用同一个蒸镀开口510蒸镀形成。

[0063] 实施例四

[0064] 图6A为本实用新型实施例四中OLED显示面板的像素排布示意图,图6B为对应图6A的第三子像素的FMM的示意图。

[0065] 如图6A所示,OLED显示面板的像素结构包括多个阵列排布的像素组,由一个像素组做周期性的移动形成了行与列的像素阵列。每个像素组由同一列上相邻的多个像素单元Pixel组成,比如,图6A中虚线框所示的一个像素组由第二行第二列的像素单元(2,2)、第三行第二列的像素单元(3,2)、第四行第二列的像素单元(3,2)组成。每个像素单元Pixel均包括第一子像素601、第二子像素603和第三子像素605,所述第一子像素601和第二子像素603排布在一列,所述第三子像素605排布在另一列。为简便,图6A中仅示出8行*3列的像素单元,但实际上,像素单元的数量可依据实际显示需要作相应的变化,不限制为3的整数倍列。

[0066] 如图6B所示,对应第三子像素605的FMM包括遮挡区609以及蒸镀开口610。需要说明的是,图6B中仅示出了对应9行*6列像素单元的蒸镀开口,但实际上,蒸镀开口的数量可依据像素单元的数量作相应的变化。

[0067] 结合图6A和图6B所示,本实施例中,同一列中相邻的三个第三子像素605利用蒸镀掩膜版上的同一个蒸镀开口610蒸镀形成,再通过阳极和阴极来定义出两个第三子像素的发光区。此外,如图6B中虚线圈所示,该蒸镀掩膜版相邻两列的蒸镀开口相互错开排布。利用蒸镀掩膜版上的同一个蒸镀开口610蒸镀形成三个第三子像素605,不需要受限于Bridge的尺寸,可以使得利用同一蒸镀开口610蒸镀形成的第三子像素的间距设计的更小,从而可增加FFM的开口面积,提高开口率;当然,也可在开口率一定的情况下,增加Bridge的尺寸,从而加强蒸镀掩膜版的强度。

[0068] 比如,第一行第一列的第三子像素(1,1)、第二行第一列的第三子像素(2,1)和第

三行第一列的第三子像素(3,1)利用同一个蒸镀开口蒸镀形成,第二行第二列的第三子像素(2,2)、第三行第二列的第三子像素(3,2)和第四行第二列的第三子像素(4,2)利用同一个蒸镀开口蒸镀形成,第三行第三列的第三子像素(3,3)、第四行第三列的第三子像素(4,3)和第五行第三列的第三子像素(5,3)利用同一个蒸镀开口蒸镀形成,以此类推。受面板面积限制,边缘区域的像素单元可能是单独采用一个蒸镀开口或者两个像素单元共用一个蒸镀开口形成。如图6B所示,第二列第一行的第三子像素(1,2)即是单独对应一个蒸镀开口,第二列的最后两行像素单元的第三子像素共用一个蒸镀开口形成,第三列第一行和第二行像素单元的第三子像素共用一个蒸镀开口形成,第三列最后一行像素单元的第三子像素则是单独采用一个蒸镀开口形成。

[0069] 如图6A所示,同一行上相邻两列的第三子像素605的发光区606错开排布,也就是说,同一行上相邻两列的第三子像素605的发光区606并非直线排列,而是在列方向上具有间距。详细的,同一像素组内的三个像素单元中,中间的像素单元的第三子像素的发光区位于该第三子像素的中心位置,另外两个像素单元的第三子像素的发光区向中间的第三子像素偏移。比如,第二行第二列的像素单元(2,2)的第三子像素的发光区向下偏移,第三行第二列的像素单元(3,2)的第三子像素的发光区居中,第二行第二列的像素单元(2,2)的第三子像素的发光区向上偏移。如此,同一行上相邻两列的第三子像素605的发光区606中的一个向上偏移,而另一个则是向下偏移,视觉上二者是错开排布的,可以有效地提升显示效果。进一步的,第二行第二列的像素单元(2,2)的第三子像素的发光区与第三行第二列的像素单元(3,2)边界的间距记为 h_4 ,第三行第二列的像素单元(3,2)的第三子像素的发光区与第二行第二列的像素单元(2,2)边界的间距记为 h_5 ,第三行第二列的像素单元(3,2)的第三子像素的发光区与第四行第二列的像素单元(4,2)边界的间距记为 h_6 ,第四行第二列的像素单元(4,2)的第三子像素的发光区与第三行第二列的像素单元(3,2)边界的间距记为 h_7 ,优选的, $h_5=h_6$, $h_4=h_7$, $h_4<h_5$ 。

[0070] 本实施例中,所有3的整数倍列的像素组的排布方式相同,所有3的整数倍减1列的像素组的排布方式相同,所有3的整数倍减2列的像素组的排布方式相同,并且,相邻两列像素组相互错开排布。因而,所述蒸镀掩模板中相邻三列的蒸镀开口610相互错开排布,如图6B所示,所有3的整数倍列的蒸镀开口的排布方式相同,所有3的整数倍减1列的蒸镀开口的排布方式相同,所有3的整数倍减2列的蒸镀开口的排布方式相同。这样一来,既可以通过蒸镀开口610的排布实现发光区错开排布的目的,还可以提高蒸镀掩模板的强度,并有利于降低蒸镀工艺的难度。

[0071] 实施例五

[0072] 本实施例提供一种像素结构的形成方法,可利用三次蒸镀工艺以分别在对应颜色像素区域的发光区中形成对应颜色(红色、绿色或蓝色)的电致发光层,其中,同一像素组中的第三子像素(如蓝色子像素)利用蒸镀掩模板上的同一个蒸镀开口蒸镀形成。

[0073] 以上结合几个实施例对本实用新型提出的像素结构、OLED显示面板以及蒸镀掩模板进行了详细说明,但应理解,上述描述仅是对本实用新型较佳实施例的描述,并非对本实用新型范围的任何限定,本实用新型领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。比如,既可以是如实施例一至三所述同一列中相邻的两个第三子像素利用蒸镀掩模板上的同一个蒸镀开口蒸镀形成,也可以是如实施例四

所述同一列中相邻的三个第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成,还可以是同一列中相邻的四个以上第三子像素利用蒸镀掩膜版上的同一个蒸镀开口蒸镀形成。当然,若第三子像素的长度较大,比如,当五个以上的子像素共用同一个蒸镀开口时,蒸镀开口在长度方向上较长,FMM在使用过程中容易受磁铁板磁力线方向的影响而变形,并且在清洗和保管过程中也容易受损变形,故而以四个以下第三子像素共用一个蒸镀开口为宜,这样FMM较为稳固,还有利于提高开口率。

[0074] 需要说明的是,本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的方法而言,由于与实施例公开的结构相对应,所以描述的比较简单,相关之处参见结构部分说明即可。

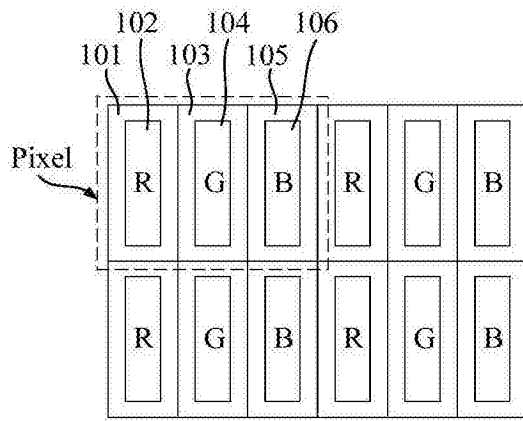


图1A

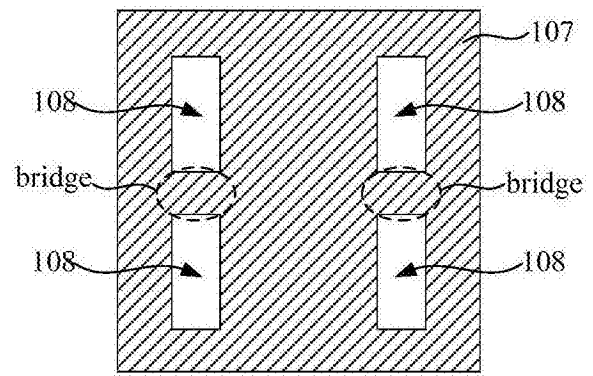


图1B

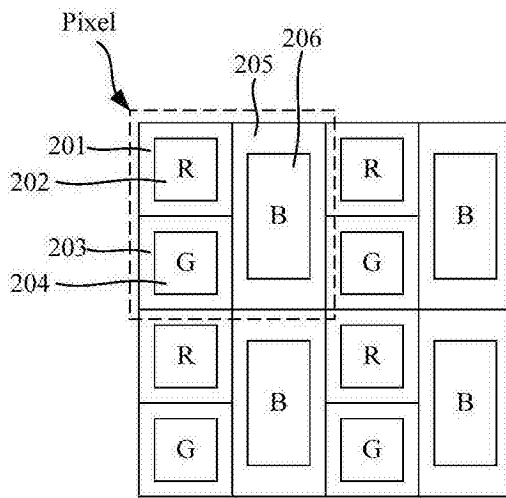


图2A

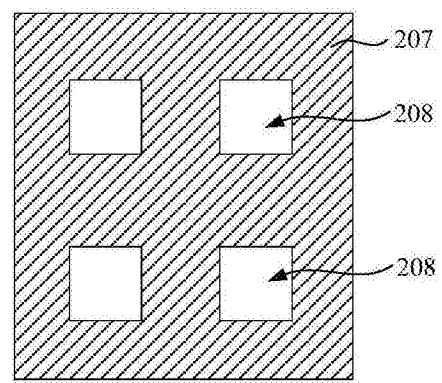


图2B

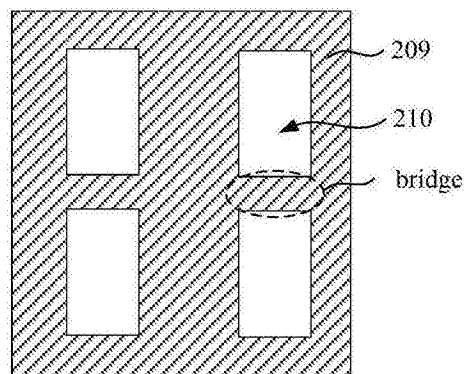


图2C

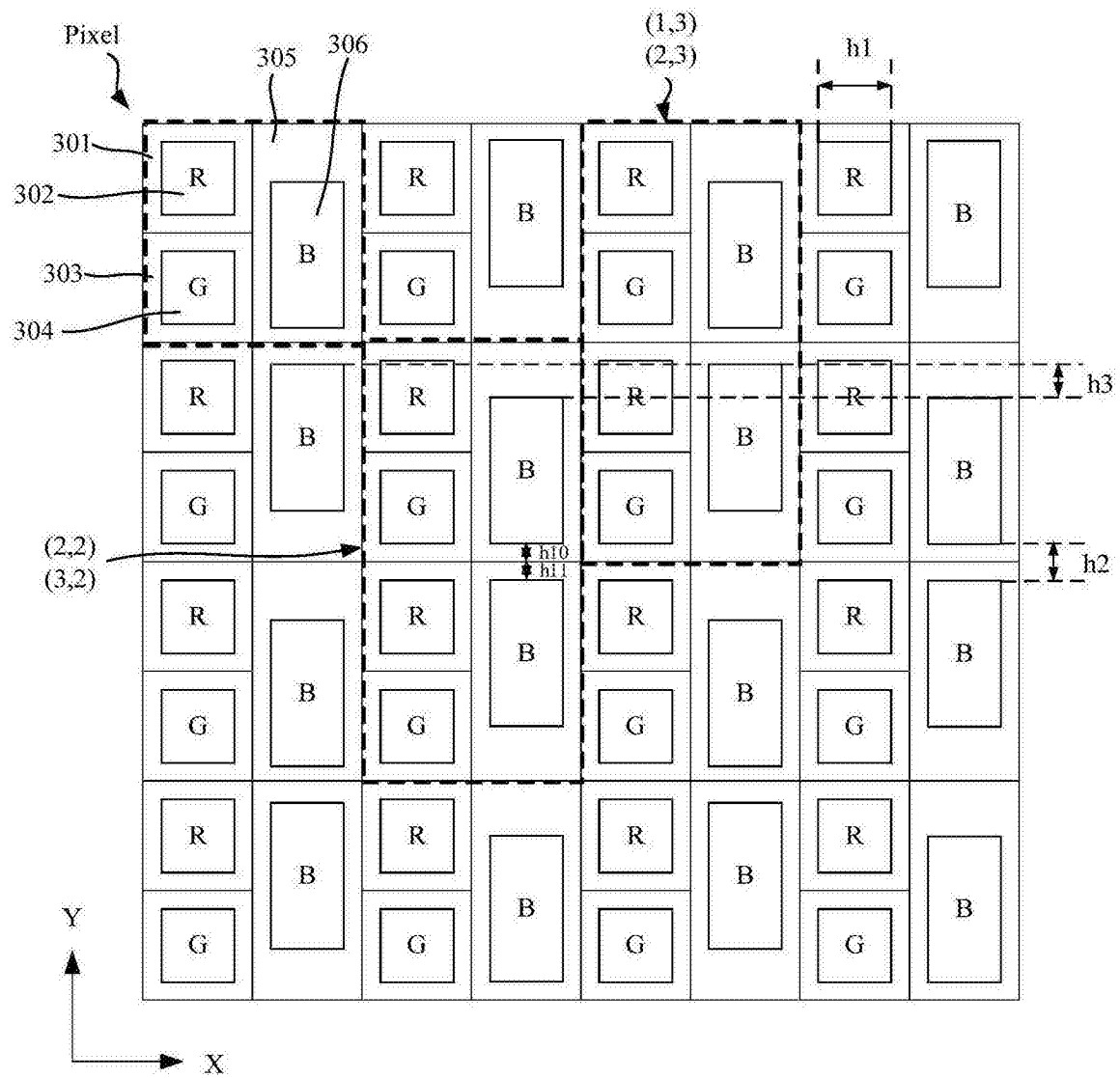


图3A

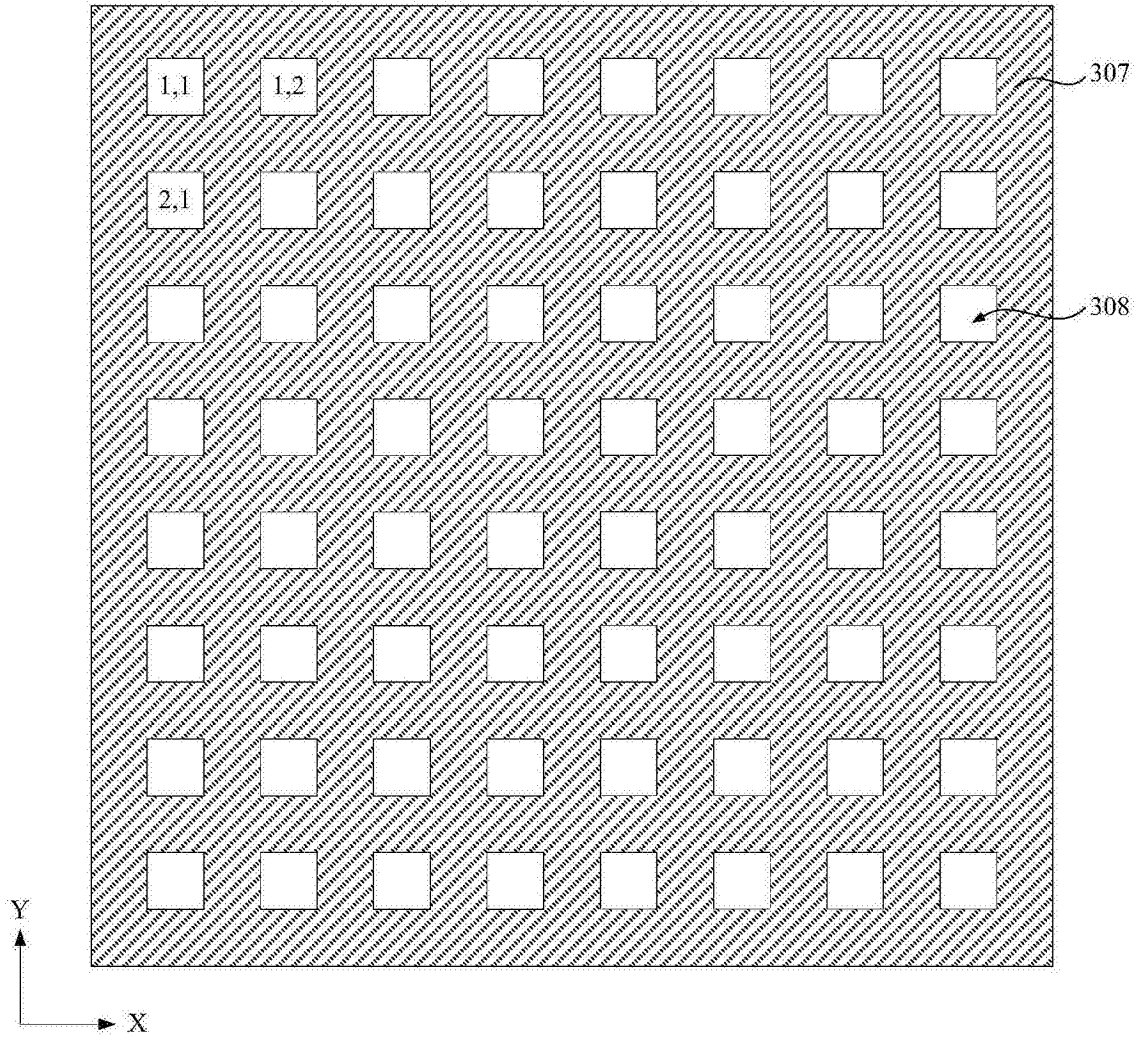


图3B

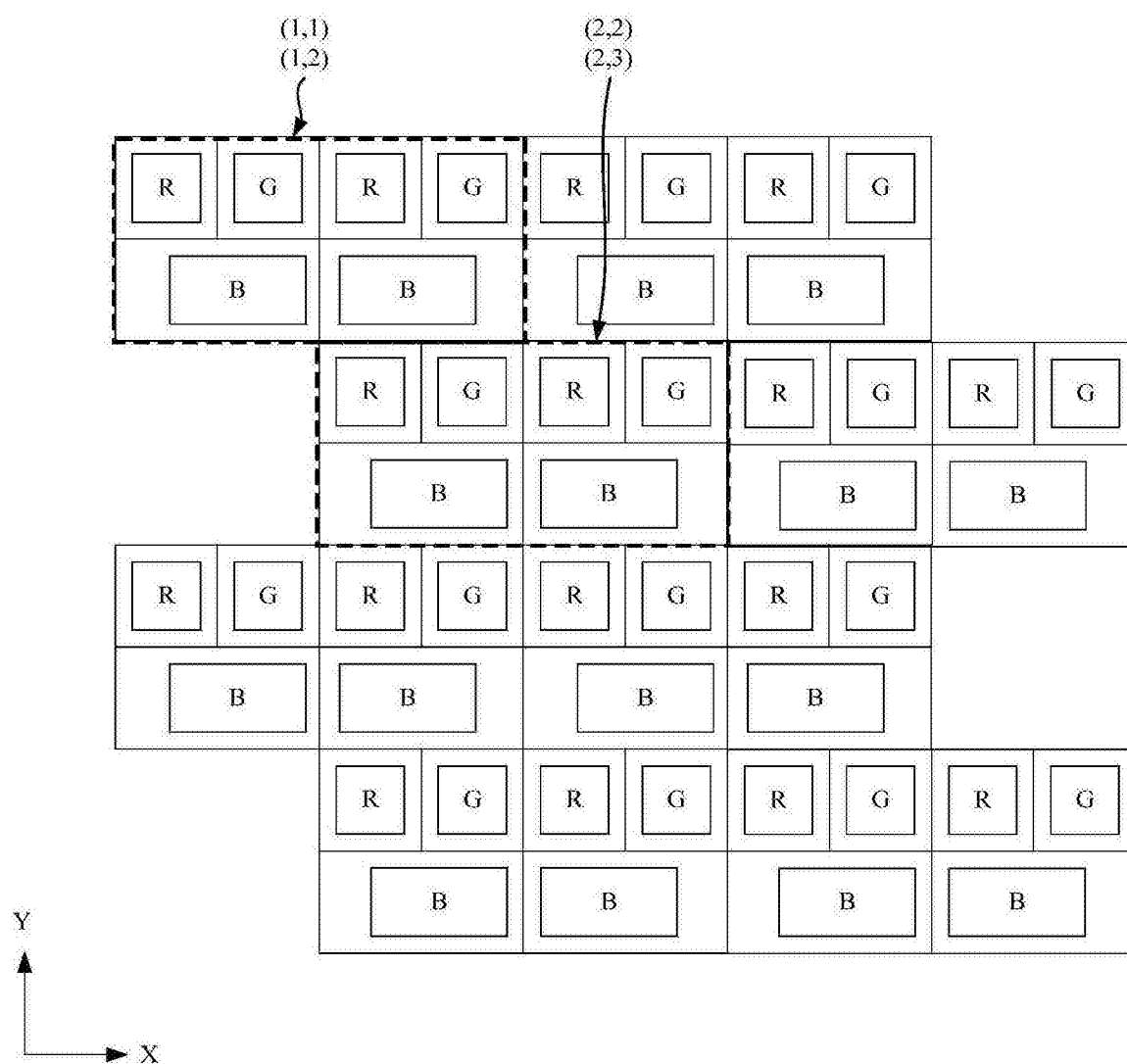


图3D

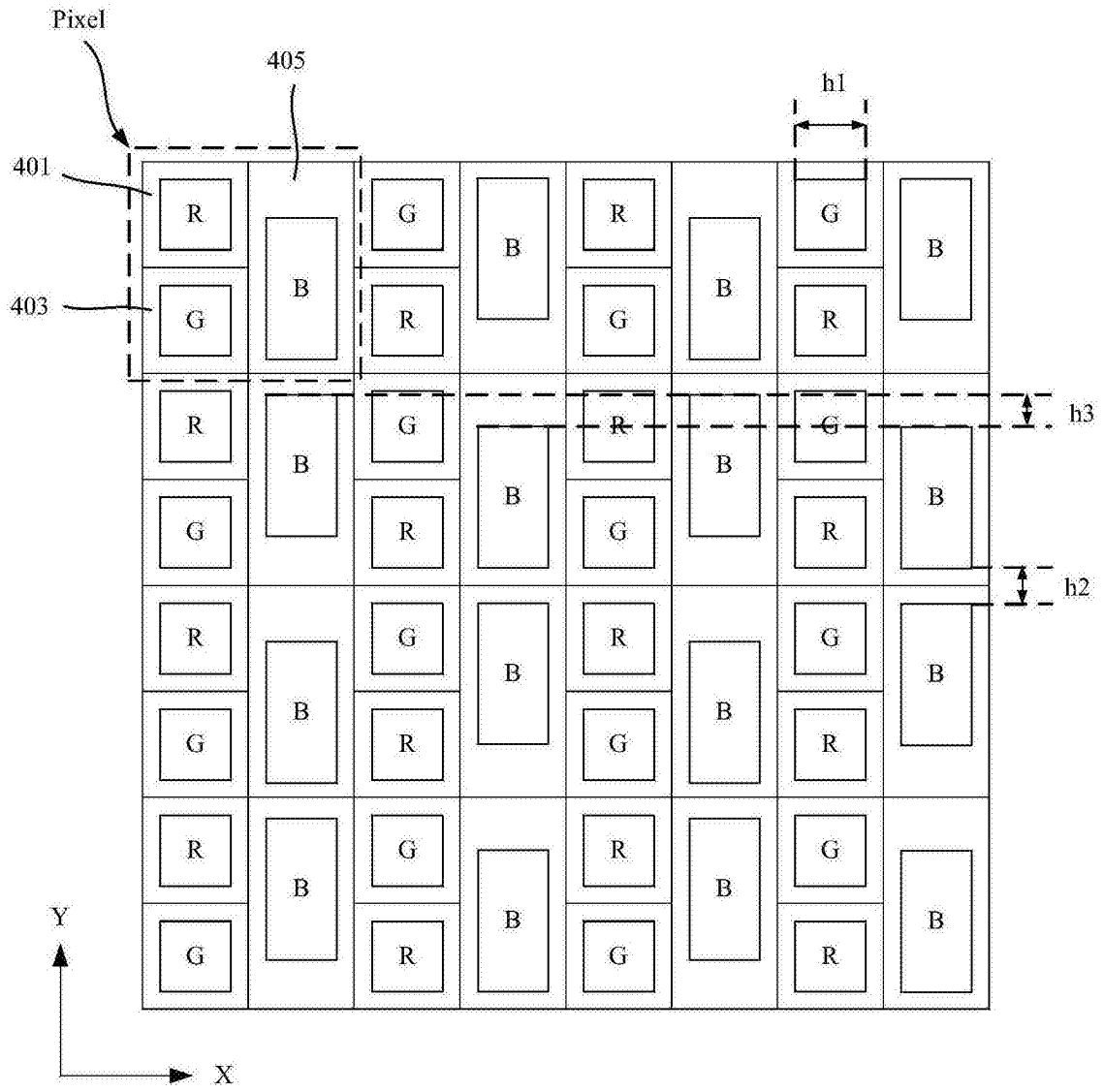


图4A

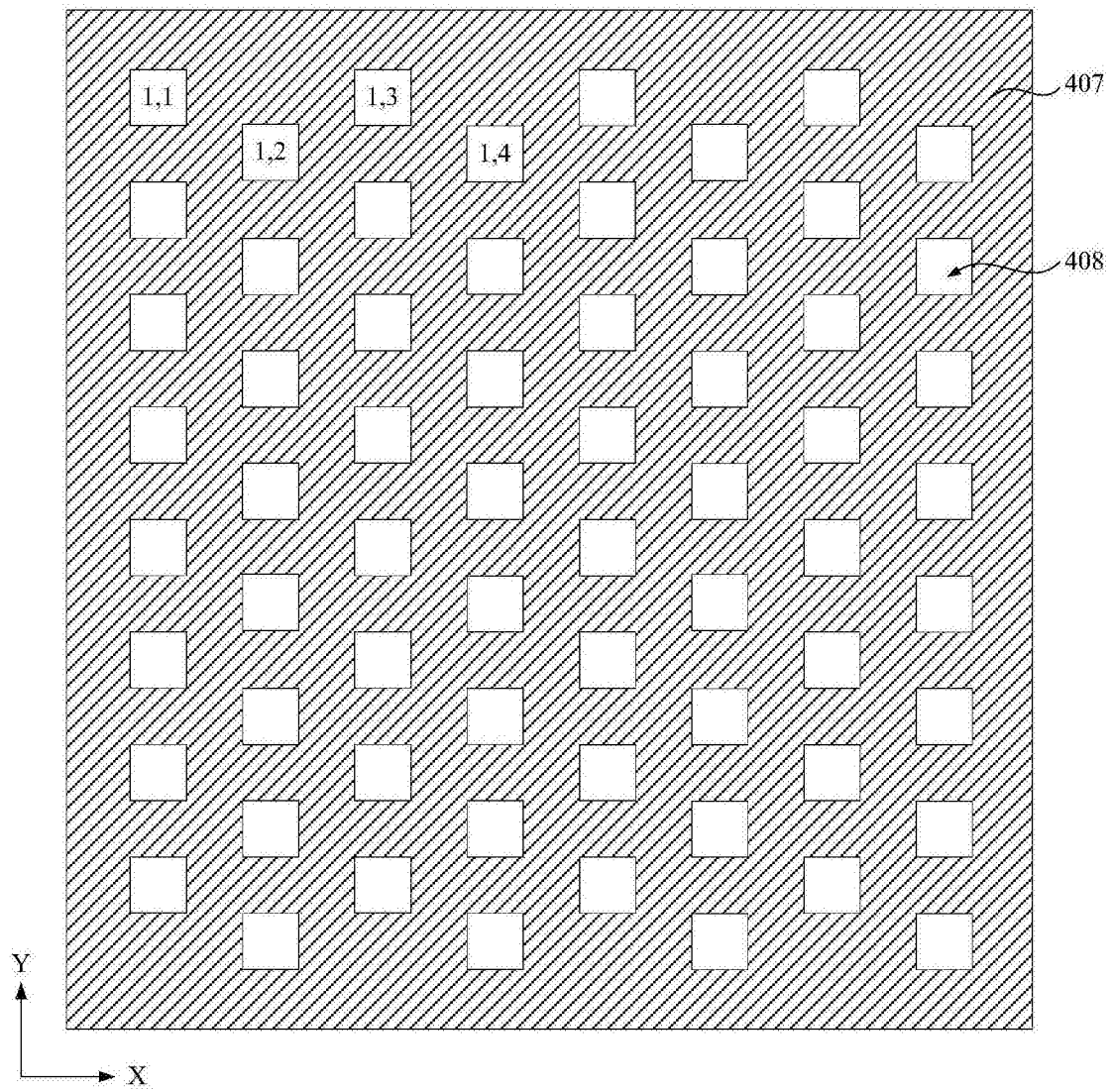


图4B

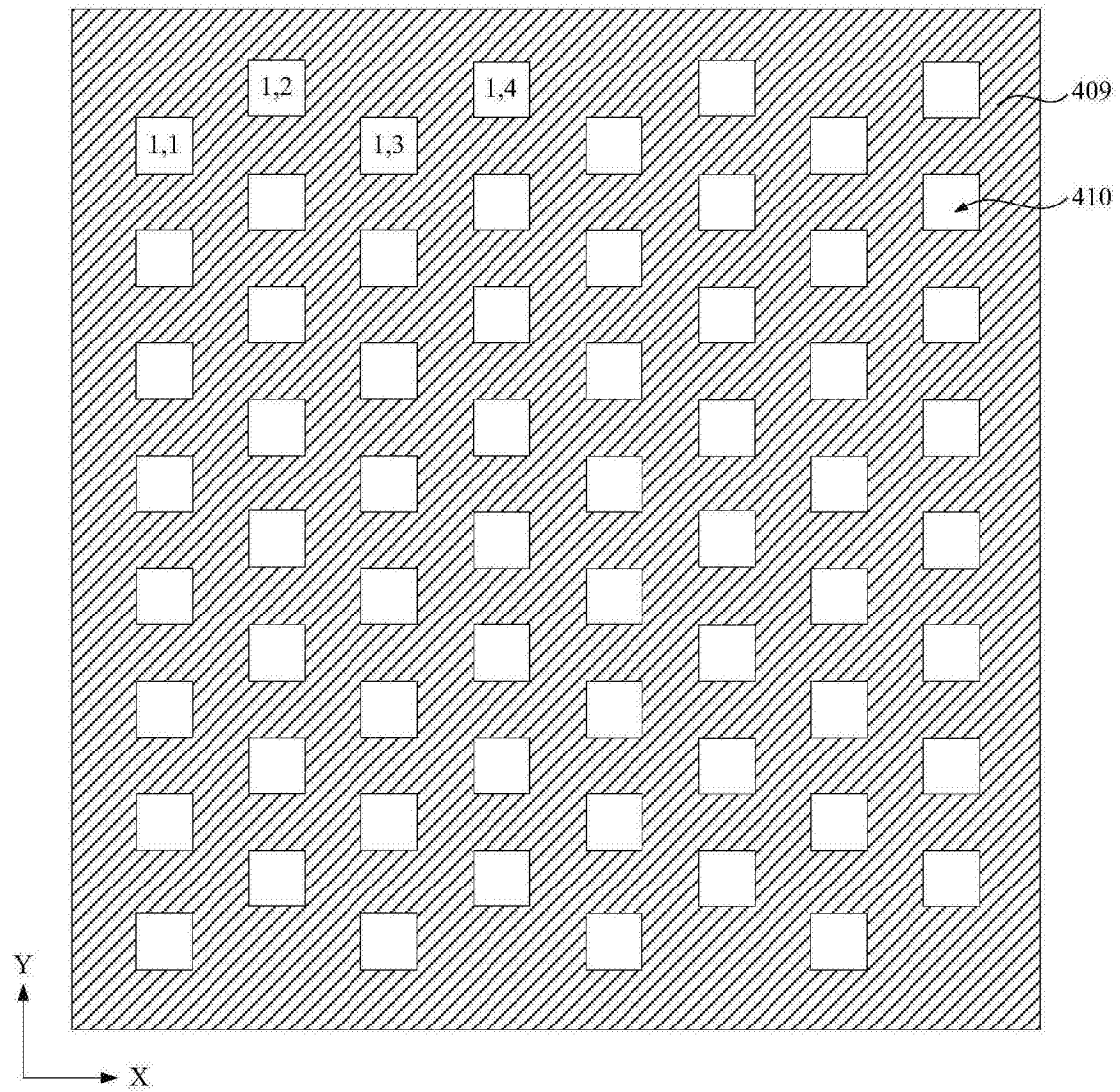


图4C

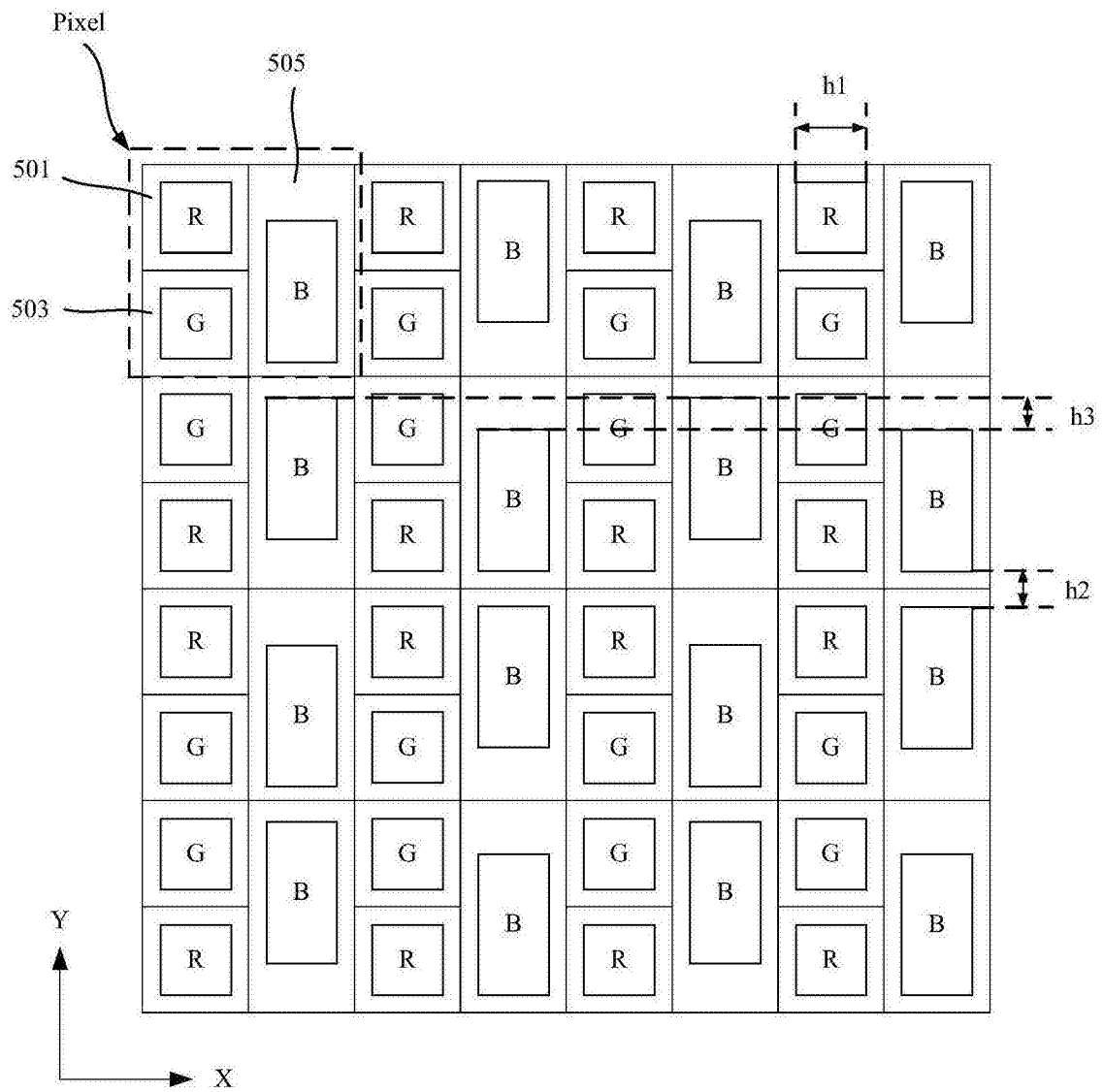


图5A

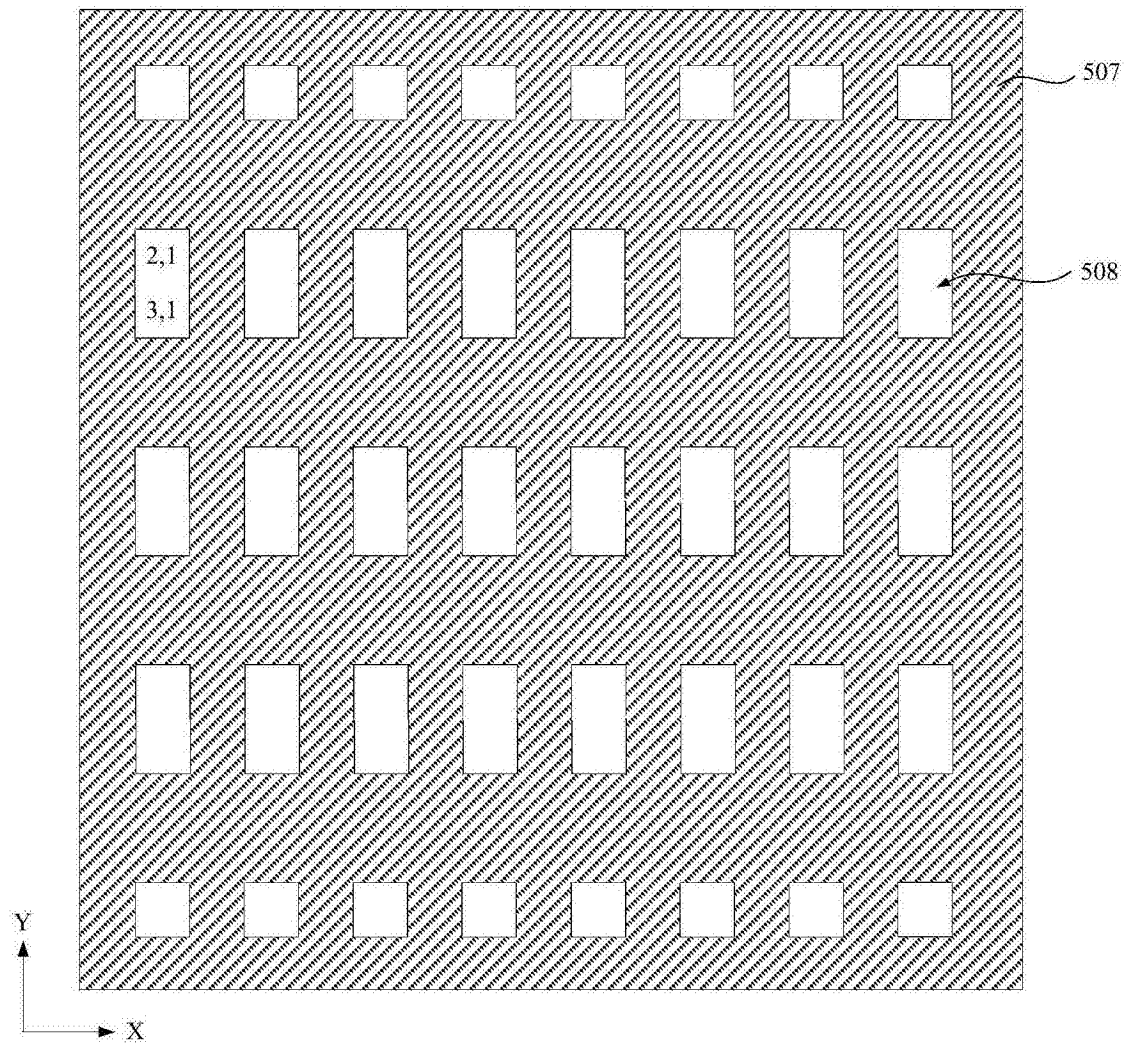


图5B

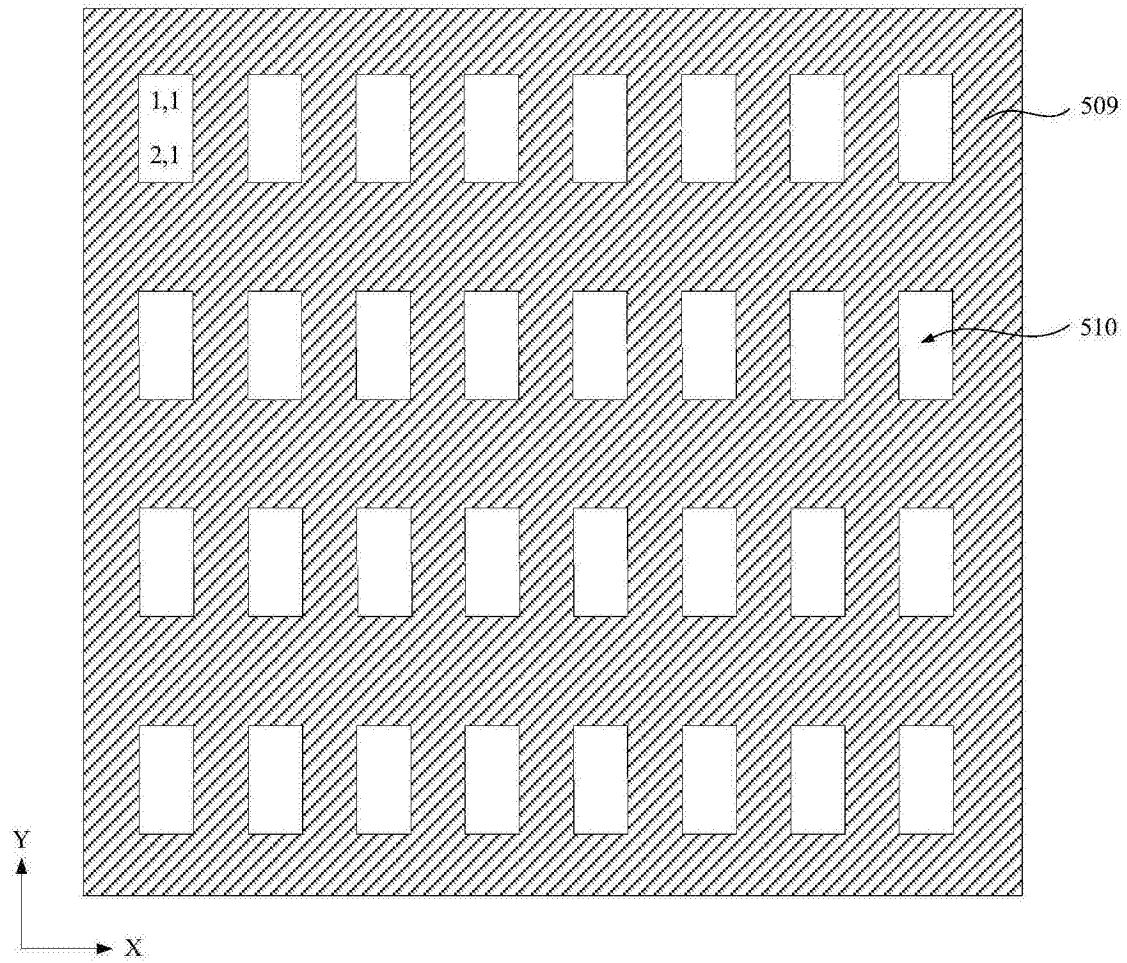


图5C

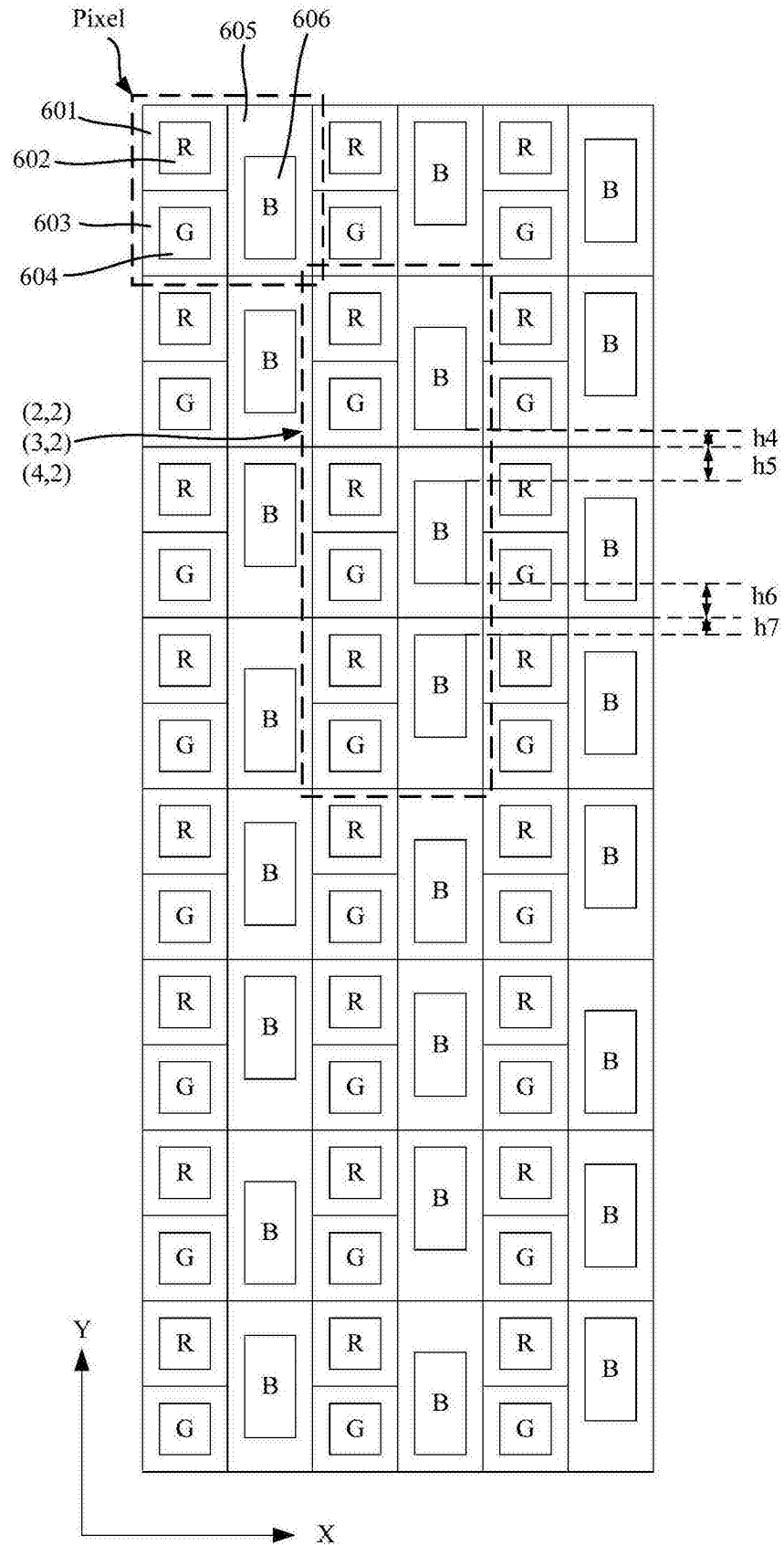


图6A

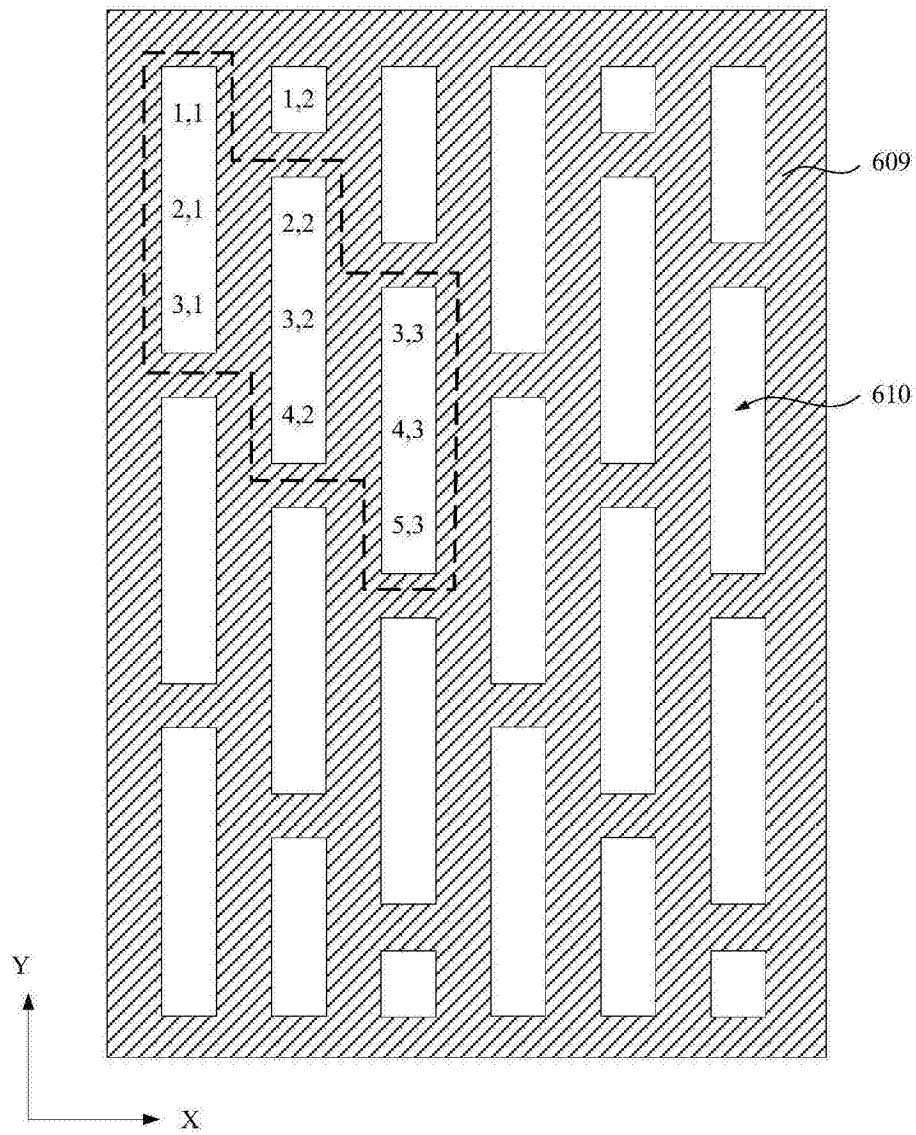


图6B

专利名称(译)	像素结构、OLED显示面板以及蒸镀掩膜版		
公开(公告)号	CN206134687U	公开(公告)日	2017-04-26
申请号	CN201621157831.0	申请日	2016-10-31
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	胡小叙 曹朝干 余璐 朱修剑		
发明人	胡小叙 常建兵 曹朝干 余璐 朱修剑		
IPC分类号	H01L27/32 H01L51/56 C23C14/04		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供了一种像素结构、OLED显示面板以及蒸镀掩膜版。所述像素结构包括多个像素组，每个像素组由同一列(行)上相邻的多个像素单元组成，每个像素单元包括第一子像素、第二子像素和第三子像素，所述第一子像素和第二子像素排布在一列(行)，所述第三子像素排布在另一列(行)，同一行(列)上相邻两列(行)的第三子像素的发光区在列(行)方向上错开排布。如此，可以增大蒸镀掩膜版上连接桥的尺寸或者提高第三子像素的开口率，也可以同时增大连接桥尺寸以及提高第三子像素的开口率，并提升显示效果。

