



1. 一种显示面板,所述显示面板包括:

基体基底,包括显示区域和与所述显示区域相邻的外围区域,所述显示区域包括孔外围区域,并且所述基体基底还包括凹陷区域,所述凹陷区域与所述孔外围区域叠置并通过使所述基体基底的至少一部分凹陷来形成;

阻挡层,覆盖所述基体基底并包括开口,所述开口与所述凹陷区域叠置并穿透所述阻挡层;

电路层,位于所述阻挡层上并包括晶体管 and 多个绝缘层;

器件层,包括结合到所述电路层的有机发光区;

模块孔,与所述孔外围区域叠置并穿透所述基体基底;以及

第一凹槽,与所述孔外围区域叠置并与所述基体基底的从所述阻挡层的顶表面凹陷的一部分对应,并包围所述模块孔,其中,所述多个绝缘层包括第一无机层、位于所述第一无机层上的第二无机层以及位于所述第二无机层上的有机层,并且其中,所述第一无机层和所述第二无机层中的每个的与所述模块孔相邻的侧部包围所述模块孔并被所述有机层覆盖。

2. 根据权利要求1所述的显示面板,其中,所述第一无机层和所述第二无机层中的每个的所述侧部与所述第一凹槽分隔开。

3. 根据权利要求1所述的显示面板,其中:

所述电路层包括位于所述第一无机层与所述第二无机层之间的附加无机层,并且所述附加无机层的与所述模块孔相邻的侧部被所述有机层覆盖。

4. 根据权利要求1所述的显示面板,其中,所述电路层包括:

附加有机层,位于所述有机层与所述有机发光区之间,并包括穿透所述附加有机层的接触孔;以及

连接电极,通过所述接触孔将所述晶体管连接到所述有机发光区,其中,所述附加有机层覆盖所述有机层。

5. 根据权利要求1所述的显示面板,其中,所述第一无机层和所述第二无机层中的每个的所述侧部具有包围所述第一凹槽的闭合环形状。

6. 根据权利要求5所述的显示面板,其中,所述第一凹槽位于所述模块孔与所述侧部之间,并具有包围所述模块孔的闭合环形状。

7. 根据权利要求1所述的显示面板,所述显示面板还包括:

封装层,位于所述器件层上,

其中,所述封装层包括覆盖所述器件层的第一无机封装层、第二无机封装层以及位于所述第一无机封装层与所述第二无机封装层之间的有机封装层,并且

其中,所述第一凹槽限定内部空间,所述内部空间由所述第一无机封装层和所述第二无机封装层中的覆盖所述凹陷区域的内表面和所述开口的内表面的至少一个形成。

8. 根据权利要求7所述的显示面板,所述显示面板还包括:

平坦化层,填充所述内部空间并设置在所述第二无机封装层上,以与所述第二无机封装层一起提供平坦的表面,其中,所述模块孔穿透所述平坦化层。

9. 根据权利要求8所述的显示面板,其中,所述平坦化层包括与所述有机封装层相同的材料。

10. 根据权利要求8所述的显示面板,所述显示面板还包括:  
输入感测区,位于所述封装层上并包括覆盖感测电极的有机感测层,其中,所述平坦化层包括与所述有机感测层相同的材料。

## 显示面板

[0001] 本专利申请要求于2018年11月2日在韩国知识产权局提交的第10-2018-0133241号韩国专利申请的优先权,所述韩国专利申请的全部内容通过引用包含于此。

### 技术领域

[0002] 这里公开的一个或多个实施例涉及一种显示面板和一种包括显示面板的电子装置。

### 背景技术

[0003] 有机发光显示面板基于从有机发光元件发射的光来产生图像。与其它显示器相比,这样的显示面板具有低功耗、改善的亮度和更快的响应速度。但是,它们并非没有缺点。例如,有机发光元件由于湿气或氧的渗透而易于变得有缺陷。

### 发明内容

[0004] 根据发明构思的实施例,一种显示面板包括:基体基底,所述基体基底包括显示区域和与显示区域相邻的外围区域,显示区域包括孔外围区域,基体基底还包括凹陷区域,凹陷区域与孔外围区域叠置并通过使基体基底的至少一部分凹陷来形成;阻挡层,覆盖基体基底并包括开口,开口与凹陷区域叠置并穿透阻挡层;电路层,位于阻挡层上并包括晶体管 and 多个绝缘层;器件层,包括结合到电路层的有机发光区;模块孔,与孔外围区域叠置并穿透基体基底;以及第一凹槽,与孔外围区域叠置并与基体基底的从阻挡层的顶表面凹陷的一部分对应,并包围模块孔,其中,所述多个绝缘层包括第一无机层、位于第一无机层上的第二无机层以及位于第二无机层上的有机层,并且第一无机层和第二无机层中的每个的与模块孔相邻的侧部包围模块孔并被有机层覆盖。

[0005] 第一无机层和第二无机层中的每个的所述侧部可以与第一凹槽分隔开。电路层可以包括位于第一无机层与第二无机层之间的附加无机层,并且附加无机层的与模块孔相邻的侧部被有机层覆盖。电路层可以包括:附加有机层,位于有机层与有机发光区之间,并包括穿透附加有机层的接触孔;以及连接电极,通过接触孔将晶体管连接到有机发光区,其中,附加有机层覆盖有机层。

[0006] 第一无机层和第二无机层中的每个的所述侧部可以具有包围第一凹槽的闭合环形状。第一凹槽可以位于模块孔与所述侧部之间,并具有包围模块孔的闭合环形状。显示面板可以包括位于器件层上的封装层,其中,封装层可以包括覆盖器件层的第一无机封装层、第二无机封装层以及位于第一无机封装层与第二无机封装层之间的有机封装层,并且其中,第一凹槽可以限定内部空间,所述内部空间由第一无机封装层和第二无机封装层中的覆盖凹陷区域的内表面和开口的内表面的至少一个形成。

[0007] 显示面板可以包括填充内部空间并设置在第二无机封装层上以与第二无机封装层一起提供平坦的表面的平坦化层,其中,模块孔可以穿透平坦化层。平坦化层可以包括与有机封装层相同的材料。显示面板可以包括输入感测区,输入感测区位于封装层上并包括

覆盖感测电极的有机感测层,其中,平坦化层可以包括与有机感测层相同的材料。

[0008] 显示面板可以包括第二凹槽,第二凹槽与孔外围区域叠置并位于第一无机层和第二无机层中的每个的侧部与第一凹槽之间以包围模块孔,其中,第二凹槽可以是基体基底的从阻挡层的顶表面凹陷的一部分并被第一无机封装层覆盖,并且其中,第二凹槽的内部空间可以填充有有机封装层。显示面板可以包括位于第一无机封装层和基体基底的与第一凹槽叠置的表面之间的附加图案部分,其中,附加图案部分可以包括有机材料和金属材料中的至少一种。

[0009] 阻挡层的一部分(该部分覆盖基体基底的与第一凹槽叠置的一部分)可以与尖端部对应,尖端部可以与第一无机层和第二无机层中的每个的侧部分隔开。显示面板可以包括位于第一凹槽与第二凹槽之间的坝部,坝部可以被第一无机封装层和第二无机封装层中的至少一个覆盖,其中,坝部可以包括与所述多个绝缘层中的至少一个相同的材料。

[0010] 根据发明构思的实施例,一种电子装置包括:基体基底,所述基体基底包括显示区域和外围区域,显示区域包括孔外围区域,外围区域与显示区域相邻;阻挡层,覆盖基体基底;电路层,位于阻挡层上并包括晶体管 and 多个绝缘层;器件层,包括结合到电路层的有机发光区;模块孔,与孔外围区域叠置并穿透基体基底;以及凹槽,与孔外围区域叠置并且彼此分隔开,凹槽中的每个与基体基底的从阻挡层的顶表面凹陷的一部分对应,并包围模块孔,其中,所述多个绝缘层包括:第一无机层,位于阻挡层上并包括无机材料;第二无机层,位于第一无机层上并包括无机材料;以及有机层,位于第二无机层上并包括有机材料,并且其中:第一无机层和第二无机层中的每个的与模块孔相邻的侧部包围模块孔,并且有机层覆盖第一无机层和第二无机层中的每个的与模块孔相邻的侧部。

[0011] 阻挡层可以与凹槽中的每个叠置,并与尖端部对应,尖端部覆盖基体基底的可以与凹槽中的每个叠置的一部分。尖端部可以与第一无机层和第二无机层中的每个的侧部分隔开。电子装置可以包括与模块孔叠置并设置在基体基底的后表面上的电子模块。电子模块可以包括声音输出模块、发光模块、光接收模块和相机模块中的至少一个。

[0012] 电子装置可以包括封装层,所述封装层包括覆盖器件层的第一无机封装层、位于第一无机封装层上的第二无机封装层以及位于第一无机封装层与第二无机封装层之间的有机封装层,其中,凹槽可以被第一无机封装层和第二无机封装层中的至少一个覆盖。凹槽的宽度可以彼此不同。

## 附图说明

[0013] 通过以下结合附图的简要描述,将更清楚地理解示例实施例。附图表示如这里所描述的非限制性示例实施例。

[0014] 图1示出了电子装置。

[0015] 图2示出了电子装置的分解透视图。

[0016] 图3示出了像素的实施例。

[0017] 图4示出了根据实施例的电子装置的框图。

[0018] 图5A示出了图2的区域XX'的放大视图,图5B示出了沿图2中的线I-I'截取的显示面板的区域的剖视图,图5C示出了根据实施例的显示面板的区域的剖视图。

[0019] 图6示出了显示面板的区域的实施例的剖视图。

[0020] 图7A示出了图2的区域XX'的放大视图,图7B示出了根据各种实施例的示出显示面板的区域的剖视图。

[0021] 图8A示出了图2的区域XX'的放大视图,图8B示出了根据各种实施例的显示面板的区域的剖视图。

[0022] 图9示出了实施例中的显示面板的区域的剖视图。

[0023] 图10A和图10B示出了显示面板的另一实施例。

[0024] 图11A至图11D示出了显示面板的实施例的剖视图。

[0025] 图12A至图12I示出了根据实施例的制造显示面板的方法的各个阶段的剖视图。

[0026] 应该注意的是,这些附图意图说明在某些示例实施例中使用的方法、结构和/或材料的一般特性,并且对下面提供的书面描述进行补充。然而,这些附图不是按比例绘制的,并且可能不精确地反映任何给出实施例的精确结构或性能特性,并且不应被解释为限定或限制由示例实施例包含的性质或值的范围。例如,为了清楚起见,可以减小或夸大分子、层、区域和/或结构元件的相对厚度和位置。在各个附图中使用相似或相同的附图标记意图表示存在相似或相同的元件或特征。

### 具体实施方式

[0027] 将参照附图更充分地描述发明构思的示例实施例,附图中示出了示例实施例。然而,发明构思的示例实施例可以以许多不同的形式实施,并且不应该被解释为限于这里阐述的实施例;相反,提供这些实施例使得本公开将是彻底的和完整的,并将向本领域普通技术人员充分地传达示例实施例的构思。在附图中,为清楚起见,夸大了层和区域的厚度。附图中同样的附图标记表示同样的元件,因此将省略它们的描述。

[0028] 将理解的是,当元件被称为“连接”到或“结合”到另一元件时,该元件可以直接连接到或结合到所述另一元件,或者可以存在中间元件。相反,当元件被称为“直接连接”到或“直接结合”到另一元件时,不存在中间元件。同样的附图标记始终表示同样的元件。如这里使用的,术语“和/或”包括一个或更多个相关所列项的任意组合和所有组合。其它用来描述元件或层之间的关系的词语(例如,“在……之间”与“直接在……之间”、“相邻”与“直接相邻”、“在……上”与“直接在……上”)应该以类似的方式来解释。

[0029] 将理解的是,尽管这里可以使用术语“第一”、“第二”等来描述各种元件、组件、区域、层和/或部分,但是这些元件、组件、区域、层和/或部分不应该被这些术语限制。这些术语仅用来将一个元件、组件、区域、层或部分与另一元件、组件、区域、层或部分区分开。因此,在不脱离示例实施例的教导的情况下,下面讨论的第一元件、第一组件、第一区域、第一层或第一部分可以被命名为第二元件、第二组件、第二区域、第二层或第二部分。

[0030] 为了易于描述,这里可以使用诸如“在……之下”、“在……下方”、“下”、“在……上方”、“上”等的空间相对术语来描述如附图中示出的一个元件或特征与另外的元件或特征的关系。将理解的是,除了附图中描绘的方位之外,空间相对术语意图包含装置在使用或操作中的不同方位。例如,如果附图中的装置被翻转,则被描述为“在”其它元件或特征“下方”或“之下”的元件随后将被定位为“在”所述其它元件或特征“上方”。因此,示例性术语“在……下方”可以包括上方和下方两种方位。装置可以被另外定位(例如,旋转90度或在其它方位处),并且相应地解释这里使用的空间相对描述语。

[0031] 这里使用的术语仅是为了描述具体实施例的目的,而不是意图成为示例实施例的限制。如这里使用的,除非上下文另外清楚地指出,否则单数形式“一”、“一个(种)(者)”和“该(所述)”也意图包括复数形式。还将理解的是,如果这里使用术语“包括”及其变型和/或“包含”及其变型,则说明存在陈述的特征、整体、步骤、操作、元件和/或组件,但是不排除存在或添加一个或更多个其它特征、整体、步骤、操作、元件、组件和/或它们的组。

[0032] 这里参照作为示例实施例的理想实施例(和中间结构)的示意图的剖面图示来描述发明构思的示例实施例。如此,将预期例如由制造技术和/或公差导致的图示的形状的变化。因此,发明构思的示例实施例不应该被解释为限于这里示出的区域的具体形状,而是将包括由例如制造导致的形状的偏差。

[0033] 除非另外定义,否则这里使用的所有术语(包括技术术语和科学术语)具有与发明构思的示例实施例所属领域的普通技术人员通常理解的含义相同的含义。还将理解的是,术语(诸如在通用词典中定义的术语)应被解释为具有与它们在相关领域的上下文中的含义一致的含义,而不应以理想化或过于形式化的含义来进行解释,除非这里明确地定义。

[0034] 图1示出了电子装置EA的实施例,图2示出了根据一个实施例的电子装置EA的分解透视图,图3示出了包括在电子装置EA中的显示面板DP的像素PX的等效电路图的实施例,图4示出了根据一个实施例的电子装置EA的框图。

[0035] 参照图1和图2,电子装置EA可以包括用作显示表面以显示图像IM的前表面。显示表面可以在由第一方向DR1和第二方向DR2限定的平面中取向。显示表面可以包括与透射区域TA相邻的边框区域BZA。

[0036] 电子装置EA可以在透射区域TA上显示图像IM,该透射区域TA可以包括在窗构件WD中。在图1中,因特网搜索窗口被示出为图像IM的示例。透射区域TA可以具有预定的(例如,四边形的或矩形的)形状,例如,具有与第一方向DR1和第二方向DR2平行的边的形状。在另一实施例中,透射区域TA可以具有不同的形状。

[0037] 在下文中,与显示表面正交的方向将被称为电子装置EA的厚度方向或第三方向DR3。在本说明书中,每个元件的前(或顶)表面和后(或底)表面可以基于第三方向DR3或图像IM的显示方向彼此区分开。例如,前表面和后表面可以是在第三方向DR3上彼此面对的相对表面。此外,由第一方向DR1、第二方向DR2和第三方向DR3指示的方向可以是相对概念,并且在某些实施例中可以用于指示其它方向。在下文中,第一方向至第三方向可以是分别由第一方向DR1、第二方向DR2和第三方向DR3指示的方向。

[0038] 电子装置EA可以包括显示面板DP、窗构件WD、电子模块ID和壳体构件HS。如图4中所示,电子装置EA还可以包括显示模块DD、第一电子模块EM1、第二电子模块EM2和电源模块PM。为了便于说明,从图2省略了图4中示出的一些元件。

[0039] 显示模块DD可以包括显示面板DP和输入感测单元TSU。显示面板DP可以产生图像IM。输入感测单元TSU可以感测外部施加的用户输入。用户输入可以例如基于来自用户身体的一部分的触摸、光、热或压力而产生。

[0040] 显示面板DP可以包括外围区域NDA和包括孔外围区域PA的显示区域DA。显示区域DA可以包括发射光以形成图像IM的多个像素PX。外围区域NDA可以与显示区域DA相邻并包围显示区域DA。用于驱动显示区域DA的驱动电路或驱动器线可以包括在外围区域NDA中。

[0041] 在一个或更多个实施例中,显示面板DP的外围区域NDA的至少一部分可以弯曲或

弯折。例如，外围区域NDA的一部分可以面对电子装置EA的前表面，外围区域NDA的另一部分可以面对电子装置EA的后表面。在实施例中，外围区域NDA可以从显示面板DP省略。此外，在实施例中，显示区域DA可以与透射区域TA叠置，外围区域NDA可以与边框区域BZA叠置。

[0042] 图3示出了代表显示面板DP中的像素PX的等效电路图的实施例。参照图3，像素PX可以连接到多条信号线，例如，栅极线GL、数据线DL和电源线VDD。在实施例中，像素PX也可以结合到一条或更多条其它信号线。

[0043] 像素PX可以包括第一晶体管TR1、电容器CAP、第二晶体管TR2和有机发光元件ED。第一晶体管TR1可以是控制像素PX的开启/关闭状态的开关器件。第一晶体管TR1可以基于通过栅极线GL传输的栅极信号来传输或阻挡通过数据线DL传输的数据信号。

[0044] 电容器CAP可以位于第一晶体管TR1与电源线VDD之间，并且可以结合到第一晶体管TR1和电源线VDD。电容器CAP可以存储与从第一晶体管TR1传输的数据信号和施加到电源线VDD的第一电源电压之间的电压电平差对应的量的电荷。

[0045] 第二晶体管TR2可以结合到第一晶体管TR1、电容器CAP和有机发光元件ED。在至少一个实施例中，术语“结合”可以表示直接连接或者例如存在至少一个中间元件的间接连接。第二晶体管TR2可以根据存储在电容器CAP中的电荷的量来控制流过有机发光元件ED的驱动电流。第二晶体管TR2的导通时间段的长度可以取决于例如存储在电容器CAP中的电荷的量。在导通时间段期间，第二晶体管TR2可以将通过电源线VDD传输的第一电源电压提供到有机发光元件ED。

[0046] 有机发光元件ED可以结合到第二晶体管TR2和电源端子VSS。有机发光元件ED可以发射具有强度的光，所述强度基于通过第二晶体管TR2传输的信号和通过电源端子VSS接收的第二电源电压之间的电压电平差。可以在第二晶体管TR2的导通时间段期间执行有机发光元件ED的发光操作。

[0047] 有机发光元件ED可以包括发光材料，并且可以产生具有基于发光材料的颜色的光。该颜色可以是例如红色、绿色、蓝色、白色或另外的颜色。

[0048] 孔外围区域PA可以位于显示区域DA中并且与模块孔MH相邻。在实施例中，孔外围区域PA可以包围模块孔MH。如图2中所示，孔外围区域PA可以位于显示区域DA的侧区域处，但是在另一实施例中，孔外围区域PA基于例如模块孔MH的位置可以位于不同的区域处。

[0049] 模块孔MH可以在平面图中与孔外围区域PA和电子模块ID叠置。电子模块ID可以插置于模块孔MH中。另外，电子模块ID可以位于显示面板DP的与模块孔MH相邻的后表面上。电子模块ID的部分可以通过模块孔MH暴露于外部。例如，仅有作为相机模块CMM的一部分的透镜可以通过模块孔MH暴露于外部。在实施例中，当在剖视图中观看时，电子模块ID可以位于显示面板DP的后表面上并且可以与显示面板DP分隔开。

[0050] 在实施例中，由于显示面板DP包括形成在显示区域DA中的模块孔MH，因此没有必要在显示区域DA外部的区域中提供用于电子模块ID的另外的空间。因此，可以能够减小用于外围区域NDA的面积，并因此减小电子装置EA的边框的尺寸。此外，在其中电子模块ID设置在模块孔MH内的情况下，可以能够减小电子装置EA的厚度。

[0051] 窗构件WD可以用于限定电子装置EA的前表面。窗构件WD可以位于显示面板DP的前表面上以保护显示面板DP。例如，窗构件WD可以包括玻璃基底、蓝宝石基底或塑料膜。窗构件WD可以具有单层或多层结构。在一个实施例中，窗构件WD可以具有包括通过粘合层彼此

结合的多个塑料膜的堆叠结构,或者可以具有包括通过粘合层彼此结合的玻璃基底和塑料膜的堆叠结构。

[0052] 由于窗构件WD包括透明材料,因此窗构件WD可以与电子装置EA的透射区域TA和边框区域BZA对应。在本实施例中,透射区域TA可以是与显示区域DA对应的区域。例如,透射区域TA可以与显示区域DA的整个前表面或显示区域DA的前表面的至少一区域叠置。显示在显示面板DP的显示区域DA上的图像IM可以通过透射区域TA提供到用户。

[0053] 壳体构件HS可以与窗构件WD结合。壳体构件HS可以设置为限定电子装置EA的后表面。壳体构件HS可以结合到窗构件WD以限定内部空间。显示面板DP、电子模块ID和图4中示出的若干元件可以包括在内部空间中。壳体构件HS可以包括具有相对高强度的材料。例如,壳体构件HS可以包括多个框架和/或板,所述多个框架和/或板中的每个由玻璃、塑料和金属材料中的至少一种形成。壳体构件HS可以保护电子装置EA的位于内部空间中的元件免受外部冲击的影响。

[0054] 参照图4,电源模块PM可以使用例如典型的电池模块将电力供应到电子装置EA。电子模块ID可以包括用于操作电子装置EA的各种功能模块。

[0055] 电子模块ID可以包括第一电子模块EM1和第二电子模块EM2。第一电子模块EM1可以直接安装在电连接到显示模块DD的主板上。在一个实施例中,第一电子模块EM1可以安装在另外的基底上并且可以通过连接件电连接到主板。

[0056] 第一电子模块EM1可以包括控制模块CM、无线通信模块TM、图像输入模块IS、声音输入模块AIM、存储器MM和外部接口EF。所述模块中的至少一个可以不安装在主板上并且可以通过柔性电路板电连接到主板。

[0057] 控制模块CM可以控制电子装置EA的全部操作。控制模块CM可以是例如微处理器。在实施例中,显示模块DD可以在控制模块CM的控制下被激活或去激活。控制模块CM可以基于从显示模块DD接收的触摸信号来控制其它模块(例如,图像输入模块IS或声音输入模块AIM)。

[0058] 无线通信模块TM可以经由蓝牙或Wi-Fi线路向另外的终端发送无线信号并从另外的终端接收无线信号。无线通信模块TM可以通过典型的通信线路发送和接收语音信号。无线通信模块TM可以包括调制并发送信号的发送器TM1和解调所接收的信号的接收器TM2。

[0059] 图像输入模块IS可以处理图像信号并将它转换为用于在显示模块DD上显示的图像数据。

[0060] 声音输入模块AIM可以接收(例如,在录音模式、语音识别模式下等通过麦克风获得的)外部声音信号并将它转换为电语音数据。

[0061] 存储器MM可以存储从无线通信模块TM、图像输入模块IS和声音输入模块AIM接收的数据。例如,当从存储器MM输出时,存储的数据可以用于后续操作中。此外,用于控制第二电子模块EM2的数据可以存储在存储器MM中或者从存储器MM移除。

[0062] 外部接口EF可以用作连接到外部充电器、有线/无线数据端口、卡(例如,存储器卡或SIM/UIM卡)插槽等的接口。

[0063] 第二电子模块EM2可以包括声音输出模块AOM、发光模块LM、光接收模块LRM和相机模块CMM。第二电子模块EM2的模块可以直接安装在主板上。在一个实施例中,第二电子模块EM2的模块可以安装在另外的基底上,并且可以通过连接件电连接到显示模块DD或第一电

子模块EM1。

[0064] 声音输出模块AOM可以转换从无线通信模块TM发送的声音数据或存储在存储器MM中的声音数据,并将转换的声音数据输出到外部装置或系统。

[0065] 发光模块LM可以产生并发射在一个或多个频率范围内的光。在实施例中,发光模块LM可以发射红外光。发光模块LM可以包括LED器件。光接收模块LRM可以感测红外光。当入射红外光具有高于参考值的强度时,光接收模块LRM可以被激活。光接收模块LRM可以包括CMOS传感器。从发光模块LM发射的红外光可以被外部物体(例如,手指或脸)反射并且可以入射在光接收模块LRM上。相机模块CMM可以用于获得外部物体的图像。

[0066] 图2的电子模块ID可以是第二电子模块EM2的元件中的至少一个元件,或者可以包括第二电子模块EM2的元件中的至少一个元件。在这种情况下,第一电子模块EM1和第二电子模块EM2的一个或多个其它元件可以设置在其它位置处。例如,电子模块ID可以包括声音输出模块AOM、发光模块LM、光接收模块LRM和相机模块CMM中的至少一个。

[0067] 图5A示出了根据实施例的图2的区域XX'的放大视图。图5B示出了根据实施例的沿图2中的线I-I'截取的显示面板的区域XX'的至少一部分的剖视图。图5C示出了根据实施例的显示面板中的区域XX'的至少一部分的剖视图。图1至图4中相同的附图标记可以用来表示图5A、图5B和图5C中相同的特征。

[0068] 参照图5A和图5B,孔外围区域PA可以位于显示区域DA中并且可以在显示区域DA中被显示区域DA包围或围绕。孔外围区域PA可以围绕模块孔MH和凹槽BR。在实施例中,孔外围区域PA可以包围或围绕凹槽BR,并且例如,可以具有圆形或椭圆形形状。

[0069] 当在平面图中观看时,凹槽BR可以与孔外围区域PA叠置。凹槽BR可以位于孔外围区域PA中。在实施例中,凹槽BR可以包围或围绕模块孔MH,并且例如,可以具有圆形或椭圆形形状。参照图5A,凹槽BR可以位于模块孔MH与孔外围区域PA之间,并且可以具有包围模块孔MH的闭合环形状。

[0070] 当在平面图中观看时,模块孔MH可以与孔外围区域PA叠置。模块孔MH可以位于孔外围区域PA中并且可以被凹槽BR包围。在实施例中,模块孔MH可以具有例如圆形或椭圆形形状。在另外的实施例中,孔外围区域PA、凹槽BR和/或模块孔MH可以具有各种形状,所述各种形状彼此相同或不同。

[0071] 显示面板DP可以包括基体基底BS、阻挡层BI、电路层CL和器件层PL。电路层CL可以位于阻挡层BI上,器件层PL可以位于电路层CL上。

[0072] 基体基底BS可以包括玻璃基底、金属基底和柔性塑料基底。在一个实施例中,基体基底BS可以包括包含有机材料的基体层。例如,基体基底BS的有机材料可以包括聚酰亚胺、聚萘二甲酸乙二醇酯、聚对苯二甲酸乙二醇酯、聚芳酯、聚碳酸酯、聚醚酰亚胺或聚醚砜。基体基底BS可以是刚性或柔性的,或者可以根据各种实施例是不同类型的基底。

[0073] 阻挡层BI可以位于基体基底BS上,并且可以覆盖基体基底BS。阻挡层BI可以是包括无机材料的绝缘层。例如,阻挡层BI可以由氧化铝( $AlO_x$ )、氧化钛( $TiO_x$ )、氧化硅( $SiO_x$ )、氮氧化硅( $SiO_xN_y$ )、氧化锆( $ZrO_x$ )和氧化铪( $HfO_x$ )中的至少一种形成,或者可以包括氧化铝( $AlO_x$ )、氧化钛( $TiO_x$ )、氧化硅( $SiO_x$ )、氮氧化硅( $SiO_xN_y$ )、氧化锆( $ZrO_x$ )和氧化铪( $HfO_x$ )中的至少一种。阻挡层BI可以由多个无机层形成或者可以包括多个无机层。阻挡层BI可以防止外部物质穿过阻挡层BI。

[0074] 显示面板DP还可以包括缓冲层,缓冲层例如可位于阻挡层BI上。缓冲层可以包括无机材料或有机材料。就对下面将描述的半导体图案SL或第一无机层IL1的粘合强度而言,缓冲层可以大于阻挡层BI。因此,电路层CL可以稳定地形成在基体基底BS上。

[0075] 电路层CL可以包括晶体管TR和多个绝缘层IL1、IL2和IH。电路层CL可以位于基体基底BS上。晶体管TR可以包括半导体图案SL、控制电极CE、输入电极IE和输出电极OE。控制电极CE可以控制半导体图案SL中电流的流动,并且可以将从输入电极IE输入的电信号选择性地输出到输出电极OE。图5B示出了作为图3的晶体管TR1和TR2中的一个的(例如,用作驱动晶体管的)晶体管TR。

[0076] 半导体图案SL可以位于基体基底BS上,并且可以包括结晶半导体材料、金属氧化物半导体材料、多晶硅和非晶硅中的至少一种。晶体管TR的控制电极CE示出为位于半导体图案SL上,但是在另一实施例中,晶体管TR的控制电极CE可以位于基体基底BS或不同的层上,并且可以被第一无机层IL1覆盖。半导体图案SL可以位于第一无机层IL1上。例如,晶体管TR可以具有底栅结构。

[0077] 第一无机层IL1可以位于半导体图案SL与控制电极CE之间。第一无机层IL1可以覆盖基体基底BS和半导体图案SL。第一无机层IL1可以由无机材料形成或者包括无机材料,但是在另一实施例中,第一无机层IL1可以包括不同的材料。

[0078] 控制电极CE可以位于半导体图案SL上,并且可以与半导体图案SL分隔开,且第一无机层IL1位于控制电极CE与半导体图案SL之间。控制电极CE可以与半导体图案SL叠置。

[0079] 第二无机层IL2可以位于控制电极CE与输入电极IE之间以及控制电极CE与输出电极OE之间。第二无机层IL2可以覆盖第一无机层IL1和控制电极CE。第二无机层IL2可以由无机材料形成或者包括无机材料,但是在另一实施例中,第二无机层IL2可以包括不同的材料。

[0080] 输入电极IE和输出电极OE可以位于第二无机层IL2上。输入电极IE和输出电极OE可以穿透第一无机层IL1和第二无机层IL2,并且可以分别结合到半导体图案SL的两个相对的部分。在实施例中,输入电极IE和输出电极OE可以直接结合到半导体图案SL。

[0081] 有机层IH可以位于第二无机层IL2上并且可以覆盖晶体管TR。有机层IH可以位于晶体管TR与器件层PL之间,以使晶体管TR与器件层PL电断开。

[0082] 器件层PL可以包括像素限定层PLE、有机发光元件ED和封装层TFE。像素限定层PLE可以位于有机层IH上。多个开口可以限定在像素限定层PLE中。有机发光元件ED可以设置在每个开口中。

[0083] 有机发光元件ED可以包括第一电极E1、第二电极E2、发光层EL和电荷控制层OL。第一电极E1可以位于有机层IH上。第一电极E1可以穿过有机层IH并且可以电连接到晶体管TR。在实施例中,可以设置多个第一电极E1。每个第一电极E1的至少一部分可以通过像素限定层PLE中的开口中对应的开口而暴露。

[0084] 第二电极E2可以位于第一电极E1上并且可以覆盖像素限定层PLE的至少一部分。在一个实施例中,第二电极E2可以延伸到孔外围区域PA以覆盖孔外围区域PA。

[0085] 有机发光元件ED的第二电极E2可以彼此结合以形成单个连续的物体。有机发光元件ED可以通过公共的第二电极E2被施加有相同的电压。在这种情况下,可以省略用于形成第二电极E2的另外的图案化工艺。在一个实施例中,彼此分隔开的多个第二电极E2可以被

设置为分别与开口对应。

[0086] 第二电极E2可以包括光学透明的透射电极。例如,第二电极E2可以由氧化镉锌(IZO)、氧化镉锡(ITO)、氧化镉镓(IGO)、氧化镉锌镓(IGZO)、其混合物和其复合物中的至少一种形成,或者可以包括氧化镉锌(IZO)、氧化镉锡(ITO)、氧化镉镓(IGO)、氧化镉锌镓(IGZO)、其混合物和其复合物中的至少一种。因此,图像可以显示在显示面板DP的前表面上。在一个实施例中,第二电极E2可以例如根据图像的显示方向包括反射或透反射电极。

[0087] 发光层EL可以位于第一电极E1与第二电极E2之间。在实施例中,多个发光层EL可以分别位于开口中。在有机发光元件ED中,可以调节第一电极E1与第二电极E2之间的电势差以激活发光层EL或引起发光层EL的发光操作。

[0088] 电荷控制层OL可以位于第一电极E1与第二电极E2之间。电荷控制层OL可以与发光层EL相邻。在本实施例中,电荷控制层OL可以如所示出地位于发光层EL与第二电极E2之间。在一个实施例中,电荷控制层OL可以位于发光层EL与第一电极E1之间,或者可以包括在第三方向DR3上堆叠且发光层EL位于其间的多个层。

[0089] 电荷控制层OL可以在没有另外的图案化工艺的情况下形成,因此电荷控制层OL可以是与基体基底BS的前表面叠置的单个图案。电荷控制层OL不仅可以位于设置有像素限定层PLE的区域中,而且可以位于其它区域中。电荷控制层OL可以被用来控制电子的运动,从而改善显示面板DP的发光效率。电荷控制层OL可以包括电子传输层和电子注入层。

[0090] 封装层TFE可以位于有机发光元件ED上。封装层TFE可以由无机层和/或有机层形成,或者可以包括无机层和/或有机层。在本实施例中,封装层TFE可以包括第一无机封装层LIL、有机封装层OEL和第二无机封装层UIL。

[0091] 第一无机封装层LIL可以位于设置在基体基底BS的前表面上的电荷控制层OL上。第一无机封装层LIL可以与电荷控制层OL接触。第二无机封装层UIL可以位于第一无机封装层LIL上。第一无机封装层LIL和第二无机封装层UIL可以密封或封装有机封装层OEL。第一无机封装层LIL和第二无机封装层UIL中的每个可以由无机材料形成或者包括无机材料。例如,第一无机封装层LIL和第二无机封装层UIL中的每个可以由氧化铝( $AlO_x$ )、氧化硅( $SiO_x$ )、氮化硅( $SiN_x$ )、氮氧化硅( $SiO_xN_y$ )、碳化硅( $SiC_x$ )、氧化钛( $TiO_x$ )、氧化锆( $ZrO_x$ )和氧化锌( $ZnO_x$ )中的至少一种形成,或者可以包括氧化铝( $AlO_x$ )、氧化硅( $SiO_x$ )、氮化硅( $SiN_x$ )、氮氧化硅( $SiO_xN_y$ )、碳化硅( $SiC_x$ )、氧化钛( $TiO_x$ )、氧化锆( $ZrO_x$ )和氧化锌( $ZnO_x$ )中的至少一种。

[0092] 有机封装层OEL可以位于第一无机封装层LIL与第二无机封装层UIL之间。有机封装层OEL可以由有机材料形成或者包括有机材料。例如,有机封装层OEL可以由环氧树脂、聚酰亚胺、聚对苯二甲酸乙二醇酯、聚碳酸酯、聚乙烯和聚丙烯酸酯中的至少一种形成,或者可以包括环氧树脂、聚酰亚胺、聚对苯二甲酸乙二醇酯、聚碳酸酯、聚乙烯和聚丙烯酸酯中的至少一种。

[0093] 当在平面图中观看时,第一无机封装层LIL和第二无机封装层UIL可以位于显示面板DP的前表面上并且可以具有单个物体的形状。第一无机封装层LIL和第二无机封装层UIL中的每个可以与有机封装层OEL部分地叠置。因此,在一区域中,第一无机封装层LIL和第二无机封装层UIL可以彼此分隔开,并且有机封装层OEL在第三方向DR3上位于第一无机封装层LIL与第二无机封装层UIL之间。在另一区域中,第一无机封装层LIL和第二无机封装层

UIL可以在第三方向DR3上彼此直接接触。封装层TFE可以密封或封装有机发光元件ED,并且可以保护有机发光元件ED免受外部污染物质的影响。

[0094] 显示面板DP还可以包括坝部DMP,坝部DMP设置在显示区域DA与孔外围区域PA之间的边界附近,并且可以沿与孔外围区域PA相邻的边缘延伸。坝部DMP可以包围显示区域DA或者可以与显示区域DA的一部分(例如,垫(pad,或称为“焊盘”)或驱动电路)相邻。在实施例中,坝部DMP可以具有单层结构,但是在另一实施例中,坝部DMP可以具有多层结构。所述多层结构可以包括与绝缘层IL1、IL2和IH和像素限定层PLE中的至少一个相同的材料。

[0095] 在实施例中,可以提供液体有机材料以形成有机封装层OEL。在形成有机封装层OEL期间,坝部DMP可以用来划定液体有机材料的扩散边界。有机封装层OEL可以通过使用喷墨方法利用液体有机材料涂覆第一无机封装层LIL来形成。坝部DMP可以防止液体有机材料溢出到坝部DMP外部,从而划定液体有机材料的扩散边界。

[0096] 在实施例中,显示面板DP还可以包括平坦化层OV。平坦化层OV的至少一部分可以位于第二无机封装层UIL上,并且可以与第二无机封装层UIL一起提供平坦的表面OV-T。平坦化层OV可以覆盖孔外围区域PA的前表面。在实施例中,平坦化层OV可以由与有机封装层OEL相同的材料形成,或者可以包括与有机封装层OEL相同的材料。

[0097] 模块孔MH可以与孔外围区域PA叠置并且可以位于孔外围区域PA中。模块孔MH可以穿透基体基底BS。在一个实施例中,模块孔MH可以形成为穿透基体基底BS、阻挡层BI、电荷控制层OL、第一无机封装层LIL和第二无机封装层UIL。

[0098] 模块孔MH可以穿透显示面板DP。在这种情况下,显示面板DP的一些元件可以具有通过模块孔MH限定的端部。例如,模块孔MH可以形成为使基体基底BS的端部BS-E、阻挡层BI的端部BI-E、电荷控制层OL的端部OL-E、第一无机封装层LIL的端部LIL-E、第二无机封装层UIL的端部UIL-E和平坦化层OV的端部OV-E暴露。端部可以限定模块孔MH的内表面GE。构成内表面GE的基体基底BS的端部BS-E、阻挡层BI的端部BI-E、电荷控制层OL的端部OL-E、第一无机封装层LIL的端部LIL-E、第二无机封装层UIL的端部UIL-E和平坦化层OV的端部OV-E可以彼此对齐。

[0099] 凹槽BR可以与孔外围区域PA叠置,并且可以是基体基底BS的从阻挡层BI的顶表面BI-U部分地凹陷并被第一无机封装层LIL和第二无机封装层UIL中的至少一个覆盖的凹陷区域。

[0100] 图5C示出了其中凹槽BR与第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S相邻的示例。参照图5C,基体基底BS可以包括与孔外围区域PA叠置并通过使基体基底BS的一部分凹陷而形成的凹陷区域BH。阻挡层BI可以包括与孔外围区域PA叠置并形成成为穿透阻挡层BI的第一开口BG1。电荷控制层OL可以包括与孔外围区域PA叠置并形成成为穿透电荷控制层OL的第二开口BG2。当在平面图中观看时,凹陷区域BH、第一开口BG1和第二开口BG2可以彼此叠置。

[0101] 凹槽BR可以通过第一无机封装层LIL和第二无机封装层UIL中的覆盖凹陷区域BH、第一开口BG1和第二开口BG2中的每个的内表面的至少一个形成。因此,内部空间BR-I可以限定在凹槽BR中。内部空间BR-I可以是在蚀刻无机层IL1和IL2以及基体基底BS的工艺中形成的底切(under-cut)形区域。凹槽BR可以通过使用第一无机封装层LIL和第二无机封装层UIL中的至少一个覆盖底切形内部空间BR-I来设置。在实施例中,凹槽BR的内部空间BR-I可

以如图5B中所示被填充有平坦化层0V。

[0102] 在实施例中,当在平面图中观看时,尖端部TP可以通过覆盖基体基底BS的一部分的阻挡层BI和电荷控制层OL来限定,所述一部分与凹槽BR叠置。在实施例中,尖端部TP可以包括阻挡层BI和电荷控制层OL中的每个的一部分。在一个实施例中,在其中电荷控制层OL不形成在基体基底BS的前表面上的情况下,可以从尖端部TP省略电荷控制层OL。

[0103] 在实施例中,由于凹槽BR位于模块孔MH附近,因此可以能够阻挡从模块孔MH移动的湿气和氧的渗透路径。因此,可以能够实现具有改善的可靠性的显示面板DP。另外,由于平坦化层0V位于凹槽BR中以支撑尖端部TP,因此可以能够改善显示面板DP的抗冲击性。

[0104] 在其中尖端部TP包括作为底切形结构的一部分的多个无机层的情况下,尖端部TP的无机层之间会发生分层现象。当分层现象发生在尖端部TP的无机层之间时,外部湿气和氧会进入电路层CL和器件层PL并使显示面板DP的可靠性劣化。

[0105] 在实施例中,电路层CL中的绝缘层IL1、IL2和IH中的至少一个当在平面图中观看时可以与凹槽BR分隔开,并且可以被有机层IH覆盖。例如,当在平面图中观看时,第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的每个可以与凹槽BR分隔开。当在平面图中观看时,第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的每个可以包围凹槽BR,并且可以具有闭合环形状。在实施例中,第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的每个可以被有机层IH覆盖。

[0106] 在实施例中,显示区域DA与孔外围区域PA之间的边界可以通过第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S之中与凹槽BR最邻近的侧部来限定。(例如,由图5A中的虚线描绘的)孔外围区域PA的边界可以通过第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的至少一个来限定。图5A中示出了凹槽BR与孔外围区域PA之间的有机层IH的侧部IH-S。

[0107] 在孔外围区域PA中,阻挡层BI可以不与第一无机层IL1和第二无机层IL2叠置。因此,在孔外围区域PA中,阻挡层BI的顶表面BI-U的一部分可以从第一无机层IL1和第二无机层IL2暴露。

[0108] 在实施例中,由于第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的每个与凹槽BR分隔开,因此可以从尖端部TP省略电路层CL中的无机层(例如,第一无机层IL1和第二无机层IL2)。因此,可以能够简化设置在尖端部TP中的无机层,防止或减小在尖端部TP中发生分层现象的可能性,从而改善显示面板DP的可靠性。

[0109] 另外,由于显示区域DA中的第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S被有机层IH覆盖,因此可以改善无机层IL1和无机层IL2的分层现象。

[0110] 在实施例中,附加图案部分OL-P可以进一步设置在基体基底BS的与凹槽BR叠置的顶表面BS-U上。附加图案部分OL-P可以覆盖基体基底BS的顶表面BS-U的至少一部分。附加图案部分OL-P可以通过在形成凹槽BR之后沉积电荷控制层OL的工艺来形成。在本实施例中,附加图案部分OL-P被描述为包含与电荷控制层OL相同的材料。如果沉积材料用于有机发光元件ED的沉积工艺,则它也可以用于附加图案部分OL-P。例如,附加图案部分OL-P可以由有机材料和金属材料中的至少一种形成,或者可以包括有机材料和金属材料中的至少一种。

[0111] 图6示出了根据实施例的沿图2中的线I-I'截取的显示面板的区域XX'的剖视图。

为了简洁描述,可以使用与图1至图5C中相同的附图标记来表示相同的特征。

[0112] 参照图6,根据实施例,输入感测单元TSU可以直接设置在显示面板DP-1上。在一个实施例中,输入感测单元TSU可以设置为附加元件并且可以结合到显示面板DP-1,且粘合层位于输入感测单元TSU与显示面板DP-1之间。

[0113] 输入感测单元TSU可以包括位于显示区域DA中的感测电极TE、位于外围区域NDA中的感测信号线以及覆盖感测电极TE和感测信号线的有机感测层T0。在实施例中,当在平面图中观看时,感测电极TE可以与有机发光元件ED分隔开。

[0114] 在实施例中,输入感测单元TSU可以具有多层或单层结构。输入感测单元TSU可以被构造为以互电容方式和/或以自电容方式来感测外部输入。

[0115] 在实施例中,有机感测层T0可以位于孔外围区域PA和显示区域DA中。在孔外围区域PA中,内部空间BR-I可以被填充有有机感测层T0。有机感测层T0可以位于显示区域DA和孔外围区域PA中,并且可以具有平坦的表面T0-T。因此,有机感测层T0的端部T0-E可以位于模块孔MH中。在实施例中,通过在形成输入感测单元TSU的工艺中用有机感测层T0来代替图5B的平坦化层0V,可以能够减少工艺成本和工艺中的时间。

[0116] 图7A示出了根据实施例的图2的区域XX'的放大视图。图7B示出了根据实施例的沿图2中的线I-I'截取的显示面板的区域XX'的剖视图。使用与图1至图5B中相同的附图标记来表示相同的特征。

[0117] 参照图7A,根据发明构思的实施例,显示面板DP-2可以包括第一凹槽BR1和第二凹槽BR2。第一凹槽BR1可以位于孔外围区域PA与模块孔MH之间。第二凹槽BR2可以位于第一凹槽BR1与模块孔MH之间。

[0118] 参照图7B,第一凹槽BR1和第二凹槽BR2可以与第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S分隔开。第一凹槽BR1和第二凹槽BR2中的每个可以是基体基底BS的凹陷区域,该凹陷区域从阻挡层BI的顶表面BI-U部分地凹陷并被第一无机封装层LIL和第二无机封装层UIL中的至少一个覆盖。第一凹槽BR1可以提供第一内部空间BR1-I,第二凹槽BR2可以提供第二内部空间BR2-I。内部空间BR1-I和BR2-I中的每个可以被填充有平坦化层0V。

[0119] 由于显示面板DP-2包括位于模块孔MH与第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S之间的多个凹槽BR1和BR2,因此可以有效地防止从模块孔MH进入的氧和湿气的渗透路径。因此,可以能够改善显示面板DP-2的可靠性。

[0120] 图8A示出了根据实施例的图2的区域XX'的放大视图。图8B示出了根据实施例的沿图2中的线I-I'截取的显示面板的区域XX'的剖视图。为了简洁描述,使用与图1至图7B中相同的附图标记来表示相同的特征。

[0121] 参照图8A和图8B,显示面板DP-3可以包括第一凹槽BR1、第二凹槽BR2和第三凹槽BR3。参照图8A,第一凹槽BR1可以位于孔外围区域PA与模块孔MH之间。第二凹槽BR2可以位于第一凹槽BR1与模块孔MH之间。第一凹槽BR1和第二凹槽BR2可以与图7B中示出的凹槽对应。

[0122] 第三凹槽BR3可以与第一凹槽BR1分隔开,并且坝部DMP位于第三凹槽BR3与第一凹槽BR1之间。第三凹槽BR3可以是基体基底BS的从阻挡层BI的顶表面BI-U部分地凹陷并被第一无机封装层LIL覆盖的凹陷区域。第三凹槽BR3可以与第一无机层IL1的侧部IL1-S和第二

无机层IL2的侧部IL2-S分隔开。第三凹槽BR3可以提供第三内部空间BR3-I并且可以被填充有封装层TFE的有机封装层OEL。

[0123] 在实施例中,由于显示面板DP-3包括位于模块孔MH与第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S之间的多个凹槽BR1、BR2和BR3,因此可以有效地防止从模块孔MH进入的氧和湿气的渗透路径。因此,可以能够改善显示面板DP-3的可靠性。

[0124] 图9示出了根据实施例的沿图2中的线I-I'截取的显示面板的区域XX'的剖视图。为了简洁描述,使用与图1至图5C中相同的附图标记来表示相同的特征。

[0125] 参照图9,显示面板DP-4可以包括附加有机层IG和连接电极BE。附加有机层IG可以位于有机层IH与有机发光元件ED之间。附加有机层IG可以覆盖有机层IH。附加有机层IG可以具有被限定为穿透附加有机层IG的接触孔。

[0126] 连接电极BE可以位于有机层IH上,并且可以通过限定在有机层IH中的接触孔连接到输出电极OE。第一电极E1可以通过限定在附加有机层IG中的接触孔连接到连接电极BE。因此,晶体管TR和有机发光元件ED可以通过连接电极BE彼此结合。由于显示面板DP-4还包括位于晶体管TR与有机发光元件ED之间的连接电极BE,因此可以能够减小接触电阻,从而改善显示面板DP-4的电特性。

[0127] 在实施例中,显示面板DP-4可以包括附加无机层ILS。附加无机层ILS可以位于第一无机层IL1与第二无机层IL2之间。附加无机层ILS可以覆盖控制电极CE。附加控制电极可以设置在附加无机层ILS上。附加控制电极可以与控制电极CE叠置,并且可以存储与控制电极CE和附加控制电极之间的电压差对应的量的电荷。因此,附加控制电极可以执行与电容器CAP(例如,见图3)相同的功能。

[0128] 附加无机层ILS的侧部ILS-S可以被有机层IH覆盖。在实施例中,无机层的侧部IL1-S、IL2-S和ILS-S中的与模块孔MH最接近的侧部可以限定孔外围区域PA与显示区域DA之间的边界。因此,位于显示区域DA中的无机层IL1、IL2和ILS的侧部IL1-S、IL2-S和ILS-S可以被有机层IH覆盖。这种布置可以使得能够改善无机层IL1、IL2和ILS的分层问题。

[0129] 在实施例中,显示面板DP-4可以包括设置在像素限定层PLE上的间隔件SPC。间隔件SPC可以与发光层EL分隔开。因此,间隔件SPC可以与像素限定层PLE中的多个开口分隔开。尽管间隔件SPC被示出为独立于像素限定层PLE,但是在另一实施例中,间隔件SPC和像素限定层PLE可以被设置为单个物体。因此,间隔件SPC可以在形成像素限定层PLE的工艺期间同时形成。

[0130] 相反,间隔件SPC可以是黑矩阵,该黑矩阵形成为包括包含黑色颜料或染料的有机或无机阻光材料。在这种情况下,间隔件SPC可以防止漏光现象。

[0131] 凹槽BR1、BR2和BR3可以具有不同的高度和不同的宽度。例如,第一凹槽BR1可以具有在第三方向DR3上的第一高度H1和在第二方向DR2上的第一宽度L1。第二凹槽BR2可以具有在第三方向DR3上的第二高度H2和在第二方向DR2上的第二宽度L2。第一高度H1和第二高度H2可以彼此不同。另外,第一宽度L1和第二宽度L2可以彼此不同。在本实施例中,第一高度H1和第一宽度L1可以分别大于第二高度H2和第二宽度L2。

[0132] 图10A和图10B示出了显示面板的一个或更多实施例的放大视图。为了便于说明,图10A和图10B示出了与图5A的区域XX'对应的区域。为了简洁描述,可以使用与图1至图5C中相同的附图标记来表示相同的特征。

[0133] 参照图10A,模块孔MH-A和凹槽BR-A可以具有彼此不同的平面形状。例如,模块孔MH-A可以具有圆形或椭圆形形状。凹槽BR-A可以具有包围模块孔MH-A的闭合环形状。在实施例中,凹槽BR-A的闭合环形状可以是矩形或四边形形状。在实施例中,包围凹槽BR-A的孔外围区域PA-A的平面形状可以是矩形或四边形。

[0134] 参照图10A,孔外围区域PA-A可以通过第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的与模块孔MH相邻的侧部来限定。因此,覆盖第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S的有机层IH的侧部IH-SA也可以与孔外围区域PA-A分隔开,并且可以具有与孔外围区域PA-A的形状相同的形状(例如,矩形或四边形形状)。

[0135] 由于模块孔MH-A和凹槽BR-A具有彼此不同的平面形状,因此通过模块孔MH-A进入的湿气和氧的渗透路径的长度可增大,从而使得能够改善显示面板DP(例如,见图2)的可靠性。

[0136] 参照图10B,模块孔MH-B和凹槽BR-B可以具有彼此相似的平面形状。例如,模块孔MH-B可以具有矩形或四边形形状。凹槽BR-B可以包围模块孔MH-B并且可以具有闭合环形状。在实施例中,凹槽BR-B的闭合环形状可以是矩形或四边形。

[0137] 在实施例中,包围凹槽BR-B的孔外围区域PA-B可以具有圆形或椭圆形平面形状。因此,有机层IH的侧部IH-SB也可以与孔外围区域PA-B分隔开,并且可以具有与孔外围区域PA-B相同的形状(例如,矩形或四边形形状)。在其它实施例中,孔外围区域PA-A和PA-B、模块孔MH-A和MH-B以及/或者凹槽BR-A和BR-B可以具有不同的平面形状。

[0138] 在其中模块孔MH-B和凹槽BR-B的平面形状彼此相似的情况下,可以减小模块孔MH-B与凹槽BR-B之间的空间的面积。因此,可以减小显示区域DA(例如,见图2)中的孔外围区域PA-B的占据面积,从而使得能够减小孔外围区域PA-B对显示区域DA的影响。

[0139] 图11A至图11D示出了其中凹槽设置在孔外围区域上的显示面板的实施例的剖视图。为了简洁描述,可以使用与图1至图5C中相同的附图标记来表示相同的特征。

[0140] 参照图11A,在根据发明构思的实施例的显示面板DP-1的尖端部TP-1中,与图5C的尖端部TP不同,阻挡层BI的侧部BI-S1可以被电荷控制层OL覆盖。覆盖阻挡层BI的侧部BI-S1的电荷控制层OL可以被第一无机封装层LIL覆盖。因此,尖端部TP-1可以具有改善的抗冲击性并且显示面板DP-1可以具有改善的可靠性。

[0141] 参照图11B,可以从显示面板DP-2的凹槽BR-2中省略图5C的凹槽BR中的附加图案部分OL-P。因此,基体基底BS的通过基体基底BS的凹陷而暴露的表面BS-N可以与第一无机封装层LIL直接接触。

[0142] 参照图11C,显示面板DP-3还可以包括第一基体基底BS1、第一阻挡层BI1、第二基体基底BS2和第二阻挡层BI2。第二基体基底BS2的后表面可以被限定为显示面板DP-3的后表面。第二阻挡层BI2可以位于第二基体基底BS2上。第一基体基底BS1可以位于第二阻挡层BI2上。第一阻挡层BI1可以位于第一基体基底BS1上。

[0143] 在实施例中,凹槽BR-3可以是第一基体基底BS1的凹陷区域,该凹陷区域从第一阻挡层BI1的顶表面BI1-U部分地凹陷并被第一无机封装层LIL和第二无机封装层UIL中的至少一个覆盖。基体基底BS1和BS2可以由诸如聚酰亚胺、聚萘二甲酸乙二醇酯、聚对苯二甲酸乙二醇酯、聚芳酯、聚碳酸酯、聚醚酰亚胺和聚醚砜的有机材料中的至少一种形成,或者可以包括诸如聚酰亚胺、聚萘二甲酸乙二醇酯、聚对苯二甲酸乙二醇酯、聚芳酯、聚碳酸酯、聚

醚酰亚胺和聚醚砜的有机材料中的至少一种。

[0144] 阻挡层BI1和BI2可以是包括无机材料的绝缘层。例如,阻挡层BI1和BI2可以由氧化铝( $\text{AlO}_x$ )、氧化钛( $\text{TiO}_x$ )、氧化硅( $\text{SiO}_x$ )、氮氧化硅( $\text{SiO}_x\text{N}_y$ )、氧化锆( $\text{ZrO}_x$ )和氧化铪( $\text{HfO}_x$ )中的至少一种形成,或者可以包括氧化铝( $\text{AlO}_x$ )、氧化钛( $\text{TiO}_x$ )、氧化硅( $\text{SiO}_x$ )、氮氧化硅( $\text{SiO}_x\text{N}_y$ )、氧化锆( $\text{ZrO}_x$ )和氧化铪( $\text{HfO}_x$ )中的至少一种。阻挡层BI1和BI2可以防止外部污染物质穿过阻挡层BI1和BI2。

[0145] 参照图11D,根据发明构思的实施例,显示面板DP-4还可以包括第一基体基底BS1、第一阻挡层BI1、第二基体基底BS2和第二阻挡层BI2。在实施例中,第一基体基底BS1、第一阻挡层BI1、第二基体基底BS2和第二阻挡层BI2可以与图11C的显示面板DP-3中的那些基本相同。

[0146] 在实施例中,第一阻挡层BI1可以包括穿透第一阻挡层BI1的第一开口BG1。电荷控制层OL可以包括穿透电荷控制层OL的第二开口BG2。第一基体基底BS1可以包括穿透第一基体基底BS1的穿透区域BH1。

[0147] 第二阻挡层BI2可以包括穿透第二阻挡层BI2的第三开口BG3。第二基体基底BS2可以包括凹陷区域BH2,凹陷区域BH2可通过使第二基体基底BS2的至少一部分凹陷而形成。

[0148] 在实施例中,第一开口BG1、第二开口BG2、穿透区域BH1、第三开口BG3和凹陷区域BH2可以在孔外围区域PA中彼此叠置。

[0149] 第一无机封装层LIL和第二无机封装层UIL(例如,见图5B)中的至少一个可以包括覆盖第一开口BG1、第二开口BG2、穿透区域BH1、第三开口BG3和凹陷区域BH2中的每个的内表面并限定凹槽BR-4的一部分。

[0150] 由于多个基体基底和多个阻挡层被穿透或凹陷以形成显示面板DP-4的凹槽BR-4,因此它们可以增大通过模块孔MH(例如,见图5A)进入的湿气和氧的渗透路径的长度。这可以使得能够改善显示面板DP-4的可靠性。

[0151] 此外,在根据发明构思的实施例的显示面板DP-1、DP-2、DP-3和DP-4中,第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S可以与凹槽BR-1、BR-2、BR-3和BR-4分隔开。因此,可以减小或防止在尖端部TP(例如,见图5C)处发生分层问题的可能性。

[0152] 图12A至图12I是示出制造显示面板的方法的实施例的剖视图。为了简洁描述,先前参照图1至图5C描述的元件可以由相同的附图标记标识。

[0153] 参照图12A,可以在预备基体基底BS-A上形成预备阻挡层BI-A。可以通过在预备基体基底BS-A上沉积无机材料来形成预备阻挡层BI-A。

[0154] 参照图12B,可以在预备阻挡层BI-A上沉积导电材料并将导电材料图案化以形成半导体图案SL。接着,可以在预备阻挡层BI-A上形成包括无机材料的预备第一无机层IL1-A。预备第一无机层IL1-A可以覆盖半导体图案SL。

[0155] 参照图12C,可以在预备第一无机层IL1-A上沉积导电材料并将导电材料图案化以形成控制电极CE。接着,可以在预备第一无机层IL1-A上形成包括无机材料的预备第二无机层IL2-A。预备第二无机层IL2-A可以覆盖控制电极CE。

[0156] 参照图12D,可以形成接触孔CH以穿透预备第一无机层IL1-A和预备第二无机层IL2-A。当形成接触孔CH时,可以将预备第一无机层IL1-A和预备第二无机层IL2-A图案化,以使预备阻挡层BI-A的一部分暴露并且在显示区域DA中形成具有暴露的侧部IL1-S的第一

无机层IL1以及具有暴露的侧部IL2-S的第二无机层IL2。

[0157] 第一无机层IL1的暴露的侧部IL1-S和第二无机层IL2的暴露的侧部IL2-S可以形成孔外围区域PA与显示区域DA之间的边界。在实施例中,预备第一无机层IL1-A和预备第二无机层IL2-A的保留在孔外围区域PA中的部分可以被限定为预备坝部DMP-A。

[0158] 参照图12E,可以在第二无机层IL2上沉积导电材料并将导电材料图案化以形成输入电极IE和输出电极OE。输入电极IE和输出电极OE可以通过接触孔CH结合到半导体图案SL。半导体图案SL、控制电极CE、输入电极IE和输出电极OE可以形成晶体管TR。

[0159] 接着,可以在晶体管TR上涂覆有机材料以形成预备有机层IH-A。预备有机层IH-A可以覆盖第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S。预备坝部DMP-A也可以被有机材料覆盖。

[0160] 参照图12F,可以通过形成接触孔CH以穿透预备有机层IH-A来形成有机层IH。可以在有机层IH上沉积导电材料并可将导电材料图案化以形成通过接触孔CH连接到输出电极OE的第一电极E1。此后,可以在有机层IH和预备阻挡层BI-A上沉积绝缘材料来形成像素限定层PLE,像素限定层PLE可以形成为具有使第一电极E1的至少一部分暴露的开口。

[0161] 接着,可以在像素限定层PLE上形成有机发光元件ED。有机发光元件ED可以包括通过相应的沉积工艺形成的发光层EML、电荷控制层OL和第二电极E2。

[0162] 电荷控制层OL可以形成为覆盖显示区域DA和孔外围区域PA两者。在实施例中,电荷控制层OL可以形成为覆盖显示区域DA和孔外围区域PA的整个顶表面。电荷控制层OL可以覆盖坝部DMP并且可以覆盖凹陷区域BH的一部分。

[0163] 此后,可以形成开口BG以穿透电荷控制层OL和预备阻挡层BI-A。然后,可以去除预备基体基底BS-A的一部分以形成凹陷区域BH。可以通过灰化工艺来去除预备基体基底BS-A和预备阻挡层BI-A的一部分。可以使用等离子体灰化工艺来执行灰化工艺。可以在孔外围区域PA中形成开口BG和凹陷区域BH以彼此叠置。

[0164] 参照图12G,可以在显示区域DA和孔外围区域PA中形成包括无机材料的第一无机封装层LIL。此后,可以在第一无机封装层LIL上形成包括有机材料的有机封装层OEL。

[0165] 在实施例中,可以供应液体有机材料以形成有机封装层OEL。在形成有机封装层OEL期间,可以使用坝部DMP来划定液体有机材料的扩散边界。可以通过使用喷墨方法用液体有机材料涂覆第一无机封装层LIL来形成有机封装层OEL。在这种情况下,坝部DMP可以防止液体有机材料溢出到坝部DMP外部,从而划定液体有机材料的扩散边界。

[0166] 接着,可以在显示区域DA和孔外围区域PA中形成包括无机材料的第二无机封装层UIL。第一无机封装层LIL和第二无机封装层UIL可以形成为在孔外围区域PA中彼此接触。

[0167] 参照图12H,可以形成包括有机材料的平坦化层OV。平坦化层OV可以被设置为覆盖孔外围区域PA的前表面。在实施例中,平坦化层OV可以由与有机封装层OEL相同的材料形成,或者可以包括与有机封装层OEL相同的材料。

[0168] 参照图12I,可以在与显示区域DA的孔外围区域PA叠置的区域中形成模块孔MH。可以通过在其处基体基底BS的端部BS-E、阻挡层BI的端部BI-E、电荷控制层OL的端部OL-E、第一无机层IL1的端部LIL-E、第二无机层IL2的端部UIL-E和平坦化层OV的端部OV-E彼此对齐的内表面GE来形成模块孔MH。

[0169] 在实施例中,由于第一无机层IL1的侧部IL1-S和第二无机层IL2的侧部IL2-S中的

每个与凹槽BR分隔开,因此可以从尖端部TP省略电路层CL中的第一无机层IL1和第二无机层IL2。因此,可以能够简化设置在尖端部TP中的无机层,减少或防止尖端部TP中分层问题的发生,并改善显示面板DP的可靠性。

[0170] 根据一个或更多个前述实施例,显示面板被构造为防止与电子模块的干扰。因此,即使电子模块设置在显示装置中,显示装置也可以具有窄的边框区域。另外,可以能够容易地防止由外部湿气或氧的渗透引起的劣化、退化和其它形式的损坏。这可以使得能够改善工艺中的可靠性和显示装置的使用。另外,这里描述的一个或更多个实施例可以具有改善的抗冲击性并且可以防止外部物质(例如,氧和湿气)的污染。

[0171] 尽管已经具体示出并描述了发明构思的示例实施例,但是本领域普通技术人员将理解的是,在不脱离权利要求的精神和范围的情况下,可以在其中做出形式和细节上的变化。

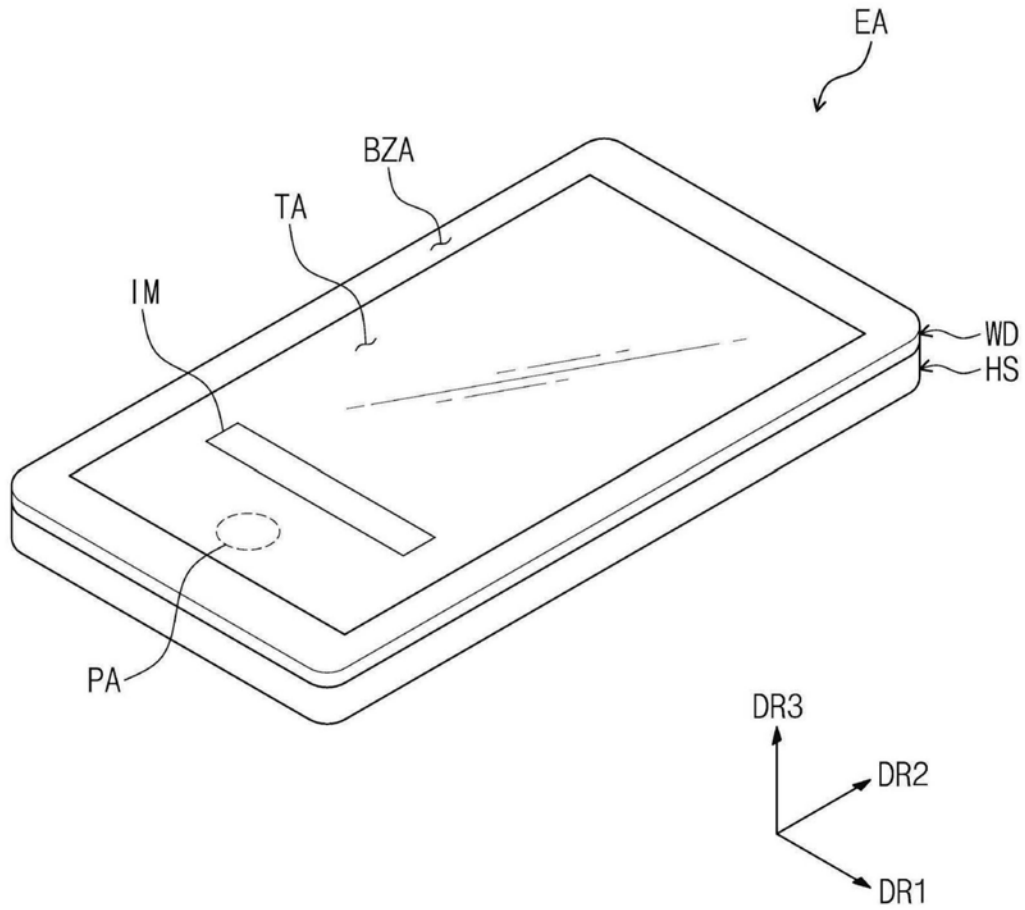


图1

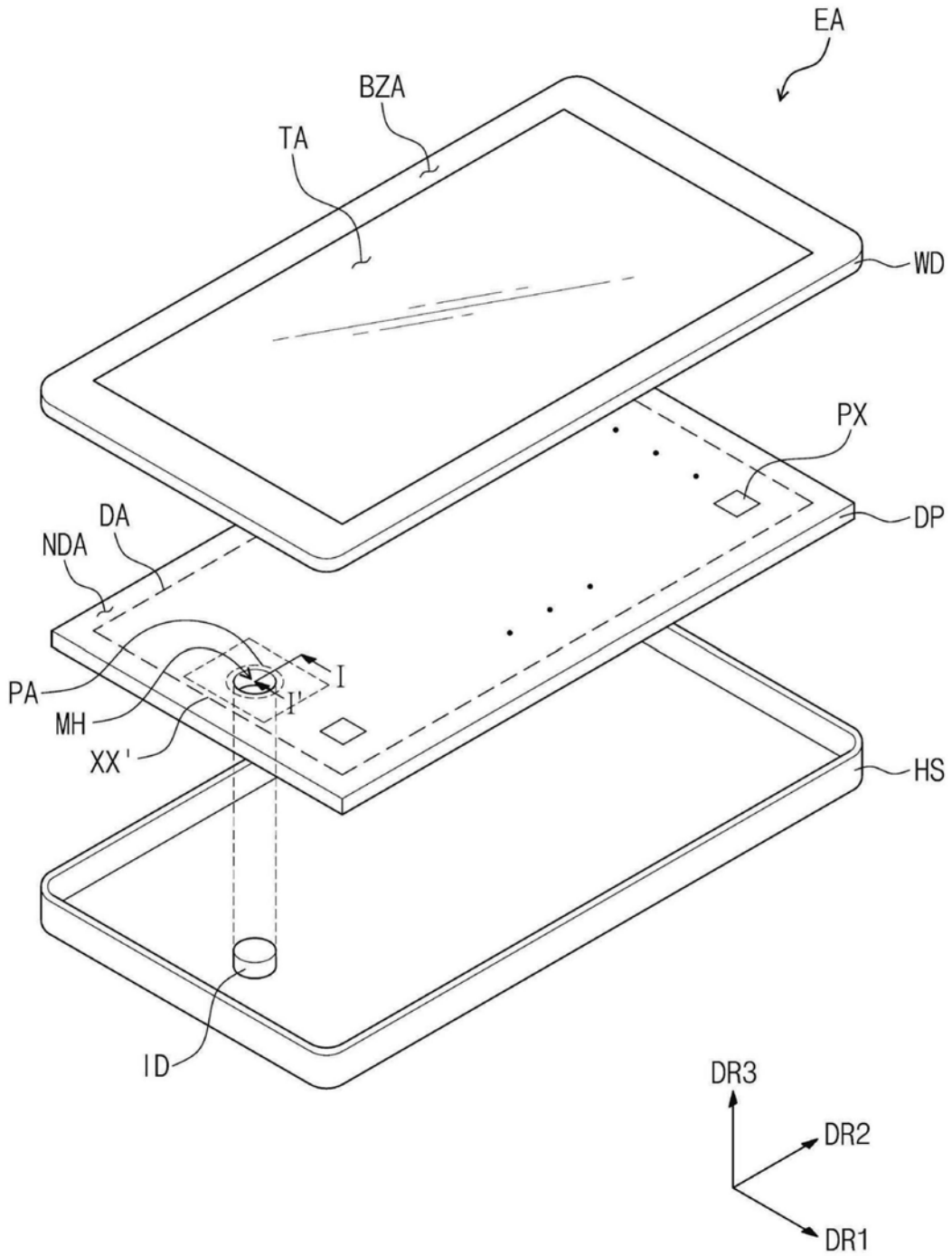


图2

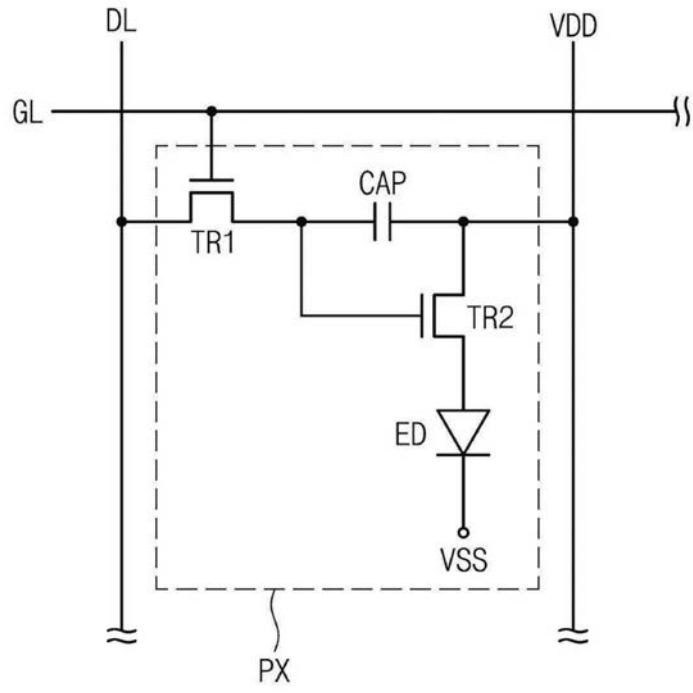


图3

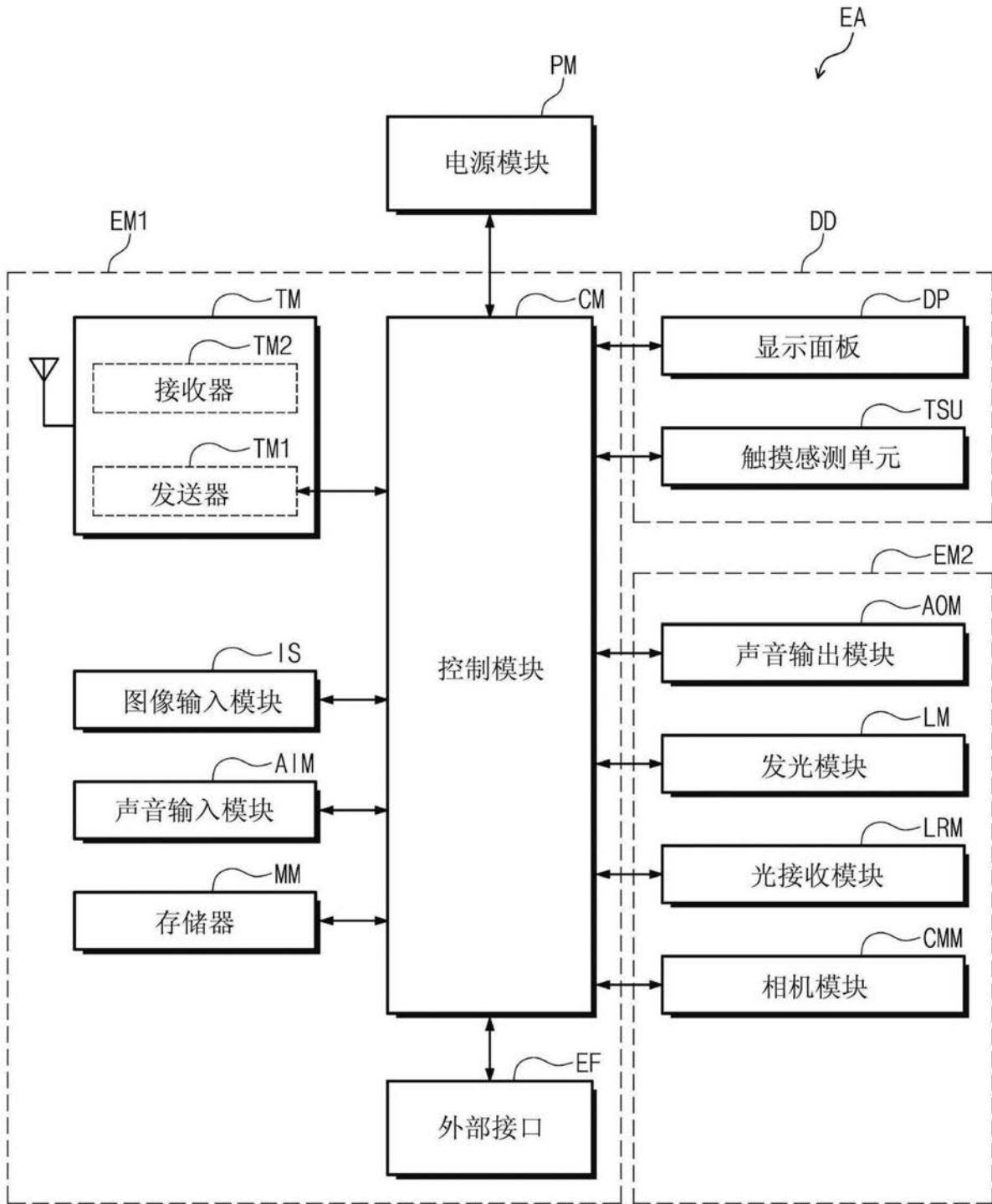


图4

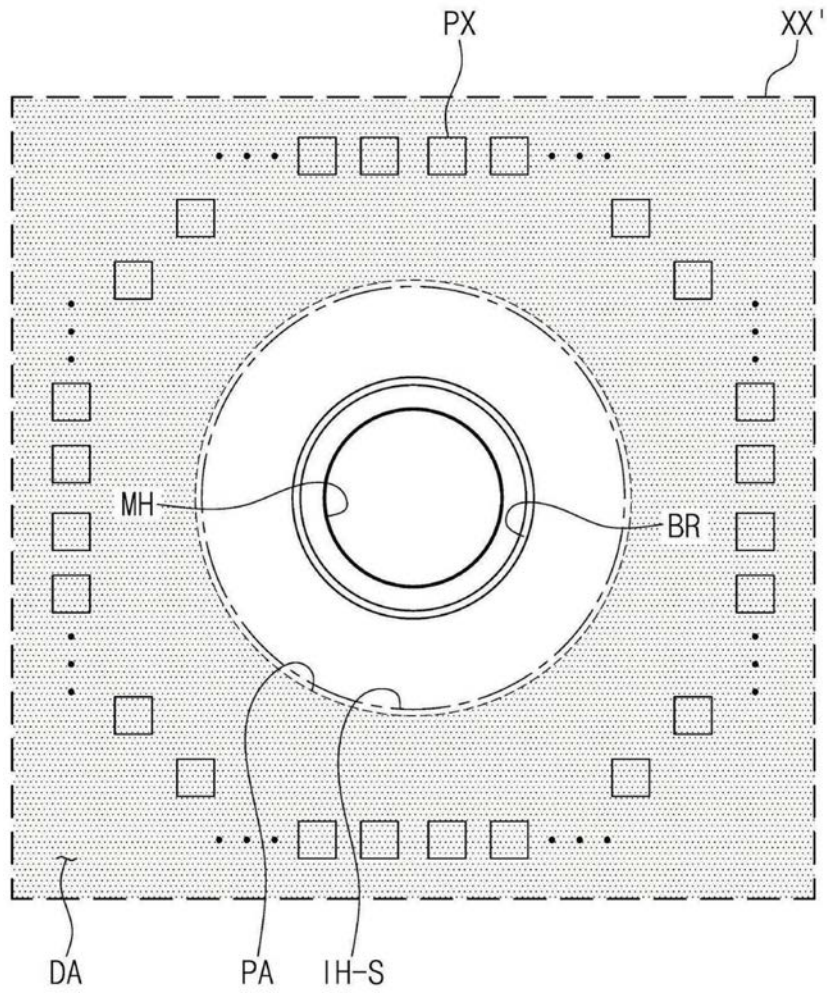


图5A

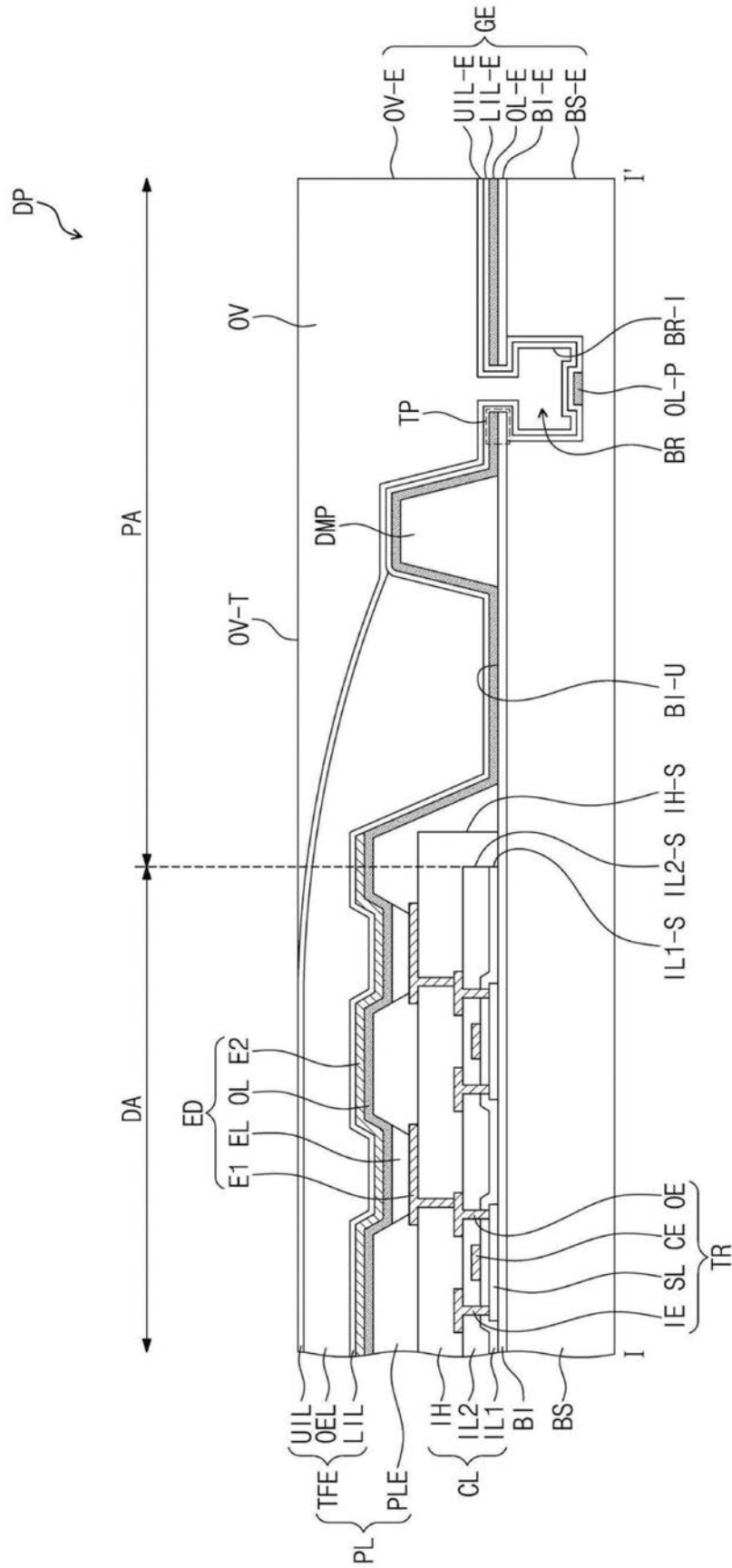


图5B

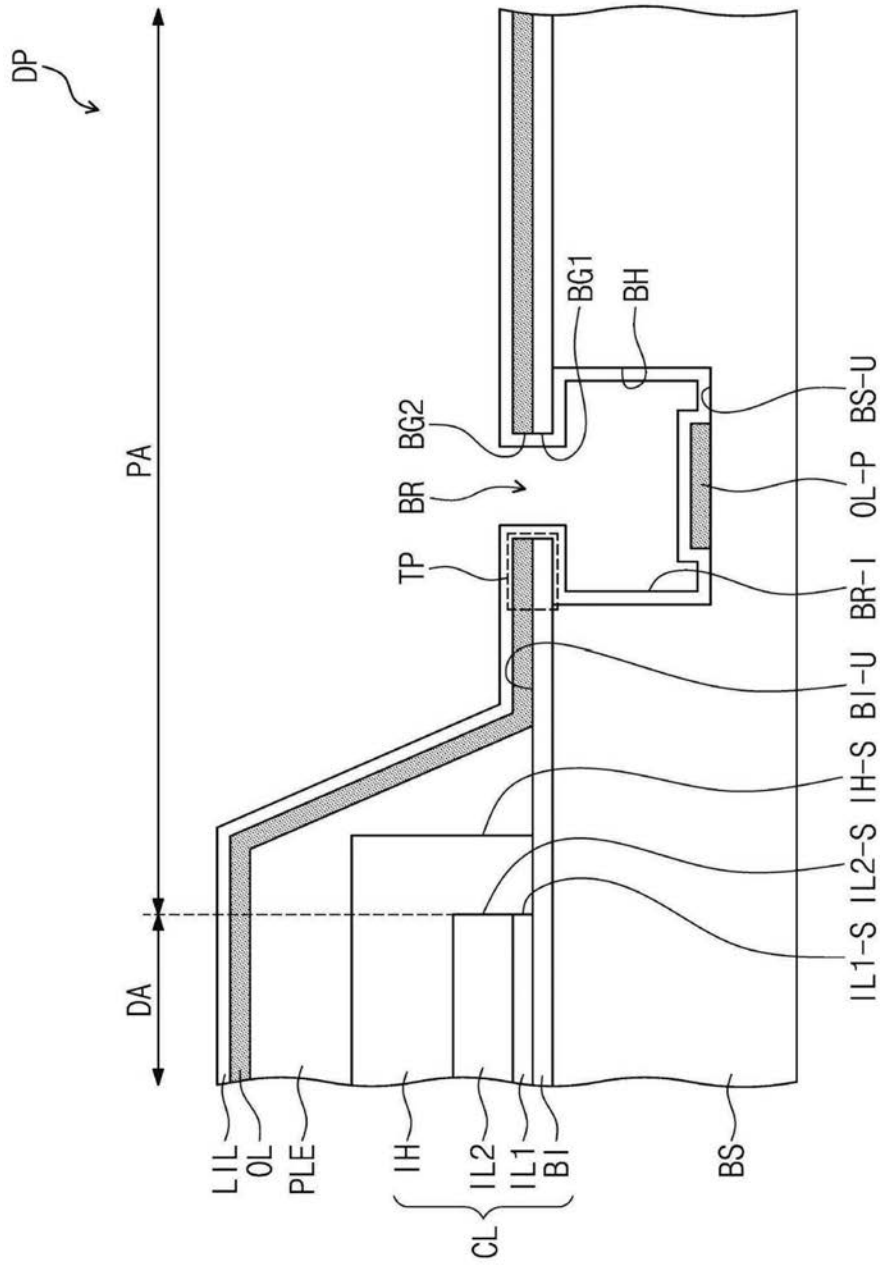


图5C

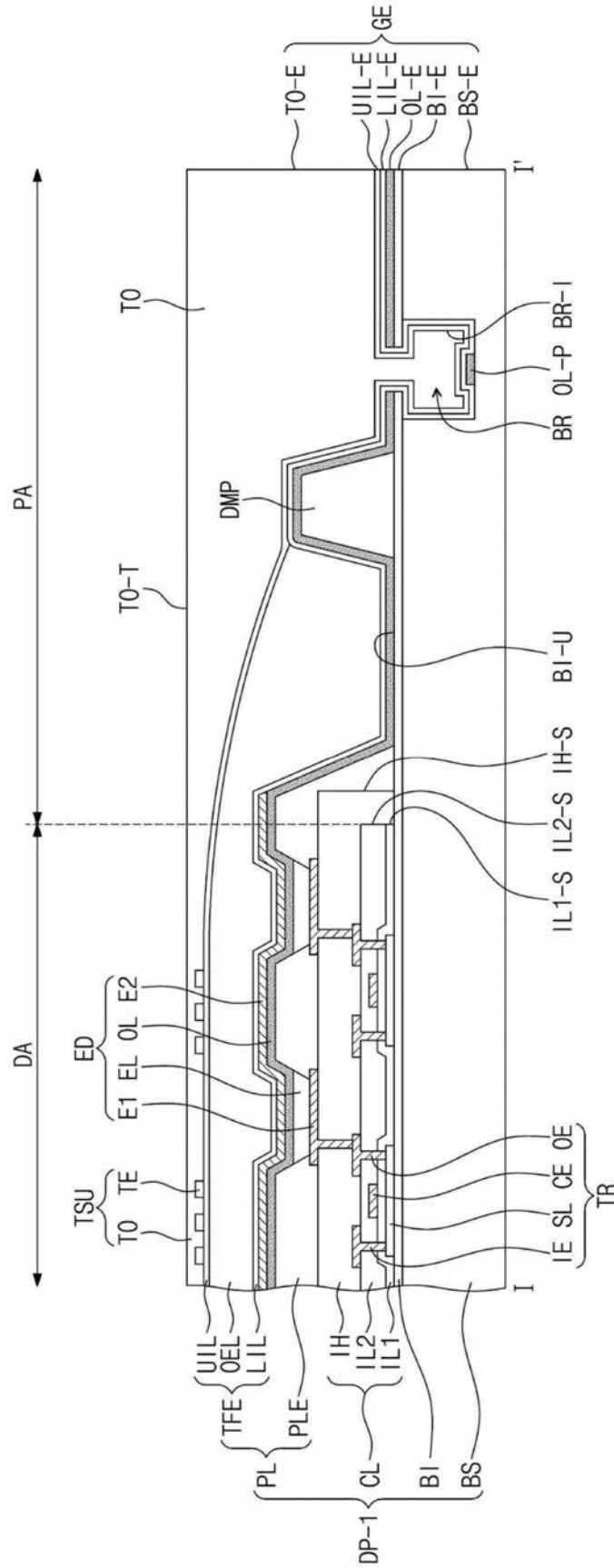


图6

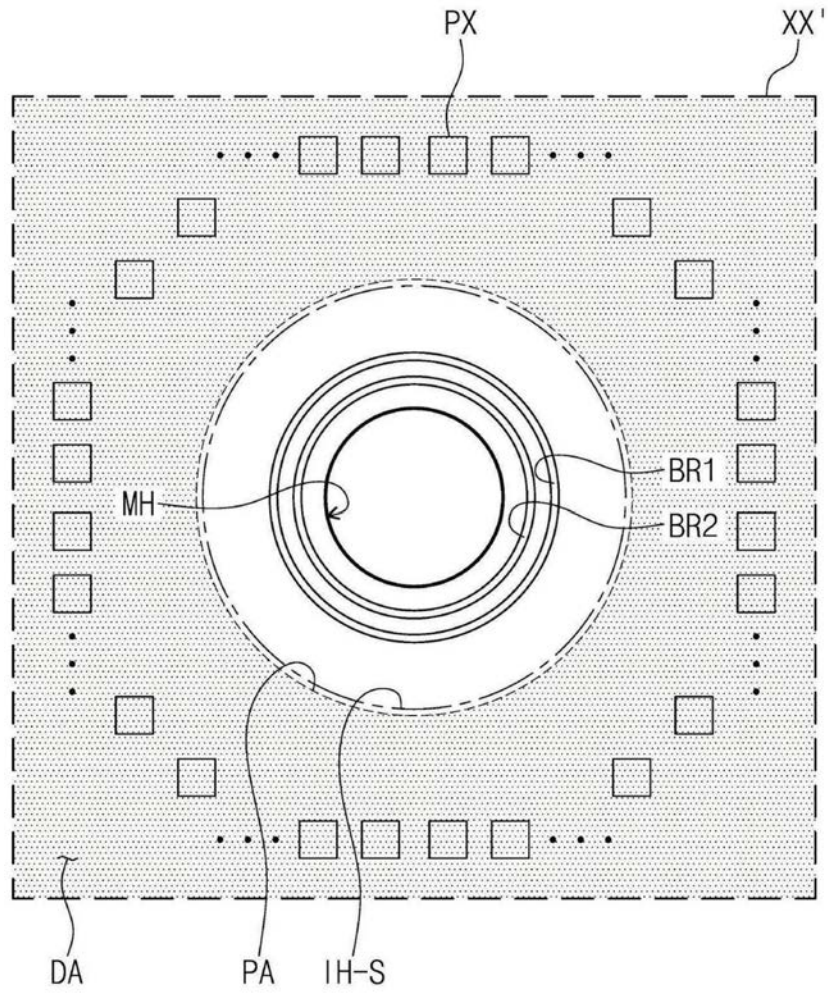


图7A

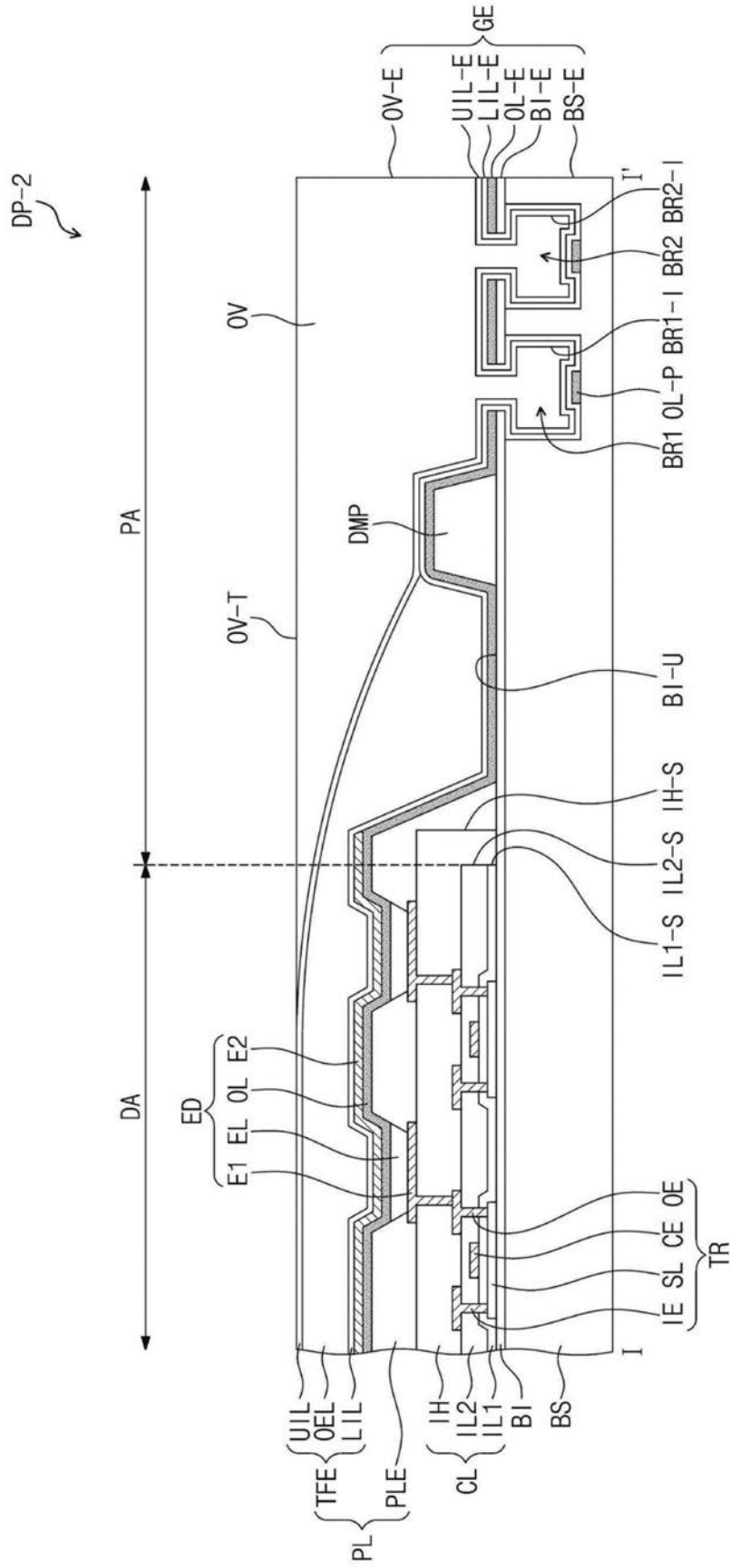


图7B

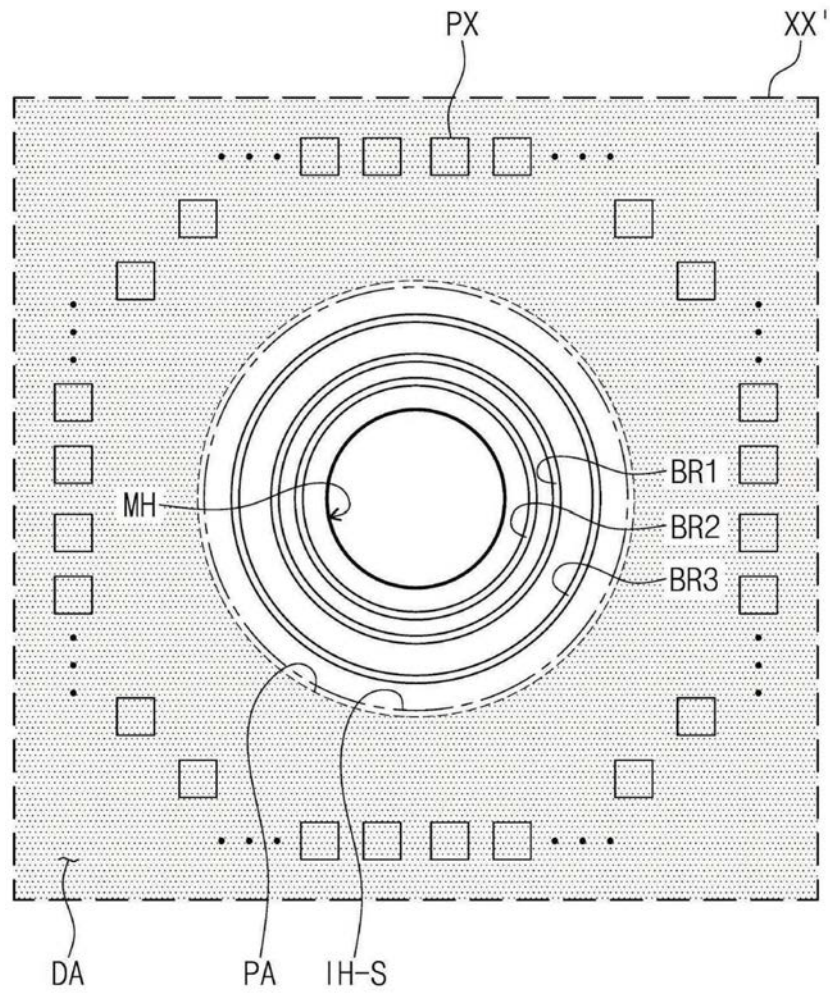


图8A

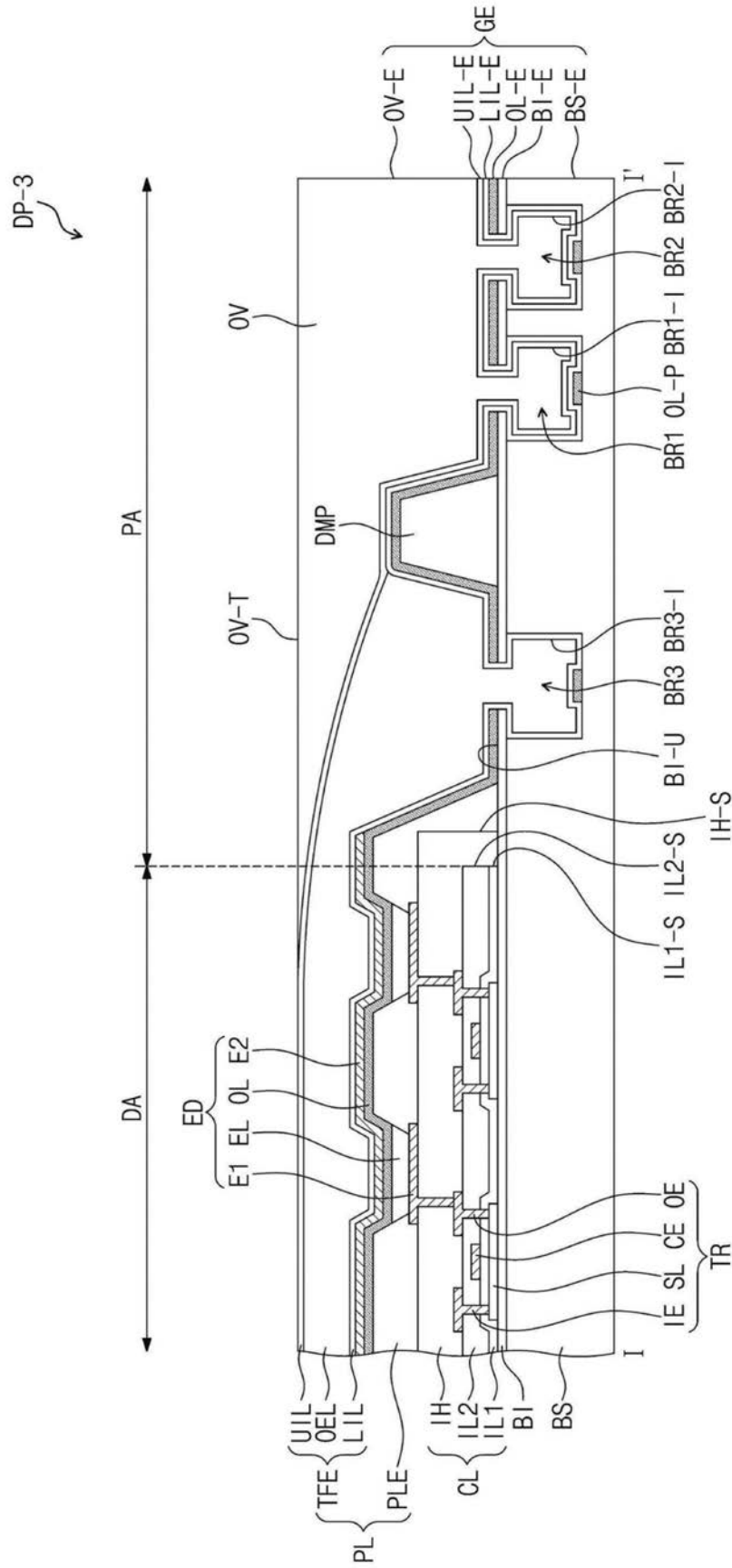


图8B

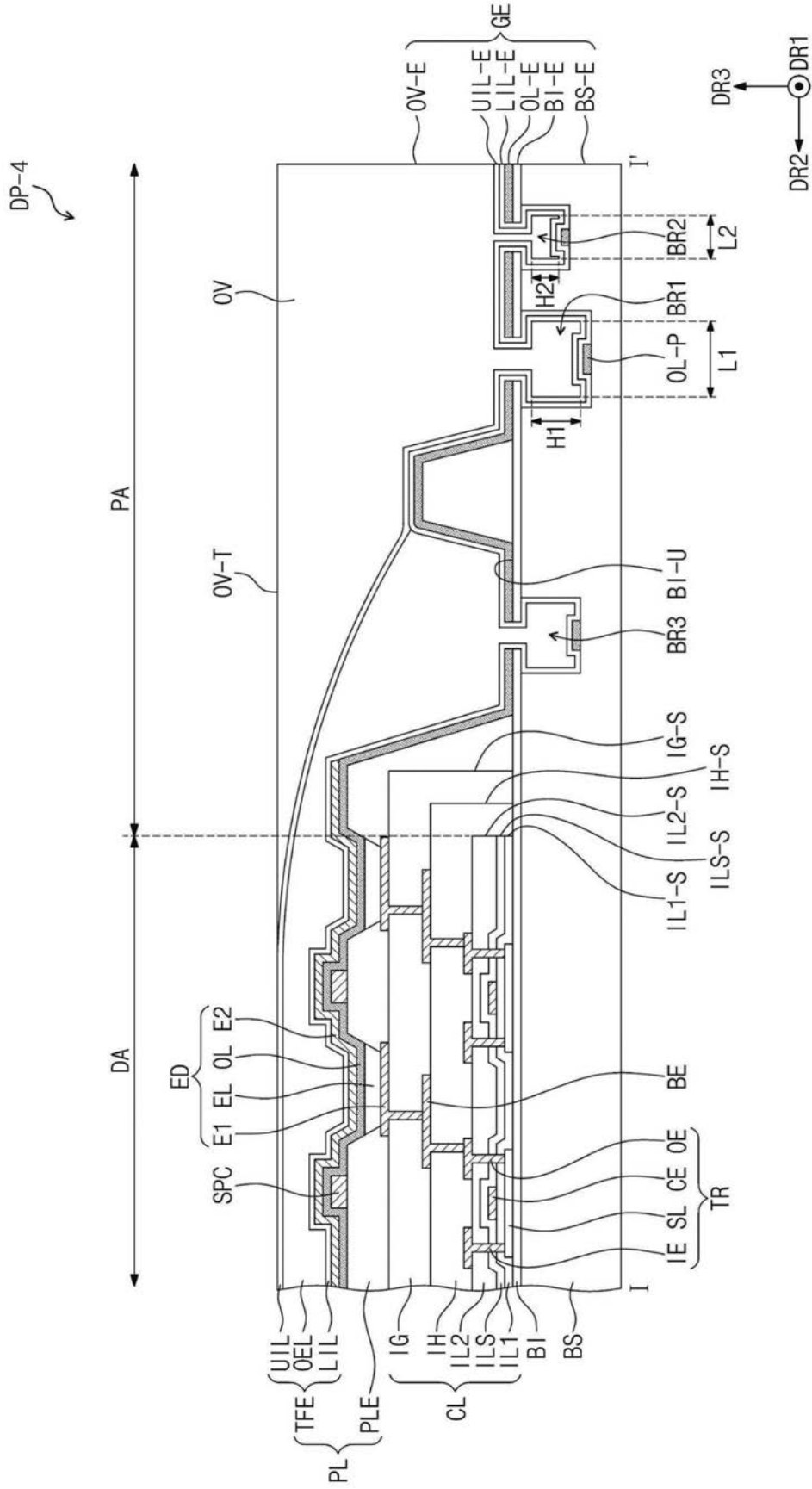


图9

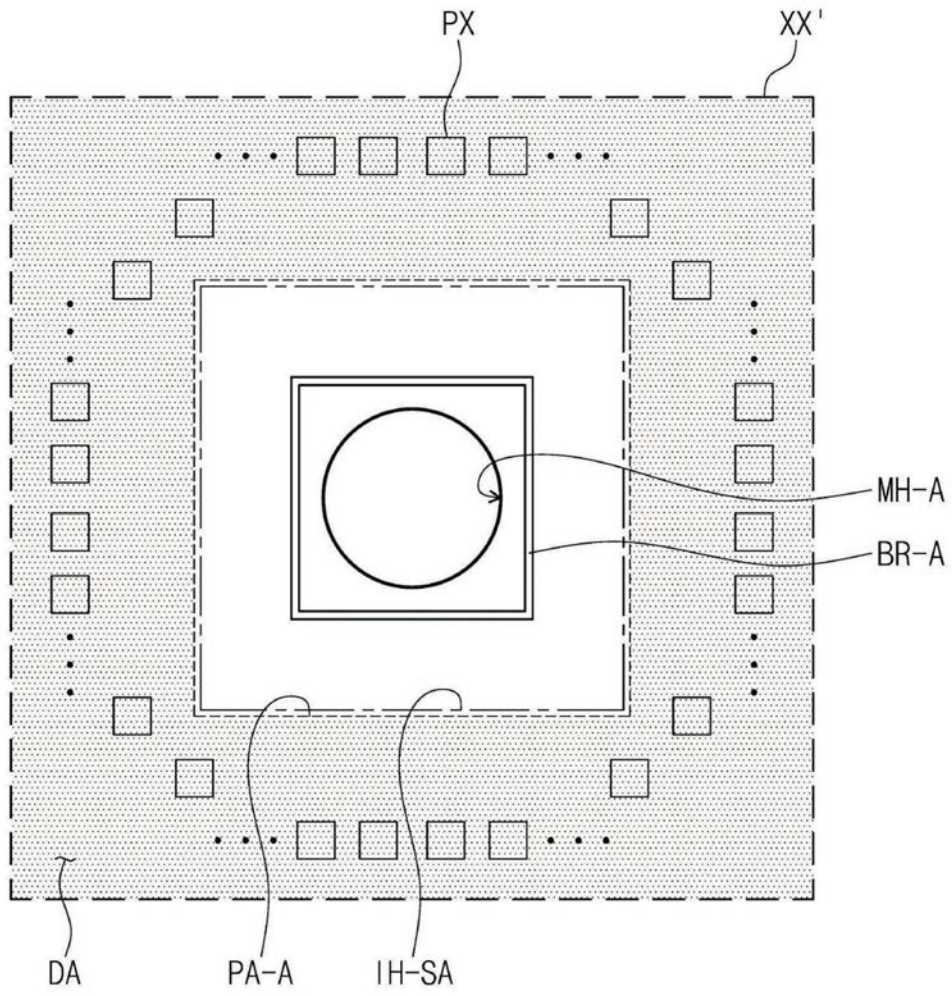


图10A

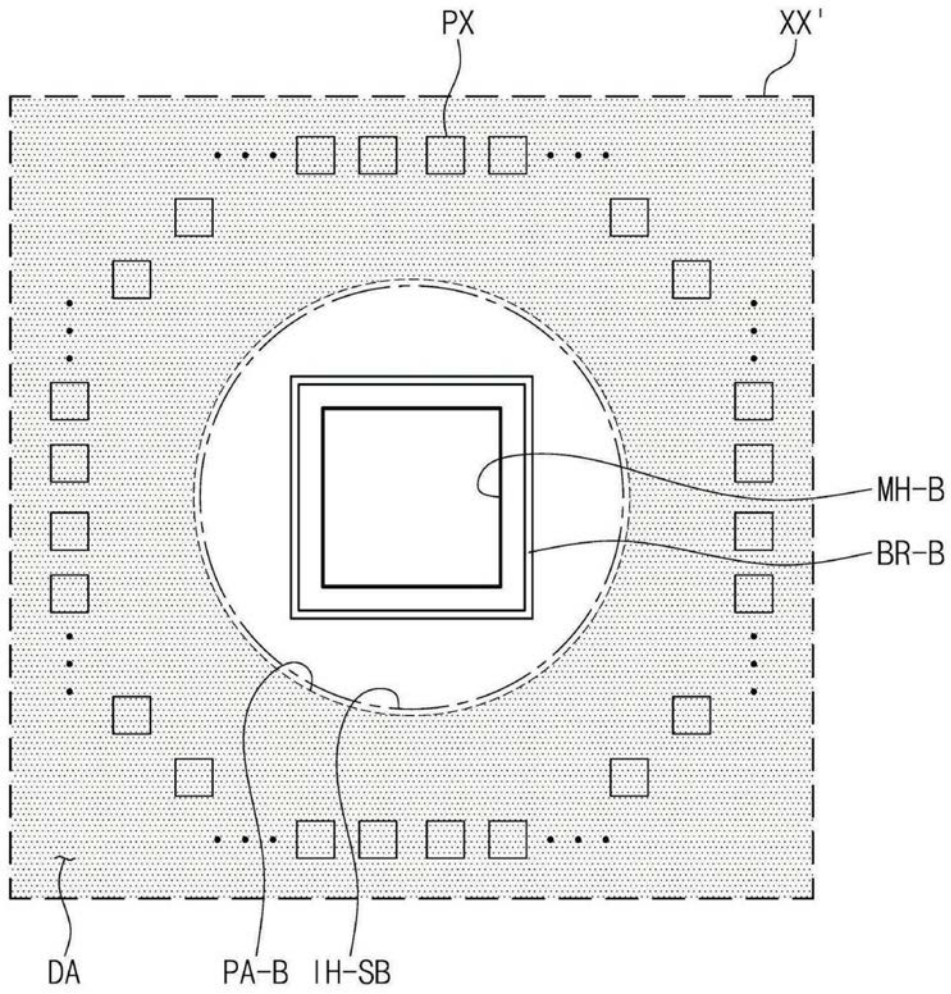


图10B

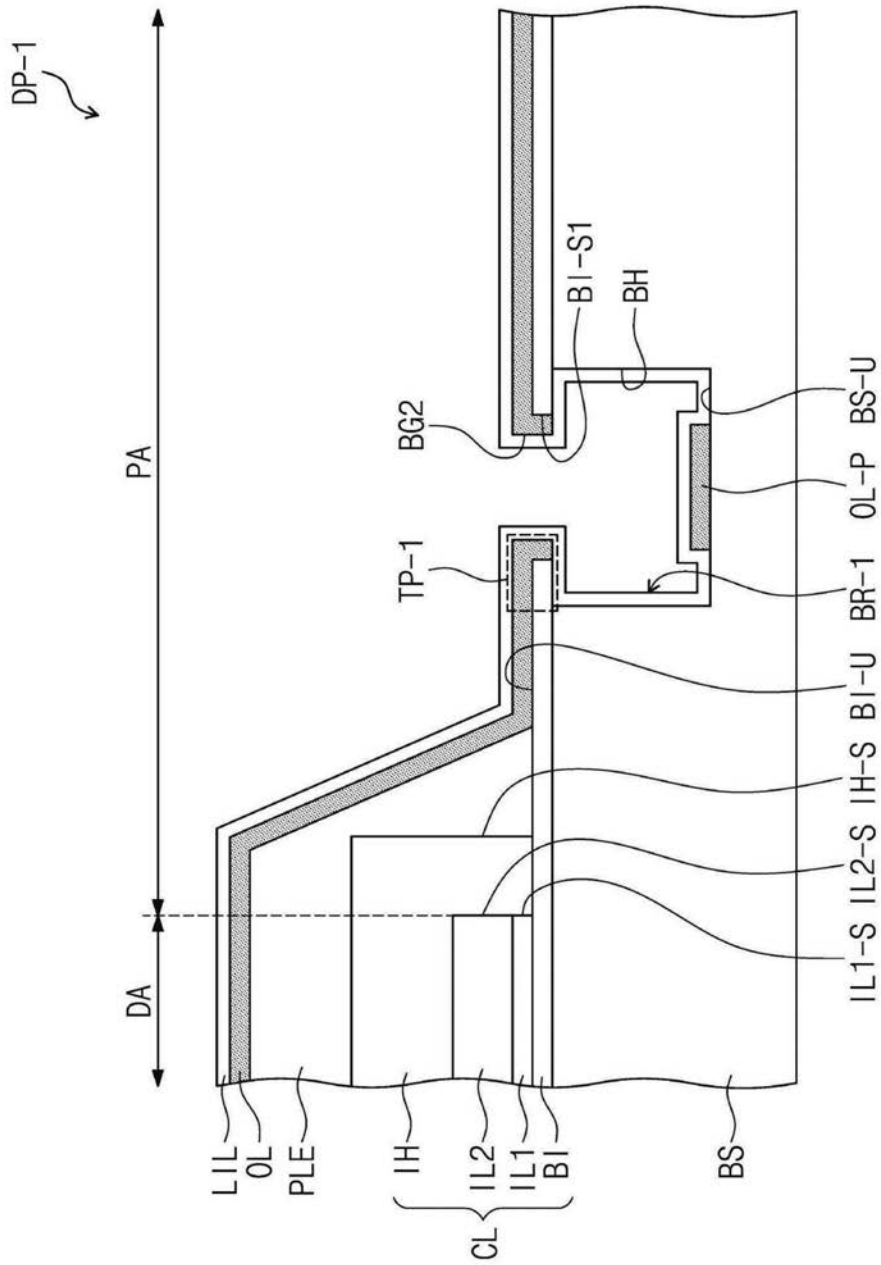


图11A

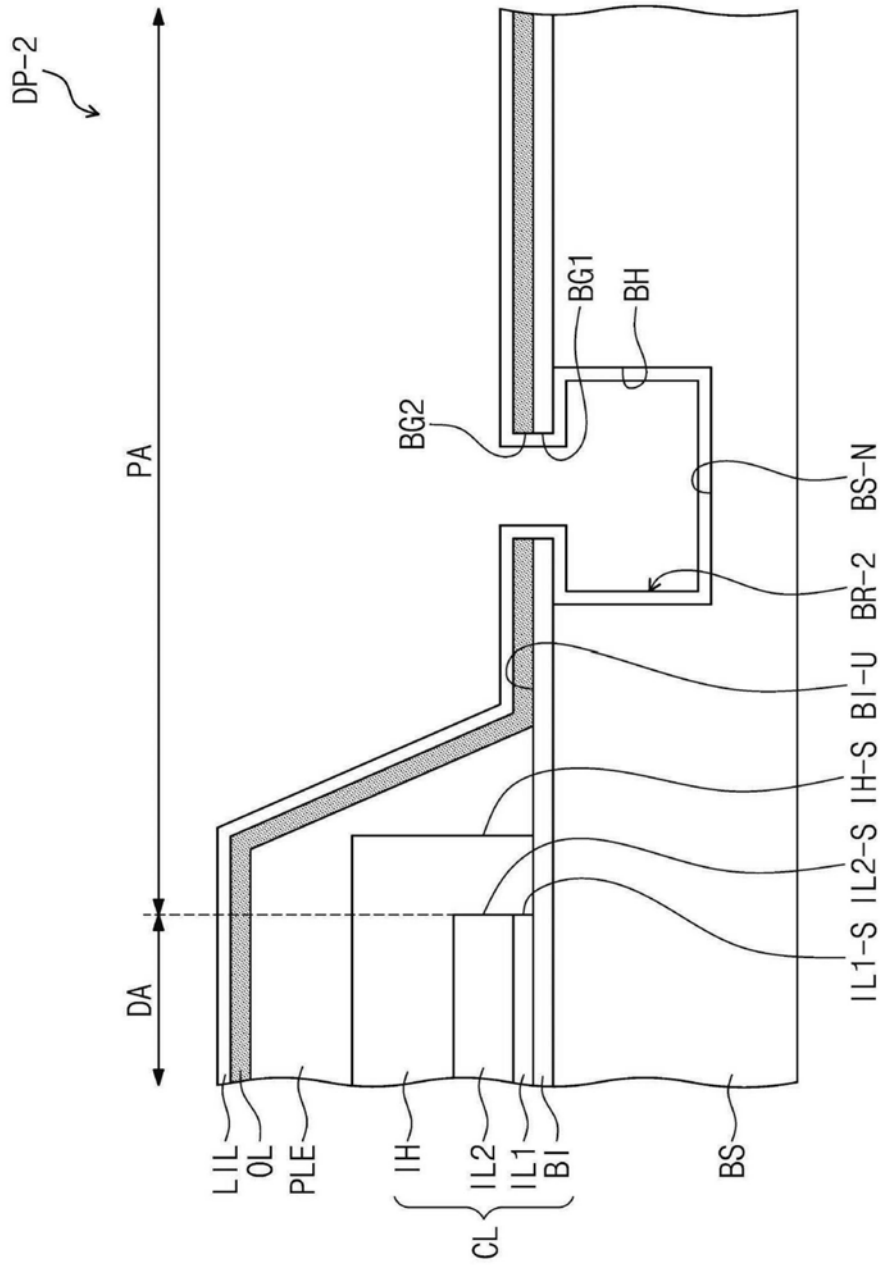


图11B

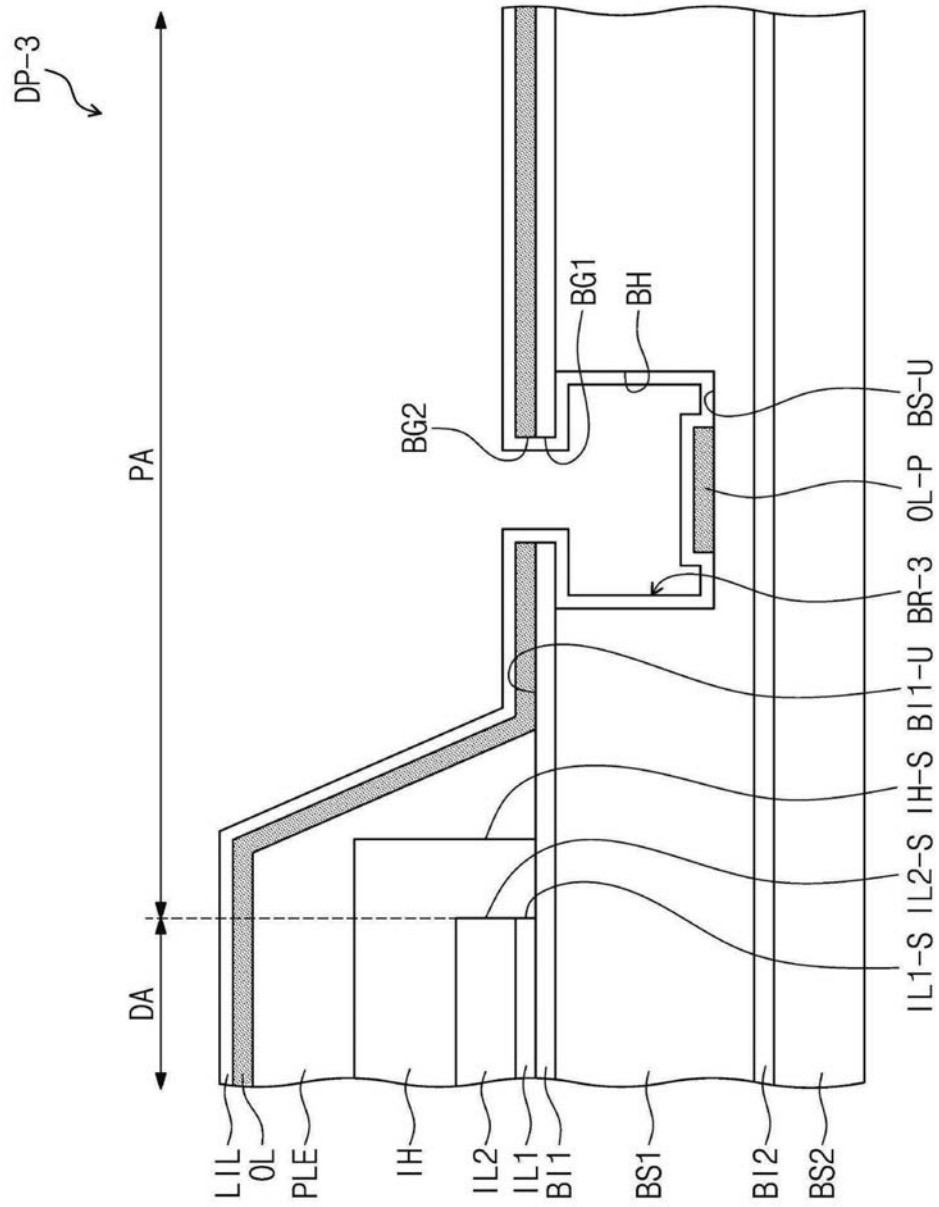


图11C

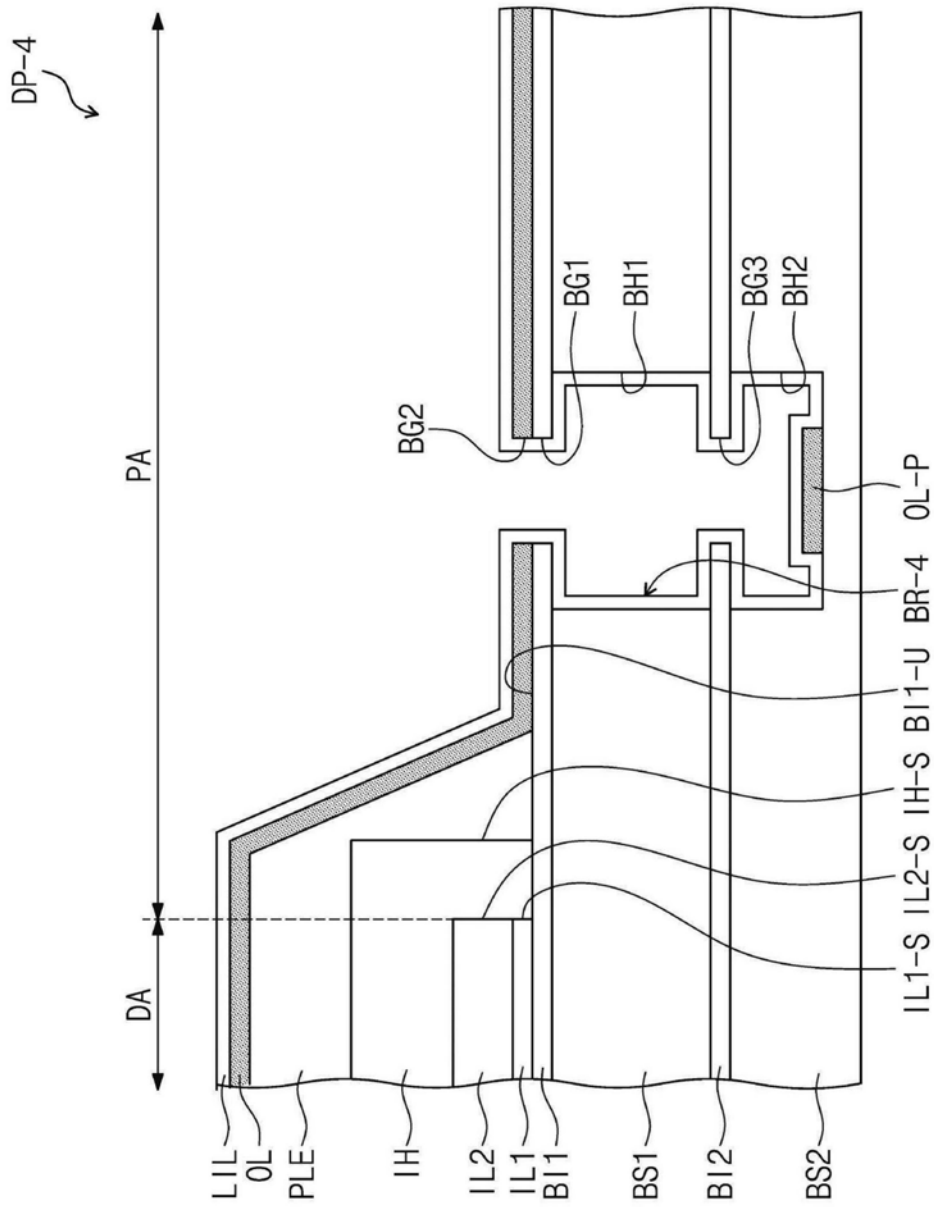


图11D



图12A

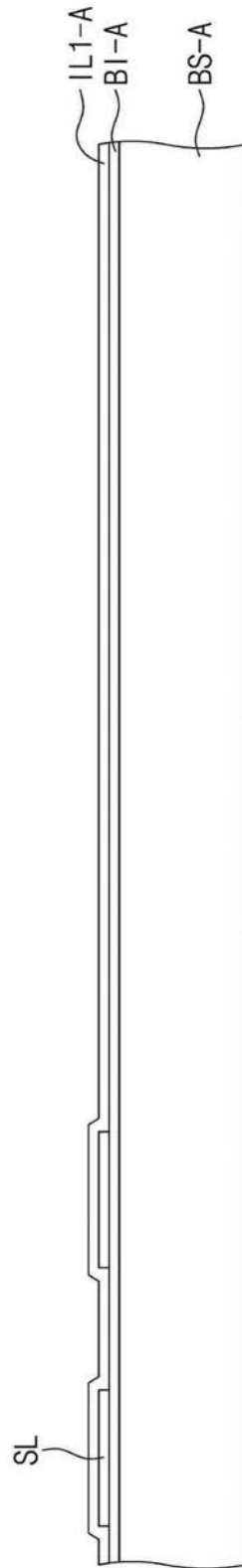


图12B

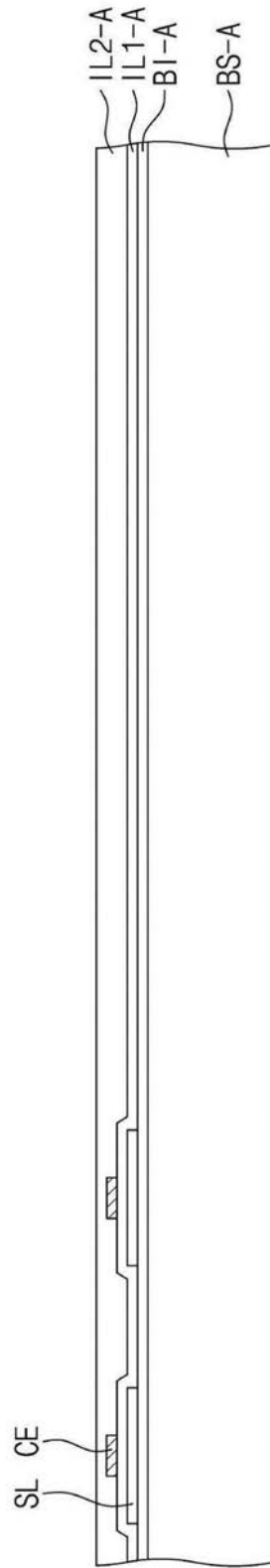


图12C

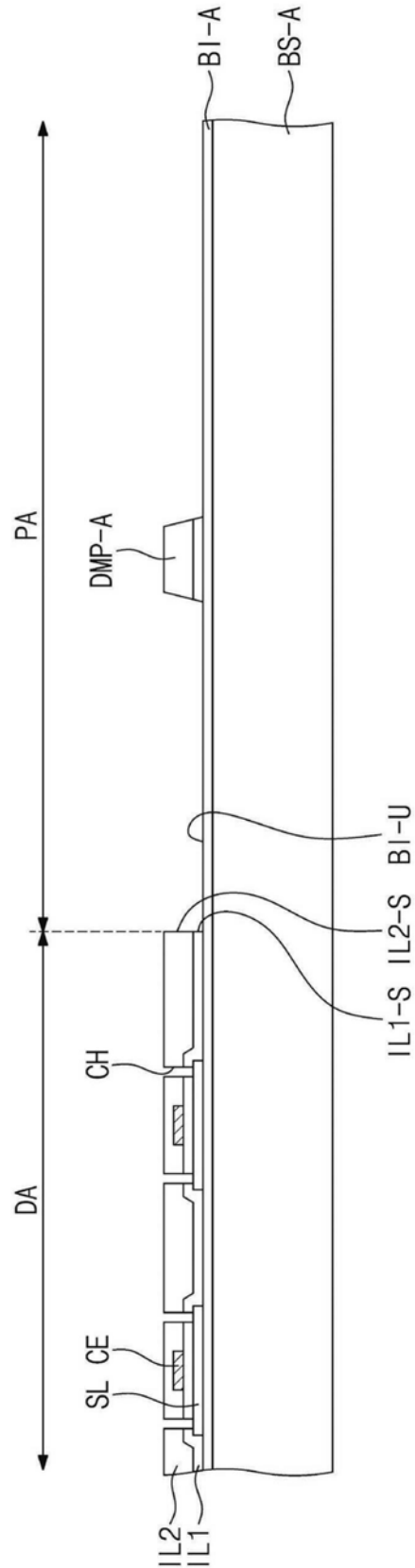


图12D

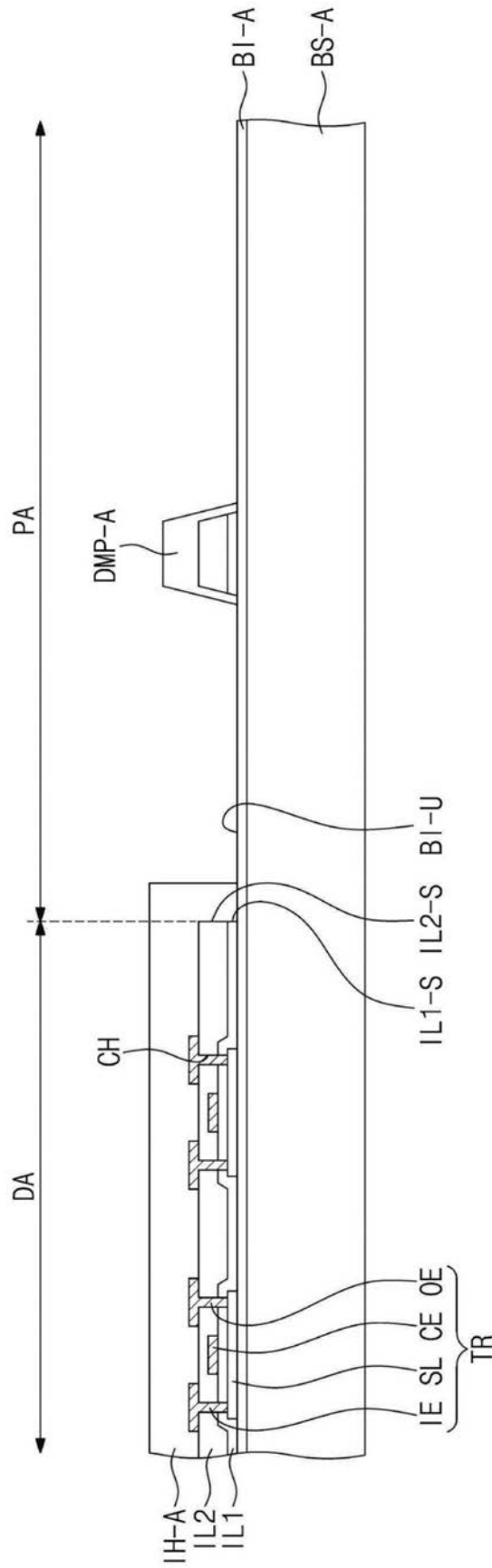


图12E

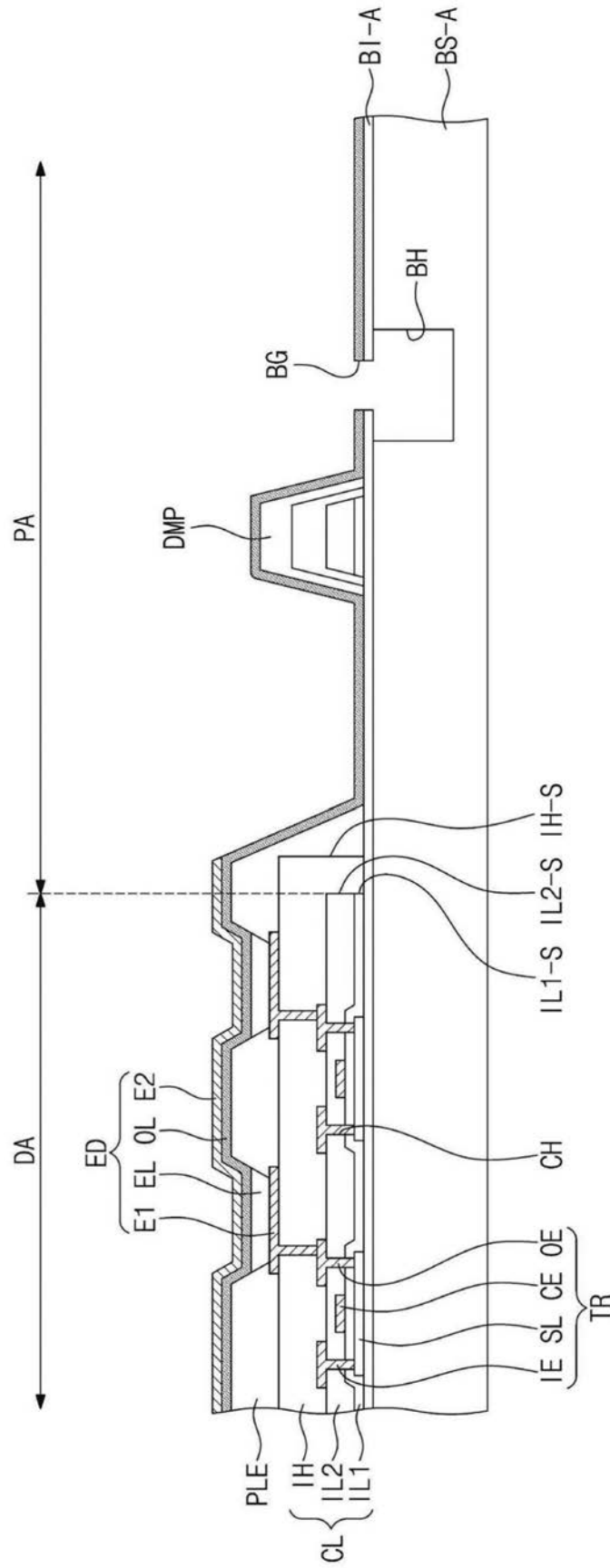


图12F

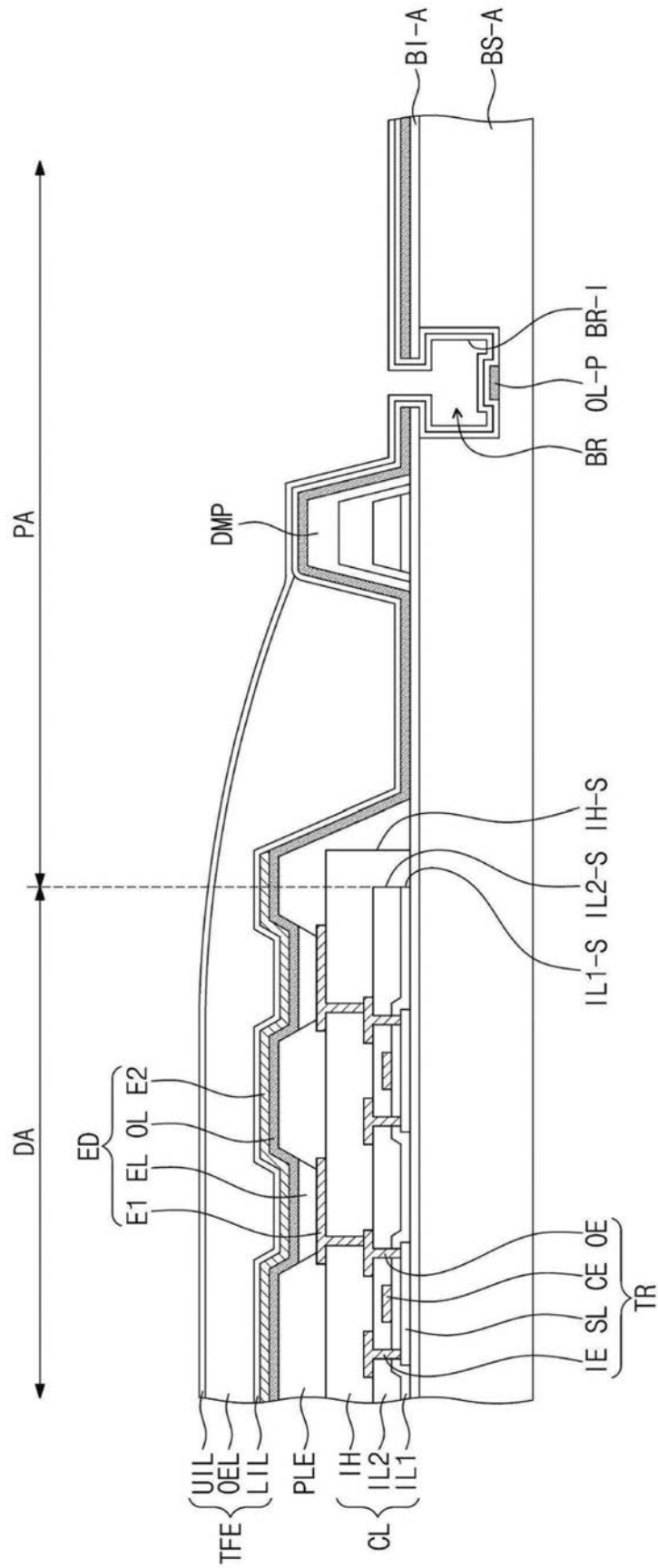


图12G

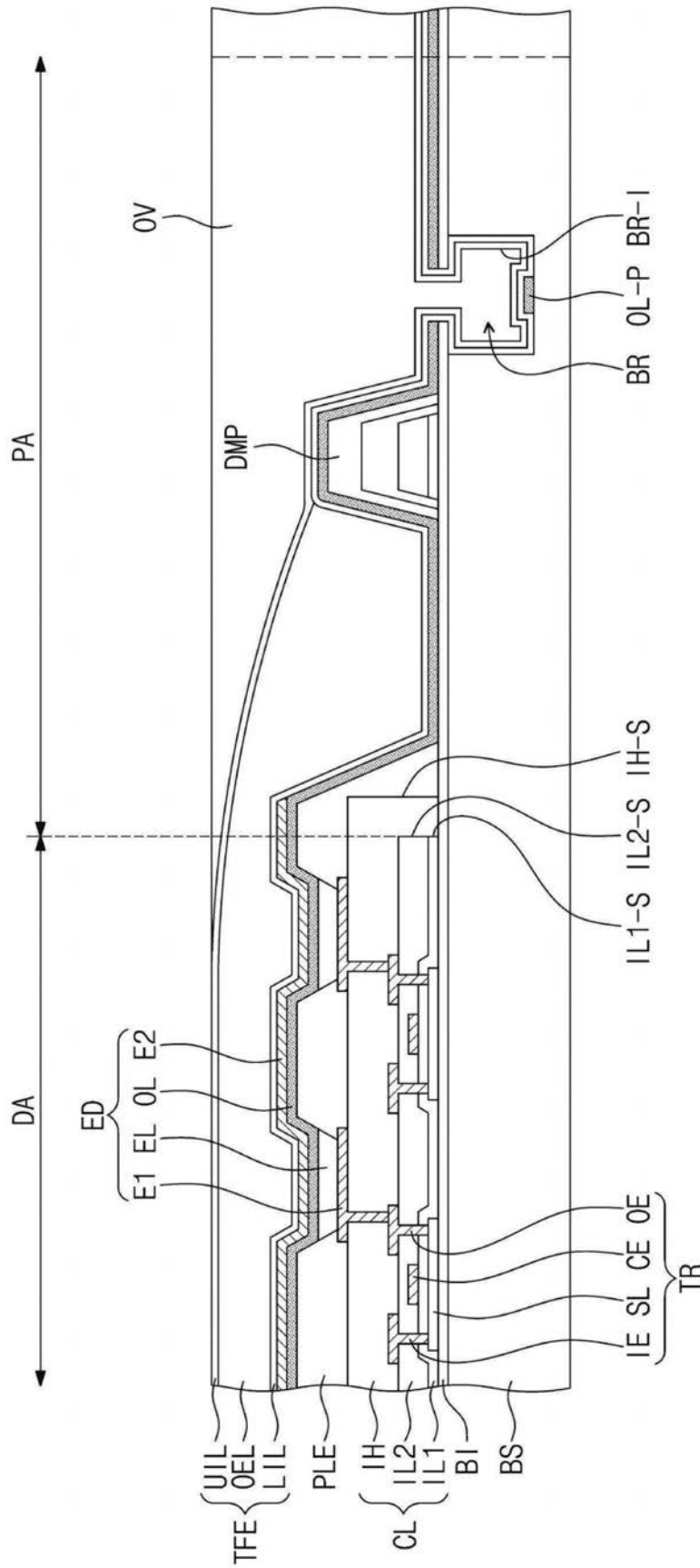


图12H

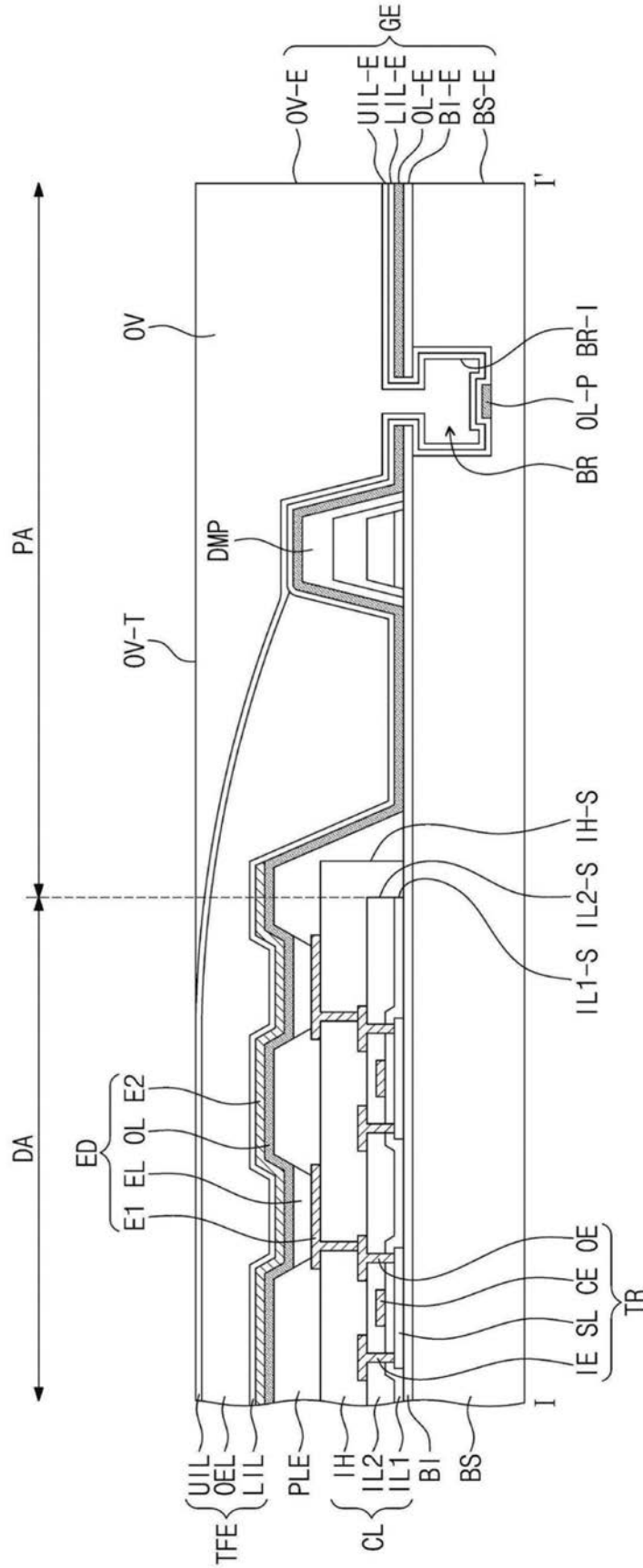


图12I

专利名称(译)	显示面板		
公开(公告)号	<a href="#">CN111146355A</a>	公开(公告)日	2020-05-12
申请号	CN201911066085.2	申请日	2019-11-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	崔原瑀 金秀燕 成宇镛 李亨燮 张文源		
发明人	崔原瑀 金秀燕 徐政汉 成宇镛 李抒娟 李亨燮 张文源 蔡昇根		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L27/3246 H01L27/3258 H01L51/0096 H01L51/5253 H01L27/3276		
代理人(译)	刘灿强		
优先权	1020180133241 2018-11-02 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供了一种显示面板。所述显示面板包括与显示区域相邻的外围区域。显示区域包括孔外围区域以及与孔外围区域叠置的凹陷区域。显示面板还包括：阻挡层，具有穿透的开口，开口与凹陷区域叠置；电路层，位于阻挡层上并包括晶体管和绝缘层；以及器件层，包括结合到电路层的有机发光区。另外，模块孔与孔外围区域叠置并穿透基板基底，第一凹槽与孔外围区域叠置并与基板基底的从阻挡层的顶表面凹陷的一部分对应，并且第一凹槽包围模块孔。绝缘层包括无机层和有机层，无机层和有机层具有包围模块孔的侧部。

