



(12)发明专利申请

(10)申请公布号 CN 109698218 A

(43)申请公布日 2019. 04. 30

(21)申请号 201811224781.7

(22)申请日 2018.10.19

(30)优先权数据

2017-203350 2017.10.20 JP

(71)申请人 夏普株式会社

地址 日本大阪府

(72)发明人 宫本忠芳 细川真里 中村好伸

锦博彦

(74)专利代理机构 北京市隆安律师事务所

11323

代理人 权鲜枝 刘宁军

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 27/12(2006.01)

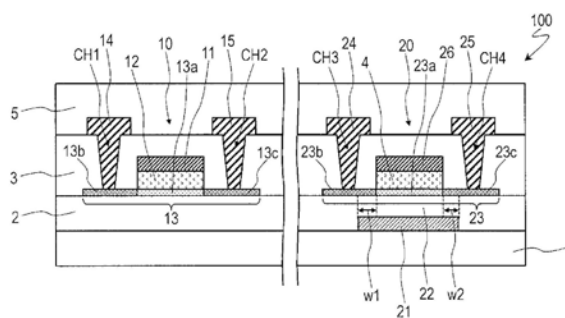
权利要求书3页 说明书13页 附图12页

(54)发明名称

有机EL显示装置和有源矩阵基板

(57)摘要

提供能使要求特性不同的多个氧化物半导体TFT适当地混合存在于有机EL显示装置和有源矩阵基板的构成。有机EL显示装置具备基板和设置于各像素的像素电路。像素电路包括包含第1氧化物半导体层的第1氧化物半导体TFT和包含第2氧化物半导体层的第2氧化物半导体TFT。第1氧化物半导体TFT具有顶栅结构。第2氧化物半导体TFT具有底栅结构。第2氧化物半导体TFT具有屏蔽电极,上述屏蔽电极设置于在第2氧化物半导体层上形成的绝缘层上,与第2氧化物半导体层相对。



1. 一种有机EL显示装置,具有按矩阵状排列的多个像素,上述有机EL显示装置的特征在于,具备:

基板;以及

像素电路,其设置于上述多个像素中的每一像素,

上述像素电路包括支撑于上述基板的多个氧化物半导体TFT,上述多个氧化物半导体TFT包括具有第1氧化物半导体层的第1氧化物半导体TFT和具有第2氧化物半导体层的第2氧化物半导体TFT,

上述第1氧化物半导体TFT具有:

上述第1氧化物半导体层,其设置于在上述基板上形成的第1绝缘层上;

第1栅极绝缘层,其设置于上述第1氧化物半导体层上;

第1栅极电极,其设置于上述第1栅极绝缘层上,与上述第1氧化物半导体层相对;以及

第1源极电极和第1漏极电极,其电连接到上述第1氧化物半导体层,

上述第2氧化物半导体TFT具有:

第2栅极电极,其设置于上述基板上;

第2栅极绝缘层,其以覆盖上述第2栅极电极的方式设置;

上述第2氧化物半导体层,其设置于上述第2栅极绝缘层上,与上述第2栅极电极相对;

第2源极电极和第2漏极电极,其电连接到上述第2氧化物半导体层;以及

屏蔽电极,其设置于在上述第2氧化物半导体层上形成的第2绝缘层上,与上述第2氧化物半导体层相对。

2. 根据权利要求1所述的有机EL显示装置,

上述像素电路包括选择用TFT、驱动用TFT以及电容元件,

上述第2氧化物半导体TFT是上述驱动用TFT。

3. 根据权利要求2所述的有机EL显示装置,

上述第1氧化物半导体TFT是上述选择用TFT。

4. 根据权利要求1至3中的任意一项所述的有机EL显示装置,

上述第2氧化物半导体TFT的沿着沟道长度方向的上述第2栅极电极的长度大于沿着上述沟道长度方向的上述屏蔽电极的长度。

5. 根据权利要求1至4中的任意一项所述的有机EL显示装置,

对上述屏蔽电极提供固定电位。

6. 根据权利要求5所述的有机EL显示装置,

上述固定电位是接地电位。

7. 根据权利要求1至4中的任意一项所述的有机EL显示装置,

对上述屏蔽电极提供与上述第2栅极电极相同的电位。

8. 根据权利要求1至7中的任意一项所述的有机EL显示装置,

上述第1绝缘层和上述第2栅极绝缘层形成于同一层,

上述第1氧化物半导体层和上述第2氧化物半导体层形成于同一层,

上述第1栅极绝缘层和上述第2绝缘层形成于同一层,

上述第1栅极电极和上述屏蔽电极形成于同一层,

上述第1源极电极、上述第1漏极电极、上述第2源极电极以及上述第2漏极电极形成于

同一层。

9. 根据权利要求1至8中的任意一项所述的有机EL显示装置，
还具备：
保护层，其覆盖上述像素电路；
像素电极，其设置于上述保护层上，电连接到上述像素电路；
有机EL层，其设置于上述像素电极上；以及
上部电极，其设置于上述有机EL层上。
10. 根据权利要求1至9中的任意一项所述的有机EL显示装置，
上述第1氧化物半导体层和上述第2氧化物半导体层各自包括In-Ga-Zn-O系半导体。
11. 根据权利要求10所述的有机EL显示装置，
上述In-Ga-Zn-O系半导体包括结晶质部分。
12. 一种有源矩阵基板，具有由按矩阵状排列的多个像素区域规定的显示区域和位于上述显示区域周边的周边区域，上述有源矩阵基板的特征在于，具备：
基板；以及
周边电路，其在上述周边区域中以单片的方式形成在上述基板上，
上述周边电路包括支撑于上述基板的多个氧化物半导体TFT，上述多个氧化物半导体TFT包括具有第1氧化物半导体层的第1氧化物半导体TFT和具有第2氧化物半导体层的第2氧化物半导体TFT，
上述第1氧化物半导体TFT具有：
上述第1氧化物半导体层，其设置于在上述基板上形成的第1绝缘层上；
第1栅极绝缘层，其设置于上述第1氧化物半导体层上；
第1栅极电极，其设置于上述第1栅极绝缘层上，与上述第1氧化物半导体层相对；以及
第1源极电极和第1漏极电极，其电连接到上述第1氧化物半导体层，
上述第2氧化物半导体TFT具有：
第2栅极电极，其设置于上述基板上；
第2栅极绝缘层，其以覆盖上述第2栅极电极的方式设置；
上述第2氧化物半导体层，其设置于上述第2栅极绝缘层上，与上述第2栅极电极相对；
第2源极电极和第2漏极电极，其电连接到上述第2氧化物半导体层；以及
屏蔽电极，其设置于在上述第2氧化物半导体层上形成的第2绝缘层上，与上述第2氧化物半导体层相对。
13. 根据权利要求12所述的有源矩阵基板，
上述第2氧化物半导体TFT的沿着沟道长度方向的上述第2栅极电极的长度大于沿着上述沟道长度方向的上述屏蔽电极的长度。
14. 根据权利要求12或13所述的有源矩阵基板，
对上述屏蔽电极提供固定电位。
15. 根据权利要求14所述的有源矩阵基板，
上述固定电位是接地电位。
16. 根据权利要求12或13所述的有源矩阵基板，
对上述屏蔽电极提供与上述第2栅极电极相同的电位。

17. 根据权利要求12至16中的任意一项所述的有源矩阵基板，
上述第1绝缘层和上述第2栅极绝缘层形成于同一层，
上述第1氧化物半导体层和上述第2氧化物半导体层形成于同一层，
上述第1栅极绝缘层和上述第2绝缘层形成于同一层，
上述第1栅极电极和上述屏蔽电极形成于同一层，
上述第1源极电极、上述第1漏极电极、上述第2源极电极以及上述第2漏极电极形成于同一层。
18. 根据权利要求12至17中的任意一项所述的有源矩阵基板，
上述第1氧化物半导体层和上述第2氧化物半导体层各自包括In-Ga-Zn-O系半导体。
19. 根据权利要求18所述的有源矩阵基板，
上述In-Ga-Zn-O系半导体包括结晶质部分。

有机EL显示装置和有源矩阵基板

技术领域

[0001] 本发明涉及有机EL显示装置和有源矩阵基板,特别是涉及具备氧化物半导体TFT的有机EL显示装置和有源矩阵基板。

背景技术

[0002] 近年来,随着OLED(Organic Light Emitting Diode:有机发光二极管)技术的进步,从大型电视机到高清晰的智能手机,具备有机EL(电致发光)显示装置作为显示部的产品正在普及。另外,作为OLED的背板用的TFT(薄膜晶体管),已提出使用适合大面积/高清晰的氧化物半导体TFT来代替目前广泛使用的LTPS(低温多晶硅)-TFT(例如专利文献1),用更便宜的工艺来制造高性能的TFT的需求在增长。

[0003] 一般的有机EL显示装置的像素电路包括2个TFT和1个电容元件(保持电容)。2个TFT中的一个TFT被称为选择用TFT,另一个TFT被称为驱动用TFT。在图14中示出有机EL显示装置的像素电路的例子。图14是表示底部发光方式的有机EL显示装置的像素电路900Pc的截面图。图14所示的像素电路900Pc包括选择用TFT910及驱动用TFT920和保持电容930。

[0004] 选择用TFT910具有栅极电极911、栅极绝缘层912、氧化物半导体层913、源极电极914以及漏极电极915。同样地,驱动用TFT920具有栅极电极921、栅极绝缘层922、氧化物半导体层923、源极电极924以及漏极电极925。

[0005] 选择用TFT910和驱动用TFT920由基板901支撑。在基板901上形成有基底绝缘层(底涂层)902,在该基底绝缘层902上设置有氧化物半导体层913和923。

[0006] 在氧化物半导体层913和923上形成有栅极绝缘层912和922,在栅极绝缘层912和922上设置有栅极电极911和921。以覆盖氧化物半导体层913和923、栅极电极911和921的方式形成有层间绝缘层903。在层间绝缘层903上设置有源极电极914和924以及漏极电极915和925。源极电极914、924和漏极电极915、925在形成于层间绝缘层903的接触孔中连接到氧化物半导体层913和923。在层间绝缘层903上还设置有保持电容电极931。保持电容电极931电连接到驱动用TFT920的栅极电极921。

[0007] 在图14所示的例子中,选择用TFT910和驱动用TFT920均具有顶栅结构。以覆盖选择用TFT910和驱动用TFT920的方式形成有保护层905。在保护层905上设置有彩色滤光片层906,以覆盖彩色滤光片层906的方式形成有平坦化层907。

[0008] 在平坦化层907上设置有阳极941。阳极941电连接到驱动用TFT920的漏极电极925。

[0009] 在相邻的像素之间设置有围壁(bank)908。围壁908覆盖像素电极941的一部分。在像素电极941上设置有有机EL层942。在有机EL层942上设置有阴极943。阴极943以在整个显示区域内连续的方式形成。

[0010] 保持电容930包括:由保持电容电极931及阳极941和位于它们之间的保护层905形成的电容;以及由保持电容电极931及氧化物半导体层923和位于它们之间的层间绝缘层903形成的电容。

- [0011] 现有技术文献
[0012] 专利文献
[0013] 专利文献1:特开2015-195363号公报

发明内容

[0014] 发明要解决的问题

[0015] 选择用TFT具有使向驱动用TFT施加的电压变化来选择像素的功能。而驱动用TFT具有供应发光所需的电流的功能。这样,选择用TFT和驱动用TFT承担不同的功能,因此被要求的特性也可能不同。

[0016] 各像素的发光强度直接由驱动用TFT控制,因此当驱动用TFT的TFT特性发生偏差时,发光强度较大地发生偏差,这会导致亮度不匀或残影等显示质量不良。因此,在有机EL显示装置的像素电路中,特别是对驱动用TFT不仅要求高迁移率,还要求流动的电流的均匀性高或可靠性高。

[0017] 本发明是鉴于上述问题而完成的,其目的在于提供能使要求特性不同的多个氧化物半导体TFT适当地混合存在于有机EL显示装置和有源矩阵基板的构成。

[0018] 用于解决问题的方案

[0019] 本发明的实施方式的有机EL显示装置具有按矩阵状排列的多个像素,在上述有机EL显示装置中,具备:基板;以及像素电路,其设置于上述多个像素中的每一像素,上述像素电路包括支撑于上述基板的多个氧化物半导体TFT,上述多个氧化物半导体TFT包括具有第1氧化物半导体层的第1氧化物半导体TFT和具有第2氧化物半导体层的第2氧化物半导体TFT,上述第1氧化物半导体TFT具有:上述第1氧化物半导体层,其设置于在上述基板上形成的第1绝缘层上;第1栅极绝缘层,其设置于上述第1氧化物半导体层上;第1栅极电极,其设置于上述第1栅极绝缘层上,与上述第1氧化物半导体层相对;以及第1源极电极和第1漏极电极,其电连接到上述第1氧化物半导体层,上述第2氧化物半导体TFT具有:第2栅极电极,其设置于上述基板上;第2栅极绝缘层,其以覆盖上述第2栅极电极的方式设置;上述第2氧化物半导体层,其设置于上述第2栅极绝缘层上,与上述第2栅极电极相对;第2源极电极和第2漏极电极,其电连接到上述第2氧化物半导体层;以及屏蔽电极,其设置于在上述第2氧化物半导体层上形成的第2绝缘层上,与上述第2氧化物半导体层相对。

[0020] 在某实施方式中,上述像素电路包括选择用TFT、驱动用TFT以及电容元件,上述第2氧化物半导体TFT是上述驱动用TFT。

[0021] 在某实施方式中,上述第1氧化物半导体TFT是上述选择用TFT。

[0022] 在某实施方式中,上述第2氧化物半导体TFT的沿着沟道长度方向的上述第2栅极电极的长度大于沿着上述沟道长度方向的上述屏蔽电极的长度。

[0023] 在某实施方式中,对上述屏蔽电极提供固定电位。

[0024] 在某实施方式中,上述固定电位是接地电位。

[0025] 在某实施方式中,对上述屏蔽电极提供与上述第2栅极电极相同的电位。

[0026] 在某实施方式中,上述第1绝缘层和上述第2栅极绝缘层形成于同一层,上述第1氧化物半导体层和上述第2氧化物半导体层形成于同一层,上述第1栅极绝缘层和上述第2绝缘层形成于同一层,上述第1栅极电极和上述屏蔽电极形成于同一层,上述第1源极电极、上

述第1漏极电极、上述第2源极电极以及上述第2漏极电极形成于同一层。

[0027] 在某实施方式中,还具备:保护层,其覆盖上述像素电路;像素电极,其设置于上述保护层上,电连接到上述像素电路;有机EL层,其设置于上述像素电极上;以及上部电极,其设置于上述有机EL层上。

[0028] 在某实施方式中,上述第1氧化物半导体层和上述第2氧化物半导体层各自包括In-Ga-Zn-O系半导体。

[0029] 在某实施方式中,上述In-Ga-Zn-O系半导体包括结晶质部分。

[0030] 本发明的实施方式的有源矩阵基板具有由按矩阵状排列的多个像素区域规定的显示区域和位于上述显示区域周边的周边区域,在上述有源矩阵基板中,具备:基板;以及周边电路,其在上述周边区域中以单片的方式形成在上述基板上,上述周边电路包括支撑于上述基板的多个氧化物半导体TFT,上述多个氧化物半导体TFT包括具有第1氧化物半导体层的第1氧化物半导体TFT和具有第2氧化物半导体层的第2氧化物半导体TFT,上述第1氧化物半导体TFT具有:上述第1氧化物半导体层,其设置于在上述基板上形成的第1绝缘层上;第1栅极绝缘层,其设置于上述第1氧化物半导体层上;第1栅极电极,其设置于上述第1栅极绝缘层上,与上述第1氧化物半导体层相对;以及第1源极电极和第1漏极电极,其电连接到上述第1氧化物半导体层,上述第2氧化物半导体TFT具有:第2栅极电极,其设置于上述基板上;第2栅极绝缘层,其以覆盖上述第2栅极电极的方式设置;上述第2氧化物半导体层,其设置于上述第2栅极绝缘层上,与上述第2栅极电极相对;第2源极电极和第2漏极电极,其电连接到上述第2氧化物半导体层;以及屏蔽电极,其设置于在上述第2氧化物半导体层上形成的第2绝缘层上,与上述第2氧化物半导体层相对。

[0031] 在某实施方式中,上述第2氧化物半导体TFT的沿着沟道长度方向的上述第2栅极电极的长度大于沿着上述沟道长度方向的上述屏蔽电极的长度。

[0032] 在某实施方式中,对上述屏蔽电极提供固定电位。

[0033] 在某实施方式中,上述固定电位是接地电位。

[0034] 在某实施方式中,对上述屏蔽电极提供与上述第2栅极电极相同的电位。

[0035] 在某实施方式中,上述第1绝缘层和上述第2栅极绝缘层形成于同一层,上述第1氧化物半导体层和上述第2氧化物半导体层形成于同一层,上述第1栅极绝缘层和上述第2绝缘层形成于同一层,上述第1栅极电极和上述屏蔽电极形成于同一层,上述第1源极电极、上述第1漏极电极、上述第2源极电极以及上述第2漏极电极形成于同一层。

[0036] 在某实施方式中,上述第1氧化物半导体层和上述第2氧化物半导体层各自包括In-Ga-Zn-O系半导体。

[0037] 在某实施方式中,上述In-Ga-Zn-O系半导体包括结晶质部分。

[0038] 发明效果

[0039] 根据本发明的实施方式,能提供能使要求特性不同的多个氧化物半导体TFT适当地混合存在于有机EL显示装置和有源矩阵基板的构成。

附图说明

[0040] 图1是示意性地表示本发明的实施方式的有机EL显示装置100的俯视图。

[0041] 图2是表示有机EL显示装置100的像素电路Pc的等价电路图。

- [0042] 图3是示意性地表示有机EL显示装置100的截面图。
- [0043] 图4的(a)和(b)是分别表示选择用TFT10和驱动用TFT20的栅极电压-漏极电流(Vg-Id)特性的坐标图。
- [0044] 图5的(a)和(b)是分别表示选择用TFT10和驱动用TFT20的漏极电压-漏极电流(Vd-Id)特性的坐标图。
- [0045] 图6是表示使对驱动用TFT20的屏蔽电极26提供的固定电位变化时的栅极电压-漏极电流(Vg-Id)特性的坐标图。
- [0046] 图7是示意性地表示有机EL显示装置100的截面图。
- [0047] 图8的(a)~(d)是示意性地表示有机EL显示装置100的制造工序的工序截面图。
- [0048] 图9的(a)~(c)是示意性地表示有机EL显示装置100的制造工序的工序截面图。
- [0049] 图10的(a)~(c)是示意性地表示有机EL显示装置100的制造工序的工序截面图。
- [0050] 图11是用于说明能通过等离子体处理使第1氧化物半导体层13和第2氧化物半导体23的电阻值阶段性地变化的图。
- [0051] 图12是表示有机EL显示装置100的像素电路Pc的其它例子的等价电路图。
- [0052] 图13是示意性地表示本发明的实施方式的有源矩阵基板200的俯视图。
- [0053] 图14是表示底部发光方式的有机EL显示装置的像素电路900Pc的截面图。
- [0054] 附图标记说明
- [0055] 1 基板
- [0056] 2 第1绝缘层
- [0057] 3 层间绝缘层
- [0058] 4 第2绝缘层
- [0059] 5 保护层
- [0060] 6 彩色滤光片层
- [0061] 7 平坦化层
- [0062] 8 围壁
- [0063] 10 选择用TFT
- [0064] 11 第1栅极电极
- [0065] 12 第1栅极绝缘层
- [0066] 13 第1氧化物半导体层
- [0067] 13a 第1氧化物半导体层的沟道区域
- [0068] 13b 第1氧化物半导体层的源极区域
- [0069] 13c 第1氧化物半导体层的漏极区域
- [0070] 14 第1源极电极
- [0071] 15 第1漏极电极
- [0072] 20 驱动用TFT
- [0073] 21 第2栅极电极
- [0074] 22 第2栅极绝缘层
- [0075] 23 第2氧化物半导体层
- [0076] 23a 第2氧化物半导体层的沟道区域

[0077]	23b	第2氧化物半导体层的源极区域
[0078]	23c	第2氧化物半导体层的漏极区域
[0079]	24	第2源极电极
[0080]	25	第2漏极电极
[0081]	26	屏蔽电极
[0082]	30	电容元件(保持电容)
[0083]	40	OLED
[0084]	41	像素电极
[0085]	42	有机EL层
[0086]	43	上部电极
[0087]	51	第1电流切换用TFT
[0088]	52	第2电流切换用TFT
[0089]	100	有机EL显示装置
[0090]	200	有源矩阵基板
[0091]	P	像素
[0092]	Pc	像素电路
[0093]	GL	栅极配线
[0094]	GL1	第1栅极配线
[0095]	GL2	第2栅极配线
[0096]	SL	源极配线
[0097]	CL	电流供应线
[0098]	DR	显示区域
[0099]	FR	周边区域
[0100]	GD	栅极驱动器
[0101]	SD	源极驱动器

具体实施方式

[0102] 以下,一边参照附图,一边说明本发明的实施方式。此外,本发明不限于以下的实施方式。

[0103] (实施方式1)

[0104] 一边参照图1,一边说明本实施方式的有机EL显示装置100。图1是示意性地表示有机EL显示装置100的俯视图。

[0105] 如图1所示,有机EL显示装置100具有按矩阵状排列的多个像素P。多个像素P典型地包括显示红的红像素、显示绿的绿像素以及显示蓝的蓝像素。

[0106] 另外,有机EL显示装置100具备基板1和设置于多个像素P中的每一像素的像素电路(在图1中未图示)。在图2中示出像素电路的例子。

[0107] 图2所示的像素电路Pc包括选择用TFT10、驱动用TFT20以及电容元件(保持电容)30。选择用TFT10和驱动用TFT20支撑于基板1,分别是具有氧化物半导体层的氧化物半导体TFT。

[0108] 选择用TFT10的栅极电极连接到栅极配线GL。选择用TFT10的源极电极连接到源极配线SL。选择用TFT10的漏极电极连接到驱动用TFT20的栅极电极和电容元件30。驱动用TFT20的源极电极连接到电流供应线CL。驱动用TFT20的漏极电极连接到OLED(有机发光二极管)40。

[0109] 当从栅极配线GL对选择用TFT10的栅极电极供应导通信号时,选择用TFT10成为导通状态,因此来自源极配线SL的信号电压(与OLED40所希望的发光亮度对应)经由选择用TFT10施加到电容元件30和驱动用TFT20的栅极电极。当驱动用TFT20通过信号电压成为导通状态时,来自电流供应线CL的电流经由驱动用TFT20流到OLED40,OLED40发光。

[0110] 在图14所示的像素电路900Pc中,选择用TFT910和驱动用TFT920均具有顶栅结构(即相同的构成)。而在本实施方式的像素电路Pc中,选择用TFT10和驱动用TFT20具有相互不同的构成。以下,一边参照图3,一边说明选择用TFT10和驱动用TFT20的构成。图3是示意性地表示有机EL显示装置100的形成有选择用TFT10和驱动用TFT20的区域的截面图。此外,在图3中,省略比保护层5靠上的构成要素。换句话说,在图3中,示出有机EL显示装置100中的、作为背板发挥功能的有源矩阵基板。

[0111] 选择用TFT10具有第1栅极电极11、第1栅极绝缘层12、第1氧化物半导体层13、第1源极电极14以及第1漏极电极15。

[0112] 第1氧化物半导体层13设置于在基板1上形成的第1绝缘层2上。第1氧化物半导体层13包括沟道区域13a以及位于沟道区域13a的两侧的源极区域13b和漏极区域13c。源极区域13b和漏极区域13c是氧化物半导体被低电阻化的区域。沟道区域13a是氧化物半导体没有被低电阻化的区域。

[0113] 第1栅极绝缘层12设置于第1氧化物半导体层13上。在图3所示的例子中,第1栅极绝缘层12与第1氧化物半导体层13中的沟道区域13a重叠。

[0114] 第1栅极电极11设置于第1栅极绝缘层12上。第1栅极电极11与第1氧化物半导体层13相对。更具体地说,第1栅极电极11与氧化物半导体层13的沟道区域13a相对。

[0115] 以覆盖第1氧化物半导体层13和第1栅极电极11的方式形成有层间绝缘层3。第1源极电极14和第1漏极电极15设置于该层间绝缘层3上。第1源极电极14和第1漏极电极15电连接到第1氧化物半导体层13。具体地说,第1源极电极14和第1漏极电极15在形成于层间绝缘层3的第1接触孔CH1和第2接触孔CH2中连接到第1氧化物半导体层13的源极区域13b和漏极区域13c。

[0116] 这样,选择用TFT10具有顶栅结构。

[0117] 驱动用TFT20具有第2栅极电极21、第2栅极绝缘层22、第2氧化物半导体层23、第2源极电极24以及第2漏极电极25。

[0118] 第2栅极电极21设置于基板1上。

[0119] 第2栅极绝缘层22以覆盖第2栅极电极21的方式设置。第2栅极绝缘层22与第1绝缘层2由同一绝缘膜形成。即,第1绝缘层2和第2栅极绝缘层22形成于同一层。换句话说,第1绝缘层2不仅设置在设置有选择用TFT10的区域,还设置在设置有驱动用TFT20的区域,第1绝缘层2中的、覆盖第2栅极电极21(与第2栅极电极21重叠)的部分作为第2栅极绝缘层22发挥功能。

[0120] 第2氧化物半导体层23设置于第2栅极绝缘层22上。第2氧化物半导体层23与第2栅

极电极21相对。第2氧化物半导体层23包括沟道区域23a以及位于沟道区域23a的两侧的源极区域23b和漏极区域23c。源极区域23b和漏极区域23c是氧化物半导体被低电阻化的区域,沟道区域23a是氧化物半导体没有被低电阻化的区域。第2氧化物半导体层23与第1氧化物半导体层13由同一氧化物半导体膜形成。即,第1氧化物半导体层13和第2氧化物半导体层23形成于同一层。

[0121] 层间绝缘层3覆盖第2氧化物半导体层23,第2源极电极24和第2漏极电极25设置于层间绝缘层3上。第2源极电极24和第2漏极电极25电连接到第2氧化物半导体层23。具体地说,第2源极电极24和第2漏极电极25在形成于层间绝缘层3的第3接触孔CH3和第4接触孔CH4中连接到第2氧化物半导体层23的源极区域23b和漏极区域23c。第2源极电极24和第2漏极电极25与第1源极电极14和第1漏极电极15由同一导电膜形成。即,第1源极电极14、第1漏极电极15、第2源极电极24以及第2漏极电极25形成于同一层。

[0122] 这样,驱动用TFT20具有底栅结构。驱动用TFT20还具有屏蔽电极26。屏蔽电极26设置于在第2氧化物半导体层23上形成的第2绝缘层4上,与第2氧化物半导体层23相对。更具体地说,第2绝缘层4与第2氧化物半导体层23中的沟道区域23a重叠,屏蔽电极26与第2氧化物半导体层23的沟道区域23a相对。第2绝缘层4与第1栅极绝缘层12由同一绝缘膜形成。即,第1栅极绝缘层12和第2绝缘层4形成于同一层。屏蔽电极26与第1栅极电极11由同一导电膜形成。即,第1栅极电极11和屏蔽电极26形成于同一层。在此,对屏蔽电极26提供固定电位(例如接地电位)。

[0123] 在图3所示的例子中,驱动用TFT20的沿着沟道长度方向的第2栅极电极21的长度大于沿着沟道长度方向的屏蔽电极26的长度。因此,第2栅极电极21不仅与第2氧化物半导体层23的沟道区域23a重叠,还与源极区域23b的一部分和漏极区域23c的一部分(即低电阻化区域的一部分)重叠。

[0124] 以覆盖包含选择用TFT10和驱动用TFT20的像素电路Pc的方式、即以覆盖像素电路Pc的方式设置有保护层5。在保护层5上设置未图示的像素电极等。此外,在图3中,虽然没有明示电容元件30,但是电容元件30能由一对电极和位于一对电极之间的绝缘层(电介质层)构成。构成电容元件30的一对电极例如是电连接到驱动用TFT20的第2栅极电极21(即选择用TFT10的第1漏极电极15)的导电层、以及电连接到驱动用TFT20的第2漏极电极25的导电层。

[0125] 如上所述,在本实施方式的有机EL显示装置100中,在像素电路Pc内分开形成顶栅结构的氧化物半导体TFT10和底栅结构的氧化物半导体TFT20,从而能使要求特性不同的多个氧化物半导体TFT(在此为选择用TFT10和驱动用TFT20)适当地混合存在。另外,底栅结构的氧化物半导体TFT20具有屏蔽电极26。与第2氧化物半导体层23相对的屏蔽电极26能起到在TFT动作时遮蔽来自外部的电场的效果。由于屏蔽电极26的电场遮蔽效果,驱动用TFT20能提高流动的电流的均匀性,或者能提高可靠性。即,能实现作为驱动用TFT20所优选的特性。以下,更详细地说明能通过本实施方式的构成得到的优点。

[0126] 首先,在上述的构成中,选择用TFT10和驱动用TFT20的电极、绝缘层具有以下的关系。

[0127] (1) 第1绝缘层2和第2栅极绝缘层22形成于同一层。

[0128] (2) 第1氧化物半导体层13和第2氧化物半导体层23形成于同一层。

[0129] (3) 第1栅极绝缘层12和第2绝缘层4形成于同一层。

[0130] (4) 第1栅极电极11和屏蔽电极26形成于同一层。

[0131] (5) 第1源极电极14、第1漏极电极15、第2源极电极24以及第2漏极电极形成于同一层。

[0132] 因此,在制造本实施方式的像素电路Pc时,与将像素电路内的氧化物半导体TFT全部设为顶栅结构的以往的构成(图14)相比,通过仅追加在基板1与第2栅极绝缘层22之间形成第2栅极电极21的工序,就能实现顶栅结构的选择用TFT10和底栅结构的驱动用TFT20混合存在的构成。

[0133] 另外,如后所述,选择用TFT10能设为以第1栅极电极11为掩模进行氧化物半导体膜的低电阻化处理的自对准型的顶栅结构,因此有能通过比较便宜的工艺实现低电阻化和TFT的负载电容的降低的优点。

[0134] 而且,驱动用TFT20的屏蔽电极26利用其电场遮蔽效果带来使TFT的均匀性或可靠性提高的效果。此外,在进行制造时,屏蔽电极26作为对氧化物半导体进行低电阻化处理时的掩模发挥功能。另外,屏蔽电极26还起到缓和向漏极端的电场集中并提高源极-漏极之间的耐压的效果。

[0135] 另外,驱动用TFT20的第2栅极电极21的沿着沟道长度方向的长度大于屏蔽电极26的沿着沟道长度方向的长度。因而,驱动用TFT20具有第2栅极电极21不仅与第2氧化物半导体层23的沟道区域23a重叠还与源极区域23b的一部分和漏极区域23c的一部分重叠的、所谓的GOLD(Gate Overlapped Drain:栅极重叠漏极)结构。因此,可靠性进一步提高。

[0136] 另外,第2栅极电极21长(第2栅极电极21不仅与沟道区域23a重叠,还与源极区域23b和漏极区域23c的一部分重叠)意味着实质的沟道长度大于沟道区域23a的实际的长度。沟道长度的变化对TFT特性带来影响。

[0137] 在图4的(a)和(b)中示出选择用TFT10和驱动用TFT20的输入特性。图4的(a)和(b)分别是表示栅极电压-漏极电流(V_g-I_d)特性的坐标图。根据图4的(a)与图4的(b)的比较可知,选择用TFT10与驱动用TFT20相比,导通状态的漏极电流(导通电流) I_{on} 较大,且S因子(亚阈值系数)较小。由此可知,当沟道长度变长时,导通电流 I_{on} 变小,且S因子恶化。

[0138] 在图5的(a)和(b)中,示出选择用TFT10和驱动用TFT20的输出特性。图5的(a)和(b)分别是表示漏极电压-漏极电流(V_d-I_d)特性的坐标图。根据图5的(a)与图5的(b)的比较可知,与选择用TFT10相比,驱动用TFT20更能抑制相对于电压变化的电流变化(能改善饱和性)。因此可知,当沟道长度变长时,流动的电流的均匀性提高,因此易于满足驱动用TFT20所要求的性能。

[0139] 在此,说明对屏蔽电极26提供的电位。

[0140] 如在上述的说明中例示的,对屏蔽电极26提供的固定电位例如是接地电位(即0V)。通过将屏蔽电极26的电位固定为接地电位,驱动的稳定性的提高。

[0141] 另外,也可以将屏蔽电极26的电位固定为接地电位以外的电位。在图6中示出使对屏蔽电极26提供的固定电位 V_{sh} 变化时的、驱动用TFT20的栅极电压-漏极电流特性的例子。根据图6可知,通过调整对屏蔽电极26提供的固定电位,能控制驱动用TFT20的阈值电压。因此,例如还能将有机EL显示装置100的耗电量抑制为较低。

[0142] 另外,也可以对屏蔽电极26提供与第2栅极电极21相同的电位。由此,能进行所谓

的双栅极驱动,因此能使导通电流 I_{on} 增加,能使驱动力进一步提高。

[0143] 在图7中示出位于比保护层5靠上的位置的像素电极等的配置的例子。在图7所示的例子中,在保护层5上设置有彩色滤光片层6,以覆盖彩色滤光片层6的方式设置有平坦化层7。在平坦化层7上设置有像素电极41。像素电极41按每一像素P形成,电连接到像素电路Pc。更具体地说,像素电极41电连接到驱动用TFT20的第2漏极电极25,例如作为阳极发挥功能。在图7所示的例子中,像素电极41延伸到未形成有平坦化层7的驱动用TFT20上的区域,在形成于保护层5的像素接触孔CHP内连接到第2漏极电极25。

[0144] 在相邻的像素之间设置有由绝缘性材料形成的围壁8。围壁8覆盖像素电极41的一部分。

[0145] 在各像素P的像素电极41上设置有有机EL层42。有机EL层42具有包括由有机半导体材料形成的多个层的层叠结构。该层叠结构例如从像素电极41侧起按顺序包括空穴注入层、空穴输送层、发光层、电子输送层以及电子注入层。

[0146] 在有机EL层42上设置有上部电极43。上部电极43以在整个显示区域中连续的方式形成,例如作为阴极发挥功能。

[0147] 接下来,一边参照图8、图9和图10,一边说明本实施方式的有机EL显示装置100的制造方法。图8的(a)~(d)、图9的(a)~(c)以及图10的(a)~(c)是示意性地表示有机EL显示装置100的制造工序的工序截面图。

[0148] 首先,如图8的(a)所示,在基板1上形成第2栅极电极21。具体地说,例如在基板1上通过溅射法将导电膜沉积后对导电膜通过光刻工艺和干蚀刻进行图案化,从而能形成第2栅极电极21。作为基板1,例如能使用玻璃基板、硅基板、具有耐热性的塑料基板(树脂基板)。作为塑料基板(树脂基板)的材料,能使用聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚醚砜(PES)、丙烯酸树脂、聚酰亚胺等。作为导电膜的材料,能适当地使用铝(Al)、钨(W)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)、铜(Cu)等金属或其合金、或者其金属氮化物。另外,导电膜也可以通过将由上述材料形成的多个层层叠来形成。在此,作为导电膜,形成包含厚度为50nm的MoN层作为上层、包含厚度为350nm的Al层作为下层的层叠膜(MoN/Al膜)。

[0149] 接着,如图8的(b)所示,以覆盖第2栅极电极21的方式在基板1上形成第1绝缘层2。在此形成的第1绝缘层2包括作为第2栅极绝缘层22发挥功能的部分。第1绝缘层2例如是氧化硅(SiO_x)层、氮化硅(SiN_x)层、氧氮化硅(SiO_xN_y ; $x>y$)层、氮氧化硅(SiN_xO_y ; $x>y$)层等。在此,作为第1绝缘层2,通过CVD法形成厚度为375nm的 SiO_2 层。

[0150] 接下来,如图8的(c)所示,在第1绝缘层2上形成第1氧化物半导体层13和第2氧化物半导体层23。具体地说,例如在第1绝缘层2上通过溅射法将厚度为30nm以上100nm以下的氧化物半导体膜沉积后对氧化物半导体膜通过光刻工艺和蚀刻进行图案化,从而能形成第1氧化物半导体层13和第2氧化物半导体层23。第1氧化物半导体层13和第2氧化物半导体层23的具体的材料等将在后面详述。

[0151] 接着,如图8的(d)所示,以覆盖第1氧化物半导体层13和第2氧化物半导体层23的方式形成绝缘膜12'。在此形成的绝缘膜12'包含成为第1栅极绝缘层12和第2绝缘层4的部分。当绝缘膜12'的厚度小于第1绝缘层2的厚度时,易于使导通电流 I_{on} 增加。在此,作为绝缘膜12',通过CVD法形成厚度为150nm的 SiO_2 层。之后,在绝缘膜12'的规定的位

用于将第2栅极电极21与其它导电层电连接的接触孔(未图示)。

[0152] 接下来,如图9的(a)所示,在绝缘膜12'上形成第1栅极电极11和屏蔽电极26。具体地说,例如在绝缘膜12'上通过溅射法将导电膜沉积后对导电膜通过光刻工艺和干蚀刻进行图案化,从而能形成第1栅极电极11和屏蔽电极26。作为导电膜的材料,能适当地使用铝(Al)、钨(W)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)、铜(Cu)等金属或其合金、或者其金属氮化物。另外,导电膜也可以通过将由上述材料形成的多个层层叠来形成。在此,作为导电膜,形成包含厚度为50nm的MoN层作为上层、包含厚度为350nm的Al层作为下层的层叠膜(MoN/Al膜)。在形成第1栅极电极11和屏蔽电极26时,还同时蚀刻绝缘膜12',由此,绝缘膜12'中的未被第1栅极电极11和屏蔽电极26覆盖的部分被除去。绝缘膜12'的未被除去的部分(即被第1栅极电极11和屏蔽电极26覆盖的部分)成为第1栅极绝缘层12和第2绝缘层4。

[0153] 接着,如图9的(b)所示,对基板1的整个面实施等离子体处理。作为等离子体处理,例如可举出氢等离子体处理或氦(He)等离子体处理等。在进行等离子体处理时,第1栅极电极11作为掩模起作用,因此第1氧化物半导体层13中的、未被第1栅极电极11覆盖的区域被低电阻化而成为源极区域13b和漏极区域13c,被第1栅极电极11覆盖的区域没有被低电阻化而成为沟道区域13a。同样地,在进行等离子体处理时,屏蔽电极26作为掩模起作用,因此第2氧化物半导体层23中的、未被屏蔽电极26覆盖的区域被低电阻化而成为源极区域23b和漏极区域23c,被屏蔽电极26覆盖的区域没有被低电阻化而成为沟道区域23a。

[0154] 接下来,如图9的(c)所示,以覆盖第1栅极电极11、屏蔽电极26等的方式形成层间绝缘层3。层间绝缘层3例如是氧化硅(SiO₂)层或氮化硅(SiN_x)层。另外,层间绝缘层3也可以具有层叠有这些层的构成。层间绝缘层3例如能通过CVD法来形成。此外,当以与第1氧化物半导体层13和第2氧化物半导体层23表面中的露出的部分接触的方式形成了氮化硅层时,其局部的氧化物半导体会被低电阻化,因此,由此也能形成自对准结构。在此,作为层间绝缘层3,将厚度为100nm的氮化硅(SiN_x)层和厚度为300nm的氧化硅(SiO₂)层以连续的方式形成。

[0155] 接着,如图10的(a)所示,在层间绝缘层3中通过光刻工艺和蚀刻形成第1接触孔CH1、第2接触孔CH2、第3接触孔CH3以及第4接触孔CH4。

[0156] 接下来,如图10的(b)所示,在层间绝缘层3上形成第1源极电极14、第1漏极电极15、第2源极电极24以及第2漏极电极25。具体地说,例如在层间绝缘层3上通过溅射法将导电膜沉积后对导电膜通过光刻工艺和干蚀刻进行图案化,从而能形成第1源极电极14等。作为导电膜的材料,能适当地使用铝(Al)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)、金(Au)等。另外,导电膜也可以通过将由上述材料形成的多个层层叠来形成。在此,作为导电膜,形成包含厚度为50nm的Ti层作为上层、包含厚度为300nm的Al层作为中间层、包含厚度为30nm的Ti层作为下层的层叠膜(Ti/Al/Ti膜)。

[0157] 接着,如图10的(c)所示,以覆盖选择用TFT10和驱动用TFT20的方式形成保护层5。之后,在保护层5上形成彩色滤光片层6、平坦化层7、像素电极41等,从而完成有机EL显示装置100。

[0158] 此外,在通过等离子体处理将第1氧化物半导体层13和第2氧化物半导体23的一部分低电阻化时,如图11所示,由于第1栅极绝缘层12和第1栅极电极11的端部、或者第2绝缘层4和屏蔽电极26的端部具有锥形形状,因而能使第1氧化物半导体层13和第2氧化物半导

体23的电阻值阶段性地变化。在图11所示的例子中,源极区域13b(23b)包括:第1低电阻化区域13b1(23b1);以及第2低电阻化区域13b2(23b2),其位于第1低电阻化区域13b1(23b1)和沟道区域13a(23a)之间。第1低电阻化区域13b1(23b1)的电阻值小于沟道区域13a(23a)的电阻值。第2低电阻化区域13b2(23b2)的电阻值虽然小于沟道区域13a(23a)的电阻值,但是高于第1低电阻化区域13b1(23b1)的电阻值。在漏极区域13c(23c)侧也能同样地使电阻值阶段性地变化。

[0159] 另外,为了更可靠地满足第2栅极电极21的沿着沟道长度方向的长度(即由第2栅极电极21规定的沟道长度)大于屏蔽电极26的沿着沟道长度方向的长度(即由屏蔽电极26规定的沟道长度)的关系,若考虑工艺上的加工精度等,则优选第2栅极电极21的与源极区域23b重叠的宽度 w_1 (参照图3)以及与漏极区域23c重叠的宽度 w_2 (参照图3)例如分别是 $1\mu\text{m}\sim 2\mu\text{m}$ 程度。

[0160] 此外,在本实施方式中,例示了底部发光方式的构成(图7),但本发明的实施方式的有机EL显示装置不限于底部发光方式,也可以是顶部发光方式。另外,本发明的实施方式的有机EL显示装置既可以用蒸镀法形成有机EL层的蒸镀方式,也可以用印刷法形成有机EL层的印刷方式。

[0161] 另外,像素电路 P_c 不限于图2所示的例子。像素电路 P_c 既可以包括3个以上的氧化物半导体TFT,也可以包括作为用于补偿亮度的偏差的补偿电路发挥功能的部分。

[0162] 在图12中示出像素电路 P_c 的其它例子。在图12所示的例子中,像素电路 P_c 除了包括选择用TFT10、驱动用TFT20、电容元件30以及OLED40以外,还包括第1电流切换用TFT51和第2电流切换用TFT52。

[0163] 驱动用TFT20的栅极电极连接到选择用TFT10的源极电极以及构成电容元件30的一对电极中的一个电极。驱动用TFT20的源极电极连接到第1电流切换用TFT51和第2电流切换用TFT52的漏极电极。驱动用TFT20的漏极电极连接到选择用TFT10的漏极电极和OLED40。

[0164] 选择用TFT10的栅极电极连接到第1栅极配线GL1。选择用TFT10的源极电极连接到驱动用TFT20的栅极电极。选择用TFT10的漏极电极连接到驱动用TFT20的漏极电极。

[0165] 第1电流切换用TFT51的栅极电极连接到第1栅极配线GL1。第1电流切换用TFT51的源极电极连接到源极配线SL。第1电流切换用TFT51的漏极电极连接到驱动用TFT20的源极电极以及构成电容元件30的一对电极中的另一个电极。

[0166] 第2电流切换用TFT52的栅极电极连接到第2栅极配线GL2。第2电流切换用TFT52的源极电极连接到电流供应线CL。第2电流切换用TFT52的漏极电极连接到驱动用TFT20的源极电极。

[0167] 图12所示的像素电路 P_c 如下所示动作。

[0168] 首先,当选择用TFT10和第1电流切换用TFT51被第1栅极配线GL1选择而成为了导通状态时,驱动用TFT20成为其栅极电极与漏极电极被连接的状态、即被连接成二极管的状态。因此,与从源极配线SL供应的数据电流 I_{DATA} 对应的电压充电到电容元件30。

[0169] 接着,当选择用TFT10和第1电流切换用TFT51成为截止状态,并且第2电流切换用TFT52被第2栅极配线GL2选择而成为了导通状态时,来自电流供应线CL的电流经由第2电流切换用TFT52和驱动用TFT20(通过充电到电容元件30的电压而成为导通状态)提供给OLED40,OLED40发光。

[0170] 优选第1电流切换用TFT51和第2电流切换用TFT52分别与选择用TFT10同样地是顶栅结构。

[0171] (实施方式2)

[0172] 在实施方式1中,例示了有机EL显示装置100和用于有机EL显示装置100的有源矩阵基板,但本发明的实施方式不限于上述内容。

[0173] 在图13中示出本实施方式的有源矩阵基板200。有源矩阵基板200是液晶显示装置用的有源矩阵基板。

[0174] 如图13所示,有源矩阵基板200具有显示区域DR和周边区域FR。显示区域DR由按矩阵状排列的多个像素区域(与像素对应的区域)规定。周边区域FR位于显示区域DR的周边,也被称为“边框区域”。

[0175] 有源矩阵基板200具备:基板1;以及栅极驱动器(栅极配线驱动电路)GD和源极驱动器(源极配线驱动电路)SD,其设置于周边区域FR。

[0176] 在本实施方式中,栅极驱动器GD以单片的方式形成在基板1上。即,本实施方式的有源矩阵基板200包括在周边区域FR中以单片的方式形成的周边电路。在基板1上以单片的方式形成周边电路,由此能实现成本削减和窄边框化(周边区域FR的缩小)。因此,有源矩阵基板200能适当地应用于智能手机等清晰的显示器用的液晶显示装置。

[0177] 栅极驱动器GD包括支撑于基板1的多个氧化物半导体TFT。多个氧化物半导体TFT包括:第1氧化物半导体TFT,其与实施方式1的选择用TFT10同样地具有顶栅结构;以及第2氧化物半导体TFT,其与实施方式1的驱动用TFT20同样地具有包括屏蔽电极26的底栅结构。

[0178] 通过采用这种构成,能使要求特性不同的多个氧化物半导体TFT适当地混合存在于栅极驱动器GD。例如能通过针对担心由高压的施加所致的特性劣化的缓冲TFT等采用屏蔽电极底栅结构(即,使用第1氧化物半导体TFT)来确保高可靠性。另外,能通过针对要求高速驱动的逻辑TFT等采用顶栅结构(即,使用第2氧化物半导体TFT)来实现低负载电容(噪声降低)。

[0179] 此外,在此示出了以单片的方式形成栅极驱动器GD的例子,但也可以代替栅极驱动器GD(或者与栅极驱动器GD一起)以单片的方式形成源极驱动器SD。

[0180] [关于氧化物半导体]

[0181] 第1氧化物半导体层13和第2氧化物半导体23(以下简称为“氧化物半导体层”)中分别包含的氧化物半导体既可以是非晶质氧化物半导体,也可以是具有结晶质部分的结晶质氧化物半导体。作为结晶质氧化物半导体,可举出多晶氧化物半导体、微晶氧化物半导体、c轴与层面大致垂直地取向的结晶质氧化物半导体等。

[0182] 氧化物半导体层也可以具有2层以上的层叠结构。在氧化物半导体层具有层叠结构的情况下,氧化物半导体层也可以包含非晶质氧化物半导体层和结晶质氧化物半导体层。或者,也可以包含结晶结构不同的多个结晶质氧化物半导体层。另外,也可以包含多个非晶质氧化物半导体层。

[0183] 非晶质氧化物半导体和上述的各结晶质氧化物半导体的材料、结构、成膜方法、具有层叠结构的氧化物半导体层的构成等例如记载于特开2014-007399号公报中。为了参考,将特开2014-007399号公报的全部公开内容引用到本说明书中。

[0184] 氧化物半导体层可以包含例如In、Ga和Zn中的至少1种金属元素。在本实施方式

中,氧化物半导体层包含例如In-Ga-Zn-O系半导体(例如铟镓锌氧化物)。在此,In-Ga-Zn-O系半导体是In(铟)、Ga(镓)、Zn(锌)的三元系氧化物,并且In、Ga和Zn的比例(组成比)没有特别限定,例如包含In:Ga:Zn=2:2:1、In:Ga:Zn=1:1:1、In:Ga:Zn=1:1:2等。这种氧化物半导体层能由包含In-Ga-Zn-O系半导体的氧化物半导体膜形成。

[0185] In-Ga-Zn-O系半导体既可以是非晶质,也可以是结晶质。作为结晶质In-Ga-Zn-O系半导体,优选c轴与层面大致垂直取向的结晶质In-Ga-Zn-O系半导体。

[0186] 此外,结晶质In-Ga-Zn-O系半导体的结晶结构例如公开在上述的特开2014-007399号公报、特开2012-134475号公报、特开2014-209727号公报等中。为了参考,将特开2012-134475号公报和特开2014-209727号公报的全部公开内容引用到本说明书中。具有In-Ga-Zn-O系半导体层的TFT具有高迁移率(与a-SiTFT相比超过20倍)和低漏电流(与a-SiTFT相比小于百分之一),因此能适当地作为驱动TFT(例如在包括多个像素的显示区域的周边设置于与显示区域相同的基板上的驱动电路所包含的TFT)和像素TFT(设置于像素的TFT)使用。

[0187] 氧化物半导体层也可以代替In-Ga-Zn-O系半导体而包含其它氧化物半导体。例如可以包含In-Sn-Zn-O系半导体(例如 $\text{In}_2\text{O}_3\text{-SnO}_2\text{-ZnO}$; InSnZnO)。In-Sn-Zn-O系半导体是In(铟)、Sn(锡)和Zn(锌)的三元系氧化物。或者,氧化物半导体层也可以包含In-Al-Zn-O系半导体、In-Al-Sn-Zn-O系半导体、Zn-O系半导体、In-Zn-O系半导体、Zn-Ti-O系半导体、Cd-Ge-O系半导体、Cd-Pb-O系半导体、CdO(氧化镉)、Mg-Zn-O系半导体、In-Ga-Sn-O系半导体、In-Ga-O系半导体、Zr-In-Zn-O系半导体、Hf-In-Zn-O系半导体、Al-Ga-Zn-O系半导体、Ga-Zn-O系半导体、In-Ga-Zn-Sn-O系半导体、 $\text{InGaO}_3(\text{ZnO})_5$ 、氧化镁锌($\text{Mg}_x\text{Zn}_{1-x}\text{O}$)、氧化镉锌($\text{Cd}_x\text{Zn}_{1-x}\text{O}$)等。作为Zn-O系半导体,能使用添加了1族元素、13族元素、14族元素、15族元素或17族元素等之中的一种或多种杂质元素的ZnO的非晶质(无定形)状态、多晶状态或非晶质状态与多晶状态混合存在的微晶状态的半导体、或者未添加任何杂质元素的半导体。

[0188] 工业上的可利用性

[0189] 根据本发明的实施方式,能提供能使要求特性不同的多个氧化物半导体TFT适当地混合存在于有机EL显示装置和有源矩阵基板的构成。

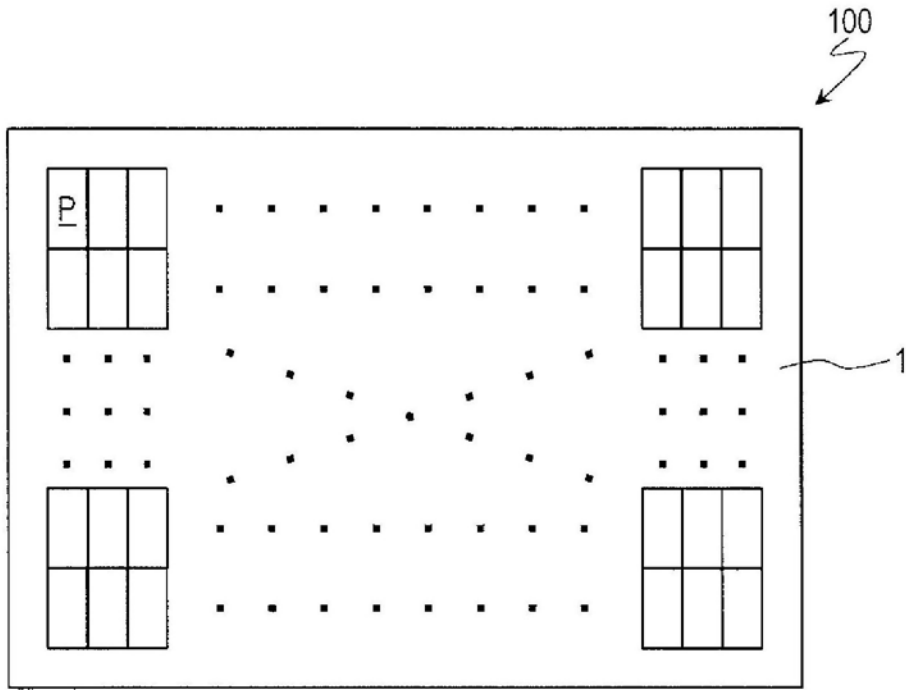


图1

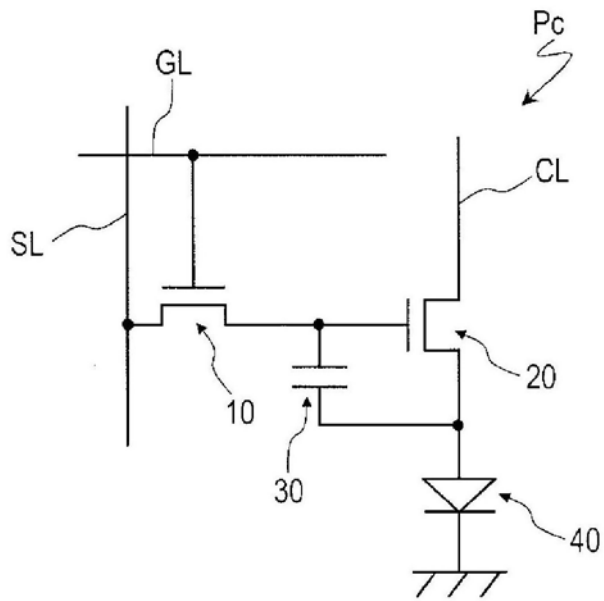


图2

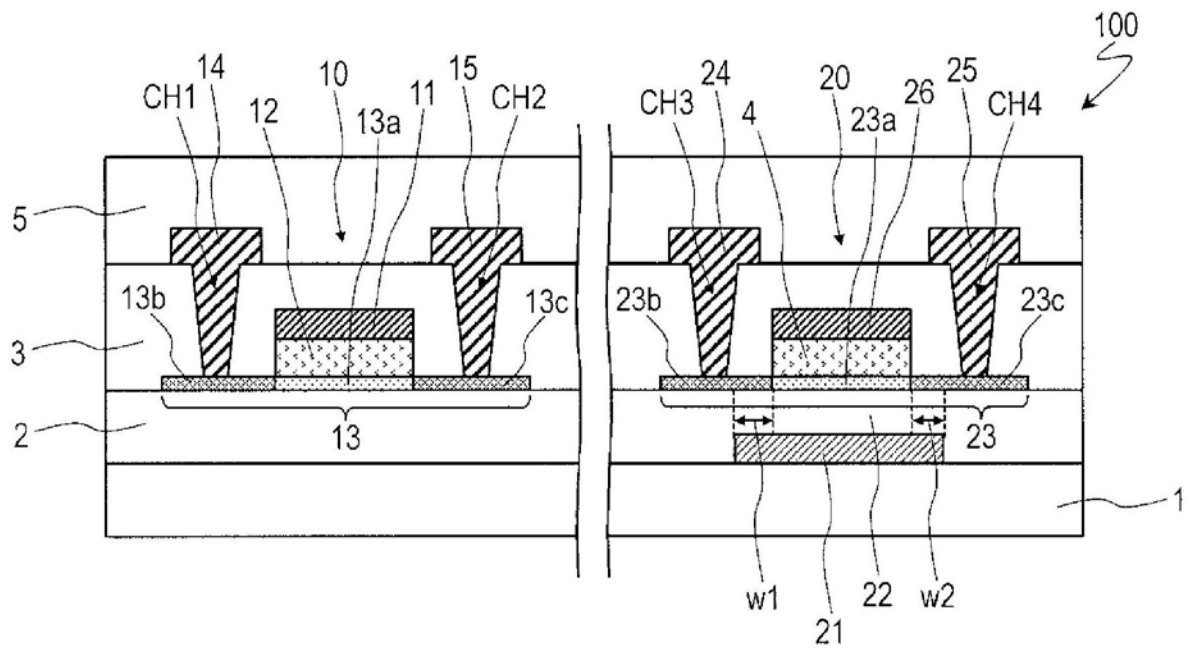


图3

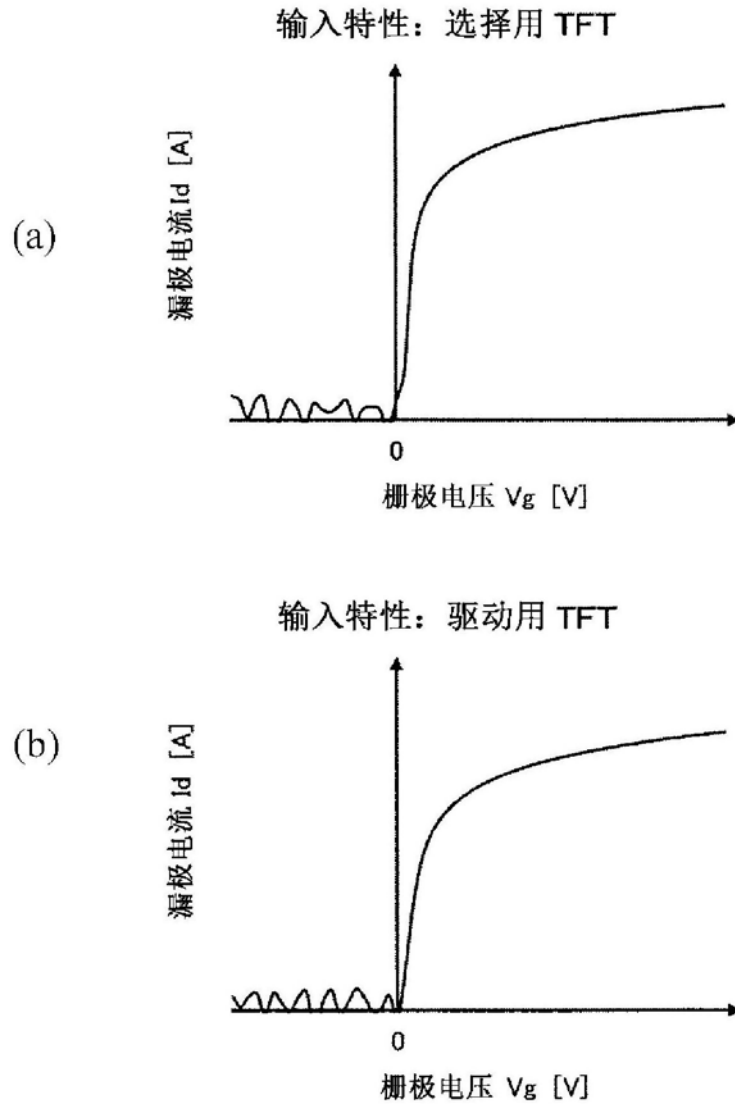
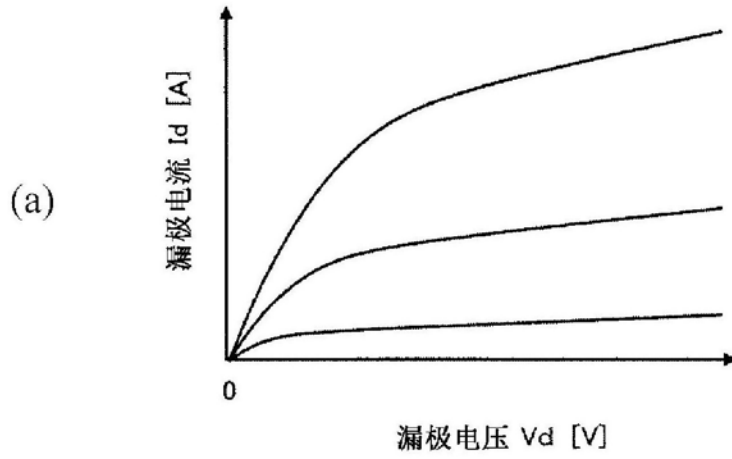


图4

输出特性：选择用 TFT



输出特性：驱动用 TFT

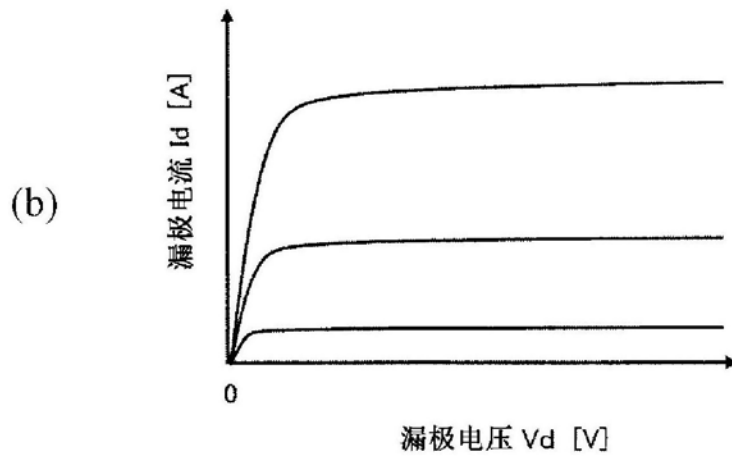


图5

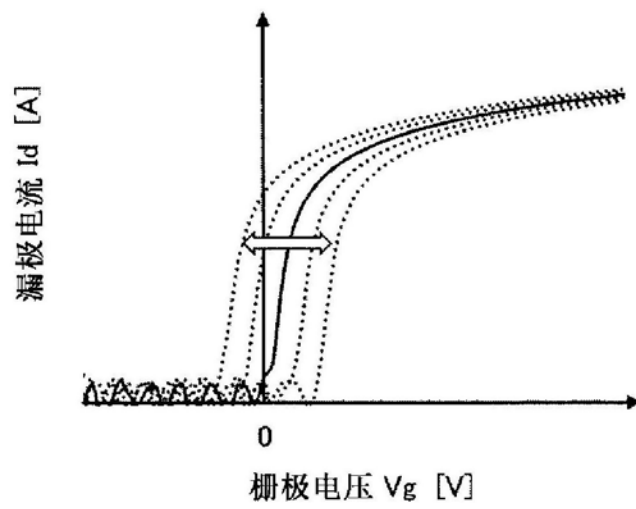


图6

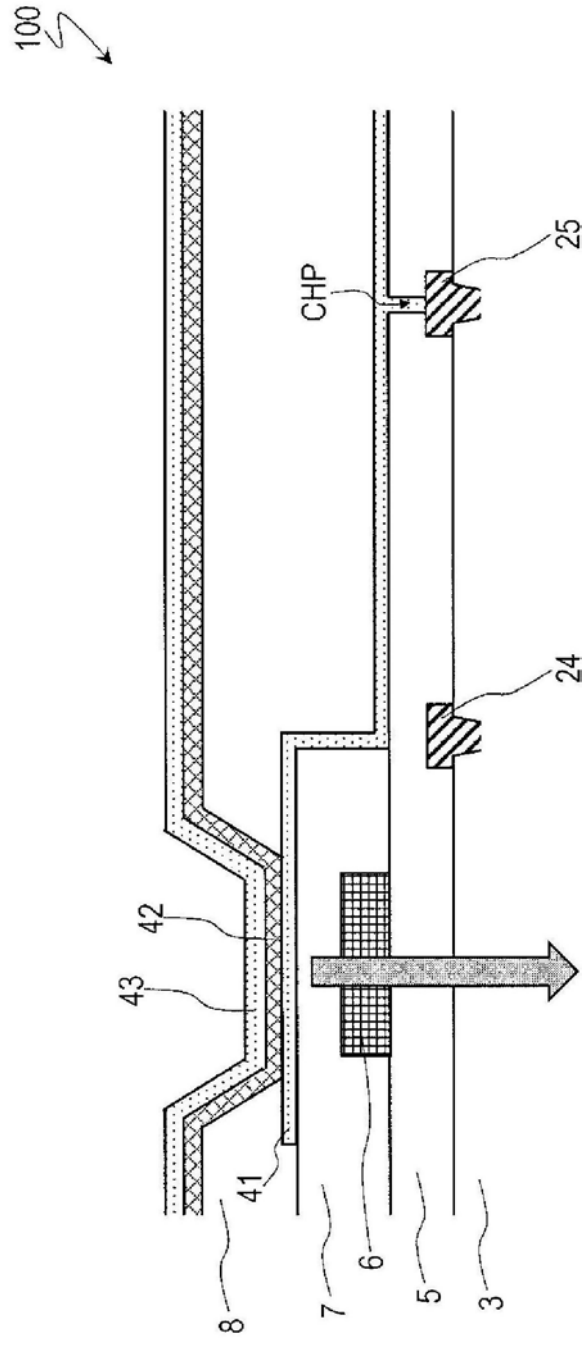


图7

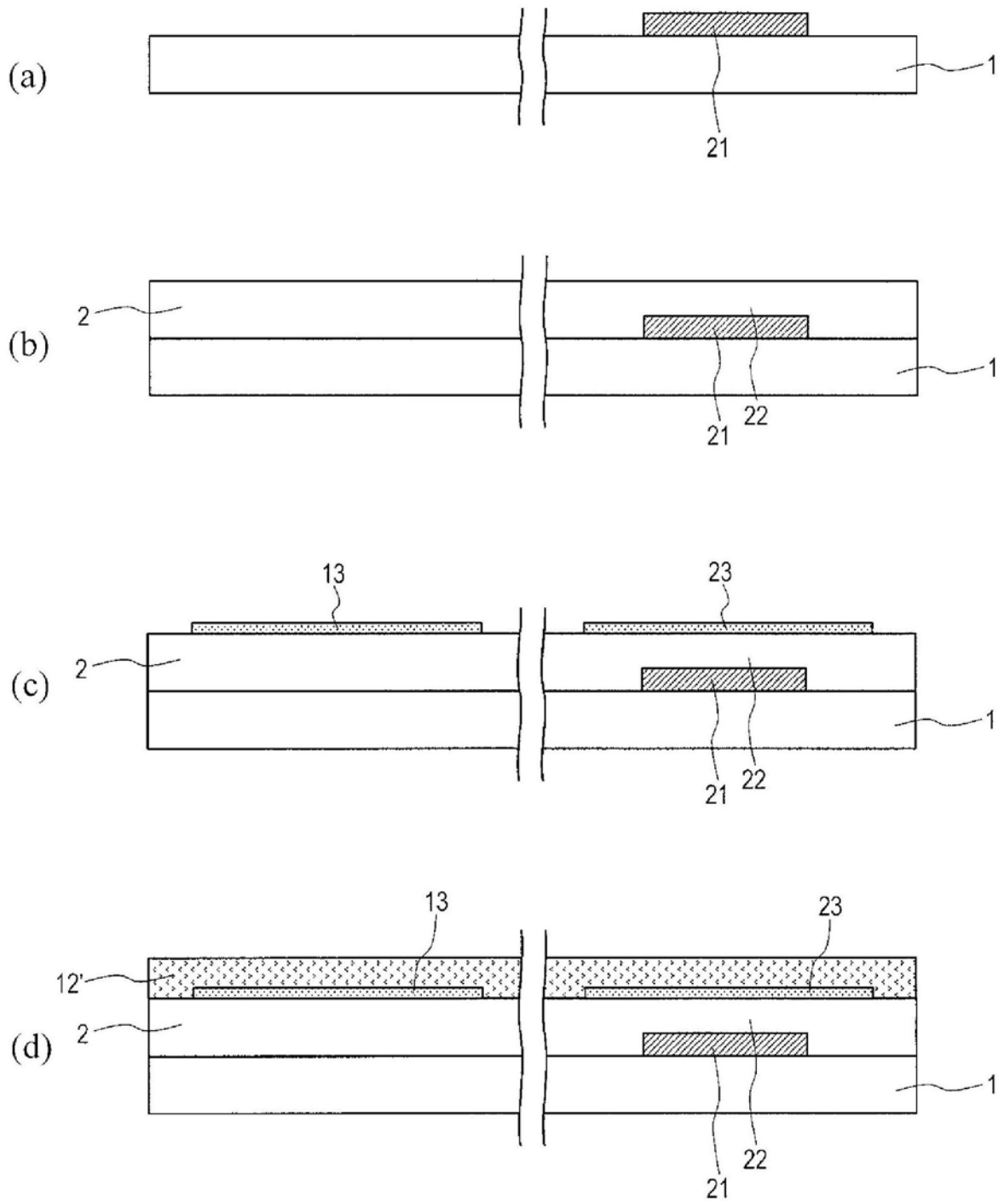


图8

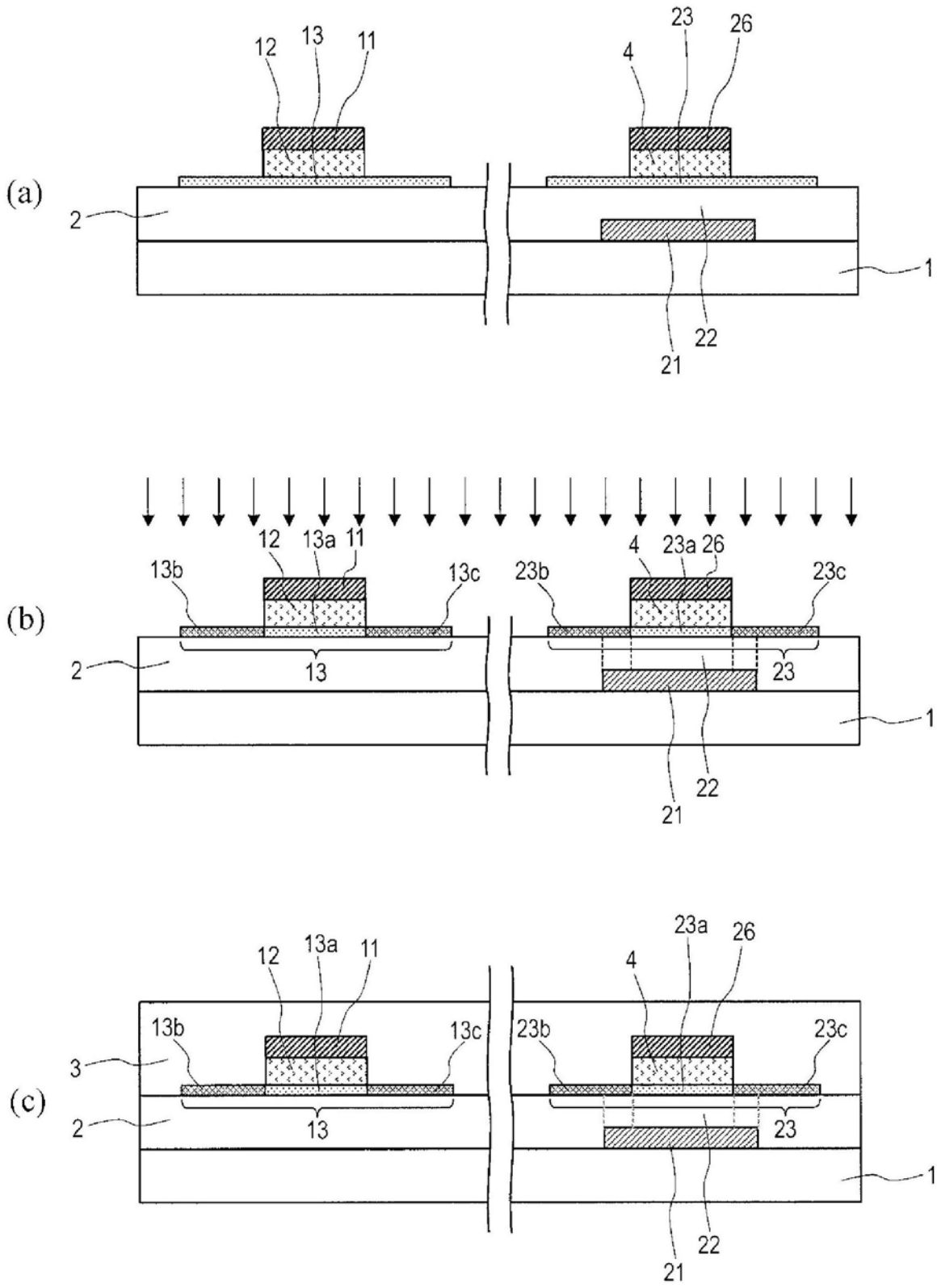


图9

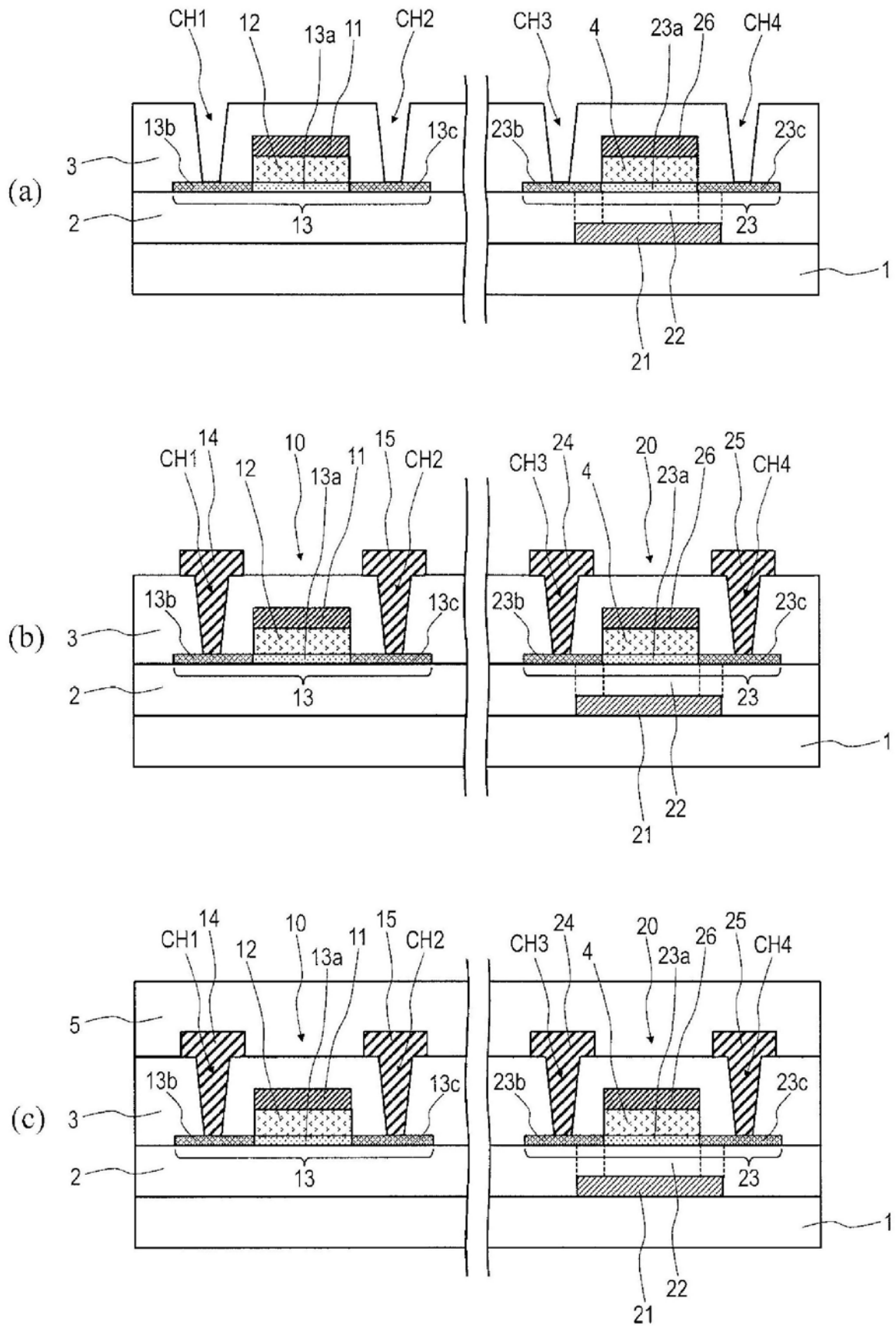


图10

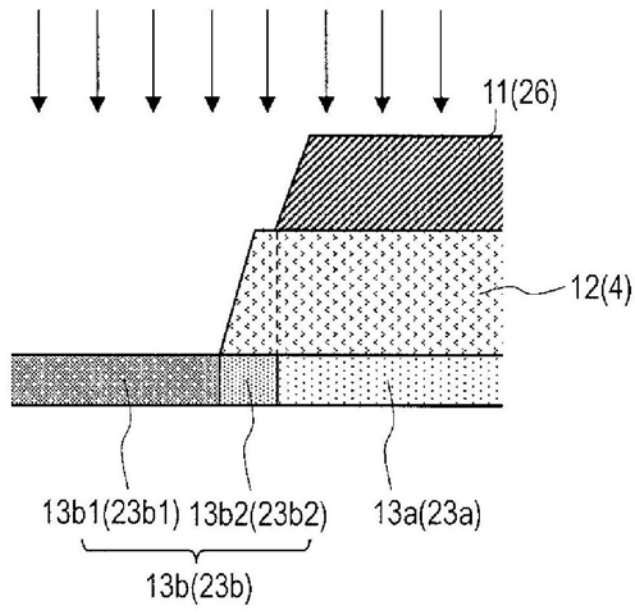


图11

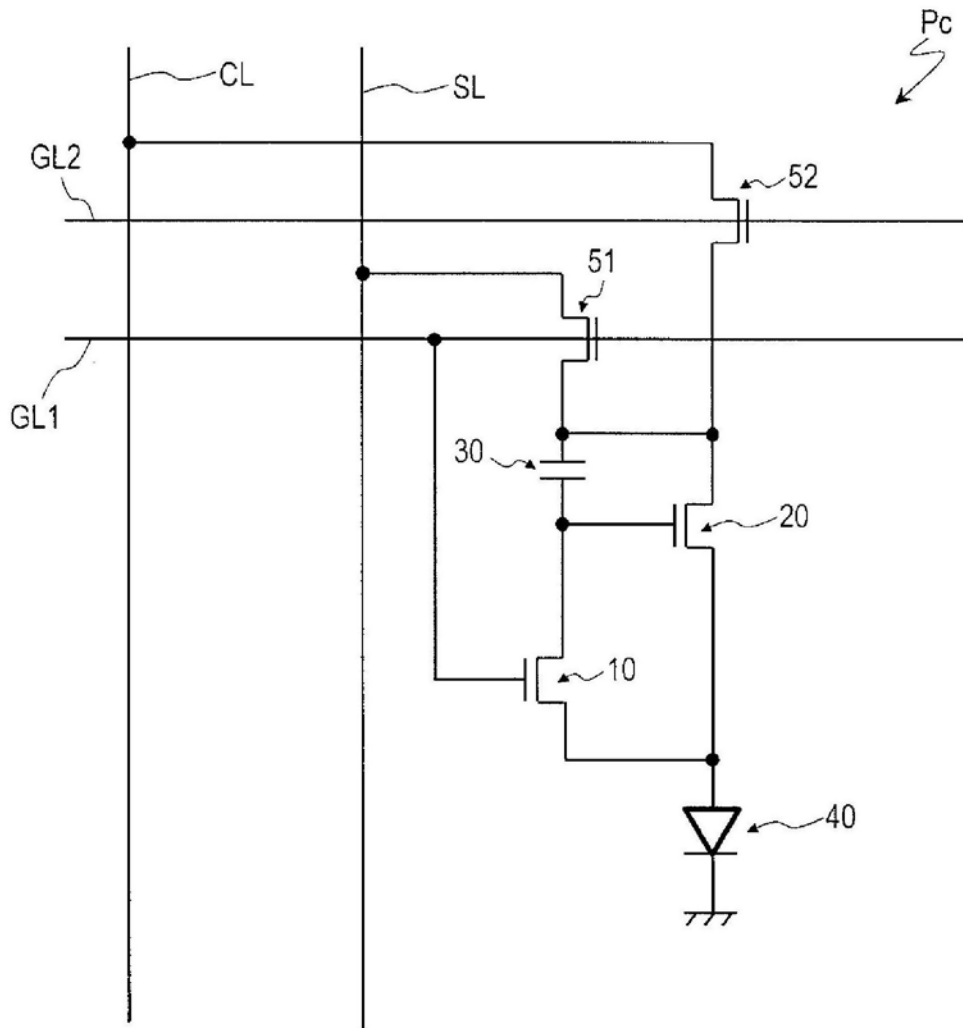


图12

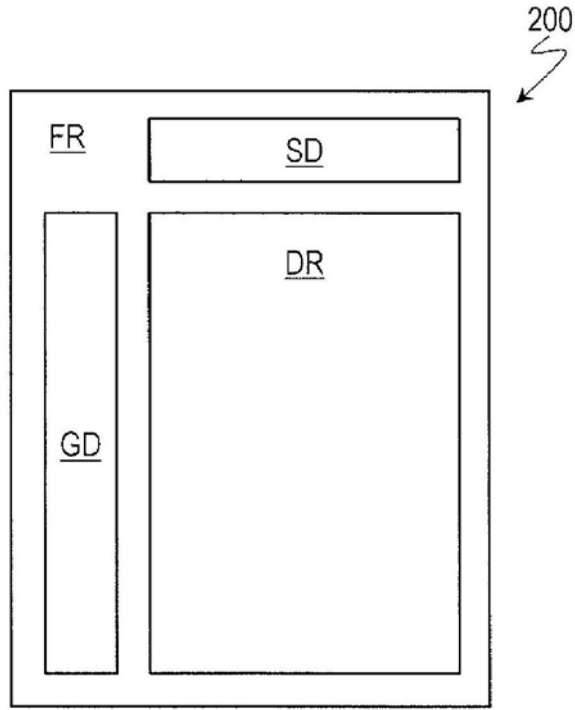


图13

专利名称(译)	有机EL显示装置和有源矩阵基板		
公开(公告)号	CN109698218A	公开(公告)日	2019-04-30
申请号	CN201811224781.7	申请日	2018-10-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	宫本忠芳 中村好伸 锦博彦		
发明人	宫本忠芳 细川真里 中村好伸 锦博彦		
IPC分类号	H01L27/32 H01L27/12		
CPC分类号	H01L27/3262 H01L27/1225 H01L27/1248 H01L27/1251 H01L27/1255 H01L27/3248 H01L27/3272 H01L29/4908 H01L29/78609 H01L29/78648 H01L29/7869 H01L29/78696 H01L51/5092 H01L51/5253 H01L27/3244 H01L27/1214		
优先权	2017203350 2017-10-20 JP		
外部链接	Espacenet SIPO		

摘要(译)

提供能使要求特性不同的多个氧化物半导体TFT适当地混合存在于有机EL显示装置和有源矩阵基板的构成。有机EL显示装置具备基板和设置于各像素的像素电路。像素电路包括包含第1氧化物半导体层的第1氧化物半导体TFT和包含第2氧化物半导体层的第2氧化物半导体TFT。第1氧化物半导体TFT具有顶栅结构。第2氧化物半导体TFT具有底栅结构。第2氧化物半导体TFT具有屏蔽电极，上述屏蔽电极设置于在第2氧化物半导体层上形成的绝缘层上，与第2氧化物半导体层相对。

