



(12)发明专利

(10)授权公告号 CN 105761678 B

(45)授权公告日 2018.04.24

(21)申请号 201510944380.9

(22)申请日 2015.12.16

(65)同一申请的已公布的文献号
申请公布号 CN 105761678 A

(43)申请公布日 2016.07.13

(30)优先权数据
10-2014-0195605 2014.12.31 KR

(73)专利权人 乐金显示有限公司
地址 韩国首尔

(72)发明人 三和宏一 韩成禧 李廷炫
曹庸汉

(74)专利代理机构 北京律诚同业知识产权代理
有限公司 11006
代理人 徐金国

(51)Int.Cl.
G09G 3/3258(2016.01)

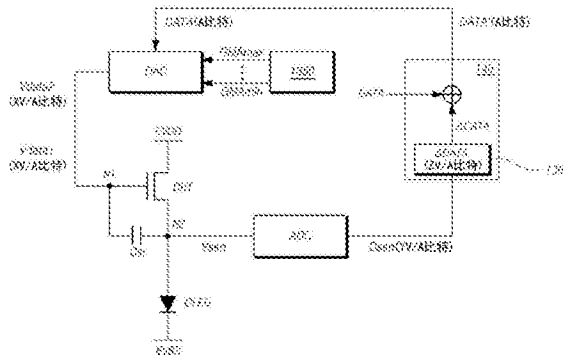
(56)对比文件
US 2014/0176625 A1,2014.06.26,说明书
第[0038]-[0068]段,附图1-9.
US 2014/0176625 A1,2014.06.26,说明书
第[0038]-[0068]段,附图1-9.
CN 103886831 A,2014.06.25,说明书第
[0047]-[0089]段,附图5.
CN 101354864 A,2009.01.28,全文.
US 2008/0238953 A1,2008.10.02,全文.
CN 102016967 A,2011.04.13,全文.

审查员 陈煌琼

权利要求书2页 说明书16页 附图13页

(54)发明名称
OLED显示装置

(57)摘要
一种OLED显示装置,包括:其上设置有子像素的OLED显示面板;提供伽马基准电压的伽马基准电压供给电路,所述伽马基准电压在驱动期间和当感测阈值电压时是变化的;数据驱动器,所述数据驱动器给数据线提供基于所述伽马基准电压的数据电压。所述数据驱动器在感测模式中感测每一个子像素内的感测节点的电压。时序控制器控制所述数据驱动器,并且所述时序控制器基于由所述数据驱动器感测的所述电压执行补偿处理。



1. 一种有机发光二极管显示装置,包括:

有机发光二极管显示面板,在所述有机发光二极管显示面板上设置有子像素;

伽马基准电压供给电路,所述伽马基准电压供给电路提供伽马基准电压,所述伽马基准电压在驱动期间和当感测阈值电压时是变化的;

数据驱动器,所述数据驱动器给数据线提供基于所述伽马基准电压的数据电压,其中所述数据驱动器在感测模式中感测每一个子像素内的感测节点的电压;和

时序控制器,所述时序控制器控制所述数据驱动器,其中所述时序控制器基于由所述数据驱动器感测的所述电压执行补偿处理,

其中所述数据驱动器包括:

数字-模拟转换器,所述数字-模拟转换器给所述数据线提供基于所述伽马基准电压的所述数据电压;和

模拟-数字转换器,所述模拟-数字转换器在所述感测模式中感测每一个子像素内的感测节点的电压,

其中所述数字-模拟转换器提供以位于预定伽马基准电压范围内的所述伽马基准电压为基础的所述数据电压,并且当所述阈值电压更新时,所述数字-模拟转换器给所述数据线提供以位于比所述预定伽马基准电压范围窄的范围内的所述伽马基准电压为基础的所述数据电压,且

其中当感测初始阈值电压时,所述模拟-数字转换器感测每一个子像素的驱动晶体管的阈值电压,并且当所述阈值电压更新时,所述模拟-数字转换器感测每一个子像素的所述驱动晶体管的阈值电压的变化。

2. 根据权利要求1所述的有机发光二极管显示装置,其中所述伽马基准电压供给电路提供位于最小伽马基准电压与最大伽马基准电压之间的预定伽马基准电压范围内的所述伽马基准电压,并且改变所述最小伽马基准电压和所述最大伽马基准电压中的至少一个,由此改变所述伽马基准电压。

3. 根据权利要求2所述的有机发光二极管显示装置,其中数字-模拟转换器在正常驱动期间给所述数据线提供以位于所述预定伽马基准电压范围内的所述伽马基准电压为基础的所述数据电压。

4. 根据权利要求1所述的有机发光二极管显示装置,进一步包括存储器,

其中当感测所述初始阈值电压时,所述时序控制器将由所述模拟-数字转换器感测的每一个子像素的所述驱动晶体管的所述阈值电压存储在所述存储器中,并且在驱动期间所述时序控制器给所述数据驱动器提供基于所述阈值电压的补偿数据,且

当感测所述所述初始阈值电压时,所述时序控制器将由所述模拟-数字转换器感测的每一个子像素的所述驱动晶体管的所述阈值电压的变化存储在所述存储器中,并且在驱动期间所述时序控制器提供基于所述阈值电压和所述阈值电压的变化的补偿数据。

5. 根据权利要求4所述的有机发光二极管显示装置,其中所述时序控制器将由所述模拟-数字转换器感测的所述阈值电压和所述阈值电压的变化作为比由所述模拟-数字转换器感测的每单位比特的电压高的每单位比特的电压,存储在所述存储器中。

6. 根据权利要求1所述的有机发光二极管显示装置,其中每一个子像素包括:

有机发光二极管;

驱动晶体管,所述驱动晶体管包括被施加所述数据电压的第一节点、连接至所述有机发光二极管的第一电极的第二节点、以及电连接至驱动电压线的第三节点;

第一晶体管,所述第一晶体管电连接在提供所述数据电压的所述数据线中的相应数据与所述驱动晶体管的所述第一节点之间;

第二晶体管,所述第二晶体管电连接在提供基准电压的基准电压线与所述驱动晶体管的所述第二节点之间;以及

电容器,所述电容器电连接在所述驱动晶体管的所述第一节点与所述第二节点之间。

OLED显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求享有于2014年12月31日提交的韩国专利申请第10-2014-0195605号的优先权,为了所有目的在此援引该专利申请作为参考,如同在此完全阐述一样。

[0003] 发明背景

技术领域

[0004] 本发明涉及一种显示图像的有机发光二极管(OLED)显示装置。

背景技术

[0005] 作为下一代显示装置,有机发光二极管(OLED)显示装置近来已崛起。由于其中使用能够自身发光的OLED,所以这种OLED显示装置具有一些优点,诸如相对快的响应速度、高对比度、高发光效率、高亮度级以及宽视角。

[0006] 这种OLED显示装置包括布置成矩阵形状的子像素,每一个子像素都包括OLED,并且这种OLED显示装置基于扫描信号控制所选定像素的亮度。OLED显示装置的每一个子像素还包括驱动OLED的驱动电路。每一个子像素中的OLED驱动电路包括晶体管、存储电容器等。驱动电路的晶体管具有独特特性,诸如阈值电压、迁移率等。

[0007] 驱动电路的晶体管(特别是,给OLED提供电流的驱动晶体管)会随着驱动时段的流逝而劣化,由此其特性可能变化。因而,一个驱动晶体管的特性可能与其他驱动晶体管的特性具有差异。驱动晶体管之间的这种特性差异可能是为何子像素在发光度方面具有差异的主要原因,由此劣化了图像质量。因此,已开发出了能够感测并补偿各子像素内的晶体管的特性的功能。

[0008] 为了感测并补偿每一个子像素内的晶体管的独特特性,诸如阈值电压,通过将子像素的特定感测节点初始化为特定电压值且随后改变所述电压值,来感测(测量)特定感测节点的饱和电压,并且基于所感测的电压补偿晶体管的特性,诸如阈值电压。

[0009] 然而,补偿晶体管的诸如阈值电压之类的独特特性的该方案没有反映出晶体管的诸如阈值电压之类的独特特性中的变化。此外,由于OLED显示装置的传感器和补偿电路具有不同的解析度(resolution),所以该方案未彻底补偿诸如阈值电压之类的独特特性。因而,在具有低灰度级亮度的屏幕上可能出现污点。

发明内容

[0010] 本发明的各方面提供了一种有机发光二极管(OLED)显示装置,所述OLED显示装置能够重复感测和补偿子像素的更新阈值电压的操作,并且在流逝预定时间之后,能够基于驱动晶体管的阈值电压的变化修正驱动晶体管之间的阈值电压的差异,以便减小或消除子像素之间的亮度差异,由此进一步提高图像质量。

[0011] 还提供了一种OLED显示装置,所述OLED装置能够在感测初始阈值电压和更新阈值电压的操作中以更精确的单位感测阈值电压和阈值电压的变化,以便更彻底地补偿阈值电

压,由此去除具有低灰度级亮度的屏幕上的污点。

[0012] 根据本发明的一个方面,一种OLED显示装置,包括:其上设置有子像素的OLED显示面板;提供伽马基准电压的伽马基准电压供给电路,所述伽马基准电压在驱动期间和当感测阈值电压时是变化的;数据驱动器,所述数据驱动器给数据线提供基于所述伽马基准电压的数据电压,其中所述数据驱动器在感测模式中感测每一个子像素内的感测节点的电压;和控制所述数据驱动器的时序控制器,其中所述时序控制器基于由所述数据驱动器感测的所述电压执行补偿处理。

[0013] 所述伽马基准电压供给电路可提供位于最小伽马基准电压与最大伽马基准电压之间的预定伽马基准电压范围内的所述伽马基准电压,并且改变所述最小伽马基准电压和所述最大伽马基准电压中的至少一个,由此改变所述伽马基准电压。

[0014] 所述数据驱动器可包括:数字-模拟转换器(DAC),所述DAC给所述数据线提供基于所述伽马基准电压的所述数据电压;和模拟-数字转换器(ADC),所述ADC在所述感测模式中感测每一个子像素内的感测节点的电压。

[0015] 所述DAC可提供以位于预定伽马基准电压范围内的所述伽马基准电压为基础的所述数据电压,并且当所述阈值电压更新时,所述DAC可给所述数据线提供以位于比所述预定伽马基准电压范围窄的范围内的所述伽马基准电压为基础的所述数据电压。

[0016] 当感测初始阈值电压时,所述ADC可感测每一个子像素的驱动晶体管的阈值电压,并且当所述阈值电压更新时,所述ADC可感测每一个子像素的所述驱动晶体管的阈值电压的变化。

[0017] 所述DAC在正常驱动期间给所述数据线提供以位于所述预定伽马基准电压范围内的所述伽马基准电压为基础的所述数据电压。

[0018] 根据如上列出的本发明,重复感测和补偿子像素的更新阈值电压的操作,并且在流逝预定时间之后,基于驱动晶体管的阈值电压变化的驱动晶体管之间的阈值电压的差异被修正。因此,可减小或消除子像素之间的亮度差异,由此进一步提高图像质量。

[0019] 此外,根据本公开内容,可在感测初始阈值电压和更新阈值电压的操作中以更精确的单位感测阈值电压和阈值电压的变化。因此,可更好地补偿阈值电压,由此在具有低灰度级亮度的屏幕上没有形成污点。

附图说明

[0020] 当结合附图时,从下面的详细描述将更清晰地理解本发明的上述和其它目的、特征和优点,其中:

[0021] 图1是图解根据典型实施方式的有机发光二极管(OLED)显示装置的构造图;

[0022] 图2是图解根据典型实施方式的OLED显示装置中的子像素的等效电路原理图;

[0023] 图3是图解根据典型实施方式的OLED显示装置的补偿构造的电路图;

[0024] 图4图解了在根据典型实施方式的OLED显示装置中的感测模式期间的感测操作;

[0025] 图5是图解在根据典型实施方式的OLED显示装置中的感测模式期间,驱动电压和数据电压的基本信号波形以及感测节点的电压变化的图表;

[0026] 图6是图解根据典型实施方式的OLED显示装置中的子像素的感测和补偿构造的电路图;

[0027] 图7是图解根据典型实施方式的OLED显示装置中的子像素的初始阈值电压感测和补偿构造的示图；

[0028] 图8是图解当感测和补偿初始阈值电压时，初始阈值电压的变化的图表；

[0029] 图9是图解当感测和补偿初始阈值电压时，数据电压的基本信号波形以及阈值电压的位置特异性变化(position-specific change)的图表；

[0030] 图10是图解根据典型实施方式的OLED显示装置中的子像素的更新阈值电压感测和补偿构造的示图；

[0031] 图11是图解当感测和补偿更新阈值电压时，阈值电压的变化的图表；

[0032] 图12是图解当感测和补偿更新阈值电压时，数据电压、数据补偿量和阈值电压的位置特异性变化的图表；

[0033] 图13是图解根据典型实施方式的OLED显示装置中的用于感测和补偿子像素的初始阈值电压的构造的电路图；

[0034] 图14是显示当感测和补偿初始阈值电压时，阈值电压的变化的图表；

[0035] 图15图解了根据数据电压的输出电压解析度而产生的感测电压误差；

[0036] 图16是图解根据典型实施方式的OLED显示装置100中的子像素的感测和补偿构造的电路图；

[0037] 图17是图解当感测阈值电压时，施加至数据驱动器的伽马基准电压的图表；以及

[0038] 图18是图解根据当感测阈值电压时施加至数据驱动器的伽马基准电压的变化，对阈值电压的感测电压误差获得的改进的图表。

具体实施方式

[0039] 现在将详细描述本发明的实施方式，附图中图解了这些实施方式的一些例子。在整个文件中，应当给附图赋予标记，其中将使用相同的参考标记和符号指代相同或相似的组件。

[0040] 还将理解到，尽管在此可能使用诸如“第一”、“第二”、“A”、“B”、“(a)”和“(b)”之类的术语描述各要素，但这些术语仅用于区分一要素与其他要素。这些术语不限制这些要素的本质、顺序、次序或编号。将理解到，当称一要素与另一要素“连接”或“结合”时，该要素不仅能够与该另一要素“直接连接或结合”，而且该要素还能够经由“中间”要素与该另一要素“间接连接或结合”。在同一文本中，将理解到，当称一要素形成在另一要素“上”或“下”时，该要素不仅能够直接形成在该另一要素上或下，而且该要素还能够经由中间要素间接形成在该另一要素上或下。

[0041] 图1是图解根据典型实施方式的有机发光二极管(OLED)显示装置100的构造图。

[0042] 参照图1，根据典型实施方式的OLED显示装置100包括OLED显示面板110、数据驱动器120、栅极驱动器130和时序控制器140。

[0043] 在显示面板110上，在第一方向上设置有多条数据线DL1到DLm，在第二方向上设置有多条栅极线GL1到GLn，并且以矩阵形状设置有多个子像素。数据驱动器120通过给多条数据线提供数据电压驱动多条数据线。栅极驱动器130通过按顺序给多条栅极线提供扫描信号按顺序驱动多条栅极线。时序控制器140通过给数据驱动器120和栅极驱动器130施加控制信号控制数据驱动器120和栅极驱动器130。

[0044] 时序控制器140在每一帧中实现的时序之后开启扫描,通过将主机系统输入的图像数据Data转换为数据驱动器120所使用的数据信号格式来输出转换的图像数据Data',并且响应于所述扫描在适当时间点处调整数据处理。

[0045] 在时序控制器140的控制下,栅极驱动器130通过按顺序给多条栅极线提供具有导通或截止电压的扫描信号来按顺序驱动多条栅极线。

[0046] 根据OLED显示面板110的驱动系统,栅极驱动器130可设置在OLED显示面板110的一侧上或者可分成设置在OLED显示面板110的相对侧上的两部分。

[0047] 栅极驱动器130可包括多个栅极驱动器集成电路(1C)。多个栅极驱动器1C可通过带式自动焊接(TAB)方法或玻上芯片(COG)方法连接至显示面板110的焊盘,或者多个栅极驱动器1C可由直接设置在显示面板110上的面板内栅极(G1P)型1C实现。在一些情形中,多个栅极驱动器1C可直接形成在显示面板110上,形成显示面板110的一部分。

[0048] 多个栅极驱动器1C每一个包括移位寄存器、电平转换器等。

[0049] 当特定栅极线开启时,数据驱动器120通过将从时序控制器140接收的图像数据Data'转化为模拟数据电压并将模拟数据电压提供给多条数据线来驱动多条数据线。

[0050] 数据驱动器120包括多个源极驱动器1C。多个源极驱动器1C可通过带式自动焊接(TAB)方法或玻上芯片(COG)方法连接至显示面板110的焊盘,或者多个源极驱动器1C可直接设置在显示面板110上。在一些情形中,多个源极驱动器1C可直接形成在显示面板110上,形成显示面板110的一部分。

[0051] 多个源极驱动器1C每一个包括移位寄存器、数字-模拟转换器(DAC)、输出缓冲器等。在一些情形中,每个源极驱动器1C包括用于子像素补偿的模拟-数字转换器(ADC)。ADC感测模拟电压值,将模拟电压值转换为数字值,并产生和输出感测数据。

[0052] 多个源极驱动器1C通过膜上芯片(COF)方法形成。在多个源极驱动器1C每一个中,一端结合到至少一个源极印刷电路板(SPCB),另一端结合到OLED显示面板110。

[0053] 上述主机系统连同输入图像的数字视频数据Data一起将包括垂直同步信号Vsync、水平同步信号Hsync、输入数据使能(DE)信号和时钟信号CLK在内的各种时序信号传输至时序控制器140。

[0054] 时序控制器140将从主机系统输入的数据Data转换为数据驱动器120中所使用的数据信号格式并且输出转换的数据Data'。此外,时序控制器140接收包括垂直同步信号Vsync、水平同步信号Hsync、输入DE信号和时钟信号在内的时序信号,基于输入时序信号形成各种控制信号,并将各种控制信号输出至数据驱动器120和栅极驱动器130,以便控制数据驱动器120和栅极驱动器130。

[0055] 例如,为了控制栅极驱动器130,时序控制器140输出各种栅极控制信号(GCS),栅极控制信号(GCS)包括栅极起始脉冲(GSP)、栅极移位时钟(GSC)信号和栅极输出使能(GOE)信号。GSP控制栅极驱动器130的栅极驱动器1C的操作起始时序。GSC信号是时钟信号,所述时钟信号通常被输入至栅极驱动器1C,以控制扫描信号(栅极脉冲)的移位时序。GOE信号指定栅极驱动器1C的时序信息。

[0056] 为了控制数据驱动器120,时序控制器140输出各种数据控制信号(DCS),数据控制信号(DCS)包括源极起始脉冲(SSP)、源极采样时钟(SSC)信号和源极输出使能(SOE)信号。SSP控制数据驱动器120的源极驱动器1C的数据采样起始时序。SSC信号是时钟信号,所述时

钟信号控制每一个源极驱动器1C的数据采样时序。SOE信号控制数据驱动器120的输出时序。在一些情形中,DCS可进一步包括极性(POL)控制信号,以便控制数据驱动器120的数据电压的极性。当基于迷你低压差分信令(LVDS)接口规格传输输入到数据驱动器120中的数据Data',可省略SSP和SSC信号。

[0057] 参照图1,OLED显示装置100进一步包括电源控制器150,电源控制器150给OLED显示面板110、数据驱动器120、栅极驱动器130等提供各种电压或电流,或者电源控制器150控制要提供给OLED显示面板110、数据驱动器120、栅极驱动器130等的各种电压或电流。

[0058] 电源控制器也称为电源管理IC(PMIC)。

[0059] 图2是图解根据典型实施方式的OLED显示装置100中的子像素的等效电路原理图。

[0060] 参照图2,OLED显示装置100的每个子像素包括OLED和驱动OLED的驱动电路。驱动电路包括通过给OLED提供电流来驱动OLED的驱动晶体管DRT。

[0061] 驱动晶体管DRT的第一节点N1是被施加电压V1的栅极节点。驱动晶体管DRT的第二节点N2是被施加电压V2的源极节点或漏极节点。驱动晶体管DRT的第三节点N3是被施加驱动电压EVDD的漏极节点或源极节点。在此,电压V1可以是对应于相关子像素的数据电压Vdata。在电压V1与电压V2之间具有预定电位差。例如,电压V2可以是基准电压Vref。

[0062] 驱动电路包括存储电容器Cstg,存储电容器Cstg将驱动晶体管DRT的第一节点N1与第二节点N2连接。存储电容器Cstg在单个帧的时段保持恒定电压。

[0063] 图2示意性和等效性地图解了每一个子像素的电路构造。实践中,除了驱动晶体管DRT和存储电容器Cstg以外,每一个子像素的驱动OLED的驱动电路可进一步包括一个或多个驱动晶体管。在一些情形中,驱动电路可进一步包括一个或多个电容器。

[0064] 每一个子像素中的晶体管,更特别是驱动晶体管DRT具有独特特性,诸如阈值电压Vth、迁移率 μ 等。

[0065] 晶体管(尤其是驱动晶体管DRT)随着驱动时段的流逝可能劣化,由此其独特特性可能变化。因而,一个驱动晶体管的独特特性可能不同于其他驱动晶体管的独特特性。驱动晶体管之间的这种特性差异可能导致子像素的发光度不同,由此使图像质量劣化。

[0066] OLED显示装置100包括补偿构造,所述补偿构造提供用于补偿子像素之间的亮度差异的补偿功能。

[0067] 图3是图解根据典型实施方式的OLED显示装置100的补偿构造的电路图。

[0068] 参照图3,OLED显示装置100包括传感器310、补偿电路320、数据驱动器120等。

[0069] 传感器310感测每个子像素SP中的感测节点(SN)的电压并且基于感测的电压Vsen给补偿电路320传输感测的数据Dsen。传感器310例如可以是ADC。

[0070] ADC可通过感测线SL电连接至每个子像素中的感测节点。ADC将通过电连接至每个子像素中的感测节点SN的感测线SL所感测的感测节点的电压Vsen转换为数字值,并且基于转换的数字值产生感测数据Dsen。

[0071] 对应于ADC的传感器310可设置多个,并且可在单个源极驱动器1C中包含单个传感器310,即单个ADC。

[0072] 补偿电路320基于接收的感测数据Dsen执行补偿处理。所述补偿处理可以是基于接收的感测数据Dsen确定每一个子像素的数据Data所变化的数据补偿量 Δ Data的处理,并且将数据补偿量 Δ Data存储在存储器(未示出)中。

[0073] 此外,补偿处理可包括基于数据补偿量 ΔData 改变从主机系统输出的数据 Data 的操作。数据改变操作可通过给从主机系统输出的数据 Data 加上数据补偿量 ΔData 来获得改变后的数据 Data' ($\text{Data}' = \text{Data} + \Delta \text{Data}$)。

[0074] 补偿电路320可设置在时序控制器140内。

[0075] 将参照图4和图5描述OLED显示面板110上的每个子像素中的驱动晶体管DRT的阈值电压的感测方法和原理。

[0076] 图4图解了在根据典型实施方式的OLED显示装置100中的感测模式期间的感测操作。图5是图解在根据典型实施方式的OLED显示装置中的感测模式期间,驱动电压和数据电压的基本信号波形以及感测节点的电压变化的图表。

[0077] 参照图4和图5,根据典型实施方式的OLED显示装置100的感测模式中的感测操作包括:初始化操作①、感测节点浮置(floating)操作②、以及感测节点感测操作③。

[0078] 在初始化操作①中,在启动感测模式之后,给相关子像素中的DRT的第一节点N1和第二节点N2施加数据电压 V_{data} 和基准电压 V_{ref} 。假设驱动晶体管DRT的第一节点N1是驱动晶体管DRT的栅极节点且第二节点N2是驱动晶体管DRT的源极节点。此外,假设驱动晶体管DRT的源极节点是相关子像素中的感测节点。

[0079] 在感测节点浮置操作②中,驱动晶体管DRT的第二节点N2,即其源极节点在时间 T_r 处被浮置。驱动晶体管DRT的第一节点N1处于其中与初始化电压对应的数据电压 V_{data} 被施加至此的状态。随着驱动晶体管DRT的第二节点N2,即其源极节点被浮置,驱动晶体管DRT的第二节点N2的电压被自举。

[0080] 驱动晶体管DRT的源极节点的电压向着与驱动晶体管DRT的第一节点N1的电压对应的数据电压 V_{data} 自举。电压自举一直持续到驱动晶体管DRT的源极节点的电压和与驱动晶体管DRT的第一节点N1的电压对应的数据电压 V_{data} 之间的差达到阈值电压 V_{th} 为止。

[0081] 如上所述,在驱动晶体管DRT的第二节点N2,即其源极节点中,向着第一节点N1的电压自举的电压称为“源极跟随(source following)”。

[0082] 在感测节点感测操作③中,当驱动晶体管DRT的第二节点N2的自举电压在时间点 T_{sat} 处饱和时,感测驱动晶体管DRT的第二节点N2的饱和电压。

[0083] 在驱动晶体管DRT的第二节点N2,即其源极节点中饱和的电压成为电压 $(V_{\text{data}} - V_{\text{th}} = V_{\text{d}} - V_{\text{th}})$,所述电压是通过从与驱动晶体管DRT的第一节点N1的电压对应的数据电压 V_{data} 减去驱动晶体管DRT的阈值电压 V_{th} 而获得的。在此,图5图解了其中驱动晶体管DRT的阈值电压 V_{th} 具有正值的情形。驱动晶体管DRT的阈值电压 V_{th} 可具有负值。

[0084] 在感测模式中,数据电压 V_{data} 具有恒定的电压 V_{d} ,并且驱动电压 EVDD 具有恒定的电压 V_{e} 。

[0085] 在感测模式中,为了更精确地感测驱动晶体管DRT的阈值电压 V_{th} ,必须在相关子像素的感测节点,即驱动晶体管DRT的第二节点N2的电压饱和之后,通过对应于传感器310的ADC采样并感测(测量)驱动晶体管DRT的第二节点N2的电压。

[0086] 图6是图解根据典型实施方式的OLED显示装置100中的子像素的感测和补偿构造的电路图。

[0087] 参照图6,每一个子像素SP包括:OLED;驱动晶体管DRT,驱动晶体管DRT具有被施加数据电压的第一节点N1、连接至OLED的第一电极的第二节点N2以及电连接至驱动电压线

DVL的第三节点;第一晶体管T1,第一晶体管T1电连接在提供数据电压的数据线DLi与驱动晶体管DRT的第一节点N1之间;第二晶体管T2,第二晶体管T2电连接在提供基准电压的基准电压线RVL与驱动晶体管DRT的第二节点之间;以及电容器Cstg,电容器Cstg电连接在驱动晶体管DRT的第一节点与第二节点之间。

[0088] 子像素SP还包括ADC来作为用于感测驱动晶体管DRT的第二节点N2的饱和电压的构造。ADC电连接至基准电压线RVL并且感测驱动晶体管DRT的第二节点N2的电压。

[0089] ADC电连接至多条基准电压线RVL。可在每一个源极驱动器1C中设置单个ADC。

[0090] 使用上述ADC可有效且精确地感测子像素中的驱动晶体管DRT的阈值电压。

[0091] 参照图6,模拟-数字转换器ADC感测驱动晶体管DRT的第二节点N2的电压,将感测电压Vsen转换为数字值,并且将包含转换的数字值的感测数据Dsen传输至时序控制器140。

[0092] 时序控制器140接收感测数据Dsen并基于接收的感测数据Dsen补偿每一个子像素的数据。

[0093] 例如,时序控制器140基于感测数据Dsen计算每一个子像素的数据补偿量 $\Delta Data$,将计算的数据补偿量 $\Delta Data$ 存储在存储器(未示出)中,在驱动子像素的一时间点处给与相关子像素有关的数据Data加上数据补偿量 $\Delta Data$,并且将最终被补偿的数据Data'提供给相关数据驱动器120($Data' = Data + \Delta Data$)。

[0094] 如上所述,驱动晶体管DRT之间的阈值电压的差异通过所述数据补偿而被补偿。这能够减小或消除子像素之间的亮度差异,由此提高图像质量。

[0095] 在感测模式中,通过源极跟随来感测驱动晶体管DRT的初始阈值电压Vth,通过数据补偿来补偿驱动晶体管DRT之间的阈值电压的差异,更新并感测每个DRT中的阈值电压的变化(下文称为“阈值电压变化”) ΔVth ,并且通过数据补偿来补偿驱动晶体管DRT之间的阈值电压($Vth + \Delta Vth$)的差异,由此提高补偿效率。

[0096] 图7是图解根据典型实施方式的OLED显示装置100中的子像素的初始阈值电压感测和补偿构造的示图。图8是图解当感测和补偿初始阈值电压时,初始阈值电压的变化的图表。在图7中,数字值被表示为对应的模拟值。

[0097] 参照图7和图8,当感测和补偿根据典型实施方式的OLED显示装置100中的子像素的初始阈值电压时,在初始化操作①中,给相关子像素中的DRT的第一节点N1和第二节点N2施加数据电压Vdata1和基准电压Vref。之后,随着驱动晶体管DRT的第二节点N2,即其源极节点被浮置,驱动晶体管DRT的第二节点N2的电压被自举。

[0098] 驱动晶体管DRT的源极节点的电压向着与驱动晶体管DRT的第一节点N1的电压对应的数据电压Vdata1自举,如图8中所示。电压自举一直持续到驱动晶体管DRT的源极节点的电压和与驱动晶体管DRT的第一节点N1的电压对应的数据电压Vdata1之间的差达到阈值电压Vth1为止。

[0099] 在感测节点浮置操作②中,当驱动晶体管DRT的第二节点N2的自举电压饱和时,感测驱动晶体管DRT的第二节点N2的饱和电压 $Vg - Vth1 = Vdata1 - Vth1$ 。

[0100] 数据驱动器120的ADC感测驱动晶体管DRT的第二节点N2的电压,将感测电压Vsen转换为数字值,并且将感测数据Dsen(Vth1)传输至时序控制器140。感测数据Dsen(Vth1)包括从感测电压Vsen转换而来的数字值。

[0101] 时序控制器140基于感测数据Dsen(Vth1)计算每一个子像素的数据补偿量 $\Delta Data$

(V_{th1}), 并且将计算的数据补偿量 $\Delta Data(V_{th1})$ 存储在存储器760中。例如, 如图7中所示, 时序控制器140使用与感测数据 $D_{sen}(V_{th1})$ 对应的感测电压 V_{sen} 计算每一个子像素的数据补偿量 $\Delta Data(\Delta V_{th1})$, 并且将计算的结果存储在存储器760中。通过从驱动晶体管DRT的第二节点N2的饱和电压 $V_g - V_{th1} = V_{data1} - V_{th1}$, 即感测电压 V_{sen} 减去数据电压 V_{data1} 来获得初始阈值电压 V_{th1} 。时序控制器140将获得的初始阈值电压 V_{th1} 存储在存储器760中作为数据补偿量 $\Delta Data(\Delta V_{th1})$ 。

[0102] 因为感测的初始阈值电压 V_{th1} 根据驱动晶体管DRT而变化, 所以出现了驱动晶体管DRT之间的阈值电压的差异。图9是图解当感测和补偿初始阈值电压时, 数据电压的基本信号波形以及阈值电压的位置特异性变化的图表。

[0103] 在图7的子像素补偿操作③中, 在驱动子像素的一时间点处, 时序控制器140给与相关子像素SP有关的数据 $Data$ 加上数据补偿量 $\Delta Data(\Delta V_{th1})$, 并且将获得的补偿数据 $Data' = Data + \Delta Data(\Delta V_{th1})$ 提供给相关数据驱动器120。数据驱动器120将补偿数据电压 $V_{data1}' = V_{data1} + V_{th1}$ 提供给相关子像素SP。在此, 补偿数据电压 $V_{data1}' = V_{data1} + V_{th1}$ 是通过给相关子像素SP的数据电压 V_{data1} 加上初始阈值电压 V_{th1} 而获得的。

[0104] 图10是图解根据典型实施方式的OLED显示装置100中的子像素的更新阈值电压感测和补偿构造的示图。图11是图解当感测和补偿更新阈值电压时, 阈值电压的变化的图表。

[0105] 参照图10和图11, 当感测和补偿根据典型实施方式的OLED显示装置100中的子像素的更新阈值电压时, 在操作④中, 给相关子像素的驱动晶体管DRT的第一节点N1施加通过给相关子像素的数据电压 V_{data1} 加上初始阈值电压 V_{th1} 而获得的补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$, 并且给第二节点N2施加基准电压 V_{ref} 。在感测节点浮置操作中, 随着驱动晶体管DRT的第二节点N2, 即其源极节点被浮置, 驱动晶体管DRT的第二节点N2的电压被自举。

[0106] 如图10中的⑤所示, 驱动晶体管DRT的源极节点的电压向着与驱动晶体管DRT的第一节点N1(DRT的栅极)的电压对应的数据电压 V_{data2} 自举, 如图11中所示。假设驱动晶体管DRT的阈值电压不变化, 电压自举⑤一直进行到源极节点电压达到值 $V_{data2} - V_{th1} = (V_{data1} + V_{th1}) - V_{th1}$ 为止, 所述值是阈值电压 V_{th1} 与补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$ 之间的差。然而, 当之前感测的驱动晶体管DRT的阈值电压 V_{th} 随着时间的流逝发生变化时, 驱动晶体管DRT的源极节点的电压自举⑤一直持续到源极节点电压为 $V_{data2} - \Delta V_{th1} = (V_{data1} + V_{th1}) - \Delta V_{th1}$ (其是补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$ 与阈值电压变化 ΔV_{th1} 之间的差) 为止。

[0107] 在阈值电压变化感测操作⑥中, 感测驱动晶体管DRT的第二节点N2的饱和电压 $V_{data2} - \Delta V_{th1} = (V_{data1} + V_{th1}) - \Delta V_{th1}$ 。

[0108] 数据驱动器120的ADC感测驱动晶体管DRT的第二节点N2的电压, 将感测电压 V_{sen} 转换为数字值, 并将包含转换的数字值的感测数据 $D_{sen}(\Delta V_{th1})$ 传输至时序控制器140。符号 $D_{sen}(\Delta V_{th1})$ 是指当晶体管阈值变化 ΔV_{th1} 时感测到的 D_{sen} 值。

[0109] 在数据补偿量计算操作⑦中, 时序控制器140基于感测数据 $D_{sen}(\Delta V_{th1})$ 计算阈值电压变化 ΔV_{th1} 以及每一个子像素的最终数据补偿量 $\Delta Data$, 并且将计算的阈值电压变化 ΔV_{th1} 和数据补偿量 $\Delta Data$ 存储在存储器760中。例如, 如图10中所示, 时序控制器140使用与感测数据 D_{sen} 对应的感测电压 V_{sen} 计算每一个子像素的数据补偿量 $\Delta Data(V_{th1} + \Delta V_{th1})$, 即初始阈值电压 V_{th1} 和阈值电压变化 ΔV_{th1} , 并且将计算的结果存储在存储器760

中。在此,通过从驱动晶体管DRT的第二节点N2的饱和电压 $V_{data2} - \Delta V_{th1} = (V_{data1} + V_{th1}) - \Delta V_{th1}$ 减去补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$ 来获得阈值电压变化 ΔV_{th1} 。

[0110] 图12是图解当感测和补偿更新阈值电压时,数据电压、数据补偿量和阈值电压的位置特异性变化的图表。

[0111] 在子像素补偿操作中,为驱动子像素,时序控制器140给与相关子像素有关的数据加上数据补偿量 $\Delta Data (V_{th1} + \Delta V_{th1})$,并且将最终的补偿数据 $Data' = Data + \Delta Data (V_{th1} + \Delta V_{th1})$ 提供给相应的数据驱动器120。数据驱动器120提供补偿数据电压 V_{data}' ,所述补偿数据电压 V_{data}' 是通过给相应子像素的数据电压 V_{data1} 加上初始阈值电压 V_{th1} 和阈值电压变化 ΔV_{th1} 而获得的。

[0112] 根据典型实施方式的OLED显示装置100重复已参照图10描述的感测和补偿子像素的更新阈值电压的操作。时间流逝之后,基于驱动晶体管的阈值电压变化补偿驱动晶体管之间的阈值电压的差异。这能够减小或消除子像素之间的亮度差异,由此提高图像质量。

[0113] 在如上所述根据典型实施方式的OLED显示装置100中,给相关子像素施加数据电压的数据驱动器120的DAC、感测阈值电压 V_{th} 的ADC、以及存储基于感测数据 D_{sen} 所计算的子像素的阈值电压变化 ΔV_{th} 和子像素的数据补偿量 $\Delta Data$ 的存储器760可能具有不同的解析度。现在将参照附图描述使用具有不同解析度的DAC、ADC和存储器的阈值电压感测和补偿结构。

[0114] 图13是图解根据典型实施方式的OLED显示装置100中的用于感测和补偿子像素的初始阈值电压的构造的电路图。图14是图解当感测和补偿初始阈值电压时,阈值电压的变化的图表。

[0115] 参照图13和图14,DAC给驱动晶体管DRT提供与感测和驱动操作中的数据对应的数据电压 V_{data} 。所述数据例如可以是A-比特视频数据。

[0116] 此外,伽马基准电压供给电路1350给DAC提供对应于A比特的 2^A 个伽马基准电压。伽马基准电压供给电路1350可包括在参照图1描述的电源控制器150中,但本发明不限于此。

[0117] 最大伽马基准电压例如可以是X伏(V)。DAC从时序控制器140接收A-比特数据并从伽马基准电压供给电路1350接收 2^A 个伽马基准电压,并且DAC给驱动晶体管DRT提供 2^A 个数据电压 V_{data1} 。因而,DAC的输出电压解析度为 $X \text{ V/A比特}$,且其能够表示为 $X/2^A \text{ V每比特}$ 。

[0118] 当在初始化操作①中感测和补偿根据典型实施方式的OLED显示装置100的子像素的初始阈值电压时,DAC给相关子像素内的驱动晶体管DRT的第一节点N1施加一固定电压,例如a V(即“a”伏)的数据电压 V_{data1} 。此外,假设基准电压 V_{ref} 为b V(即“b”伏)。

[0119] 之后,随着驱动晶体管DRT的第二节点N2,即驱动晶体管DRT的源极节点被浮置,驱动晶体管DRT的源极节点的电压向着与驱动晶体管DRT的第一节点N1的电压对应的数据电压 V_{data1} 自举,如图14中所示。电压自举一直持续到驱动晶体管DRT的源极节点的电压和与驱动晶体管DRT的第一节点N1的电压对应的数据电压 V_{data1} 之间的差达到初始阈值电压 V_{th1} 为止。

[0120] 感测驱动晶体管DRT的第二节点N2的电压的ADC将峰值电压,例如Y V(即“Y”伏)的感测电压 V_{sen} 转换为A-比特感测数据 D_{sen} ,并且将感测数据 D_{sen} 传输至时序控制器140。因此,ADC的感测电压解析度为 $Y \text{ V/A比特}$,且其能够表示为 $Y/2^A \text{ V每比特}$ 。

[0121] 在感测节点浮置操作②中,ADC能够以 $Y/2^A$ V为单位感测驱动晶体管DRT的第二节点N2的饱和电压 $V_g-V_{th1}=V_{data1}-V_{th1}$ 。ADC的感测电压 $V_{sen}(V_{th1})$ 仅能够以 $Y/2^A$ 的增量表示,如图14和表1中所示。

[0122] 表1

[0123]

感测的 V_{th1} (V)	ADC输出
$Y/2^A$	1
$2Y/2^A$	2
$3Y/2^A$	3
$4Y/2^A$	4
$5Y/2^A$	5
$6Y/2^A$	6

[0124] 时序控制器140通过从对应于感测数据 D_{sen} 的感测电压 V_{sen} ,即驱动晶体管DRT的第二节点N2的饱和电压 $V_g-V_{th1}=V_{data1}-V_{th1}$ 减去数据电压 V_{data1} 来计算初始阈值电压 V_{th1} ,并且将计算的结果作为数据补偿量 $\Delta Data$ 存储在存储器1360中。

[0125] 时序控制器140将阈值电压 V_{th1} 作为比ADC的每单位比特的感测电压高的每单位比特的电压,存储在存储器1360中。

[0126] 当计算每一个子像素的数据补偿量 $\Delta Data(V_{th1})$ 时,时序控制器140可以以 Y V/A-比特= $Y/2^A$ V/比特,即ADC的感测电压解析度为单位计算数据补偿量 $\Delta Data(V_{th1})$ 。为了增加补偿范围以补偿具有较宽分布的初始阈值电压,可改变数据补偿量 $\Delta Data(V_{th1})$ 的基本单位。例如,时序控制器140例如以 Z V/A-比特= $Z/2^A$ V/比特为单位计算每一个子像素的阈值电压 V_{th1} ,并且将计算的结果作为数据补偿量 $\Delta Data$ 存储在存储器1360中。下文中,假设 $Z=2Y$,但这并不构成限制。

[0127] 表2

[0128]

感测的 V_{th1} (V)	作为 $\Delta Data$ 存储的值
$Y/2^A$	1
$2Y/2^A$	1
$3Y/2^A$	2
$4Y/2^A$	2
$5Y/2^A$	3
$6Y/2^A$	3

[0129] 在子像素补偿操作③中,为在一时间点处驱动子像素,如表3中,时序控制器140将存储于存储器1360中的数据补偿量 $\Delta Data(V_{th1})$ 转换为与DAC的输出电压解析度($X/2^A$ V/比特)相协调,并且给数据驱动器120提供补偿数据 $Data1' = Data1 + \Delta Data(V_{th1})$ 。

[0130] 表3

[0131]

感测的 V_{th1} (V)	向下转换的 $\Delta Data$ 值
$Y/2^A$	1

$2Y/2^A$	1
$3Y/2^A$	1
$4Y/2^A$	1
$5Y/2^A$	1
$6Y/2^A$	1

[0132] 类似地,当感测和补偿子像素的更新阈值电压时,在操作④中,DAC给相关子像素内的驱动晶体管DRT的第一节点N1施加与相关子像素的补偿数据 $Data1' = Data1 + \Delta Data$ (V_{th1}) 对应的补偿数据电压 $V_{data1}' = V_{data1} + V_{th1}$ 。数据电压 V_{data1} 固定为V,且被转换为与DAC的输出电压解析度 ($X/2^A$ V/比特) 相协调的数据补偿量 $\Delta Data$ (V_{th1}) 如表3中所示。补偿数据电压 $V_{data1}' = V_{data1} + V_{th1}$ 如表4中所示。就是说,DAC的输出电压解析度 $X/2^A$ V/比特低于ADC的感测电压解析度 $Y/2^A$ V/比特,并且按照同一数据补偿量 $\Delta Data$ (V_{th1}) 计算其他阈值电压。

[0133] 表4

感测的 V_{th1} (V)	施加的电压(V) (DAC 输出)
$Y/2^A$	$a + X/2^A$
$2Y/2^A$	$a + X/2^A$
$3Y/2^A$	$a + X/2^A$
$4Y/2^A$	$a + X/2^A$
$5Y/2^A$	$a + X/2^A$
$6Y/2^A$	$a + X/2^A$

[0135] 在阈值电压变化感测操作⑥中,ADC能够以 $Y/2^A$ V为单位感测驱动晶体管DRT的第二节点N2的饱和电压 $V_{data2} - (V_{th1} + \Delta V_{th1}) = V_{data1} - \Delta V_{th1}$ 。按照初始阈值电压 V_{th1} 的阈值电压变化如表5中所示。

[0136] 表5

[0137]

V_{th1} (V)	感测的 ΔV_{th1} (V)	ADC输出
$Y/2^A$	$-5Y/2^A$	-5
$2Y/2^A$	$-4Y/2^A$	-4
$3Y/2^A$	$-3Y/2^A$	-3
$4Y/2^A$	$-2Y/2^A$	-2
$5Y/2^A$	$-Y/2^A$	-1
$6Y/2^A$	0	0

[0138] 在数据补偿量计算操作⑦中,时序控制器140将ADC的阈值电压变化 ΔV_{th1} 作为比ADC的每单位比特的感测电压高的每单位比特的电压存储在存储器1360中。

[0139] 在数据补偿量计算操作⑦中,当计算每一个子像素的数据补偿量 $\Delta Data$ ($V_{th1} + \Delta V_{th1}$) 时,时序控制器140可以以 Y V/A-比特或 $Y/2^A$ V/比特,即ADC的感测电压解析度为单位计算数据补偿量 $\Delta Data$ ($V_{th1} + \Delta V_{th1}$),并且为了增加补偿范围以补偿具有较宽分布的

初始阈值电压,可改变数据补偿量 ΔData ($V_{th1} + \Delta V_{th1}$) 的基本单位。例如,时序控制器140以 $Z/2^A$ V/比特为单位计算数据补偿量 ΔData ($V_{th1} + \Delta V_{th1}$),如表6中所示。

[0140] 表6

[0141]

感测的 ΔV_{th1} (V)	ΔData 更新值 (比特)
$-5Y/2^A$	-2
$-4Y/2^A$	-2
$-3Y/2^A$	-1
$-2Y/2^A$	-1
$-Y/2^A$	0
0	0

[0142] 时序控制器140计算每一个相关子像素的阈值电压变化 ΔV_{th1} 以及初始阈值电压 V_{th1} ,并将计算的结果作为最终或更新的数据补偿量 ΔData ($V_{th1} + \Delta V_{th1}$) 存储在存储器1360中,如表7中所示。

[0143] 表7

[0144]

初始 V_{th1} (V)	感测的 ΔV_{th1} (V)	更新的 V_{th2} (V)	作为 ΔData 存储的值(比特)
$Y/2^A$	$-5Y/2^A$	$-4Y/2^A$	-2
$2Y/2^A$	$-4Y/2^A$	$-2Y/2^A$	-1
$3Y/2^A$	$-3Y/2^A$	0	0
$4Y/2^A$	$-2Y/2^A$	$2Y/2^A$	1
$5Y/2^A$	$-Y/2^A$	$4Y/2^A$	2
$6Y/2^A$	0	$6Y/2^A$	3

[0145] 因为根据典型实施方式的OLED显示装置100重复感测和补偿子像素的更新阈值电压的操作,所以在流逝了预定时间之后OLED显示装置100通过反映每个驱动晶体管的阈值电压变化,修正驱动晶体管之间的阈值电压偏差,由此减小或消除了子像素之间的亮度差异。由此,可提高图像质量。

[0146] 图15图解了根据数据电压 V_{data} 的输出电压解析度而产生的感测电压误差。

[0147] 参照图15,当感测前述显示装置的初始阈值电压和更新阈值电压时,数据驱动器120的DAC将输出伽马基准电压表示为A比特。因而,可通过将数据驱动器120的DAC的输出电压除以A比特来表示施加给每个子像素的驱动晶体管DRT的栅极的数据电压 V_{data} 或 V_{data}' 。因此,因为在前述例子中对应于1比特的电压的幅度是以 $X/2^A$ V/比特设置的,所以数据驱动器120的DAC在精确输出被施加至每个子像素的驱动晶体管DRT的栅极的数据电压 V_{data} 或 V_{data}' 方面具有限制。数据驱动器120的DAC的输出电压解析度是不够的,并且精确感测阈值电压 V_{th1} 和阈值电压变化 ΔV_{th1} 的能力受到限制。

[0148] 在感测前述显示装置的初始阈值电压和更新阈值电压时,因为没有以更精确的单位感测阈值电压 V_{th1} 和阈值电压变化 ΔV_{th1} ,所以对于阈值电压 V_{th1} 的补偿不完美,可能

在具有低灰度级亮度的屏幕上形成污点。

[0149] 在如上所述根据典型实施方式的OLED显示装置100中,在给相关子像素施加数据电压Vdata的数据驱动器120的DAC、感测阈值电压Vth的ADC、以及存储器之间可能存在解析度的差异,所述存储器存储通过基于感测数据Dsen计算每一个子像素的阈值电压变化 ΔV_{th} 和最终的数据补偿量 $\Delta Data$ 所获得的结果。下文中,将参照附图描述使用具有不同解析度的DAC、ADC和存储器来感测和补偿阈值电压的结构。

[0150] 图16是图解根据典型实施方式的OLED显示装置100中的子像素的感测和补偿构造的电路图。图17是图解当感测阈值电压时,施加至数据驱动器的伽马基准电压的图表。

[0151] 参照图16,在感测和驱动操作的情况下,DAC给驱动晶体管DRT的栅极提供对应于数据Data的数据电压Vdata。在此,数据Data可包括A-比特图像数据。此外,伽马基准电压供给电路1350给DAC提供对应于“A”比特的 2^A 个伽马基准电压。

[0152] 如图17中所示,伽马基准电压供给电路1350施加给数据驱动器的伽马基准电压可变化。伽马基准电压供给电路1350提供位于最小伽马基准电压GMamin与最大伽马基准电压GMamax之间的伽马基准电压范围 ΔGMA 内的伽马基准电压,并且改变最小伽马基准电压GMamin和最大伽马基准电压GMamax中的至少一个,以能够改变伽马基准电压。

[0153] 在初始阈值电压感测操作和驱动操作的情况下,最小伽马基准电压GMamin可以是0V,且最大伽马基准电压GMamax可以是Vc V。此外,当更新阈值电压时,最小伽马基准电压GMamin可以是Va V,且最大伽马基准电压GMamax可以是Vb V。因此,在初始阈值电压感测操作和驱动操作的情况下,DAC可将A-比特数据表示为Vc V/A-比特(或Vc/ 2^A V/比特),并且当更新阈值电压时可将A-比特数据表示为(Vb-Va)/A-比特(或(Vb-Va)/ 2^A V/比特)。当更新阈值电压时,能够增加DAC的输出电压解析度。

[0154] 当输出DAC的数据电压时,如果输出数据电压的范围减小,则能够表示相同数量比特的数据电压变小。当显示装置实际驱动图像时,输出数据电压的范围应当较大,但在感测阈值电压时使用的输出数据电压的范围较窄。由于该原因,在感测操作的情况下,输出数据电压的范围减小。由此,可增加阈值电压Vth和阈值电压变化 ΔV_{th} 的感测电压解析度。

[0155] 例如,在初始阈值电压感测操作和驱动操作的情况下,最大伽马基准电压GMamax例如可以是X V。因此,DAC从时序控制器140接收A-比特数据Data并从伽马基准电压供给电路1350接收 2^A 个伽马基准电压,并且DAC给驱动晶体管DRT的栅极提供 2^A 个数据电压Vdata1。结果,DAC的输出电压解析度能够将X/ 2^A V每比特表示为X V/A-比特。

[0156] 在另一个示例中,感测更新阈值电压时的最大伽马基准电压GMamax可低于阈值电压感测操作和驱动操作情况下的最大伽马基准电压GMamax。根据前述示例,ADC的感测电压解析度能够将Y/ 2^A V每比特表示为Y V/A-比特。

[0157] 当感测和补偿根据本实施方式的OLED显示装置100的子像素的初始阈值电压时,在初始化操作①中,如参照图13所述的,ADC能够以Y/ 2^A V为单位感测驱动晶体管DRT的第二节点N2的饱和电压Vg-Vth1=Vdata1-Vth1。

[0158] 时序控制器140可计算初始阈值电压Vth1并将计算的结果作为数据补偿量存储在存储器1360中。时序控制器140可以以Z V/A比特=Z/ 2^A V/比特为单位使用每一个子像素的阈值电压Vth1计算数据补偿量 $\Delta Data(V_{th1})$,如表2中所示。

[0159] 在子像素补偿操作③中,当驱动子像素的时序到来时,时序控制器140将存储于存

存储器1360中的数据补偿量 $\Delta \text{Data} (V_{th1})$ 转换为与DAC的输出电压解析度 ($X/2^A$ V/比特) 相协调,如表8中所示,并给数据驱动器120提供补偿数据 $\text{Data1}' = \text{Data1} + \Delta \text{Data} (V_{th1})$ 。

[0160] 表8

[0161]

感测的 V_{th1} (V)	作为 ΔData 存储的值(比特)	向下转换的 ΔData 值(比特)
$Y/2^A$	1	1
$2Y/2^A$	1	1
$3Y/2^A$	2	1
$4Y/2^A$	2	1
$5Y/2^A$	3	1
$6Y/2^A$	3	1

[0162] 类似地,当感测子像素的更新阈值电压时,在操作④中,DAC给相关子像素内的驱动晶体管DRT的第一节点N1施加与相关子像素的补偿数据 $\text{Data1}' = \text{Data1} + \Delta \text{Data} (V_{th1})$ 对应的补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$ 。数据电压 V_{data1} 固定为V,且被转换为与DAC的输出电压解析度 ($Z/2^A$ V/比特) 相协调的数据补偿量 $\Delta \text{Data} (V_{th1})$ 如表9中所示。因而,补偿数据电压 $V_{data2} = V_{data1} + V_{th1}$ 可如表9中所示。在此,Z可大于Y。下文中,假设 $Z = 2Y$,但这并不构成限制。

[0163] 表9

[0164]

感测的 V_{th1} (V)	存储为 ΔData 的值 (比特)	施加的电压 (V) (DAC输出)
$Y/2^A$	1	$a + (2Y/2^A)$
$2Y/2^A$	1	$a + (2Y/2^A)$
$3Y/2^A$	2	$a + (4Y/2^A)$
$4Y/2^A$	2	$a + (4Y/2^A)$
$5Y/2^A$	3	$a + (6Y/2^A)$
$6Y/2^A$	3	$a + (6Y/2^A)$

[0165] 在阈值电压变化感测操作⑥中,ADC以 $Y/2^A$ V为单位感测驱动晶体管DRT的第二节点N2的饱和电压 $V_{data2} - \Delta V_{th1} = V_{data1} + V_{th1} - \Delta V_{th1}$ 。按照初始阈值电压 V_{th1} 的阈值电压变化 ΔV_{th1} 如表10中所示。

[0166] 表10

[0167]

之前的 V_{th1} (V)	感测的 ΔV_{th1} (V)	ΔData 更新值(比特)
$Y/2^A$	$-Y/2^A$	-1
$2Y/2^A$	0	0
$3Y/2^A$	$-Y/2^A$	-1
$4Y/2^A$	0	0
$5Y/2^A$	$-Y/2^A$	-1

$6Y/2^A$	0	0
----------	---	---

[0168] 在数据补偿量计算操作⑦中,当计算每一个子像素的数据补偿量 $\Delta \text{Data} (V_{th1} + \Delta V_{th1})$ 时,时序控制器140例如以 $Z \text{ V/A-比特} = Z/2^A \text{ V/比特}$ 为单位使用之前的数据补偿量 $\Delta \text{Data} (V_{th1})$ 和阈值电压变化 ΔV_{th1} 计算数据补偿量 $\Delta \text{Data} (V_{th1} + \Delta V_{th1})$,如表11中所示。

[0169] 表11

[0170]

$\Delta V_{th1} (V)$	ΔData 更新值 (比特)	
$-Y/2^A$	-	
0	0	
$-Y/2^A$	-	
0	0	
$-Y/2^A$	-	
0	0	

[0171] 时序控制器140使用每一个相关子像素的阈值电压变化 ΔV_{th1} 和初始阈值电压 V_{th1} 计算每一个子像素的最终数据补偿量 $\Delta \text{Data} (V_{th1} + \Delta V_{th1})$,并且将计算的结果存储在存储器1360中。

[0172] 表12

[0173]

初始 $V_{th1} (V)$	感测的 $\Delta V_{th1} (V)$	更新的 $V_{th2} (V)$	作为 ΔData 存储的 值(比特)
$Y/2^A$	$-Y/2^A$	0	0
$2Y/2^A$	0	$2Y/2^A$	1

[0174]

$3Y/2^A$	$-Y/2^A$	$2Y/2^A$	1
$4Y/2^A$	0	$4Y/2^A$	2
$5Y/2^A$	$-Y/2^A$	$4Y/2^A$	2
$6Y/2^A$	0	$6Y/2^A$	3

[0175] 图18是图解根据当感测阈值电压时施加至数据驱动器的伽马基准电压的变化,对阈值电压的感测电压误差获得的改进的图表。

[0176] 参照图18,当感测显示装置的阈值电压 V_{th1} 和阈值电压变化 ΔV_{th1} 时,可减小施加至数据驱动器的伽马基准电压,并且在初始阈值电压感测操作和驱动操作的情况下,DAC能够如图17中所示将A-比特数据表示为 $V_c/A\text{-比特}$,而在更新阈值电压时将A-比特数据表示为 $(V_b - V_a)/A\text{-比特}$ 。因而,更新阈值电压时,能够增加DAC的输出电压解析度。由此,施加至数据驱动器120的输出电压能够变得更细微,并且能够更精确地感测阈值电压 V_{th} 和阈值电压变化 ΔV_{th} 。

[0177] 在如上列出的显示装置中,在感测初始阈值电压和更新阈值电压的操作中,可以以更精确的单位感测阈值电压 V_{th1} 和阈值电压的变化 ΔV_{th1} 。因此,可更彻底地补偿阈值

电压 V_{th} ,由此在具有低灰度级亮度的屏幕上不会形成污点。

[0178] 为了解释本发明的特定原理而给出了前面的描述和附图。在不背离本发明的原理的情况下,本发明所属领域的技术人员能够通过组合、分割、替换或改变要素来进行诸多变形和变化。在此公开的前述实施方式应当解释为仅是举例说明,而不应解释为对本发明的原理和范围的限制。应当理解,本发明的范围应由所附权利要求限定,所有它们的等价物均落入本发明的范围内。

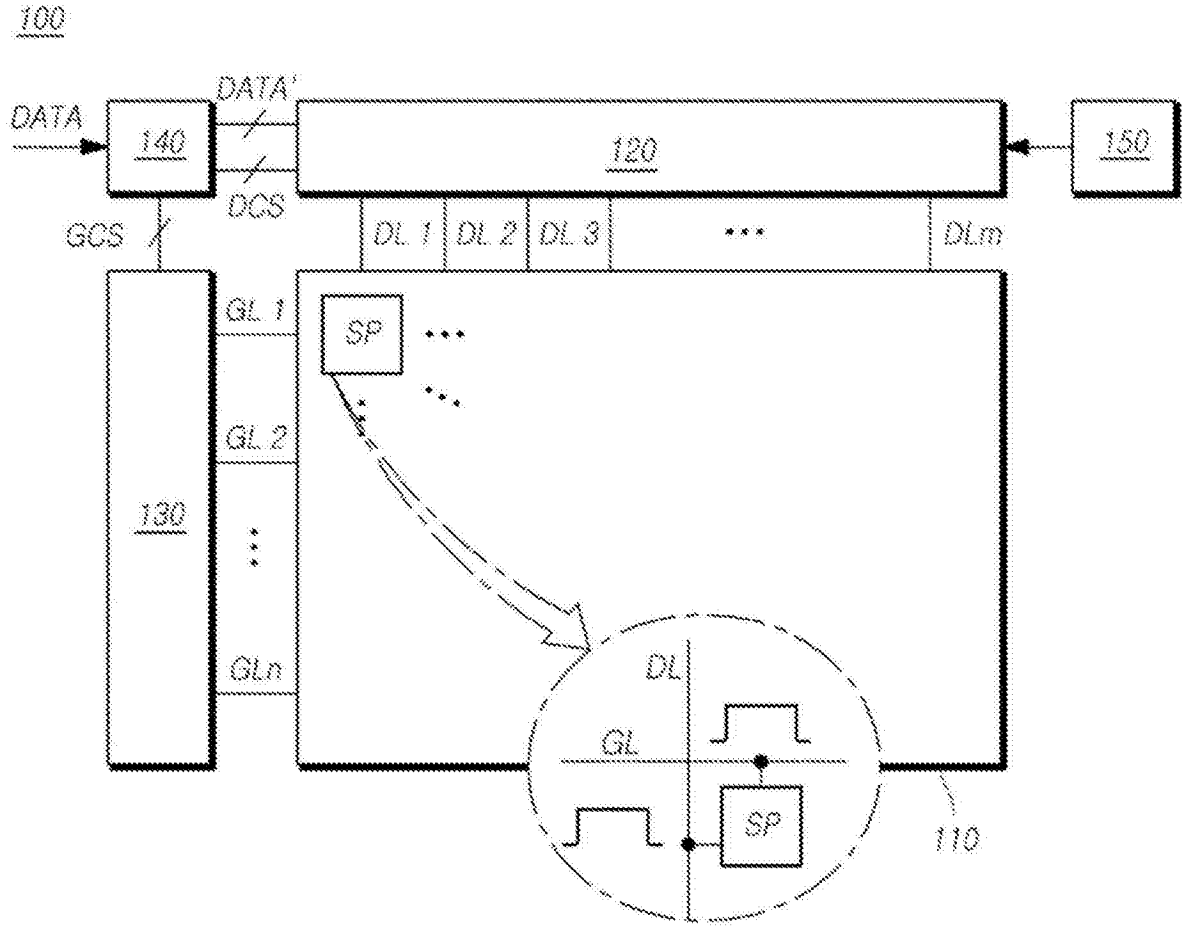


图1

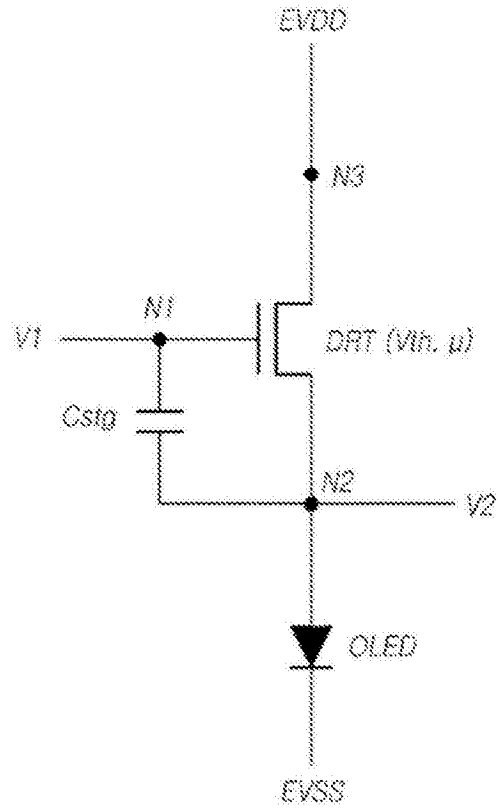


图2

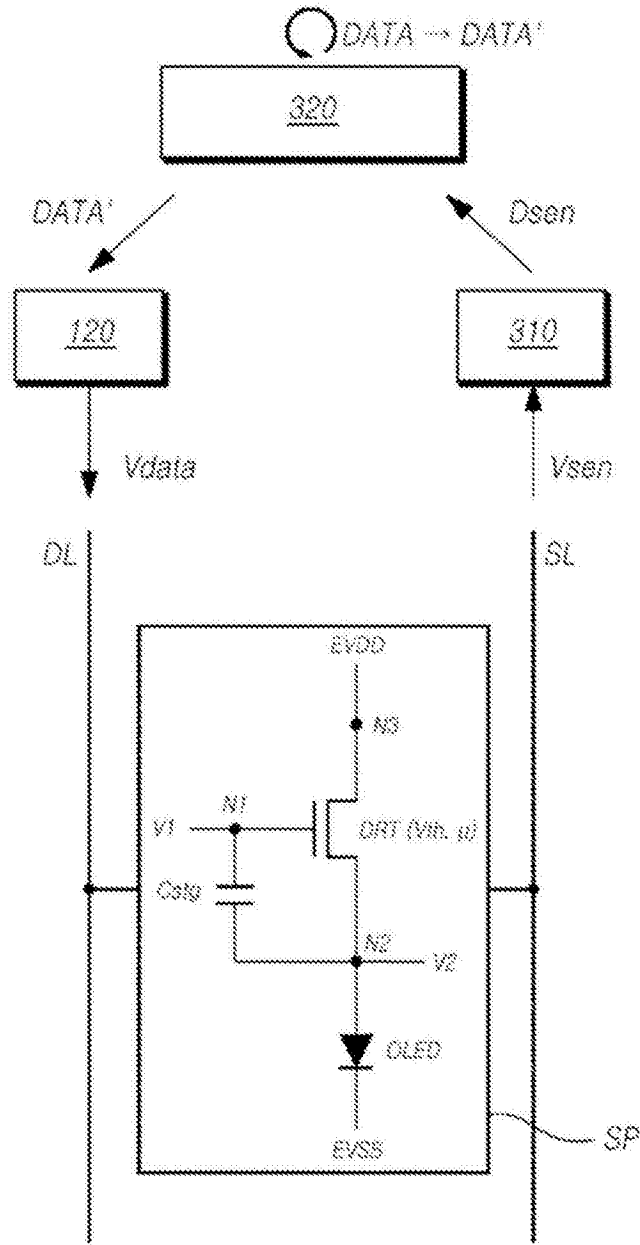


图3

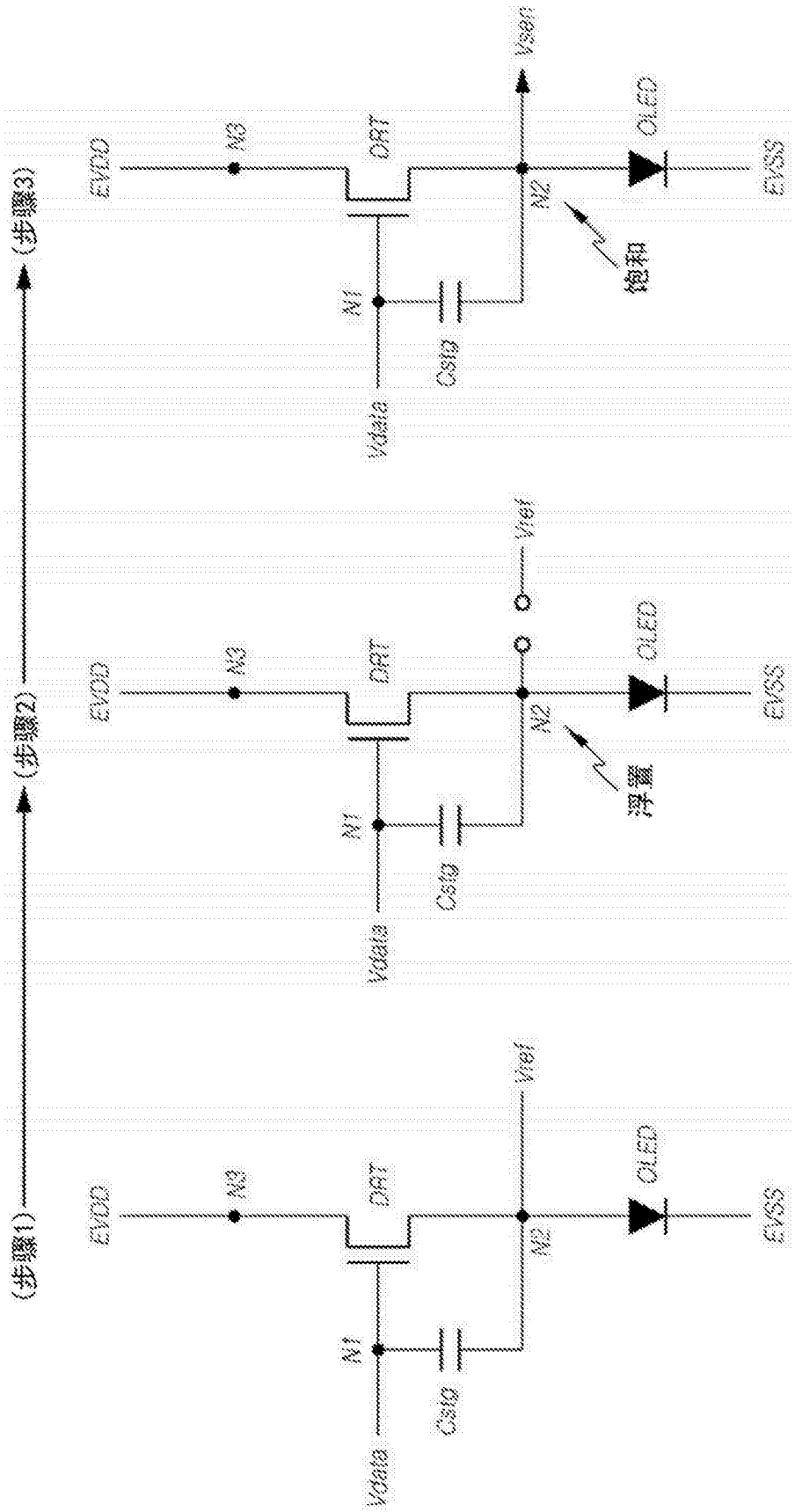


图4

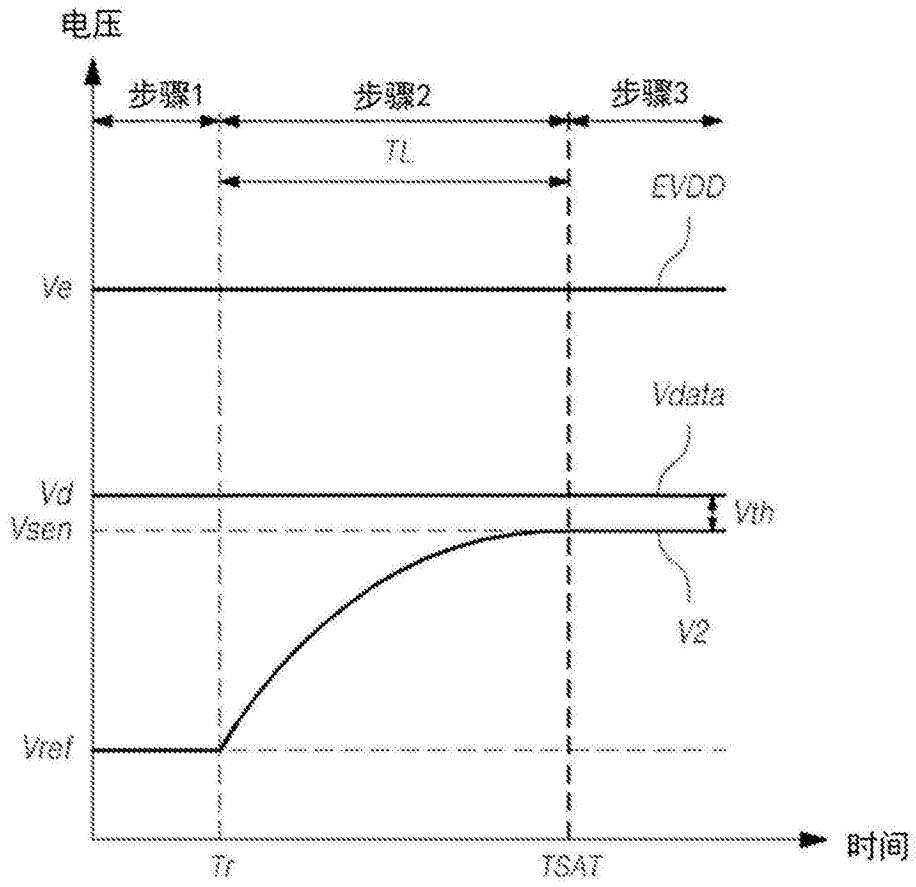


图5

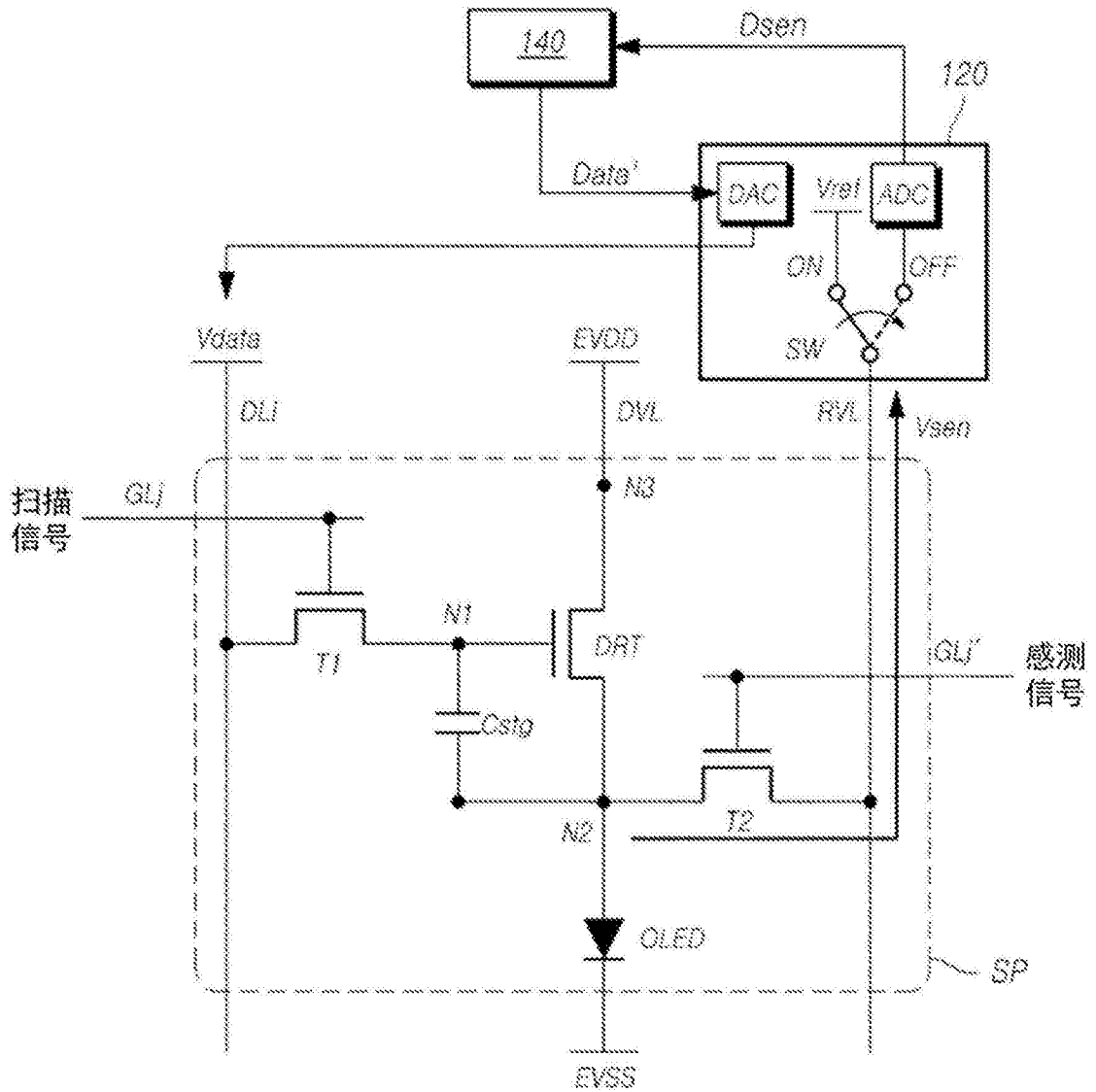


图6

初始Vth感测/补偿

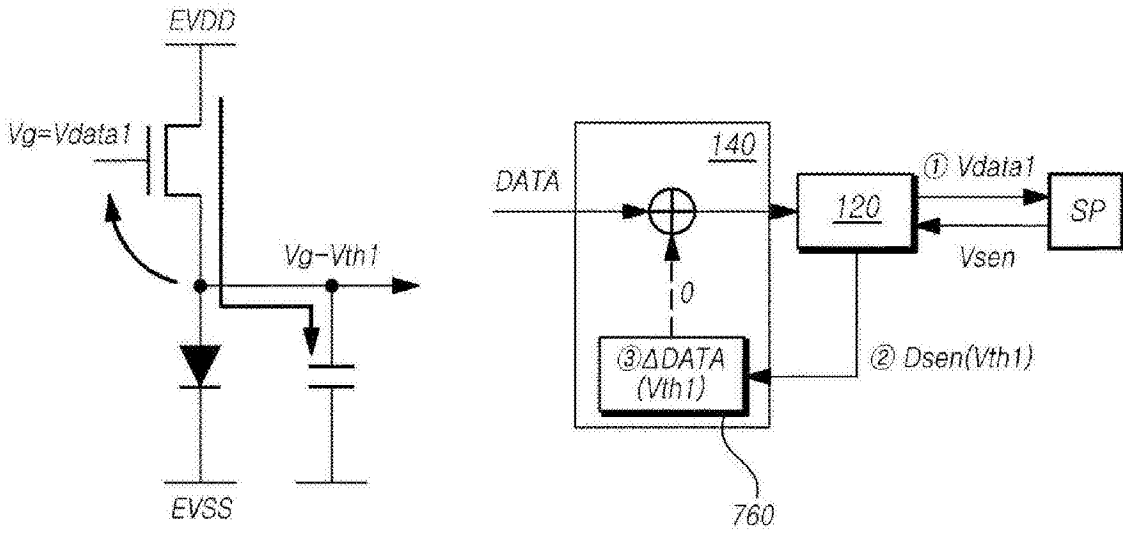


图7

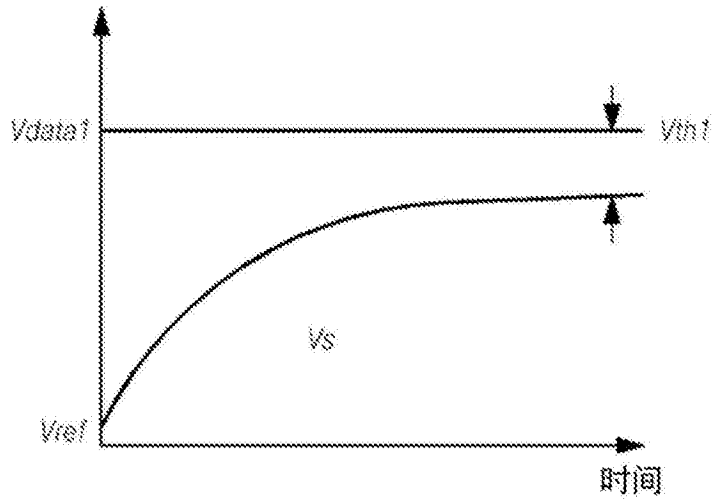


图8

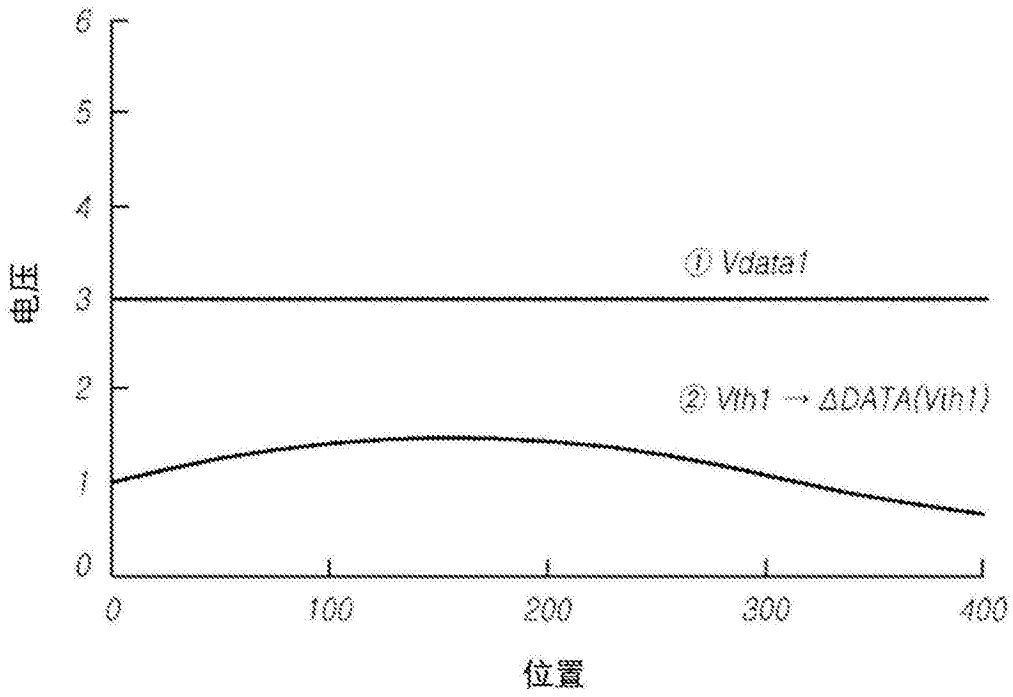


图9

Vth更新感测/补偿

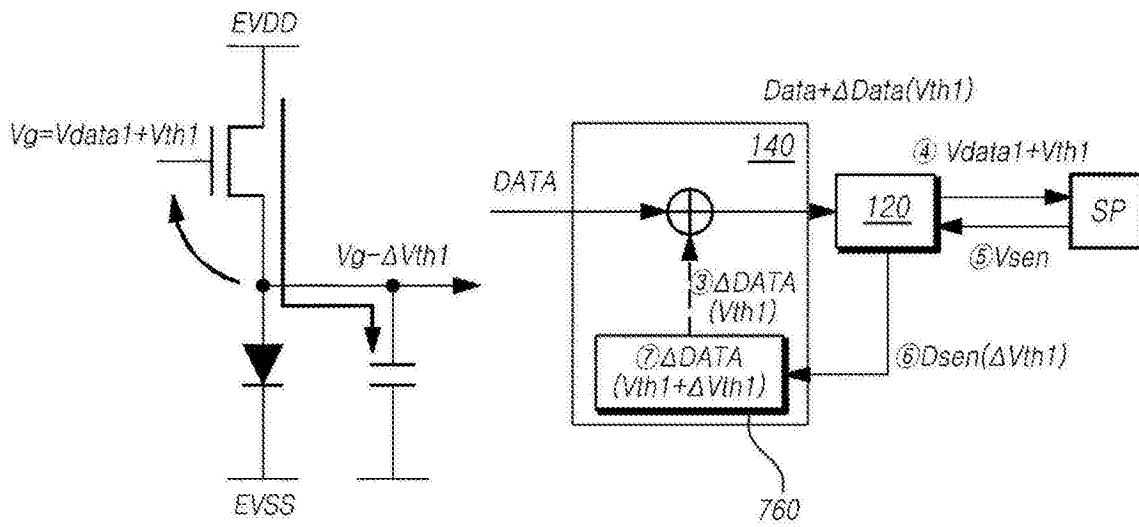


图10

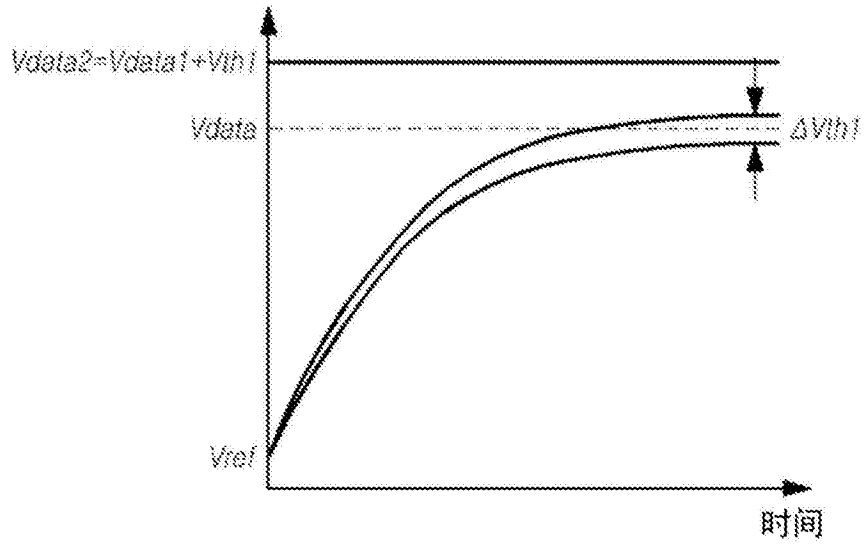


图11

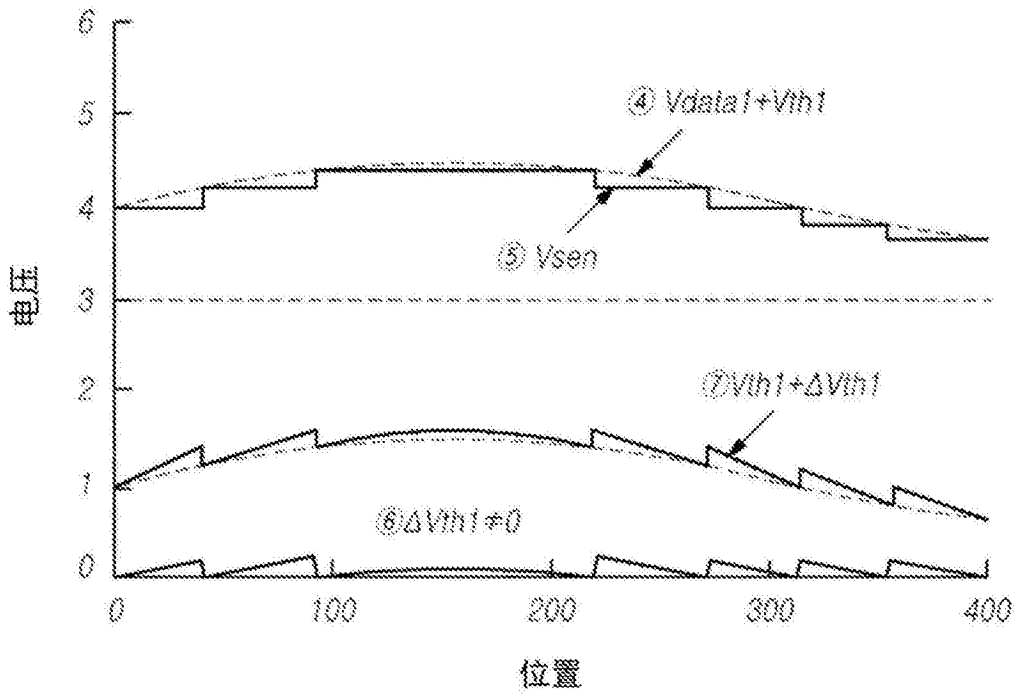


图12

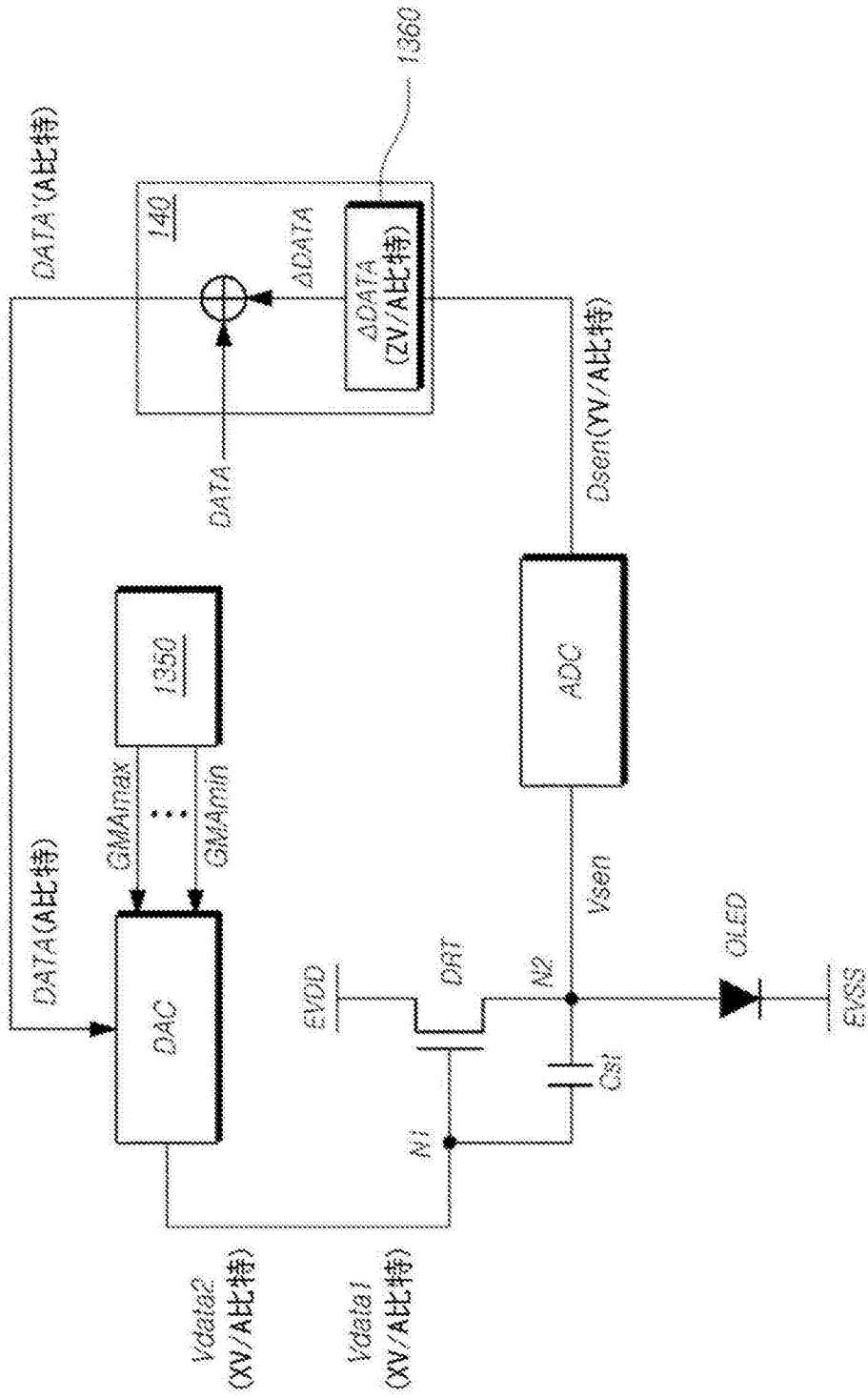


图13

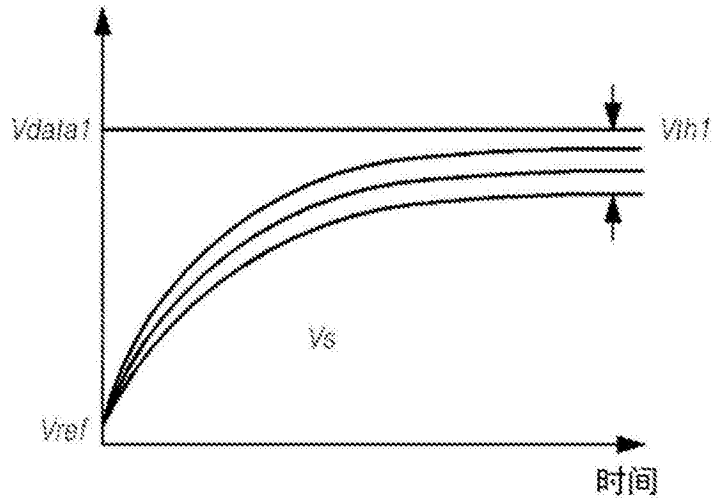


图14

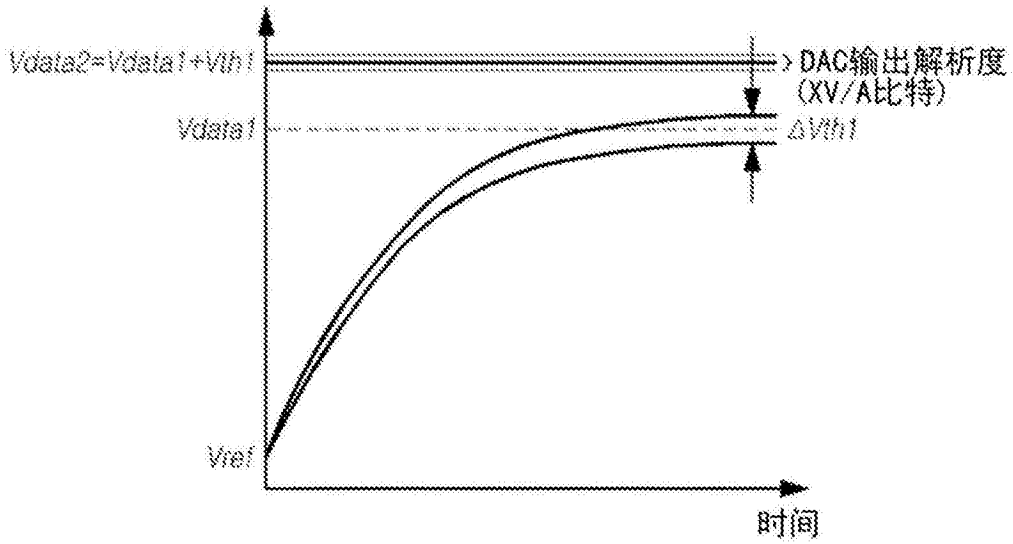


图15

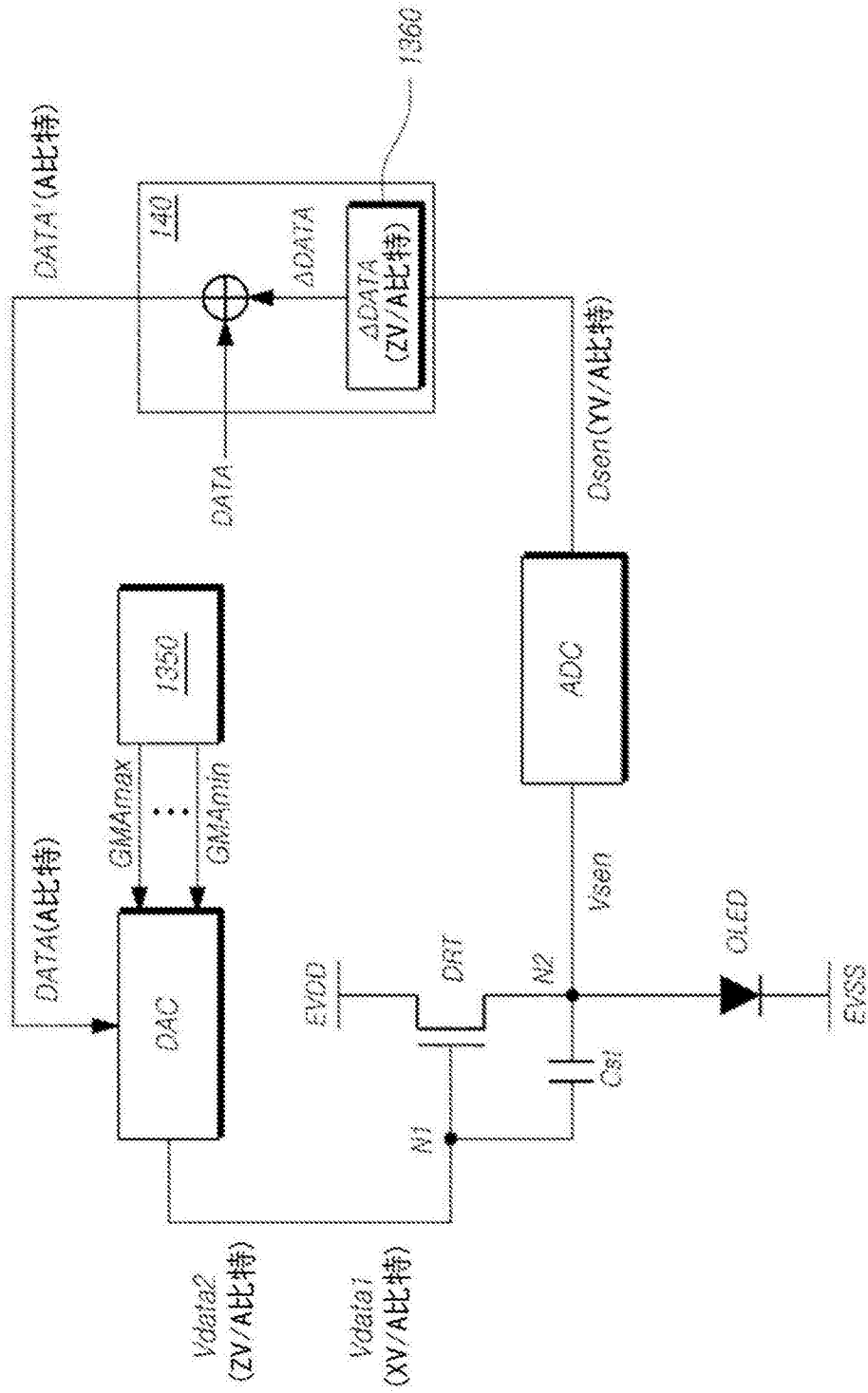


图16

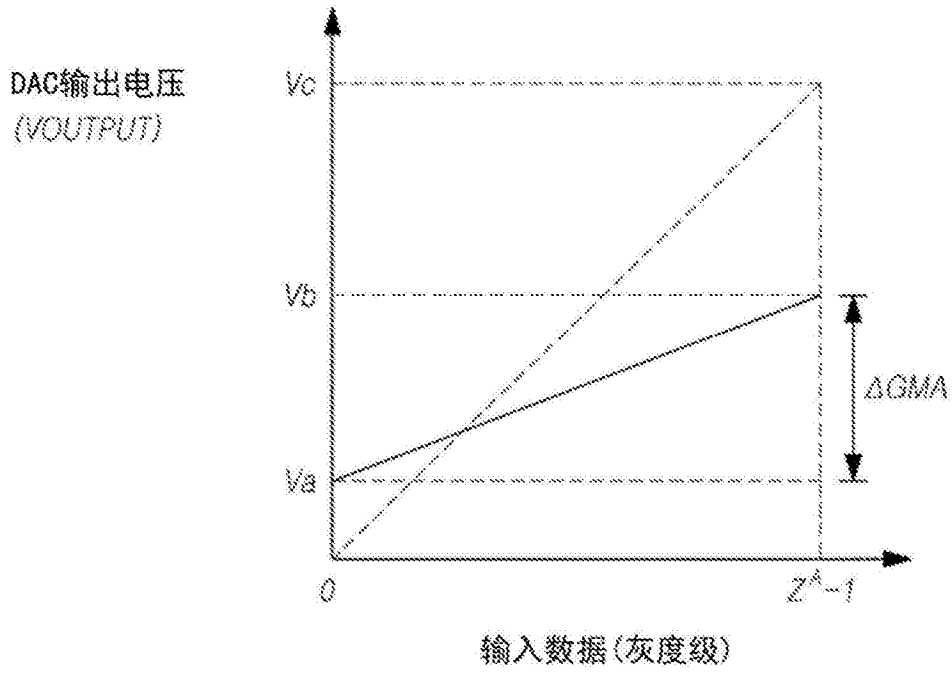


图17

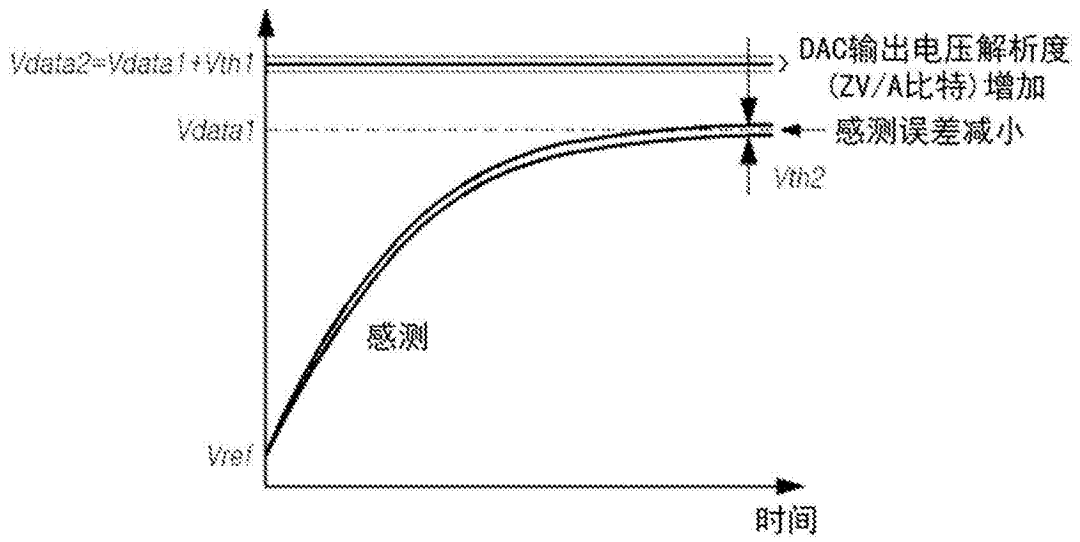


图18

