



(12)实用新型专利

(10)授权公告号 CN 209691758 U

(45)授权公告日 2019.11.26

(21)申请号 201920973397.0

(22)申请日 2019.06.26

(73)专利权人 北京京东方技术开发有限公司

地址 100176 北京市大兴区北京经济技术
开发区地泽路9号1幢407室

专利权人 京东方科技集团股份有限公司

(72)发明人 郝学光 吴新银 乔勇

(74)专利代理机构 北京安信方达知识产权代理
有限公司 11262

代理人 曲鹏 张京波

(51)Int.Cl.

H01L 27/32(2006.01)

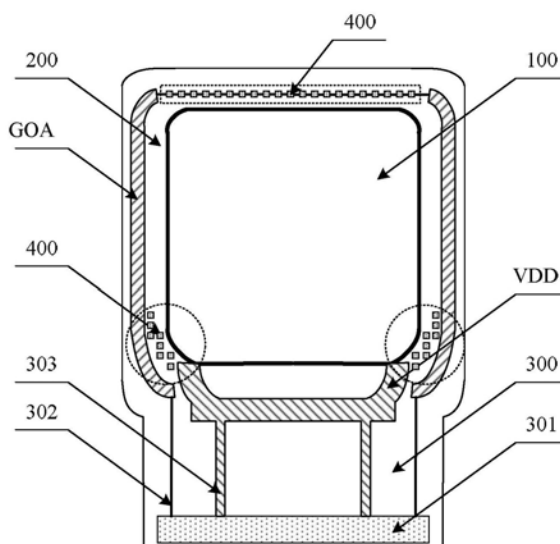
权利要求书1页 说明书8页 附图14页

(54)实用新型名称

显示面板和显示装置

(57)摘要

本实用新型提供了一种显示面板和显示装置。显示面板包括显示区域和位于所述显示区域外围的非显示区域,所述显示区域包括至少一个圆角,所述非显示区域包括栅极驱动电路和位于所述显示区域的圆角外侧的多个虚拟像素,所述虚拟像素的电源线连接所述栅极驱动电路的高电平信号线。本实用新型通过在非显示区域设置虚拟像素,虚拟像素位于显示区域的圆角外侧,有效提高了圆角位置的刻蚀均一性,同时通过虚拟像素的电源线连接栅极驱动电路的高电平信号线,降低了栅极驱动电路的负载,提高了显示区域像素电路的电性能,有效解决了现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。



1. 一种显示面板,其特征在于,包括显示区域和位于所述显示区域外围的非显示区域,所述显示区域包括至少一个圆角,所述非显示区域包括栅极驱动电路和位于所述显示区域的圆角外侧的多个虚拟像素,所述虚拟像素的电源线连接所述栅极驱动电路的高电平信号线。

2. 根据权利要求1所述的显示面板,其特征在于,所述多个虚拟像素位于所述栅极驱动电路与显示区域之间的区域。

3. 根据权利要求1所述的显示面板,其特征在于,所述多个虚拟像素呈阶梯状排列。

4. 根据权利要求3所述的显示面板,其特征在于,在竖直方向上,阶梯状排列的虚拟像素至少包括1列;在水平方向上,阶梯状排列的虚拟像素至少包括1行。

5. 根据权利要求1所述的显示面板,其特征在于,所述显示面板还包括绑定区域,所述显示区域远离绑定区域一侧的外侧设置有规则排布的多个虚拟像素;在竖直方向上,规则排布的虚拟像素至少包括1列;在水平方向上,规则排布的虚拟像素至少包括1行。

6. 根据权利要求1~5任一所述的显示面板,其特征在于,所述显示面板包括四个圆角,所述虚拟像素设置在左下圆角和右下圆角的显示区域外侧,或者,设置在左上圆角和右上圆角的显示区域外侧,或者设置在四个圆角的显示区域外侧。

7. 根据权利要求1~5任一所述的显示面板,其特征在于,所述虚拟像素包括像素驱动电路和发光结构层,所述像素驱动电路包括第一扫描线、第二扫描线和第三扫描线,所述第一扫描线、第二扫描线和第三扫描线与所述栅极驱动电路连接,或者处于悬置状态。

8. 根据权利要求7所述的显示面板,其特征在于,所述像素驱动电路包括驱动晶体管的漏电极,所述发光结构层仅包括阳极,所述驱动晶体管的漏电极与所述发光结构层的阳极电连接。

9. 根据权利要求7所述的显示面板,其特征在于,所述像素驱动电路包括驱动晶体管的漏电极,所述发光结构层包括阳极、发光层和阴极,所述驱动晶体管的漏电极与所述发光结构层的阳极电隔离。

10. 一种显示装置,其特征在于,包括如权利要求1~9任一所述的显示面板。

显示面板和显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,具体涉及一种显示面板和显示装置。

背景技术

[0002] 有机发光二极管显示装置(Organic Light Emitting Diode,OLED)具有超薄、大视角、主动发光、高亮度、发光颜色连续可调、成本低、响应速度快、低功耗、工作温度范围宽及可柔性显示等优点,已逐渐成为极具发展前景的下一代显示技术,广泛应用于各种电子产品中。

[0003] 目前,OLED显示面板的圆角设计越来越普遍,以实现屏幕与电子产品外轮廓形状均一的全面屏概念。但与OLED矩形屏相比,现有OLED异形屏存在显示品质、可靠性和良品率较低的问题。

[0004] 因此,如何提高OLED异形屏的显示品质、可靠性和良品率,是本领域亟待解决的技术问题。

实用新型内容

[0005] 本实用新型实施例所要解决的技术问题是,提供一种显示面板和显示装置,以解决现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。

[0006] 为了解决上述技术问题,本实用新型实施例提供了一种显示面板,包括显示区域和位于所述显示区域外围的非显示区域,所述显示区域包括至少一个圆角,所述非显示区域包括栅极驱动电路和位于所述显示区域的圆角外侧的多个虚拟像素,所述虚拟像素的电源线连接所述栅极驱动电路的高电平信号线。

[0007] 可选地,所述多个虚拟像素位于所述栅极驱动电路与显示区域之间的区域。

[0008] 可选地,所述多个虚拟像素呈阶梯状排列。

[0009] 可选地,阶梯状排列的虚拟像素至少包括1列;在水平方向上,阶梯状排列的虚拟像素至少包括1行。

[0010] 可选地,所述显示面板还包括绑定区域,所述显示区域远离绑定区域一侧的外侧设置有规则排布的多个虚拟像素;在竖直方向上,规则排布的虚拟像素至少包括1列;在水平方向上,规则排布的虚拟像素至少包括1行。

[0011] 可选地,所述显示面板包括四个圆角,所述虚拟像素设置在左下圆角和右下圆角的显示区域外侧,或者,设置在左上圆角和右上圆角的显示区域外侧,或者设置在四个圆角的显示区域外侧。

[0012] 可选地,所述虚拟像素包括像素驱动电路和发光结构层,所述像素驱动电路包括第一扫描线、第二扫描线和第三扫描线,所述第一扫描线、第二扫描线和第三扫描线与所述栅极驱动电路连接,或者处于悬置状态。

[0013] 可选地,所述像素驱动电路包括驱动晶体管的漏电极,所述发光结构层仅包括阳极,所述驱动晶体管的漏电极与所述发光结构层的阳极电连接。

[0014] 可选地,所述像素驱动电路包括驱动晶体管的漏电极,所述发光结构层包括阳极、发光层和阴极,所述驱动晶体管的漏电极与所述发光结构层的阳极电隔离。

[0015] 本实用新型实施例还提供了一种显示装置,包括上述的显示面板。

[0016] 本实用新型实施例提供了一种显示面板和显示装置,通过在非显示区域设置虚拟像素,虚拟像素位于圆角外侧,有效提高了圆角位置的刻蚀均一性,同时通过虚拟像素的电源线连接栅极驱动电路的高电平信号线,降低了栅极驱动电路的负载,提高了显示区域像素电路的电性能,有效解决了现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。

[0017] 当然,实施本实用新型的任一产品或方法并不一定需要同时达到以上所述的所有优点。本实用新型的其它特征和优点将在随后的说明书实施例中阐述,并且,部分地从说明书实施例中变得显而易见,或者通过实施本实用新型而了解。本实用新型实施例的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0018] 附图用来提供对本实用新型技术方案的进一步理解,并且构成说明书的一部分,与本申请的实施例一起用于解释本实用新型的技术方案,并不构成对本实用新型技术方案的限制。附图中各部件的形状和大小不反映真实比例,目的只是示意说明本实用新型内容。

[0019] 图1为本实用新型显示面板第一实施例的结构示意图;

[0020] 图2a~图2c为本实用新型第一实施例阶梯状虚拟像素的结构示意图;

[0021] 图3a为本实用新型第一实施例虚拟像素的结构示意图;

[0022] 图3b为图3a中A-A向的剖面图;

[0023] 图4a为本实用新型第一实施例形成有源层图案后的示意图;

[0024] 图4b为图4a中A-A向的剖面图;

[0025] 图5a为本实用新型第一实施例形成第一栅电极图案后的示意图;

[0026] 图5b为图5a中A-A向的剖面图;

[0027] 图6a为本实用新型第一实施例形成第二栅电极图案后的示意图;

[0028] 图6b为图6a中A-A向的剖面图;

[0029] 图7a为本实用新型第一实施例形成第三绝缘层图案后的示意图;

[0030] 图7b为图7a中A-A向的剖面图;

[0031] 图8a为本实用新型第一实施例形成漏电极图案后的示意图;

[0032] 图8b为图8a中A-A向的剖面图;

[0033] 图9a为本实用新型第一实施例虚拟像素的另一结构示意图;

[0034] 图9b为图9a中A-A向的剖面图;

[0035] 图10为本实用新型第一实施例电源线连接高电平信号线的示意图;

[0036] 图11为本实用新型第一实施例扫描线连接栅极驱动电路的示意图;

[0037] 图12为本实用新型显示面板第二实施例的结构示意图;

[0038] 图13为本实用新型显示面板第三实施例的结构示意图。

[0039] 附图标记说明:

[0040] 10—基底; 11—缓冲层; 12—有源层;

[0041]	13—第一绝缘层；	14—第一栅电极；	15—第二绝缘层；
[0042]	16—第二栅电极；	17—第三绝缘层；	18—漏电极；
[0043]	19—第四绝缘层；	20—像素定义层；	21—阳极；
[0044]	100—显示区域；	200—非显示区域；	300—绑定区域；
[0045]	301—绑定焊盘；	302—第一引线；	303—第二引线；
[0046]	400—虚拟像素；	GOA—栅极驱动电路；	VDD—电源信号电路；
[0047]	GN1—第一扫描线；	GN2—第二扫描线；	GN3—第三扫描线；
[0048]	VI—初始电压线；	DA—数据线；	VD—电源线；
[0049]	LI—连接电极。		

具体实施方式

[0050] 下面结合附图和实施例对本实用新型的具体实施方式作进一步详细描述。以下实施例用于说明本实用新型，但不用来限制本实用新型的范围。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

[0051] 经本实用新型发明人研究发现，现有OLED异形屏存在显示品质、可靠性和良品率较低问题的原因，是由于圆角位置影响刻蚀均一性造成的。具体地说，由于圆角所在位置不利于栅极驱动电路和像素驱动电路的的布置，因此现有结构在圆角外侧设置大片的留白区域，造成圆角附近显示区域的像素单元的刻蚀均一性变差，降低了可靠性和良品率。此外，由于刻蚀均一性变差，会引起数据线、电源线、栅极线等信号线的线宽和厚度较大的偏差，使信号线的电阻偏离实际设计值，增加信号延迟，进而影响信号传输速度和传输能力，降低显示区域像素驱动电路的工作稳定性，导致显示品质降低。

[0052] 为了解决现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题，本实用新型提供了一种显示面板。本实用新型显示面板包括显示区域和位于所述显示区域外围的非显示区域，所述显示区域包括至少一个圆角，所述非显示区域包括栅极驱动电路和位于所述显示区域的圆角外侧的多个虚拟像素，所述虚拟像素的电源线连接所述栅极驱动电路的高电平信号线。

[0053] 本实用新型提供了一种显示面板，通过在非显示区域设置虚拟像素，虚拟像素位于显示区域的圆角外侧，有效提高了圆角位置的刻蚀均一性，同时通过虚拟像素的电源线连接栅极驱动电路的高电平信号线，降低了栅极驱动电路的负载，提高了显示区域像素电路的电性能，有效解决了现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。

[0054] 本实用新型显示面板可以采用多种方式实现，下面通过具体实施例详细说明本实用新型实施例的技术方案。

[0055] 第一实施例

[0056] 图1为本实用新型显示面板第一实施例的结构示意图。如图1所示，本实施例显示面板的主体结构包括显示区域100、位于显示区域100外围的非显示区域200和绑定区域300。其中，本实施例显示区域100为具有四个圆角的矩形状，即矩形的四个角均为圆角。显示区域100包括多条栅极线和多条数据线，栅极线和数据线绝缘相交形成矩阵排布的多个像素单元，多个像素单元用于实现正常显示。本实施例非显示区域200位于显示区域100的外围，包括栅极驱动电路GOA、电源信号电路VDD和多个虚拟(Dummy)像素400。其中，栅极驱

动电路GOA位于显示区域100的两侧,电源信号电路VDD位于显示区域100的下侧,虚拟像素400分别设置在显示区域100左下圆角的外侧和显示区域100右下圆角的外侧,且位于栅极驱动电路GOA与显示区域100之间的区域,多个虚拟像素400用于提高圆角位置的刻蚀均一性,不能正常发光。本实施例绑定区域300位于显示区域100的下侧,包括绑定焊盘301,栅极驱动电路GOA通过第一引线302与绑定焊盘301连接,电源信号电路VDD通过第二引线303与绑定焊盘301连接。

[0057] 本实施例中,每个虚拟像素400包括像素驱动电路和发光结构层,像素驱动电路分别与扫描线、数据线和电源线电连接,而电源线连接栅极驱动电路GOA的高电平信号线VGH。像素驱动电路至少包括开关薄膜晶体管和驱动晶体管,驱动晶体管的第一极连接电源线,驱动晶体管的第二极连接存储电容的第二极,驱动晶体管的栅电极连接开关晶体管的第一极和存储电容的第一极,开关晶体管的栅电极连接扫描线,开关晶体管的第二极连接数据线。本实施例虚拟像素与显示区域的像素单元不同的是,虚拟像素仅设置有与像素单元相同结构的像素驱动电路,但没有设置发光结构层,即虚拟像素不能实现正常显示。

[0058] 本实施例中,显示区域100左下圆角外侧的多个虚拟像素400,位于栅极驱动电路GOA与显示区域100之间的区域,多个虚拟像素400呈阶梯状排列。同样,显示区域100右下圆角外侧的多个虚拟像素400,位于栅极驱动电路GOA与显示区域100之间的区域,多个虚拟像素400呈阶梯状排列。使多个虚拟像素400按照圆角的走势排布。在竖直方向上,阶梯状排列的虚拟像素400至少包括1列;在水平方向上,阶梯状排列的虚拟像素400至少包括1行。图2a、图2b和图2c为本实用新型第一实施例阶梯状虚拟像素的结构示意图。其中,图2a所示的阶梯状排列的虚拟像素400包括6行3列,图2b所示的阶梯状排列的虚拟像素400包括3行6列,图2c所示的阶梯状排列的虚拟像素400包括6行6列。

[0059] 本实施例中,显示区域100远离绑定区域300一侧(上侧)的外侧也设置有多多个虚拟像素400,即位于绑定区域300对侧的非显示区域200中设置有多多个虚拟像素400,多个虚拟像素400规则排布。在竖直方向上,规则排布的虚拟像素400至少包括1列;在水平方向上,规则排布的虚拟像素400至少包括1行。

[0060] 本实施例通过在显示区域左下圆角外侧和右下圆角外侧设置阶梯状的虚拟像素,使虚拟像素按照圆角的走势填补栅极驱动电路与显示区域之间的区域,解决了圆角区域刻蚀不均的问题,提高了圆角区域刻蚀的均一性,提高了显示面板的可靠性及良品率。同时,通过虚拟像素的电源线连接栅极驱动电路的高电平信号线,使得高电平信号线与虚拟像素的电源线并联连接,降低了高电平信号线的电阻,有效降低了栅极驱动电路的负载,提高了面板的工作稳定性,并降低了功耗。

[0061] 图3a为本实用新型第一实施例虚拟像素的结构示意图,图3b为图3a中A-A向的剖面图。如图3a和图3b所示,本实施例显示面板的虚拟像素包括:

[0062] 基底10;

[0063] 缓冲层11,设置在基底10上;

[0064] 有源层12,设置在缓冲层11上;

[0065] 第一绝缘层13,覆盖有源层12;

[0066] 第一扫描线GN1、第二扫描线GN2、第三扫描线GN3和第一栅电极14,设置在第一绝缘层13上;

[0067] 第二绝缘层15,覆盖第一扫描线GN1、第二扫描线GN2、第三扫描线GN3和第一栅电极14;

[0068] 初始电压线VI和第二栅电极16,设置在第二绝缘层15上;

[0069] 第三绝缘层17,覆盖初始电压线VI和第二栅电极16,其上开设有多个过孔,多个过孔包括:暴露出第二栅电极16的第一过孔、第二过孔和第三过孔,暴露出有源层12的第四过孔、第五过孔和第六过孔,暴露出初始电压线VI的第七过孔;

[0070] 数据线DA、电源线VD、连接电极LI和漏电极18,设置在第三绝缘层17上,漏电极18的一端通过第一过孔与第二栅电极连接,漏电极18的另一端通过第五过孔与有源层12连接,数据线DA通过第四过孔与有源层12连接,电源线VD通过第二过孔和第三过孔与第二栅电极16连接,连接线LI的一端通过第六过孔与有源层12连接,连接线LI的另一端通过第七过孔与初始电压线VI连接;

[0071] 第四绝缘层19,覆盖数据线DA、电源线VD、连接线LI和漏电极18,其上开设有暴露出漏电极18的第八过孔;

[0072] 像素定义层20,设置在第四绝缘层19上,定义出像素开口,第八过孔位于像素开口内;

[0073] 阳极21,设置在像素开口内,通过第八过孔与漏电极18连接。

[0074] 下面通过本实施例显示面板的制备过程进一步说明本实施例的技术方案。本实施例中所说的“构图工艺”包括沉积膜层、涂覆光刻胶、掩模曝光、显影、刻蚀、剥离光刻胶等处理,是相关技术中成熟的制备工艺。沉积可采用溅射、蒸镀、化学气相沉积等已知工艺,涂覆可采用已知的涂覆工艺,刻蚀可采用已知的方法,在此不做具体的限定。在本实施例的描述中,需要理解的是,“薄膜”是指将某一种材料在基底上利用沉积或其它工艺制作出的一层薄膜。若在整个制作过程当中该“薄膜”无需构图工艺,则该“薄膜”还可以称为“层”。若在整个制作过程当中该“薄膜”还需构图工艺,则在构图工艺前称为“薄膜”,构图工艺后称为“层”。经过构图工艺后的“层”中包含至少一个“图案”。

[0075] (1) 在基底上形成有源层图案。在基底上形成有源层图案包括:在基底10上依次沉积缓冲薄膜和有源层薄膜,通过构图工艺对有源层薄膜进行构图,形成覆盖整个基底10的缓冲层11图案以及设置在缓冲层11上的有源层12图案,如图4a和图4b所示,图4b为图4a中A-A向的剖面图。其中,基底可以为柔性基底,采用聚酰亚胺PI、聚对苯二甲酸乙二酯PET或经表面处理的聚合物软膜等材料。缓冲薄膜可以采用氮化硅SiN_x或氧化硅SiO_x等,可以是单层,也可以是氮化硅/氧化硅的多层结构,有源层可以采用单晶硅、多晶硅或氧化物半导体材料。

[0076] (2) 形成第一扫描线、第二扫描线、第三扫描线和第一栅电极图案。形成第一扫描线、第二扫描线、第三扫描线和第一栅电极图案包括:在形成前述结构的基底上,依次沉积第一绝缘薄膜和第一金属薄膜,通过构图工艺对第一金属薄膜进行构图,形成覆盖有源层12和缓冲层11的第一绝缘层13以及设置在第一绝缘层13上的第一扫描线GN1、第二扫描线GN2、第三扫描线GN3和第一栅电极14图案,如图5a和图5b所示,图5b为图5a中A-A向的剖面图。

[0077] (3) 形成初始电压线VI和第二栅电极图案。形成初始电压线VI和第二栅电极图案包括:在形成前述结构的基底上,依次沉积第二绝缘薄膜和第二金属薄膜,通过构图工艺对

第二金属薄膜进行构图,形成覆盖第一扫描线GN1、第二扫描线GN2、第三扫描线GN3和第一栅电极14的第二绝缘层15以及设置在第二绝缘层15上的初始电压线VI和第二栅电极16图案,如图6a和图6b所示,图6b为图6a中A-A向的剖面图。

[0078] (4) 形成第三绝缘层图案。形成第三绝缘层图案包括:在形成前述结构的基底上,沉积第三绝缘薄膜,通过构图工艺对第三绝缘薄膜进行构图,形成开设有多个过孔的第三绝缘层17图案,多个过孔包括:暴露出第二栅电极16的第一过孔H1、第二过孔H2和第三过孔H3,暴露出有源层12的第四过孔H4、第五过孔H5和第六过孔H6,暴露出初始电压线VI的第七过孔H7,如图7a和图7b所示,图7b为图7a中A-A向的剖面图。

[0079] (5) 形成数据线、电源线、连接电极和漏电极图案。形成数据线、电源线、连接线和漏电极图案包括:在形成前述结构的基底上,沉积第三金属薄膜,通过构图工艺对第三金属薄膜进行构图,形成数据线DA、电源线VD、连接线LI和驱动晶体管的漏电极18图案,漏电极18的一端通过第一过孔H1与第二栅电极16连接,漏电极18的另一端通过第五过孔H5与有源层12连接,数据线DA通过第四过孔H4与有源层12连接,电源线VD通过第二过孔H2和第三过孔H3与第二栅电极16连接,连接线LI的一端通过第六过孔H6与有源层12连接,连接线LI的另一端通过第七过孔H7与初始电压线VI连接,如图8a和图8b所示,图8b为图8a中A-A向的剖面图。

[0080] (6) 形成像素定义层和阳极图案。形成像素定义层和阳极图案包括:在形成前述结构的基底上,先形成覆盖数据线DA、电源线VD、连接线LI和漏电极18的第四绝缘层19以及设置在第四绝缘层19上的像素定义层20,像素定义层20定义出像素开口,像素开口内的第四绝缘层19上开设有暴露出漏电极18的第八过孔;随后,在形成前述图案的基底上沉积透明导电薄膜,通过构图工艺对透明导电薄膜进行构图,在像素定义层20定义出的像素开口内形成阳极21图案,阳极21通过第八过孔与漏电极18连接,如图3a和图3b所示。其中,像素定义层可以采用聚酰亚胺、亚克力或聚对苯二甲酸乙二醇酯等,透明导电薄膜可以采用氧化铟锡ITO或氧化铟锌IZO。

[0081] 其中,虚拟像素的上述结构与显示区域的像素单元同步形成,第一扫描线、第二扫描线、第三扫描线、初始电压线、数据线、电源线、连接线的结构和作用与显示区域像素驱动电路中相应线的结构和作用相同。第一绝缘层和第二绝缘层也称之为栅绝缘层(GI),第三绝缘层也称之为层间绝缘层(ILD),第四绝缘层也称之为平坦化层(PLN)。本实施例中,虚拟像素结构与显示区域的像素单元结构所不同的是,显示区域的像素单元后续在阳极上形成发光层,而虚拟像素所在位置没有形成发光层,因此虚拟像素不会进行发光。

[0082] 图9a为本实用新型第一实施例虚拟像素的另一结构示意图,图9b为图9a中A-A向的剖面图。如图9a和图9b所示,本实施结构是前述实施结构的一种扩展,与前述实施结构不同的是,本实施结构虚拟像素的像素定义层20上没有定义出像素开口,第四绝缘层19上没有开设过孔。本实施结构中,显示区域的像素单元后续形成阳极、发光层和阴极时,虚拟像素所在位置可以同样形成阳极、发光层和阴极,可以进一步提高圆角位置的刻蚀均一性。但由于虚拟像素的像素驱动电路与发光层没有电连接,即虚拟像素的阳极没有连接虚拟像素的漏电极,漏电极与阳极属于电隔离,因此虚拟像素不会进行发光。

[0083] 通过本实施例显示面板的制备过程可以看出,本实施例虚拟像素的像素驱动电路结构与显示区域的像素单元的像素驱动电路结构基本上相同,且两者同步形成,这样,同时

在圆角内侧形成显示区域的像素单元和在圆角外侧形成非显示区域的虚拟像素过程中,圆角内侧和圆角外侧同时形成基本相同的膜层结构,因而保证了圆角内侧和圆角外侧结构的连续性,有效提高了圆角位置的刻蚀均一性。圆角附近显示区域的像素单元的刻蚀均一性,保证了数据线、电源线、栅极线等信号线的线宽和厚度符合设计值,不会影响信号传输速度和传输能力。同时,设置虚拟像素的数据线连接数据驱动电路,设置虚拟像素的电源线连接栅极驱动电路的高电平信号线,相当于给栅极驱动电路的高电平信号线走线并联了电源线,降低了高电平信号线的电阻,有效降低了栅极驱动电路的负载,提高了显示区域像素驱动电路的工作稳定性。进一步地,可以设置虚拟像素的第一扫描线、第二扫描线和第三扫描线处于“悬置”状态,即不与任何驱动电路电连接,避免虚拟像素的像素驱动电路影响显示区域的像素驱动电路的工作。实际实施时,也可以设置虚拟像素的第一扫描线、第二扫描线和第三扫描线连接栅极驱动电路的输出,由于栅极驱动电路的输出具有稳定的电位,使得虚拟像素像素驱动电路可以起到提高电学稳定性的作用。进一步地,本实用新型制备显示面板的构图次数与现有制备方式的构图次数基本上相同,实施本实用新型不需要改变现有工艺流程,不需改变现有工艺设备,工艺兼容性好,实用性强,具有良好的应用前景。综上所述,本实用新型显示面板有效解决了现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。

[0084] 图10为本实用新型第一实施例电源线连接高电平信号线的示意图。如图10所示,由于栅极驱动电路GOA和高电平信号线VGH与虚拟像素同步制备,因此在形成数据线DA和电源线VD的构图工艺中,同时形成电源线VD和高电平信号线VGH,两者为相互连接的一体结构。图11为本实用新型第一实施例扫描线连接栅极驱动电路的示意图。如图11所示,作为一种具体实施方式,可以设置第一扫描线GN1连接第一栅极驱动电路GOA1,第二扫描线GN2连接第二栅极驱动电路GOA2,第三扫描线GN3连接第一控制电路EMG1,而不连接第二栅极驱动电路GOA3。实际实施时,上述连接既可以在一次构图工艺中形成相互连接的一体结构,也可以通过过孔实现连接。

[0085] 第二实施例

[0086] 图12为本实用新型显示面板第二实施例的结构示意图。本实施例是前述第一实施例的一种扩展,主体结构与所述第一实施例基本上相同,显示面板的主体结构包括显示区域100、位于显示区域100外围的非显示区域200和绑定区域300。如图12所示,与第一实施例不同的是,本实施例虚拟像素400分别设置在显示区域100左上圆角的外侧和显示区域100右上圆角的外侧,且位于栅极驱动电路GOA与显示区域100之间的区域,此外,位于绑定区域300对侧的非显示区域200中设置有多个虚拟像素400。

[0087] 在栅极驱动电路GOA与显示区域100之间的区域设置的多个虚拟像素400呈阶梯状排列,在竖直方向上,阶梯状的虚拟像素400至少包括1列,在水平方向上,阶梯状的虚拟像素400至少包括1行。在绑定区域300对侧设置的多个虚拟像素400呈规则排布,在竖直方向上,规则排布的虚拟像素400至少包括1列,在水平方向上,规则排布的虚拟像素400至少包括1行。

[0088] 本实施例同样实现了前述第一实施例的技术效果,包括提高了圆角位置的刻蚀均一性、降低栅极驱动电路的负载以及提高电学稳定性等。

[0089] 第三实施例

[0090] 图13为本实用新型显示面板第三实施例的结构示意图。本实施例是前述第一实施例的一种扩展,主体结构与所述第一实施例基本上相同,显示面板的主体结构包括显示区域100、位于显示区域100外围的非显示区域200和绑定区域300。如图13所示,与第一实施例结构不同的是,本实施例虚拟像素400分别设置在显示区域100四个圆角的外侧,四个圆角分别为左上角、右上角、左下角和右下角,且位于栅极驱动电路GOA与显示区域100之间的区域,此外,位于绑定区域300对侧的非显示区域200中设置有多个虚拟像素400。

[0091] 在栅极驱动电路GOA与显示区域100之间的区域设置的多个虚拟像素400呈阶梯状排列,在竖直方向上,阶梯状的虚拟像素400至少包括1列,在水平方向上,阶梯状的虚拟像素400至少包括1行。在绑定区域300对侧设置的多个虚拟像素400呈规则排布,在竖直方向上,规则排布的虚拟像素400至少包括1列,在水平方向上,规则排布的虚拟像素400至少包括1行。

[0092] 本实施例同样实现了前述第一实施例的技术效果,包括提高了圆角位置的刻蚀均匀性、降低栅极驱动电路的负载以及提高电学稳定性等。

[0093] 虽然前述实施例以显示区域具有四个圆角为例进行了说明,但本实用新型同样适用于显示区域具有一个圆角、二个圆角、三个圆角或多个圆角。对于显示区域具有四个圆角,虚拟像素也可以仅设置在一个圆角或三个圆角的外侧,或者设置在左上圆角和左下圆角的外侧、设置在右上圆角和右下圆角的外侧、设置在左上圆角和右下圆角的外侧或者设置在左下圆角和右上圆角的外侧等。

[0094] 第四实施例

[0095] 本实用新型实施例还提供了一种显示装置,包括前述的显示面板。显示装置可以是手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0096] 在本实用新型实施例的描述中,需要理解的是,术语“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本实用新型和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本实用新型的限制。

[0097] 在本实用新型实施例的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解。例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间件间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本实用新型中的具体含义。

[0098] 虽然本实用新型所揭露的实施方式如上,但所述的内容仅为便于理解本实用新型而采用的实施方式,并非用以限定本实用新型。任何本实用新型所属领域的技术人员,在不脱离本实用新型所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本实用新型的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

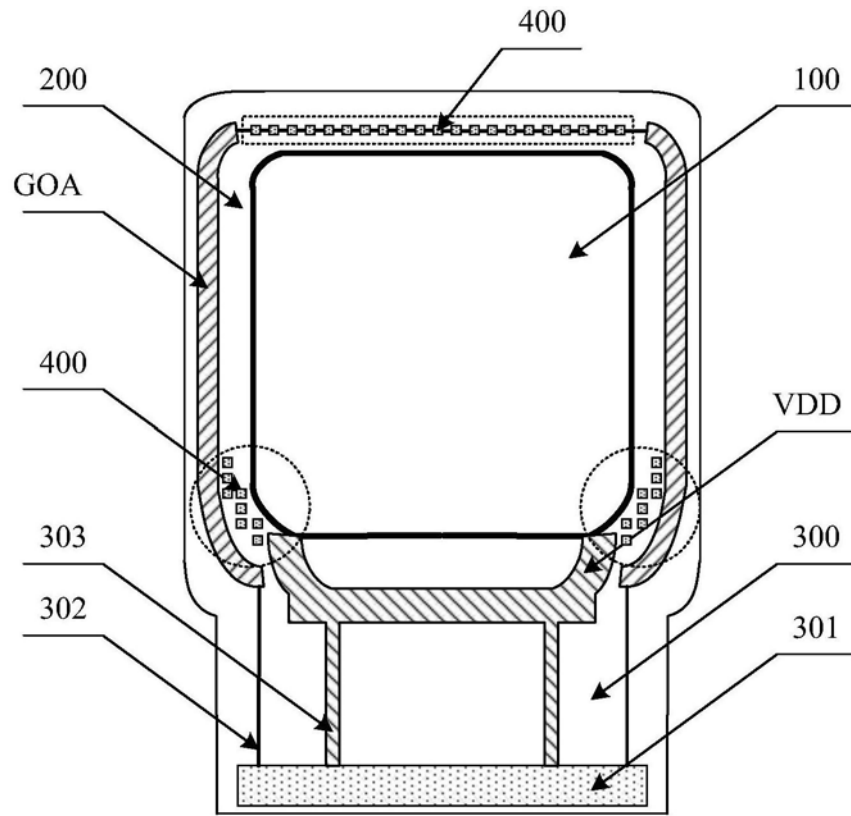


图1

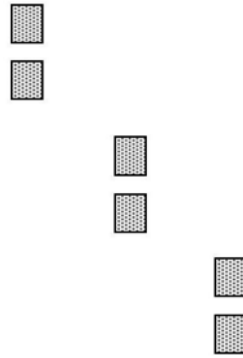


图2a



图2b



图2c

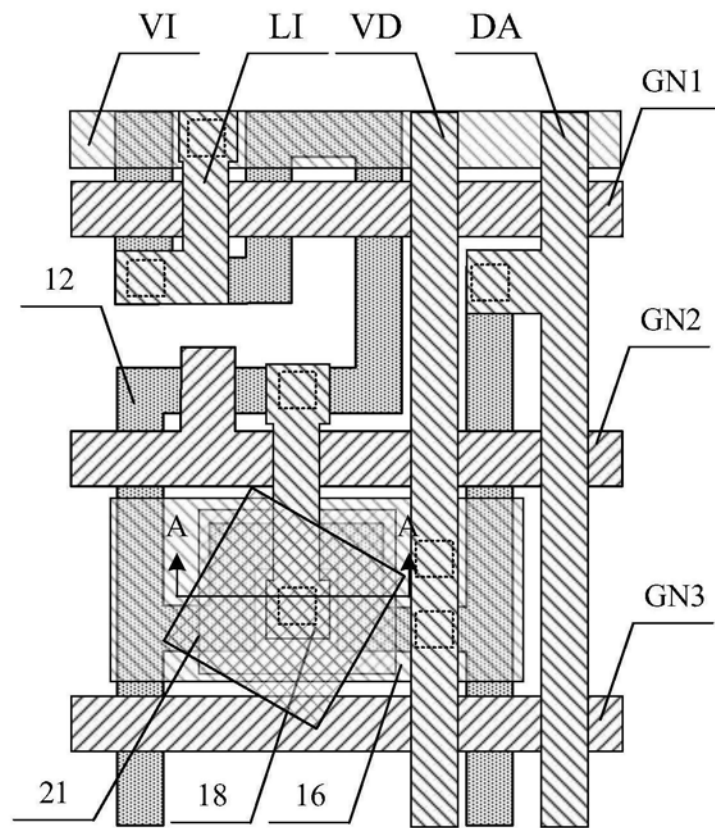


图3a

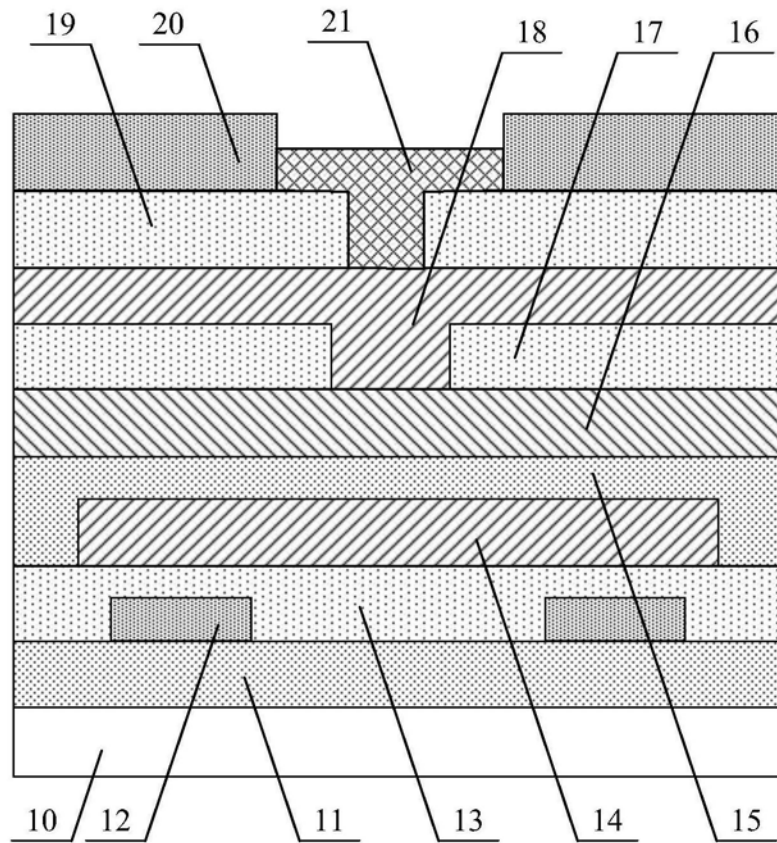


图3b

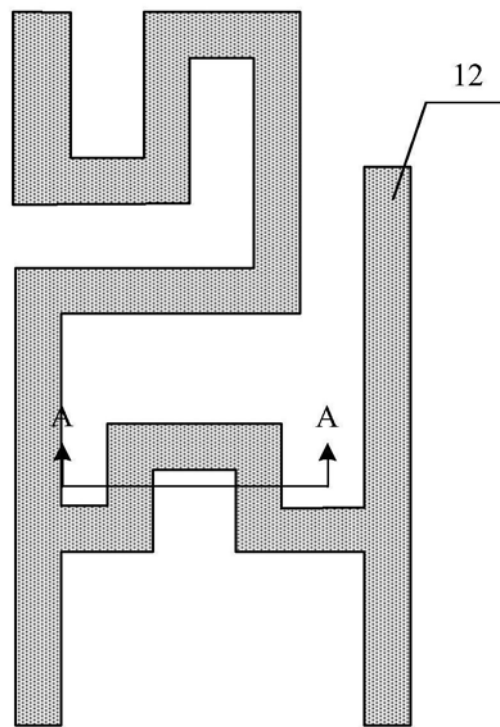


图4a

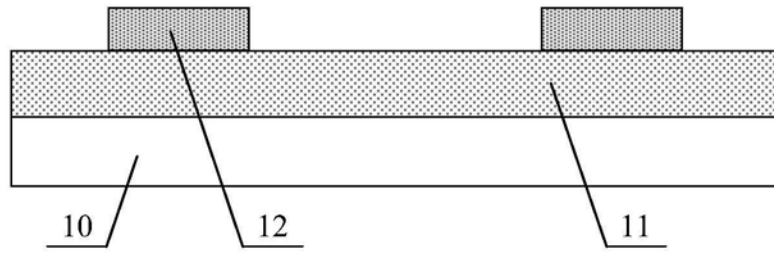


图4b

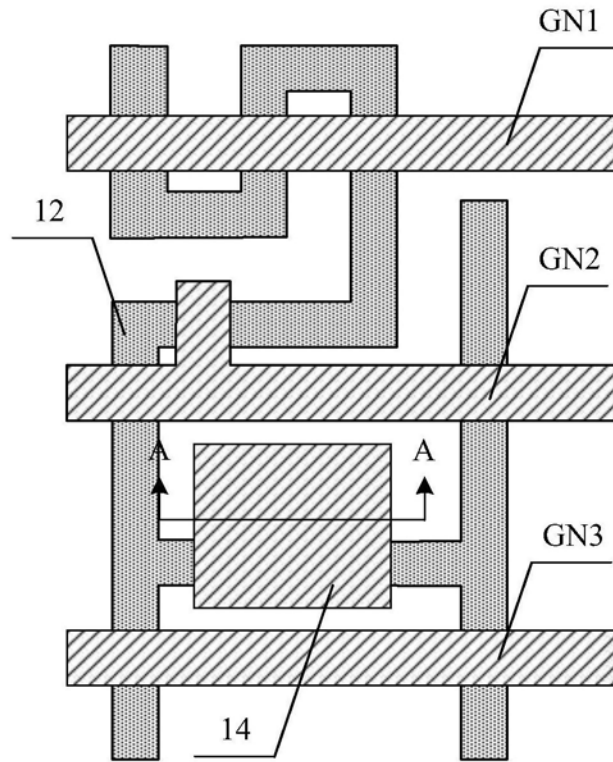


图5a

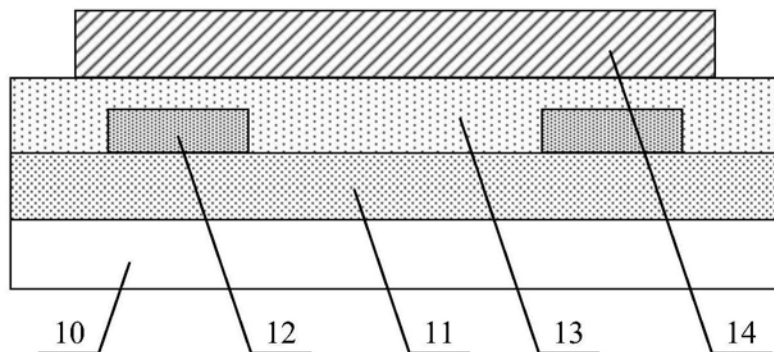


图5b

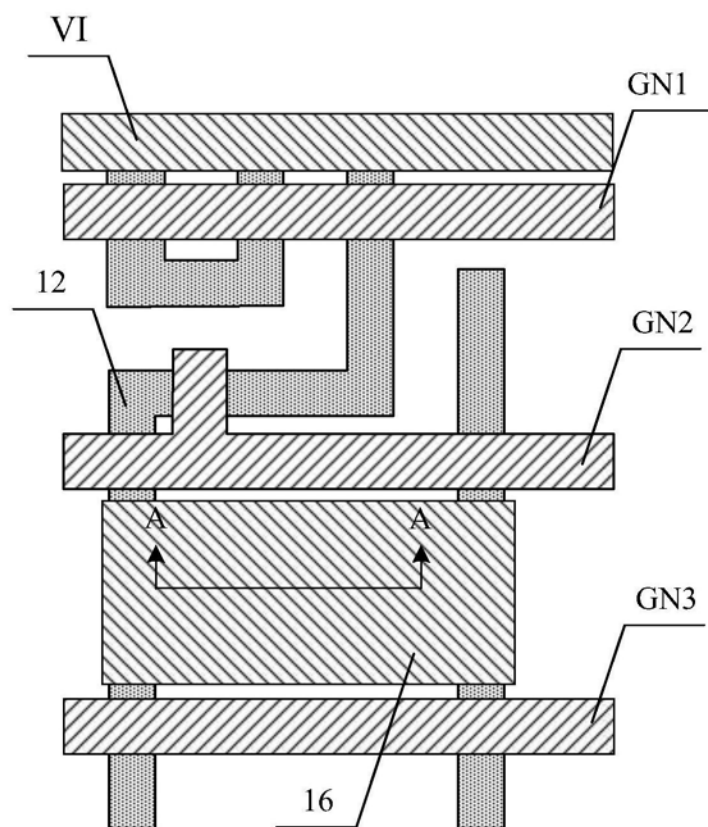


图6a

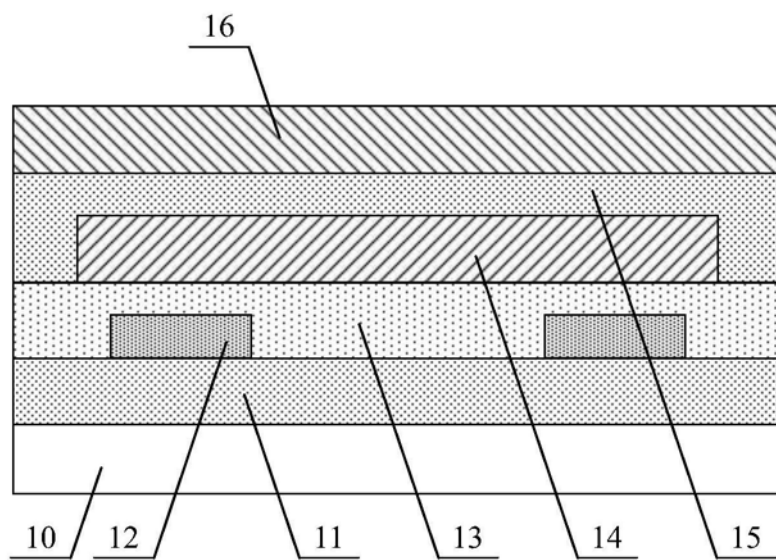


图6b

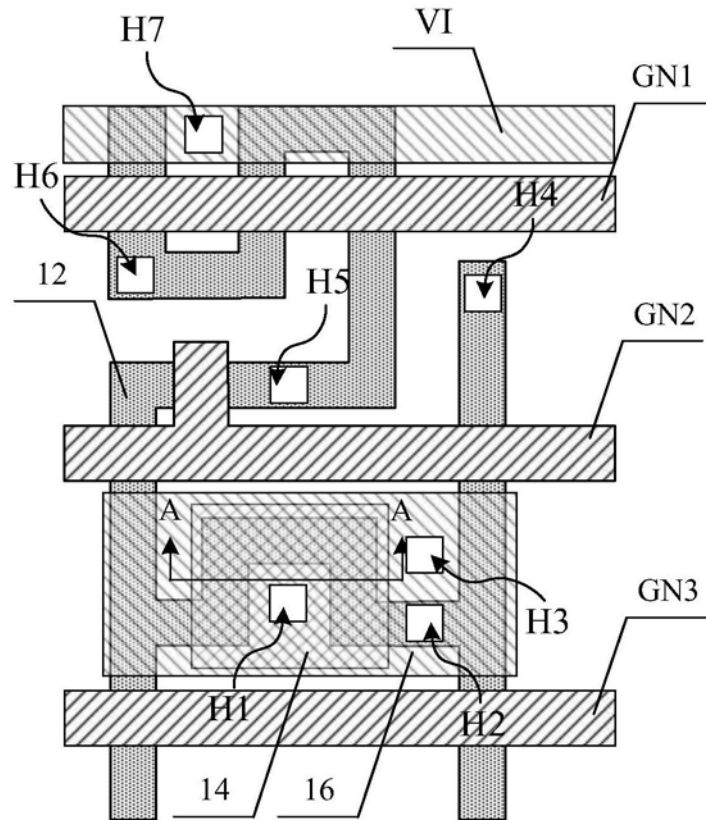


图7a

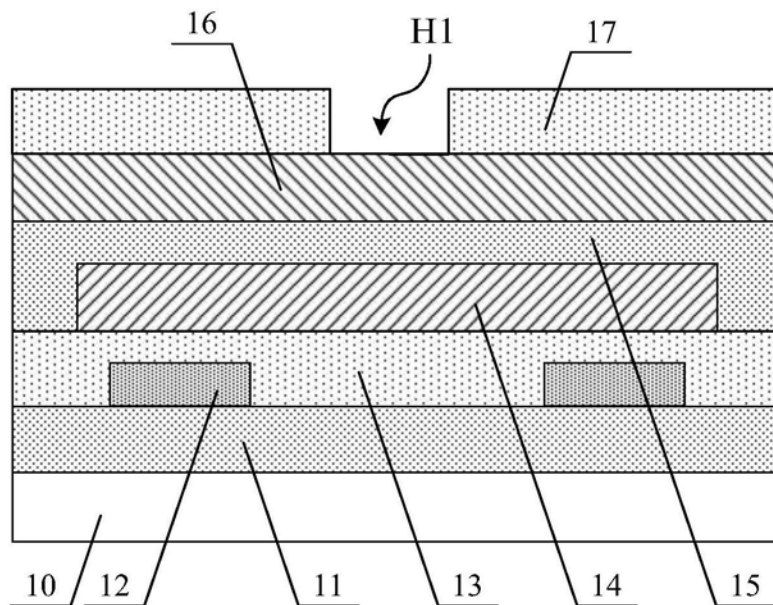


图7b

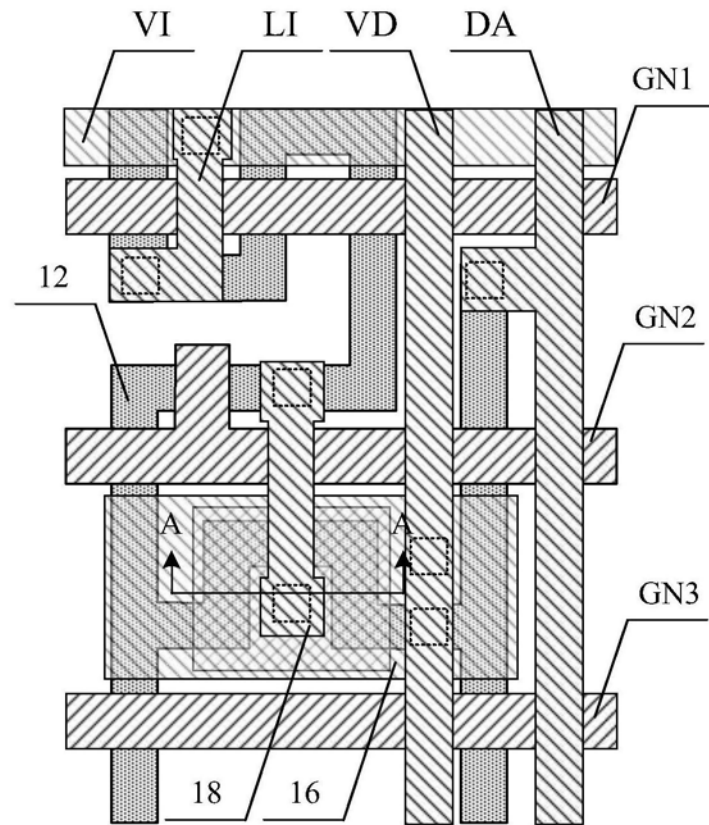


图8a

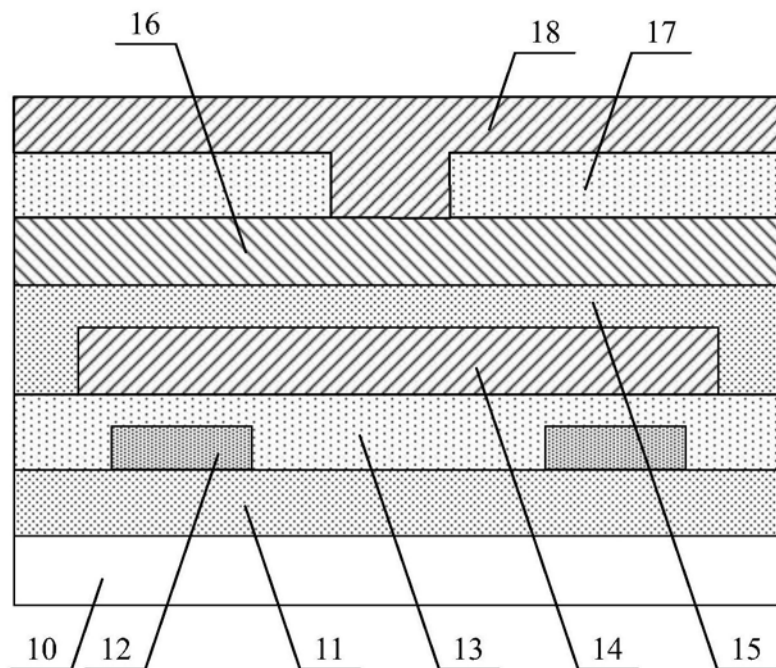


图8b

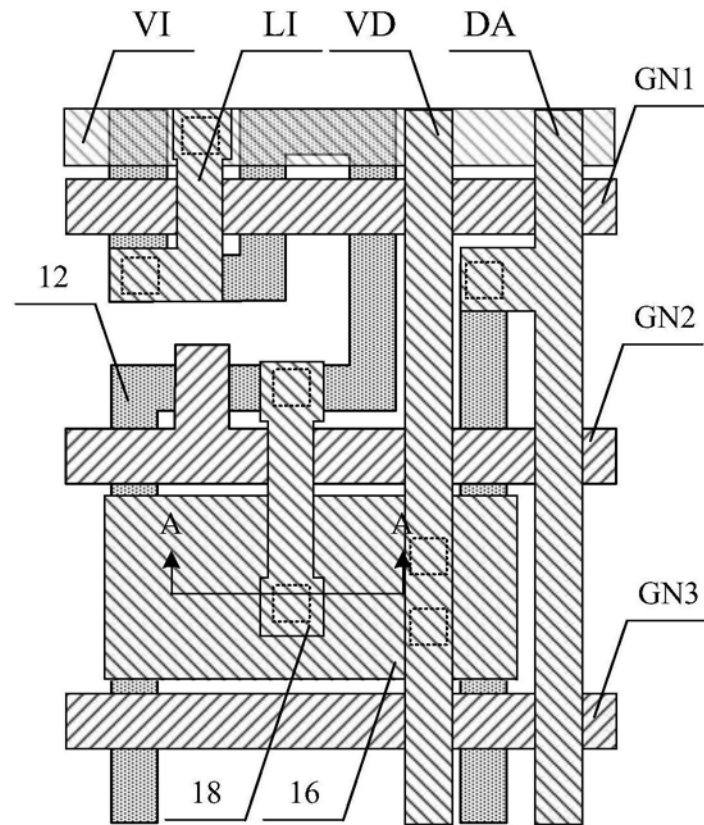


图9a

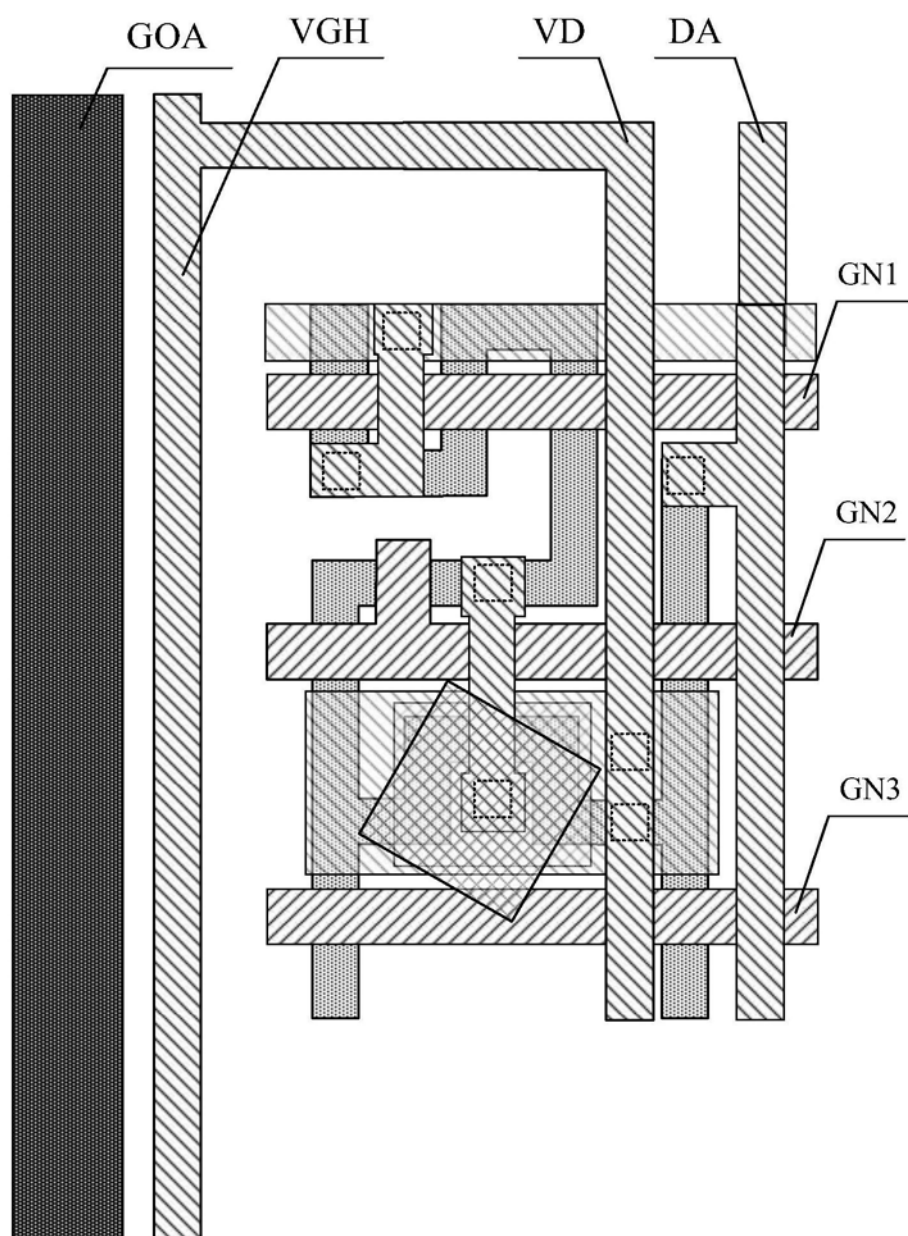


图10

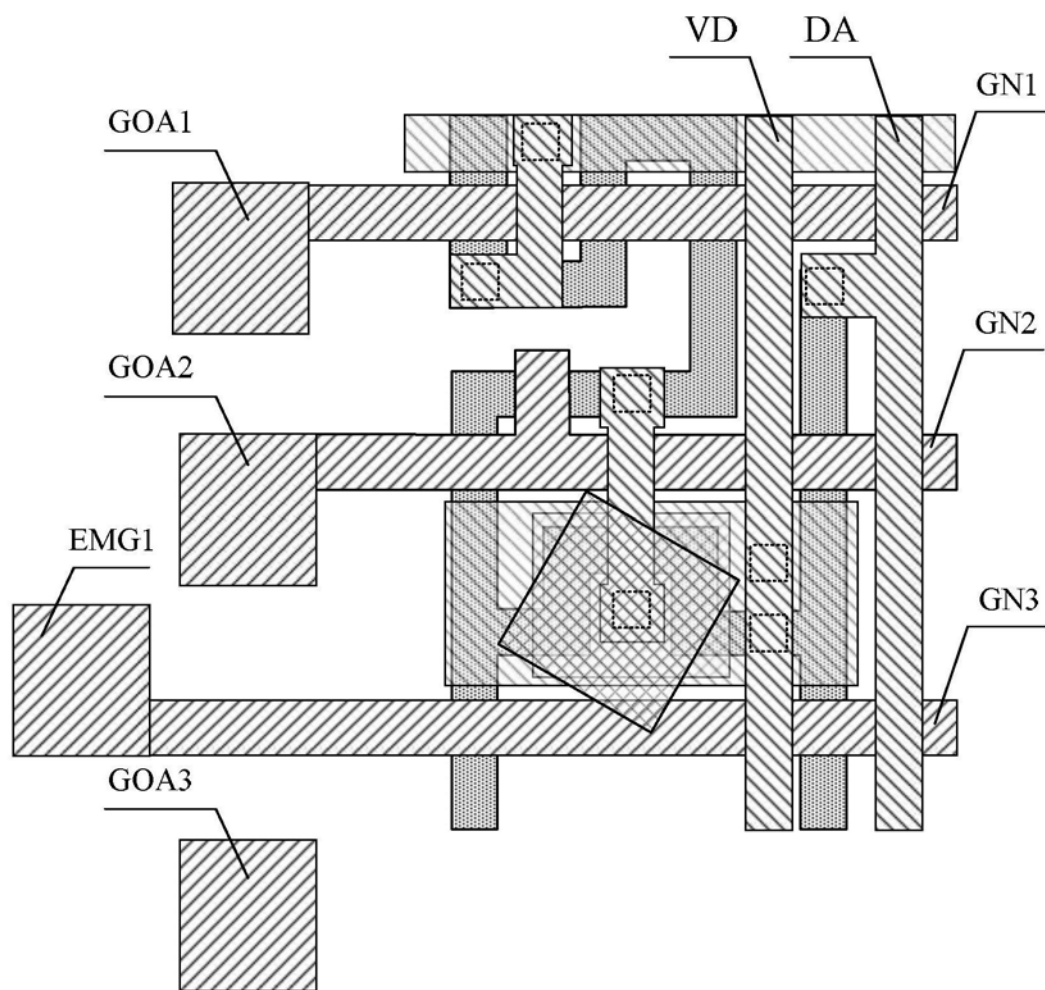


图11

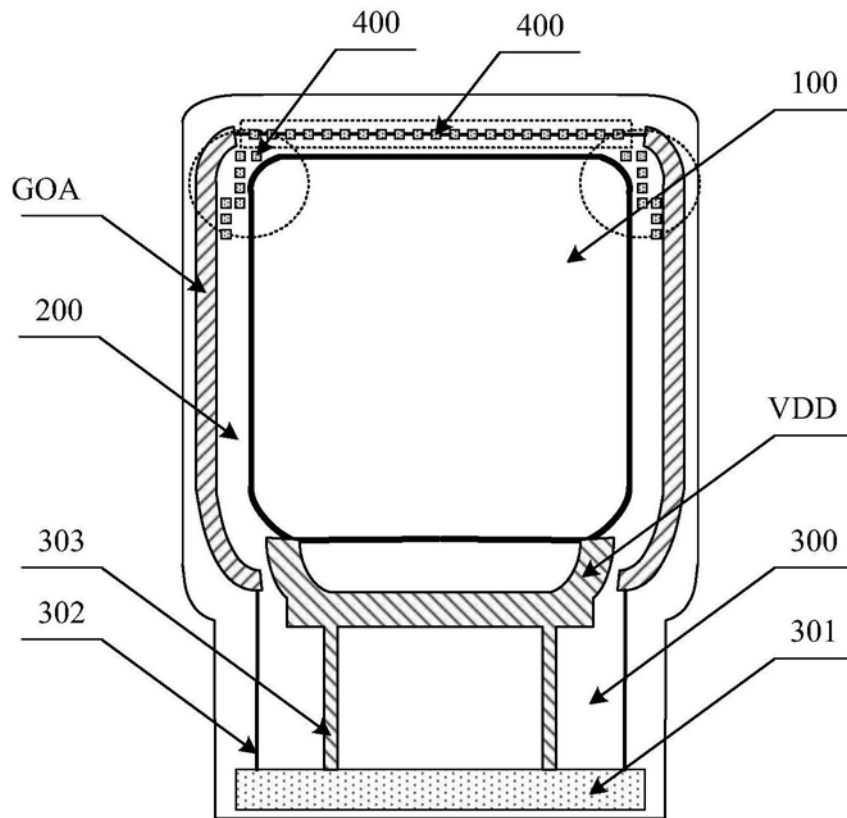


图12

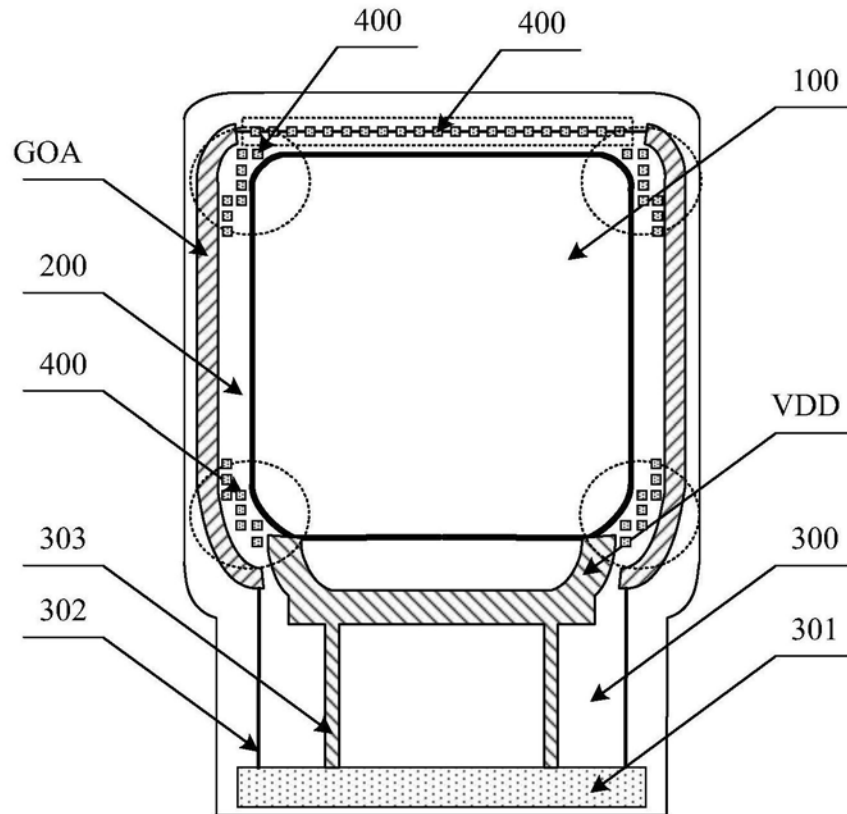


图13

专利名称(译)	显示面板和显示装置		
公开(公告)号	CN209691758U	公开(公告)日	2019-11-26
申请号	CN201920973397.0	申请日	2019-06-26
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	郝学光 吴新银 乔勇		
发明人	郝学光 吴新银 乔勇		
IPC分类号	H01L27/32		
代理人(译)	曲鹏		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供了一种显示面板和显示装置。显示面板包括显示区域和位于所述显示区域外围的非显示区域，所述显示区域包括至少一个圆角，所述非显示区域包括栅极驱动电路和位于所述显示区域的圆角外侧的多个虚拟像素，所述虚拟像素的电源线连接所述栅极驱动电路的高电平信号线。本实用新型通过在非显示区域设置虚拟像素，虚拟像素位于显示区域的圆角外侧，有效提高了圆角位置的刻蚀均一性，同时通过虚拟像素的电源线连接栅极驱动电路的高电平信号线，降低了栅极驱动电路的负载，提高了显示区域像素电路的电性能，有效解决了现有OLED异形屏存在的显示品质、可靠性和良品率较低的问题。

